

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-194516

(P2007-194516A)

(43) 公開日 平成19年8月2日(2007.8.2)

(51) Int.C1.

HO5K 3/46 (2006.01)

F 1

HO5K 3/46
HO5K 3/46

テーマコード(参考)

G 5E346
B

審査請求 未請求 請求項の数 18 O L (全 20 頁)

(21) 出願番号	特願2006-13376 (P2006-13376)	(71) 出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成18年1月23日 (2006.1.23)	(74) 代理人	100097445 弁理士 岩橋 文雄
		(74) 代理人	100109667 弁理士 内藤 浩樹
		(74) 代理人	100109151 弁理士 永野 大介
		(72) 発明者	佐々木 智江 大阪府門真市大字門真1006番地 パナソニックエレクトロニクスデバイス株式会社内

最終頁に続く

(54) 【発明の名称】複合配線基板およびその製造方法、ならびに電子部品の実装体および製造方法

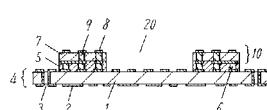
(57) 【要約】

【課題】基板の任意の位置を容易に多層化し、設計変更等に柔軟に対応できる複合配線基板を提供し、また回路部品を三次元的に配置することができるキャビティ構造を有した複合配線基板を提供する。

【解決手段】第一の電気絶縁性基材と前記第一の電気絶縁性基材に形成された配線パターンを有する第一の配線基板と、第二の電気絶縁性基材と前記第二の電気絶縁性基材に形成された配線パターンを有し、かつ少なくともその一部にキャビティを形成した第二の配線基板と、前記第一の配線基板と第二の配線基板を厚み方向に接着し、第一の配線基板の配線パターンと前記第二の配線基板の配線パターン間を電気的に接続する導電部を備え、かつ少なくともその一部にキャビティを形成した第三の電気絶縁性基材と、からなる複合配線基板である。

【選択図】図 1

- 1 第一の電気絶縁性基材
- 2,8 配線パターン
- 3,6,9 導電部
- 4 第一の配線基板
- 5 第三の電気絶縁性基材
- 7 第二の電気絶縁性基材
- 10 第二の配線基板
- 20 キャビティ



【特許請求の範囲】**【請求項 1】**

第一の電気絶縁性基材と前記第一の電気絶縁性基材に形成された配線パターンを有する第一の配線基板と、
第二の電気絶縁性基材と前記第二の電気絶縁性基材に形成された配線パターンを有し、かつ少なくともその一部にキャビティを形成した第二の配線基板と、
前記第一の配線基板と第二の配線基板を厚み方向に接着し、第一の配線基板の配線パターンと前記第二の配線基板の配線パターン間を電気的に接続する導電部を備え、かつ少なくともその一部にキャビティを形成した第三の電気絶縁性基材と、
からなる複合配線基板。

10

【請求項 2】

第一の電気絶縁性基材と前記第一の電気絶縁性基材に形成された配線パターンを有する第一の配線基板と、
第二の電気絶縁性基材と、前記第二の電気絶縁性基材に形成された配線パターンを有し、かつ少なくともその一部にキャビティを形成した第二の配線基板と、
前記第一の配線基板と第二の配線基板の少なくとも一つを厚み方向に接着し、第一の配線基板の配線パターンと前記第二の配線基板の配線パターン間を電気的に接続する導電部を備え、かつ少なくともその一部にキャビティを形成した第三の電気絶縁性基材と、第三の電気絶縁性基材の少なくとも一つの面に形成された接着剤層と、
からなる複合配線基板。

20

【請求項 3】

第一および第二の配線基板は配線パターン間を接続するスルーホールまたは、ビアを含む多層配線基板から構成されていることを特徴とする請求項 1 もしくは 2 に記載の複合配線基板。

【請求項 4】

第一ないし第三の電気絶縁性基材のいずれか一つが、可撓性を有するフィルム基材で構成されていることを特徴とする請求項 1 もしくは 2 に記載の複合配線基板。

【請求項 5】

第一および第二の配線基板は、配線パターンの一部分が第一および第二の電気絶縁性基材に埋設されていることを特徴とする請求項 1 または 2 に記載の複合配線基板。

30

【請求項 6】

第三の電気絶縁性基材は、無機フィラと熱硬化性樹脂を含む混合物であることを特徴とする請求項 1 または 2 に記載の複合配線基板。

【請求項 7】

第三の電気絶縁性基材の熱膨張係数は、第一と第二の配線基板の熱膨張係数の間であることを特徴とする請求項 1 または 2 に記載の複合配線基板。

【請求項 8】

第三の電気絶縁性基材の弾性率は、第一と第二の配線基板の弾性率よりも小さいことを特徴とする請求項 1 または 2 に記載の複合配線基板。

【請求項 9】

第二の配線基板に形成されたキャビティの面積は、第三の電気絶縁性基材に形成されたキャビティの面積と同じかあるいはそれよりも大きいことを特徴とする請求項 1 または 2 に記載の複合配線基板。

40

【請求項 10】

第一と第二の配線基板上に少なくとも一つ以上の回路部品が実装され、請求項 1 ~ 9 のいずれか一つに記載の複合配線基板を有して成る電子部品の実装体。

【請求項 11】

第一と第二の配線基板上に少なくとも一つ以上の回路部品が実装され、
第二の配線基板の少なくとも一部と密着し、第二の配線基板に実装された回路部品の少なくとも一部を覆っているモールド樹脂が形成され、請求項 1 ~ 9 のいずれか一つに記載の

50

複合配線基板を有してなる電子部品の実装体。

【請求項 1 2】

回路部品の少なくとも一部と第三の電気絶縁性基材は密着していないことを特徴とする請求項 1 0 に記載の電子部品の実装体。

【請求項 1 3】

回路部品は、半導体、コンデンサ、抵抗、コイル、遮断素子の少なくとも 1 つを含む請求項 1 0 または 1 1 に記載の電子部品の実装体。

【請求項 1 4】

第二の配線基板にキャビティを形成する工程と、

第三の電気絶縁性基材に導電部を形成する工程と、

第三の電気絶縁性基材にキャビティを形成する工程と、

第一の配線基板と第二の配線基板を第三の電気絶縁性基材を介して積層する工程と、第三の電気絶縁性基材を硬化する工程と
を備えた複合配線基板の製造方法。

10

【請求項 1 5】

第二の配線基板にキャビティを形成する工程と、

第三の電気絶縁性基材に導電部を形成する工程と、

第三の電気絶縁性基材にキャビティを形成する工程と、

第二の配線基板と第三の電気絶縁性基材を積層する工程と、

第三の電気絶縁性基材を硬化する工程と、

第一の配線基板に接着層を形成する工程と、

第一の配線基板と第三の電気絶縁性基材とを接着層を介して積層する工程と、

接着層を硬化する工程と、

を備えた複合配線基板の製造方法。

20

【請求項 1 6】

第二の配線基板にキャビティを形成する工程と、

第三の電気絶縁性基材に導電部を形成する工程と、

第三の電気絶縁性基材にキャビティを形成する工程と、

第二の配線基板と第三の電気絶縁性基材を積層する工程と、

第三の電気絶縁性基材を硬化する工程と、

第三の電気絶縁性基材に接着層を形成する工程と、

第一の配線基板と第二の配線基板とを接着層を介して積層する工程と、

接着層を硬化する工程と、

を備えた複合配線基板の製造方法。

30

【請求項 1 7】

第一の配線基板に回路部品を実装する工程と、

第二の配線基板にキャビティを形成する工程と、

第三の電気絶縁性基材に導電部を形成する工程と、

第三の電気絶縁性基材にキャビティを形成する工程と、

第一の配線基板と第二の配線基板を第三の電気絶縁性基材を介して積層する工程と、

第三の電気絶縁性基材を硬化する工程と、

第二の配線基板に回路部品を実装する工程と、

を備えた電子部品の実装体の製造方法。

40

【請求項 1 8】

第一の配線基板に回路部品を実装する工程と、

第二の配線基板にキャビティを形成する工程と、

第三の電気絶縁性基材に導電部を形成する工程と、

第三の電気絶縁性基材にキャビティを形成する工程と、

第一の配線基板と第二の配線基板を第三の電気絶縁性基材を介して積層する工程と、

第三の電気絶縁性基材を硬化する工程と、

50

第二の配線基板に回路部品を実装する工程と、
第二の配線基板の少なくとも一部と密着し、第二の配線基板に実装された回路部品の少なくとも一部を覆うようにモールド樹脂を形成するモールド工程と、
を備えた電子部品の実装体の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、設計変更に柔軟に対応できる複合配線基板およびその製造方法、ならびにこの複合配線基板を用いた高密度実装可能な電子部品の実装体およびその製造方法にかかるものである。

10

【背景技術】

【0002】

近年のエレクトロニクス機器の小型化・薄型化、高機能化に伴って、プリント基板に実装される電子部品の高密度実装、および電子部品が実装された配線基板の高機能化への要求が益々強くなっている。

【0003】

特に、半導体パッケージ及び、それを基板に搭載した電子回路モジュールは、小型化及び薄型化が必要とされている。半導体パッケージにおいては、ほぼチップサイズにまで小型化されたチップサイズパッケージ(CSP)が普及し始めている。また、携帯機器等にはメモリなどの付加価値や容量の増大を狙ってパッケージ内に複数個の半導体素子を搭載しているパッケージもある。複数個の半導体を横に並べて配列したマルチチップパッケージやスタックドパッケージと呼ばれる複数個の半導体素子を積層させ搭載することにより、実装密度を高めた構造のものも開示されている(特許文献1参照)。また、スタックドパッケージのCSP構造化を図るものもある(特許文献2参照)。

20

【0004】

このような小型で狭ピッチの半導体素子の各パッドに対応させるように、ランドおよび配線パターンをプリント配線板上に多数形成することは、高度な技術を要するだけでなく、コストアップにもつながっていた。既存の実装技術を用いて半導体素子を基板に実装する方法として、インターポーラと呼ばれる中間基板を介して、親プリント配線板であるマザーボード上に、半導体素子を実装する方法が広く用いられている。

30

【0005】

インターポーラとしては、主にセラミック基板と樹脂基板があり、セラミック基板は熱伝導性に優れ、樹脂基板はコストの面で利点がある。

【0006】

また、近年では、更なる小型化の手法として、半導体素子や電子部品を基板に内蔵した三次元実装形態の部品内蔵基板も実現されている。部品内蔵基板はLCR等の部品を内蔵することで、CPUのクロック周波数の高速化や、通信周波数の高周波数化に伴うノイズ対策を実装面積を増加させずに行うことができるという利点がある。基板としては、セラミック基板を用いたもので半導体を収納する凹部を基板内に設け、三次元的に部品を配置した構造のものも出願されている(特許文献3参照)。

40

【0007】

なお、この出願の発明に関する先行技術文献情報としては、例えば、特許文献1~3が知られている。

【特許文献1】特開平5-90486号公報

【特許文献2】特開平11-204720号公報

【特許文献3】特開平5-82710号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら、上述のチップサイズパッケージやスタックドパッケージによる構造にお

50

いては、たとえば実用化に向けての開発・検証工程において設計変更が起きた際に、インターポーザやマザーボードを作り直さなければならず、設計変更に柔軟に対応することができない。商品によっては十数回の設計変更を繰り返し行って試作・評価を進めて商品化されるものもある。そのため、設計変更がある度に基板を作り直さなければならず、結果的に開発期間が長くなり、また開発コストも高くなってしまう。

【0009】

また、従来の半導体パッケージの構造では、パッケージ完成後に特性や機能を変更するといった拡張性を持たせることはできない。たとえば携帯機器等のメモリ容量は、最初に実装された半導体素子の個数、もしくは実装した半導体素子そのもので決まってしまう。そのため、容量を増大し高機能化を図りたい場合でも、後から半導体素子の数を増やす、もしくは大容量の半導体素子と交換するなどの高機能化に対応することはできない。

10

【0010】

さらに、部品内蔵技術による三次元実装では、内蔵した部品のリペアや、専用の設備導入によるコストアップが実用化の障害になっている。

【0011】

また、コストおよび信頼性の観点から、インターポーザはセラミック基板から樹脂基板への移行が進められつつある。

【0012】

本発明は、このような課題のもとで考え出されたものであって、配線基板を部分的に多層化することで設計変更等に柔軟に対応できる複合配線基板を提供し、また、三次元実装可能で部品のリペアができる電子部品の実装体を提供することを目的とする。

20

【課題を解決するための手段】

【0013】

上記目的を達成するために、本発明は、第一の電気絶縁性基材と前記第一の電気絶縁性基材に形成された配線パターンを有する第一の配線基板と、第二の電気絶縁性基材と前記第二の電気絶縁性基材に形成された配線パターンを有し、かつ少なくともその一部にキャビティを形成した第二の配線基板と、前記第一の配線基板と第二の配線基板を厚み方向に接着し、第一の配線基板の配線パターンと前記第二の配線基板の配線パターン間を電気的に接続する導電部を備え、かつ少なくともその一部にキャビティを形成した第三の電気絶縁性基材と、からなる複合配線基板であり、これにより第一の配線基板を部分的に多層化することができ、設計変更等に対応できる配線基板を提供し、また回路部品を三次元的に配置できるキャビティ構造を有した配線基板を容易に作ることができる。

30

【発明の効果】

【0014】

以上のように、本発明の複合配線基板は、基板の任意の位置を容易に多層化して部品を三次元的に配置することができる複合配線基板を提供し、高密度・高機能で回路部品のリペアも可能な実装体が得られるという効果を奏するものである。

【発明を実施するための最良の形態】

【0015】

（実施の形態1）

以下、実施の形態1を用いて、本発明の特に請求項1、4～9に記載の発明について図面を参照しながら説明する。

40

【0016】

図1は、本実施の形態1における複合配線基板の断面図である。図1において、第一の配線基板4は、第一の電気絶縁性基材1と、この第一の電気絶縁性基材1の両面に形成された配線パターン2と、この両面の配線パターン間を電気的に接続する導電部3からなる。第二の配線基板10は第二の電気絶縁性基材7と、この第二の電気絶縁性基材に形成された配線パターン8と、この両面の配線パターン間を電気的に接続する導電部9からなり、かつ少なくともその一部にキャビティ20を形成している。また、第三の電気絶縁性基材5は、第一の配線基板4と第二の配線基板10とを接着し、第一の配線基板4の配線パ

50

ターン 2 と前記第二の配線基板 10 の配線パターン 8 との間を電気的に接続する導電部 6 を備え、かつ少なくともその一部にキャビティ 20 を形成したものである。

【0017】

なお、第一の配線基板 4 は、配線パターン 2 を第三の電気絶縁性基材 5 を接着する面のみに形成してもよい。

【0018】

また、本発明における複合配線基板の平面図を示すと、図 2 のようになる。

【0019】

第一と第二の配線基板 4、10 は、ガラス織物にエポキシ樹脂を含浸させた基板（ガラス・エポキシ基板）、アラミド繊維不織布にエポキシ樹脂を含浸させた基板（アラミド・エポキシ基板）、紙にフェノール樹脂を含浸させた基板（紙・フェノール基板）、多孔質のフィルム基材に未硬化のエポキシ樹脂を空孔が残るように含浸させたフィルム基材を使ったフレキシブル基板、セラミックス基板など任意の基板から目的に応じて選択し使用できる。可撓性を有するフィルム基材を使った基板を用いた場合、屈曲性に優れた配線基板が得られ、外部ストレス等による変形を吸収することができるため信頼性の高い複合配線基板が得られる。

【0020】

配線パターン 2 および 8 は、電気伝導性を有する物質からなり、例えば金属箔や導電性樹脂組成物、金属板を加工したリードフレームを用いることができる。金属箔やリードフレームを用いることにより、エッティング等により微細な配線パターンの作成が容易となる。また、金属箔においては、離型フィルムを用いた転写等による配線パターンの形成も可能となる。特に銅箔はコストも安く、電気伝導性も高いため好ましい。また、離型フィルム上に配線パターンを形成することにより、配線パターンが取り扱いやすくなる。

【0021】

また、導電性樹脂組成物を用いることにより、スクリーン印刷等による、配線パターンの製作が可能となる。リードフレームを用いることにより、電気抵抗の低い、厚みのある金属を使用できる。また、エッティングによる微細パターン化や打ち抜き加工等の簡易な製造法が使える。また、これらの配線パターン 2 および 8 は表面にメッキ処理をする事により、耐食性や電気伝導性を向上させることができる。また、配線パターン 2 および 8 の第三の電気絶縁性基材 5 との接触面を粗化することで、第三の電気絶縁性基材 5 との接着性を向上させることができる。粗化の処理は、反応性ガスを用いたドライエッティング加工、サンドブラストによる機械加工、および電解エッティング加工が挙げられる。

【0022】

また、配線パターン 2 および 8 は、保持基材と配線層を含む配線転写シート 22 を用いて形成することができる。ここで、図 3 (a) ~ (c) に配線転写シートを使った配線パターン形成の一例を、断面図により示す。まず、図 3 (a) に示すように、保持基材 21 上に配線パターン 2 が形成された配線転写シート 22 を準備する。次に、図 3 (b) に示すように被転写物である電気絶縁性基材 1 に積層し、配線パターン 2 を電気絶縁性基材 1 に埋設する。次に図 3 (c) に示すように、保持基材 21 を除去し、電気絶縁性基材 1 に配線パターン 2 を形成する。

【0023】

保持基材 21 は、配線層を転写する際に配線転写シート 22 と被転写物との積層体を加熱加圧することによって、被転写物である電気絶縁性基材と互いに相溶しない材料から成ることが好ましい。保持基材 21 の材料は電気絶縁性基材の材料に応じて、有機樹脂および金属から選択される。電気絶縁性基材がエポキシ樹脂、ポリイミド樹脂、シアネット樹脂、ポリフェニレンエーテル (PPE) 樹脂、またはポリテトラフルオロエチレン (PTFE) 樹脂を含む場合、保持基材は、ポリイミド、フッ素系樹脂、および耐熱性エポキシ樹脂から選択される材料で構成することが好ましい。さらに、保持基材 21 は、配線転写後、保持基材 21 を除去する工程において、配線層から良好に剥離するような材料で形成されることが好ましい。その観点からも、保持基材 21 は前述のポリイミドまたはフッ素

10

20

30

40

50

系樹脂等から成ることが好ましい。

【0024】

保持基材21を熱硬化性樹脂で構成する場合には、保持基材21を構成する樹脂と第一の電気絶縁性基材1を構成する樹脂との相溶性に注意する必要がある。例えば、保持基材21をエポキシ樹脂で構成し、第一の電気絶縁性基材1がエポキシ樹脂を含む場合、保持基材21のエポキシ樹脂が十分に硬化していないと、配線転写工程を実施している間にエポキシ樹脂の粘度が低下し、第一の電気絶縁性基材1のエポキシ樹脂と混ざり合って、保持基材21と電気絶縁性基材1が剥がれにくくなり、良好な配線パターンを形成できなくなることがある。保持基材21が熱可塑性樹脂で構成されている場合も、熱可塑性樹脂が軟化する条件で配線転写工程を実施すると、同様の問題が生じ得る。したがって、保持基材21として熱可塑性樹脂シートを使用する場合には、当該シートは耐熱性であることを要する。

【0025】

保持基材21の厚さは、その材料に応じて適宜選択される。一般には、10~100μmとすることが好ましい。保持基材21が薄い場合には、ハンドリング性が悪くなる、強度が低下する、ならびに基材にしわが発生しやすいといった問題が生じる傾向にある。保持基材21が厚すぎる場合には、保持基材21を機械的に剥離しにくい傾向にある。

【0026】

保持基材21は、可視光が透過できる材料から成ることが好ましい。そのような材料として、ポリイミド樹脂、フッ素系樹脂および耐熱性エポキシ樹脂が挙げられる。これらの樹脂で保持基材21を構成する場合、その厚さは100μm以下とすることが、可視光の透過性を確保するうえで好ましい。

【0027】

保持基材21の配線層を形成する表面には、離型処理を施してもよい。離型処理を施すことによって、配線層を転写した後で、保持基材21を被転写物から容易に剥離することができる。離型処理は、例えばシリコン樹脂を、0.01~1μmの厚さとなるように保持基材21の配線層を形成する表面に塗布して実施する。

【0028】

保持基材21を金属で形成する場合、保持基材21を構成する金属と配線層を構成する金属とは、それぞれ選択的に除去できるものであることが好ましい。それにより、配線層を転写した後、保持基材21だけをエッティングで除去することができる。保持基材/配線層の組合せとしては、例えば、アルミニウム/銅、およびステンレス/銅等が挙げられる。保持基材21を構成する金属と配線層を構成する金属が、それぞれ選択的に除去できないものである場合、保持基材21と配線層との間に、エッティングトップ層を設けることが好ましい。エッティングトップ層を構成する材料は、保持基材21と配線の組合せおよびエッティング液の種類に応じて、適宜選択される。例えば、保持基材/配線層の組合せが、銅/銅であって、保持基材を、硫酸過水を使用するエッティングにより除去する場合、エッティングトップ層はチタンから成る層であることが好ましい。

【0029】

第一の配線基板4と第二の配線基板10の導電部3および9は、スルーホールまたはビアからなり、スルーホールは、主として、上側表面の配線パターンと下側表面の配線パターンとの間の電気的な接続を行うための貫通孔のことを意味し、孔加工後にめっきすることでスルーホールを形成することができる。めっきは金、銀、銅またはニッケルなどを用いることができる。ビアは、配線パターン間を電気的に接続する貫通孔を意味し、主として、多層配線基板の絶縁層の両側の配線パターン間を電気的に接続するために形成されるものを意味する。

【0030】

貫通孔の形成は、たとえばパンチ加工、ドリル加工、レーザ加工によって形成する。レーザ加工の光源には、炭酸ガスレーザやYAGレーザ、エキシマレーザが用いられる。レーザ加工では、小径の貫通孔を短時間で形成することができ、生産性に優れた加工を実現

10

20

30

40

50

できる。また、ドリル加工やパンチング加工の場合、汎用性のある既存の設備でビアの形成が可能である。

【0031】

第三の電気絶縁性基材の導電部6はビアであり、第一の配線基板4の導電部3と第二の配線基板10の導電部9がビアである場合、ビアはたとえば熱硬化性の導電性物質からなるビアでもよい。熱硬化性の導電性物質としては、たとえば、金属粒子と熱硬化性樹脂とを混合した導電性樹脂組成物を用いることができる。金属粒子としては、金、銀、銅又はニッケルなどを用いることができる。金、銀、銅又はニッケルは導電性が高いため好ましく、銅は導電性が高くマイグレーションも少ないため特に好ましい。銅を銀で被覆した金属粒子を用いても、マイグレーションの少なさと導電性の高さ、両方の特性を満たすことができる。熱硬化性樹脂としては、たとえば、エポキシ樹脂、フェノール樹脂又はイソシアネート樹脂を用いることができる。エポキシ樹脂は、耐熱性が高いため特に好ましい。

【0032】

第三の電気絶縁性基材5は、例えば、絶縁性樹脂及びフィラと絶縁性樹脂の混合物等を用いることができる。電気絶縁基材は、樹脂とフィラを含み、フィラ含量が50質量%以上95質量%以下であることが好ましい。また、ガラスクロス等の補強材があつてもよい。絶縁性樹脂としては、熱硬化性樹脂や、熱可塑樹脂、光硬化性樹脂等を用いることができる、耐熱性の高いエポキシ樹脂やフェノール樹脂、イソシアネート樹脂を用いることにより、第三の電気絶縁性基材5の耐熱性をあげることができる。また、誘電正接の低いフッ素樹脂例えばポリテトラフルオロエチレン(PTFE樹脂、)、PPO(ポリフェニレンオキサイド)樹脂(PPG(ポリフェニレンエーテル)樹脂ともいう)、液晶ポリマーを含むもしくはそれらの樹脂を変性させた樹脂を用いることにより、第三の電気絶縁性基材5の高周波特性が向上する。また、第三の電気絶縁性基材5は、室温における弾性率が0.6~10GPaであるものを用いる。弾性率は、フィラ含有量により調整することができる、これにより、絶縁性樹脂のはみ出しを制御することができる。

【0033】

第三の電気絶縁性基材5として、フィラと絶縁性樹脂の混合物を用いた場合、フィラ及び絶縁性樹脂を選択することによって、第三の電気絶縁性基材5の熱膨張係数、熱伝導度、誘電率などを容易に制御することができる。たとえば、フィラとしてアルミナ、マグネシア、窒化ホウ素、窒化アルミ、窒化珪素、ポリテトラフルオロエチレン及び、シリカなどを用いることができる。アルミナ、窒化ホウ素、窒化アルミを用いることにより、従来のガラス-エポキシ基板より熱伝導度の高い基板が製作可能となり、複合配線基板の放熱特性を向上させることができる。また、アルミナはコストが安いという利点もある。シリカを用いた場合、誘電率が低い第三の電気絶縁性基材5が得られ、比重も軽いため、携帯電話などの高周波用途として好ましい。窒化珪素やポリテトラフルオロエチレン、例えば“テフロン(登録商標)”を用いても誘電率の低い電気絶縁層を形成できる。また、窒化ホウ素を用いることにより熱膨張係数を低減できる。

【0034】

第三の電気絶縁性基材5はさらに、分散剤、着色剤、カップリング剤又は離型剤を含んでいてもよい。分散剤によって、絶縁性樹脂中のフィラを均一性よく分散させることができる。着色剤によって、電気絶縁層を着色することができるため、自動認識装置の利用が容易となる。カップリング剤によって、絶縁性樹脂とフィラとの接着強度を高くすることができるため、第三の電気絶縁性基材5の絶縁性を向上できる。離型剤によって、金型と混合物との離型性を向上させることができるために、製造工程における取り扱いが容易になり、生産性が向上する。

【0035】

また、第三の電気絶縁性基材5は、第一および第二の配線基板4および10と熱膨張係数が異なるものを用いることができる。これにより、熱が加えられた時に生じる寸法変化が第一の配線基板4と第二の配線基板10で相違があった場合、全体に反りが発生し、第一と第二の配線基板間を電気的に接続する導電部6に応力が集中する原因となるが、第三

10

20

30

40

50

の絶縁性基材 5 により応力を緩和するので第一と第二の配線基板間の電気的な接続を良好に維持することができる。

【0036】

キャビティ 20 の形成は、たとえば打ち抜き加工やパンチ加工、レーザ加工によって行う。打ち抜き加工やパンチング加工の場合、汎用性のある既存の設備でキャビティ 20 の形成が可能である。キャビティ 20 の一例を、斜図にて図 4 に示す。また、上方から見た平面図にて、図 5 に示す。図 5 に示すようにキャビティ 20 は基板内に複数個形成してもよい。キャビティ 20 の形状は角型、丸型、菱型等が挙げられるが、特に限定されるものではない。

【0037】

また、本実施の形態において、第二の配線基板 10 に形成されたキャビティ 20 の面積は、第三の電気絶縁性基材 5 に形成されたキャビティ 20 の面積と同じかあるいはそれよりも大きい面積であるので、これにより、外部ストレスが加わった場合、キャビティ近傍の変形や応力は第三の電気絶縁性基材により吸収されるため、より信頼性の高い配線基板が得られる。

【0038】

以上より、第一の配線基板 4 を部分的に多層化し変更できるため、部品の配置や部品の変更等の設計変更があっても第一の配線基板 4 を作り直すことなくそのまま使用することができる。したがって、開発時間の短縮やローコスト化ができる。

【0039】

(実施の形態 2)

以下、本発明の実施の形態 2 について、本発明の特に請求項 2 に記載の発明について、図面を参照しながら説明する。なお、実施の形態 1 と同一の構造については、同一番号を付与してその説明を省略する。

【0040】

図 6 は、本実施の形態 2 における複合配線基板の断面図である。図 6 において、第一の配線基板 4 は、第一の電気絶縁性基材 1 と、この第一の電気絶縁性基材 1 の両面に形成された配線パターン 2 と、この両面の配線パターン間を電気的に接続する導電部 3 からなる。第二の配線基板 10 は第二の電気絶縁性基材 7 と、この第二の電気絶縁性基材に形成された配線パターン 8 と、この両面の配線パターン間を電気的に接続する導電部 9 からなり、かつ少なくともその一部にキャビティ 20 を形成している。また、第三の電気絶縁性基材 5 は、第一の配線基板 4 と接着し、第一の配線基板 4 の配線パターン 2 と前記第二の配線基板 10 の配線パターン 8 間を電気的に接続する導電部 6 を備え、かつ少なくともその一部にキャビティ 20 を形成したものである。また、第三の電気絶縁性基材 5 の片面には接着層 19 が形成されている。

【0041】

接着層 19 は、熱硬化性および光硬化性の樹脂からなる接着剤である。そのような材料として、ポリイミド樹脂、フッ素系樹脂および耐熱性エポキシ樹脂が挙げられる。接着層はシート状のものを貼り付けても、ペースト状のものを印刷工法などによって塗布してもよい。樹脂の硬化温度は低温であることが好ましい。

【0042】

この構成により第三の電気絶縁性基材を完全に硬化させた状態で接着剤と接合することができ、その結果、基板に発生する反りが抑えられる。

【0043】

(実施の形態 3)

以下、本発明の実施の形態 3 について、本発明の特に請求項 3 に記載の発明について、図面を参照しながら説明する。なお、実施の形態 1 と同一の構造については、同一番号を付与してその説明を省略する。

【0044】

図 7 は、本実施の形態 3 における部品内蔵基板の断面図である。図 7 において、第一の

配線基板 4 は、第一の電気絶縁性基材 1 と、この第一の電気絶縁性基材の両面に形成された配線パターン 2 と、この両面の配線パターン間を電気的に接続する導電部 3 からなり、全層 I V H (I n t e r s t i t i a l V i a H o l e) 構造を有した多層配線基板である。第二の配線基板 10 は、第二の電気絶縁性基材 7 と、この第二の電気絶縁性基材の両面に形成された配線パターン 8 と、この両面の配線パターン間を電気的に接続する導電部 9 からなり、かつ少なくともその一部にキャビティ 20 を形成している。また、第三の電気絶縁性基材 5 は第一の配線基板 4 と第二の配線基板 10 を接着し、第一の配線基板 4 の配線パターン 10 と前記第二の配線基板 10 の配線パターン 8 との間を電気的に接続する導電部 6 を備え、かつ少なくともその一部にキャビティ 20 を形成したものである。

【 0 0 4 5 】

第一と第二の配線基板 4、10 は、ガラス織物にエポキシ樹脂を含浸させた基板（ガラス - エポキシ基板）、アラミド織維不織布にエポキシ樹脂を含浸させた基板（アラミド - エポキシ基板）、紙にフェノール樹脂を含浸させた基板（紙 - フェノール基板）、多孔質のフィルム基材に未硬化のエポキシ樹脂を空孔が残るように含浸させたフィルム基材を使ったフレキシブル基板、セラミックス基板など任意の基板から目的に応じて選択し使用できる。全層 I V H 構造の配線基板としては、A L I V H 基板や、ビルドアップ基板を用いることができる。これにより、配線長が短く、高い配線収容性を有した部品内蔵基板を得ることができる。

【 0 0 4 6 】

(実施の形態 4)

以下、本発明の実施の形態 4 について、本発明の特に請求項 10、12、13 に記載の発明について、図面を参照しながら説明する。なお、実施の形態 1 と同一の構造については、同一番号を付与してその説明を省略する。

【 0 0 4 7 】

図 8 は、本実施の形態 4 における電子部品の実装体の断面図である。図 8 において、回路部品（半導体素子）11 は、第一の配線基板 4 上に接続電極 13 とアンダーフィル 14 により実装され、第三の電気絶縁性基材 5 と第二の配線基板 10 に形成されたキャビティ 20 内に配置されている。別の回路部品 12（半導体素子）は、第二の配線基板 10 に形成されたキャビティ 20 を跨ぎ、回路部品 11 が厚み方向に積層されるように接続電極 15 により実装されている。また、さらに別の回路部品 16 は、半田 17 により第二の配線基板 10 上に実装されている。

【 0 0 4 8 】

第一の配線基板 4 と第二の配線基板 10 は実施の形態 1 と同様であるので説明を省略する。

【 0 0 4 9 】

回路部品 11、12 は、トランジスタ、I C、L S I などの半導体素子が用いられる。半導体素子は、ベアチップであってもよい。一般的なフリップチップ実装の場合、接続電極 13、15 はバンプと呼ばれる突起状電極を介して電気的接続がなされる。バンプは、半田や金、銅の金属を用いることができ、ワイヤーボンディングや、メッキ、印刷等により形成できる。半導体ベアチップと配線基板間の接続電極 13 にアンダーフィル 14 を注入することによって、接続部に集中する応力を面方向に分散させ、実装信頼性の向上を図ることができる。また、アンダーフィルの替わりに導電性接着剤、異方性導電フィルム（A C F）、非導電性フィルム（N C F）を用いてもよい。実施の形態 4 では、フリップチップ実装による実装状態を示しているが、本発明はこれに限定されない。Au ワイヤーを用いたワイヤーボンディング接続による実装でもよいし、接続電極として、リード端子を有した半導体パッケージでもよい。

【 0 0 5 0 】

回路部品 16 はディスクリート部品であることが好ましい。これにより、内蔵する部品を新規に開発する必要が無くなり、開発スピードが向上する。また、既存のディスクリート部品の信頼性、精度を利用することができ、特性が向上する。前記においてディスクリ

10

20

30

40

50

ート部品とは、例えばコイル、コンデンサ、抵抗、遮断素子等の汎用のチップ部品をいう。また、印刷抵抗や薄膜コンデンサ・インダクタ等を形成しても良い。コンデンサは、バイパスコンデンサやデカップリングコンデンサとして用いたりすることができる。抵抗は電流制限用として用いることができる。遮断素子は、電源ラインの過負荷や短絡等による過電流を検出して、電流の制御を伴う遮断を行う。

【0051】

半田17は、配線パターン2に回路部品16を実装するために用いる。高温半田を用いた場合、実装体をリフローで実装する際の半田の再溶融を防止できる。また、鉛フリー半田を用いることで環境への負荷を軽減できる。本実施の形態では、半田を用いたが導電性接着剤等を用いてもよい。実施の形態4では、第二の配線基板10上にのみ回路部品16を実装しているが、本発明はこれに限定されず、第一の配線基板4上に回路部品を実装してもよい。

【0052】

また、本発明の実施の形態において、回路部品11、12、16と第三の電気絶縁性基材5は密着していないので、これにより外部ストレス等により実装体が変形したとしても、回路部品11、12、16と第三の電気絶縁性基材5にダメージを与えることがなく、回路部品11、12、16と第一および第二の配線基板4、10との接続箇所や、第一と第二の配線基板4、10と第三の電気絶縁性基材5が電気的に接続された導電部にその影響があよりにくくなる。

【0053】

以上より、キャビティ構造を有した配線基板に三次元的に部品を配置できるため、高密度実装が可能となり、その結果、配線長が短くなり高機能化することができる。また、実装面積を縮小することができるため、小型化できるという効果が得られる。図9にキャビティ構造を有し、部分的に多層化した複合配線基板を使った電子部品の実装体の一例を、上方から見た平面図にて示している。また、図10に断面図を示す。回路部品11の周辺の第一の配線基板4を多層化して、回路部品12が回路部品11上に積層された構造となっている。

【0054】

(実施の形態5)

以下、本発明の実施の形態5について、本発明の特に請求項11に記載の発明について、図面を参照しながら説明する。なお、実施の形態1と同一の構造については、同一番号を付与してその説明を省略する。

【0055】

図11は、本実施の形態5における電子部品の実装体の断面図である。図11において、回路部品(半導体素子)11は、第一の配線基板4上に接続電極13とアンダーフィル14により実装され、第三の電気絶縁性基材5と第二の配線基板10に形成されたキャビティ20内に位置している。回路部品12(半導体素子)は、第二の配線基板10に形成されたキャビティ20を跨ぎ、回路部品11が厚み方向に積層されるように接続電極15により実装されている。回路部品16は、半田17により第二の配線基板10上に実装されている。また、第二の配線基板10上には回路部品12および16を覆うようにモールド樹脂18が形成されており、キャビティ20内に位置している回路部品11もモールド樹脂18で覆われている。

【0056】

モールド樹脂は、熱硬化性の樹脂を含む材料からなり、金型を利用した樹脂封止法やボッティングのように金型を用いない樹脂封止法を用いてもよい。

【0057】

これにより、回路部品11、12、16と配線基板との接合強度を高く内蔵できる。その結果、生産性が高く、小型で高密度実装可能な電子部品の実装体を提供できる。

【0058】

(実施の形態6)

10

20

30

40

50

以下、本発明の実施の形態6について、本発明の特に請求項14に記載の発明について、図面を参照しながら説明する。なお、実施の形態1と同一の構造については、同一番号を付与してその説明を省略する。

【0059】

図12(a)～(e)は、本実施の形態6における複合配線基板の製造工程を示す断面図である。なお、後述するいずれの実施形態においても、説明の簡略化のため、実施の形態1で説明した内容と同様のものについては、その説明を省略または簡略化する。

【0060】

まず、図12(a)に示すように、第二の電気絶縁性基材7と、この第二の電気絶縁性基材7の両面に形成された配線パターン8と、この両面の配線パターン間を電気的に接続する導電部9を備えた第二の配線基板10を準備する。

10

【0061】

次に図12(b)に示すように、第二の配線基板10にキャビティ20を形成する。

【0062】

次に図12(c)に示すように、導電部6を有した第三の電気絶縁性基材5を用意する。

【0063】

次に図12(d)に示すように、第三の電気絶縁性基材5にキャビティ20を形成する。

【0064】

次に図12(e)に示すように、第三の電気絶縁性基材5を介して、第一の配線基板4と第二の配線基板10を接着し、第一の配線基板4の配線パターン2と前記第二の配線基板10の配線パターン8との間を導電部6により電気的に接続する。その後、第一の配線基板4と第二の配線基板10の両側から熱を加えて、第三の電気絶縁性基材5を完全に硬化させる。この時、真空熱プレスまたは真空ラミネータ、オーブンを用いて第三の電気絶縁性基材を溶融・硬化を行ってもよい。

20

【0065】

これにより第一の配線基板4を部分的に多層化することができ、設計変更等に対応できる複合配線基板を提供し、また回路部品を三次元的に配置できるキャビティ構造を有した複合配線基板を容易に作ることができる。

30

【0066】

(実施の形態7)

以下、本発明の実施の形態7について、本発明の特に請求項15に記載の発明について、図面を参照しながら説明する。なお、実施の形態1と同一の構造については、同一番号を付与してその説明を省略する。

【0067】

図13(a)～(g)は、本実施の形態7における複合配線基板の製造工程を示す断面図である。

【0068】

まず図13(a)に示すように、第二の電気絶縁性基材7と、この第二の電気絶縁性基材7の両面に形成された配線パターン8と、この両面の配線パターン間を電気的に接続する導電部9を備えた第二の配線基板10を準備する。

40

【0069】

次に図13(b)に示すように、第二の配線基板10にキャビティ20を形成する。

【0070】

次に図13(c)に示すように、導電部6を有した第三の電気絶縁性基材5を用意する。

【0071】

次に図13(d)に示すように、第三の電気絶縁性基材5にキャビティ20を形成する。

50

【0072】

次に図13(e)に示すように、第二の配線基板10と第三の電気絶縁性基材5を積層する。積層後、外部から熱を加えて、第三の電気絶縁性基材を硬化させることが好ましい。

【0073】

次に図13(f)に示すように、第一の配線基板4上に接着層19を形成する。この時、接着層は未硬化であることが好ましい。

【0074】

次に図13(g)に示すように接着層19を介して第二の配線基板10と積層された第三の電気絶縁性基材5を接着し、第一の配線基板4の配線パターン2と前記第二の配線基板10の配線パターン8との間を導電部6により電気的に接続する。その後、第一の配線基板4と第二の配線基板10の両側から熱を加えて、接着層19を完全に硬化させる。この時、真空熱プレスまたは真空ラミネータ、オーブンを用いて接着層の溶融・硬化を行ってよい。また、接着層19の硬化は可視光または紫外光を当てて行っても良い。

【0075】

これにより第一の配線基板4を部分的に多層化することができ、設計変更等に対応できる複合配線基板を提供し、また回路部品を三次元的に配置できるキャビティ構造を有した複合配線基板を容易に作ることができる。また、第三の電気絶縁性基材5を完全に硬化させた状態で第一の配線基板4と接合することができるため、その結果、複合配線基板全体に発生する反りが抑えられる。

【0076】

(実施の形態8)

以下、本発明の実施の形態8について、本発明の特に請求項16に記載の発明について、図面を参照しながら説明する。なお、実施の形態1と同一の構造については、同一番号を付与してその説明を省略する。

【0077】

図14(a)～(g)は、本実施の形態8における複合配線基板の製造工程を示す断面図である。

【0078】

まず図14(a)に示すように、第二の電気絶縁性基材7と、この第二の電気絶縁性基材7の両面に形成された配線パターン8と、この配線パターンの両面間を電気的に接続する導電部9を備えた第二の配線基板10を準備する。

【0079】

次に図14(b)に示すように、第二の配線基板10にキャビティ20を形成する。

【0080】

次に図14(c)に示すように、導電部6を有した第三の電気絶縁性基材5を用意する。

【0081】

次に図14(d)に示すように、第三の電気絶縁性基材5にキャビティ20を形成する。

【0082】

次に図14(e)に示すように、第二の配線基板10と第三の電気絶縁性基材5を積層する。積層後、外部から熱を加えて、第三の電気絶縁性基材を硬化させることが好ましい。

【0083】

次に図14(f)に示すように、第三の電気絶縁性基材5の第二の配線基板10と接着していない面に接着層19を形成する。

【0084】

次に図14(g)に示すように、接着層19を介して図14(e)で第二の配線基板10と積層された第三の電気絶縁性基材5を第一の配線基板4と接着し、第一の配線基板4

10

20

30

40

50

の配線パターン2と前記第二の配線基板10の配線パターン8との間を導電部6により電気的に接続する。その後、第一の配線基板4と第二の配線基板10の両側から熱を加えて、接着層19を完全に硬化させる。この時、真空熱プレスまたは真空ラミネータ、オーブンを用いて接着層の溶融・硬化を行ってもよい。また、接着層19の硬化は可視光または紫外光を当てて行っても良い。

【0085】

これにより第一の配線基板4を部分的に多層化することができ、設計変更等に対応できる複合配線基板を提供し、また回路部品を三次元的に配置できるキャビティ構造を有した複合配線基板を容易に作ることができる。また、第三の電気絶縁性基材5を完全に硬化させた状態で第一の配線基板4と接合することができるため、その結果、複合配線基板全体に発生する反りが抑えられる。

【0086】

(実施の形態9)

以下、本発明の実施の形態9について、本発明の特に請求項17に記載の発明について、図面を参照しながら説明する。なお、実施の形態1と同一の構造については、同一番号を付与してその説明を省略する。

【0087】

図15(a)～(f)は、本実施の形態9における電子部品の実装体の製造工程を示す断面図である。

【0088】

まず図15(a)に示すように、接続電極13とアンダーフィル14により回路部品(半導体素子)11を実装した第一の配線基板4を準備する。

【0089】

次に図15(b)に示すように、第二の配線基板10にキャビティ20を形成する。

【0090】

次に図15(c)に示すように、導電部6を有した第三の電気絶縁性基材5を用意する。

【0091】

次に図15(d)に示すように、第三の電気絶縁性基材5にキャビティ20を形成する。

【0092】

次に図15(e)に示すように、第一の配線基板4と第二の配線基板10と第三の電気絶縁性基材5を積層する。積層後、外部から熱を加えて、第三の電気絶縁性基材を硬化させることが好ましい。

【0093】

次に図15(f)に示すように、別の回路部品12(半導体素子)は、第二の配線基板10に形成されたキャビティ20を跨ぎ、回路部品11が厚み方向に積層されるように接続電極15により実装されている。また、さらに別の回路部品16は、半田17により第二の配線基板10上に実装されている。

【0094】

これにより、三次元的に部品を配置することができるため、たとえば低い部品のある場所のみを選択的に三次元化し、より高密度化することができ、また、全体を低背にした電子部品の実装体を提供できる。

【0095】

(実施の形態10)

以下、本発明の実施の形態10について、本発明の特に請求項18に記載の発明について、図面を参照しながら説明する。なお、実施の形態1と同一の構造については、同一番号を付与してその説明を省略する。

【0096】

図16(a)～(g)は、本実施の形態10における電子部品の実装体の製造工程を示す

10

20

30

40

50

す断面図である。

【0097】

まず図16(a)に示すように、接続電極13とアンダーフィル14により回路部品(半導体素子)11を実装した第一の配線基板4を準備する。

【0098】

次に図16(b)に示すように、第二の配線基板10にキャビティ20を形成する。

【0099】

次に図16(c)に示すように、導電部6を有した第三の電気絶縁性基材5を用意する。

【0100】

次に図16(d)に示すように、第三の電気絶縁性基材5にキャビティ20を形成する。

【0101】

次に図16(e)に示すように、第一の配線基板4と第二の配線基板10と第三の電気絶縁性基材5を積層する。積層後、外部から熱を加えて、第三の電気絶縁性基材を硬化させることが好ましい。

【0102】

次に図16(f)に示すように、別の回路部品12(半導体素子)は、第二の配線基板10に形成されたキャビティ20を跨ぎ、回路部品11が厚み方向に積層されるように接続電極15により実装されている。また、さらに別の回路部品16は、半田17により第二の配線基板10上に実装されている。

【0103】

次に図16(g)に示すように、第二の配線基板10上には回路部品12および16を覆うようにモールド樹脂18が形成されており、キャビティ20内に位置している回路部品11もモールド樹脂18で覆われている。

【0104】

これにより、三次元的に部品を配置することができるため、たとえば低い部品のある場所のみを選択的に三次元化し、全体を低背にした電子部品の実装体を提供できる。また、モールド樹脂により回路部品を覆うことで、回路部品と配線基板との接合強度を高く内蔵することができ、その結果、生産性が高く高密度な電子部品の実装体を提供できる。

【産業上の利用可能性】

【0105】

本発明の複合配線基板および電子部品の実装体は、配線基板を部分的に多層化することで基板の設計変更に柔軟に対応可能な複合配線基板を実現すると共に、回路部品を三次元的に配置する配線基板を提供することで高密度実装体を実現し、かつ回路部品のリペアも可能である電子部品の実装体として有用である。

【図面の簡単な説明】

【0106】

【図1】本発明の実施の形態1における複合配線基板を示す断面図

【図2】本発明の実施の形態1における複合配線基板を示す平面図

【図3】本発明の実施の形態1における転写シートを使った配線パターンの一例を示す工程断面図

【図4】本発明の第二の配線基板に形成されたキャビティの一例を示す斜視図

【図5】本発明の第二の配線基板に形成されたキャビティの一例を示す平面図

【図6】本発明の実施の形態2における複合配線基板を示す断面図

【図7】本発明の実施の形態3における複合配線基板を示す断面図

【図8】本発明の実施の形態4における電子部品の実装体を示す断面図

【図9】本発明のキャビティ構造を有し、部分的に多層化した複合配線基板を使った電子部品の実装体の一例を示す平面図

【図10】本発明のキャビティ構造を有し、部分的に多層化した複合配線基板を使った電

10

20

30

40

50

子部品の実装体の一例を示す断面図

【図11】本発明の実施の形態5における電子部品の実装体を示す断面図

【図12】本発明の実施の形態6における複合配線基板の製造方法を示す工程断面図

【図13】本発明の実施の形態7における複合配線基板の製造方法を示す工程断面図

【図14】本発明の実施の形態8における複合配線基板の製造方法を示す工程断面図

【図15】本発明の実施の形態9における電子部品の実装体の製造方法を示す工程断面図

【図16】本発明の実施の形態10における電子部品の実装体の製造方法を示す工程断面図

【符号の説明】

【0107】

10

1 第一の電気絶縁性基材

2 配線パターン

3 導電部

4 第一の配線基板

5 第三の電気絶縁性基材

6 導電部

7 第二の電気絶縁性基材

8 配線パターン

9 導電部

10 第二の配線基板

20

11 回路部品

12 回路部品

13 接続電極

14 アンダーフィル

15 接続電極

16 回路部品

17 半田

18 モールド樹脂

19 接着層

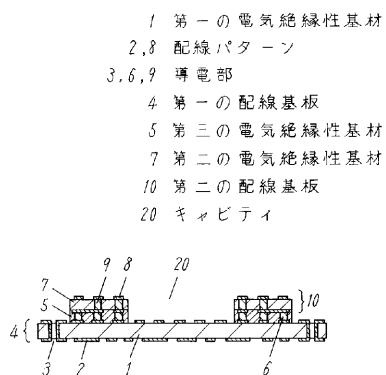
20 キャビティ

30

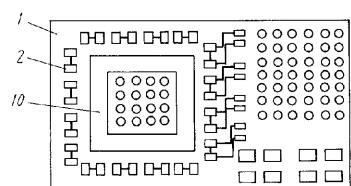
21 保持基材

22 配線転写シート

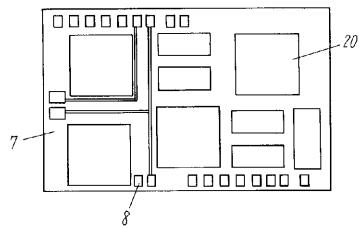
【 図 1 】



【図2】



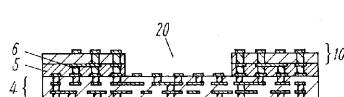
【図5】



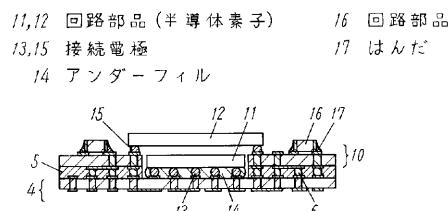
【図6】



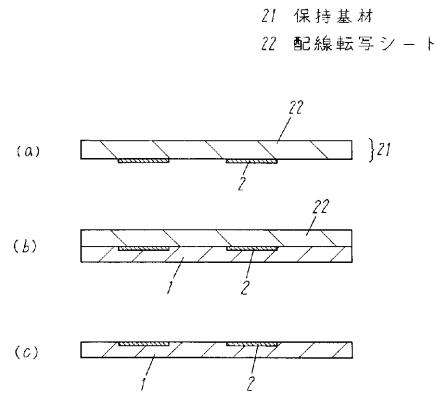
【図7】



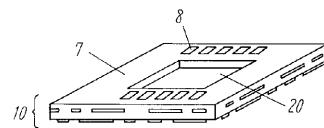
【図8】



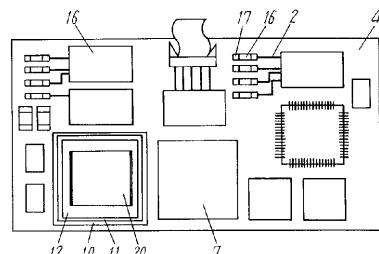
【 図 3 】



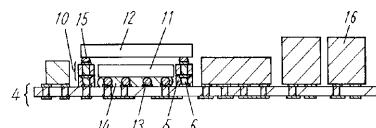
〔 図 4 〕



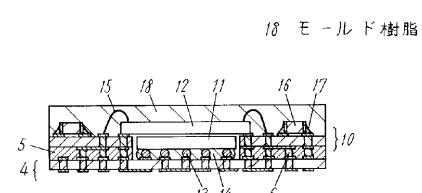
【 図 9 】



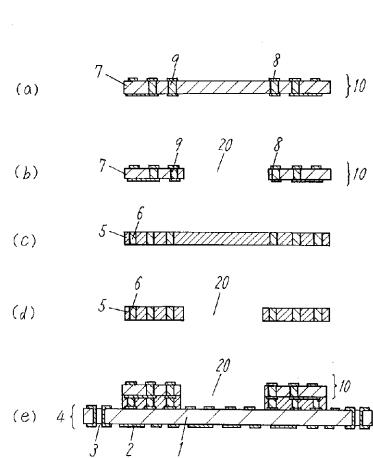
【 図 1 0 】



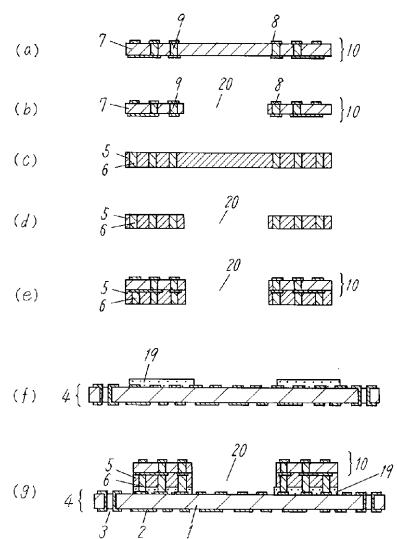
【 図 1 1 】



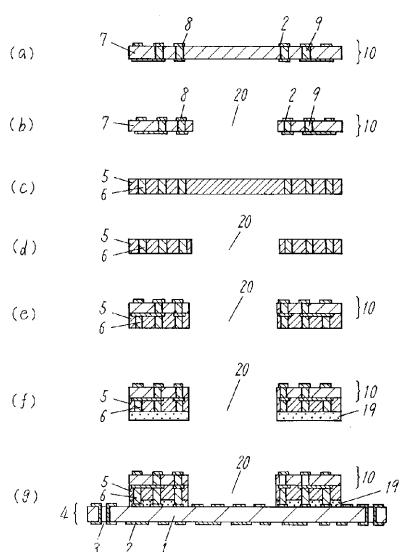
【図12】



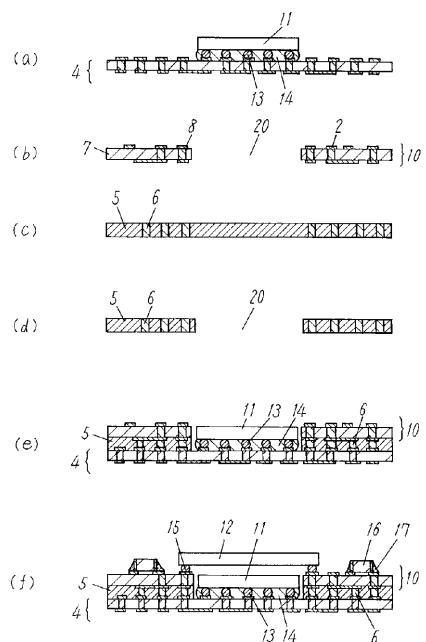
【図13】



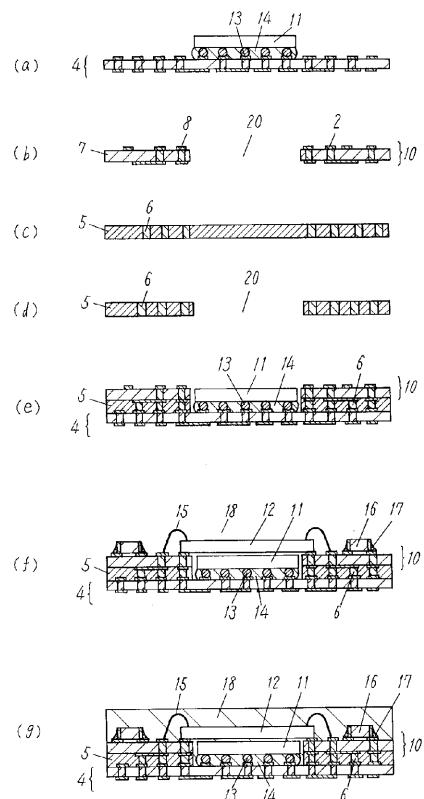
【図14】



【図15】



【図16】



フロントページの続き

(72)発明者 菅谷 康博

大阪府門真市大字門真1006番地 パナソニックエレクトロニクス株式会社内

(72)発明者 朝日 俊行

大阪府門真市大字門真1006番地 パナソニックエレクトロニクス株式会社内

F ターム(参考) 5E346 AA12 AA15 AA22 AA42 AA43 CC03 CC04 CC05 CC09 CC13

CC32 DD02 DD12 DD32 EE02 EE06 EE07 FF01 FF18 GG14

GG15 GG17 GG22 GG25 GG26 GG28 HH25 HH32