

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2022년 2월 3일 (03.02.2022)



(10) 국제공개번호
WO 2022/025372 A1

(51) 국제특허분류:
H01L 33/44 (2010.01)

(21) 국제출원번호: PCT/KR2021/000673

(22) 국제출원일: 2021년 1월 18일 (18.01.2021)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:
10-2020-0094422 2020년 7월 29일 (29.07.2020) KR

(71) 출원인: 고려대학교 산학협력단 (KOREA UNIVERSITY RESEARCH AND BUSINESS FOUNDATION) [KR/KR]; 02841 서울시 성북구 안암로 145, Seoul (KR).

(72) 발명자: 김태근 (KIM, Taegun); 13568 경기도 성남시 분당구 양현로 88, 503동 1403호, Gyeonggi-do (KR). 손경락 (SON, Kyungrock); 01901 서울시 노원구 석계로 49, 110동 301호, Seoul (KR). 임완기 (REN, Wanqi); 02811 서울시 성북구 북악산로27길 12, 301호, Seoul (KR).

(74) 대리인: 백두진 등 (BAEK, Dujin et al.); 06753 서울시 서초구 바우피로 150, 2층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT,

AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

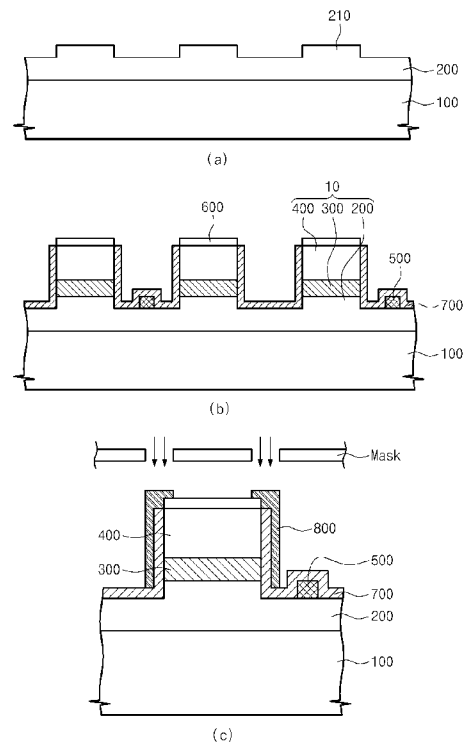
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(54) Title: MICRO-LIGHT-EMITTING ELEMENT HAVING OMNIDIRECTIONAL REFLECTOR STRUCTURE, AND MANUFACTURING METHOD THEREFOR

(54) 발명의 명칭: 전방위 반사경 구조를 가지는 마이크로 발광소자 및 그 제조방법



(57) Abstract: A micro-light-emitting element having an omnidirectional reflector structure according to one embodiment of the present invention comprises: a substrate; a first semiconductor layer which is arranged on an upper surface of the substrate and which includes at least one active region; an active layer arranged on the active region; a second semiconductor layer arranged on the upper surface of the active layer to form a semiconductor cell from the first semiconductor layer and the active layer; a passivation layer arranged to encompass the outer side of the semiconductor cell; and a reflection layer which is arranged to encompass the passivation layer and which reflects, toward the inner region of the semiconductor cell, the light that is incident from the inner region of the semiconductor cell through the passivation layer.

(57) 요약서: 본 발명의 일 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자는 기판; 상기 기판의 상면에 배치되고, 적어도 하나의 활성 영역을 포함하는 제 1 반도체층; 상기 활성 영역에 배치되는 활성층; 상기 활성층의 상면에 상기 제 1 반도체층 및 상기 활성층과 함께 반도체 셀을 이루도록 배치되는 제 2 반도체층; 상기 반도체 셀의 외측면을 둘러싸도록 배치되는 패시베이션층; 및 상기 패시베이션층을 둘러싸도록 배치되고, 상기 반도체 셀의 내부 영역으로부터 상기 패시베이션층을 경유하여 입사되는 광을 상기 반도체 셀의 내부 영역을 향하도록 반사시키는 반사층을 포함한다.

WO 2022/025372 A1

명세서

발명의 명칭: 전방위 반사경 구조를 가지는 마이크로 발광소자 및 그 제조방법

기술분야

- [1] 본 발명은 전방위 반사경 구조를 가지는 마이크로 발광소자 및 그 제조방법에 관한 것이다.
- [2] 본 발명은 과학기술정보통신부의 기초사업리더연구(과제고유번호: 1711112266, 과제번호: 2016R1A3B1908249, 연구과제명: 유리투명전극 기반 고효율 광전소자 연구, 주관기관: 한국연구재단, 연구기간: 2020.03.01 ~ 2021.02.28)의 일환으로 수행한 연구로부터 도출된 것이다.

배경기술

- [3] 마이크로 LED는 전류 분산 효과가 우수하여 전류 주입 시 LED 내부 활성층까지 전류가 효과적으로 주입되어, 기존 대면적 LED보다 단위 면적당 광출력 및 전류밀도를 높일 수 있는 장점이 있다.
- [4] 또한, 기존 대면적 LED 대비 광의 밝기와 명암비가 매우 우수하고 반응속도 또한 매우 빠르므로 저전력, 경량, 박형이 가능하며, 이러한 장점을 가지고 디스플레이에 적용할 경우 저전력, 슬림화, 고신뢰성, 야외 시인성 등의 우수한 특성을 가질 수 있어, 유기발광다이오드(OLED)를 대체할 차세대 디스플레이 광원으로 관심받고 있다.
- [5] 그러나, 통상의 마이크로 LED가 디스플레이의 광원으로 사용되는 경우, $100\mu\text{m}$ 이하의 크기를 가지는데, 기존 대면적 LED와 비교하였을 때 발광면적 대비 노출되는 측벽(Sidewall) 면적의 비율이 급격히 증가하게 되고, 상기 측벽에서 존재하는 표면결함준위(Surface Defect States)에 의해 비발광 재결합(Non-radiative Recombination)의 발생이 급격하게 증가하는 문제점이 있다.
- [6] 이는 전류밀도가 높아짐에 따라 외부양자효율(EQE)이 감소되는 효율저하(Efficiency Droop) 현상을 발생시켜 고효율의 마이크로 LED 구현에 매우 제한적인 요소로 작용하고 있다.
- [7] 이를 극복하기 위해, 표면의 결함 준위를 줄이고자 SiO_x , SiN_x , Al_2O_3 물질과 같은 투과도가 매우 높은 질화물/산화물 기반의 부도체 물질을 증착하여, 표면의 존재하는 결함 준위를 부동화(Passivate)시키는 연구가 진행되고 있으며, 이러한 효과를 극대화하기 위하여, 부도체 물질 증착 이후에 열처리 공정을 더 진행하여, 표면 결함 준위를 회복시켜주는 연구도 진행되고 있다.
- [8] 더하여, 최근 연구에는 증착되는 부도체 물질의 굴절률을 고려하여, 소자 내 활성층에서 생성된 광을 보다 효과적으로 마이크로 LED 소자 외부로 추출시키는, 반사 방지 효과를 고려한 부도체 물질의 두께 조절 연구도 진행되고

있다.

- [9] 그러나, 상기와 같은 연구들은 표면 결함 준위를 산소 또는 질소 원소들과 결합시켜 비발광 재결합의 확률을 줄이는 후공정을 통한 물성의 품질 향상에 불과하며, 소자의 광추출의 향상을 위하여 반사 방지 효과를 활용하고 있지만, 그 효과는 매우 미미한 수준에 그치고 있다.
- [10] 이에, 본 발명은 반사막을 통해 마이크로 LED 소자의 측벽 표면에 존재하는 결함 준위를 회복시켜줌과 동시에 공진 효과를 이용하여 마이크로 LED 소자 내부에서 발생하는 광을 증폭시켜 광추출을 극대화할 수 있는 새로운 개념의 마이크로 LED 발광소자 및 그 제조방법을 제안하고자 한다.

발명의 상세한 설명

기술적 과제

- [11] 본 발명의 실시예들은 상기와 같은 문제를 해결하기 위해 제안된 것으로서, 마이크로 LED 발광소자의 측벽에 존재하는 표면 결함 준위를 부동화 또는 회복시켜 효율저하 현상을 극복할 수 있는 전방위 반사경 구조를 가지는 마이크로 발광소자 및 그 제조방법을 제공하고자 한다.
- [12] 또한, Micro-cavity 공진효과를 이용하여 마이크로 LED 발광소자에서 발생된 광을 증폭시켜 광추출 효과를 극대화할 수 있는 전방위 반사경 구조를 가지는 마이크로 발광소자 및 그 제조방법을 제공하고자 한다.

기술적 해결방법

- [13] 본 발명의 일 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자는 기판; 상기 기판의 상면에 배치되고, 적어도 하나의 활성 영역을 포함하는 제 1 반도체층; 상기 활성 영역에 배치되는 활성층; 상기 활성층의 상면에 상기 제 1 반도체층 및 상기 활성층과 함께 반도체 셀을 이루도록 배치되는 제 2 반도체층; 상기 반도체 셀의 외측면을 둘러싸도록 배치되는 패시베이션층; 및 상기 패시베이션층을 둘러싸도록 배치되고, 상기 반도체 셀의 내부 영역으로부터 상기 패시베이션층을 경유하여 입사되는 광을 상기 반도체 셀의 내부 영역을 향하도록 반사시키는 반사층을 포함한다.
- [14] 또한, 상기 패시베이션층은, 산화물 또는 질화물을 포함하고, 상기 패시베이션층의 두께는 하기식을 만족하도록 상기 반도체 셀에서 발생하는 광의 최대 발광 파장과 상기 패시베이션층의 굴절율을 기반으로 설정된다.

$$[15] \quad \text{두께}(T) = \frac{\lambda_{max}}{4n_r}$$

- [16] 여기서, λ_{max} 는 반도체 셀에서 발생하는 광의 최대 발광 파장, n_r 은 패시베이션층의 굴절율.

- [17] 또한, 상기 반사층은, p-type 금속 물질을 포함하고, 상기 패시베이션층의

외측면을 둘러싸도록 배치되되, 상기 입사되는 광을 상기 반도체 셀의 내부 영역을 향하도록 반사시키는 수직 반사층; 및 상기 수직 반사층과 일체로 형성되되, 상기 수직 반사층과 전기적으로 연결되는 상부 전극층을 포함할 수 있다.

[18] 또한, 상기 반도체 셀의 측벽 영역은 상기 반도체 셀의 일부, 상기 패시베이션층 및 상기 반사층으로 구성된 전방위 반사경 구조를 포함한다.

[19] 또한, 상기 전방위 반사경 구조는, 상기 반도체 셀의 내부 영역으로부터 상기 패시베이션층으로 입사되는 제 1 광 중 일부를 상기 반도체 셀의 내부 영역을 향하도록 반사시키고, 상기 제 1 광 중 상기 패시베이션층을 경유하여 상기 반사층으로 입사되는 광을 상기 반사층에 의해 상기 반도체 셀의 내부 영역을 향하도록 반사시키고, 상기 패시베이션층에 의해 반사된 제 2 광과, 상기 반사층에 의해 반사된 제 3 광 간에 보강간섭이 일어나도록 설계될 수 있다.

[20] 또한, 상기 전방위 반사경 구조에 의해 반사되는 반사광이 하기식으로 정의되는 공진 조건을 만족함에 따라 공진되는 Micro-cavity 공진 현상이 발생한다.

$$[21] \quad \frac{2L}{\lambda_{max}} + \frac{\Phi}{2\pi} = m$$

[22] 여기서, λ_{max} 는 반도체 셀에서 발생하는 광의 최대 발광 파장, L 은 활성층의 최대 폭, Φ 은 전방위 반사경 구조로 입사되는 광과 반사광 간의 위상 차이, m 은 정수임.

[23] 또한, 상기 Micro-cavity 공진 현상에 의해 증폭된 광은 상기 반도체 셀의 상측 방향으로 방출되고, 상기 활성층의 최대 폭은 상기 공진 조건을 만족하여 발생하는 상기 Micro-cavity 공진 현상이 일어날 수 있도록 설정될 수 있다.

발명의 효과

[24] 본 발명의 실시예들에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자 및 그 제조방법은 마이크로 LED 발광소자의 측벽에 존재하는 표면 결함 준위를 부동화 또는 회복시켜 효율저하 현상을 극복할 수 있다.

[25] 또한, Micro-cavity 공진효과를 이용하여 마이크로 LED 발광소자에서 발생한 광을 증폭시켜 광추출 효과를 극대화할 수 있다.

도면의 간단한 설명

[26] 도 1은 본 발명에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자의 제조 공정을 설명하기 위한 개념도이다.

[27] 도 2는 본 발명에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자의 공진

효과를 설명하기 위한 도면이다.

[28] 도 3 및 도 4는 본 발명에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자의 공진 효과를 세부적으로 나타낸 도면이다

[29] 도 5는 본 발명에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자의 제조방법을 나타낸 흐름도이다.

[30] 도 6은 본 발명의 따른 전방위 반사경 구조를 가지는 마이크로 발광소자의 전산모사 시뮬레이션 결과를 나타낸 도면이다.

발명의 실시를 위한 형태

[31] 이하에서는 본 발명의 구체적인 실시예들에 대하여 도면을 참조하여 상세히 설명한다.

[32] 아울러 본 발명을 설명함에 있어서, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략한다.

[33] 본 발명의 실시예들은 당해 기술 분야에서 통상의 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위하여 제공되는 것이며, 하기 실시예는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 하기 실시예에 한정되는 것은 아니다.

[34] 오히려, 이들 실시예는 본 개시를 더욱 충실하고 완전하게 하고, 당업자에게 본 발명의 사상을 완전하게 전달하기 위하여 제공되는 것이다.

[35] 또한, 이하의 도면에서 각 구성은 설명의 편의 및 명확성을 위하여 과장된 것이며, 도면 상에서 동일 부호는 동일한 요소를 지칭한다. 본 명세서에서 사용된 바와 같이, 용어 "및/또는" 는 해당 열거된 항목 중 어느 하나 및 하나 이상의 모든 조합을 포함한다.

[36] 본 명세서에서 사용된 용어는 특정 실시예를 설명하기 위하여 사용되며, 본 발명을 제한하기 위한 것이 아니다.

[37] 본 명세서에서 사용된 바와 같이, 단수 형태는 문맥상 다른 경우를 분명히 지적하는 것이 아니라면, 복수의 형태를 포함할 수 있다. 또한, 본 명세서에서 사용되는 경우 "포함한다(comprise)" 및/또는 "포함하는(comprising)"은 언급한 형상들, 숫자, 단계, 동작, 부재, 요소 및/또는 이들 그룹의 존재를 특정하는 것이며,

[38] 하나 이상의 다른 형상, 숫자, 동작, 부재, 요소 및 /또는 그룹들의 존재 또는 부가를 배제하는 것이 아니다.

[39] 도 1은 본 발명에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자의 제조 공정을 설명하기 위한 개념도이다.

[40] 도 1을 참조하면, 본 발명의 일 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자는 기판(100), 제 1 반도체층(200), 활성층(300), 제 2 반도체층(400), n-type 전극(500), 전류 분산층(600), 패시베이션층(700),

반사층(800)으로 구성될 수 있다.

- [41] 도 1(a)를 참조하면, 기판(100)은 수직형 발광소자 형성에 일반적으로 이용되는 사파이어, 실리콘, GaN, SiC 기판이며, 발광소자를 제조하는데 사용할 수 있는 것이면 이에 제한되지 않는다.
- [42] 또한, 기판(100)은 반도체 구조가 성장되는 성장 기판일 수 있으며, 유연 기판을 더 포함할 수 있다.
- [43] 제 1 반도체층(200)은 상기 기판(100)의 상면에 배치되고, 적어도 하나의 활성 영역(210)을 포함할 수 있다.
- [44] 구체적으로, 제 1 반도체층(200)은 단위 반도체 셀(10)이 위치하는 활성 영역(210)과 상기 활성 영역(210) 사이에 위치하는 비활성 영역을 포함한다.
- [45] 이 때, 상기 반도체 셀(10)은 마이크로미터 단위의 크기를 가지며, 마이크로 발광소자에서 광을 발생시키는 단위 구조체를 의미하고, 구체적으로 반도체 셀(10)에 포함된 활성층(300)의 폭은 $100\ \mu\text{m}$ 이하일 수 있다. 또한, 본 발명의 일 실시예에 따른 활성층(300)의 폭은 $2\ \mu\text{m}$ 이하인 것이 바람직하며, 이러한 반도체 셀(10)을 포함하는 마이크로 발광소자는 일반적으로 마이크로 LED라고 칭한다.
- [46] 또한, 제 1 반도체층(200)은 질화갈륨(Gallium Nitride, GaN)으로 알려진 질화물 반도체 박막으로 형성될 수 있으며, n형 도펀트가 도핑된 n형 반도체 박막이다.
- [47] 도 1(b)에 도시된 바와 같이, 활성층(300)은 제 1 반도체층(200)의 활성 영역에 배치될 수 있다.
- [48] 또한, 활성층(300)은 제 1 반도체층(200)에서 생성된 전자와 제 2 반도체층(400)에서 생성된 정공이 만나 재결합하는 층으로서, 전자와 정공의 재결합에 의한 광을 발생시킬 수 있다. 이 때, 발생하는 광을 모든 방향으로 방사될 수 있다.
- [49] 또한, 활성층(300)은 단일 양자우물(SQW) 또는 복수 개의 양자우물층을 갖는 다중 양자우물(MQW) 구조로 구현될 수 있다.
- [50] 제 2 반도체층(400)은 상기 활성층(300)의 상면에 제 1 반도체층(200) 및 활성층(300)과 함께 반도체 셀(10)을 이루도록 배치된다.
- [51] 다시 말해, 제 1 반도체층(200), 활성층(300) 및 제 2 반도체층(400)은 하나의 반도체 셀(10)을 이룰 수 있으며, 상기 반도체 셀(10)에서 발생하는 광의 최대 발광 파장은 상기 활성층(300)을 구성하는 물질에 따라 조절될 수 있으며, 상기 반도체 셀(10)의 크기는 상기 활성층(300)의 최대 폭으로 결정된다.
- [52] 뿐만 아니라, 상기 활성층(300)의 최대 폭은 반도체 셀(10)의 광학적 경로 길이를 의미할 수 있다.
- [53] 또한, 제 2 반도체층(400)은 질화갈륨(Gallium Nitride, GaN)으로 알려진 질화물 반도체 박막으로 형성될 수 있으며, p형 도펀트가 도핑된 p형 반도체 박막이다.
- [54] n-type 전극(500)은 제 1 반도체층(200) 표면 중 활성 영역(210) 간의 공간에 표면이 드러난 비활성 영역에 배치될 수 있다.
- [55] 전류 분산층(600)은 상기 제 2 반도체층(400)의 상면에 배치된다.

- [56] 또한, 전류 분산층(600)은 저항 변화 물질인 투명한 전도성 Oxide 계열의 물질일 수 있으며, 가시광선 영역을 포함하는 광에 대한 투과도가 높으면서도 인가된 전계에 의해서 저항상태가 변화되는 물질로 형성된다.
- [57] 더하여, 전류 분산층(600)은 최초에는 절연체인 저항 상태가 고저항 상태에서 저저항 상태로 변화되어 전도성을 나타낼 수 있으며, 투명한 전도성 Oxide 계열의 물질(SiO_2 , Ga_2O_3 , Al_2O_3 , ZnO , ITO 등), 투명한 전도성 Nitride 계열의 물질(Si_3N_4 , AlN, GaN, InN 등), 투명한 전도성 폴리머 계열의 물질(polyaniline(PANI)), poly(ethylenedioxythiophene)-polystyrene sulfonate (PEDOT:PSS) 등), 및 투명한 전도성 나노 물질(CNT, CNT-oxide, Graphene, Graphene-oxide 등) 등을 사용할 수 있다.
- [58] 패시베이션층(700)은 반도체 셀(10)의 외측면을 둘러싸도록 배치된다.
- [59] 구체적으로, 패시베이션층(700)은 상기 제 1 반도체층(200) 상에 활성층(300), 제 2 반도체층(400) 및 n-type 전극(500)이 배치된 후, 반도체 셀(10)의 외측면 영역과 제 1 반도체층(200)의 비활성 영역과 n-type 전극(500)의 전체 표면에 배치될 수 있다.
- [60] 이 때, 상기 반도체 셀(10)의 외측면에 배치되되, 서로 대칭되는 패시베이션층(700)의 최대 이격 거리는 상기 반도체 셀(10)에 포함되는 활성층(300)의 최대 폭과 동일하다.
- [61] 도 1(c)를 참조하면, 반사층(800)은 상기 패시베이션층(700)을 둘러싸도록 배치되고, 상기 반도체 셀(10)의 내부 영역으로부터 상기 패시베이션층(700)을 경유하여 입사되는 광을 상기 반도체 셀(10)의 내부 영역을 향하도록 반사시킬 수 있다.
- [62] 여기서, 반사층(800)은 p-type 전극의 역할을 할 수 있다. 예를 들어, 완성된 마이크로 발광소자에서 n-type 전극(500)과 반사층(800) 사이에 전압을 인가하면, 상기 반사층(800)을 통해서 유입된 전류가 제 2 반도체층(400)의 상면에 배치된 전류 분산층(600)을 통해 제 2 반도체층(400)으로 주입되고, 주입된 전류에 의해서 활성층(300)에서 광이 발생한다. 활성층(300)에서 발생된 광은 반사되거나 전류 분산층(600)을 통해서 외부로 방출될 수 있다.
- [63] 또한, 반사층(800)은 상기 패시베이션층(700)의 외측면을 둘러싸도록 배치되되, 상기 반도체 셀(10)의 내부 영역으로부터 상기 패시베이션층(700)을 경유하여 입사되는 광을 상기 반도체 셀(10)의 내부 영역을 향하도록 반사시키는 수직 반사층과 상기 수직 반사층과 일체로 형성되되, 상기 수직 반사층과 전기적으로 연결되는 상부 전극층을 포함할 수 있다.
- [64] 더하여, 상기 상부 전극층은 상기 전류 분산층(600)과 전기적으로 연결된다.
- [65] 도 2는 본 발명에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자의 공진 효과를 설명하기 위한 도면이다.
- [66] 도 2를 참조하면, 상측으로 광이 방출되는(상측 발광) 마이크로 발광 소자의 구조를 도시하고 있다.

[67] 이 때, 패시베이션층(700)은 산화물 또는 질화물을 포함하고, 구체적으로 SiO_2 , Al_2O_3 , Si_xN_y , SiO_xN_y 또는 이들의 혼합물 중 선택되는 물질로 구성될 수 있으며, 증착(Deposition) 방법, 예를 들어, 저압화학기상증착(Low Pressure Chemical Vapor Deposition, LPCVD), 플라즈마화학기상증착(Plasma Enhanced Chemical Vapor Deposition, PECVD) 또는 스퍼터링(Sputtering) 방법 등에 의해 형성될 수 있다.

[68] 또한, 패시베이션층(700)의 두께(T)는 수식 1을 만족하도록 상기 반도체 셀(10)에서 발생하는 광의 최대 발광 파장과 상기 패시베이션층(700)의 굴절율을 기반으로 설정된다.

[69] [수식1]

$$\text{두께}(T) = \frac{\lambda_{max}}{4n_r}$$

[70] 여기서,

λ_{max}

는 상기 반도체 셀(10)에서 발생하는 광의 최대 발광 파장,

n_r

은 상기 패시베이션층(700)의 굴절율이다.

[71] 본 발명의 일 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자에서 패시베이션층(700)의 두께는 50 ~ 90 nm의 범위내에 포함되는 것이 바람직하며, 최대 발광 파장과 굴절율에 따라 상기한 범위를 만족하며 변경될 수 있다.

[72] 더하여, 상기 반도체 셀(10)의 최대 발광 파장(

λ_{max}

)은 활성층(300)을 구성하는 물질에 따라 변화될 수 있으며, 상기 활성층(300)은 기본적으로 적색광, 녹색광, 청색광을 발생하도록 설계될 수 있다.

[73] 마찬가지로, 상기 패시베이션층(700)의 굴절율은 상기 패시베이션층(700)을 구성하는 물질에 따라 변화될 수 있으며, 예를 들어, SiO_2 로 구성된다면, 상기 SiO_2 의 굴절율일 수 있다.

[74] 반사층(800)은 p-type 금속 물질을 포함하고, 구체적으로 은(Ag), 금(Au), 알루미늄(Al), 니켈(Ni), 백금(Pt) 및 팔라듐(Pd) 중 선택되는 금속 물질로 구성될 수 있다.

[75] 또한, 반사층(800)은 도 1에 도시된 바와 같이, 상기 전류 분산층(600)과 전기적으로 연결되면서 상기 패시베이션층(700)의 외측면을 둘러싸도록

포토공정 마스크 패턴을 통해 증착된다.

- [76] 이로써, 본 발명에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자에 있어서, 반도체 셀(10)의 측벽 영역(20)은 반도체 셀(10)의 일부, 패시베이션층(700) 및 반사층(800)으로 구성된 전방위 반사경 구조를 포함할 수 있다.
- [77] 구체적으로, 상기 반도체 셀(10)의 측벽에는 패시베이션층(700)과 반사층(800)을 포함하는 반사막이 형성되는 것이며, 상기 반사막은 반도체 셀(10)로부터 발생하는 파장들의 일부 또는 모두를 갖는 광을 반사한다.
- [78] 즉, 상기한 전방위 반사경 구조는, 반도체 셀(10)에서 상기 측벽 영역(20)이 위치한 방향으로 발생하는 광이 다시 반도체 셀(10)의 내부 영역으로 반사시켜 광의 보강간섭을 유도하도록 설계된다.
- [79] 더 구체적으로, 상기 전방위 반사경 구조는 상기 반도체 셀의 내부 영역으로부터 상기 패시베이션층(700)으로 입사되는 제 1 광 중 일부를 상기 반도체 셀(10)의 내부 영역을 향하도록 반사시키고, 상기 제 1 광 중 상기 패시베이션층(700)을 경유하여 상기 반사층(800)으로 입사되는 광을 상기 반사층(800)에 의해 상기 반도체 셀(10)의 내부 영역을 향하도록 반사시키고, 상기 패시베이션층(700)에 의해 반사된 제 2 광과, 상기 반사층(800)에 의해 반사된 제 3 광 간에 보강간섭이 일어나도록 설계된다.
- [80] 또한, 상기 반도체 셀(10)의 내부 영역에서는 상기 전방위 반사경 구조에 의해 반사되는 반사광이 수학적 2로 정의되는 공진 조건을 만족함에 따라 공진되는 Micro-cavity 공진 현상이 발생할 수 있다.
- [81] [수식2]

$$\frac{2L}{\lambda_{max}} + \frac{\Phi}{2\pi} = m$$

- [82] 여기서,

λ_{max}

는 상기 반도체 셀(10)에서 발생하는 광의 최대 발광 파장,

L

은 활성층(300)의 최대 폭,

Φ

은 전방위 반사경 구조로 입사되는 광과 반사광 간의 위상 차이,

m

은 정수이다.

[83] 이 때, 상기 활성층(300)의 최대 폭(Maximum Width,

L

)은 발생하는 광이 이동하는 광학적 경로 길이를 의미하며, 상기 활성층(300)의 폭이 커질수록 광학적 경로 길이는 증가하게 된다.

[84] 더하여, 상기 활성층(300)의 최대 폭은 반도체 셀(10)을 기준으로 서로 대칭되도록 평행하게 형성되는 반사막 사이의 거리와 동일하다.

[85] 상기 반도체 셀(10)에서 발생하는 광과 상기 반사광 간의 위상 차이(이하, 위상 차이)는 상기 활성층(300)의 최대 폭이 설정되면 자동적으로 결정된다.

[86] 구체적으로, 하나의 반도체 셀(10)에서 활성층(300)이 청색광을 발생시키도록 하는 물질을 포함하면 상기 활성층(300)의 최대 발광 파장이 결정되고, 상기 위상 차이는 상기 활성층(300)의 최대 폭에 따라 결정되므로, 상기 활성층(300)의 최대 폭에 따라 공진 조건을 만족하여 Micro-cavity 공진 현상이 발생할 수 있다.

[87] 즉, 본 발명의 일 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자에서 상기 활성층(300)의 최대 폭은 공진 조건을 만족하여 발생하는 상기 Micro-cavity 공진 현상이 일어날 수 있도록 설정된다.

[88] 본 발명의 일 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자에서 활성층(300)의 최대 폭은 $0.1 \sim 10 \mu\text{m}$ 의 범위내에 포함되는 것이 바람직하다.

[89] 더하여, 최대 발광 파장이 커질수록 공진 조건을 만족하도록 하는 상기 활성층(300)의 최대 폭은 증가한다.

[90] 이후, 상기 하나의 반도체 셀(10)의 내부 영역에서는 전방위 반사경 구조에 의해 반사되는 반사광이 상기 수학식 2의 공진 조건을 만족하게 되는 경우에 공진을 하게 되고, 공진되는 광은 증폭되어 상기 하나의 반도체 셀(10)의 상측으로 방출될 수 있다.

[91] 더 구체적으로, 상기 Micro-cavity 공진 현상에 의해 증폭된 광은 전류 분산층(600)이 위치한 방향으로 방출된다.

[92] 도 3 및 도 4는 본 발명에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자의 공진 효과를 세부적으로 나타낸 도면이다

[93] 도 3을 참조하면, 반도체 셀(10)의 활성층(300)에서 발생하는 광이면서, 패시베이션층(700)으로 입사되는 제 1 광은 패시베이션층(700)을 투과하거나 패시베이션층(700)의 일면에서 반사될 수 있으며, 이때, 상기 제 1 광은 도 3에 도시된 바와 같은 파형을 가지며 이동한다.

[94] 먼저, 제 1 광이 패시베이션층(700)에서 반사되는 경우, 반사된 광인 제 2 광은 위상변화가 일어나지 않으며, 상기 제 1 광과의 위상 차이가 0이 될 수 있다.

[95] 또한, 제 1 광이 패시베이션층(700)을 투과하는 경우, 투과하는 제 1 광 중상기 패시베이션층(700)을 경유하여 상기 반사층으로 입사되는 광은

패시베이션층(700)의 두께(T)인

$$\frac{\lambda_{max}}{4n_r}$$

만큼 이동하게 되고, 이동하는 동안

$$\pi/2$$

만큼의 위상변화가 일어나게 된다.

- [96] 이후, 상기 패시베이션층(700)을 경유하여 상기 반사층으로 입사되는 광은 반사층(800)의 일면에서 반사될 수 있으며, 반사에 의해

$$\pi$$

만큼의 위상변화가 일어나게 된다.

- [97] 다음으로, 상기 반사층(800)에서 반사된 광은 다시 패시베이션층(700)의 두께(T)인

$$\frac{\lambda_{max}}{4n_r}$$

만큼 이동하게 되고, 다시 패시베이션층(700)을 이동하는 동안

$$\pi/2$$

만큼의 위상변화가 일어나게 된다.

- [98] 결국, 반사층(800)에서 반사된 광인 제 3 광은 위상변화가 일어나지 않으며, 상기 제 1 광과의 위상 차이가 0이 될 수 있다.

- [99] 예를 들어, 패시베이션층(700)으로 투과된 광은 패시베이션층(700)의 두께(T)만큼 진행한 후 반사층(800)에서 반사되며, 반사된 광은 다시 패시베이션층(700)의 두께(T)만큼 진행한 후에 제 3 광으로 반도체 셀(10)의 내부 영역으로 이동합니다. 즉, 패시베이션층(700)의 두께(T)만큼 이동하게 되면 위상변화는

$$\pi/2$$

이므로, 최종적으로 2T만큼 이동하였기 때문에 위상변화는

$$\pi$$

가 된다.

- [100] 또한, 반사층(800)과의 반사에서 위상변화가

π

만큼 일어나므로, 상기한 광의 이동거리에 의한 위상변화를 더하며, 상기 제 3 광의 위상변화는

 2π

가 되고, 이에 따라 상기 제 1 광과의 위상이 같아져 보강 간섭이 일어나게 될 수 있다.

- [101] 도 4에 도시된 바와 같이, 반도체 셀(10)에서 발생하는 광은 패시베이션층(700)과 반사층(800)에 반사되고, 반사되는 반사광들은 항상 같은 위상을 가짐에 따라 보강간섭이 일어나게 되고, 반사광들이 서로 중첩하여 광의 증폭이 일어날 수 있다.
- [102] 이에 따라, 본 발명의 일 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자는 반도체 셀(10)의 측벽에 존재하는 표면 결함 준위를 패시베이션층(700)을 통해 회복시켜줌으로써 마이크로 발광소자에서 발생하는 효율 저하 문제를 해결함과 동시에 상기 반도체 셀(10)에서 방출되는 광을 증폭시켜 마이크로 발광소자의 광추출 효율을 향상시킬 수 있다.
- [103] 도 5는 본 발명에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자의 제조방법을 나타낸 흐름도이다.
- [104] 도 5를 참조하면, 본 발명의 일 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자의 제조방법은 기판의 상면에 적어도 하나의 활성 영역(210)을 포함하는 제 1 반도체층을 형성하는 단계(S100), 상기 활성 영역(210)에 활성층(300)을 배치하는 단계(S200), 상기 활성층(300)의 상면에 상기 제 1 반도체층(200) 및 상기 활성층(300)과 함께 반도체 셀(10)을 이루도록 제 2 반도체층(400)을 배치하는 단계(S300), 상기 제 2 반도체층(400)의 상면에 전류 분산층(600)을 배치하는 단계(S400), 상기 반도체 셀(10)의 외측면을 둘러싸도록 패시베이션층(700)을 배치하는 단계(S500) 및 상기 반도체 셀의 내부 영역으로부터 상기 패시베이션층을 경유하여 입사되는 광을 상기 반도체 셀의 내부 영역을 향하도록 반사시키는 반사층을 상기 반도체 셀을 둘러싸도록 배치하는 단계 (S600)를 포함한다.
- [105] 이로써, 본 발명의 일 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자의 제조방법은 반사층을 배치하는 단계(S600) 이후에, 반도체 셀(10)의 측벽 영역(20)이 반도체 셀(10)의 일부, 패시베이션층(700) 및 반사층(800)으로 구성된 전방위 반사경 구조를 포함하도록 할 수 있다.
- [106] 활성 영역에 활성층을 배치하는 단계(S200)는 상기한 수학적 2를 만족하여 발생하는 Micro-cavity 공진 현상이 일어날 수 있도록 상기 활성층(300)의 최대 폭을 설정하는 단계를 더 포함한다.
- [107] 패시베이션층을 배치하는 단계(S500) 이전에, n-type 전극(500)을 제 1

반도체층(200) 표면 중 활성 영역(210) 간의 공간에 표면이 드러난 비활성 영역에 배치하는 단계를 더 포함할 수 있다.

[108] 패시베이션층을 배치하는 단계(S500)는 상기한 수학적 식 1을 만족하도록 반도체 셀(10)에서 발생하는 광의 최대 발광 파장과 패시베이션층(700)의 굴절율을 기반으로 패시베이션층(700)의 두께를 설정하는 단계를 더 포함할 수 있다.

[109] 상기 반사층을 배치하는 단계(S600)는 상기 입사되는 광을 상기 반도체 셀(10)의 내부 영역을 향하도록 반사시키는 수직 반사층을 상기 패시베이션층(700)의 외측면을 둘러싸도록 배치하는 단계; 및 상기 수직 반사층과 전기적으로 연결되는 상부 전극층을 상기 수직 반사층과 일체로 형성하는 단계를 더 포함한다.

[110] 더하여, 반사층을 배치하는 단계(S600)는 반사층(800)이 전류 분산층(700)과 전기적으로 연결되면서 패시베이션층(700)의 외측면을 둘러싸도록 포토공정 마스크 패턴을 통해 증착되는 단계를 더 포함할 수 있다.

[111] 구체적으로, 상기 반사층을 배치하는 단계(S600)는 일반적으로 마스크를 이용하여 제 2 반도체층(400) 위에 형성된 전류 분산층(600) 상에 p-type 전극을 증착하는 단계이나, 본 발명의 실시예에서는 포토공정 마스크의 패턴을 일부 변형하여 패시베이션층(700)의 외측면에도 p-type 전극을 증착시킨다.

[112]

[113] <실시예 1> 전방위 반사경 구조를 가지는 마이크로 발광소자의 제조

[114] S100단계: 기판 위에 적어도 하나의 활성 영역을 포함하는 n-GaN층을 형성한다.

[115] S200단계: 상기 활성 영역에 활성층(Multi-Quantum Well, MQW층)을 배치하되, 상기 활성층을 구성하는 물질을 결정한 후 상기 활성층의 최대 폭이 수학적 식 2를 만족하도록 한다.

[116] S300단계: 상기 MQW층의 상면에 n-GaN층 및 MQW층과 함께 반도체 셀을 이루도록 p-GaN층을 배치한다.

[117] S400단계: 상기 p-GaN층의 상면에 ITO층을 배치한다.

[118] S500단계: 상기 반도체 셀의 외측면을 둘러싸도록 SiO₂층을 증착하되, 상기 SiO₂층의 두께가 상기 수학적 식 1을 만족하도록 한다.

[119] S600단계: 이후, p-type 금속 물질인 Ag를 상기 ITO층과 전기적으로 연결되면서 상기 SiO₂층의 외측면을 둘러싸도록 포토공정 마스크 패턴을 통해 증착하여 마이크로 발광소자를 제조하였다.

[120]

[121] <실험예 1> 마이크로 발광소자의 전산모사 시뮬레이션 평가

[122] 본 발명의 따른 전방위 반사경 구조를 가지는 마이크로 발광소자의 제조방법에 따라 제조된 마이크로 발광소자의 전기장 강도 특성을 확인하기 위하여, 상기 실시예 1을 통해 제조된 마이크로 발광소자의 전기장 강도를 측정하고, 이를 도 6에 나타내었다.

- [123] 도 6은 본 발명의 따른 전방위 반사경 구조를 가지는 마이크로 발광소자의 전산모사 시뮬레이션 결과를 나타낸 도면이다.
- [124] 도 6(a)은 전산모사 시뮬레이션의 개념도이며, 도 6(a)에 도시된 바와 같이 본 평가는 상기 실시예 1을 통해 제조된 마이크로 발광소자에서 방출되는 광을 3개의 모니터(1번, 2번, 3번)를 이용하여 3방향에서 전기장 강도를 측정하였다.
- [125] 도 6(b)은 1번 모니터 또는 2번 모니터에서 계산된 마이크로 발광소자에 포함된 활성층의 최대 폭과 발광소자에서 방출되는 광의 파장에 따른 전기장 강도의 분포도 나타낸 것이다.
- [126] 도 6(b)을 참조하면, 450 nm의 파장(청색광)을 기준으로, 활성층의 최대 폭에 따라 광의 세기가 변화하는 것을 볼 수 있으며, 이로써, 활성층의 최대 폭이 공진 조건을 만족하였을 때는 Micro-cavity 공진 현상에 의해 광의 세기가 강해지고, 공진 조건을 만족하지 못하면 Micro-cavity 공진 현상이 일어나지 못해 광의 세기가 약해지는 것을 확인할 수 있다.
- [127] 다시 말해, 도 6(b)의 결과를 통하여 최대 발광 파장이 결정되었을 때, 마이크로 발광소자에 포함된 활성층의 특정 폭에서만 발생하는 Micro-cavity 공진 현상을 확인할 수 있다.
- [128] 도 6(c)은 1번 모니터 또는 2번 모니터에서 계산된 전기장 강도 그래프이고, 도 6(d)은 3번 모니터에서 계산된 전기장 강도 그래프이다.
- [129] 도 6(c) 및 도 6(d)을 참조하면, 활성층의 최대 폭이 Micro-cavity 공진 현상을 발생시키는 공진 조건을 만족하게 되면, 발광소자에서 방출되는 광이 증폭되는 것을 확인할 수 있다.
- [130] 다시 말해, 도 6(c) 및 도 6(d)의 결과를 통해 전방위 반사경 구조를 가지는 마이크로 발광소자는 방출되는 광이 향상된 전기장 강도를 가지도록 할 수 있다.
- [131] 이로써, 본 발명의 일 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자는 Micro-cavity 효과에 의한 공진 현상으로 인하여 마이크로 발광소자의 자발광 재결합을 유도할 수 있는 효과가 있다.
- [132] 또한, 본 발명의 일 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자는 Micro-cavity 효과에 의해 광이 증폭되어 방출되기 때문에 광추출 효율을 향상시킬 수 있는 효과가 있다.
- [133] 또한, 본 발명의 일 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자는 일반적인 스마트폰, TV 등의 디스플레이에 활용할 시 인접 반도체 셀간의 색 간섭현상을 줄여 디스플레이의 색 순도를 향상시킬 수 있는 효과가 있다.
- [134] 또한, 본 발명의 일 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자는 공정의 추가 없이 종래의 p-type 금속전극 증착 공정에서 별도의 포토공정 마스크 패턴을 이용하여 전방위 반사경 구조를 형성할 수 있다.
- [135] 이상 본 발명의 실시예에 따른 전방위 반사경 구조를 가지는 마이크로 발광소자 및 그 제조방법을 구체적인 실시 형태로서 설명하였으나, 이는 예시에

불과한 것으로서, 본 발명은 이에 한정되지 않는 것이며, 본 명세서에 개시된 기초 사상에 따르는 최광의 범위를 갖는 것으로 해석되어야 한다. 당업자는 개시된 실시형태들을 조합, 치환하여 적시되지 않은 형상의 패턴을 실시할 수 있으나, 이 역시 본 발명의 범위를 벗어나지 않는 것이다. 이외에도 당업자는 본 명세서에 기초하여 개시된 실시형태를 용이하게 변경 또는 변형할 수 있으며, 이러한 변경 또는 변형도 본 발명의 권리범위에 속함은 명백하다.

청구범위

[청구항 1] 기판;
 상기 기판의 상면에 배치되고, 적어도 하나의 활성 영역을 포함하는 제 1 반도체층;
 상기 활성 영역에 배치되는 활성층;
 상기 활성층의 상면에 상기 제 1 반도체층 및 상기 활성층과 함께 반도체 셀을 이루도록 배치되는 제 2 반도체층;
 상기 반도체 셀의 외측면을 둘러싸도록 배치되는 패시베이션층; 및
 상기 패시베이션층을 둘러싸도록 배치되고, 상기 반도체 셀의 내부 영역으로부터 상기 패시베이션층을 경유하여 입사되는 광을 상기 반도체 셀의 내부 영역을 향하도록 반사시키는 반사층을 포함하는 마이크로 발광소자.

[청구항 2] 제 1 항에 있어서,
 상기 패시베이션층은,
 산화물 또는 질화물을 포함하고,
 상기 패시베이션층의 두께는 하기식을 만족하도록 상기 반도체 셀에서 발생하는 광의 최대 발광 파장과 상기 패시베이션층의 굴절율을 기반으로 설정되는 마이크로 발광소자.

$$두께(T) = \frac{\lambda_{max}}{4n_r}$$

여기서, λ_{max} 는 반도체 셀에서 발생하는 광의 최대 발광 파장,

n_r 은 패시베이션층의 굴절율.

[청구항 3] 제 1 항에 있어서,
 상기 반사층은,
 p-type 금속 물질을 포함하고,
 상기 패시베이션층의 외측면을 둘러싸도록 배치되되, 상기 입사되는 광을 상기 반도체 셀의 내부 영역을 향하도록 반사시키는 수직 반사층; 및
 상기 수직 반사층과 일체로 형성되되, 상기 수직 반사층과 전기적으로 연결되는 상부 전극층을 포함하는 마이크로 발광소자.

[청구항 4] 제 3 항에 있어서,
 상기 반도체 셀의 측벽 영역은 상기 반도체 셀의 일부, 상기 패시베이션층 및 상기 반사층으로 구성된 전방위 반사경 구조를 포함하는 마이크로 발광소자.

[청구항 5] 제 4 항에 있어서,

상기 전방위 반사경 구조는,
 상기 반도체 셀의 내부 영역으로부터 상기 패시베이션층으로 입사되는 제 1 광 중 일부를 상기 반도체 셀의 내부 영역을 향하도록 반사시키고,
 상기 제 1 광 중 상기 패시베이션층을 경유하여 상기 반사층으로 입사되는 광을 상기 반사층에 의해 상기 반도체 셀의 내부 영역을 향하도록 반사시키고,
 상기 패시베이션층에 의해 반사된 제 2 광과, 상기 반사층에 의해 반사된 제 3 광 간에 보강간섭이 일어나도록 설계되는 마이크로 발광소자.

[청구항 6]

제 5 항에 있어서,
 상기 반도체 셀의 내부 영역에서는,
 상기 전방위 반사경 구조에 의해 반사되는 반사광이 하기식으로 정의되는 공진 조건을 만족함에 따라 공진되는 Micro-cavity 공진 현상이 발생하는 마이크로 발광소자.

$$\frac{2L}{\lambda_{max}} + \frac{\Phi}{2\pi} = m$$

여기서, λ_{max} 는 반도체 셀에서 발생하는 광의 최대 발광 파장, L 은 활성층의 최대 폭, Φ 은 전방위 반사경 구조로 입사되는 광과 반사광 간의 위상 차이, m 은 정수임.

[청구항 7]

제 6 항에 있어서,
 상기 Micro-cavity 공진 현상에 의해 증폭된 광은 상기 반도체 셀의 상측 방향으로 방출되고,
 상기 활성층의 최대 폭은 상기 공진 조건을 만족하여 발생하는 상기 Micro-cavity 공진 현상이 일어날 수 있도록 설정되는 마이크로 발광소자.

[청구항 8]

마이크로 발광소자를 제조하는 방법에 있어서,
 기판의 상면에 적어도 하나의 활성 영역을 포함하는 제 1 반도체층을 형성하는 단계;
 상기 활성 영역에 활성층을 배치하는 단계;
 상기 활성층의 상면에 상기 제 1 반도체층 및 상기 활성층과 함께 반도체 셀을 이루도록 제 2 반도체층을 배치하는 단계;
 상기 반도체 셀의 외측면을 둘러싸도록 패시베이션층을 배치하는 단계;
 및
 상기 반도체 셀의 내부 영역으로부터 상기 패시베이션층을 경유하여 입사되는 광을 상기 반도체 셀의 내부 영역을 향하도록 반사시키는

반사층을 상기 반도체 셀을 둘러싸도록 배치하는 단계를 포함하는 마이크로 발광소자 제조방법.

[청구항 9] 제 8 항에 있어서,
상기 반사층을 배치하는 단계 이후에,
상기 반도체 셀의 측벽 영역은 상기 반도체 셀의 일부, 상기 패시베이션층 및 상기 반사층으로 구성된 전방위 반사경 구조를 포함하는 마이크로 발광소자 제조방법.

[청구항 10] 제 8 항에 있어서,
상기 활성 영역에 활성층을 배치하는 단계는,
하기식을 만족하여 발생하는 Micro-cavity 공진 현상이 일어날 수 있도록 상기 활성층의 최대 폭을 설정하는 단계를 포함하는 마이크로 발광소자 제조방법.

$$\frac{2L}{\lambda_{max}} + \frac{\Phi}{2\pi} = m$$

여기서, λ_{max} 는 반도체 셀에서 발생하는 광의 최대 발광 파장, L 은 활성층의 최대 폭, Φ 은 전방위 반사경 구조로 입사되는 광과 반사광 간의 위상 차이, m 은 정수임.

[청구항 11] 제 8 항에 있어서,
상기 패시베이션층을 배치하는 단계는,
하기식을 만족하도록 상기 반도체 셀에서 발생하는 광의 최대 발광 파장과 상기 패시베이션층의 굴절율을 기반으로 상기 패시베이션층의 두께를 설정하는 단계를 포함하는 마이크로 발광소자 제조방법.

$$두께(T) = \frac{\lambda_{max}}{4n_r}$$

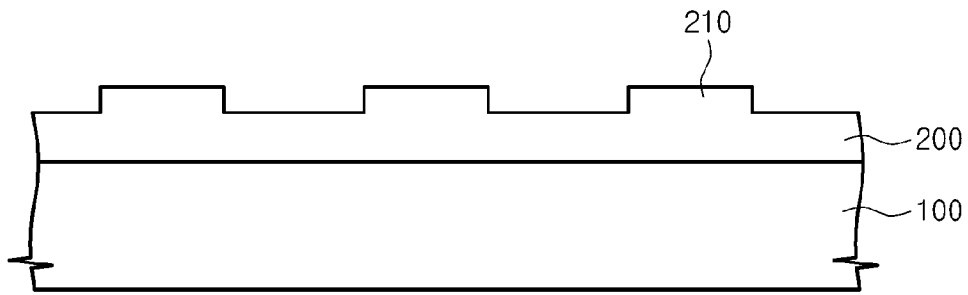
여기서, λ_{max} 는 반도체 셀에서 발생하는 광의 최대 발광 파장,
 n_r 은 패시베이션층의 굴절율.

[청구항 12] 제 8 항에 있어서,
상기 반사층을 배치하는 단계는,
상기 입사되는 광을 상기 반도체 셀의 내부 영역을 향하도록 반사시키는 수직 반사층을 상기 패시베이션층의 외측면을 둘러싸도록 배치하는

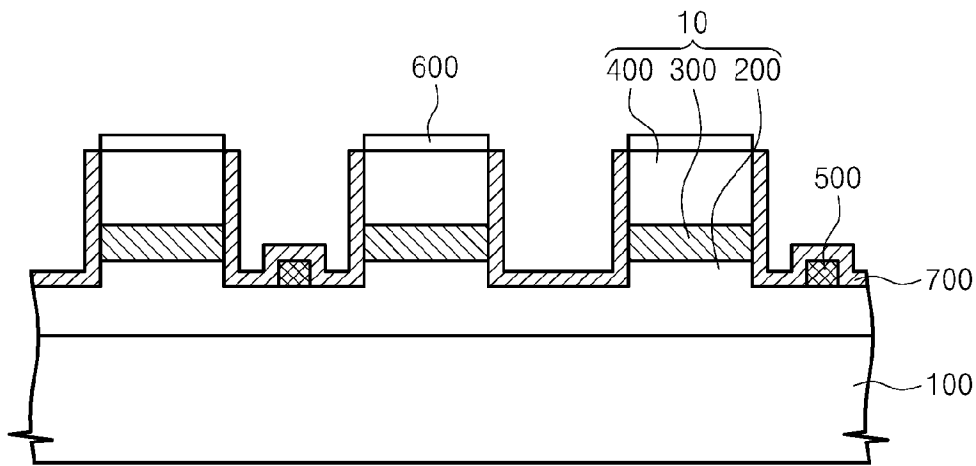
단계; 및

상기 수직 반사층과 전기적으로 연결되는 상부 전극층을 상기 수직 반사층과 일체로 형성하는 단계를 포함하는 마이크로 발광소자 제조방법.

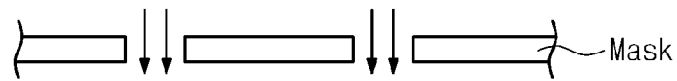
[도1]



(a)

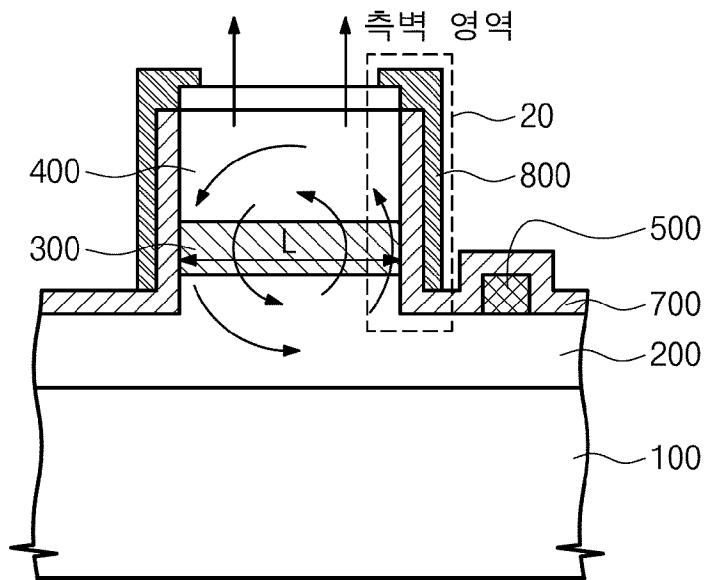


(b)

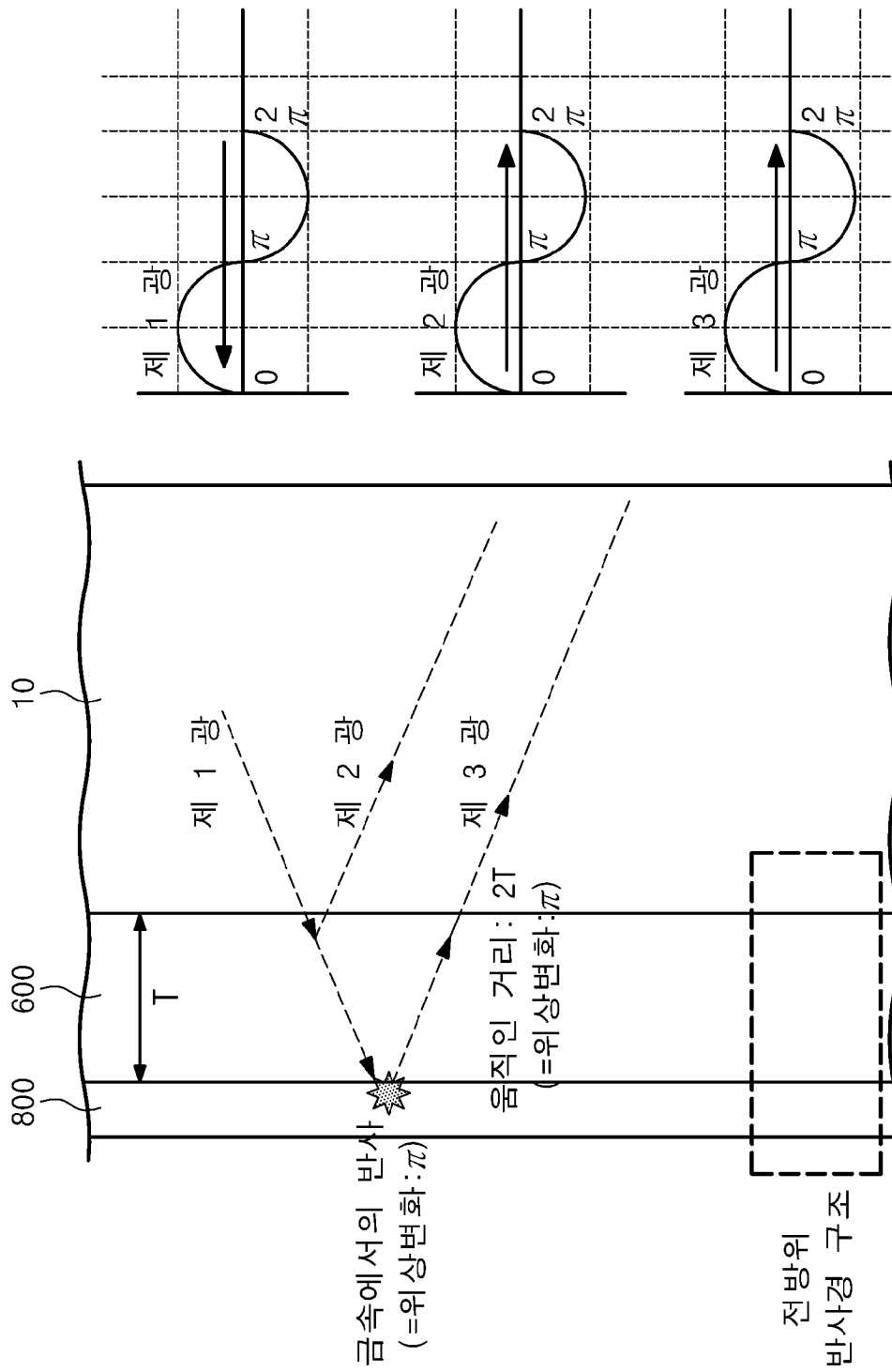


(c)

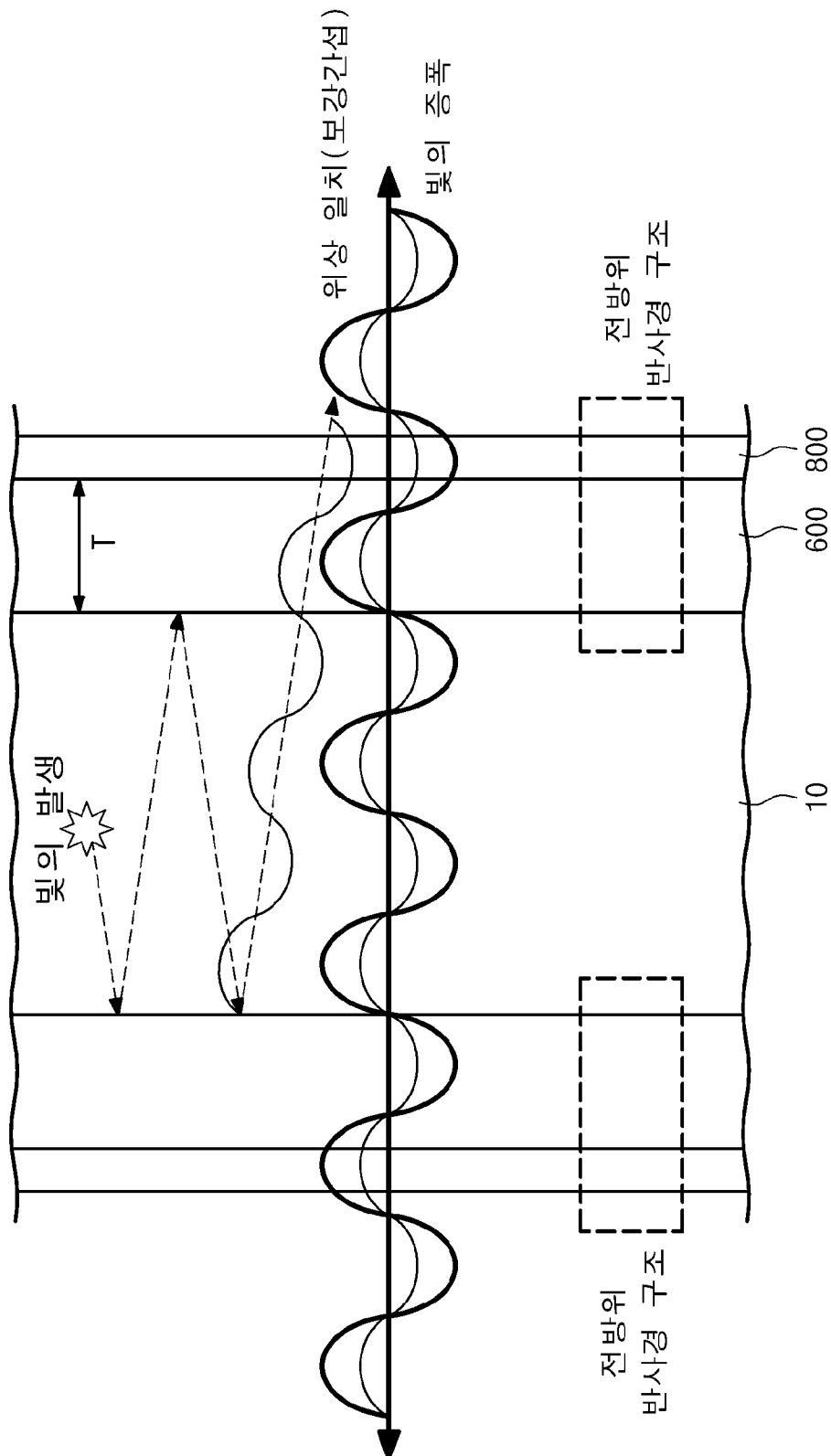
[도2]



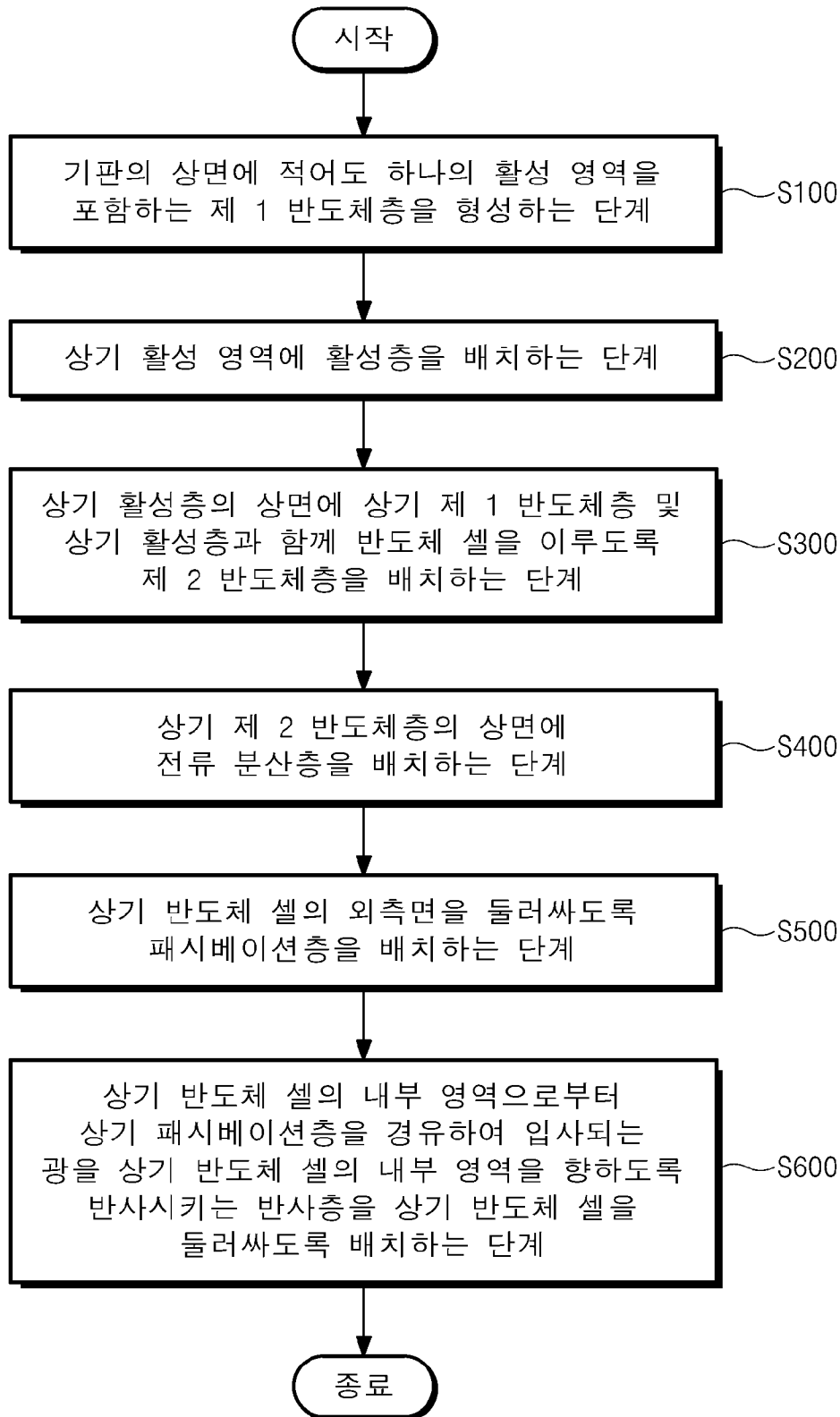
[도3]

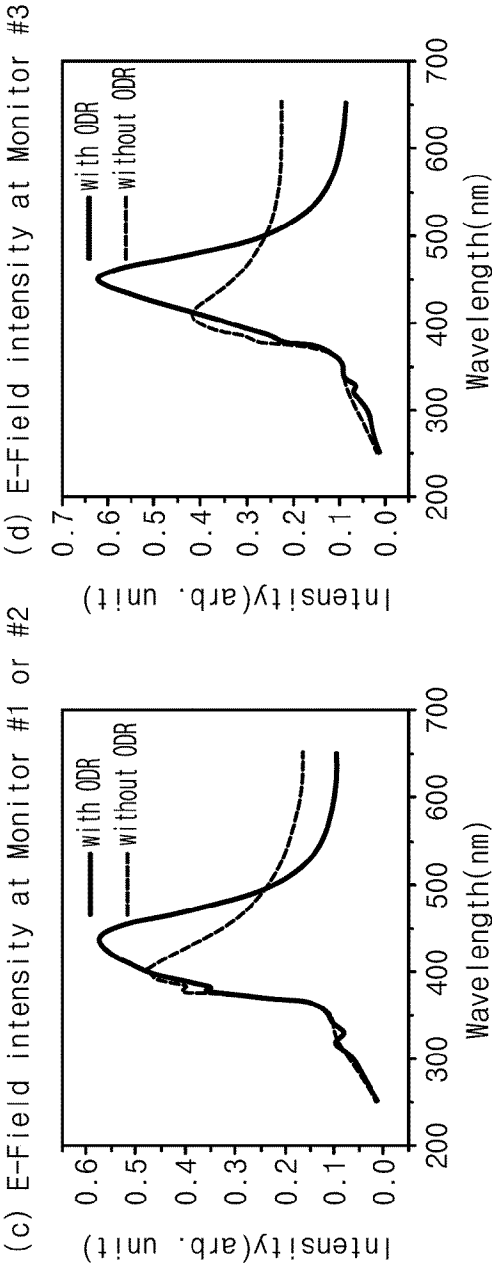
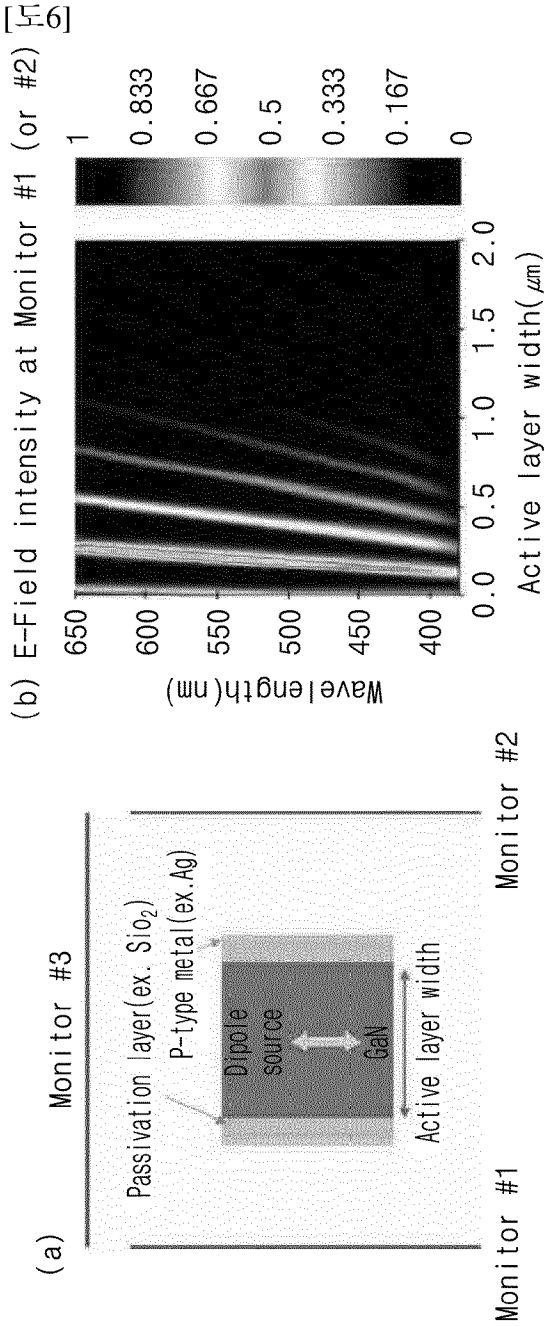


[도4]



[도5]





INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2021/000673

A. CLASSIFICATION OF SUBJECT MATTER H01L 33/44(2010.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L 33/44(2010.01); H01L 33/00(2010.01); H01L 33/10(2010.01); H01L 33/14(2010.01); H01L 33/22(2010.01); H01L 33/38(2010.01) Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models: IPC as above Japanese utility models and applications for utility models: IPC as above Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS (KIPO internal) & keywords: 마이크로 발광소자(micro light emitting device), 전방위 반사경(omnidirectional reflector), 반도체층(semiconductor layer), 패시베이션층(passivation layer), 반사층(reflective layer)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	KR 10-2019-0077254 A (LG ELECTRONICS INC.) 03 July 2019 (2019-07-03) See paragraphs [0052], [0057], [0059], [0062], [0066], [0068] and [0123]; and figure 1.	1-5,8-9,11-12 6-7,10
Y	KR 10-2020-0057216 A (SAMSUNG ELECTRONICS CO., LTD.) 26 May 2020 (2020-05-26) See paragraphs [0025] and [0056]; and figure 1.	1-5,8-9,11-12
Y	KR 10-2013-0007030 A (SEMIMATERIALS CO., LTD. et al.) 18 January 2013 (2013-01-18) See paragraphs [0036]-[0039]; and figure 4.	2,11
A	KR 10-2009-0071088 A (LG DISPLAY CO., LTD. et al.) 01 July 2009 (2009-07-01) See paragraphs [0019]-[0038]; and figure 2.	1-12
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 27 April 2021		Date of mailing of the international search report 27 April 2021
Name and mailing address of the ISA/KR Korean Intellectual Property Office Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208 Facsimile No. +82-42-481-8578		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2021/000673

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2015-0038933 A (UNIVERSITY-INDUSTRY COOPERATION GROUP OF KYUNG HEE UNIVERSITY) 09 April 2015 (2015-04-09) See paragraphs [0027]-[0041]; and figure 1.	1-12

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2021/000673

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
KR	10-2019-0077254	A	03 July 2019	WO	2020-251106	A1	17 December 2020
KR	10-2020-0057216	A	26 May 2020	US	2020-0161499	A1	21 May 2020
				WO	2020-101381	A1	22 May 2020
KR	10-2013-0007030	A	18 January 2013	None			
KR	10-2009-0071088	A	01 July 2009	KR	10-1426288	B1	06 August 2014
KR	10-2015-0038933	A	09 April 2015	KR	10-1521081	B1	18 May 2015

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01L 33/44(2010.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H01L 33/44(2010.01); H01L 33/00(2010.01); H01L 33/10(2010.01); H01L 33/14(2010.01); H01L 33/22(2010.01); H01L 33/38(2010.01) 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 마이크로 발광소자(micro light emitting device), 전방위 반사경 (omnidirectional reflector), 반도체층(semiconductor layer), 패시베이션층(passivation layer), 반사층(reflective layer)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2019-0077254 A (엔지전자 주식회사) 2019.07.03 단락 52, 57, 59, 62, 66, 68, 123; 및 도면 1	1-5,8-9,11-12
A		6-7,10
Y	KR 10-2020-0057216 A (삼성전자주식회사) 2020.05.26 단락 25, 56; 및 도면 1	1-5,8-9,11-12
Y	KR 10-2013-0007030 A ((주)세미머티리얼즈 등) 2013.01.18 단락 36-39; 및 도면 4	2,11
A	KR 10-2009-0071088 A (엔지디스플레이 주식회사 등) 2009.07.01 단락 19-38; 및 도면 2	1-12
A	KR 10-2015-0038933 A (경희대학교 산학협력단) 2015.04.09 단락 27-41; 및 도면 1	1-12
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “D” 본 국제출원에서 출원인이 인용한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2021년04월27일(27.04.2021)		국제조사보고서 발송일 2021년04월27일(27.04.2021)
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578		심사관 박혜련 전화번호 +82-42-481-3463

국 제 조 사 보 고 서
대응특허에 관한 정보

국제출원번호

PCT/KR2021/000673

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2019-0077254 A	2019/07/03	WO 2020-251106 A1	2020/12/17
KR 10-2020-0057216 A	2020/05/26	US 2020-0161499 A1	2020/05/21
		WO 2020-101381 A1	2020/05/22
KR 10-2013-0007030 A	2013/01/18	없음	
KR 10-2009-0071088 A	2009/07/01	KR 10-1426288 B1	2014/08/06
KR 10-2015-0038933 A	2015/04/09	KR 10-1521081 B1	2015/05/18