

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成26年1月9日(2014.1.9)

【公開番号】特開2012-109507(P2012-109507A)

【公開日】平成24年6月7日(2012.6.7)

【年通号数】公開・登録公報2012-022

【出願番号】特願2011-9327(P2011-9327)

【国際特許分類】

H 01 L 21/60 (2006.01)

H 01 L 23/12 (2006.01)

H 01 L 23/28 (2006.01)

【F I】

H 01 L 21/60 3 1 1 Q

H 01 L 21/60 3 1 1 S

H 01 L 23/12 F

H 01 L 21/92 6 0 2 G

H 01 L 21/92 6 0 2 D

H 01 L 23/28 C

【手続補正書】

【提出日】平成25年11月14日(2013.11.14)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体ダイの表面上に形成された複数のバンプを含む半導体ダイを提供することと、
基板を提供することと、

前記基板上に相互接続部位を含む複数の伝導性トレースを形成することであって、前記
バンプは、前記相互接続部位よりも幅広い、ことと、

前記接続部位から離れた前記基板の領域上にマスキング層を形成することと、

前記バンプが前記相互接続部位の頂面および側面を覆うように、前記バンプを前記相互
接続部位に接着することと、

前記半導体ダイと前記基板との間で前記バンプの周囲に封入材を堆積させることと
を含む、半導体素子を作製する方法。

【請求項2】

前記伝導性トレースの周囲のパッチとして前記マスキング層を形成することをさらに含
む、請求項1に記載の方法。

【請求項3】

前記相互接続部位またはバンプ上に凹凸を形成することをさらに含む、請求項1に記載
の方法。

【請求項4】

前記バンプは、可融部分と、非可融部分とを含む、請求項1に記載の方法。

【請求項5】

前記マスキング層は、前記封入材が前記半導体ダイの設置面積を越えて延在することを
防止するようにダムを形成する、請求項1に記載の方法。

【請求項6】

半導体ダイの表面上に形成された複数の相互接続構造を含む半導体ダイを提供することと、

基板を提供することと、

前記基板上に相互接続部位を含む複数の伝導性トレースを形成することであって、前記相互接続構造は、前記相互接続部位よりも幅広い、ことと、

前記相互接続構造が前記相互接続部位の頂面および側面を覆うように、マスク開口部を欠いて前記相互接続構造を前記相互接続部位に接着することと、

前記半導体ダイと前記基板との間で前記相互接続構造の周囲に封入材を堆積させることと

を含む、半導体素子を作製する方法。

【請求項 7】

圧力またはリフロー温度下で、前記相互接続構造を前記相互接続部位に接着することをさらに含む、請求項6に記載の方法。

【請求項 8】

前記接続部位から離れた前記基板の領域上にマスキング層を形成することをさらに含む、請求項6に記載の方法。

【請求項 9】

前記相互接続構造は、可融部分と、非可融部分とを含む、請求項6に記載の方法。

【請求項 10】

前記相互接続構造は、伝導柱と、前記伝導柱上に形成されたバンプとを含む、請求項6に記載の方法。

【請求項 11】

半導体ダイの表面上に形成された複数の相互接続構造を含む半導体ダイと、
基板と、

前記基板上に形成された相互接続部位を含む複数の伝導性トレースあって、前記相互接続部位は、前記相互接続構造よりも狭く、前記相互接続構造は、前記相互接続構造が前記相互接続部位の頂面および側面を覆うように、前記相互接続部位に接着されている、伝導性トレースと、

前記半導体ダイと前記基板との間で前記相互接続構造の周囲に堆積させられた封入材とを備える、半導体素子。

【請求項 12】

前記相互接続構造は、圧力またはリフロー温度下で前記相互接続部位に接着されている、請求項11に記載の半導体素子。

【請求項 13】

前記相互接続構造は、可融部分と、非可融部分とを含む、請求項11に記載の半導体素子。

【請求項 14】

前記相互接続構造は、伝導柱と、前記伝導柱上に形成されたバンプとを含む、請求項11に記載の半導体素子。

【請求項 15】

前記相互接続部位または前記相互接続構造上に凸凹を形成することをさらに含む、請求項11に記載の半導体素子。