

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7690293号
(P7690293)

(45)発行日 令和7年6月10日(2025.6.10)

(24)登録日 令和7年6月2日(2025.6.2)

(51)国際特許分類

F I

H 1 0 H 20/813(2025.01)

H 1 0 H 20/813

H 1 0 H 20/825(2025.01)

H 1 0 H 20/825

請求項の数 23 (全25頁)

(21)出願番号	特願2021-7931(P2021-7931)	(73)特許権者	390019839
(22)出願日	令和3年1月21日(2021.1.21)		三星電子株式会社
(65)公開番号	特開2021-118360(P2021-118360 A)		S a m s u n g E l e c t r o n i c s C o . , L t d .
(43)公開日	令和3年8月10日(2021.8.10)		大韓民国京畿道水原市靈通区三星路 1 2 9
審査請求日	令和5年12月11日(2023.12.11)		1 2 9 , S a m s u n g - r o , Y e o n g t o n g - g u , S u w o n - s i , G y e o n g g i - d o , R e p u b l i c o f K o r e a
(31)優先権主張番号	10-2020-0008760	(74)代理人	100110364
(32)優先日	令和2年1月22日(2020.1.22)		弁理士 実広 信哉
(33)優先権主張国・地域又は機関	韓国(KR)	(74)代理人	100154922
(31)優先権主張番号	10-2020-0073732		弁理士 崔 允辰
(32)優先日	令和2年6月17日(2020.6.17)	(72)発明者	崔 濬熙
(33)優先権主張国・地域又は機関	韓国(KR)		
前置審査			

最終頁に続く

(54)【発明の名称】 半導体発光ダイオード及びその製造方法

(57)【特許請求の範囲】

【請求項 1】

第 1 半導体層と、
前記第 1 半導体層に離隔配列され、それぞれの幅が、前記第 1 半導体層の幅より狭い複数個の活性要素と、
前記複数個の活性要素上に配置される第 2 半導体層と、を含み、
前記複数個の活性要素それぞれは、
 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0.3 \leq x \leq 0.5$) を含み、
10 nm 以上 30 nm 以下の幅を有し、ストレイン状態及びバイノーダル状態である、
半導体発光ダイオード。

【請求項 2】

前記複数個の活性要素それぞれは、
一端が前記第 1 半導体層に接し、他端は、前記第 2 半導体層に接する、請求項 1 に記載の半導体発光ダイオード。

【請求項 3】

前記複数個の活性要素は、
前記第 1 半導体層の幅方向と平行方向に配列された、請求項 1 または 2 に記載の半導体発光ダイオード。

【請求項 4】

前記複数個の活性要素の幅の和は、

前記第 1 半導体層の幅より狭い、請求項 1 から 3 のいずれか一項に記載の半導体発光ダイオード。

【請求項 5】

前記複数個の活性要素間のピッチは、
20 nm 以上 300 nm 以下である、請求項 1 から 4 のいずれか一項に記載の半導体発光ダイオード。

【請求項 6】

前記第 1 半導体層は、
前記複数個の活性要素それぞれと接しながら離隔配置される複数個の第 1 半導体要素と、
前記複数個の第 1 半導体要素と接する第 1 半導体共通層と、を含む、請求項 1 から 5 の
いずれか一項に記載の半導体発光ダイオード。

10

【請求項 7】

前記複数個の第 1 半導体要素と前記第 1 半導体共通層は、同一物質によって形成された、
請求項 6 に記載の半導体発光ダイオード。

【請求項 8】

前記第 2 半導体層は、
前記複数個の活性要素と接しながら、離隔配置される複数個の第 2 半導体要素を含む、
請求項 1 から 7 のいずれか一項に記載の半導体発光ダイオード。

【請求項 9】

前記第 2 半導体層は、
前記複数個の第 2 半導体要素それぞれと接する第 2 半導体共通層をさらに含む、請求項
8 に記載の半導体発光ダイオード。

20

【請求項 10】

前記複数個の活性要素間に配置される絶縁層をさらに含む、請求項 1 から 9 のいずれか
一項に記載の半導体発光ダイオード。

【請求項 11】

前記絶縁層は、
メッシュ構造を含む、請求項 10 に記載の半導体発光ダイオード。

【請求項 12】

前記複数個の活性要素それぞれの In 含量は、35% 以上である、請求項 1 から 11 の
いずれか一項に記載の半導体発光ダイオード。

30

【請求項 13】

前記複数個の活性要素それぞれは、
赤色光を放出する、請求項 1 から 12 のいずれか一項に記載の半導体発光ダイオード。

【請求項 14】

基板と、
前記基板上に配置され、複数個の発光ダイオードを含む表示素子層と、
前記複数個の発光ダイオードと電氣的に連結された複数個のトランジスタを含み、前記
複数個の発光ダイオードを駆動させる駆動素子層と、を含み、
前記複数個の発光ダイオードのうち少なくとも一つは、
離隔配置される第 1 半導体層及び第 2 半導体層と、前記第 1 半導体層と前記第 2 半導体
層との間で離隔配列され、それぞれの幅が、前記第 1 半導体層の幅より狭い複数個の活性
要素と、を含み、

40

前記複数個の活性要素それぞれは、
 $\text{In}_x\text{Ga}_{1-x}\text{N}$ (0.3 < x < 0.5) を含み、
10 nm 以上 30 nm 以下の幅を有し、ストレイン状態及びバイノーダル状態である、
ディスプレイ装置。

【請求項 15】

前記第 1 半導体層と接する第 1 電極と、
前記第 2 半導体層と接する第 2 電極と、をさらに含む、請求項 14 に記載のディスプレ

50

イ装置。

【請求項 1 6】

前記第 1 電極、前記第 1 半導体層、前記複数個の活性要素、前記第 2 半導体層、及び前記第 2 電極は、一方向に順次に配列された、請求項 1 5 に記載のディスプレイ装置。

【請求項 1 7】

前記第 1 電極、前記第 1 半導体層、前記複数個の活性要素、前記第 2 半導体層、及び前記第 2 電極は、前記基板の厚み方向と垂直方向に配列された、請求項 1 5 に記載のディスプレイ装置。

【請求項 1 8】

前記第 1 電極、前記第 1 半導体層、前記複数個の活性要素、前記第 2 半導体層、及び前記第 2 電極は、前記基板の厚み方向と平行方向に配列された、請求項 1 5 に記載のディスプレイ装置。

10

【請求項 1 9】

前記複数個の活性要素それぞれは、

一端は、前記第 1 半導体層に接し、他端は、前記第 2 半導体層に接する、請求項 1 4 から 1 8 のいずれか一項に記載のディスプレイ装置。

【請求項 2 0】

前記第 1 半導体層は、

前記複数個の活性要素それぞれと接しながら離隔配置される複数個の第 1 半導体要素と、

前記複数個の第 1 半導体要素と接する第 1 半導体共通層と、を含む、請求項 1 4 から 1 9 のいずれか一項に記載のディスプレイ装置。

20

【請求項 2 1】

前記第 1 半導体層上において、前記複数個の活性要素間に配置される絶縁層をさらに含む、請求項 1 4 から 2 0 のいずれか一項に記載のディスプレイ装置。

【請求項 2 2】

前記絶縁層は、

メッシュ構造を含む、請求項 2 1 に記載のディスプレイ装置。

【請求項 2 3】

前記複数個の活性要素それぞれは、

赤色光を放出する、請求項 1 4 から 2 2 のいずれか一項に記載のディスプレイ装置。

30

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、半導体発光ダイオード及びその製造方法に関する。

【背景技術】

【0 0 0 2】

発光ダイオード (L E D) は、従来の光源に比べ、長寿命、低消費電力、迅速な応答速度、環境親和性のような長所を有する次世代光源として知られており、照明装置、ディスプレイ装置のバックライトのような多様な製品において使用されている。特に、ガリウム窒化物 (G a N)、アルミニウムガリウム窒化物 (A l G a N)、インジウムガリウム窒化物 (I n G a N)、インジウムアルミニウムガリウム窒化物 (I n A l G a N) のような 3 族窒化物系の L E D は、光を出力する半導体発光素子として役割を果たしている。

40

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 3】

本発明が解決しようとする課題は、発光効率が向上された半導体発光ダイオード及びその製造方法を提供することである。

【0 0 0 4】

本発明が解決しようとする課題は、また、格子不整合が大きい活性層を含む半導体発光ダイオード及びその製造方法を提供することである。

50

【課題を解決するための手段】

【0005】

一類型によれば、半導体発光ダイオードは、第1半導体層と、前記第1半導体層に離隔配列され、それぞれの幅が、前記第1半導体層の幅より狭い複数の活性要素と、前記複数の活性要素上に配置される第2半導体層と、を含む。

【0006】

そして、前記複数の活性要素それぞれは、一端が前記第1半導体層に接し、他端は、前記第2半導体層に接することができる。

【0007】

また、前記複数の活性要素は、前記第1半導体層の幅方向と平行方向にも配列される。 10

そして、前記複数の活性要素それぞれは、ストレイン状態でもある。

【0008】

また、前記複数の活性要素それぞれの幅は、10nm以上100nm以下でもある。

そして、前記複数の活性要素間のピッチは、20nm以上300nm以下でもある。

【0009】

また、前記第1半導体層は、前記複数の活性要素それぞれと接しながら離隔配置される複数の第1半導体要素と、前記複数の第1半導体要素と接する第1半導体共通層と、を含んでもよい。

【0010】

そして、前記複数の第1半導体要素と前記第1半導体共通層は、同一物質によっても形成される。 20

【0011】

また、前記第2半導体層は、前記複数の活性要素と接しながら、離隔配置される複数の第2半導体要素を含んでもよい。

【0012】

そして、前記第2半導体層は、前記複数の第2半導体要素それぞれと接する第2半導体共通層をさらに含んでもよい。

【0013】

また、前記複数の活性要素間に配置される絶縁層をさらに含んでもよい。

そして、前記絶縁層は、メッシュ構造を含んでもよい。 30

【0014】

また、前記複数の活性要素それぞれは、 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 < x < 1$) を含んでもよい。

【0015】

そして、前記複数の活性要素それぞれのIn含量は、35%以上でもある。

また、前記複数の活性要素それぞれは、赤色光を放出することができる。

【0016】

一方、一実施形態によるディスプレイ装置は、基板と、前記基板上に配置され、複数の発光ダイオードを含む表示素子層と、前記複数の発光ダイオードと電氣的に連結された複数のトランジスタを含み、前記複数の発光ダイオードを駆動させる駆動素子層と、を含み、前記複数の発光ダイオードのうち少なくとも一つは、離隔配置される第1半導体及び第2半導体層と、前記第1半導体と前記第2半導体層との間で離隔配列され、それぞれの幅が、前記第1半導体層の幅より狭い複数の活性要素と、を含む。 40

【0017】

そして、前記第1半導体層と接する第1電極と、前記第2半導体層と接する第2電極と、をさらに含んでもよい。

【0018】

また、前記第1電極、前記第1半導体層、前記複数の活性要素、前記第2半導体層、及び前記第2電極は、一方向に順次に配列されうる。

【0019】

そして、前記第 1 電極、前記第 1 半導体層、前記複数個の活性要素、前記第 2 半導体層、及び前記第 2 電極は、前記基板の厚み方向と垂直方向にも配列される。

【0020】

また、前記第 1 電極、前記第 1 半導体層、前記複数個の活性要素、前記第 2 半導体層、及び前記第 2 電極は、前記基板の厚み方向と平行方向にも配列される。

【0021】

そして、前記複数個の活性要素それぞれは、一端は、前記第 1 半導体層に接し、他端は、前記第 2 半導体層に接することができる。

【0022】

また、前記複数個の活性要素それぞれは、ストレイン状態でもある。

10

そして、前記複数個の活性要素それぞれの幅は、10 nm 以上 100 nm 以下でもある。

【0023】

また、前記第 1 半導体層は、前記複数個の活性要素それぞれと接しながら離隔配置される複数個の第 1 半導体要素と、前記複数個の第 1 半導体要素と接する第 1 半導体共通層と、を含んでもよい。

【0024】

そして、前記第 1 半導体層上において、前記複数個の活性要素間に配置される絶縁層をさらに含んでもよい。

また、前記絶縁層は、メッシュ構造を含んでもよい。

【0025】

20

そして、前記複数個の活性要素それぞれは、 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0.35 \leq x \leq 1$) を含んでもよい。

また、前記複数個の活性要素それぞれは、赤色光を放出することができる。

【0026】

一方、一実施形態による半導体発光ダイオードの製造方法は、基板上に第 1 半導体共通層を形成する段階と、前記第 1 半導体共通層上に、複数個の開口を含む絶縁層を形成する段階と、前記複数個の開口内に、複数個の活性要素を形成する段階と、前記複数個の活性要素上に、第 2 半導体層を形成する段階と、を含む。

【0027】

そして、前記複数個の活性要素を形成する前、前記複数個の開口内に、複数個の第 1 半導体要素を形成する段階をさらに含んでもよい。

30

【0028】

また、前記第 2 半導体層を形成する段階は、前記複数個の開口内に、複数個の第 2 半導体要素を形成する段階を含んでもよい。

【0029】

そして、前記第 2 半導体層を形成する段階は、前記複数個の第 2 半導体要素、及び前記絶縁層と接する第 2 半導体共通層を形成する段階をさらに含んでもよい。

【図面の簡単な説明】

【0030】

【図 1】一実施形態による半導体発光ダイオードを示す断面図である。

40

【図 2】従来の活性層波長による発光効率を示すグラフである。

【図 3 A】リラックス状態にある $\text{In}_x\text{Ga}_{(1-y)}\text{N}$ の物質含量による相分離状態を示すグラフである。

【図 3 B】ストレイン状態にある $\text{In}_x\text{Ga}_{(1-y)}\text{N}$ の物質含量による相分離状態を示すグラフである。

【図 4】一実施形態による、物質別ストレインを維持することができる幅及び厚みの関係を図示した図面である。

【図 5】一実施形態による、発光ダイオードを含む発光素子を示す図面である。

【図 6 A】一実施形態による、発光素子を製造する方法について説明する図面である。

【図 6 B】一実施形態による、発光素子を製造する方法について説明する図面である。

50

【図 6 C】一実施形態による、発光素子を製造する方法について説明する図面である。

【図 6 D】一実施形態による、発光素子を製造する方法について説明する図面である。

【図 6 E】一実施形態による、発光素子を製造する方法について説明する図面である。

【図 6 F】一実施形態による、発光素子を製造する方法について説明する図面である。

【図 6 G】一実施形態による、発光素子を製造する方法について説明する図面である。

【図 6 H】一実施形態による、発光素子を製造する方法について説明する図面である。

【図 7 A】他の実施形態による、発光素子を製造する方法について説明する図面である。

【図 7 B】他の実施形態による、発光素子を製造する方法について説明する図面である。

【図 7 C】他の実施形態による、発光素子を製造する方法について説明する図面である。

【図 8】他の実施形態による発光ダイオードを示す図面である。

10

【図 9】さらに他の実施形態による発光ダイオードを示す図面である。

【図 10 A】他の実施形態による、発光ダイオードを含む発光素子を製造する方法について説明する図面である。

【図 10 B】他の実施形態による、発光ダイオードを含む発光素子を製造する方法について説明する図面である。

【図 10 C】他の実施形態による、発光ダイオードを含む発光素子を製造する方法について説明する図面である。

【図 10 D】他の実施形態による、発光ダイオードを含む発光素子を製造する方法について説明する図面である。

【図 10 E】他の実施形態による、発光ダイオードを含む発光素子を製造する方法について説明する図面である。

20

【図 10 F】他の実施形態による、発光ダイオードを含む発光素子を製造する方法について説明する図面である。

【図 10 G】他の実施形態による、発光ダイオードを含む発光素子を製造する方法について説明する図面である。

【図 11】さらに他の実施形態による発光素子を図示した図面である。

【図 12】さらに他の実施形態による発光素子を図示した図面である。

【図 13】一実施形態による、発光装置の単位発光領域を示す回路図である。

【図 14】一実施形態によるディスプレイ装置の一部を示す図面である。

【図 15】他の実施形態によるディスプレイ装置の一部を図示した図面である。

30

【図 16】さらに他の実施形態によるディスプレイ装置の一部を図示した図面である。

【発明を実施するための形態】

【0031】

以下、添付された図面を参照し、実施形態について詳細に説明する。説明される実施形態は、ただ例示的なものに過ぎず、そのような実施形態から、多様な変形が可能である。以下の図面において、同一参照符号は、同一構成要素を指し、図面上において、各構成要素の大きさは、説明の明瞭さ及び便宜さのために誇張されてもいる。

【0032】

以下、「上部」や「上」と記載されたところは、接触して真上にあるものだけでなく、非接触で上にあるものも含んでもよい。

40

【0033】

第1、第2のような用語は、多様な構成要素についての説明にも使用されるが、1つの構成要素を他の構成要素から区別する目的のみに使用される。そのような用語は、構成要素の物質または構造が異なるということを限定するものではない。

【0034】

単数の表現は、文脈上、明白に異なって意味しない限り、複数の表現を含む。また、ある部分がある構成要素を「含む」とするとき、それは、特別に反対となる記載がない限り、他の構成要素を除くものではなく、他の構成要素をさらに含んでもよいということを意味する。

【0035】

50

また、明細書に記載された「...部」、「モジュール」のような用語は、少なくとも1つの機能や動作を処理する単位を意味し、それは、ハードウェアまたはソフトウェアによって具現されるか、あるいはハードウェアとソフトウェアとの結合によっても具現される。

【0036】

「前記」の用語、及びそれと類似した指示用語の使用は、単数及び複数のいずれにも該当するのである。

【0037】

方法を構成する段階は、説明された順通りに行わなければならないという明白な言及がなければ、適切な順序によっても行われる。また、全ての例示的な用語（例：「例えば」）の使用は、単に技術的思想について詳細に説明するためのものであり、請求項によって限定されない以上、そのような用語により、権利範囲が限定されるものではない。

10

【0038】

図1は、一実施形態による、半導体発光ダイオードを示す断面図である。図1に図示されているように、半導体発光ダイオード100は、無機物系のLED(light emitting diode)でもあり、発光ダイオード100に含まれた物質により、特定波長の光を放出することができる。発光ダイオード100は、第1半導体層110、活性層120及び第2半導体層130を含んでもよい。

【0039】

第1半導体層110は、例えば、n型半導体を含んでもよい。しかし、必ずしもそれに限定されるものではなく、場合によっては、第1半導体層110は、p型半導体を含んでもよい。第1半導体層110は、III-V族系のn型半導体、例えば、n-GaNを含んでもよい。そのような第1半導体層110は、単層構造または多層構造を有することができる。例えば、第1半導体層110は、InAlGaN、GaN、AlGaN、InGaN、AlN、InNのうちいずれか1つの半導体材料を含み、Si、Ge、Snのような導電性ドーパントがドーピングされた半導体層を含んでもよい。

20

【0040】

活性層120は、第1半導体層110の上部表面にも配置される。活性層120は、電子と正孔とが結合しながら光を発生させることができ、多重量子ウェル(MQW: multi-quantum well)構造または単一量子ウェル(SQW: single-quantum well)構造を有することができる。そのような活性層120は、III-V族系の半導体、例えば、InGaN、GaN、AlGaN、AlInGaNなどを含んでもよい。活性層120の上部及び/または下部には、導電性ドーパントがドーピングされたクラッド層(図示せず)が形成されもする。一例として、該クラッド層は、AlGaN層またはInAlGaN層によっても具現される。

30

【0041】

第2半導体層130は、活性層120上に提供され、第1半導体層110と異なるタイプの半導体層を含んでもよい。例えば、第2半導体層130は、p型半導体層を含んでもよい。第2半導体層130は、例えば、InAlGaN、GaN、AlGaN及び/またはInGaNを含み、Mgのような導電性ドーパントがドーピングされた半導体層でもある。

40

【0042】

発光ダイオード100は、前述の第1半導体層110、活性層120及び第2半導体層130以外にも、各層の上部及び/または下部に、他のクラッド層及び/または電極をさらに含んでもよい。

【0043】

活性層120内の物質含量によって放出される光の波長が異なりうる。Inの含量が多いほど、放出される光の波長は、大きくなる。例えば、活性層120のIn含量が約15%である場合、活性層120は、約450nmの青色光を放出し、活性層120のIn含量が約25%である場合、活性層120は、約520nmの緑色光を放出することができる。そして、活性層120のIn含量が約35%である場合、活性層120は、約630

50

nmの赤色光を放出することができる。

【0044】

一方、従来の活性層は、In含量が多くなって放出される光の波長が大きくなるほど、発光ダイオードの効率が急激に低下する。図2は、従来の活性層波長による発光効率を示すグラフである。図2に図示されているように、活性層が約450nmの青色光を放出する物質によって形成された場合、活性層外部量子効率(external quantum efficiency)の最大値は、約0.7である。しかし、活性層が約630nmの赤色光を放出する物質によって形成された場合、活性層外部量子効率の最大値は、0.1より小さくなる。それは、Inの含量が多くなるほど、活性層内物質、例えば、InGa_NとGa_Nとの格子不整合(lattice mismatch)が発生するためである。そのような格子不整合は、活性層内物質にストレインを誘発するか、あるいは、欠陥(defect)を発生させ、該ストレインは、活性層の相分離状態を変更させてしまう。

10

【0045】

図3Aは、リラックス状態にあるIn_xGa_(1-y)Nの物質含量による相分離状態を示すグラフであり、図3Bは、ストレイン状態にあるIn_xGa_(1-y)Nの物質含量による相分離状態を示すグラフである。

【0046】

図3A及び図3Bに図示されているように、リラックスされた状態にあるIn_xGa_(1-y)Nが0.5以下のIn含量を含む場合、温度により、In_xGa_(1-y)Nは、スピノーダル状態またはバイノーダル状態でもある。特に、In含量が約0.3ないし0.5である場合、ほとんどの温度範囲において、In_xGa_(1-y)Nがスピノーダル状態にあることになる。該スピノーダル状態においては、活性層が不安定にもなり、そのような活性層を含む発光ダイオード製造工程に、制約事項になりうるということを意味する。

20

【0047】

図3Bによれば、ストレイン状態にあるIn_xGa_(1-y)Nが、0.5以下、例えば、0.3ないし0.5のIn含量を含む場合、該活性層は、全ての温度範囲において、バイノーダル状態にあることになる。従って、In含量が0.5以下でストレイン状態にあれば、In_xGa_(1-y)Nは、温度と関係なく、安定した状態を維持することができるということを意味する。そのようなストレイン状態は、活性層が格子不整合を有することになれば獲得されうる。

30

【0048】

一方、格子不整合によって発生するストレインは、活性層の厚みが厚くなり、ディスロケーション(dislocation)のような欠陥を作れば、消滅しうる。従って、欠陥が発生しないストレイン状態を維持する活性層を獲得することが望ましい。

【0049】

ストレインを有する活性層の幅及び厚みは、活性層内物質の格子定数によっても決定される。図4は、一実施形態による、物質別ストレインを維持することができる幅及び厚みの関係を図示した図面である。図4に図示されているように、物質により、ストレインを維持することができる幅及び厚みが異なることを確認することができる。また、同じ物質であるとしても、幅が広くなるほど、ストレインを維持することができる厚みは、薄くなる。例えば、Ga_N層上に、150nm以上の幅を有するIn_{0.5}Ga_{0.5}Nを積層するならば、約0.5nm以下の厚みに積層すれば、In_{0.5}Ga_{0.5}Nがストレインを維持することができる。しかし、0.5nm以下の厚みに層を積層することは、工程上多くの困難さを引き起こす。

40

【0050】

そのような工程上の困難さを克服するために、活性層の幅を狭くし、ストレインを維持することができる。例えば、1nm以上の厚みにIn_{0.5}Ga_{0.5}Nを積層するならば、幅を30nm以下に形成することにより、欠陥発生を減らし、ストレインを維持することができる。特に、格子不整合が大きい物質を積層する場合、幅を制限することにより、欠陥発生を効果的に減らすことができる。

50

【 0 0 5 1 】

従って、一実施形態による活性層 1 2 0 は、幅がナノサイズである複数個の活性要素 1 2 2 を含んでもよい。また図 1 を参照すれば、活性層 1 2 0 は、第 1 半導体層 1 1 0 上に離隔配置される複数個の活性要素 1 2 2 を含んでもよい。複数個の活性要素 1 2 2 は、第 1 半導体層 1 1 0 の幅 W_1 方向と平行方向に、一次元または二次元にも配列される。

【 0 0 5 2 】

各活性要素 1 2 2 の幅 W_2 は、ナノサイズでもある。例えば、活性要素 1 2 2 の幅 W_2 は、約 1 0 nm 以上約 1 0 0 nm 以下でもある。そして、活性要素 1 2 2 間のピッチ P は、1 0 μ m 以下、例えば、約 2 0 nm 以上約 3 0 0 nm 以下でもある。各活性要素 1 2 2 の厚みは、1 nm 以上 1 0 0 nm 以下でもある。そのように、活性要素 1 2 2 の幅 W_2 が狭いために、活性要素 1 2 2 内格子不整合、または活性要素 1 2 2 と、第 1 半導体 1 1 0 及び第 2 半導体層 1 3 0 との格子不整合が大きいとしても、欠陥発生を減らすことができる。

10

【 0 0 5 3 】

そのように、活性層 1 2 0 が狭幅の複数個の活性要素 1 2 2 によって構成されれば、In の含量が多い場合にも、欠陥発生が防止され、光効率の高い光が放出されうる。例えば活性要素 1 2 2 は、 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 < x < 1$) を含んでもよく、In 含量は、赤色光を放出することができる 3 5 % 以上でもある。

【 0 0 5 4 】

一方、第 1 半導体層 1 1 0 は、第 1 半導体共通層 1 1 2、及び第 1 半導体共通層 1 1 2 上で離隔配置される複数個の第 1 半導体要素 1 1 4 を含んでもよい。第 1 半導体共通層 1 1 2 及び複数個の第 1 半導体要素 1 1 4 は、同一物質によっても形成され、第 1 半導体共通層 1 1 2 の幅 W_1 は、発光ダイオード 1 0 0 の幅でもある。第 1 半導体共通層 1 1 2 は、約 1 μ m 以下、例えば、約 6 0 0 nm 以下の幅を有することができる

20

【 0 0 5 5 】

複数個の第 1 半導体要素 1 1 4 は、第 1 半導体共通層 1 1 2 上で離隔配置され、それぞれが活性要素 1 2 2 と重畳されるように配置されて接触することができる。第 1 半導体要素 1 1 4 それぞれの幅 W_2 は、活性要素 1 2 2 の幅 W_2 と同一でもある。例えば、第 1 半導体要素 1 1 4 の幅 W_2 は、約 1 0 nm 以上約 1 0 0 nm 以下でもある。そして、第 1 半導体要素 1 1 4 間のピッチ P は、1 0 μ m 以下、例えば、約 2 0 nm 以上約 3 0 0 nm 以下でもある。第 1 半導体要素 1 1 4 は、活性要素 1 2 2 が成長する時シード層の役割をして、幅が狭いから第 1 半導体要素 1 1 4 と活性要素 1 2 2 との格子不整合があっても、欠陥を発生させない。

30

【 0 0 5 6 】

以上のように、第 1 半導体層 1 1 0 は、第 1 半導体共通層 1 1 2 と第 1 半導体要素 1 1 4 とを含み、幅が広い第 1 半導体共通層 1 1 2 を介し、活性層 1 2 0 に安定して電子または正孔を提供し、幅が狭い第 1 半導体要素 1 1 4 を介し、活性要素 1 2 2 における欠陥発生を防止することができる。

【 0 0 5 7 】

第 2 半導体層 1 3 0 は、離隔配置される複数個の第 2 半導体要素 1 3 2 を含んでもよい。第 2 半導体要素 1 3 2 それぞれは、活性要素 1 2 2 と重畳されるように配置されて接触することができ、それぞれの幅は、活性要素 1 2 2 の幅と同一でもある。第 2 半導体要素 1 3 2 の幅は、約 1 0 nm 以上約 1 0 0 nm 以下であり、第 2 半導体要素 1 3 2 間のピッチ P は、1 0 μ m 以下、例えば、約 2 0 nm 以上約 3 0 0 nm 以下でもある。第 2 半導体要素 1 3 2 と活性要素 1 2 2 との格子不整合があっても、第 2 半導体要素 1 3 2 の幅が狭いために、欠陥が発生しない。

40

【 0 0 5 8 】

図 5 は、一実施形態による、発光ダイオードを含む発光素子を示す図面である。図 5 に図示されているように、発光素子 2 0 0 は、基板 2 1 0、基板 2 1 0 上に配置される発光ダイオード 1 0 0、及び発光ダイオード 1 0 0 と接する第 1 電極 2 2 0 及び第 2 電極 2 3

50

0を含んでもよい。

【0059】

基板210は、ガラス、有機高分子、水晶のような絶縁性材料を含んでもよい。また、基板210は、反れたり、折り畳まれたりするように、可撓性(flexibility)を有する材料によってもなり、単層構造や多層構造を有することができる。基板210には、発光ダイオード100を駆動させることができるトランジスタなどが含まれてもよい。

【0060】

発光ダイオード100は、図1に図示された第1半導体層110、活性層120及び第2半導体層130を含んでもよい。図1で説明したように、第1半導体層110は、第1半導体共通層112、及び複数個の第1半導体要素114を含み、活性層120は、複数個の活性要素122を含み、第2半導体層130は、複数個の第2半導体要素132を含んでもよい。発光ダイオード100の各構成要素については、すでに説明したので、具体的な説明は、省略する。

【0061】

発光ダイオード100の厚み方向と、基板210の厚み方向は、互いに垂直でもある。例えば、図5のように、基板210の厚み方向と垂直方向に、発光ダイオード100の第1半導体層110、活性層120及び第2半導体層130が順次に配列されうる。基板210の厚み方向に重畳された複数個の活性要素122から、所望波長の光が放出されうる。

【0062】

第1電極220及び第2電極230は、基板210上にも配置される。第1電極220及び第2電極230は、発光ダイオード100を挟み、互いに離隔され、第1電極220は、第1半導体層110に接するように配置され、第2電極230は、第2半導体層130に接するようにも配置される。第1電極220及び第2電極230は、同一平面上にも配置され、同一厚を有することができる。第1電極220及び第2電極230が同一厚を有すれば、発光ダイオード100が、第1電極220及び第2電極230によって安定して連結されうる。

【0063】

第1電極220及び第2電極230は、導電性材料によってもなる。該導電性材料としては、Ag、Mg、Al、Pt、Pd、Au、Ni、Nd、Ir、Cr、及びそれらの合金のような金属；ITO(indium tin oxide)、IZO(indium zinc oxide)、ZnO(zinc oxide)、ITZO(indium tin zinc oxide)のような導電性酸化物；ポリ(3,4-エチレンジオキシチオフェン)(PEDOT)のような導電性高分子などが含まれてもよい。

【0064】

図6Aないし図6Hは、一実施形態による、発光素子を製造する方法について説明する図面である。

【0065】

まず、図6Aに図示されているように、ベース基板310上に、第1半導体共通層112を形成することができる。ベース基板310は、発光ダイオード100を成長させるための基板にもなる。ベース基板310は、一般的な半導体工程で使用される多様な材質を含んでもよい。例えば、ベース基板310としては、シリコン基板またはサファイア基板が使用されうる。

【0066】

第1半導体共通層112は、有機金属化学蒸着法(MOCVD: metal organic chemical vapor deposition)、化学蒸着法(CVD: chemical vapor deposition)、プラズマ化学蒸着法(PECVD: plasma-enhanced chemical vapor deposition)、分子線成長法(MBE: molecular beam epitaxy)、水素化物気相成長法(HVPE: hydride vapor phase epitaxy)

10

20

30

40

50

のような方法を利用して形成することができる。第1半導体共通層112は、約5 μ m以下の厚みにも形成される。

【0067】

そして、第1半導体共通層112上に、複数個の開口hを含む絶縁層320を形成することができる。絶縁層320は、複数個の開口hを含むメッシュ構造でもある。例えば、第1半導体共通層112上に、絶縁物質層を形成した後、開口hをパターニングすることができる。開口hの大きさは、約10nm以上約100nm以下でもあり、開口hの形態は、円形、楕円形及びノまたは多角形でもある。複数個の開口hは、一次元または二次元にも配列され、同一でもあったり、異なったりもする大きさを有することができる。開口hの形状及び幅などは、その後に形成される第1半導体要素114、活性要素122、第2半導体要素132の形状及び幅などを決定することができる。

10

【0068】

図6Bに図示されているように、複数個の開口h内に、第1半導体物質、活性物質及び第2半導体物質を成長させることにより、第1半導体要素114、活性要素122及び第2半導体要素132を形成することができる。第1半導体要素114、活性要素122及び第2半導体要素132も、有機金属化学蒸着法(MOCVD)、化学蒸着法(CVD)、プラズマ化学蒸着法(PECVD)、分子線成長法(MBE)、水素化物気相成長法(HVPE)などの方法を利用して形成することができる。

【0069】

図6Cに図示されているように、絶縁層320上に、一定間隔Hに離隔されたマスク330を配置させることができる。そのように離隔配置されたマスク330の幅は、発光ダイオード100の幅 W_1 を決定することができ、例えば、約600nm以下でもある。

20

【0070】

図6Dに図示されているように、基板310上に積層された物質において、マスク330と重畳しない領域(一定間隔H)にある物質は、エッチングすることによって除去することができる。

【0071】

図6Eに図示されているように、マスク330が除去される。複数個の発光ダイオードを獲得するために、マスク330を利用する工程について、図6Cないし図6Eで説明した。1つの発光ダイオードを製造するときには、そのようなマスク330を利用する工程が必要ではなく、図6Cないし図6Eの過程が省略されうる。

30

【0072】

次に、図6Fに図示されているように、絶縁層320をエッチングすることによって除去することができる。

【0073】

図6Gに図示されているように、発光ダイオード100は、基板310から分離された後、基板210に転写されうる。

【0074】

図6Hに図示されているように、基板210上に、第1電極220及び第2電極230を形成することができる。第1電極220は、発光ダイオード100の第1半導体層110に接するように、第2電極230は、発光ダイオード100の第2半導体層130に接するように形成することができる。

40

【0075】

図6G及び図6Hにおいては、基板210上に発光ダイオードを転写させた後、第1電極220及び第2電極230を形成するとしたが、それに限定されるものではない。基板210上に電極を形成した後、発光ダイオードが転写されもする。

【0076】

図7Aないし図7Cは、他の実施形態による、発光素子を製造する方法について説明する図面である。

【0077】

50

図 7 A に図示されているように、基板 2 1 0 上に、第 1 サブ電極 2 2 1 及び第 2 サブ電極 2 3 1 を形成し、第 1 サブ電極 2 2 1 と第 2 サブ電極 2 3 1 との間の領域に、発光ダイオード 1 0 0 を含む溶液 S を散布させることができる。溶液 S の散布は、インクジェットプリント方式が利用されうるが、それに限定されるものではない。

【 0 0 7 8 】

図 7 B に図示されているように、第 1 サブ電極 2 2 1 と第 2 サブ電極 2 3 1 との間に電界を印加すれば、電界により、発光ダイオード 1 0 0 は、第 1 サブ電極 2 2 1 と第 2 サブ電極 2 3 1 との間で自己整列される。溶液 S を散布した後、電界を印加する代わりに、第 1 サブ電極 2 2 1 と第 2 サブ電極 2 3 1 との間に電界を印加した状態で、発光ダイオード 1 0 0 を含んだ溶液 S を散布させることもできる。

10

【 0 0 7 9 】

発光ダイオード 1 0 0 が自己整列されれば、図 7 C に図示されているように、第 1 サブ電極 2 2 1 上には、第 1 サブ電極 2 2 1 と対応する発光ダイオード 1 0 0 を、電氣的及び/または物理的に安定して連結するための第 1 コンタクト電極 2 2 2 を形成し、第 2 サブ電極 2 3 1 上には、第 2 サブ電極 2 3 1 と対応する発光ダイオード 1 0 0 を、電氣的及び/または物理的に安定して連結するための第 2 コンタクト電極 2 3 2 を形成することができる。第 1 コンタクト電極 2 2 2 及び第 2 コンタクト電極 2 3 2 のそれぞれは、第 1 サブ電極 2 2 1 及び第 2 サブ電極 2 3 1 と、発光ダイオード 1 0 0 とに抵抗性接触する。ここで、第 1 サブ電極 2 2 1 及び第 1 コンタクト電極 2 2 2 を第 1 電極と称し、第 2 サブ電極 2 3 1 及び第 2 コンタクト電極 2 3 2 を第 2 電極と称する。

20

【 0 0 8 0 】

図 8 は、他の実施形態による発光ダイオードを示す図面である。図 1 と図 8 とを比較すれば、図 8 の発光ダイオード 1 0 0 a は、複数個の活性要素 1 2 2 間に、絶縁層 1 4 0 をさらに含んでもよい。絶縁層 1 4 0 は、メッシュ構造を含んでもよい。図 8 に含まれた絶縁層 1 4 0 は、図 6 B 段階で形成された絶縁層 3 2 0 でもあり、図 6 F において、絶縁層 3 2 0 が除去された後、他の絶縁物質によって形成された絶縁層でもある。

【 0 0 8 1 】

図 9 は、さらに他の実施形態による発光ダイオードを示す図面である。図 8 と図 9 とを比較すれば、図 9 に図示された発光ダイオード 1 0 0 b の第 2 半導体層 1 3 0 a は、第 2 半導体共通層 1 3 4 をさらに含んでもよい。第 2 半導体共通層 1 3 4 は、第 2 半導体要素 1 3 2 と同一物質によっても形成される。第 2 半導体共通層 1 3 4 に電極が連結されることにより、活性層 1 2 0 に安定して電子または正孔が供給されうる。

30

【 0 0 8 2 】

図 1 0 A ないし図 1 0 H は、他の実施形態による発光ダイオードを含む発光素子を製造する方法について説明する図面である。以下においては、図 6 A ないし図 6 H で説明した発光素子の製造方法との違いを中心に説明する。

【 0 0 8 3 】

まず、図 1 0 A に図示されているように、ベース基板 3 1 0 上に、第 1 半導体共通層 1 1 2 を形成することができる。ベース基板 3 1 0 は、発光ダイオード 1 0 0 を成長させるための基板にもなる。ベース基板 3 1 0 は、一般的な半導体工程で使用される多様な材質を含んでもよい。そして、第 1 半導体共通層 1 1 2 上に、複数個の開口 h を含む絶縁層 3 2 0 を形成することができる。

40

【 0 0 8 4 】

図 1 0 B に図示されているように、複数個の開口 h 内に、第 1 半導体物質、活性物質及び第 2 半導体物質を成長させることにより、第 1 半導体要素 1 1 4、活性要素 1 2 2 及び第 2 半導体要素 1 3 2 を形成することができる。そして、絶縁層 3 2 0 上及び第 2 半導体要素 1 3 2 上に、第 2 半導体共通層 1 3 4 をさらに形成することができる。第 2 半導体共通層 1 3 4 は、第 2 半導体要素 1 3 2 と同一方法によっても形成される。

【 0 0 8 5 】

図 1 0 C に図示されているように、絶縁層 3 2 0 上及び第 2 半導体要素 1 3 2 上に、一

50

定間隔にマスク 330 を配置させることができる。マスク 330 の幅は、発光ダイオードの幅を決定することができる。図 10D に図示されているように、ベース基板 310 上に積層された物質において、マスク 330 と重畳しない領域 H の物質を除去することができる。その後、図 10E に図示されているように、マスク 330 を除去することができる。

【0086】

次に、図 10F に図示されているように、基板 210 上に、発光ダイオード 100b を転写し、図 10G に図示されているように、基板 210 上に、第 1 電極 220 及び第 2 電極 230 を形成することができる。

【0087】

図 11 は、さらに他の実施形態による発光素子を図示した図面である。

10

図 11 に図示されているように、基板 210 上に、第 1 電極 220a、発光ダイオード 100b 及び第 2 電極 230a が、基板 210 の厚み方向に順次に配列されうる。第 1 電極 220a、発光ダイオード 100b 及び第 2 電極 230a は、前述のところと同一であり、具体的な説明は、省略する。

【0088】

図 12 は、さらに他の実施形態による発光素子を図示した図面である。

図 12 に図示されているように、発光素子 200c は、基板 210、発光ダイオード 100c、第 1 電極 220b 及び第 2 電極 230b を含んでもよい。発光ダイオード 100c は、第 1 半導体層 110a、及び離隔配置される複数個の活性要素 122、及び第 2 半導体層 130 を含んでもよい。第 1 半導体層 110a は、第 1 半導体共通層 112a、及び複数個の第 1 半導体要素 114 を含んでもよい。複数個の活性要素 122 間には、絶縁層が配置されうる。

20

【0089】

第 1 電極 220b は、第 1 半導体共通層 112a 上に、第 1 半導体要素 114 の第 1 半導体共通層 112a と同一平面上にも配置される。第 2 電極 230b は、第 2 半導体層 130 上にも配置される。

【0090】

前述の発光ダイオード 100、100a、100b、100c は、多様なディスプレイ装置の発光源としても利用される。一例として、発光ダイオード 100、100a、100b、100c は、照明装置や自発光ディスプレイ装置にも適用される。

30

【0091】

図 13 は、一実施形態による、発光装置の単位発光領域を示す回路図である。図 13 を参照すれば、サブ画素 SP は、発光ダイオード LD と、それに接続されて発光ダイオード LD を駆動する駆動回路 C と、を含んでもよい。

【0092】

発光ダイオード LD の第 1 電極（例えば、アノード電極）は、駆動回路 C を経由し、第 1 電源 VDD に接続され、第 2 電極（例えば、カソード電極）は、第 2 電源 VSS に接続される。発光ダイオードは、前述の構造を有することができる。

【0093】

第 1 電源 VDD 及び第 2 電源 VSS は、互いに異なる電位を有することができる。一例として、第 2 電源 VSS は、第 1 電源 VDD の電位より、発光ダイオード LD のスレショルド電圧以上低い電位を有することができる。

40

【0094】

発光ダイオード LD は、駆動回路 C によって制御される駆動電流に相応する輝度で発光することができる。

【0095】

一方、図 13 においては、サブ画素 SP に 1 つの発光ダイオード LD だけが含まれる実施形態を開示したが、互いに並列連結される複数の発光ダイオードを含んでもよい。

【0096】

駆動回路 C は、第 1 トランジスタ M1 及び第 2 トランジスタ M2 とストレージキャパシ

50

タ C_{st} とを含んでもよい。ただし、駆動回路Cの構造は、図13に図示された実施形態に限定されるものではない。

【0097】

第1トランジスタM1（スイッチングトランジスタ）の第1電極は、データ線Dに接続され、第2電極は、第1ノードN1に接続される。ここで、第1トランジスタM1の第1電極と第2電極は、互いに異なる電極であり、例えば、第1電極がソース電極であるならば、第2電極は、ドレイン電極でもある。そして、第1トランジスタM1のゲート電極は、走査線Sに接続される。

【0098】

そのような第1トランジスタM1は、走査線Sから、第1トランジスタM1がターンオンされうる電圧（例えば、ロー電圧）の走査信号が供給されるとき、ターンオンされ、データ線Dと第1ノードN1とを電氣的に連結する。このとき、データ線Dには、当該フレームのデータ信号が供給され、それにより、第1ノードN1にデータ信号が伝達される。第1ノードN1に伝達されたデータ信号は、ストレージキャパシタ C_{st} に充電される。

10

【0099】

第2トランジスタM2（駆動トランジスタ）の第1電極は、第1電源VDDに接続され、第2電極は、発光ダイオードLDの第1電極に接続される。第2トランジスタM2のゲート電極は、第1ノードN1に接続される。そのような第2トランジスタM2は、第1ノードN1の電圧に対応し、発光ダイオードLDに供給される駆動電流の量を制御する。

【0100】

20

ストレージキャパシタ C_{st} の1電極は、第1電源VDDに接続され、他の電極は、第1ノードN1に接続される。そのようなストレージキャパシタ C_{st} は、第1ノードN1に供給されるデータ信号に対応する電圧を充電し、次フレームのデータ信号が供給されるまで、充電された電圧を維持する。

【0101】

便宜上、図13においては、データ信号をサブ画素SP内部に伝達するための第1トランジスタM1と、データ信号の保存のためのストレージキャパシタ C_{st} と、データ信号に対応する駆動電流を発光ダイオードLDに供給するための第2トランジスタM2とを含む比較的単純な構造の駆動回路Cを図示した。しかし、それに限定されるものではなく、駆動回路Cの構造は、多様に変更実施されうる。一例として、駆動回路Cは、第2トランジスタM2のスレショルド電圧を補償するためのトランジスタ素子、第1ノードN1を初期化するためのトランジスタ素子、及び/または発光ダイオードLDの発光時間を制御するためのトランジスタ素子のようなトランジスタ素子や、第1ノードN1の電圧をブースティングするためのブースティングキャパシタのような他の回路素子を追加して含んでもよいということは、言うまでもない。

30

【0102】

また、図13においては、駆動回路Cに含まれるトランジスタ、例えば、第1トランジスタM1及び第2トランジスタM2を、いずれもPタイプのトランジスタとして図示したが、それに限定されるものではない。駆動回路Cに含まれる第1トランジスタM1及び/または第2トランジスタM2は、Nタイプのトランジスタにも変更される。

40

【0103】

図14は、一実施形態によるディスプレイ装置の一部を示す図面である。図14を参照すれば、ディスプレイ装置1000は、複数の画素が提供された基板410を含んでもよい。1つの画素は、基板410上に提供された第1サブ画素SP1、第2サブ画素SP2及び第3サブ画素SP3を含んでもよい。

【0104】

第1サブ画素SP1、第2サブ画素SP2及び第3サブ画素SP3は、1つの画素において映像を表示する画素領域であり、光が出射される発光領域でもある。

【0105】

第1サブ画素SP1、第2サブ画素SP2及び第3サブ画素SP3のそれぞれは、基板

50

４１０、駆動素子層４２０、表示素子層４３０、カバー構造層４４０を含んでもよい。

【０１０６】

基板４１０は、ガラス、有機高分子、水晶のような絶縁性材料を含んでもよい。また、基板４１０は、反ったり、折り畳まれたりする可撓性を有する材料によってもなり、単層構造や多層構造を有することができる。

【０１０７】

駆動素子層４２０は、基板４１０上に配置されたバッファ層４２１、バッファ層４２１上に配置されたトランジスタＴＦＴ、駆動電圧配線（図示せず）を含んでもよい。

【０１０８】

バッファ層４２１は、トランジスタＴＦＴに不純物が拡散されることを防止することができる。バッファ層４２１は、単一層としても提供されるが、少なくとも二重層以上の多重層としても提供される。

【０１０９】

バッファ層４２１が多重層として提供される場合、各層は、同一材料によって形成されるか、あるいは互いに異なる材料によっても形成される。バッファ層４２１は、基板４１０の材料及び工程条件によっても省略される。

【０１１０】

トランジスタＴＦＴは、表示素子層４３０に含まれた複数の発光ダイオードＬＤ１，ＬＤ２，ＬＤ３のうち対応する発光ダイオードを駆動することができる。トランジスタＴＦＴは、半導体層ＳＣ、ゲート電極Ｇ、ソース電極Ｓ及びドレイン電極Ｄを含んでもよい。

【０１１１】

半導体層ＳＣは、バッファ層４２１上にも配置される。半導体層ＳＣは、ソース電極Ｓに接触されるソース領域と、ドレイン電極Ｄに接触されるドレイン領域と、を含んでもよい。該ソース領域と該ドレイン領域との間の領域は、チャンネル領域でもある。

【０１１２】

半導体層ＳＣは、ポリシリコン、アモルファスシリコン、酸化物半導体などからなる半導体パターンでもある。該チャンネル領域は、不純物によってドーピングされていない半導体パターンであり、真性半導体でもある。該ソース領域及び該ドレイン領域は、不純物がドーピングされた半導体パターンでもある。

【０１１３】

ゲート電極Ｇは、ゲート絶縁層４２２を挟み、半導体層ＳＣ上にも提供される。

ソース電極Ｓとドレイン電極Ｄとのそれぞれは、層間絶縁層４２３とゲート絶縁層４２２を貫通するコンタクトホールを介し、半導体層ＳＣのソース領域及びドレイン領域にも接触される。

【０１１４】

トランジスタＴＦＴ上には、保護層４２４が提供されうる。

表示素子層４３０は、保護層４２４上に提供された複数の発光ダイオードＬＤ１，ＬＤ２，ＬＤ３を含んでもよい。例えば、第１サブ画素ＳＰ１にある発光ダイオードＬＤ１は、赤色光を放出し、第２サブ画素ＳＰ２にある発光ダイオードＬＤ２は、緑色光を放出し、第３サブ画素ＳＰ３にある発光ダイオードＬＤ３は、青色光を放出することができる。発光ダイオードＬＤ１，ＬＤ２，ＬＤ３の製造過程において、Ｉｎの含量を調節することにより、放出される光の波長が異なるようになる。

【０１１５】

図面には、発光ダイオードＬＤ１，ＬＤ２，ＬＤ３として、図９に図示された発光ダイオード１００ｂが図示されている。それとは異なり、第１サブ画素ＰＳ１、第２サブ画素ＰＳ２及び第３サブ画素ＳＰ３にある発光ダイオードＬＤ１，ＬＤ２，ＬＤ３のうちいずれか一つは、発光ダイオード１００，１００ａ，１００ｃの構造を有することができる。例えば、赤色光を放出する発光ダイオードは、前述構造の発光ダイオード１００，１００ａ，１００ｂ，１００ｃでもあり、緑色光を放出する発光ダイオード、及び青色光を放出する発光ダイオードは、発光ダイオード１００，１００ａ，１００ｂ，１００ｃと異なる

10

20

30

40

50

構造の発光ダイオードが適用されうる。

【0116】

表示素子層430は、画素定義膜431をさらに含んでもよい。画素定義膜431は、保護層424上に提供され、第1サブ画素SP1、第2サブ画素SP2及び第3サブ画素SP3それぞれにおいて、発光領域を区画することができる。画素定義膜431は、第1サブ画素SP1、第2サブ画素SP2及び第3サブ画素SP3それぞれに含まれた発光ダイオードLD1、LD2、LD3を露出する開口部を含んでもよい。

【0117】

基板410上において、互いに隣接した2枚の画素定義膜431は、一定間隔離隔されうる。例えば、互いに隣接した2枚の画素定義膜431は、発光ダイオードLD1、LD2、LD3の長さ以上、基板210上で離隔されうる。画素定義膜431は、無機材料または有機材料を含む絶縁物質でもあるが、それらに限定されるものではない。

【0118】

画素定義膜431は、有機材料を含む絶縁物質でもある。例えば、画素定義膜431は、ポリスチレン、ポリメチルメタアクリレート(PMMA)、ポリアクリロニトリル(PAN)、ポリアミド(PA)、ポリイミド(PI)、ポリアリールエーテル(PAE)、ヘテロ環ポリマー(heterocyclic polymer)、パリレン、エポキシ、ベンゾシクロブテン(BCB)、シロキサン系樹脂、シラン系樹脂などを含んでもよい。

【0119】

画素定義膜431上には、第1絶縁層432aが提供されうる。第1絶縁層432aは、第1サブ画素SP1、第2サブ画素SP2及び第3サブ画素SP3それぞれに提供された発光ダイオードLD1、LD2、LD3それぞれの上面一部をカバーすることができる。第1絶縁層432aにより、各発光ダイオードLD1、LD2、LD3の第1端部と第2端部は、外部に露出される。

【0120】

第1電極E1及び第2電極E2は、保護層424上にも配置される。第1電極E1は、対応する発光ダイオードLDの一端(例えば、第1半導体層)に隣接するように配置される第1サブ電極EL1と、第1サブ電極EL1と発光ダイオードLDの一端とを電氣的に連結させる第1コンタクト電極CNE1とを含んでもよい。第2電極E2は、対応する発光ダイオードLDの他端(例えば、第2半導体層)に隣接するように配置される第2サブ電極EL2、及び第2サブ電極EL2と発光ダイオードLDの一端とを電氣的に連結させる第2コンタクト電極CNE2を含んでもよい。

【0121】

それにより、駆動電圧が第1電極E1を介し、対応する発光ダイオードLDに印加され、トランジスタTFTの電圧が、第2電極E2を介し、対応する発光ダイオードLDに印加されうる。結局、発光ダイオードLDの両側端部に、第1電極E1と第2電極E2とを介し、所定電圧が印加されることにより、発光ダイオードLDは、光を出射することができる。発光ダイオードのIn含量により、放出される光の波長が異なりうる。

【0122】

第1電極E1上及び第2電極E2上に、第2絶縁層432b及び第3絶縁層432cが提供されうる。

【0123】

第3絶縁層432c上には、オーバーコート層440が提供されうる。オーバーコート層440は、その下部に配置された構成要素によって発生した段差を緩和させる平坦化層でもある。また、オーバーコート層440は、発光ダイオードに、酸素及び水分などが浸透されることを防止する封止層でもある。

【0124】

一方、各サブ画素SP1、SP2、SP3の発光ダイオードLD1、LD2、LD3が同一波長の光を放出する場合、ディスプレイ装置は、カラー変換層(図示せず)をさらに含んでもよい。該カラー変換層は、第1カラー変換パターンないし第3カラー変換パター

10

20

30

40

50

ンを含んでもよい。ここで、該第 1 カラー変換パターンないし該第 3 カラー変換パターンそれぞれは、各サブ画素に対応しうる。例えば、該第 1 カラー変換パターンは、第 1 サブ画素 S P 1 に対応し、第 2 カラー変換パターンは、第 2 サブ画素 S P 2 に対応し、該第 3 カラー変換パターンは、第 3 サブ画素 S P 3 に対応しうる。

【 0 1 2 5 】

図 1 5 は、他の実施形態によるディスプレイ装置の一部を図示した図面である。図 1 4 と図 1 5 とを比較すれば、図 1 5 に図示された発光ダイオード L D の第 1 半導体層、活性層及び第 2 半導体層は、基板 4 1 0 の厚み方向に平行に配列されうる。

【 0 1 2 6 】

図 1 6 は、さらに他の実施形態によるディスプレイ装置の一部を図示した図面である。図 1 6 に図示されているように、基板 4 1 0 上に、表示素子層 4 3 0、駆動素子層 4 2 0 及びオーバーコート層 4 4 0 が順次に配列されうる。図 1 5 と図 1 6 を比較すれば、表示素子層 4 3 0 は、基板 4 1 0 と駆動素子層 4 2 0 との間にも配置される。図 1 6 のディスプレイ装置は、基板 4 1 0 上に、表示素子層 4 3 0、駆動素子層 4 2 0 及びオーバーコート層 4 4 0 をモノリシックに (monolithically) 順次に形成することができるが、製造工程が簡素化されうる。また、図 1 6 のディスプレイ装置は、発光ダイオード L D それぞれが互いに異なる波長の光を放出することにより、背面発光タイプにも具現される。

【 0 1 2 7 】

前述の発光ダイオードを含むディスプレイ装置は、多様な電子機器に採用されうる。例えば、ディスプレイ装置は、テレビ、ノート型パソコン、携帯電話、スマートフォン、スマートパッド (P D)、P M P (portable multimedia player)、P D A (personal digital assistant)、ナビゲーション、スマートウォッチのような各種ウェアラブル機器などにも適用される。

【 0 1 2 8 】

前述の発光ダイオード、その製造方法、ディスプレイ装置は、図面に図示された実施形態を参照して説明されたが、それらは、例示的なものに過ぎず、当該分野で当業者であるならば、それらから多様な変形、及び均等な他の実施形態が可能であるという点を理解するであろう。前述の説明において、多くの事項が具体的に記載されているが、それらは、発明の範囲を限定するものとするよりは、具体的な実施形態の例示として解釈されなければならない。権利範囲は、従って、説明された実施形態によって定められるものではなく、特許請求の範囲に記載された技術的思想によって定められるものである。

【産業上の利用可能性】

【 0 1 2 9 】

本発明の、半導体発光ダイオード及びその製造方法は、例えば、ディスプレイ関連の技術分野に効果的に適用可能である。

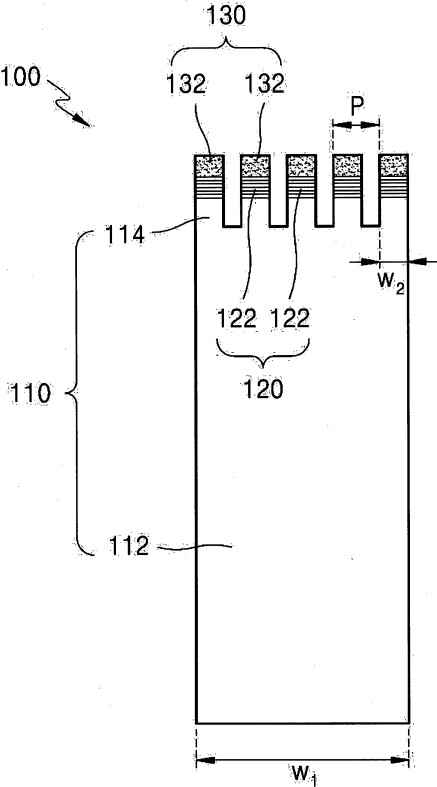
【符号の説明】

【 0 1 3 0 】

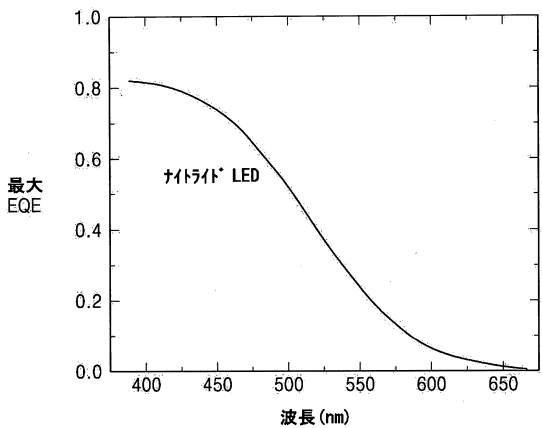
1 0 0 , 1 0 0 a , 1 0 0 b , 1 0 0 c , 1 0 0 d , L D 発光ダイオード
1 1 0 第 1 半導体層
1 1 2 , 1 1 2 a 第 1 半導体共通層
1 1 4 第 1 半導体要素
1 2 0 活性層
1 2 2 活性要素
1 3 0 第 2 半導体層
1 3 2 第 2 半導体要素
1 3 4 第 2 半導体共通層
1 4 0 絶縁層
2 2 0 第 1 電極
2 3 0 第 2 電極

【図面】

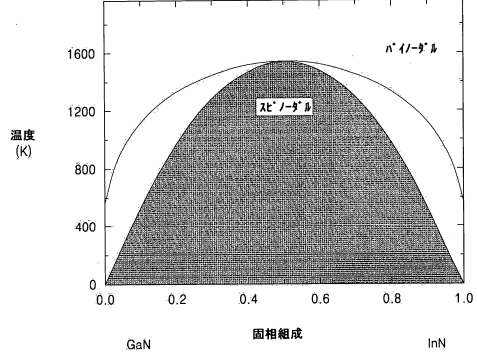
【図 1】



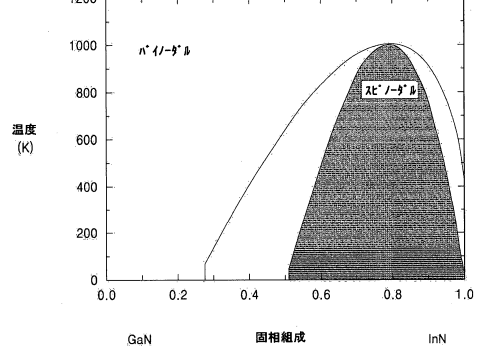
【図 2】



【図 3 A】



【図 3 B】



10

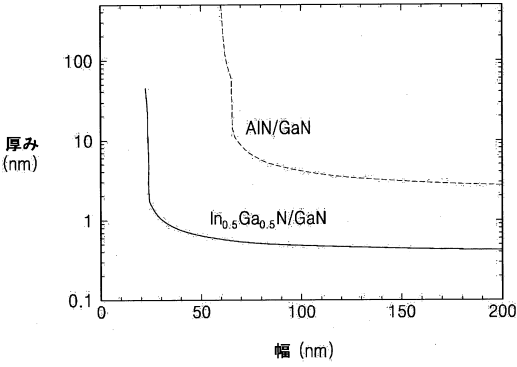
20

30

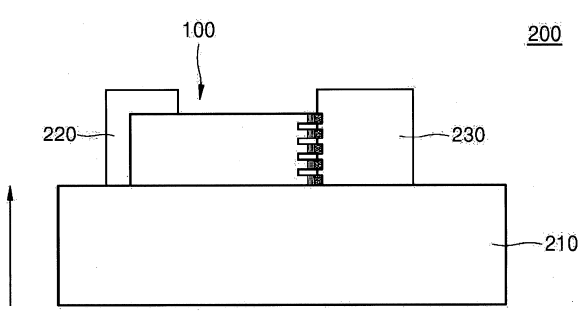
40

50

【図 4】

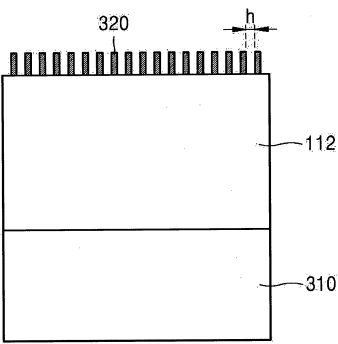


【図 5】

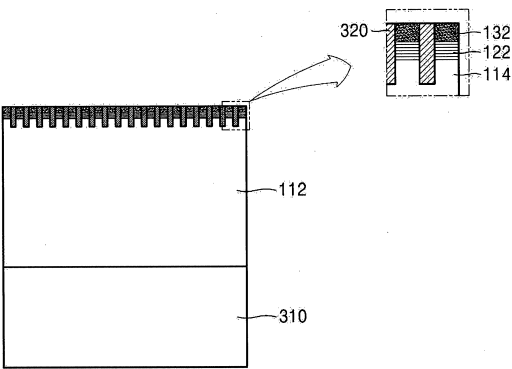


10

【図 6 A】

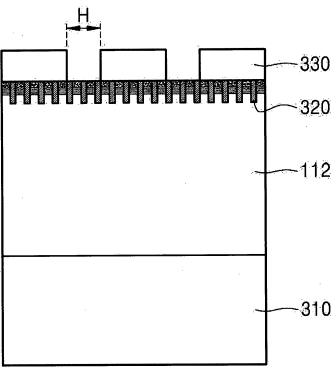


【図 6 B】

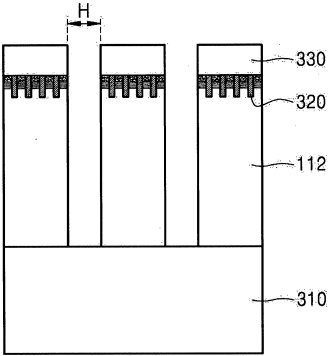


20

【図 6 C】



【図 6 D】

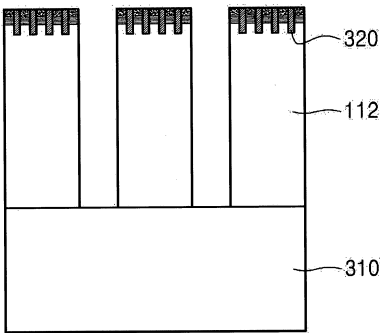


30

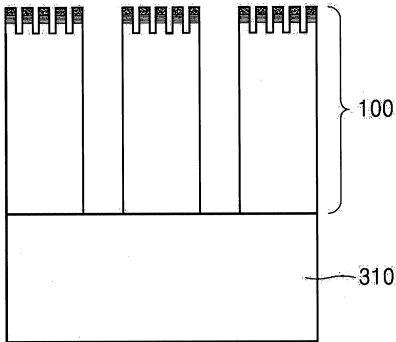
40

50

【図 6 E】

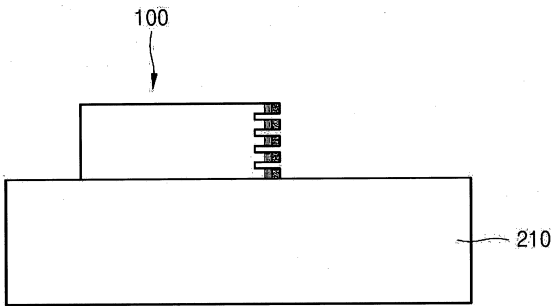


【図 6 F】

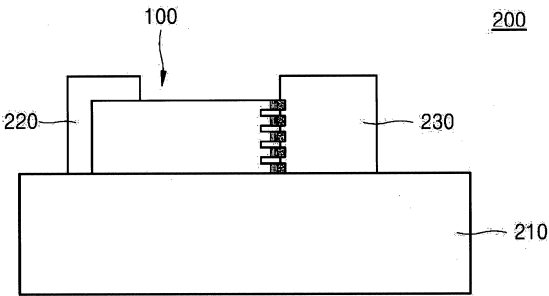


10

【図 6 G】

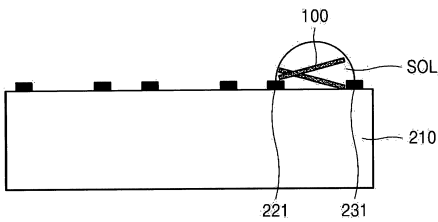


【図 6 H】

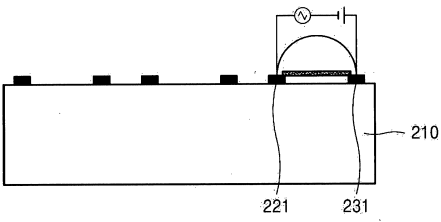


20

【図 7 A】



【図 7 B】

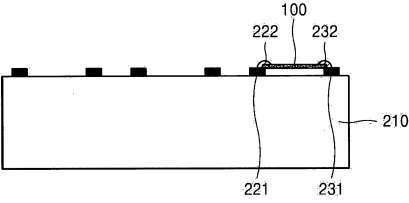


30

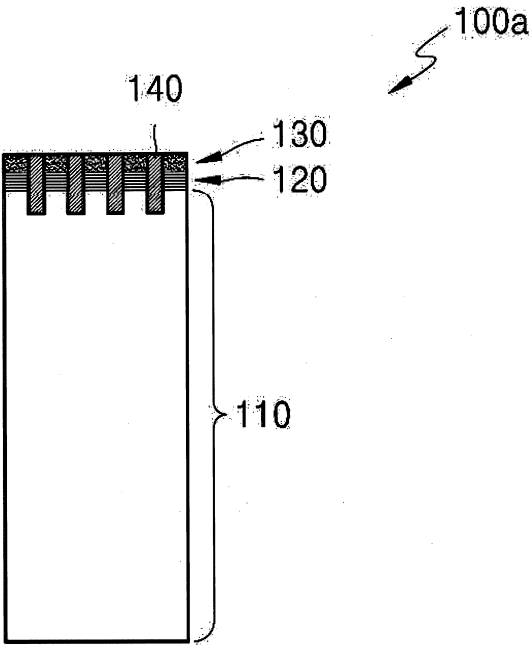
40

50

【図 7 C】



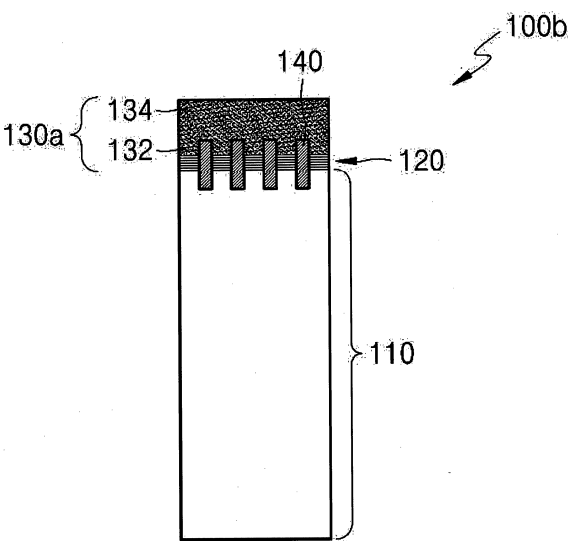
【図 8】



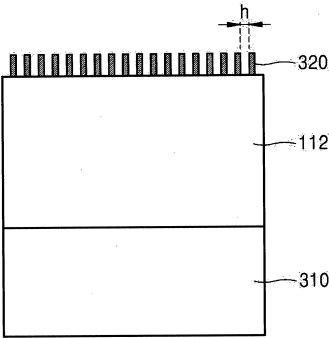
10

20

【図 9】



【図 10 A】

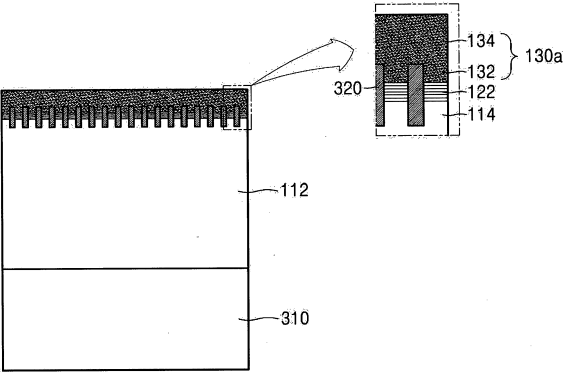


30

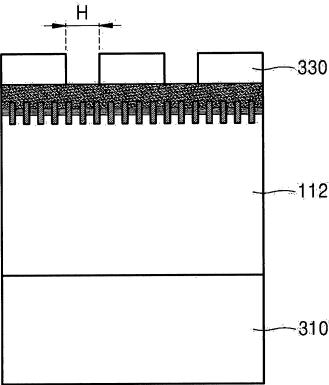
40

50

【図 10 B】

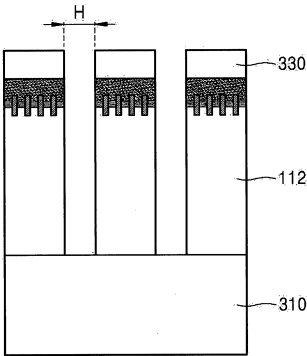


【図 10 C】

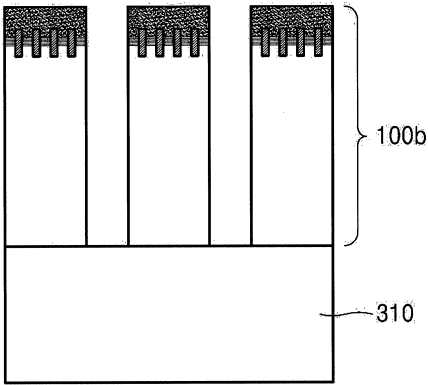


10

【図 10 D】

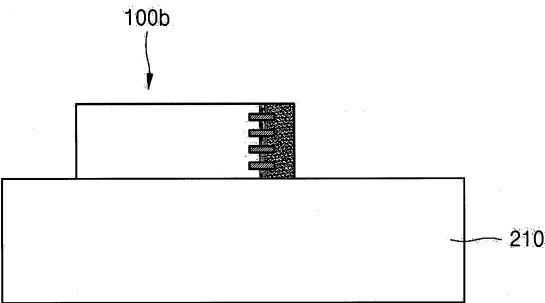


【図 10 E】

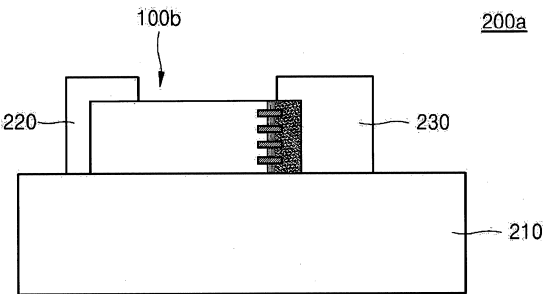


20

【図 10 F】



【図 10 G】

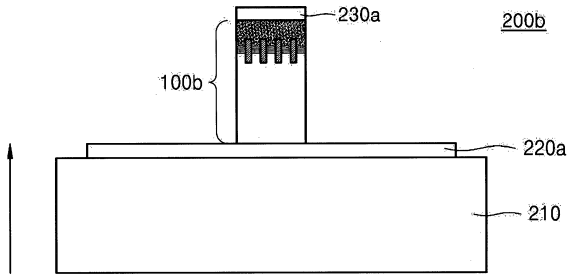


30

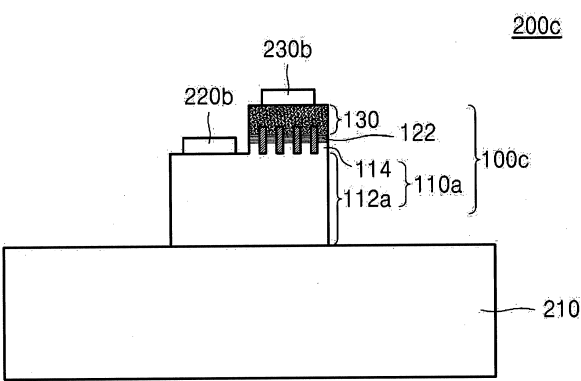
40

50

【図 1 1】

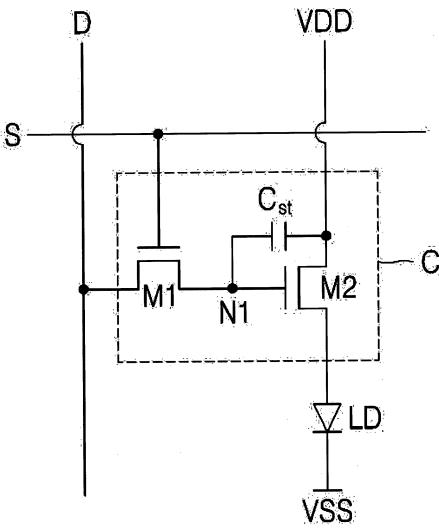


【図 1 2】

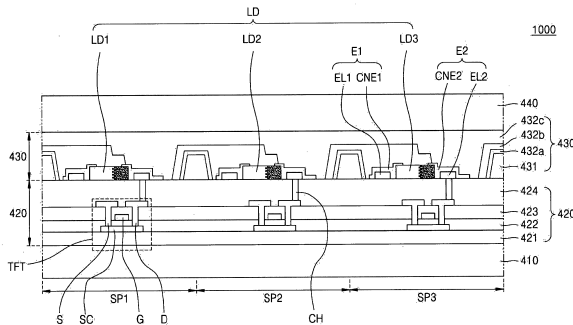


10

【図 1 3】



【図 1 4】



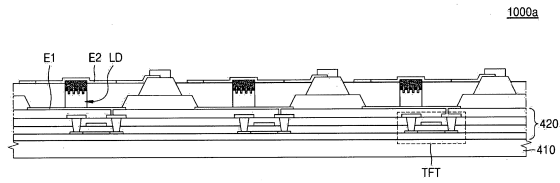
20

30

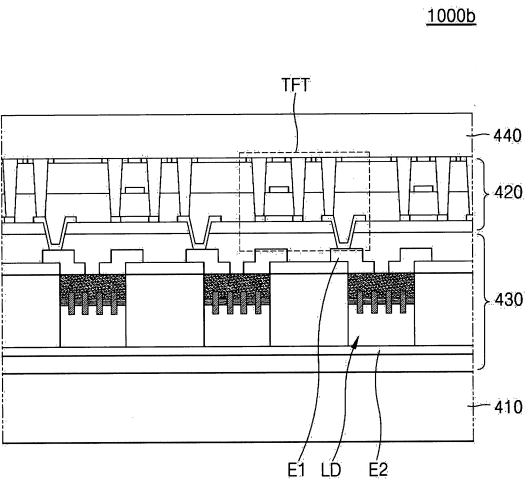
40

50

【 図 1 5 】



【 図 1 6 】



10

20

30

40

50

フロントページの続き

大韓民国京畿道水原市靈通區三星路 1 3 0 三星綜合技術院内
(72)発明者 金 ▲ナク▼鉉
大韓民国京畿道水原市靈通區三星路 1 3 0 三星綜合技術院内
(72)発明者 朴 珍珠
大韓民国京畿道水原市靈通區三星路 1 3 0 三星綜合技術院内
(72)発明者 韓 周憲
大韓民国京畿道水原市靈通區三星路 1 3 0 三星綜合技術院内
審査官 佐藤 美紗子
(56)参考文献 特表 2 0 1 0 - 5 1 4 1 9 1 (J P , A)
特開 2 0 1 8 - 2 0 5 7 4 1 (J P , A)
特開 2 0 1 3 - 0 0 4 6 6 1 (J P , A)
(58)調査した分野 (Int.Cl. , D B 名)
H 1 0 H 2 0 / 0 0 - 2 0 / 8 4 1