

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成25年4月25日(2013.4.25)

【公開番号】特開2011-239253(P2011-239253A)

【公開日】平成23年11月24日(2011.11.24)

【年通号数】公開・登録公報2011-047

【出願番号】特願2010-109908(P2010-109908)

【国際特許分類】

H 03 K 17/695 (2006.01)

G 05 F 1/455 (2006.01)

H 02 M 1/08 (2006.01)

【F I】

H 03 K 17/687 B

G 05 F 1/455 Z

H 02 M 1/08 3 2 1 Z

H 02 M 1/08 A

H 02 M 1/08 C

【手続補正書】

【提出日】平成25年3月8日(2013.3.8)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

交流電源に接続された負荷に供給される電力を位相制御又は逆位相制御する位相制御装置において、

ソース又はエミッタが前記交流電源の一端と接続されると共に、ドレイン又はコレクタが前記負荷の一端と接続される第1トランジスタと、

ソース又はエミッタが前記交流電源の他端と接続されると共に、ドレイン又はコレクタが前記負荷の他端と接続される第2トランジスタと、

ダイオードブリッジと、

抵抗と、

ツエナーダイオード及びコンデンサの並列回路とを備えており、

前記ダイオードブリッジの一方の入力端子は、前記交流電源と前記第1トランジスタの接続点に接続され、前記ダイオードブリッジの他方の入力端子は、前記交流電源と前記第2トランジスタの接続点に接続され、前記抵抗の一端は、前記ダイオードブリッジの正側の出力端子に接続され、前記抵抗の他端は、前記ツエナーダイオードのカソードと前記コンデンサの一端と接続され、前記ツエナーダイオードのアノードと前記コンデンサの他端は、前記ダイオードブリッジの負側の出力端子と接続されており、

前記第1トランジスタの制御端子の電位と前記第2トランジスタの制御端子の電位とが、前記抵抗と前記並列回路の接続点の電位と、前記ダイオードブリッジの負側の出力端子の電位との間で切り換えられることを特徴とする位相制御装置。

【請求項2】

スイッチング素子を更に備えており、

前記第1トランジスタの制御端子及び前記第2トランジスタの制御端子の各々は、前記スイッチング素子の一端とゲート抵抗を介して接続されており、

前記スイッチング素子のオン・オフに応じて、前記スイッチング素子の一端の電位が、前記抵抗と前記並列回路の接続点の電位と、前記ダイオードブリッジの負側の出力端子の電位との間で切り換わる、請求項1に記載の位相制御装置。

【請求項3】

交流電源に接続された負荷に供給される電力を位相制御又は逆位相制御する位相制御装置において、

ソース又はエミッタが前記交流電源の一端と接続されると共に、ドレイン又はコレクタが前記負荷の一端と接続される第1トランジスタと、

ソース又はエミッタが前記交流電源の他端と接続されると共に、ドレイン又はコレクタが前記負荷の他端と接続される第2トランジスタと、

ダイオードブリッジと、

抵抗と、

ツェナーダイオード及びコンデンサの並列回路とを備えており、

前記ダイオードブリッジの一方の入力端子は、前記交流電源と前記第1トランジスタの接続点に接続され、前記ダイオードブリッジの他方の入力端子は、前記交流電源と前記第2トランジスタの接続点に接続され、前記抵抗の一端は、前記ダイオードブリッジの負側の出力端子に接続され、前記抵抗の他端は、前記ツェナーダイオードのアノードと前記コンデンサの一端と接続され、前記ツェナーダイオードのカソードと前記コンデンサの他端は、前記ダイオードブリッジの正側の出力端子と接続されており、

前記第1トランジスタの制御端子の電位と前記第2トランジスタの制御端子の電位とが、前記抵抗と前記並列回路の接続点の電位と、前記ダイオードブリッジの正側の出力端子の電位との間で切り換えられることを特徴とする位相制御装置。

【請求項4】

スイッチング素子を更に備えており、

前記第1トランジスタの制御端子及び前記第2トランジスタの制御端子の各々は、前記スイッチング素子の一端とゲート抵抗を介して接続されており、

前記スイッチング素子のオン・オフに応じて、前記スイッチング素子の一端の電位が、前記抵抗と前記並列回路の接続点の電位と、前記ダイオードブリッジの正側の出力端子の電位との間で切り換わる、請求項3に記載の位相制御装置。

【請求項5】

交流電源に接続された負荷に供給される電力を、前記負荷に直列に設けられるスイッチング手段を用いて位相制御又は逆位相制御する位相制御装置において、

前記スイッチング手段は、

前記交流電源と前記負荷の間に設けられる第1トランジスタと、

前記第1トランジスタと極性が異なると共に、前記第1トランジスタに並列に設けられる第2トランジスタと、

前記第1トランジスタに対して順方向に直列に接続される第1ダイオードと、

前記第2トランジスタに対して順方向に直列に接続される第2ダイオードとを備えており、

ダイオードブリッジと、

抵抗と、

第1ツェナーダイオード及び第1コンデンサの第1並列回路と、

第2ツェナーダイオード及び第2コンデンサの第2並列回路とを備えており、

前記第1トランジスタのソース又はエミッタと前記第2トランジスタのソース又はエミッタとは、前記交流電源側に配置されており、

前記ダイオードブリッジの一方の入力端子は、前記交流電源と前記スイッチング手段の接続点に接続され、前記ダイオードブリッジの他方の入力端子は、前記交流電源と前記負荷の接続点に接続され、前記抵抗の一端は、前記第1ツェナーダイオードのカソードと前記第1コンデンサの一端と接続され、前記抵抗の他端は、前記第2ツェナーダイオードのアノードと前記第2コンデンサの一端と接続され、前記第1ツェナーダイオードのアノードと前記第2コンデンサの他端と接続され、前記第1ツェナーダイオードのアノードと前記第2ツェナーダイオードのアノードと接続される、

ドと前記第1コンデンサの他端とは、前記ダイオードブリッジの負側の出力端子に接続され、前記第2ツエナーダイオードのカソードと前記第2コンデンサの他端とは、前記ダイオードブリッジの正側の出力端子に接続されており、

前記第1トランジスタの制御端子の電位が、前記抵抗と前記第1並列回路の接続点の電位と、前記ダイオードブリッジの負側の出力端子の電位との間で切り換えられると共に、前記第2トランジスタの制御端子の電位が、前記抵抗と前記第2並列回路の接続点の電位と、前記ダイオードブリッジの正側の出力端子の電位との間で切り換えられることを特徴とする位相制御装置。

【請求項6】

第1スイッチング素子と、

第2スイッチング素子とを更に備えており、

前記第1トランジスタの制御端子は、前記第1スイッチング素子の一端とゲート抵抗を介して接続されており、

前記第1スイッチング素子のオン・オフに応じて、前記第1スイッチング素子の一端の電位は、前記抵抗と前記第1並列回路の接続点の電位と、前記ダイオードブリッジの負側の出力端子の電位との間で切り換わり、

前記第2トランジスタの制御端子は、前記第2スイッチング素子の一端とゲート抵抗を介して接続されており、

前記第2スイッチング素子のオン・オフに応じて、前記第2スイッチング素子の一端の電位は、前記抵抗と前記第2並列回路の接続点の電位と、前記ダイオードブリッジの正側の出力端子の電位との間で切り換わる、請求項5に記載の位相制御装置。

【請求項7】

交流電源に接続された負荷に供給される電力を、前記負荷に直列に設けられるスイッチング手段を用いて位相制御又は逆位相制御する位相制御装置において、

前記スイッチング手段は、

前記交流電源と前記負荷の間に設けられる第1トランジスタと、

前記第1トランジスタと極性が異なると共に、前記第1トランジスタに並列に設けられる第2トランジスタと、

前記第1トランジスタに対して順方向に直列に接続される第1ダイオードと、

前記第2トランジスタに対して順方向に直列に接続される第2ダイオードとを備えており、

ダイオードブリッジと、

第1抵抗と、

第2抵抗と、

第1ツエナーダイオード及び第1コンデンサの第1並列回路と、

第2ツエナーダイオード及び第2コンデンサの第2並列回路とを備えており、

前記第1トランジスタのソース又はエミッタと前記第2トランジスタのソース又はエミッタとは、前記交流電源側に配置されており、

前記ダイオードブリッジの一方の入力端子は、前記交流電源と前記スイッチング手段の接続点に接続され、前記ダイオードブリッジの他方の入力端子は、前記交流電源と前記負荷の接続点に接続され、前記第1抵抗の一端は、前記第1ツエナーダイオードのカソードと前記第1コンデンサの一端と接続され、前記第2抵抗の一端は、前記第2ツエナーダイオードのアノードと前記第2コンデンサの一端と接続され、前記第2抵抗の他端と、前記第1ツエナーダイオードのアノードと、前記第1コンデンサの他端とは、前記ダイオードブリッジの負側の出力端子に接続され、前記第1抵抗の他端と、前記第2ツエナーダイオードのカソードと、前記第2コンデンサの他端とは、前記ダイオードブリッジの正側の出力端子に接続されており、

前記第1トランジスタの制御端子の電位が、前記第1抵抗と前記第1並列回路の接続点の電位と、前記ダイオードブリッジの負側の出力端子の電位との間で切り換えられると共に、前記第2トランジスタの制御端子の電位が、前記第2抵抗と前記第2並列回路の接続

点の電位と、前記ダイオードブリッジの正側の出力端子の電位との間で切り換えられることを特徴とする位相制御装置。

【請求項 8】

第1スイッチング素子と、

第2スイッチング素子とを更に備えており、

前記第1トランジスタの制御端子は、前記第1スイッチング素子の一端とゲート抵抗を介して接続されており、

前記第1スイッチング素子のオン・オフに応じて、前記第1スイッチング素子の一端の電位は、前記第1抵抗と前記第1並列回路の接続点の電位と、前記ダイオードブリッジの負側の出力端子の電位との間で切り換わり、

前記第2トランジスタの制御端子は、前記第2スイッチング素子の一端とゲート抵抗を介して接続されており、

前記第2スイッチング素子のオン・オフに応じて、前記第2スイッチング素子の一端の電位は、前記第2抵抗と前記第2並列回路の接続点の電位と、前記ダイオードブリッジの正側の出力端子の電位との間で切り換わる、請求項7に記載の位相制御装置。

【請求項 9】

交流電源に接続された負荷に供給される電力を位相制御又は逆位相制御する位相制御装置において、

ソース又はエミッタが前記交流電源の一端と接続されると共に、ドレイン又はコレクタが前記負荷の一端と接続される第1トランジスタと、

ソース又はエミッタが前記交流電源の他端と接続されると共に、ドレイン又はコレクタが前記負荷の他端と接続される第2トランジスタと、

前記交流電源の交流電圧を整流するダイオードブリッジと、

前記ダイオードブリッジの出力を用いて、前記ダイオードブリッジの負側の出力端子の電位に対して一定の高電位を生成するための、又は、前記ダイオードブリッジの出力を用いて、前記ダイオードブリッジの正側の出力端子の電位に対して一定の低電位を生成するためのツェナーダイオード及びコンデンサの並列回路とを備えており、

前記第1トランジスタの制御端子の電位と前記第2トランジスタの制御端子の電位とが、前記高電位と前記ダイオードブリッジの負側の出力端子の電位との間で、又は、前記低電位と前記ダイオードブリッジの正側の出力端子の電位との間で、切り換えられることを特徴とする位相制御装置。

【請求項 10】

交流電源に接続された負荷に供給される電力を位相制御又は逆位相制御する位相制御装置において、

前記交流電源と前記負荷の間に設けられる第1トランジスタと、

前記第1トランジスタと極性が異なると共に、前記第1トランジスタに並列に配置される第2トランジスタと、

前記第1トランジスタに対して順方向に直列に接続される第1ダイオードと、

前記第2トランジスタに対して順方向に直列に接続される第2ダイオードと、

前記交流電源の交流電圧を整流するダイオードブリッジと、

前記ダイオードブリッジの出力を用いて、前記ダイオードブリッジの負側の出力端子の電位に対して一定の高電位を生成するための第1ツェナーダイオード及び第1コンデンサの第1並列回路と、

前記ダイオードブリッジの出力を用いて、前記ダイオードブリッジの正側の出力端子の電位に対して一定の低電位を生成するための第2ツェナーダイオード及び第2コンデンサの第2並列回路とを備えており、

前記第1トランジスタのソース又はエミッタと前記第2トランジスタのソース又はエミッタとは、前記交流電源側に配置されており、

前記第1トランジスタの制御端子の電位が、前記高電位と前記ダイオードブリッジの負側の出力端子の電位との間で切り換えられると共に、前記第2トランジスタの制御端子の

電位が、前記低電位と前記ダイオードブリッジの正側の出力端子の電位との間で切り換えられることを特徴とする位相制御装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

本発明の位相制御装置は、交流電源に接続された負荷に供給される電力を、前記負荷に直列に設けられるスイッチング手段を用いて位相制御又は逆位相制御する位相制御装置において、前記スイッチング手段は、前記交流電源と前記負荷の間に設けられる第1トランジスタと、前記第1トランジスタと極性が異なると共に、前記第1トランジスタに並列に設けられる第2トランジスタと、前記第1トランジスタに対して順方向に直列に接続される第1ダイオードと、前記第2トランジスタに対して順方向に直列に接続される第2ダイオードとを備えており、ダイオードブリッジと、抵抗と、第1ツエナーダイオード及び第1コンデンサの第1並列回路と、第2ツエナーダイオード及び第2コンデンサの第2並列回路とを備えており、前記第1トランジスタのソース又はエミッタと前記第2トランジスタのソース又はエミッタとは、前記交流電源側に配置されており、前記ダイオードブリッジの一方の入力端子は、前記交流電源と前記スイッチング手段の接続点に接続され、前記ダイオードブリッジの他方の入力端子は、前記交流電源と前記負荷の接続点に接続され、前記抵抗の一端は、前記第1ツエナーダイオードのカソードと前記第1コンデンサの一端と接続され、前記抵抗の他端は、前記第2ツエナーダイオードのアノードと前記第2コンデンサの一端と接続され、前記第1ツエナーダイオードのアノードと前記第1コンデンサの他端とは、前記ダイオードブリッジの負側の出力端子に接続され、前記第2ツエナーダイオードのカソードと前記第2コンデンサの他端とは、前記ダイオードブリッジの正側の出力端子に接続されており、前記第1トランジスタの制御端子の電位が、前記抵抗と前記第1並列回路の接続点の電位と、前記ダイオードブリッジの負側の出力端子の電位との間で切り換えられると共に、前記第2トランジスタの制御端子の電位が、前記抵抗と前記第2並列回路の接続点の電位と、前記ダイオードブリッジの正側の出力端子の電位との間で切り換えられることを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

本発明の位相制御装置は、交流電源に接続された負荷に供給される電力を、前記負荷に直列に設けられるスイッチング手段を用いて位相制御又は逆位相制御する位相制御装置において、前記スイッチング手段は、前記交流電源と前記負荷の間に設けられる第1トランジスタと、前記第1トランジスタと極性が異なると共に、前記第1トランジスタに並列に設けられる第2トランジスタと、前記第1トランジスタに対して順方向に直列に接続される第1ダイオードと、前記第2トランジスタに対して順方向に直列に接続される第2ダイオードとを備えており、ダイオードブリッジと、第1抵抗と、第2抵抗と、第1ツエナーダイオード及び第1コンデンサの第1並列回路と、第2ツエナーダイオード及び第2コンデンサの第2並列回路とを備えており、前記第1トランジスタのソース又はエミッタと前記第2トランジスタのソース又はエミッタとは、前記交流電源側に配置されており、前記ダイオードブリッジの一方の入力端子は、前記交流電源と前記スイッチング手段の接続点に接続され、前記ダイオードブリッジの他方の入力端子は、前記交流電源と前記負荷の接続点に接続され、前記第1抵抗の一端は、前記第1ツエナーダイオードのカソードと前記第1コンデンサの一端と接続され、前記第2抵抗の一端は、前記第2ツエナーダイオードのカソードと前記第2コンデンサの一端と接続され、前記第1ツエナーダイオードのアノードと前記第1コンデンサの他端とは、前記ダイオードブリッジの正側の出力端子に接続され、前記第2ツエナーダイオードのアノードと前記第2コンデンサの他端とは、前記ダイオードブリッジの負側の出力端子に接続され、前記第1トランジスタの制御端子の電位が、前記第1抵抗と前記第1並列回路の接続点の電位と、前記ダイオードブリッジの負側の出力端子の電位との間で切り換えられると共に、前記第2トランジスタの制御端子の電位が、前記第2抵抗と前記第2並列回路の接続点の電位と、前記ダイオードブリッジの正側の出力端子の電位との間で切り換えられることを特徴とする。

ドのアノードと前記第2コンデンサの一端と接続され、前記第2抵抗の他端と、前記第1ツエナーダイオードのアノードと、前記第1コンデンサの他端とは、前記ダイオードブリッジの負側の出力端子に接続され、前記第1抵抗の他端と、前記第2ツエナーダイオードのカソードと、前記第2コンデンサの他端とは、前記ダイオードブリッジの正側の出力端子に接続されており、前記第1トランジスタの制御端子の電位が、前記第1抵抗と前記第1並列回路の接続点の電位と、前記ダイオードブリッジの負側の出力端子の電位との間で切り換えられると共に、前記第2トランジスタの制御端子の電位が、前記第2抵抗と前記第2並列回路の接続点の電位と、前記ダイオードブリッジの正側の出力端子の電位との間で切り換えられることを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

本発明の位相制御装置は、交流電源に接続された負荷に供給される電力を位相制御又は逆位相制御する位相制御装置において、ソース又はエミッタが前記交流電源の一端と接続されると共に、ドレイン又はコレクタが前記負荷の一端と接続される第1トランジスタと、ソース又はエミッタが前記交流電源の他端と接続されると共に、ドレイン又はコレクタが前記負荷の他端と接続される第2トランジスタと、前記交流電源の交流電圧を整流するダイオードブリッジと、前記ダイオードブリッジの出力を用いて、前記ダイオードブリッジの負側の出力端子の電位に対して一定の高電位を生成するための、又は、前記ダイオードブリッジの出力を用いて、前記ダイオードブリッジの正側の出力端子の電位に対して一定の低電位を生成するためのツエナーダイオード及びコンデンサの並列回路とを備えており、前記第1トランジスタの制御端子の電位と前記第2トランジスタの制御端子の電位とが、前記高電位と前記ダイオードブリッジの負側の出力端子の電位との間で、又は、前記低電位と前記ダイオードブリッジの正側の出力端子の電位との間で、切り換えられることを特徴とする。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0059

【補正方法】変更

【補正の内容】

【0059】

第3実施例の定電圧生成手段(7)のダイオードブリッジ(71')の2つの入力端子は、第1実施例と同様に、MOSFET(31')と交流電源(1)の接続点と、MOSFET(32')と交流電源(1)の接続点とに夫々接続されている。ダイオードブリッジ(71')の正側の出力端子は、コンデンサ(73')及びツエナーダイオード(74')の並列回路と接続されている。コンデンサ(73')の一端とツエナーダイオード(74')のカソードとが、ダイオードブリッジ(71')の正側の出力端子に接続されており、コンデンサ(73')の他端とツエナーダイオード(74')のアノードは、抵抗(72')を介してダイオードブリッジ(71')の負側の出力端子と接続されている。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0070

【補正方法】変更

【補正の内容】

【0070】

第1乃至第4実施例の位相制御装置では、交流負荷(2)の電力は位相制御されているが、第1実施例において、交流負荷(2)の電力を逆位相制御する場合には、例えば、フリッ

プロップ回路(55)の出力端子と第2フォトカプラ(59)の間にインバータを配置すればよい(第3実施例も同様)。第2実施例において、交流負荷(2)の電力を逆位相制御する場合には、例えば、フリップフロップ回路(55)の出力端子と、第2フォトカプラ(59)及び第3フォトカプラ(62)の間にインバータを配置すればよい(第4実施例も同様)。なお、インバータを追加することなく、上述したような負論理に対応した変更を第1乃至第4実施例に行うことで、逆位相制御が行われてもよい。