



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I483049 B

(45)公告日：中華民國 104 (2015) 年 05 月 01 日

(21)申請案號：098106195

(22)申請日：中華民國 98 (2009) 年 02 月 26 日

(51)Int. Cl. : **G02F1/136 (2006.01)**

(30)優先權：2008/02/27 日本

2008-046601

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：小森茂樹 KOMORI, SHIGEKI (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200703445

JP 1084669

JP 3161938

JP 2003179069

JP 2007133371

審查人員：何宣儀

申請專利範圍項數：8 項 圖式數：234 共 98 頁

(54)名稱

液晶顯示裝置和其製造方法，以及電子裝置

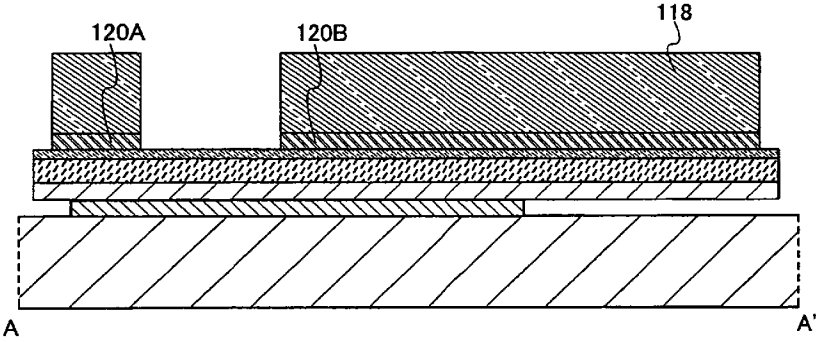
LIQUID CRYSTAL DISPLAY DEVICE AND MANUFACTURING METHOD THEREOF, AND
ELECTRONIC DEVICE

(57)摘要

本發明的目的之一是液晶顯示裝置的製造方法的簡化等。在薄膜電晶體的製造步驟中，形成依次層疊了第一導電膜、絕緣膜、半導體膜、雜質半導體膜及第二導電膜的疊層體，進行第一蝕刻而露出第一導電膜，並且進行第二蝕刻而形成第一導電膜的圖案。在形成薄膜電晶體之後，藉由以緩和起因於薄膜電晶體等的凹凸的方式形成濾色器層，減少像素電極層要形成的一面的步階。或者，藉由利用起因於薄膜電晶體等的凹凸，選擇性地形成濾色器層。

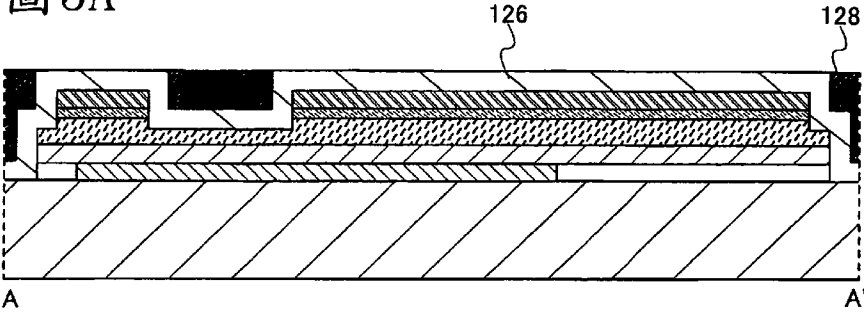
An objective is simplification of a manufacturing method of a liquid crystal display device or the like. In a manufacturing method of a thin film transistor, a stack in which a first conductive film, an insulating film, a semiconductor film, an impurity semiconductor film, and a second conductive film are stacked in this order is formed, and the first conductive film is exposed by first etching and a pattern of the second conductive film is formed by second etching. Further, after thin film transistors are formed, a color filter layer is formed so that unevenness caused by the thin film transistors or the like is relieved; thus, the level difference of the surface where the pixel electrode layer is formed is reduced. Alternatively, a color filter layer is selectively formed utilizing the unevenness caused by thin film transistors or the like.

圖 2A



- 126 . . . 保護膜
- 128 . . . 濾色器層
- 130 . . . 開口部
- 132 . . . 像素電極層

圖 3A



發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：98106195

※申請日：98年02月26日

※IPC分類：G02F 1/136 (2006.01)

一、發明名稱：(中文／英文)

液晶顯示裝置和其製造方法，以及電子裝置

Liquid crystal display device and manufacturing method thereof, and electronic device

二、中文發明摘要：

本發明的目的之一是液晶顯示裝置的製造方法的簡化等。在薄膜電晶體的製造步驟中，形成依次層疊了第一導電膜、絕緣膜、半導體膜、雜質半導體膜及第二導電膜的疊層體，進行第一蝕刻而露出第一導電膜，並且進行第二蝕刻而形成第一導電膜的圖案。在形成薄膜電晶體之後，藉由以緩和起因於薄膜電晶體等的凹凸的方式形成濾色器層，減少像素電極層要形成的一面的步階。或者，藉由利用起因於薄膜電晶體等的凹凸，選擇性地形成濾色器層。

三、英文發明摘要：

An objective is simplification of a manufacturing method of a liquid crystal display device or the like. In a manufacturing method of a thin film transistor, a stack in which a first conductive film, an insulating film, a semiconductor film, an impurity semiconductor film, and a second conductive film are stacked in this order is formed, and the first conductive film is exposed by first etching and a pattern of the second conductive film is formed by second etching. Further, after thin film transistors are formed, a color filter layer is formed so that unevenness caused by the thin film transistors or the like is relieved; thus, the level difference of the surface where the pixel electrode layer is formed is reduced. Alternatively, a color filter layer is selectively formed utilizing the unevenness caused by thin film transistors or the like.

四、指定代表圖：

(一) 本案指定代表圖為：第 3A 至 3C 圖。

(二) 本代表圖之元件符號簡單說明：

126：保護膜

128：濾色器層

130：開口部

132：像素電極層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種液晶顯示裝置及其製造方法、以及使用該液晶顯示裝置的電子裝置。

【先前技術】

近年來，由形成在玻璃基板等的具有絕緣表面的基板上的厚度為幾 nm 至幾百 nm 左右的半導體薄膜構成的薄膜電晶體引人注目。薄膜電晶體廣泛地應用於電子裝置諸如 IC（積體電路）及電光裝置。尤其，正在加快開發作為以液晶顯示裝置或 EL（電致發光）顯示裝置等為代表的圖像顯示裝置的開關元件的薄膜電晶體。在主動矩陣型液晶顯示裝置中，具體地說，藉由在連接到開關元件的像素電極和對應於該像素電極的相對電極之間施加電壓，進行對配置在像素電極和相對電極之間的液晶層的光學調制，並且該光學調制被觀察者識別為顯示圖案。在此，主動矩陣型液晶顯示裝置是指採用藉由利用開關元件使配置為矩陣狀的像素電極驅動以在螢幕上形成顯示圖案的方式的液晶顯示裝置。

上述主動矩陣型液晶顯示裝置的用途正在擴大，並且對於該液晶顯示裝置中的螢幕的大型化、高精細化及高開口率化等的要求提高。此外，對於主動矩陣型液晶顯示裝置要求高可靠性、高生產率及低生產成本等。作為提高生產率並減少生產成本的方法之一，可以舉出製造步驟的簡

化。

在主動矩陣型液晶顯示裝置中，主要將薄膜電晶體用作開關元件。為了簡化薄膜電晶體的製造步驟，有效的是縮減用於光微影的光掩模的數量。例如，若是增加一個光掩模，則需要如下步驟：抗蝕劑塗敷、預烘乾、曝光、顯影、後烘乾等的步驟、在其前後的步驟中的覆蓋膜的形成及蝕刻步驟、以及抗蝕劑的剝離、清洗及乾燥步驟等。因此，若是增加一個使用於製造步驟的光掩模，則大幅度地增加步驟數。像這樣，根據光掩模個數的不同，大幅度地簡化或複雜化步驟，因此為了減少製造步驟中的光掩模，進行多種技術開發。

此外，減少光掩模數量的現有技術常常採用複雜的技術如背面曝光、抗蝕劑軟熔或剝離法並需要特殊的裝置。這種複雜的技術的利用導致各種問題，因此有成品率降低的憂慮。另外，不得不犧牲薄膜電晶體的電特性的情況也多。

作為在薄膜電晶體的製造步驟中的為減少光掩模數量的典型方法，使用多灰度級掩模（稱為半色調掩模或灰色調掩模）被周知。作為使用多灰度級掩模減少製造步驟的技術，例如可以舉出專利文獻 1。

專利文獻 1：日本專利申請公開第 2003-179069 號公報

【發明內容】

本發明的目的之一是簡化薄膜電晶體的製造步驟而簡化液晶顯示裝置的製造方法。目的之一是提供一種解決了由於上述製造方法而產生的問題的液晶顯示裝置的製造方法。目的之一是提供一種有效地利用上述製造方法的特徵的液晶顯示裝置的製造方法。

在為解決上述問題公開的發明中，形成依次層疊了第一導電膜、絕緣膜、半導體膜、雜質半導體膜及第二導電膜的疊層體，進行第一蝕刻而露出第一導電膜，並且進行第二蝕刻而形成第一導電膜的圖案。藉由在進行第二蝕刻時對第一導電膜側蝕，可以使由於第一蝕刻而形成的圖案（由絕緣膜、半導體膜、雜質半導體膜及第二導電膜構成的圖案）和由於第二蝕刻而形成的圖案（由第一導電膜構成的圖案）互不相同。由此，減少光掩模的個數而簡化步驟。另外，在形成薄膜電晶體之後，藉由以緩和起因於薄膜電晶體等的凹凸的方式形成濾色器層，減少像素電極層要形成的一面的步階。或者，藉由利用起因於薄膜電晶體等的凹凸，選擇性地形成濾色器層。以下示出更具體的解決方法。

所揭示的發明的液晶顯示裝置的製造方法之一，包括如下步驟：依次層疊形成第一導電膜、第一絕緣膜、半導體膜、雜質半導體膜及第二導電膜；在第二導電膜上形成具有凹部的抗蝕劑掩模；藉由使用抗蝕劑掩模對第一絕緣膜、半導體膜、雜質半導體膜及第二導電膜進行第一蝕刻，至少露出第一導電膜；藉由對第一導電膜的一部分進行

包括側蝕的第二蝕刻，形成閘極電極層；藉由將第一抗蝕劑掩模的邊緣蝕刻而後退以去掉凹部，露出與第一抗蝕劑掩模的凹部重疊的區域的第二導電膜；藉由使用後退了抗蝕劑掩模對第二導電膜、雜質半導體膜及半導體膜的一部分進行第三蝕刻，形成源極電極及汲極電極層、源區及汲區層、半導體層；在去掉抗蝕劑掩模之後，覆蓋包含源極電極及汲極電極層、源區及汲區層、半導體層的薄膜電晶體地形成第二絕緣膜；在第二絕緣膜上形成濾色器層；以及在濾色器層上形成像素電極層，其中由於濾色器層而減少像素電極層要形成的一面的步階。

所揭示的發明的液晶顯示裝置的製造方法之另一，包括如下步驟：依次層疊形成第一導電膜、第一絕緣膜、半導體膜、雜質半導體膜及第二導電膜；在第二導電膜上形成第一抗蝕劑掩模；藉由使用第一抗蝕劑掩模對第一導電膜、第一絕緣膜、半導體膜、雜質半導體膜及第二導電膜進行第一蝕刻，至少露出第一導電膜；藉由對第一導電膜的一部分進行包括側蝕的第二蝕刻，形成閘極電極層；在去掉第一抗蝕劑掩模之後，形成第二抗蝕劑掩模；藉由使用第二抗蝕劑掩模對第二導電膜、雜質半導體膜及半導體膜的一部分進行第三蝕刻，形成源極電極及汲極電極層、源區及汲區層、半導體層；在去掉第二抗蝕劑掩模之後，覆蓋包含源極電極及汲極電極層、源區及汲區層、半導體層的薄膜電晶體地形成第二絕緣膜；在第二絕緣膜上形成濾色器層；以及在濾色器層上形成像素電極層，其中由於

濾色器層而減少像素電極層要形成的一面的步階。

所揭示的發明的液晶顯示裝置的製造方法之另一，包括如下步驟：依次層疊形成第一導電膜、第一絕緣膜、半導體膜、雜質半導體膜及第二導電膜；在第二導電膜上形成具有凹部的抗蝕劑掩模；藉由使用抗蝕劑掩模對第一絕緣膜、半導體膜、雜質半導體膜及第二導電膜進行第一蝕刻，至少露出第一導電膜；藉由對第一導電膜的一部分進行包括側蝕的第二蝕刻，形成閘極電極層；藉由將第一抗蝕劑掩模的邊緣蝕刻而後退以去掉凹部，露出與第一抗蝕劑掩模的凹部重疊的區域的第二導電膜；藉由使用後退了抗蝕劑掩模對第二導電膜、雜質半導體膜及半導體膜的一部分進行第三蝕刻，形成源極電極及汲極電極層、源區及汲區層、半導體層；在去掉抗蝕劑掩模之後，覆蓋包含源極電極及汲極電極層、源區及汲區層、半導體層的薄膜電晶體地形成第二絕緣膜；在第二絕緣膜上選擇性地形成濾色器層；以及在濾色器層上形成像素電極層。

所揭示的發明的液晶顯示裝置的製造方法之另一，包括如下步驟：形成第一導電膜；在第一導電膜上形成絕緣膜；在絕緣膜上形成半導體膜；在半導體膜上形成雜質半導體膜；在雜質半導體膜上形成第二導電膜；在第二導電膜上形成包含凹部的第一抗蝕劑掩模；藉由使用所述第一抗蝕劑掩模對絕緣膜、半導體膜、雜質半導體膜及第二導電膜進行第一蝕刻，至少露出第一導電膜的表面；藉由對第一導電膜的一部分進行第二蝕刻形成閘極電極層，以使

閘極電極的寬度小於絕緣膜的寬度；藉由蝕刻第一抗蝕劑掩模的凹部露出與第一抗蝕劑掩模的凹部重疊的第二導電膜的一部分，以形成第二抗蝕劑掩模；藉由使用第二抗蝕劑掩模對第二導電膜、雜質半導體膜及半導體膜的一部分進行第三蝕刻，形成源極電極及汲極電極層、源區及汲區層、半導體層；在去掉第二抗蝕劑掩模之後，在源極電極層、汲極電極層、源區層、汲區層以及半導體層上形成第二絕緣膜；在第二絕緣膜上形成濾色器；以及在濾色器上形成像素電極層。

在上述製造方法中，較佳的使用多灰度級掩模形成其上面具有凹部的抗蝕劑掩模。另外，也可以使用印刷法、噴墨法等選擇性地形成濾色器層。

另外，藉由進行側蝕，可以形成其側面形成在離第一絕緣層的側面有預定距離的內側的閘極電極層。另外，較佳的利用乾蝕刻進行第一蝕刻，並且利用濕蝕刻進行第二蝕刻。這是因為較佳的是高精度地進行利用第一蝕刻的加工，並且需要採用側蝕進行利用第二蝕刻的加工的緣故。

藉由使用上述液晶顯示裝置的製造方法，可以提供液晶顯示裝置及具有液晶顯示裝置的電子裝置。

第一導電膜的圖案指的是例如形成閘極電極及閘極佈線、電容電極及電容佈線的金屬佈線的上面佈局。

在本發明說明中，腐蝕指的是在進行蝕刻加工時不有意意的蝕刻。就是說，較佳的在儘量不發生腐蝕的條件下進行蝕刻。

在本發明說明中，閘極佈線指的是連接到薄膜電晶體的閘極電極的佈線。閘極佈線由閘極電極層形成。另外，閘極佈線有時會被稱為掃描線。

在本發明說明中，源極佈線指的是連接到薄膜電晶體的源極電極及汲極電極的佈線。源極佈線由源極電極及汲極電極層形成。另外，源極佈線有時會被稱為信號線。

根據所揭示的發明，可以大幅度地減少相關於薄膜電晶體的製造的步驟個數。就是說，可以簡化液晶顯示裝置的製造步驟。另外，在其目的在於減少光掩模個數的現有技術中，在不少情況下，不得不犧牲電特性，但是根據所揭示的發明，可以在維持電特性的同時減少相關於薄膜電晶體的製造的步驟個數。就是說，可以以低成本提供高性能的液晶顯示裝置。

另外，藉由緩和起因於薄膜電晶體等的凹凸地形成濾色器層，可以減少像素電極層要形成的一面的步階。由此，可以使施加到液晶的電壓均勻，而可以抑制取向無序，並且實現良好顯示。在使用印刷法或噴墨法等選擇性地形成濾色器層的情況下，可以利用起因於薄膜電晶體等的凹凸（如相關於源極佈線的凹凸）使濾色器獨立顯色，因而可以提高使濾色器獨立顯色的精度。就是說，可以不採用特別結構地形成良好的濾色器。

另外，根據本發明的製造方法而製造的薄膜電晶體具有接觸閘極電極層端部的空洞，由此在閘極電極和汲極電極之間發生的漏電流變小。另外，因為空洞而可以實現閘

極電極端部附近的低介電常數化 (low-k)。

【實施方式】

下面，關於發明的實施例模式將參照附圖給予說明。注意，所屬技術領域的技術人員十分明白：本發明不局限於以下實施例模式的記載內容，其方式和詳細內容可以不脫離發明的宗旨地變換為各種各樣的形式。另外，互不相同的實施例模式的結構可以適當地搭配實施。在如下所述的發明的結構中，使用同一附圖標記表示同一部分或具有相同功能的部分，而省略其重複說明。此外，當表示相同的部分之際，有時使用相同的陰影線圖案而不特別附加附圖標記。

實施例模式 1

在本實施例模式中，參照圖 1A 至圖 25B-2 說明液晶顯示裝置的製造方法的一個例子。

圖 16 至圖 20 示出根據本實施例模式的薄膜電晶體的平面圖，其中圖 20 是形成有像素電極的圖。圖 1A 至圖 3C 是沿著圖 16 至圖 20 所示的 A-A'線的截面圖。圖 4A 至圖 6C 是沿著圖 16 至圖 20 所示的 B-B'線的截面圖。圖 7A 至圖 9C 是沿著圖 16 至圖 20 所示的 C-C'線的截面圖。圖 10A 至圖 12C 是沿著圖 16 至圖 20 所示的 D-D'線的截面圖。圖 13A 至圖 15C 是沿著圖 16 至圖 20 所示的 E-E'線的截面圖。

首先，在基板 100 上形成第一導電膜 102、第一絕緣膜 104、半導體膜 106、雜質半導體膜 108 及第二導電膜 110。這些膜既可由單層形成，又可由層疊了多個膜的疊層膜形成。

作為基板 100，可以使用絕緣基板。作為絕緣基板，例如可以使用玻璃基板或石英基板。在本實施例模式中，使用玻璃基板作為基板 100。

第一導電膜 102 由導電材料形成。第一導電膜 102 例如可以由鈦、鉬、鉻、鉭、鎢、鋁、銅、鈹、鈮或鈦等金屬材料或以這些金屬為主要成分的合金材料等導電材料形成。但是，需要具有承受後面的步驟（第一絕緣膜 104 的形成等）的耐熱性，並且需要選擇在後面的步驟（第二導電膜 110 的蝕刻等）中不容易被腐蝕的材料。只要滿足這種條件，第一導電膜 102 就不局限於特定材料。

另外，第一導電膜 102 例如可以藉由濺射法或 CVD 法（包括熱 CVD 法或電漿 CVD 法等）等形成。但是，不局限於特定方法。

第一絕緣膜 104 被用作閘極絕緣膜，它由絕緣材料形成。第一絕緣膜 104 例如可以使用矽的氧化膜、氮化膜、氧氮化膜、氮氧化膜等形成。但是，與第一導電膜 102 同樣，需要一定程度的耐熱性，並且需要選擇在後面的步驟中不容易被腐蝕的材料。只要滿足這種條件，第一絕緣膜 104 就不局限於特定材料。

另外，第一絕緣膜 104 例如可以藉由 CVD 法（包括

熱 CVD 法或電漿 CVD 法等) 或濺射法等形成。但是，不局限於特定方法。

半導體膜 106 由半導體材料形成。半導體膜 106 例如可以使用由矽烷氣體形成的非晶矽等形成。但是，與第一導電膜 102 等同樣，需要一定程度的耐熱性，並且需要選擇在後面的步驟中不容易被腐蝕的材料。只要滿足這種條件，半導體膜 106 就不局限於特定材料。因此，可以使用銻等。並且，對半導體膜 106 的結晶性沒有特別的限制。

另外，半導體膜 106 例如可以藉由 CVD 法（包括熱 CVD 法或電漿 CVD 法等）或濺射法等形成。但是，不局限於特定方法。

雜質半導體膜 108 是包含賦予一導電性的雜質元素的半導體膜，並且由添加有賦予一導電性的雜質元素的半導體材料氣體等形成，例如由包含磷化氫（化學式為 PH_3 ）或乙硼烷（化學式為 B_2H_6 ）的矽烷氣體形成的包含磷或硼的矽膜。但是，與第一導電膜 102 等同樣，需要一定程度的耐熱性，並且需要選擇在後面的步驟中不容易被腐蝕的材料。只要滿足這種條件，雜質半導體膜 108 就不局限於特定材料。並且，對雜質半導體膜 108 的結晶性沒有特別的限制。

另外，在製造 n 型薄膜電晶體的情況下，可以使用磷或砷等作為所添加的賦予一導電性的雜質元素。就是說，只要用來形成雜質半導體膜 108 的矽烷氣體包含所希望的濃度的磷化氫或砷化氫（化學式為 AsH_3 ）等，即可。或

者，在製造 p 型薄膜電晶體的情況下，可以使用硼等作為所添加的雜質元素。就是說，只要用來形成雜質半導體膜 108 的矽烷氣體包含所希望的濃度的乙硼烷等，即可。

另外，雜質半導體膜 108 例如可以藉由 CVD 法（包括熱 CVD 法或電漿 CVD 法等）等形成。但是，不局限於特定方法。

第二導電膜 110 由導電材料（作為第一導電膜 102 舉出的材料等）形成，但是使用與第一導電膜 102 不同的材料。這裏，"不同的材料"是指其主要成分不相同的材料。具體地說，可以選擇不容易因如下所述的第二蝕刻而被蝕刻的材料。另外，與第一導電膜 102 等同樣，需要一定程度的耐熱性，並且需要選擇在後面的步驟中不容易被腐蝕的材料。只要滿足這種條件，第二導電膜 110 就不局限於特定材料。

另外，第二導電膜 110 例如可以藉由濺射法或 CVD 法（包括熱 CVD 法或電漿 CVD 法等）等形成。但是，不局限於特定方法。

接著，在第二導電膜 110 上形成第一抗蝕劑掩模 112（參照圖 1A、圖 4A、圖 7A、圖 10A、圖 13A）。第一抗蝕劑掩模 112 是其上面具有凹部或凸部的抗蝕劑掩模。也可以說是由厚度不同（這裏，兩種厚度）的多個區域構成的抗蝕劑掩模。下面，將第一抗蝕劑掩模 112 的厚度厚的部分稱為第一抗蝕劑掩模 112 的凸部，並將第一抗蝕劑掩模 112 的厚度薄的部分稱為第一抗蝕劑掩模 112 的凹部。

在第一抗蝕劑掩模 112 中，凸部形成在後面形成源極電極及汲極電極層的區域中，凹部形成在後面不具有源極電極及汲極電極層而露出半導體層的區域中。

可以使用多灰度級掩模形成第一抗蝕劑掩模 112。下面，參照圖 25A-1 至 25B-2 說明多灰度級掩模。

多灰度級掩模是指可以以多個階段的光量進行曝光的掩模，典型地說，以曝光區域、半曝光區域以及非曝光區域的三個階段的光量進行曝光。由於使用多灰度級掩模，可以藉由進行一次的曝光及顯影步驟形成具有多個（代表為兩種）厚度的抗蝕劑掩模。由此，藉由使用多灰度級掩模，可以減少光掩模的數量。

圖 25A-1 及圖 25B-1 是示出典型的多灰度級掩模的截面圖。圖 25A-1 示出灰色調掩模 140，圖 25B-1 示出半色調掩模 145。

圖 25A 所示的灰色調掩模 140 由在具有透光性的基板 141 上使用遮光膜形成的遮光部 142、以及根據遮光膜的圖案設置的槽縫部 143 構成。

槽縫部 143 具有以用於曝光的光的解析度極限以下的間隔設置的槽縫（包括點或網眼等），來控制光的透過率。此外，設置在槽縫部 143 的槽縫既可以為週期性的，又可以為非週期性的。

具有透光性的基板 141 可以使用由石英等形成的基板。構成遮光部 142 及槽縫部 143 的遮光膜使用金屬材料來形成即可，較佳的使用鉻或氧化鉻等來形成。

在對灰色調掩模 140 照射用於曝光的光的情況下，如圖 25A-2 所示，重疊於遮光部 142 的區域的透光率為 0%，不設置遮光部 142 及槽縫部 143 的區域的透光率為 100%。此外，槽縫部 143 的透光率約為 10%至 70%的範圍內，可以根據槽縫的間隔等調整。

圖 25B-1 所示的半色調掩模 145 由在具有透光性的基板 146 上使用半透光膜來形成的半透光部 147 以及使用遮光膜來形成的遮光部 148 構成。

半透光部 147 可以使用 MoSiN 、 MoSi 、 MoSiO 、 MoSiON 、 CrSi 等來形成。遮光部 148 使用與灰色調掩模的遮光膜同樣的金屬材料來形成即可，較佳的使用鉻或氧化鉻等。

在對半色調掩模 145 照射用於曝光的光的情況下，如圖 25B-2 所示，重疊於遮光部 148 的區域的透光率為 0%，不設置遮光部 148 或半透光部 147 的區域的透光率為 100%。此外，半透光部 147 的透光率約為 10%至 70%的範圍內，可以根據所使用的材料或其膜厚度等調整。

藉由使用多灰度級掩模進行曝光及顯影，可以形成具有厚度不同的區域的第一抗蝕劑掩模 112。

接著，使用第一抗蝕劑掩模 112 進行第一蝕刻。就是說，蝕刻第一絕緣膜 104、半導體膜 106、雜質半導體膜 108 及第二導電膜 110，以形成薄膜疊層體 114（參照圖 1B、圖 4B、圖 7B、圖 10B、圖 13B、圖 16）。此時，較佳的至少露出第一導電膜 102。在本發明說明中，將這種

蝕刻步驟稱為第一蝕刻。第一蝕刻可以採用乾蝕刻及濕蝕刻之任何一種，但是較佳的使用高各向異性的蝕刻法。藉由將高各向異性的蝕刻法用於第一蝕刻，可以提高圖案的加工精度。另外，在第一蝕刻採用乾蝕刻的情況下，可以以一個步驟進行第一蝕刻，但是在第一蝕刻採用濕蝕刻的情況下，以多個步驟進行第一蝕刻。因此，第一蝕刻較佳的採用乾蝕刻。

然後，使用第一抗蝕劑掩模 112 進行第二蝕刻。就是說，蝕刻第一導電膜 102 以形成閘極電極層 116（參照圖 1C、圖 4C、圖 7C、圖 10C、圖 13C、圖 17）。在本發明說明中，將這種蝕刻步驟稱為第二蝕刻。

注意，閘極電極層 116 構成閘極佈線、電容佈線、支撐部，在表示為閘極電極層 116A 的情況下是指構成閘極佈線的閘極電極層，在表示為閘極電極層 116B 或閘極電極層 116D 的情況下是指構成支撐部的閘極電極層，並且在表示為閘極電極層 116C 的情況下是指構成電容佈線的閘極電極層。而且，將這些總稱為閘極電極層 116。

第二蝕刻在由第一導電膜 102 構成的閘極電極層 116 的側面形成在薄膜疊層體 114 側面的內側的蝕刻條件下進行。就是說，以閘極電極層 116 的側面形成為接觸薄膜疊層體 114 的底面的方式進行蝕刻（蝕刻為在 A-A' 截面中閘極電極層 116 的寬度比薄膜疊層體 114 的寬度小）。也可以說是閘極電極層 116 的側面形成在形成圖案後的第一絕緣膜 104（即，閘極絕緣層）等的側面的內側。再者，

在對第二導電膜 110 的蝕刻速度低且對第一導電膜 102 的蝕刻速度高的條件下進行蝕刻。就是說，在第二導電膜 110 和第一導電膜 102 的蝕刻選擇比大的條件下進行蝕刻。藉由在這種條件下進行第二蝕刻，可形成閘極電極層 116。

第二蝕刻可以採用乾蝕刻及濕蝕刻之任何一種，但是較佳的使用以各向同性蝕刻為主的蝕刻法（化學蝕刻）。藉由將以各向同性蝕刻為主的蝕刻法（化學蝕刻）用於第二蝕刻，可以對第一導電膜側蝕。就是說，第二蝕刻較佳的採用濕蝕刻。

另外，對閘極電極層 116 的側面形狀沒有特別的限制，例如可以為錐形。閘極電極層 116 的側面形狀取決於在第二蝕刻中使用的藥液等的條件。

這裏，"對第二導電膜 110 的蝕刻速度低且對第一導電膜 102 的蝕刻速度高的條件"或"第二導電膜 110 和第一導電膜 102 的蝕刻選擇比大的條件"是滿足下述第一要件及第二要件的。

第一要件如下：閘極電極層 116 殘留在需要部分中。閘極電極層 116 的需要部分指的是圖 17 至圖 20 中的虛線所示的區域。就是說，在進行第二蝕刻之後，閘極電極層 116 必須殘留為構成閘極佈線、電容佈線及支撐部。為了使用閘極電極層構成閘極佈線及電容佈線，需要以不使這些佈線斷裂的方式進行第二蝕刻。如圖 1A 至圖 1C 及圖 20 所示，較佳的在離薄膜疊層體 114 的側面有間隔 d_1 的

內側形成閘極電極層 116 的側面，實施者可以根據佈局適當地設定間隔 d_1 。

第二要件如下：適當地設定由閘極電極層 116 構成的閘極佈線及電容佈線的寬度 d_3 及由源極電極及汲極電極層 120A 構成的源極佈線的最小寬度 d_2 （參照圖 20）。這是因為如下緣故：若由於第二蝕刻而蝕刻源極電極及汲極電極層 120A，則源極佈線的最小寬度 d_2 變小，源極佈線的電流密度過大，這導致電特性的降低。因此，在第一導電膜 102 的蝕刻速度不過高且第二導電膜 110 的蝕刻速度盡可能小的條件下進行第二蝕刻。再者，在後面說明的第三蝕刻中的第一導電膜 102 的蝕刻速度盡可能小的條件下進行蝕刻。

另外，增大源極佈線的最小寬度 d_2 是困難的。這是因為如下緣故：源極佈線的最小寬度 d_2 取決於重疊於源極佈線的半導體層的最小寬度 d_4 ，因此為了增大源極佈線的最小寬度 d_2 ，需要增大半導體層的最小寬度 d_4 ，這導致難以使相鄰的閘極佈線和電容佈線絕緣。在所公開的發明中，將半導體層的最小寬度 d_4 設定為小於上述間隔 d_1 的大約 2 倍。就是說，將間隔 d_1 設定為大於半導體層的最小寬度 d_4 的大約兩分之一。

另外，只要在閘極佈線及與該閘極佈線相鄰的電容佈線之間具有至少一個重疊於源極佈線的半導體層的寬度為最小寬度 d_4 的部分，即可。較佳的是，如圖 20 所示，將與閘極佈線相鄰的區域及與電容佈線相鄰的區域的半導體

層的寬度設定為最小寬度 d_4 。

另外，較佳的將由源極電極及汲極電極層形成的連接於像素電極層的部分的電極的寬度設定為源極佈線的最小寬度 d_2 。

如上所述，在所公開的發明中，在包括側蝕的條件下進行第二蝕刻是非常重要的。這是因為藉由進行包括第一導電膜 102 的側蝕的第二蝕刻而可以使由閘極電極層 116 構成的相鄰的閘極佈線和電容佈線絕緣的緣故（參照圖 17）。

這裏，側蝕指的是如下蝕刻：不僅沿著被蝕刻膜的厚度方向（垂直於基板面的方向或垂直於被蝕刻膜的底膜的方向）去掉被蝕刻膜，而且還沿著垂直於厚度方向的方向（平行於基板面的方向或平行於被蝕刻膜的底膜的方向）去掉被蝕刻膜。被進行了側蝕的被蝕刻膜的端部根據對被蝕刻膜的蝕刻氣體或用於蝕刻的藥液的蝕刻速度而形成為各種各樣的形狀，但是在很多情況下將端部形成為曲面。

如圖 17 所示，藉由第一蝕刻而形成的薄膜疊層體 114 被設計為在接觸由閘極電極層 116B 及閘極電極層 116D 構成的支撐部的部分中變細（參照圖 17 中的雙箭頭所示的部分）。藉由採用這種結構，可以進行第二蝕刻來使閘極電極層 116A、閘極電極層 116B 或閘極電極層 116D 分離而絕緣。

另外，將圖 17 所示的閘極電極層 116B 及閘極電極層

116D 用作支撐薄膜疊層體 114 的支撐部。藉由具有支撐部，可以防止形成在閘極電極層上的閘極絕緣膜等的膜剝離。再者，藉由設置支撐部，可以防止由於第二蝕刻形成的接觸閘極電極層 116 的空洞的區域擴大得過廣。另外，藉由設置支撐部，還可以防止薄膜疊層體 114 因自重而破壞或損壞，從而可以提高成品率，因此是較佳的。但是，本發明不局限於具有支撐部的方式，而可以採用沒有支撐部的結構。圖 21 示出沒有支撐部的方式的平面圖（對應於圖 20）的一個例子。

如上所述，第二蝕刻較佳的採用濕蝕刻。

在採用濕蝕刻進行第二蝕刻的情況下，可以形成鋁或鉬作為第一導電膜 102，形成鈦或鎢作為第二導電膜 110，並且使用包含硝酸、醋酸及磷酸的藥液進行蝕刻。或者，可以形成鉬作為第一導電膜 102，形成鈦、鋁或鎢作為第二導電膜 110，並且使用包含過氧化氫水的藥液進行蝕刻。

在採用濕蝕刻進行第二蝕刻的情況下，最佳的是，形成將鉬形成在添加有鈹的鋁上的疊層膜作為第一導電膜 102，形成鎢作為第二導電膜 110，並且使用包含 2%的硝酸、10%的醋酸及 72%的磷酸的藥液進行蝕刻。藉由使用這種組成比的藥液，可以以不蝕刻第二導電膜 110 的方式蝕刻第一導電膜 102。另外，在第一導電膜 102 中添加鈹的目的是鋁的低電阻化及小丘的防止。

如圖 17 所示，平面圖中的閘極電極層 116 具有角部

(如角部 151)。這是因為如下緣故：由於形成閘極電極層 116 的第二蝕刻大致是各向同性的，所以以閘極電極層 116 的側面和薄膜疊層體 114 的側面的間隔 d_1 大致相同的方式進行蝕刻。

接著，在使第一抗蝕劑掩模 112 後退而露出第二導電膜 110 的同時，形成第二抗蝕劑掩模 118。作為使第一抗蝕劑掩模 112 的邊緣後退而形成第二抗蝕劑掩模 118 的方法，例如可以舉出利用氧電漿的灰化。但是，使第一抗蝕劑掩模 112 的邊緣後退而形成第二抗蝕劑掩模 118 的方法不局限於此。這裏，雖然說明了在進行第二蝕刻之後形成第二抗蝕劑掩模 118 的情況，但是本發明不局限於此，也可以在形成第二抗蝕劑掩模 118 之後進行第二蝕刻。

然後，使用第二抗蝕劑掩模 118 蝕刻薄膜疊層體 114 中的第二導電膜 110，以形成源極電極及汲極電極層 120（參照圖 2A、圖 5A、圖 8A、圖 11A、圖 14A、圖 18）。這裏，作為蝕刻條件，選擇不發生或不容易發生對第二導電膜 110 以外的膜的腐蝕的條件。尤其是，在不發生或不容易發生對閘極電極層 116 的腐蝕的條件下進行蝕刻是重要的。

注意，源極電極及汲極電極層 120 構成源極佈線、連接薄膜電晶體和像素電極的電極或用作保持電容器的電容元件的一方的電極，在表示為源極電極及汲極電極層 120A 或源極電極及汲極電極層 120C 的情況下是指構成源極佈線的電極層，在表示為源極電極及汲極電極層 120B

的情況下是指連接薄膜電晶體的汲極電極和像素電極的電極層，並且在表示為源極電極及汲極電極層 120D 的情況下是指在與電容佈線之間形成電容元件的一方的電極層。而且，將這些總稱為源極電極及汲極電極層 120。

另外，薄膜疊層體 114 中的第二導電膜 110 的蝕刻可以採用濕蝕刻及乾蝕刻之任何一種。

接著，蝕刻薄膜疊層體 114 中的雜質半導體膜 108 及半導體膜 106 的上部（背通道部），以形成源區及汲區 122（參照圖 2B、圖 5B、圖 8B、圖 11B、圖 14B、圖 19）。這裏，作為蝕刻條件，選擇不發生或不容易發生對雜質半導體膜 108 及半導體膜 106 以外的膜的腐蝕的條件。尤其是，在不發生或不容易發生對閘極電極層 116 的腐蝕的條件下進行蝕刻是重要的。

另外，薄膜疊層體 114 中的雜質半導體膜 108 及半導體膜 106 的上部（背通道部）的蝕刻可以採用乾蝕刻或濕蝕刻。

然後，去掉第二抗蝕劑掩模 118（參照圖 2C、圖 5C、圖 8C、圖 11C、圖 14C），完成薄膜電晶體（參照圖 2C）。如上所述，可以以一個光掩模形成薄膜電晶體。

在本發明說明中，參照上述圖 2A 及圖 2E 說明了的步驟被總稱為第三蝕刻。第三蝕刻既可以上述多個階段進行，又可以一個階段進行。

覆蓋如上所述那樣形成的薄膜電晶體地形成第二絕緣膜。這裏，示出將保護膜 126 用作第二絕緣膜的例子，但

是不局限於這種單層結構，而可以採用兩層以上的疊層結構。可以與第一絕緣膜 104 同樣地形成第一保護膜 126。然後，在第二絕緣膜上形成濾色器層 128（參照圖 3A、圖 6A、圖 9A、圖 12A、圖 15A）。

以減少起因於薄膜疊層體 114 等的表面凹凸的方式形成濾色器層 128。更具體地說，以提高後面的像素電極層要形成的一面的平坦性的方式形成濾色器層。在本實施例模式中，將濾色器層 128 形成為嵌入不形成薄膜疊層體 114 等的區域中，但是只要減少起因於薄膜疊層體 114 等的凹凸，就不應該被解釋為局限於該結構。

如上所述，藉由使用濾色器層來減少像素電極層要形成的一面的凹凸，可以以一個步驟形成濾色器層並且實現提高平坦性。由此，提高像素電極的平坦性，因此防止液晶的取向無序，並且提高顯示圖像品質。另外，不需要分別形成濾色器層和謀求提高平坦性的層，從而可以進一步地簡化步驟。

例如，可以使用印刷法、噴墨法、光微影法等適當地形成濾色器層 128。例如，在使用旋塗法等使包含對應於 R（紅）G（綠）B（藍）的顏料的樹脂成膜之後，藉由使用光微影法進行圖案形成處理，可以形成濾色器層 128。作為濾色器層的排列，可以採用條形排列、三角形排列、正方形排列等。

另外，藉由使用光微影法形成濾色器，使用一個光掩模。當然，也可以使用不利用光掩模的其他方法形成濾色

器。

接著，在第二絕緣膜中形成第一開口部 130 及第二開口部 131（參照圖 3B、圖 6B、圖 9B、圖 12B、圖 15B）。第一開口部 130 及第二開口部 131 形成為至少到達源極電極及汲極電極層的表面。第一開口部 130 及第二開口部 131 的形成方法不局限於特定的方法，實施者可以根據第一開口部 130 的徑等適當地選擇。例如，藉由利用光微影法進行乾蝕刻，可以形成第一開口部 130 及第二開口部 131。

注意，由於利用光微影法形成開口部，所以使用一個光掩模。

接著，在第二絕緣膜上形成像素電極層 132（參照圖 3C、圖 6C、圖 9C、圖 12C、圖 15C、圖 20）。像素電極層 132 形成為藉由開口部連接到源極電極及汲極電極層 120。具體地說，像素電極層 132 形成為藉由第一開口部 130 連接到源極電極及汲極電極層 120B，並且藉由第二開口部 131 連接到源極電極及汲極電極層 120D。較佳的使用具有透光性的導電材料形成像素電極層 132。這裏，作為具有透光性的導電材料，可以舉出銦錫氧化物（以下，稱為 ITO）、包含氧化鎢的銦氧化物、包含氧化鎢的銦鋅氧化物、包含氧化鈦的銦氧化物、包含氧化鈦的銦錫氧化物、銦鋅氧化物或添加有氧化矽的銦錫氧化物等。可以藉由濺射法或 CVD 法等形成具有透光性的導電材料的膜，但是不局限於特定方法。另外，像素電極層 132 既可由單

層形成，又可由層疊了多個膜的疊層膜構成。

在本實施例模式中，只有像素電極層 132 使用具有透光性的導電材料，但是本發明不局限於此。也可以使用具有透光性的導電材料作為第一導電膜 102 及第二導電膜 110 的材料。

注意，由於利用光微影法形成像素電極層 132，所以使用一個光掩模。

如上所述，完成用於液晶顯示裝置的主動矩陣基板。如本實施例模式所示，藉由利用側蝕形成閘極電極層，再者使用多灰度級掩模形成源極電極及汲極電極層，可以以一個掩模製造薄膜電晶體。另外，藉由使用濾色器來減少像素電極層要形成的一面的凹凸，可以以一個步驟形成濾色器層並且實現提高平坦性。就是說，可以進一步地簡化步驟。

雖然在本實施例模式中不示出，但是也可以在形成濾色器層之後，在像素電極層形成之前形成外敷層。藉由形成外敷層，可以進一步提高像素電極要形成的一面的平坦性。另外，可以防止包含在濾色器層中的材料的一部分侵入液晶材料中。作為外敷層，可以使用以丙烯酸樹脂或環氧樹脂作基礎的熱固性材料。

根據本發明的製造方法而製造的薄膜電晶體具有：閘極電極層上的閘極絕緣膜；所述閘極絕緣膜上的半導體層；所述半導體層上的源區及汲區；所述源區及汲區上的源極電極及汲極電極；以及接觸所述閘極電極層的側面的空

洞（參照圖 3C）。藉由形成接觸所述閘極電極層的側面的空洞，可以製造閘極電極層端部中的漏電流小的薄膜電晶體。

這裏，參照圖 22 至 24C 說明根據上述步驟而製造的主動矩陣基板的端子連接部。

圖 22 至 24C 是根據上述步驟而製造的主動矩陣基板中的閘極佈線一側的端子連接部及源極佈線一側的端子連接部的平面圖及截面圖。

圖 22 是閘極佈線一側的端子連接部及源極佈線一側的端子連接部中的從像素部延伸的閘極佈線及源極佈線的平面圖。

圖 23 示出沿著圖 22 的 X-X' 線的截面圖。就是說，圖 23 是閘極佈線一側的端子連接部的截面圖。在圖 23 中，只露出閘極電極層 116。在該閘極電極層 116 露出的區域中連接端子部。

圖 24A 至 24C 示出沿著圖 22 的 Y-Y' 線的截面圖。就是說，圖 24A 至 24C 是源極佈線一側的端子連接部的截面圖。在圖 24A 至 24C 的 Y-Y' 線中，閘極電極層 116 和源極電極及汲極電極層 120 藉由像素電極層 132 連接。在圖 24A 至 24C 中，示出閘極電極層 116、源極電極及汲極電極層 120 的各種連接方式。根據本發明的顯示裝置的端子連接部既可採用所述連接方式之任何一種，又可採用圖 24A 至 24C 以外的連接方式。藉由將源極電極及汲極電極層 120 連接於閘極電極層 116，可以使端子連接部的高度

大致相同。

另外，開口部的個數不局限於圖 24A 至 24C 所示的開口部的個數。不僅可以對一個端子設置一個開口部，而且還可以對一個端子設置多個開口部。藉由對一個端子設置多個開口部，即使由於形成開口部的蝕刻步驟不充分等的理由而不能形成良好的開口部，也可以利用其他開口部來實現電連接。再者，在所有開口部毫無問題地形成的情況下，也可以增大接觸面積，而可以降低接觸電阻，因此是較佳的。

在圖 24A 中，藉由蝕刻等去掉保護膜 126 的端部，以露出閘極電極層 116、源極電極及汲極電極層 120，並且在該露出的區域中形成像素電極層 132 來實現電連接。圖 22 所示的平面圖相當於圖 24A 所示的平面圖。

另外，可以在形成第一開口部 130 及第二開口部 131 的同時，形成露出閘極電極層 116、源極電極及汲極電極層 120 的區域。

在圖 24B 中，在保護膜 126 中形成第三開口部 160A，並且藉由蝕刻等去掉第一保護膜 126 及濾色器層 128 的端部，以露出閘極電極層 116、源極電極及汲極電極層 120，並且在該露出的區域中形成像素電極層 132 來實現電連接。

另外，可以在形成第一開口部 130 及第二開口部 131 的同時，形成第三開口部 160A 及露出閘極電極層 116 的區域。

在圖 24C 中，在保護膜 126 及濾色器層 128 中形成第三開口部 160B 及第四開口部 161，以露出閘極電極層 116、源極電極及汲極電極層 120，並且在該露出的區域中形成像素電極層 132 來實現電連接。這裏，與圖 24A 及 24B 同樣地，藉由蝕刻等去掉保護膜 126 及濾色器層 128 的端部，而將這種區域用作端子的連接部。

另外，可以在形成第一開口部 130 及第二開口部 131 的同時，形成第三開口部 160B、第四開口部 161 及露出閘極電極層 116 的區域。

下面，說明使用上述主動矩陣基板製造液晶顯示裝置的方法。就是說，說明單元步驟及模組步驟。注意，在本發明的液晶顯示裝置的製造方法中，對單元步驟及模組步驟沒有特別的限制。

在單元步驟中，貼合根據上述步驟而製造的主動矩陣基板和與此相對的基板（以下稱為相對基板），並且注入液晶。首先，簡單說明相對基板的製造方法。另外，即使在不特別說明的情況下，也可以將形成在相對基板上的膜形成為具有單層結構或疊層結構。

首先，在基板上形成遮光層，然後選擇性地形成電極層，並且在電極層上形成肋。較佳的是，在形成遮光層之後且在形成電極層之前，形成用來提高平坦性的絕緣膜。藉由形成用來提高平坦性的絕緣膜，提高電極層要形成的一面的平坦性，而可以抑制液晶的取向無序。

作為遮光層，選擇性地形成具有遮光性的材料的膜。

作為具有遮光性的材料，例如可以使用包含黑色樹脂（碳黑）的有機樹脂。或者，可以使用以鉻為主要成分的材料膜的疊層膜。例如，以鉻為主要成分的材料膜是指鉻、氧化鉻或氮化鉻等。對用於遮光層的材料沒有特別的限制，只要它具有遮光性。使用光微影法等選擇性地形成具有遮光性的材料的膜。

在形成用來提高平坦性的絕緣膜的情況下，例如，可以使用光敏聚醯亞胺、丙烯酸或環氧樹脂等的材料藉由旋塗法等形成。注意，不局限於這些材料或形成方法。

電極層可以與主動矩陣基板具有的像素電極層 132 同樣地形成。但是，不必須選擇性地形成，而可以在整個表面上形成。

"形成在電極上的肋"是指形成圖案後的有機樹脂膜，該有機樹脂膜是為擴大視角而形成的。在不特別需要的情況下，也可以不形成肋。

另外，可以在形成肋之前或在形成肋之後形成柱間隔物（柱形間隔物）。柱間隔物是指為將主動矩陣基板和相對基板的間隔保持為一定間隔而以一定間隔形成在相對基板上的結構物。在使用珠間隔物（球形間隔物）的情況下，也可以不形成柱間隔物。

接著，在主動矩陣基板及相對基板上形成取向膜。為了形成取向膜，例如，將聚醯亞胺樹脂等溶化在有機溶劑中，來將它藉由印刷法或旋塗法等塗敷，然後將它乾燥並焙燒。所形成的取向膜的厚度一般約為 50nm 以上 100nm

以下。對取向膜進行摩擦處理，以將液晶分子取向為具有某一定的預傾角。例如，藉由利用天鵝絨等毛較長的布擦取向膜，進行摩擦處理。

接著，使用密封材料貼合主動矩陣基板和相對基板。在柱間隔物不設置於相對基板上的情況下，可以將珠間隔物分散在所希望的區域中來貼合。

然後，將液晶材料注入被貼合了的主動矩陣基板和相對基板之間。在注入液晶材料之後，使用紫外線固化樹脂等密封注入口。或者，可以在滴下液晶材料之後貼合主動矩陣基板和相對基板。

接著，對貼合了主動矩陣基板和相對基板的液晶單元的雙面貼合偏振片，於是單元步驟結束。

然後，作為模組步驟，將 FPC（撓性印刷電路）連接於端子部的輸入端子（在圖 24A 至圖 24C 中，露出閘極電極層 116 的區域）。FPC 在聚醯亞胺等的有機樹脂膜上形成有由導電膜構成的佈線，並且藉由各向異性導電膠（以下稱為 ACP）連接於輸入端子。ACP 由用作粘合劑的膠和鍍敷了金等的幾十至幾百 μm 徑的具有導電表面的粒子構成。混入膠中的粒子接觸輸入端子上的導電層和連接於形成在 FPC 上的佈線的端子上的導電層，從而實現電連接。另外，也可以在連接 FPC 之後對主動矩陣基板和相對基板貼合偏振片。藉由上述步驟，可以製造液晶顯示裝置。

根據本發明，可以大幅度地削減液晶顯示裝置的製造

步驟個數。這是因為可以使用一個光掩模（多灰度級掩模）製造薄膜電晶體的緣故。另外，藉由使用濾色器以提高平坦性，不需要另外形成絕緣膜等，而可以削減步驟個數。另外，藉由減少起因於薄膜電晶體的凹凸而提高像素電極的平坦性，可以抑制液晶的取向無序。

在本發明中，可以大幅度地削減薄膜電晶體的製造步驟個數，而不使用背面曝光、抗蝕劑軟熔、剝離等的複雜方法。因此，可以大幅度地削減液晶顯示裝置的製造步驟個數，而不使用複雜步驟。

另外，可以在維持薄膜電晶體的電特性的同時大幅度地削減液晶顯示裝置的製造步驟。另外，可以大幅度地削減製造成本。

實施例模式 2

在本實施例模式中，說明與實施例模式 1 不同的本發明的薄膜電晶體的製造方法及顯示裝置的製造方法。具體地說，參照圖 26A 至圖 30 說明不使用多灰度級掩模地製造與實施例模式 1 相同的薄膜電晶體的方法。

注意，圖 26A、26B 及 26C 對應於實施例模式 1 中的圖 1A 至 1C 及圖 2A 至 2C。圖 27A、27B 及 27C 對應於實施例模式 1 中的圖 10A 至 10C 及圖 11A 至 11C。圖 28、29 及 30 對應於實施例模式 1 中的圖 16、17 及 18。另外，沿著圖 28 至圖 30 所示的 A-A' 線的截面圖相當於圖 26A、26B 及 26C，而沿著圖 28 至圖 30 所示的 D-D' 線的

截面圖相當於圖 27A、27B 及 27C。

首先，與實施例模式 1 同樣，在基板 100 上形成第一導電膜 102、第一絕緣膜 104、半導體膜 106、雜質半導體膜 108 及第二導電膜 110。可用於它們的材料及為形成它們可使用的與實施例模式 1 相同。

接著，在第二導電膜 110 上形成第一抗蝕劑掩模 170（參照圖 26A 及圖 27A）。第一抗蝕劑掩模 170 與實施例模式 1 中的第一抗蝕劑掩模 112 不相同，而將第一抗蝕劑掩模 170 形成為不設置有凸部，並且其整個表面具有大致相同的厚度。就是說，不使用多灰度級掩模地形成第一抗蝕劑掩模 170。

然後，使用第一抗蝕劑掩模 170 進行第一蝕刻。就是說，藉由蝕刻對第一導電膜 102、第一絕緣膜 104、半導體膜 106、雜質半導體膜 108 及第二導電膜 110 進行圖案形成處理，以在第一導電膜 102 上形成薄膜疊層體 114（參照圖 28）。

接著，與實施例模式 1 同樣，藉由進行第二蝕刻，形成閘極電極層 116（參照圖 26C、圖 27C 及圖 29）。

這裏，第二蝕刻的條件與實施例模式 1 中的第二蝕刻同樣。在進行第二蝕刻之後，去掉第一抗蝕劑掩模 170。

接著，在薄膜疊層體 114 上形成第二抗蝕劑掩模 171，並且使用第二抗蝕劑掩模 171 形成源極電極及汲極電極 120。蝕刻條件等與實施例模式 1 相同。另外，後面的步驟與實施例模式 1 相同。

如上所述，在本實施例模式中，可以不使用多灰度級掩模地製造薄膜電晶體。還可以製造液晶顯示裝置。但是，所使用的掩模個數比實施例模式 1 多一個。

注意，上述步驟以外的根據本實施例模式的薄膜電晶體的製造方法及液晶顯示裝置的製造方法與實施例模式 1 相同。因此，當然具有與根據實施例模式 1 的薄膜電晶體的製造方法及顯示裝置的製造方法相同的效果，但是所使用的掩模個數增加了一個。就是說，根據本實施例模式，可以使用兩個光掩模製造薄膜電晶體。因此，與現有方法相比，所使用的光掩模個數減少，而可以削減薄膜電晶體的製造步驟個數。還可以削減液晶顯示裝置的製造步驟個數。再者，可以高成品率地製造，並且可以降低成本。

根據本實施例模式的製造方法而製造的薄膜電晶體也具有：閘極電極層上的閘極絕緣膜；所述閘極絕緣膜上的半導體層；所述半導體層上的源區及汲區；所述源區及汲區上的源極電極及汲極電極；以及接觸所述閘極電極層的側面的空洞。藉由形成接觸閘極電極層的側面的空洞，可以製造閘極電極層端部中的漏電流小的薄膜電晶體。

實施例模式 3

在本實施例模式中，說明與實施例模式 1 及 2 不同的本發明的薄膜電晶體的製造方法及液晶顯示裝置的製造方法。具體地說，參照圖 31A 至圖 36 說明藉由實施例模式 1 及 2 所說明的第一蝕刻對第一導電膜 102 進行蝕刻的方

式。

注意，圖 31A 至 31C 對應於實施例模式 1 中的圖 1A 至 1C。圖 32A 至 32C 對應於實施例模式 1 中的圖 4A 至 4C。圖 33A 至 33C 對應於實施例模式 1 中的圖 7A 至 7C。圖 34A 至 34C 對應於實施例模式 1 中的圖 10A 至 10C。圖 35A 至 35C 對應於實施例模式 1 中的圖 13A 至 13C。圖 36 對應於實施例模式 1 中的圖 16。

首先，與實施例模式 1 同樣，在基板 100 上形成第一導電膜 102、第一絕緣膜 104、半導體膜 106、雜質半導體膜 108 及第二導電膜 110。可用於它們的材料及為形成它們可使用的方法與實施例模式 1 相同。

接著，在第二導電膜 110 上形成第一抗蝕劑掩模 112（參照圖 31A、圖 32A、圖 33A、圖 34A 及圖 35A）。第一抗蝕劑掩模 112 的特徵與實施例模式 1 相同。

然後，使用第一抗蝕劑掩模 112 進行第一蝕刻。就是說，藉由蝕刻對第一導電膜 102、第一絕緣膜 104、半導體膜 106、雜質半導體膜 108 及第二導電膜 110 進行圖案形成處理，以形成薄膜疊層體 114 及被蝕刻了的第一導電膜 115（參照圖 31B、圖 32B、圖 33B、圖 34B、圖 35B 及圖 36）。

如上所述，本實施例模式與實施例模式 1 不同的點是藉由第一蝕刻加工第一導電膜 102，以形成被蝕刻了的第一導電膜 115。

接著，藉由第二蝕刻加工被蝕刻了的第一導電膜 115

，以形成閘極電極層 116（參照圖 31C、圖 32C、圖 33C、圖 34C 及圖 35C）。

這裏，第二蝕刻的條件等與實施例模式 1 中的第二蝕刻同樣。但是，與實施例模式 1 不同的點是如下所述的。

在實施例模式 1 中，需要只藉由第二蝕刻完全去掉第一導電膜 102 的應該去掉的區域。這裏，第一導電膜 102 的應該去掉的區域指的是形成閘極電極層 116 的區域以外的區域。

這裏，薄膜疊層體 114 的側面和閘極電極層 116 的側面的間隔 d_1 依賴於第一導電膜 102 的厚度。第二蝕刻是包括側蝕的蝕刻，它大致是各向同性蝕刻（所謂的化學蝕刻）。因此，在實施例模式 1 所示的方法中，難以為將所述間隔 d_1 設定為比第一導電膜 102 的厚度小的情況下完全去掉第一導電膜 102 的應該去掉的區域。

另一方面，如上所述，藉由第一蝕刻加工第一導電膜 102 以形成被蝕刻了的第一導電膜 115，並且藉由第二蝕刻形成閘極電極層 116，來可以將所述間隔 d_1 設定為比第一導電膜 102 的厚度小。就是說，可以對第一導電膜 102 的厚度獨立地設計所述間隔 d_1 ，而可以提高佈局設計的自由度。

另外，第二蝕刻後的步驟與實施例模式 1 相同。就是說，可以搭配實施例模式 1 和本實施例模式所示的方法來製造薄膜電晶體。具體地說，藉由利用側蝕形成閘極電極層，並且使用多灰度級掩模形成源極電極及汲極電極層，

可以以一個光掩模製造薄膜電晶體。

如上所述，在本實施例模式中，藉由進行第一蝕刻而加工第一導電膜 102，可以對第一導電膜 102 的厚度獨立地設計薄膜疊層體 114 的側面和閘極電極層 116 的側面的間隔 d_1 ，而可以提高佈局設計的自由度。

注意，上述步驟以外的根據本實施例模式的薄膜電晶體的製造方法及液晶顯示裝置的製造方法與實施例模式 1 相同。因此，當然具有與根據實施例模式 1 的薄膜電晶體的製造方法及液晶顯示裝置的製造方法相同的效果。

另外，本實施例模式也可以與實施例模式 2 搭配。

實施例模式 4

在本實施例模式中，說明其特徵在於濾色器層的製造方法的本發明的薄膜電晶體的製造方法及液晶顯示裝置的製造方法。具體地說，參照圖 37A 至 37C 及圖 38A 和 38B 說明在實施例模式 1 至 3 等所示的濾色器層的製造步驟中使用印刷法或噴墨法等選擇性地形成濾色器的方式。

注意，圖 37A 對應於圖 3A，圖 37B 對應於圖 6A，並且圖 37C 對應於圖 9A。另外，圖 38A 對應於圖 12A，圖 38B 對應於圖 15A。

首先，與實施例模式 1 同樣，形成所希望的形狀的薄膜疊層體 114 及閘極電極層 116，並且去掉第二抗蝕劑掩模 118（參照圖 2C、圖 5C、圖 8C、圖 11C 及圖 14C）。

然後，以覆蓋如上所述那樣形成的薄膜電晶體的方式

形成第二絕緣膜。這裏，雖然將保護膜 126 用作第二絕緣膜，但是也可以採用兩層以上的疊層結構，而不局限於這種單層結構。然後，在第二絕緣膜上形成濾色器層 128（參照圖 37A、圖 37B、圖 37C、圖 38A 及圖 38B）。

如上所述，在本實施例模式中，使用印刷法或噴墨法形成濾色器層 128。這裏，本發明的薄膜疊層體 114 具有第一導電膜 102、第一絕緣膜 104、半導體膜 106、雜質半導體膜 108 及第二導電膜 110 的疊層結構。因此，與使用現有的製造方法的情況相比，成為源極佈線或閘極佈線的薄膜疊層體 114 的厚度變大。藉由利用這一點，可以容易分別形成濾色器層 128。

例如，在將 R（紅）、G（綠）、B（藍）的各種顏色的濾色器層 128 形成為在平行於源極佈線的方向上延伸的情況下，將某種顏色的濾色器層 128 形成於被夾在源極佈線之間的區域（以下稱為源極佈線間區域）中，並且在相鄰的源極佈線間區域中形成另一種顏色的濾色器層 128。印刷法或噴墨法是藉由滴下液滴而形成的方法，因為存在著薄膜疊層體 114 的源極佈線，則可以防止液滴擴散得過廣而提高形成濾色器層 128 的精度。

濾色器層 128 具有減少起因於薄膜疊層體 114 等的表面凹凸的效果。為了有效地利用該效果，在本實施例模式中，濾色器層 128 還形成在後面形成像素電極層 132 的區域以外的區域中。但是，若不重視表面凹凸減少效果，則可以只在形成像素電極層 132 的正下方的區域中形成濾色

器層 128。

另外，也可以在形成濾色器層之後，在像素電極層形成之前形成外敷層。藉由形成外敷層，可以進一步提高像素電極要形成的一面的平坦性。另外，可以防止包含在濾色器層中的材料的一部分侵入液晶材料中。作為外敷層，可以使用以丙烯酸樹脂或環氧樹脂作基礎的熱固性材料。

如上所述，藉由利用薄膜疊層體 114 的凹凸分別形成濾色器層 128，可以提高使濾色器層 128 獨立顯色的精度。另外，由於可以減少像素電極要形成的一面的凹凸，所以可以以一個步驟形成濾色器層並且提高平坦性。藉由提高像素電極的平坦性，防止液晶的取向無序，並且提高顯示圖像品質。另外，不需要用來形成濾色器層 128 的圖案形成處理等的步驟，從而可以進一步地簡化步驟。

以後的步驟與實施例模式 1 至 3 等所示的方法相同，因此省略說明。本實施例模式可以與實施例模式 1 至 3 適當地搭配而實施。

實施例模式 5

在本實施例模式中，參照圖 39A 至圖 41C 說明組裝有根據實施例模式 1 至 4 所示的方法製造的液晶顯示裝置作為顯示部的電子裝置。作為這種電子裝置，可以舉出影像拍攝裝置如攝像機或數位相機等、頭盔顯示器(護目鏡型顯示器)、投影儀、汽車導航系統、汽車身歷聲、個人電腦、便攜資訊終端(移動電腦、行動電話或電子書等)。

圖 39A 示出電視裝置。藉由將根據本發明製造的液晶顯示裝置組裝在外殼中，可以完成圖 39A 所示的電視裝置。使用應用了實施例模式 1 至 3 所示的製造方法的液晶顯示裝置形成主螢幕 223，作為其他附屬裝置還具有揚聲器部 229、操作開關等。

如圖 39A 所示，在外殼 221 中組裝應用了實施例模式 1 至 3 所示的製造方法的液晶顯示裝置 222，而可以由接收機 225 接收普通的電視廣播，而且藉由數據機 224 連接到有線或無線方式的通訊網路，從而還可以進行單向（從發送者到接收者）或雙向（在發送者和接收者之間，或者在接收者之間）的資訊通訊。

電視裝置的操作可以由組裝在外殼中的開關或不組裝在外殼中的遙控操作機 226 進行，並且該遙控操作機 226 也可以設置有顯示輸出資訊的顯示部 227。

另外，電視裝置還可以附加有如下結構：除了主螢幕 223 以外，還設置副螢幕 228，來顯示頻道或音量等。

圖 40 是示出電視裝置的主要結構的方塊圖。在顯示區域中形成有像素部 251。也可以藉由 COG 方式安裝信號線驅動電路 252 和掃描線驅動電路 253。

作為外部電路的結構，在視頻信號的輸入一側包括：放大由調諧器 254 接收的信號中的視頻信號的視頻信號放大電路 255；將從視頻信號放大電路 255 輸出的信號轉換為對應於紅、綠、藍的各種顏色的顏色信號的視頻信號處理電路 256；以及將該視頻信號轉換為驅動電路的輸入規

格的控制電路 257 等。控制電路 257 對掃描線一側和信號線一側分別輸出信號。在進行數位驅動的情況下，也可以在信號線一側設置信號分割電路 258，使得輸入數位信號分割成整數個來提供。

由調諧器 254 接收的信號中的音頻信號發送到音頻信號放大電路 259，其輸出經過音頻信號處理電路 260 提供給揚聲器 263。控制電路 261 從輸入部 262 接收接收站(接收頻率)或音量的控制資訊，並且將信號發送到調諧器 254 及音頻信號處理電路 260。

藉由將應用了實施例模式 1 至 3 所示的製造方法的液晶顯示裝置用於主螢幕 223 和副螢幕 228，可以提高電視裝置的生產率。

注意，上述結構不局限於電視裝置，還可以應用於各種用途如個人電腦的監視器、火車站或飛機場等中的資訊顯示幕、街頭上的廣告顯示幕等大面積顯示媒體。根據本發明，可以提高這些顯示媒體的生產率。

圖 39B 所示的移動電腦具有主體 231 及顯示部 232 等。藉由將應用了實施例模式 1 至 3 所示的方法的液晶顯示裝置用於顯示部 232，可以提高電腦的生產率。

圖 41A 至 41C 示出具有電話和資訊終端雙方的功能的便攜電子裝置 300 的結構的一個例子。這裏，圖 41A 是正面圖，圖 41B 是背面圖，而且圖 41C 是展開圖。便攜電子裝置 300 具有電話和資訊終端雙方的功能，除了聲音通話以外還能夠進行各種資料處理，即所謂的智慧手機

便攜電子裝置 300 由外殼 301 和外殼 302 構成。在外殼 301 上設置有顯示部 311、揚聲器 312、麥克風 313、操作鍵 314、定位裝置 315、影像拍攝用透鏡 316、外部連接端子 317 等，並且在外殼 302 上設置有鍵盤 321、外部記憶體插槽 322、影像拍攝用透鏡 323、燈 324、耳機端子 325 等。另外，將天線內置於外殼 301 內部。除了上述結構以外，還可以內置有非接觸 IC 晶片和小型記錄裝置等。

在顯示部 311 中組裝有本發明的半導體裝置。顯示在顯示部 311 上的圖像（及其顯示方向）根據便攜電子裝置 300 的使用方式變化為各種各樣的方式。另外，由於在與顯示部 311 同一面上設置有影像拍攝用透鏡 316，所以可以實現利用圖像的聲音通話（所謂的電視電話）。揚聲器 312 及麥克風 313 不僅可用於聲音通話，而且還可用於錄音、重放等。在使用影像拍攝用透鏡 323（和燈 324）拍攝靜態圖像及動態圖像的情況下，使用顯示部 311 作為取景器。使用操作鍵 314 打電話或接電話，並進行電子郵件等的資訊輸入、畫面捲動或指標移動等。

彼此重疊的外殼 301 和外殼 302（參照圖 41A）藉由滑動而以圖 41C 所示的形狀展開，而可用作資訊終端。在此情況下，可以使用鍵盤 321 和定位裝置 315 順利操作。外部連接端子 317 可以連接到 AC 適配器及 USB 電線等的各種電線，而能夠進行充電及與電腦等之間的資料通信。

另外，也可以藉由將記錄媒體插入外部記憶體插槽 322 來對應於更大量的資料儲存及移動。除了上述功能以外，便攜電子裝置 300 還可以具有利用紅外線等電磁波的無線通信功能、電視接收功能等。

本實施例模式所示的各種電子裝置可以應用實施例模式 1 至 3 所示的液晶顯示裝置的製造方法而製造，因此可以提高這些電子裝置的生產率。

因此，根據本發明，可以大幅度地降低這些電子裝置的製造成本。

【圖式簡單說明】

在附圖中：

圖 1A 至 1C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 2A 至 2C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 3A 至 3C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 4A 至 4C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 5A 至 5C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 6A 至 6C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 7A 至 7C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 8A 至 8C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 9A 至 9C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 10A 至 10C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 11A 至 11C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 12A 至 12C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 13A 至 13C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 14A 至 14C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 15A 至 15C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 16 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 17 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 18 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 19 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 20 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 21 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 22 是說明應用了本發明的製造方法的主動矩陣基板的連接部的圖；

圖 23 是說明應用了本發明的製造方法的主動矩陣基板的連接部的圖；

圖 24A 至 24C 是說明應用了本發明的製造方法的主動矩陣基板的連接部的圖；

圖 25A-1 至 25B-2 是說明用於本發明的製造方法的多灰度級掩模的圖；

圖 26A、26B 及 26C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 27A、27B 及 27C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 28 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 29 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 30 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 31A 至 31C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 32A 至 32C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 33A 至 33C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 34A 至 34C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 35A 至 35C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 36 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 37A 至 37C 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 38A 和 38B 是說明根據本發明的薄膜電晶體及顯示裝置的製造方法的一個例子的圖；

圖 39A 和 39B 是說明使用本發明的顯示裝置的電子裝置的立體圖；

圖 40 是說明使用本發明的顯示裝置的電子裝置的圖；以及

圖 41A 至 41C 是說明使用本發明的顯示裝置的電子裝置的圖。

【主要元件符號說明】

- 100：基板
- 102：導電膜
- 104：絕緣膜
- 106：半導體膜
- 108：雜質半導體膜
- 110：導電膜
- 112：抗蝕劑掩模
- 114：薄膜疊層體
- 115：導電膜
- 116：閘極電極層
- 116A：閘極電極層
- 116B：閘極電極層
- 116C：閘極電極層
- 116D：閘極電極層
- 118：抗蝕劑掩模
- 120：源極電極及汲極電極層
- 120A：源極電極及汲極電極層
- 120B：源極電極及汲極電極層
- 120C：源極電極及汲極電極層
- 120D：源極電極及汲極電極層
- 122：源區及汲區
- 126：保護膜
- 128：濾色器層
- 130：開口部

- 131：開口部
- 132：像素電極層
- 140：灰色調掩模
- 141：基板
- 142：遮光部
- 143：槽縫部
- 145：半色調掩模
- 146：基板
- 147：半透光部
- 148：遮光部
- 151：角部
- 160A：開口部
- 160B：開口部
- 161：開口部
- 170：抗蝕劑掩模
- 171：抗蝕劑掩模
- 221：外殼
- 222：液晶顯示裝置
- 223：主螢幕
- 224：數據機
- 225：接收機
- 226：遙控操作機
- 227：顯示部
- 228：副螢幕

- 229：揚聲器部
- 231：主體
- 232：顯示部
- 251：像素部
- 252：信號線驅動電路
- 253：掃描線驅動電路
- 254：調諧器
- 255：視頻信號放大電路
- 256：視頻信號處理電路
- 257：控制電路
- 258：信號分割電路
- 259：音頻信號放大電路
- 260：音頻信號處理電路
- 261：控制電路
- 262：輸入部
- 263：揚聲器
- 300：便攜電子裝置
- 301：外殼
- 302：外殼
- 311：顯示部
- 312：揚聲器
- 313：麥克風
- 314：操作鍵
- 315：定位裝置

316：影像拍攝用透鏡

317：外部連接端子

321：鍵盤

322：外部記憶體插槽

323：影像拍攝用透鏡

324：燈

325：耳機端子

七、申請專利範圍：

1.一種液晶顯示裝置的製造方法，包含如下步驟：

形成第一導電膜；

在該第一導電膜上形成絕緣膜；

在該絕緣膜上形成半導體膜；

在該半導體膜上形成雜質半導體膜；

在該雜質半導體膜上形成第二導電膜；

在該第二導電膜上形成第一抗蝕劑掩模；

藉由使用該第一抗蝕劑掩模對該絕緣膜、該半導體膜、該雜質半導體膜及該第二導電膜進行第一蝕刻，以至少露出該第一導電膜的表面；

藉由對該第一導電膜的一部分進行第二蝕刻以形成閘極電極層，以使該閘極電極的寬度小於該絕緣膜的寬度；

在該第二導電膜上形成第二抗蝕劑掩模；

藉由使用該第二抗蝕劑掩模對該第二導電膜、該雜質半導體膜及該半導體膜的一部分進行第三蝕刻，以形成源極電極及汲極電極層、源區及汲區層、及半導體層；

在去掉該第二抗蝕劑掩模之後，在該源極電極層、該汲極電極層、該源區層、該汲區層以及該半導體層上形成第二絕緣膜；

在該第二絕緣膜上形成濾色器；以及

在該濾色器上形成像素電極層。

2.一種液晶顯示裝置的製造方法，包含如下步驟：

形成第一導電膜；

在該第一導電膜上形成絕緣膜；

在該絕緣膜上形成半導體膜；

在該絕緣膜上形成雜質半導體膜；

在該雜質半導體膜上形成第二導電膜；

在該第二導電膜上形成包括凹部的第一抗蝕劑掩模；

藉由使用該第一抗蝕劑掩模對該絕緣膜、該半導體膜、該雜質半導體膜及該第二導電膜進行第一蝕刻，以至少露出該第一導電膜的表面；

藉由對該第一導電膜的一部分進行第二蝕刻以形成閘極電極層，以使該閘極電極的寬度小於該絕緣膜的寬度；

藉由蝕刻該第一抗蝕劑掩模的該凹部以露出與該第一抗蝕劑掩模的該凹部重疊的該第二導電膜的一部分，以形成第二抗蝕劑掩模；

藉由使用該第二抗蝕劑掩模對該第二導電膜、該雜質半導體膜及該半導體膜的一部分進行第三蝕刻，以形成源極電極及汲極電極層、源區及汲區層、及半導體層；

在去掉該第二抗蝕劑掩模之後，在該源極電極層、該汲極電極層、該源區層、該汲區層以及該半導體層上形成第二絕緣膜；

在該第二絕緣膜上形成濾色器；以及

在該濾色器上形成像素電極層。

3.如申請專利範圍第 1 或 2 項的液晶顯示裝置的製造方法，其中在形成該第二抗蝕劑掩模之後進行該第二蝕刻。

4.如申請專利範圍第 2 項的液晶顯示裝置的製造方法，其中使用多灰度級（multi-tone）掩模形成該第一抗蝕劑掩模。

5.如申請專利範圍第 1 或 2 項的液晶顯示裝置的製造方法，其中該第一蝕刻為乾蝕刻，而該第二蝕刻為濕蝕刻。

6.一種液晶顯示裝置，包含：

絕緣表面上的閘極電極；

該閘極電極上的第一絕緣膜；

該第一絕緣膜上的半導體層；

該半導體層上的雜質半導體層；

該雜質半導體層上的導電膜；

該導電膜上的第二絕緣膜；

該第二絕緣膜上的濾色器；以及

該濾色器上的像素電極層，

其中，空洞形成為與該閘極電極相鄰且位於該第一絕緣膜和該絕緣表面之間。

7.如申請專利範圍第 6 項的液晶顯示裝置，其中該半導體層具有第一凹部作為通道區域。

8.如申請專利範圍第 6 項的液晶顯示裝置，其中該半導體層具有與該空洞重疊的第二凹部。

圖 1A

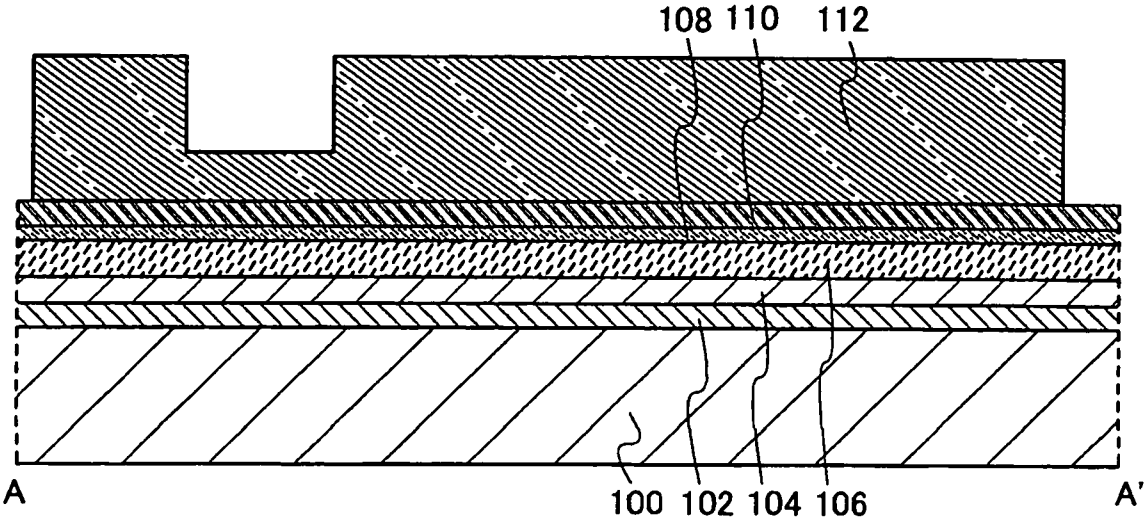


圖 1B

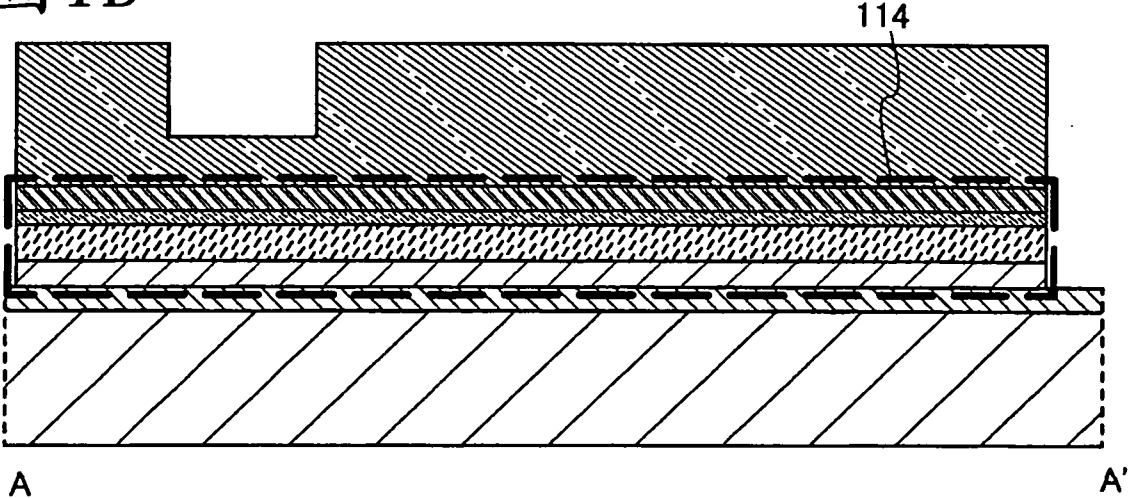


圖 1C

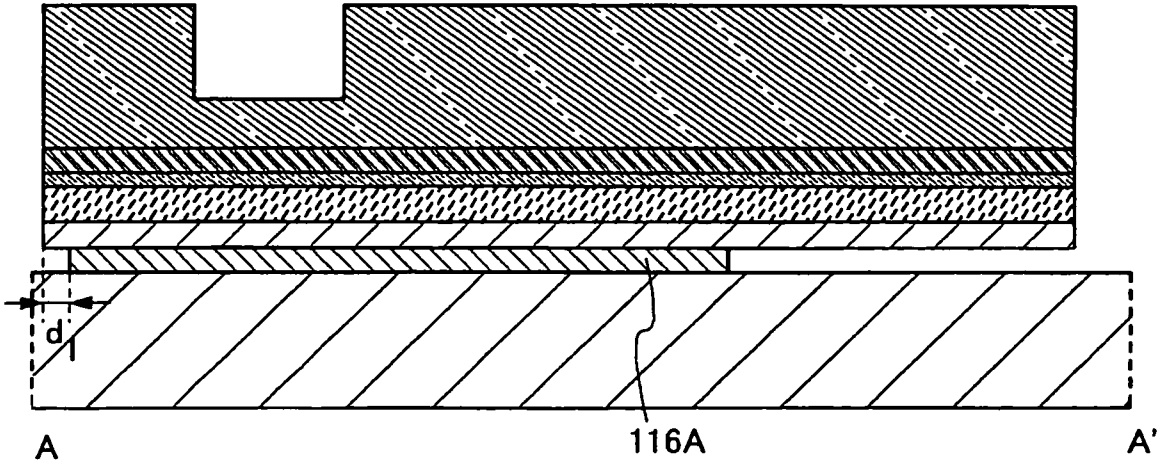


圖 2A

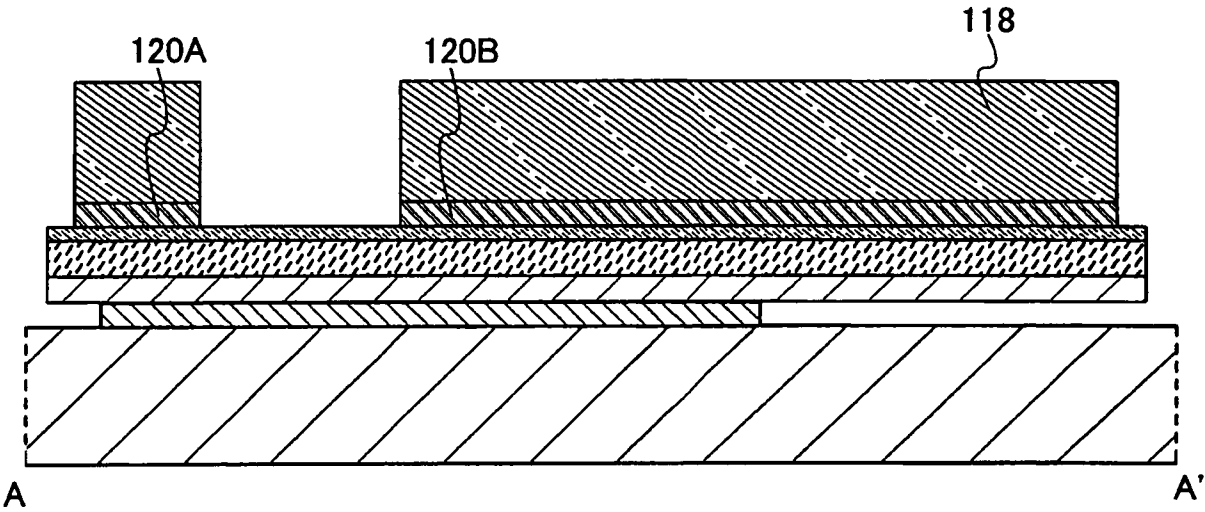


圖 2B

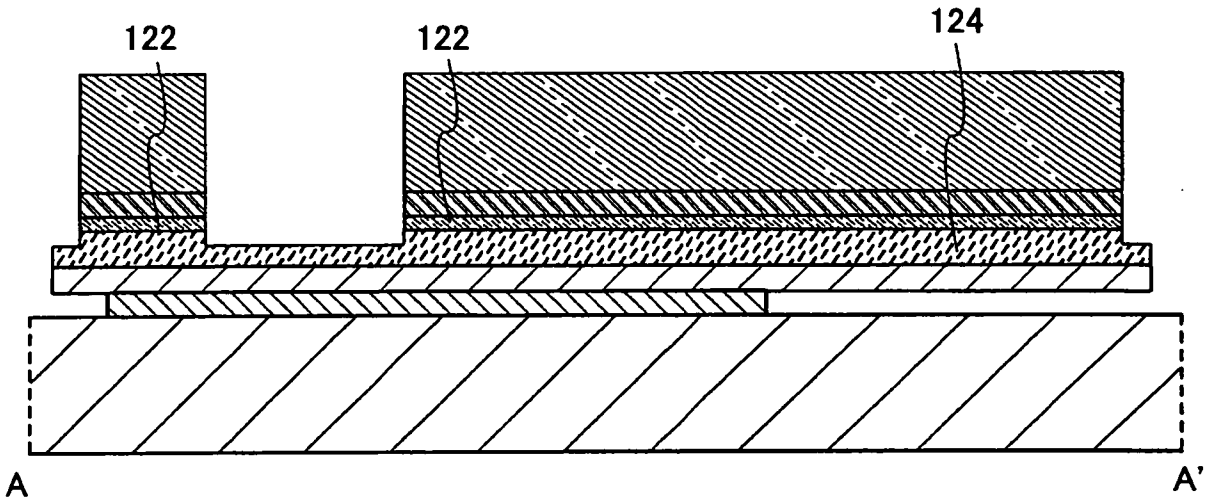


圖 2C

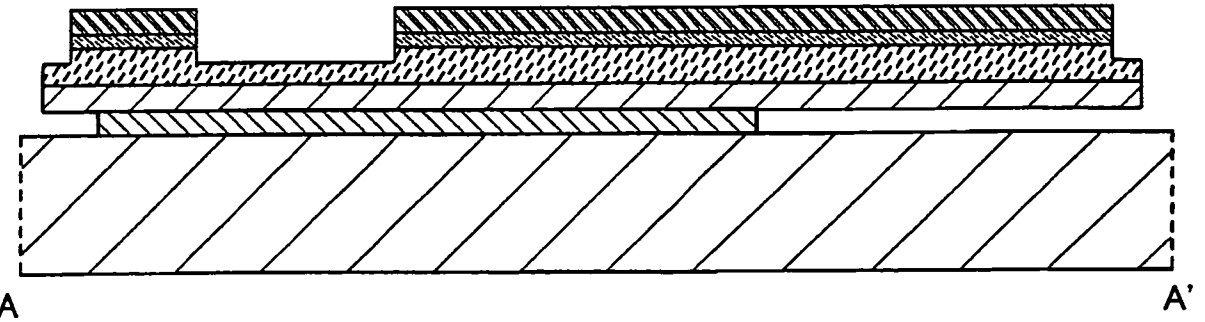


圖 3A

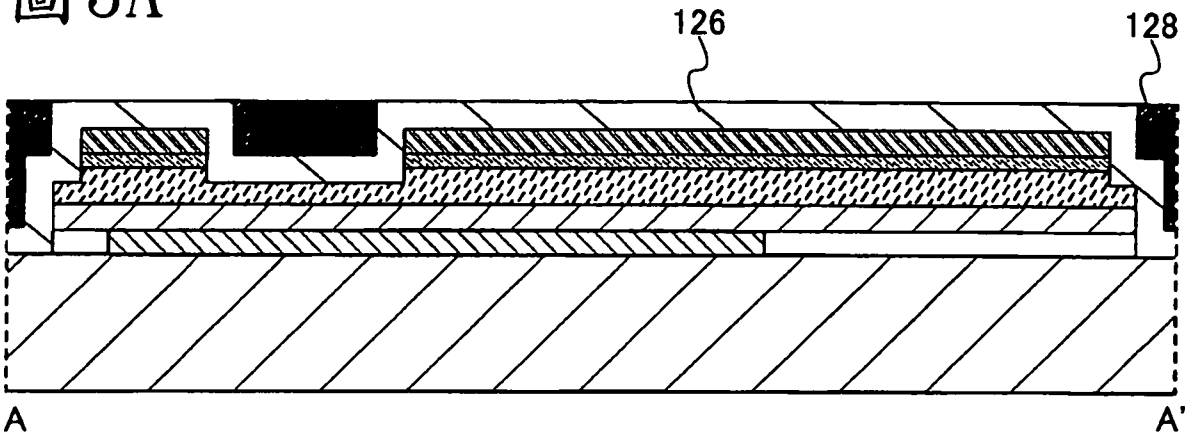


圖 3B

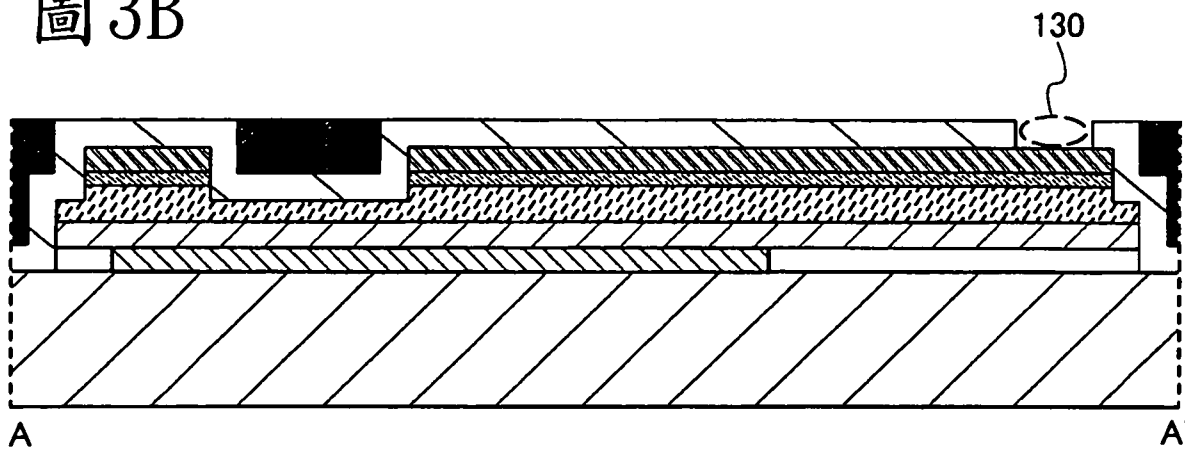


圖 3C

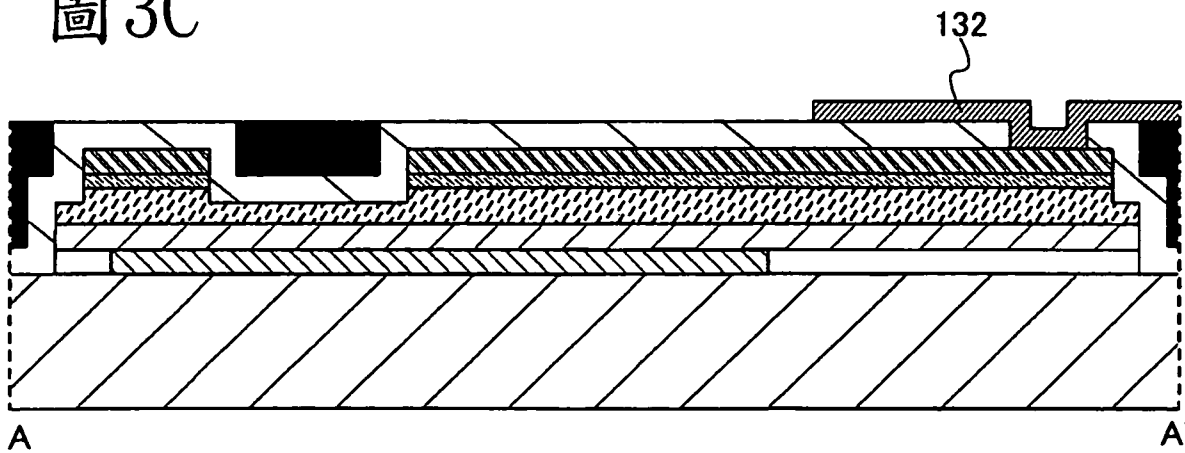


圖 4A

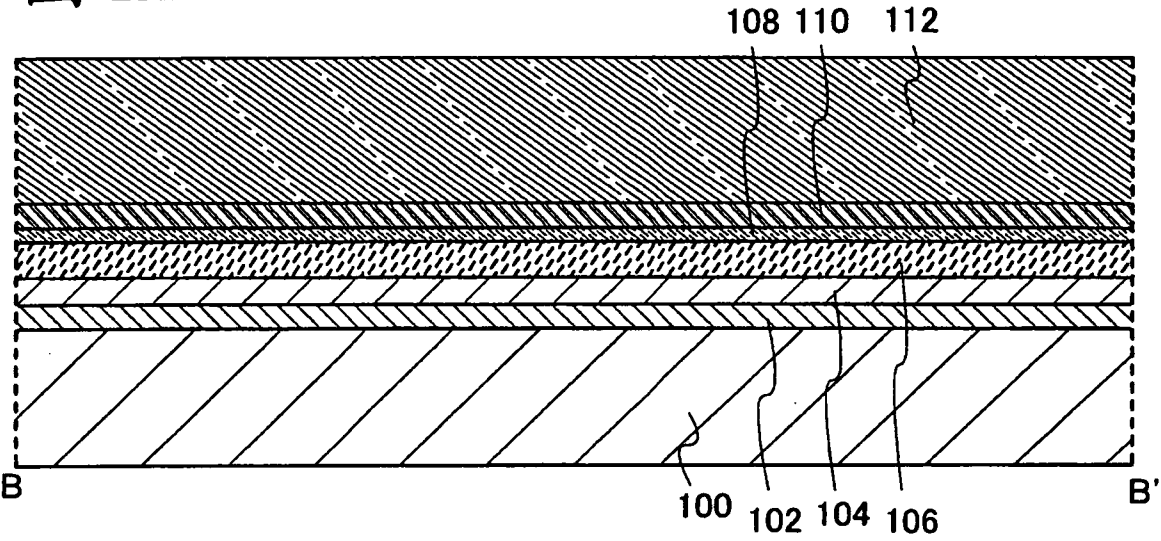


圖 4B

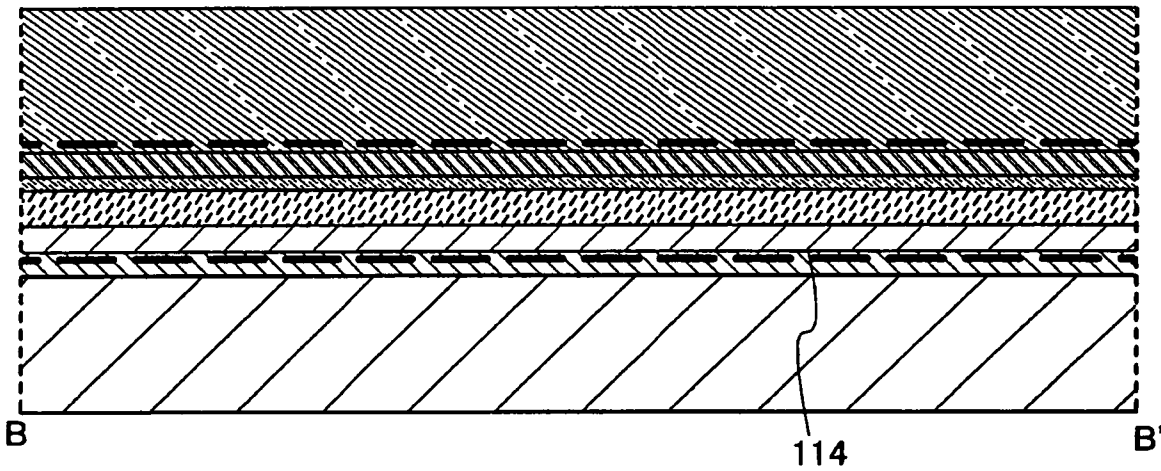


圖 4C

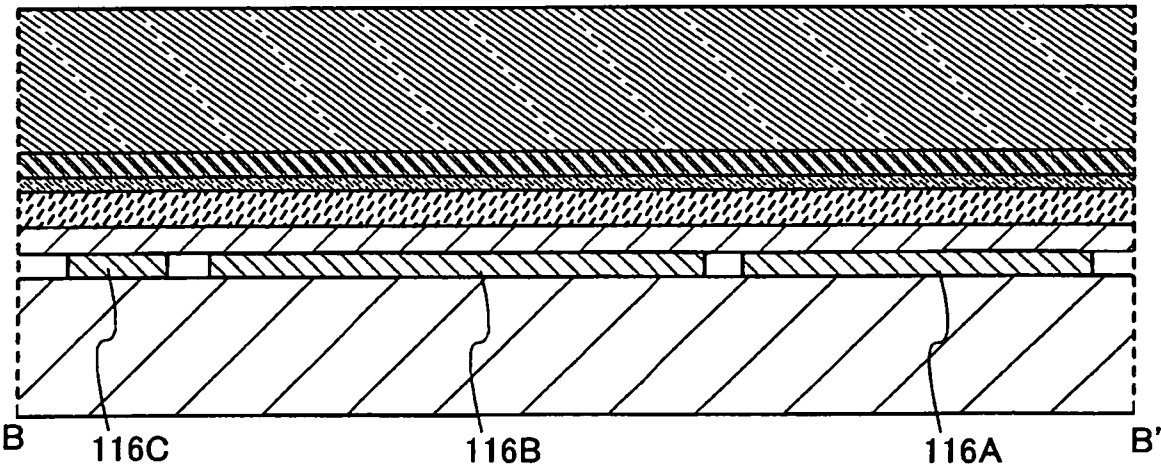


圖 5A

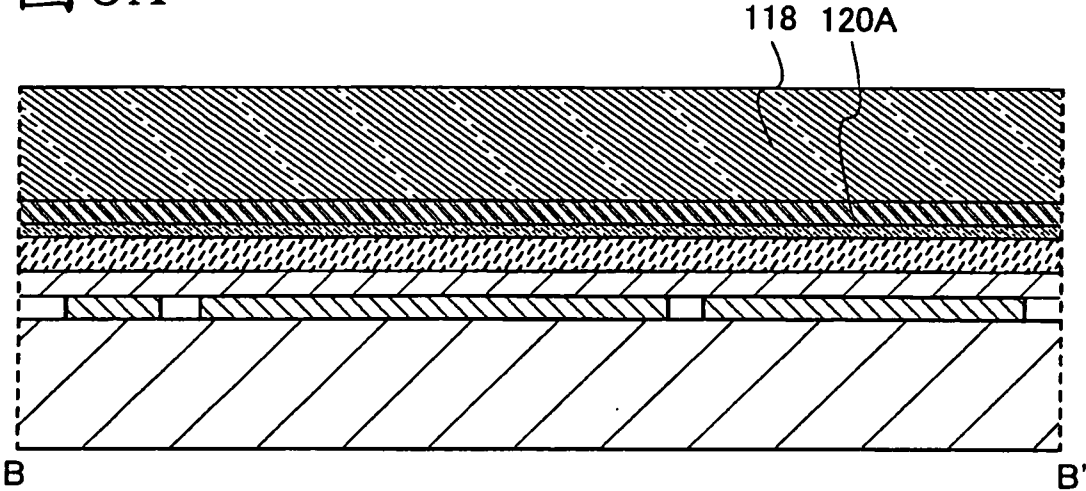


圖 5B

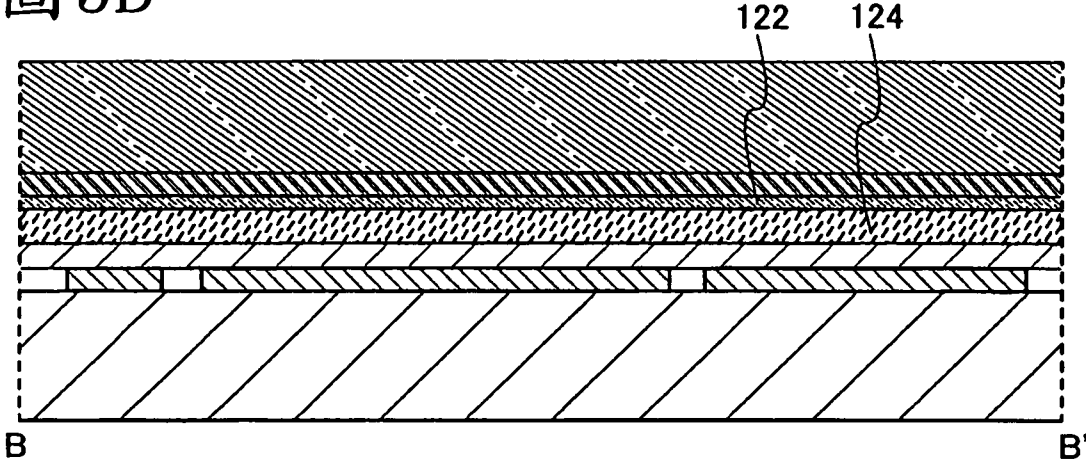


圖 5C

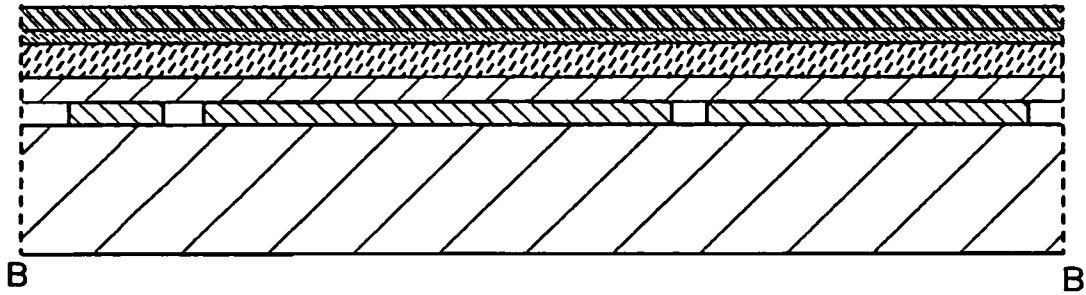


圖 6A

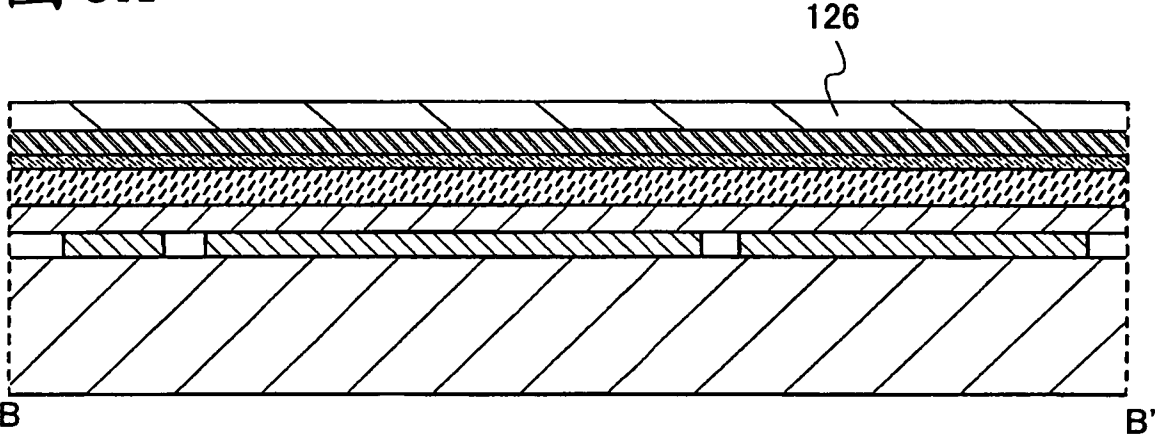


圖 6B

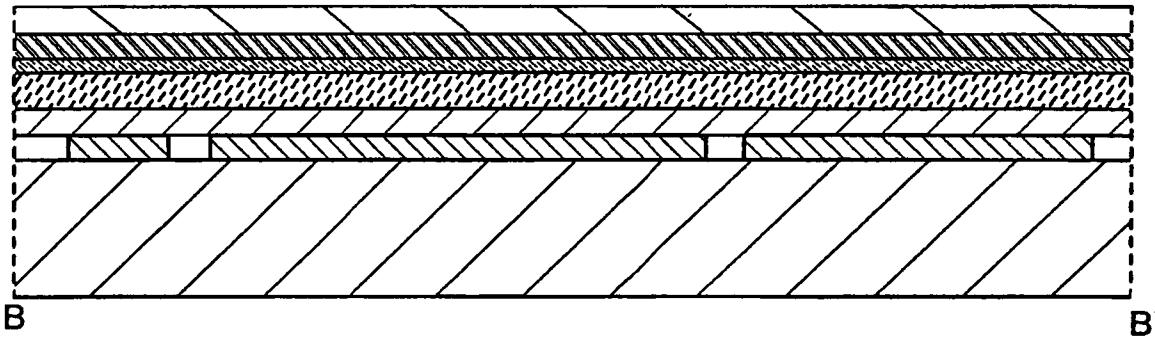


圖 6C

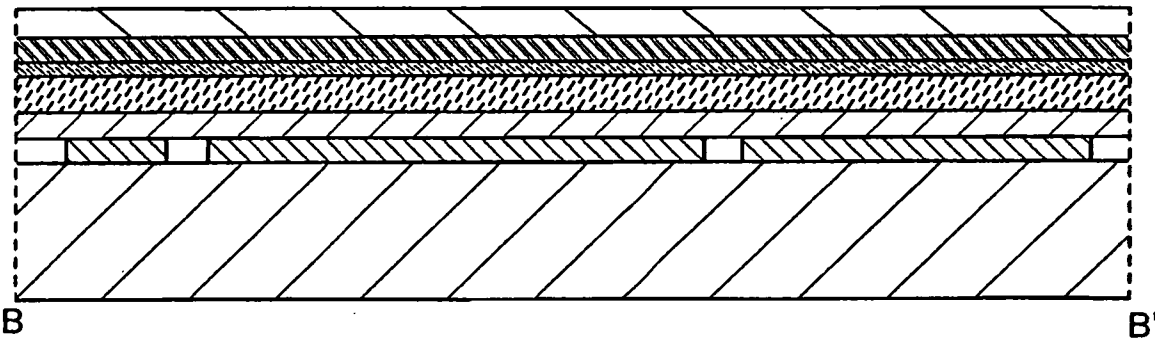


圖 7A

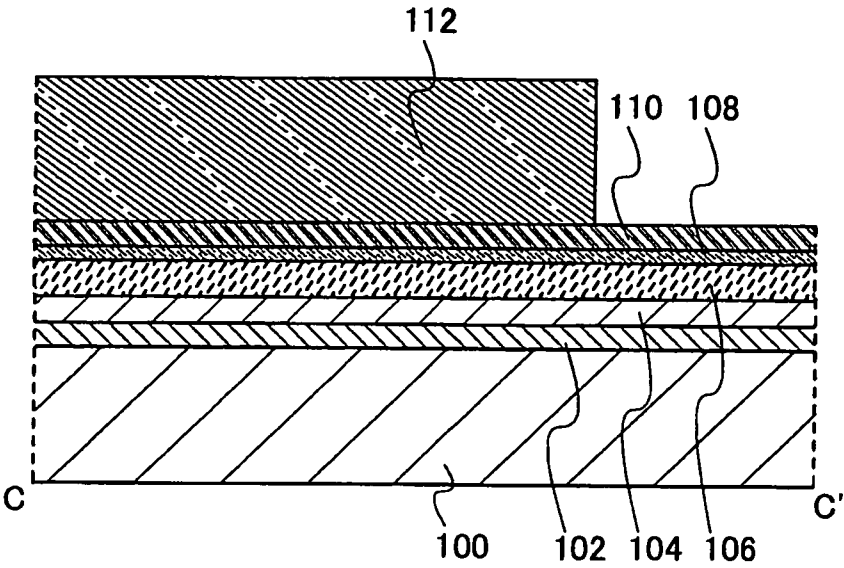


圖 7B

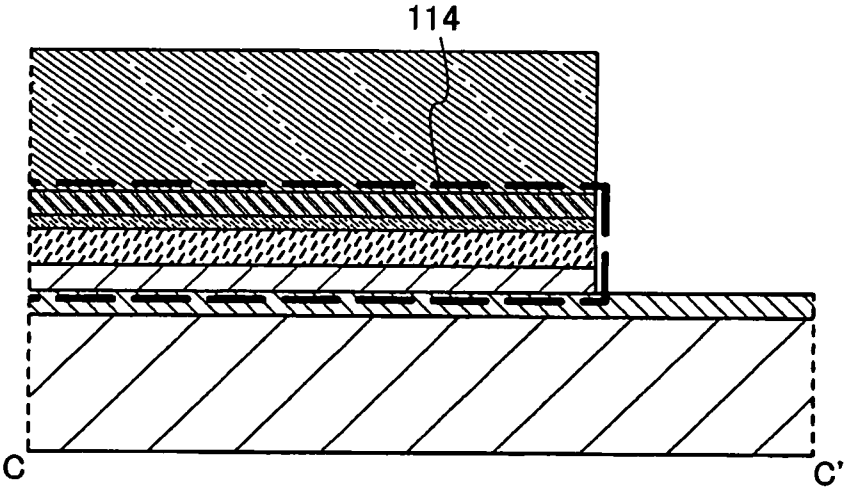


圖 7C

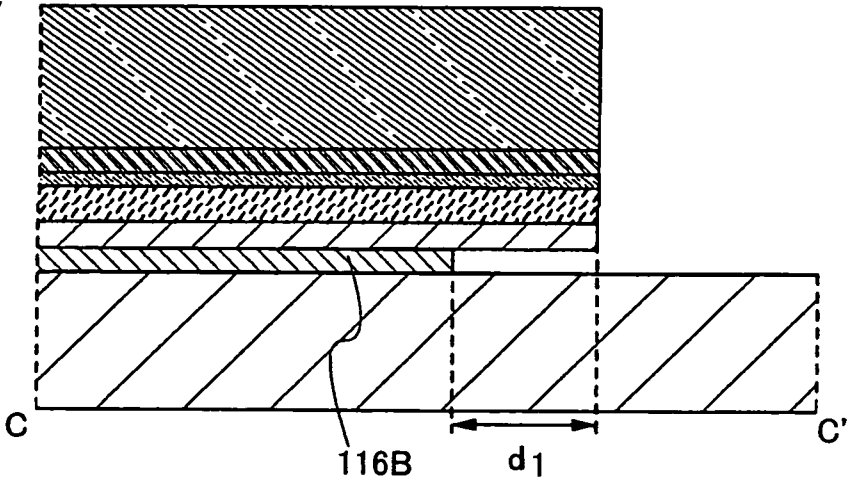


圖 8A

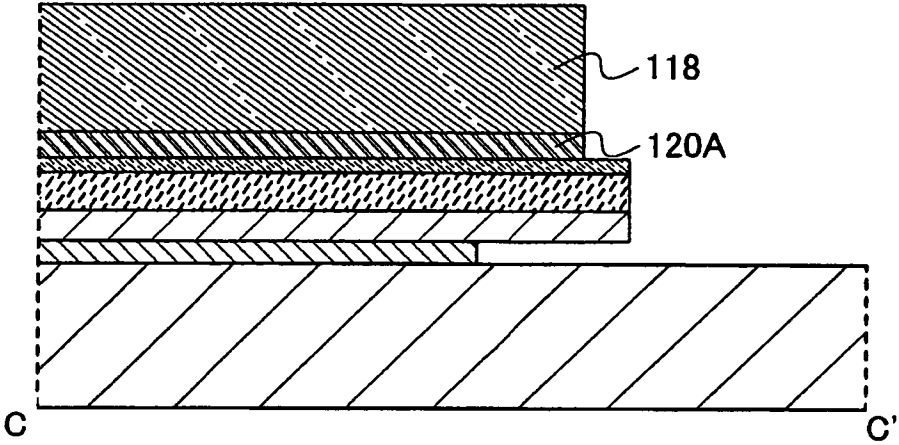


圖 8B

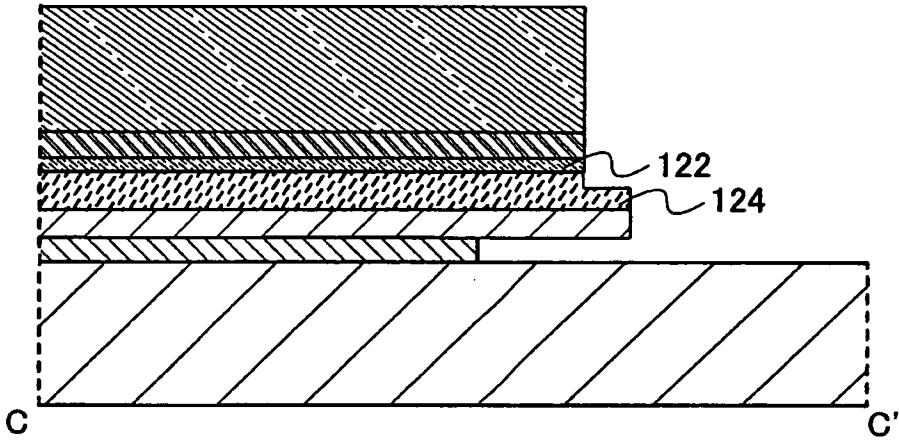


圖 8C

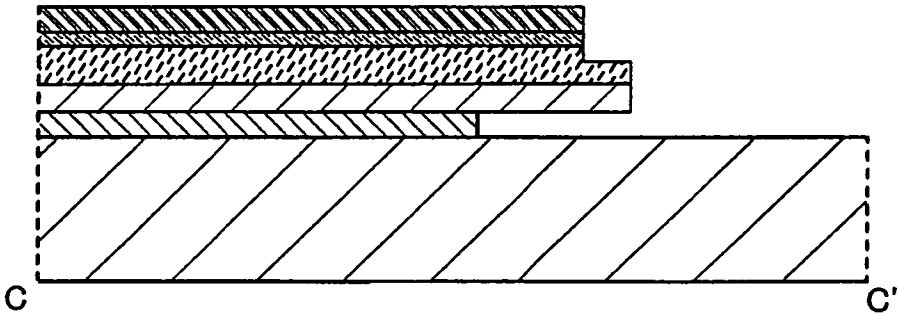


圖 9A

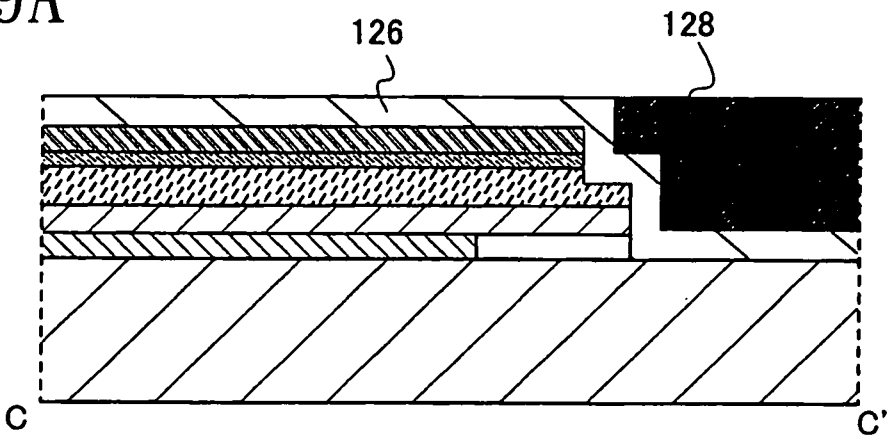


圖 9B

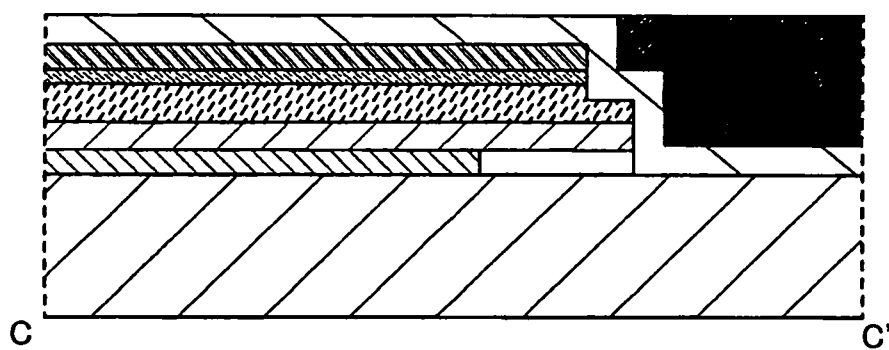


圖 9C

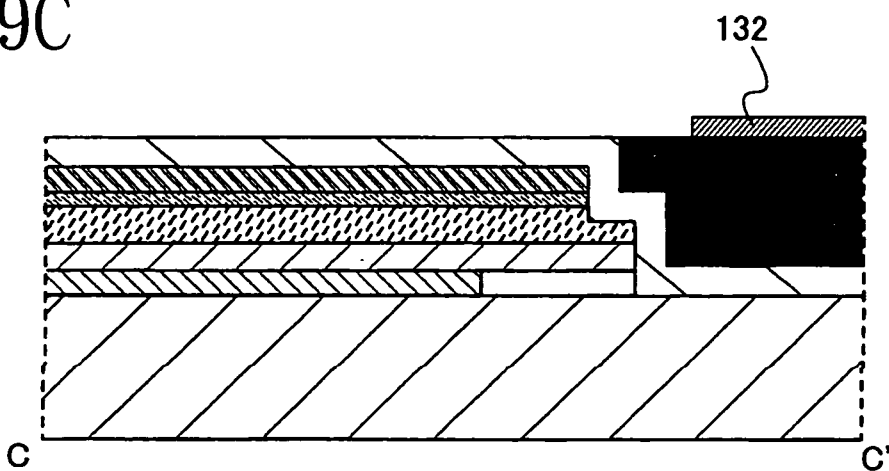


圖 10A

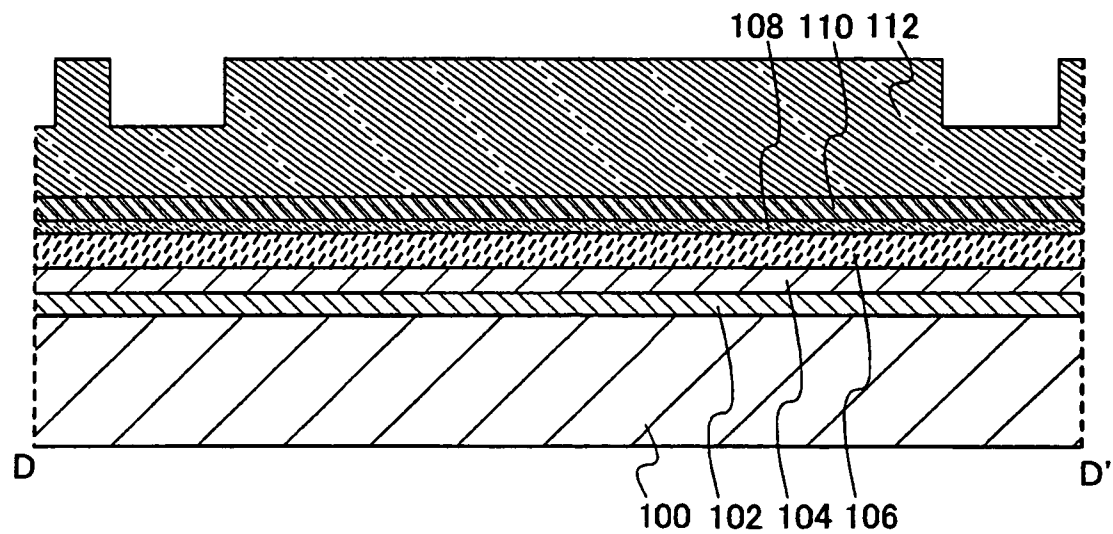


圖 10B

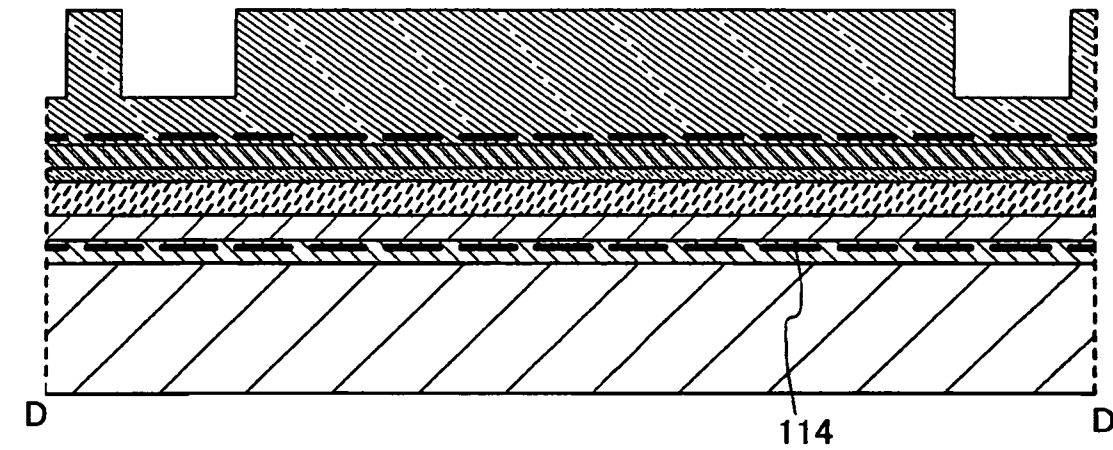


圖 10C

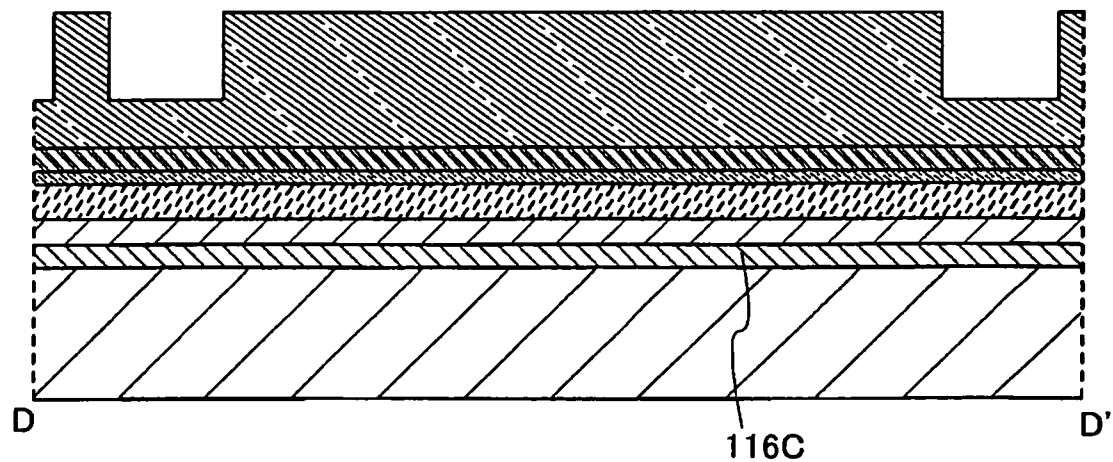


圖 11A

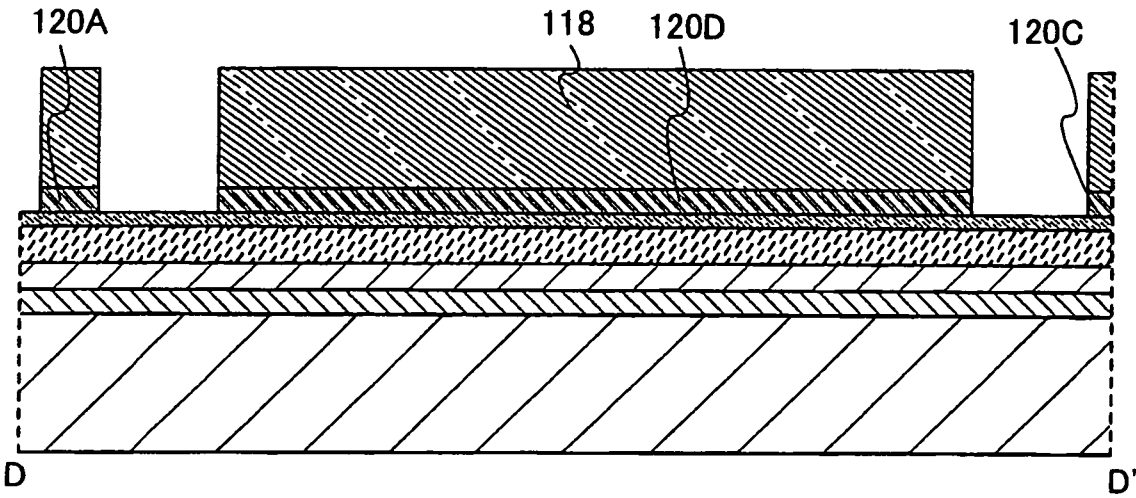


圖 11B

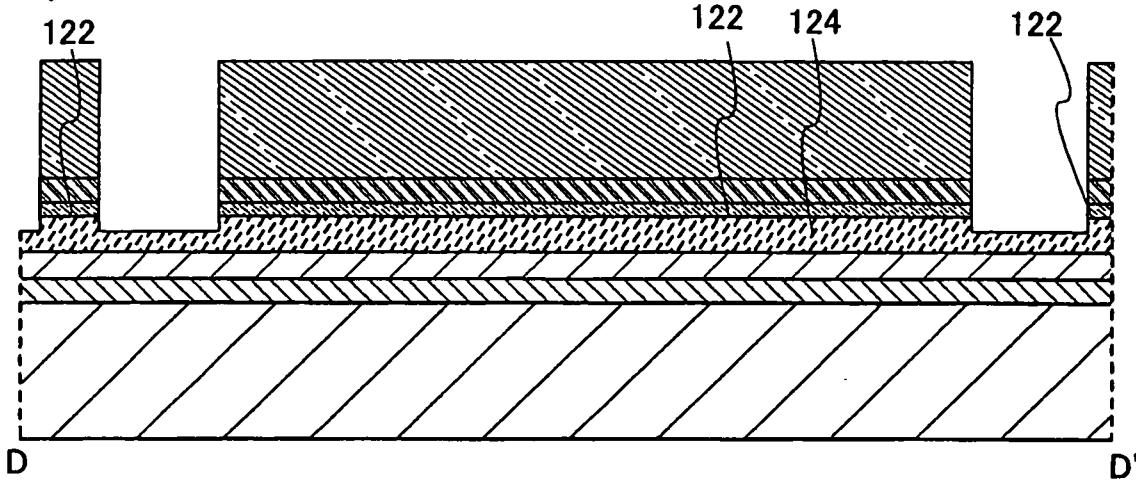


圖 11C

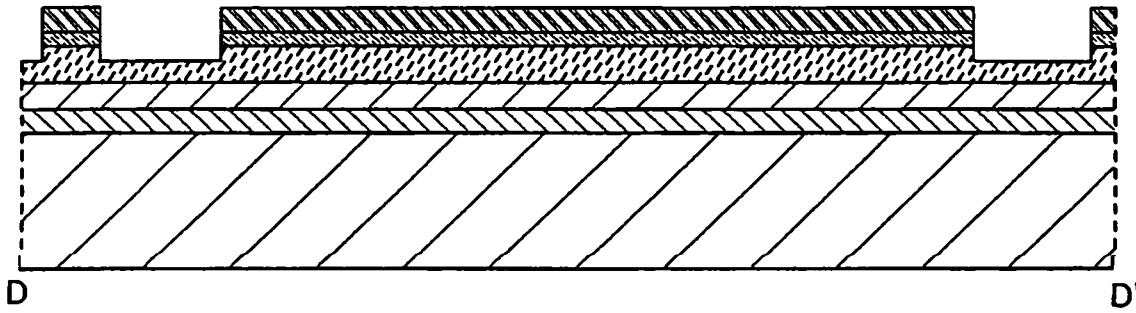


圖 12A

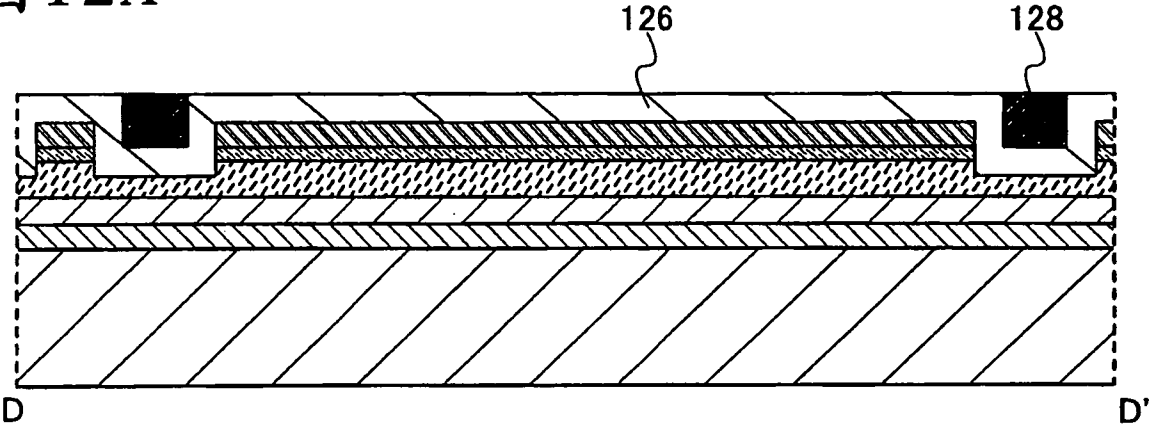


圖 12B

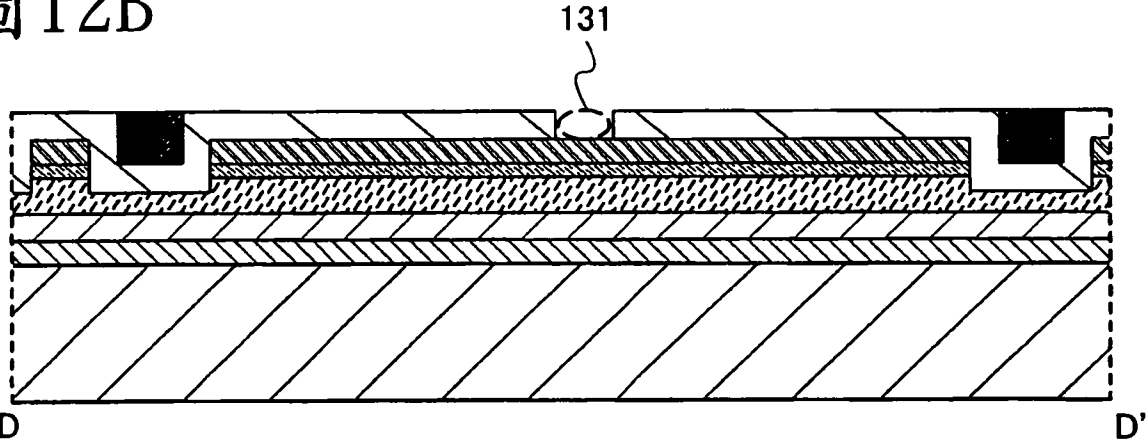


圖 12C

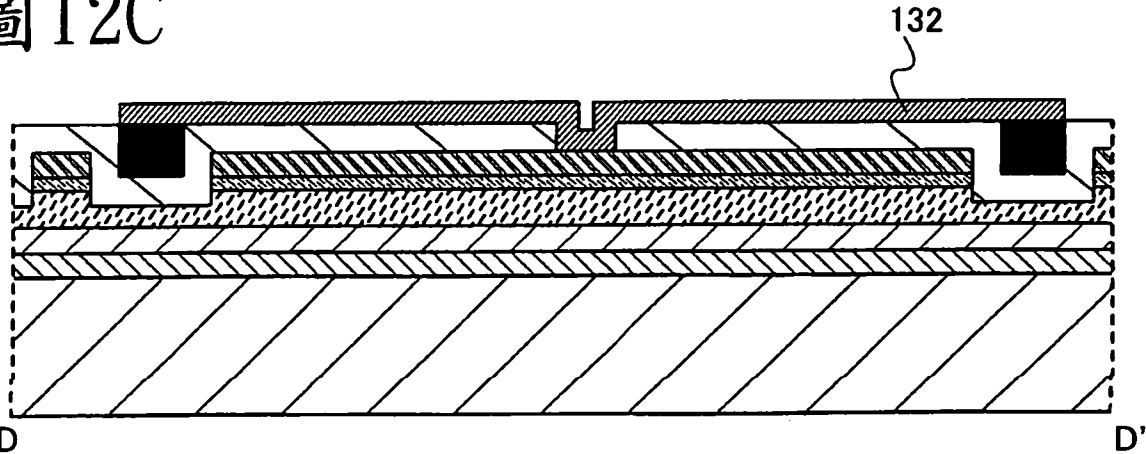


圖13A

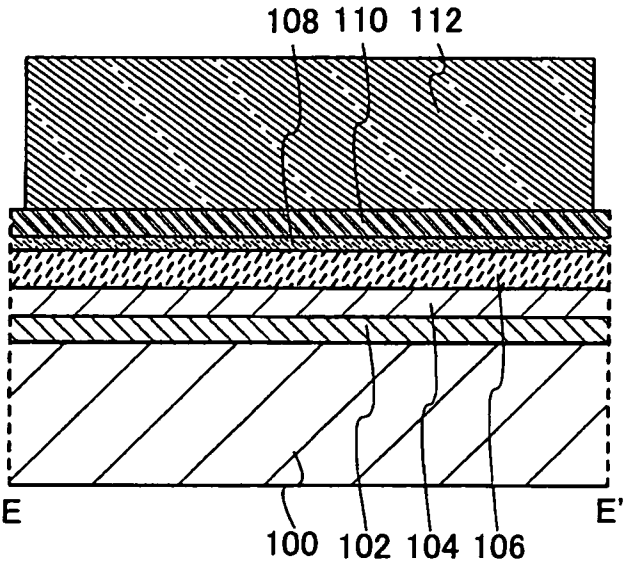


圖13B

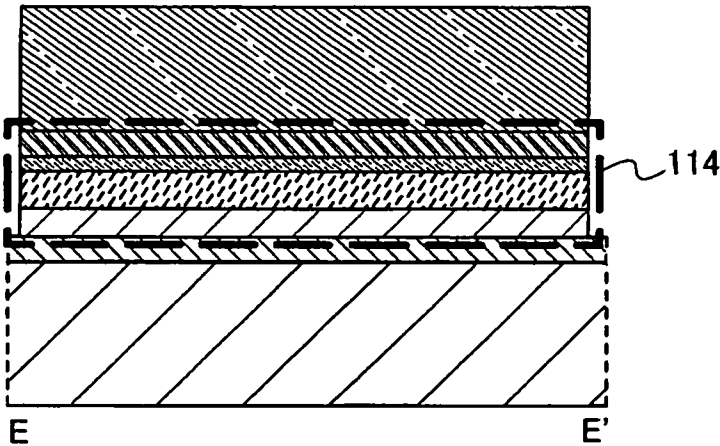


圖13C

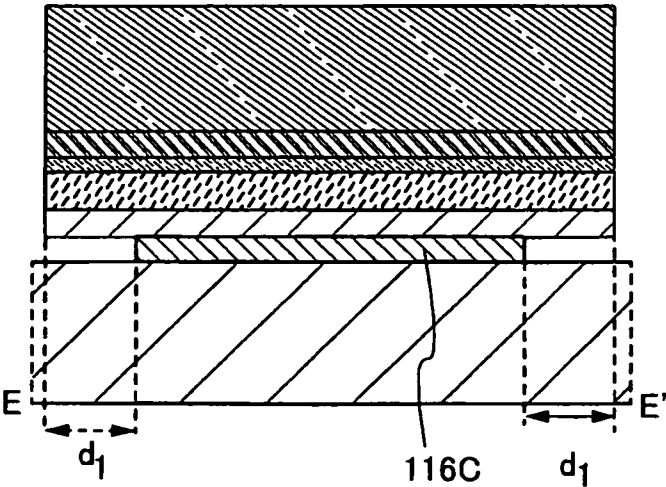


圖 14A

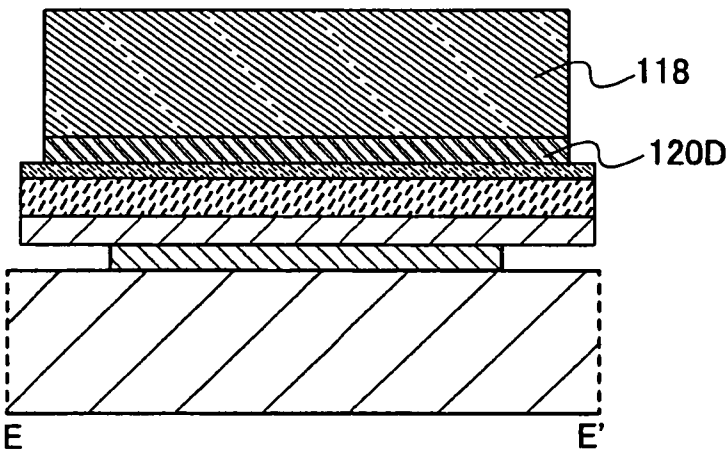


圖 14B

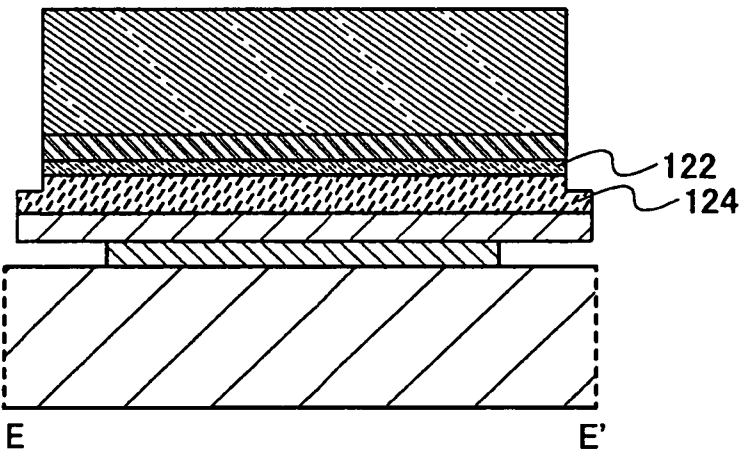


圖 14C

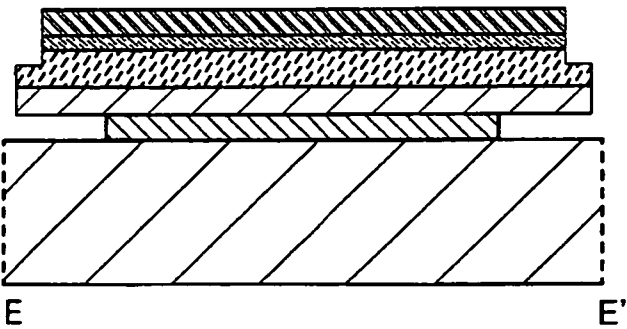


圖 15A

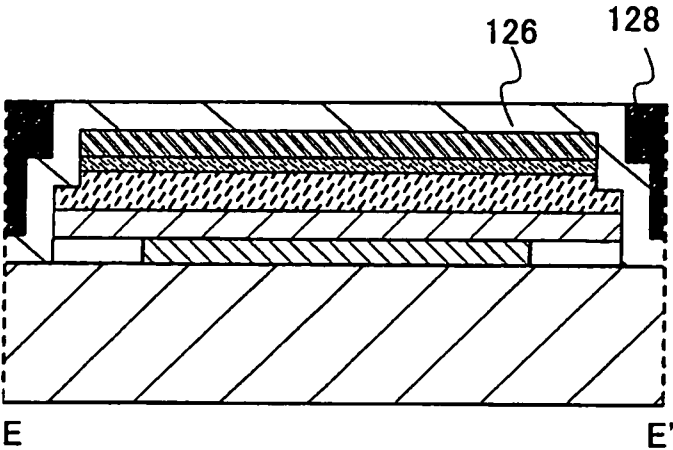


圖 15B

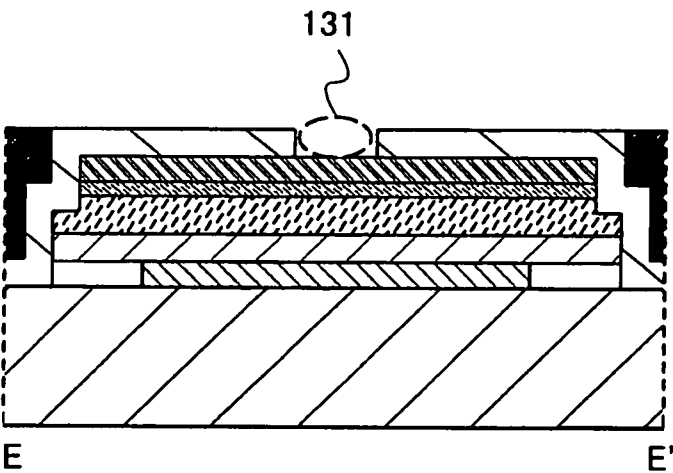


圖 15C

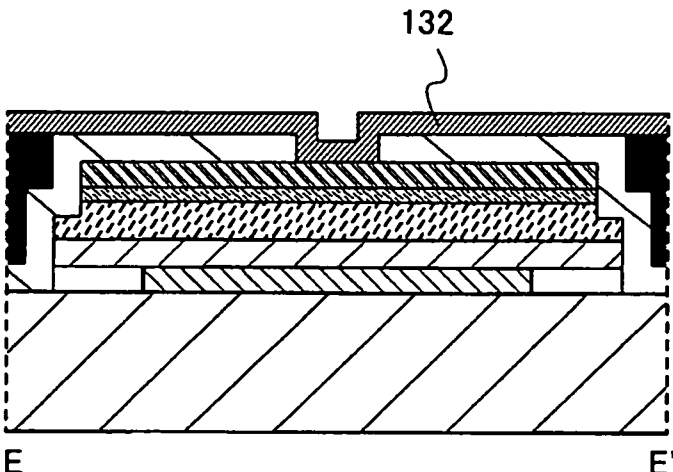


圖 16

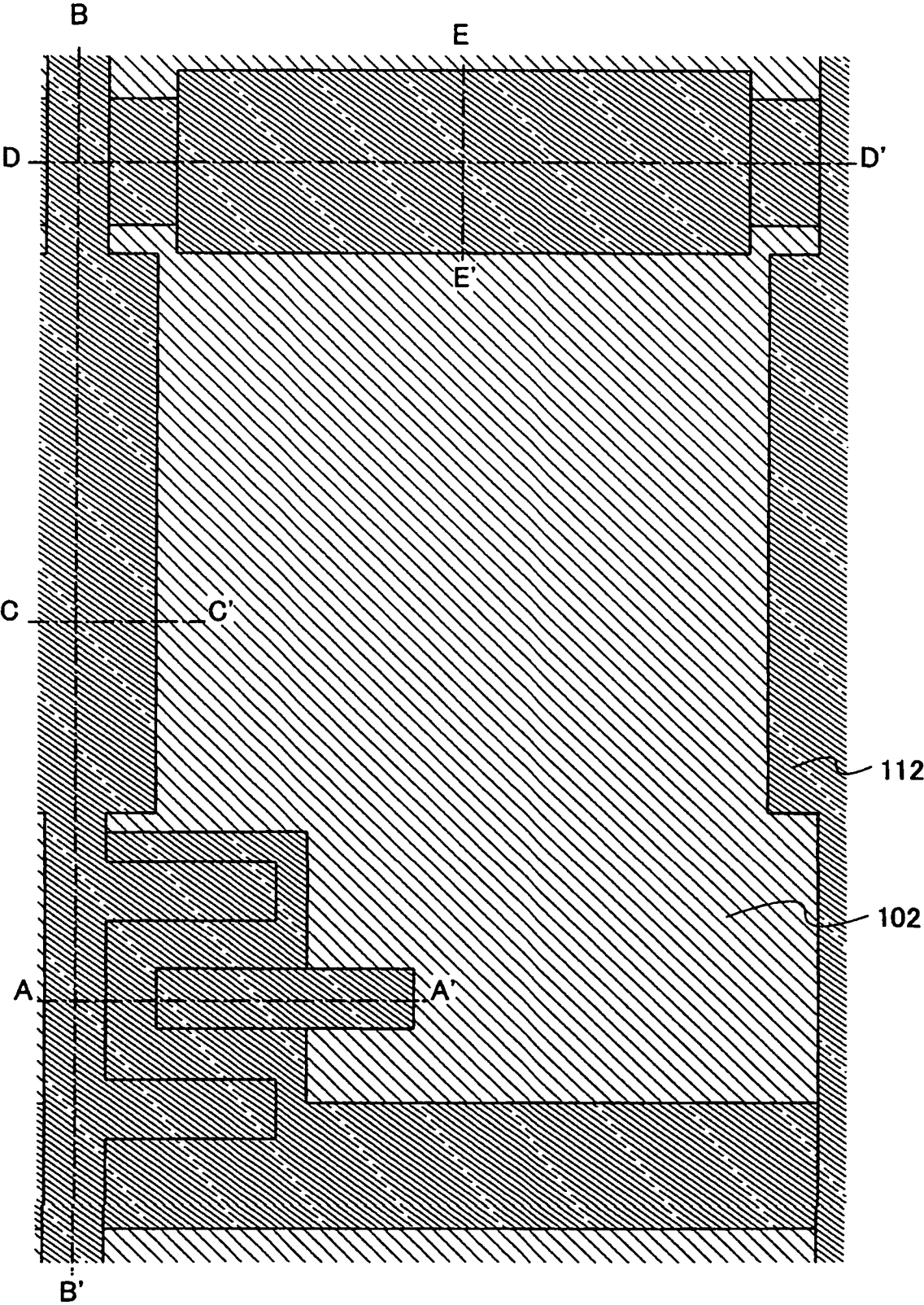


圖 17

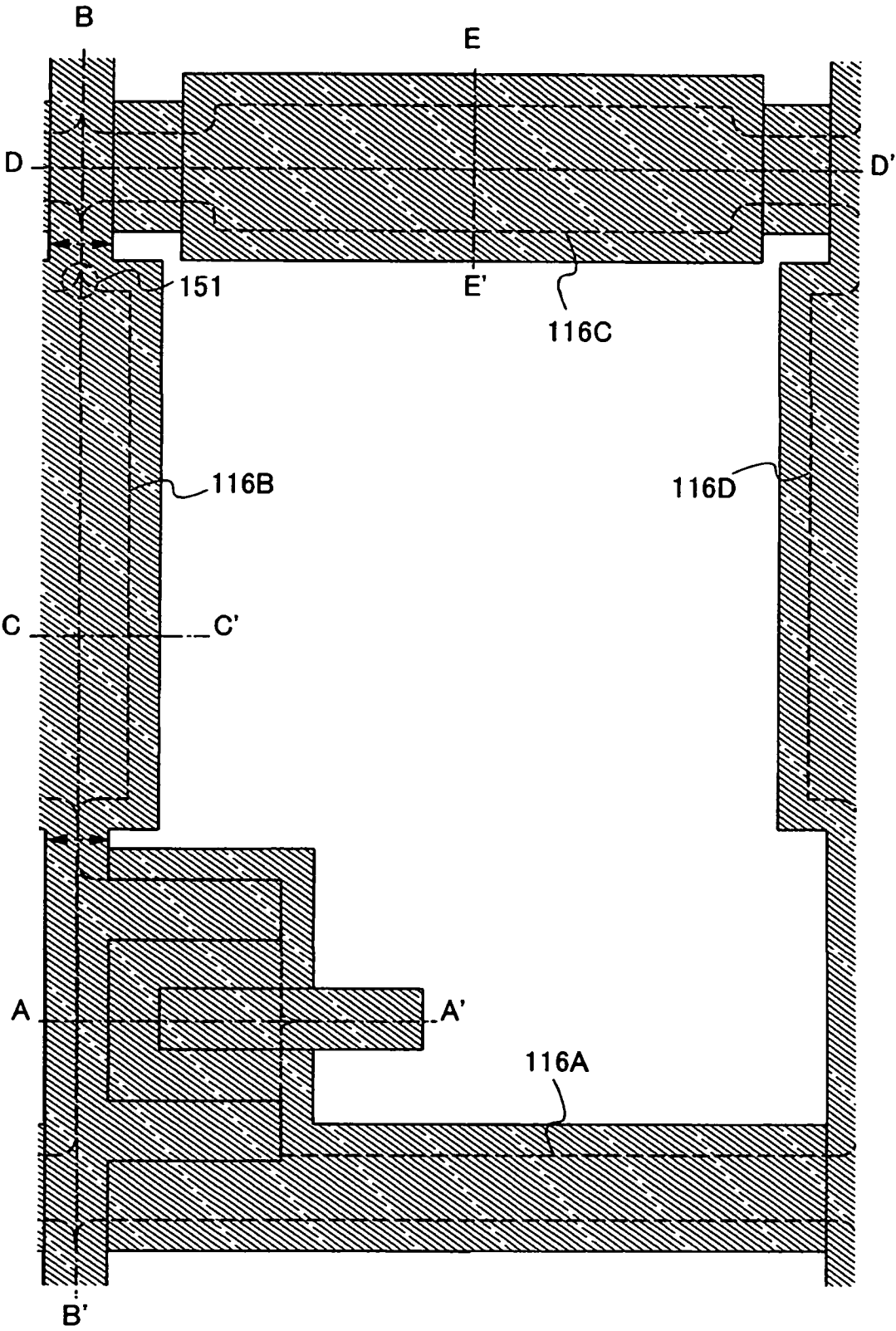


圖18

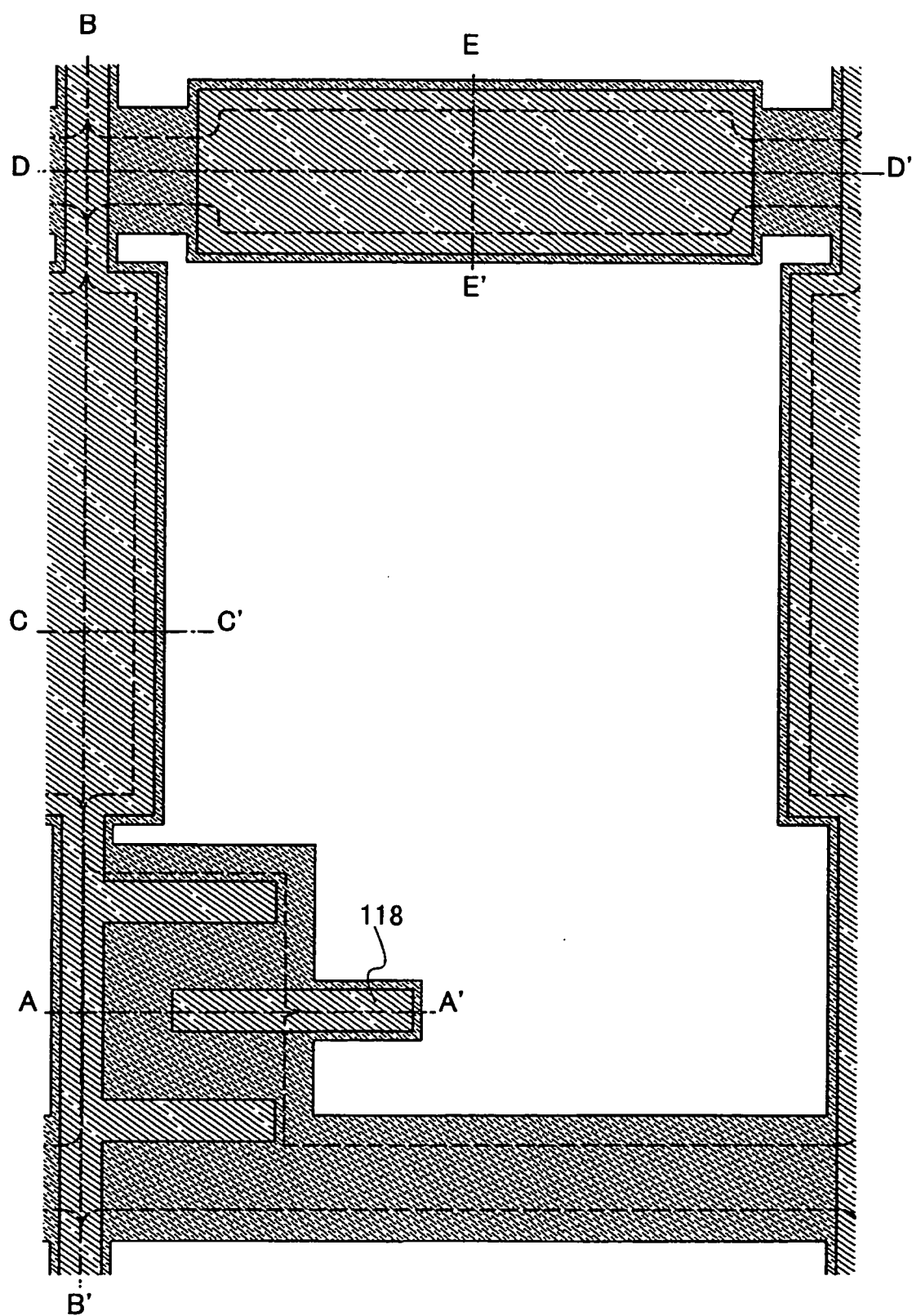


圖 19

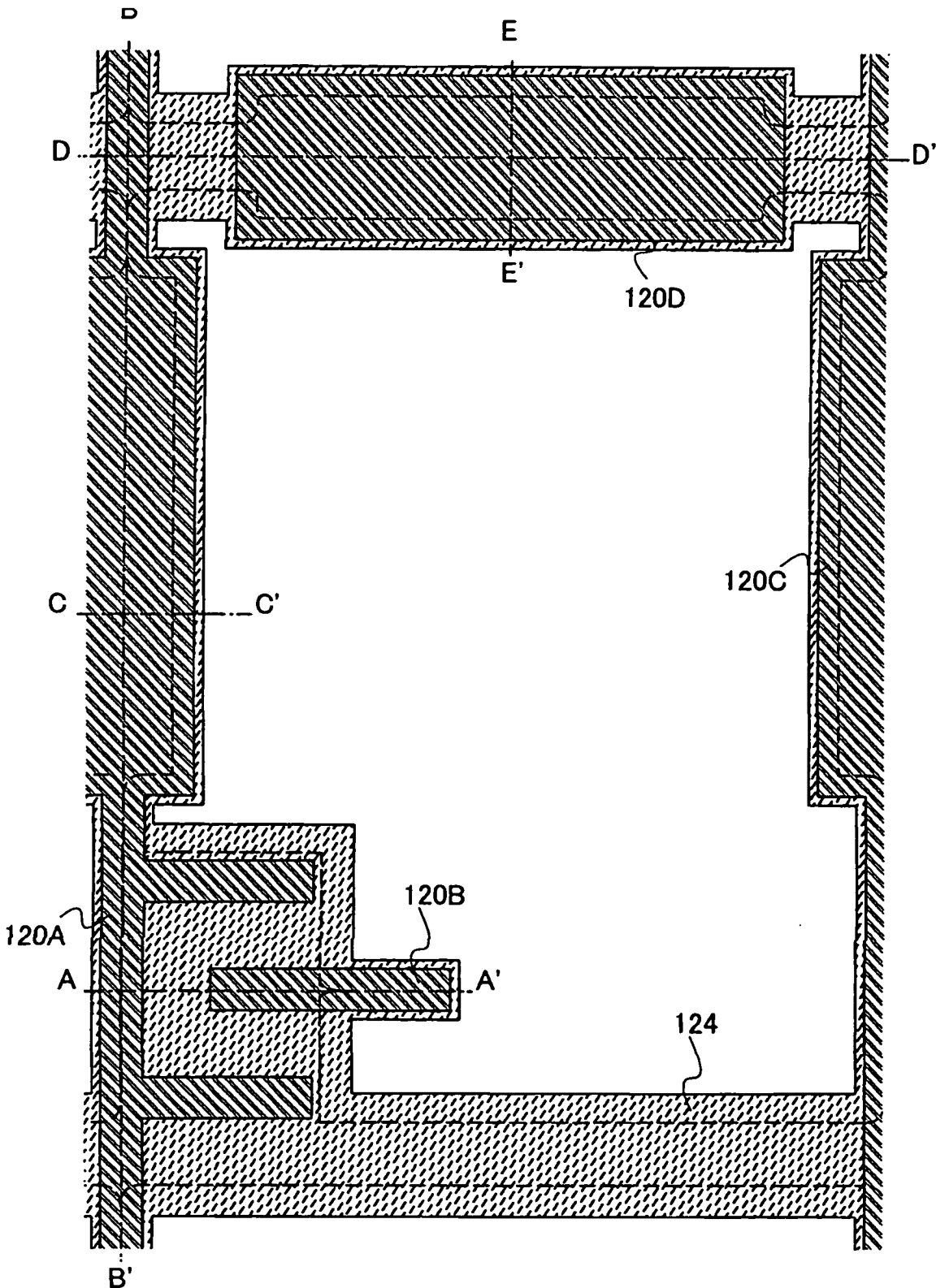


圖 20

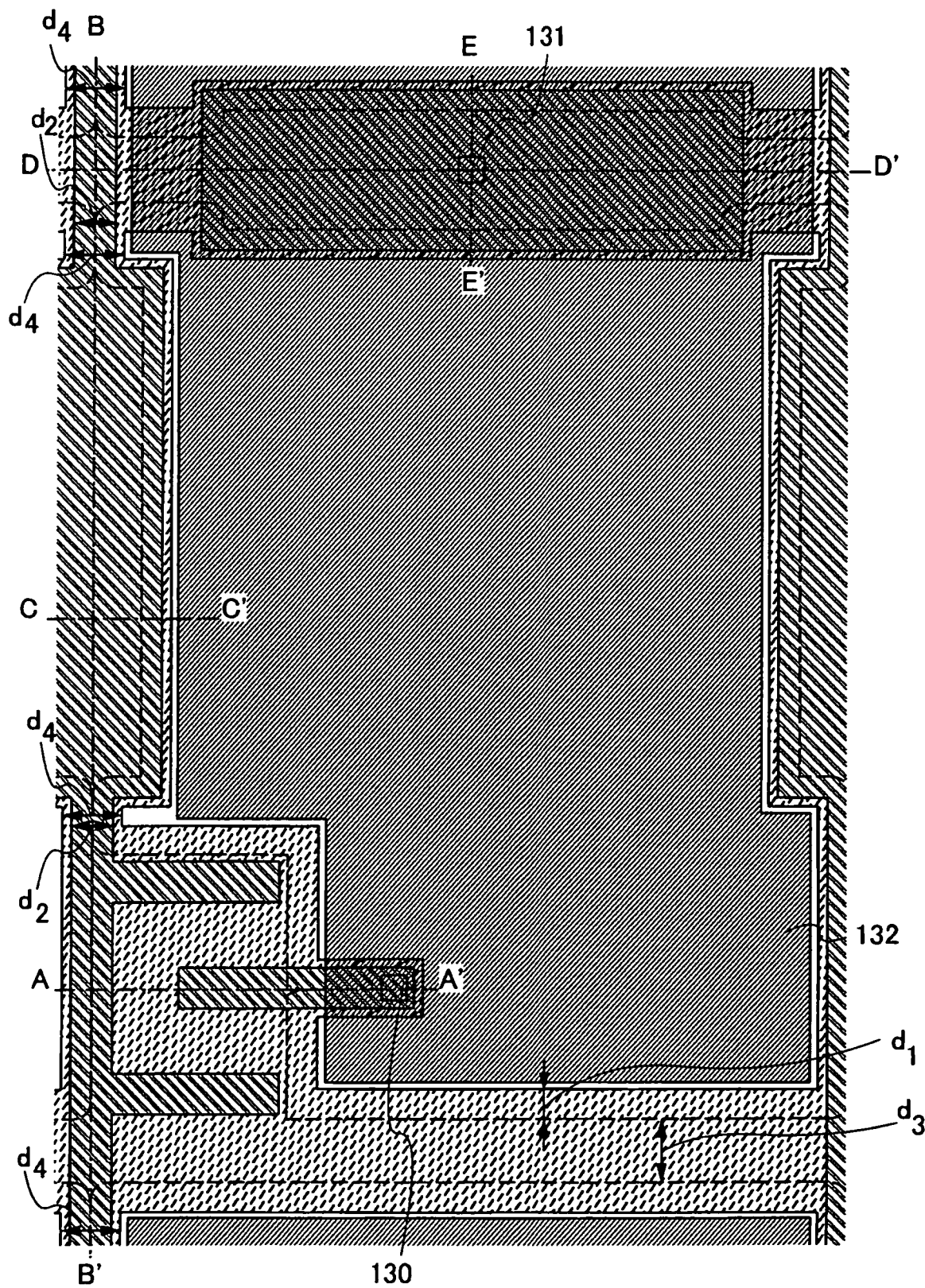


圖 21

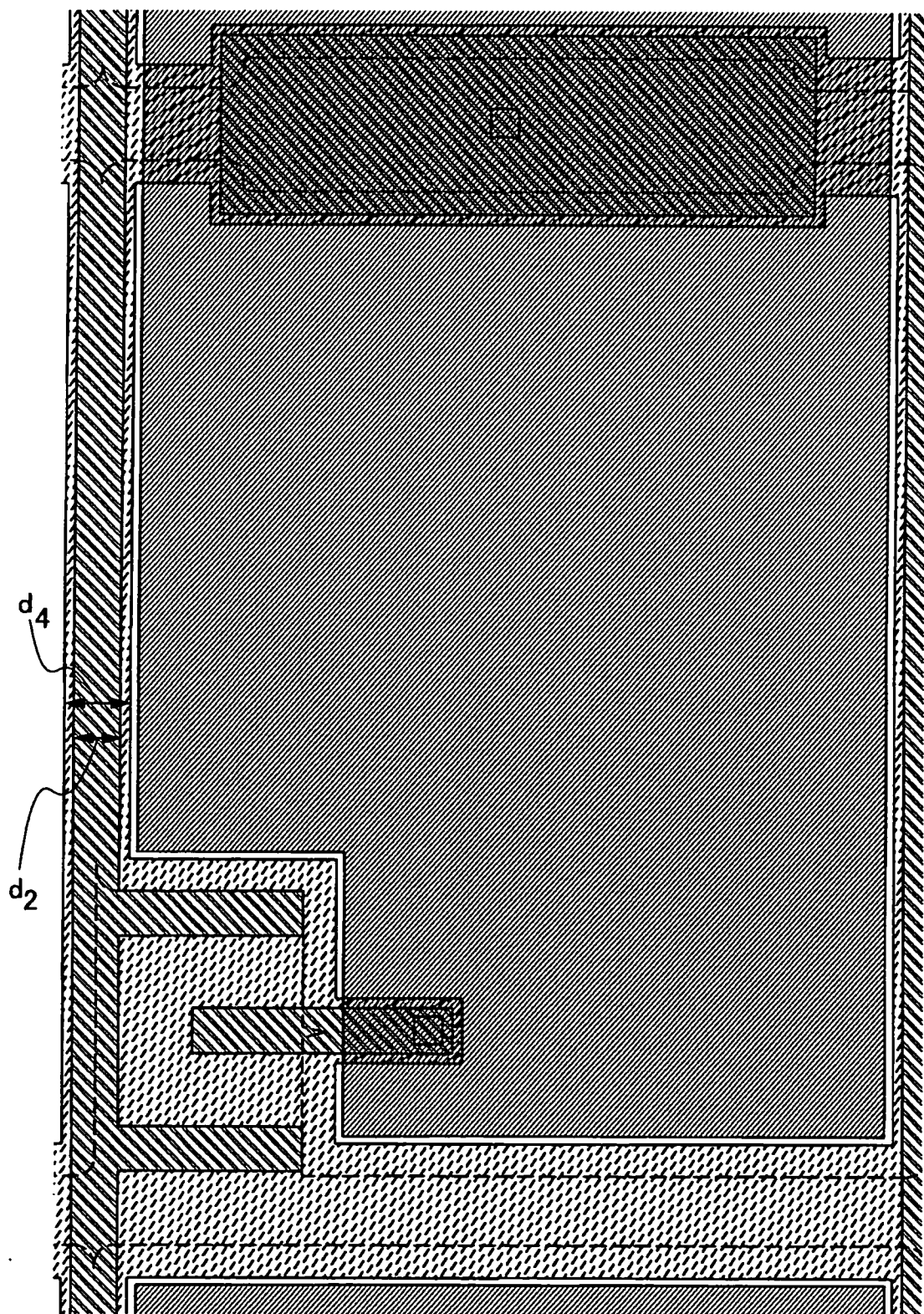


圖 22

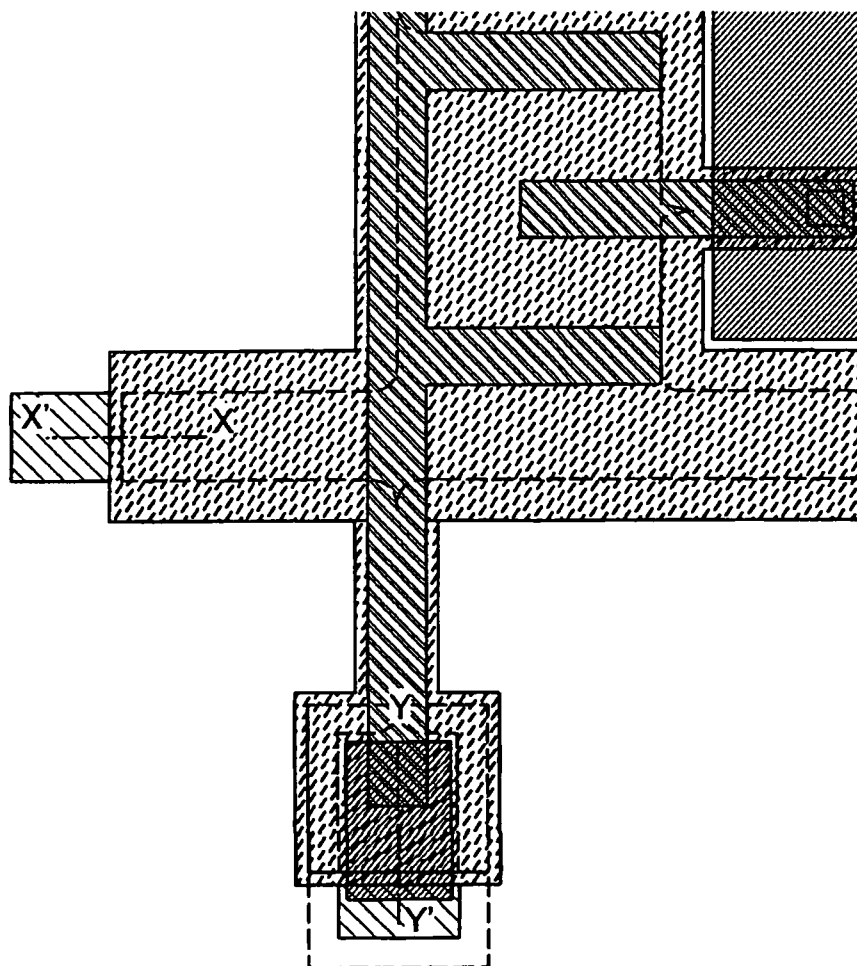


圖 23

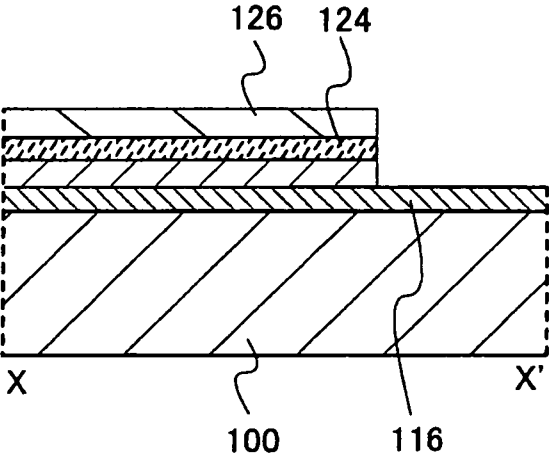


圖 24A

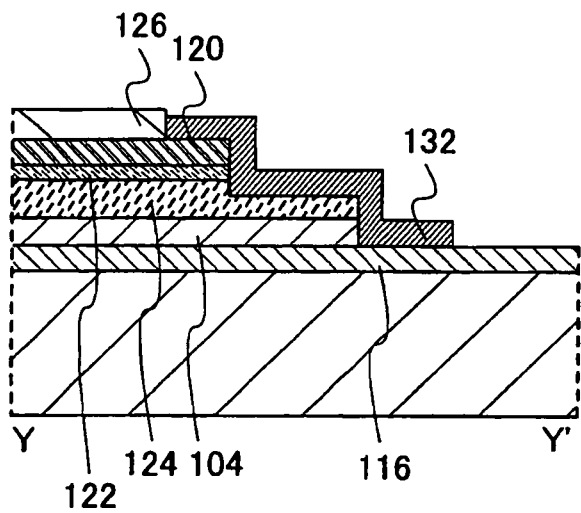


圖 24B

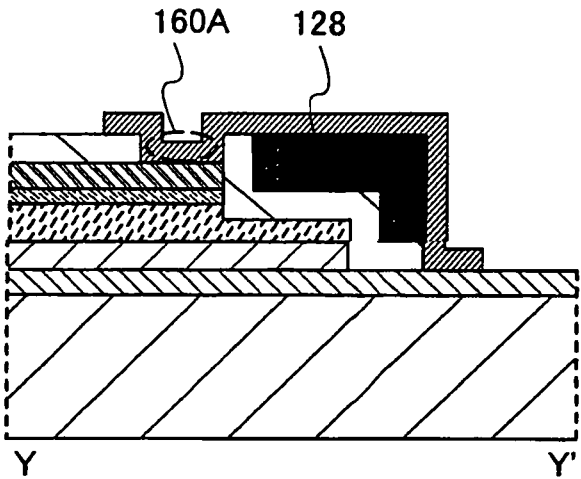


圖 24C

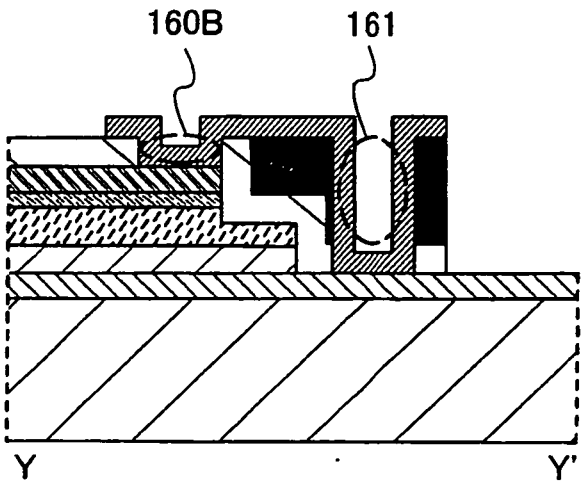


圖 25A-1

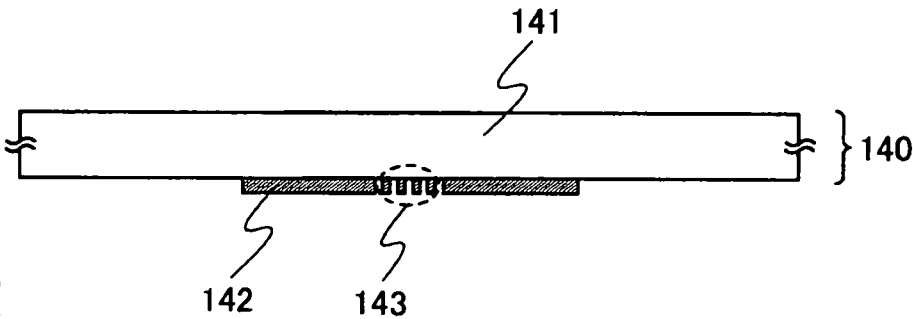


圖 25A-2

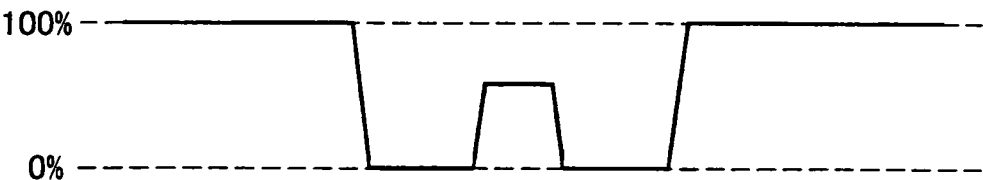


圖 25B-1

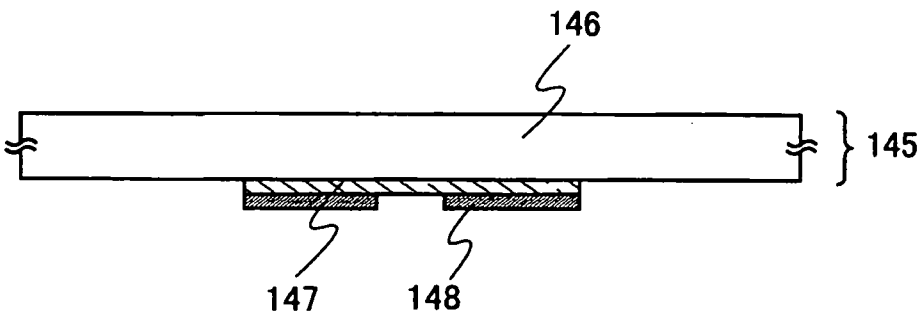


圖 25B-2

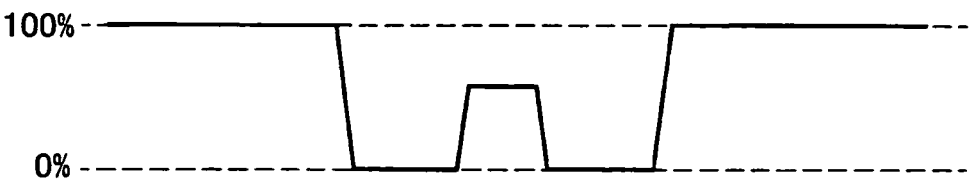


圖 26A

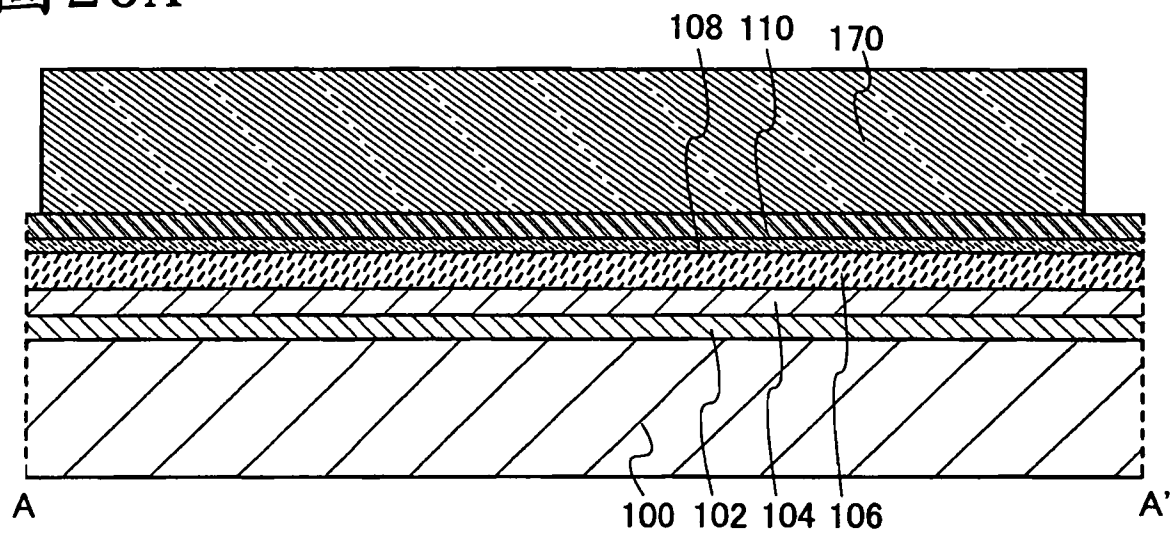


圖 26B

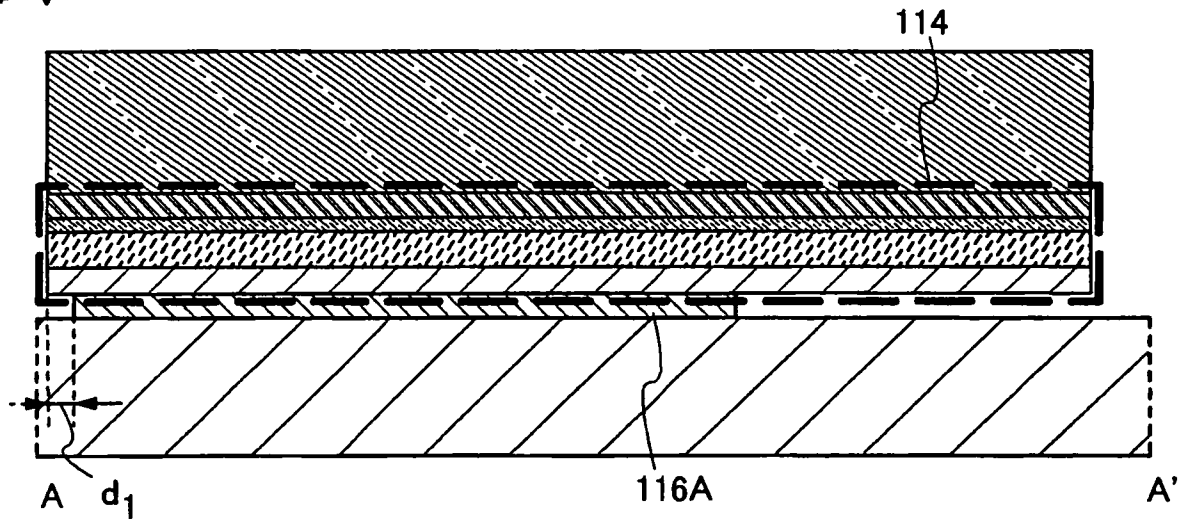


圖 26C

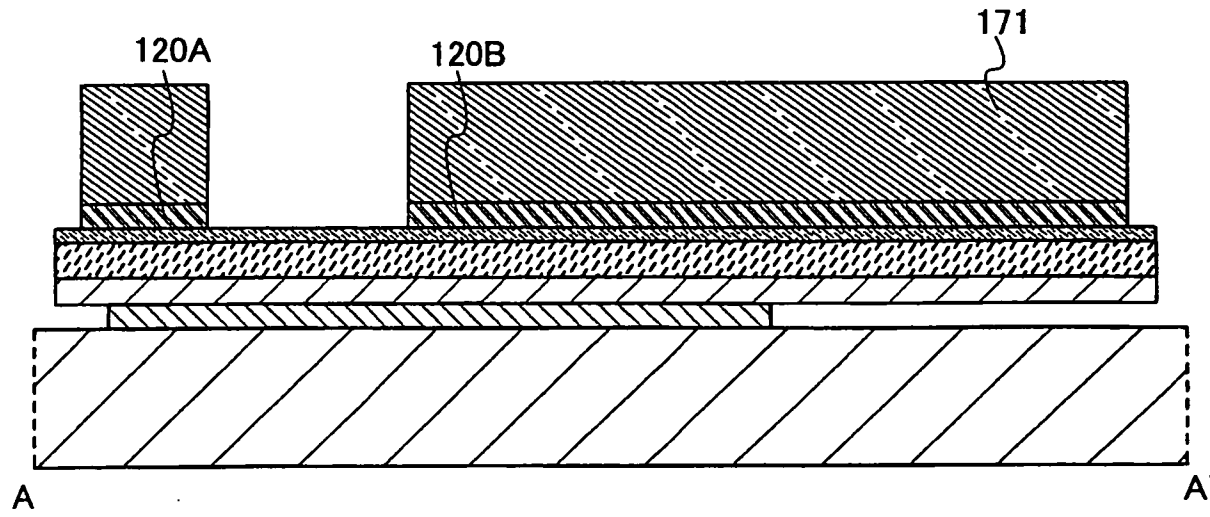


圖 27A

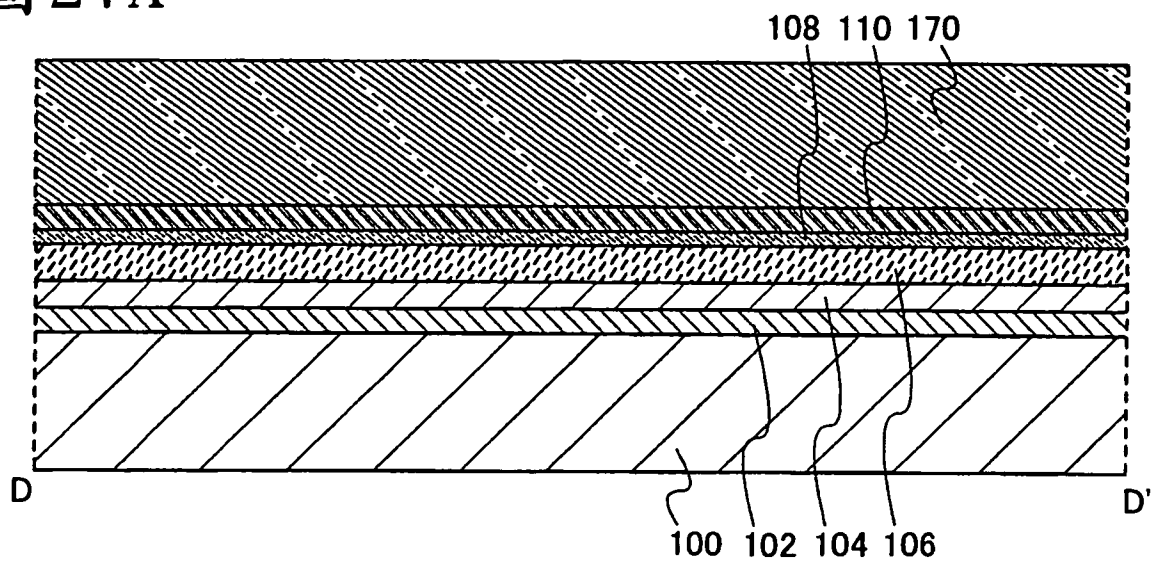


圖 27B

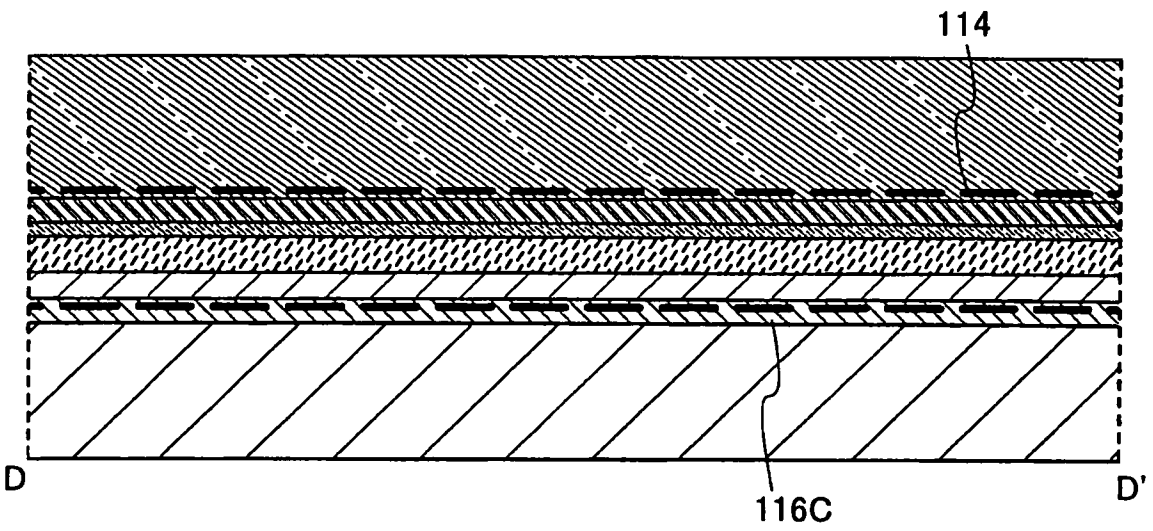


圖 27C

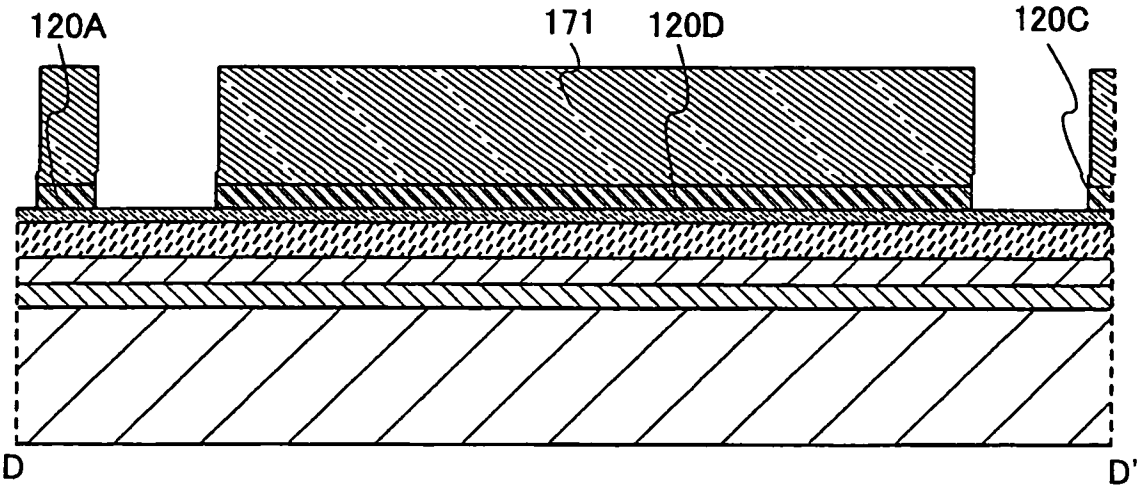


圖 28

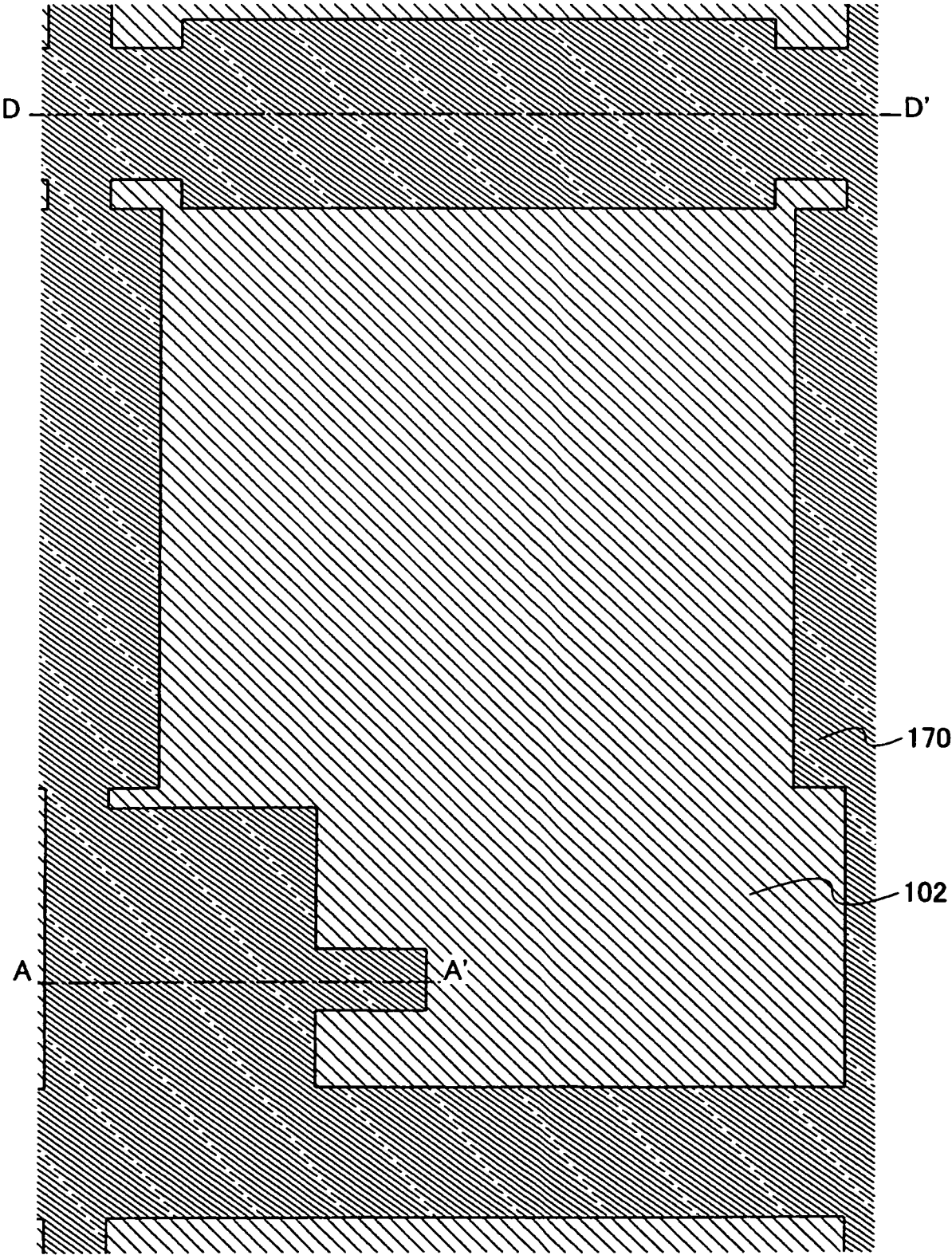


圖 29

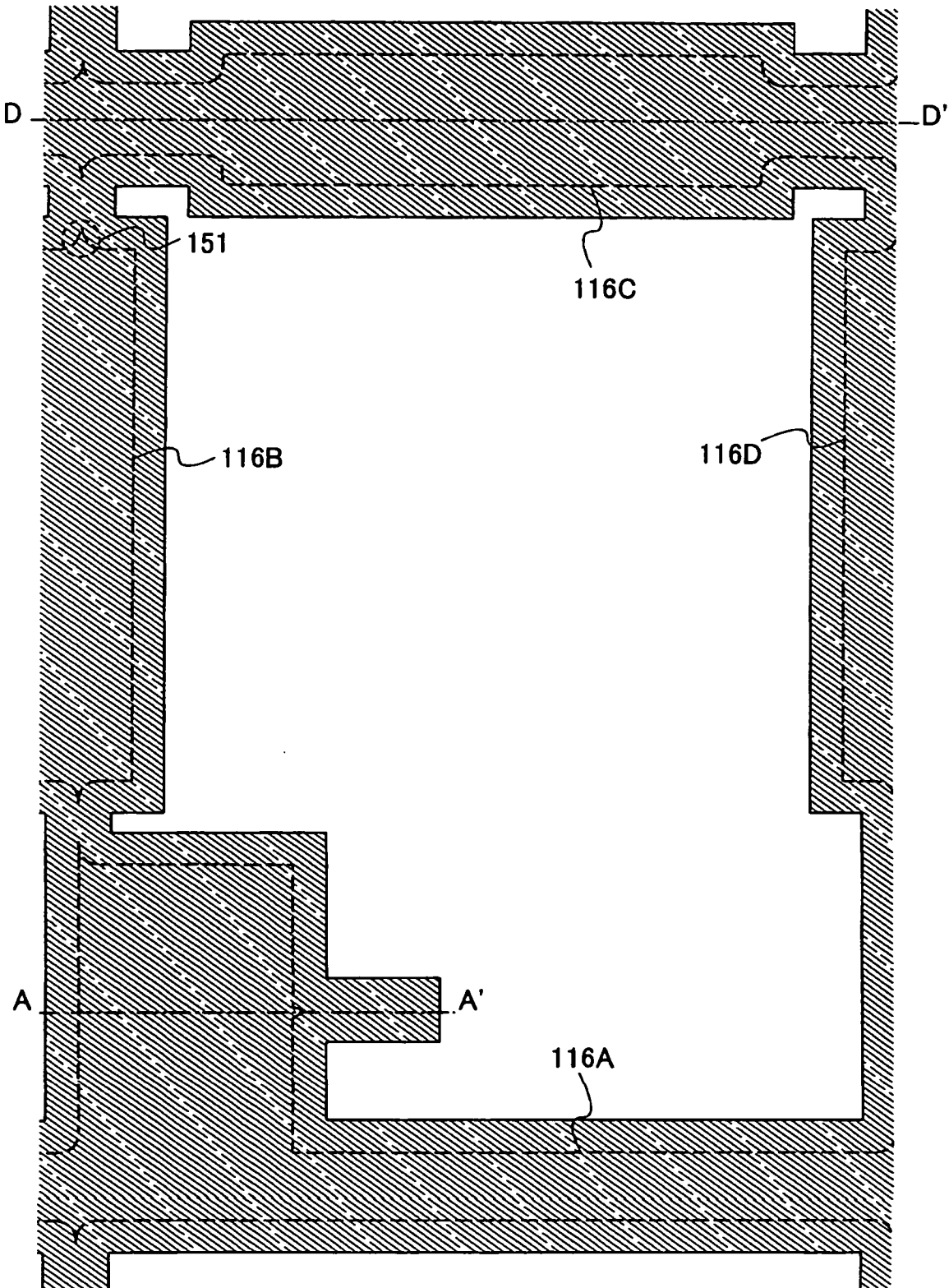


圖 30

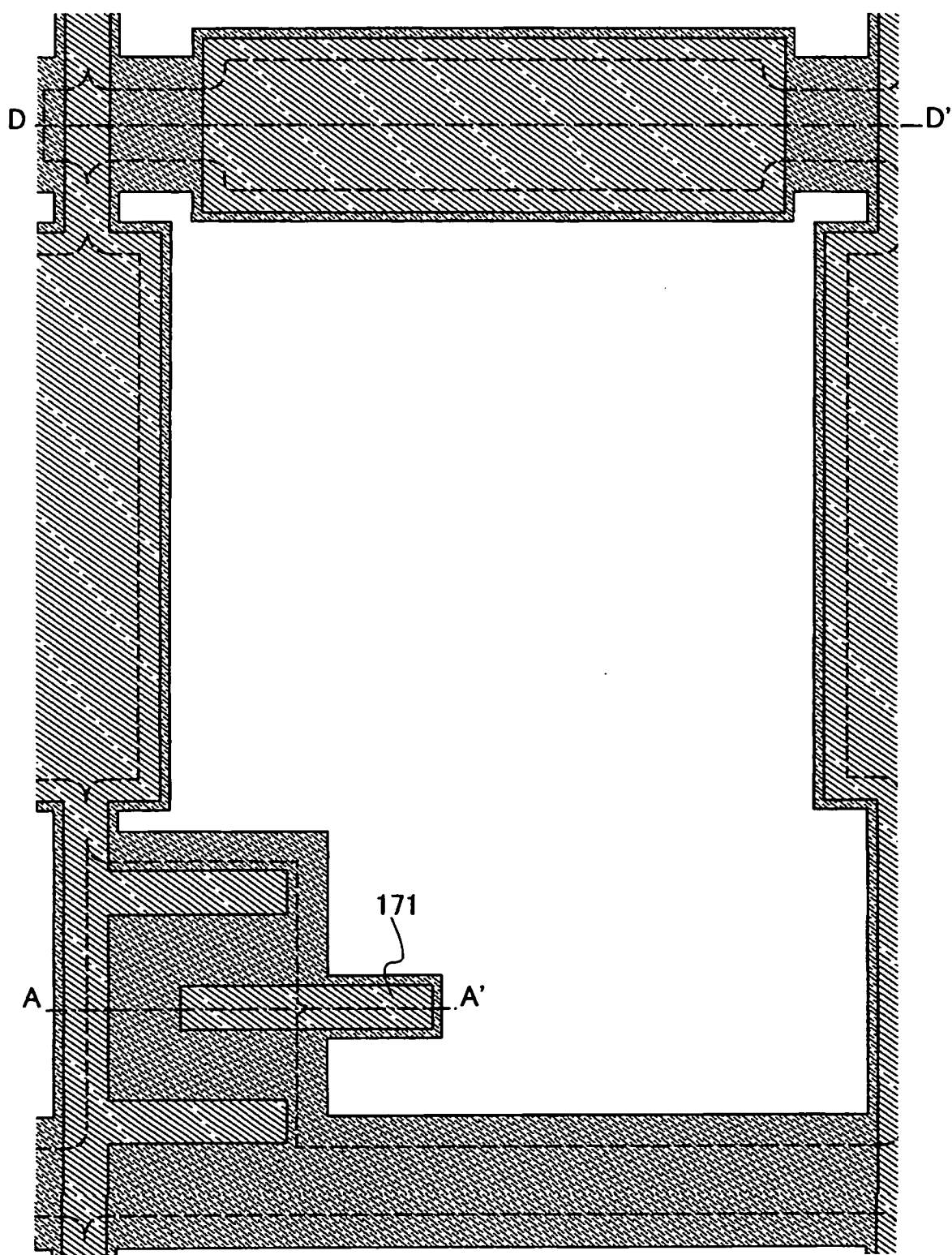


圖 31A

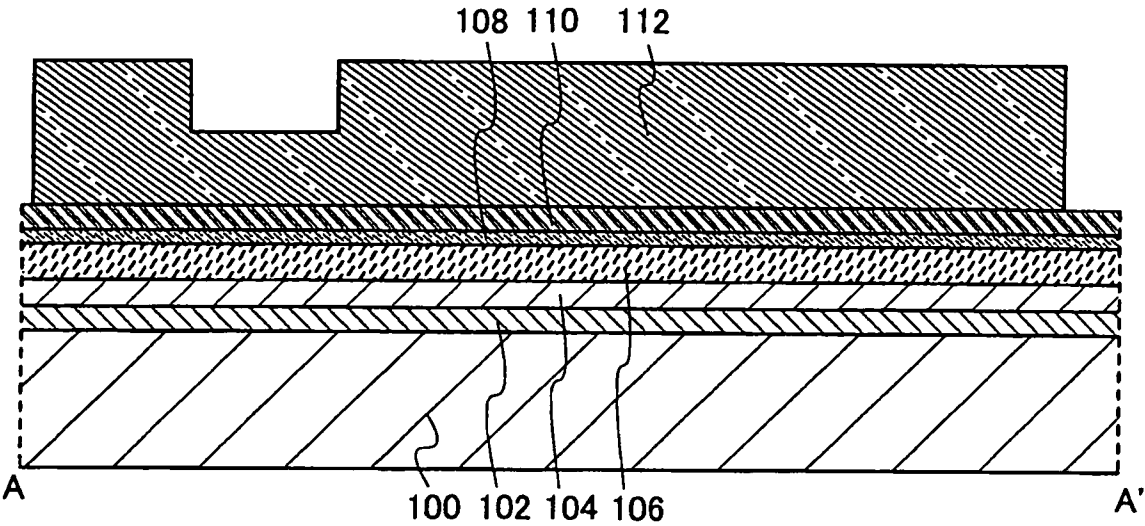


圖 31B

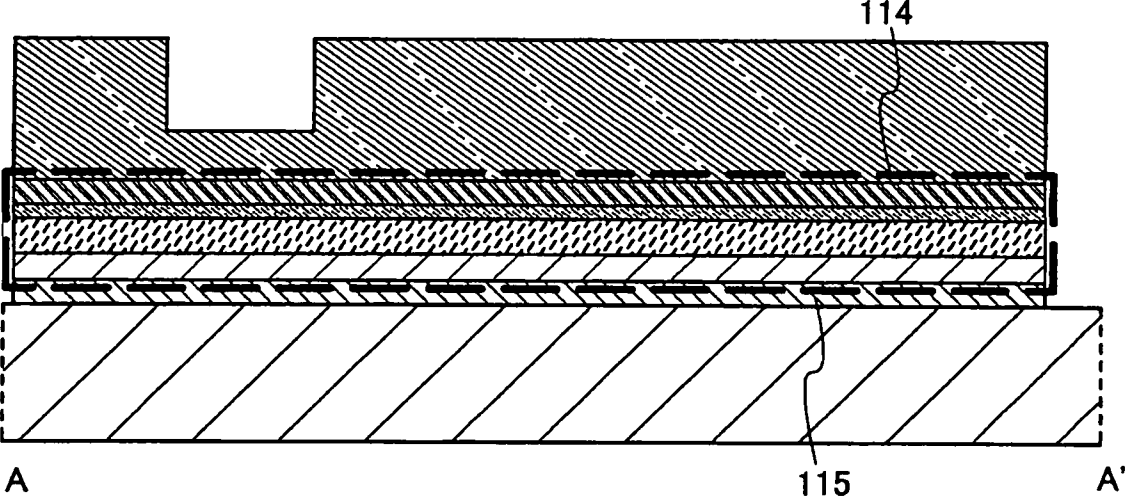


圖 31C

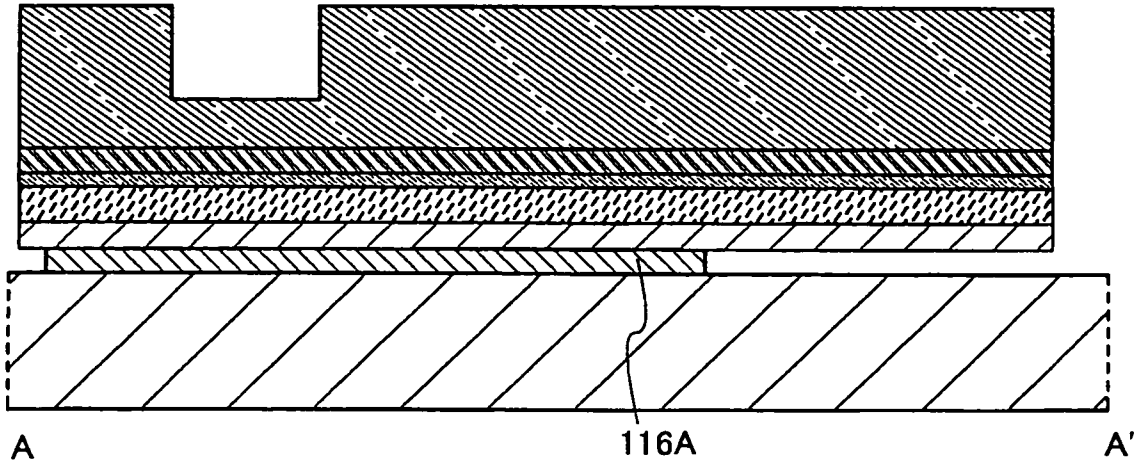


圖 32A

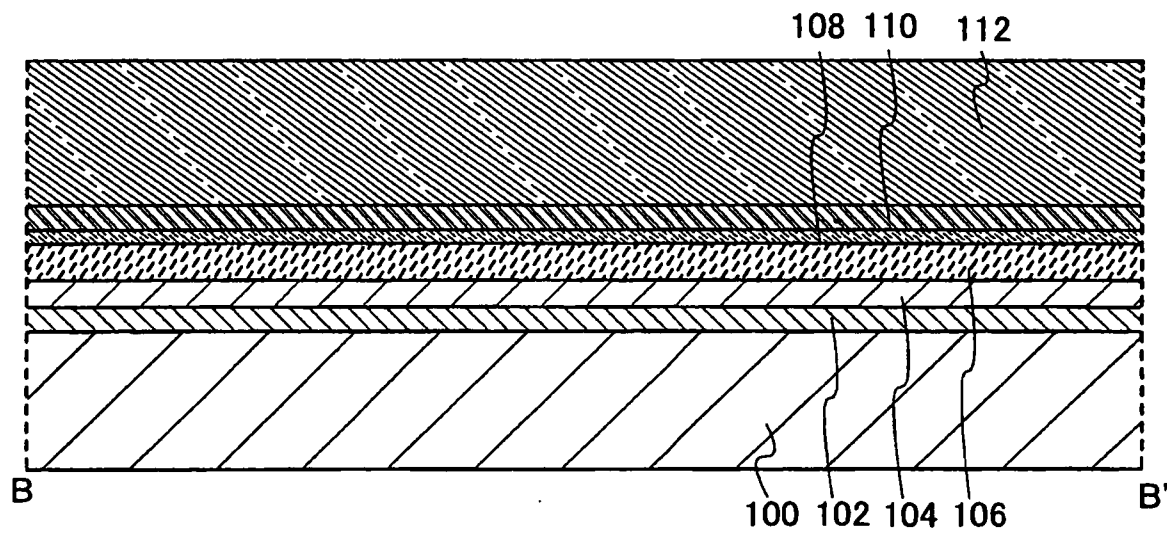


圖 32B

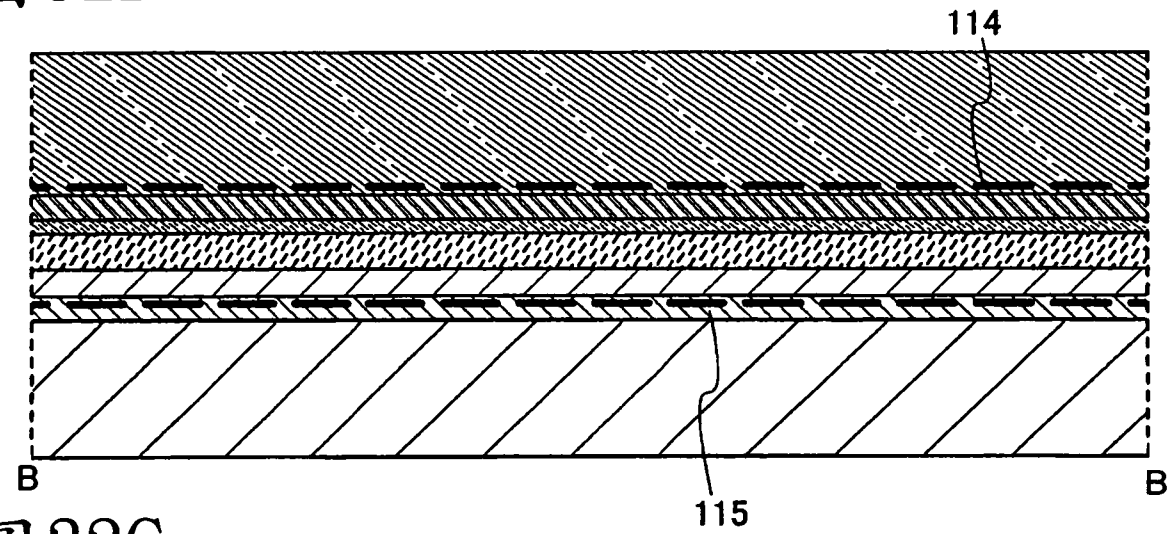


圖 32C

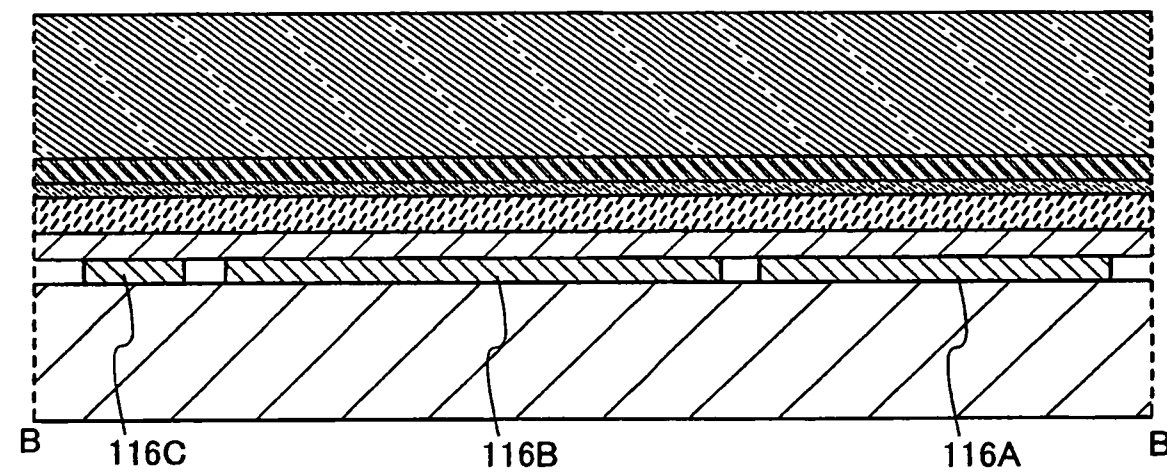


圖 33A

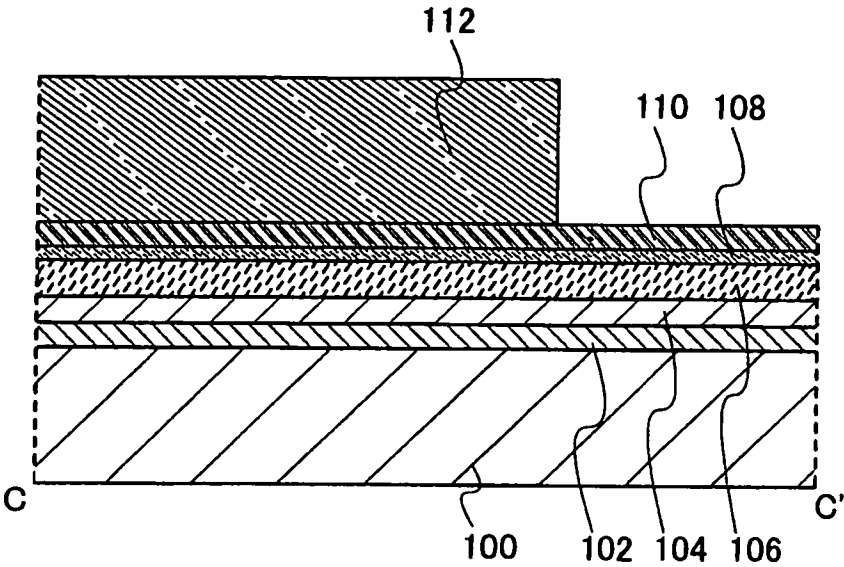


圖 33B

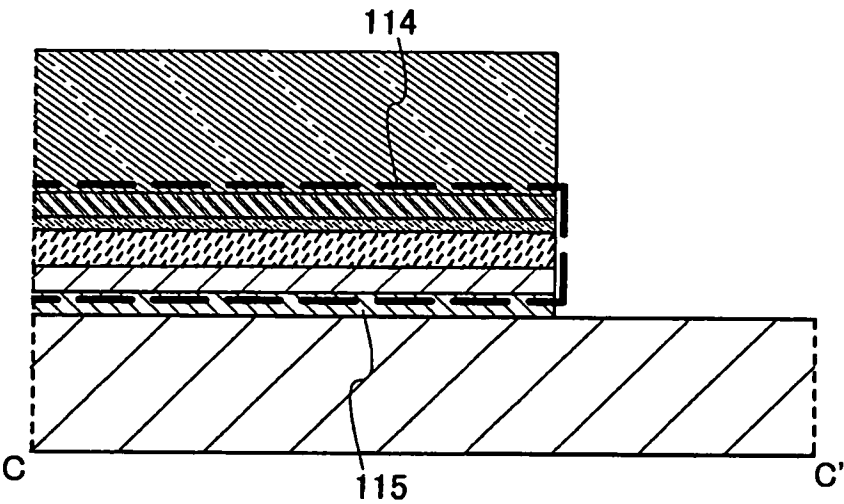


圖 33C

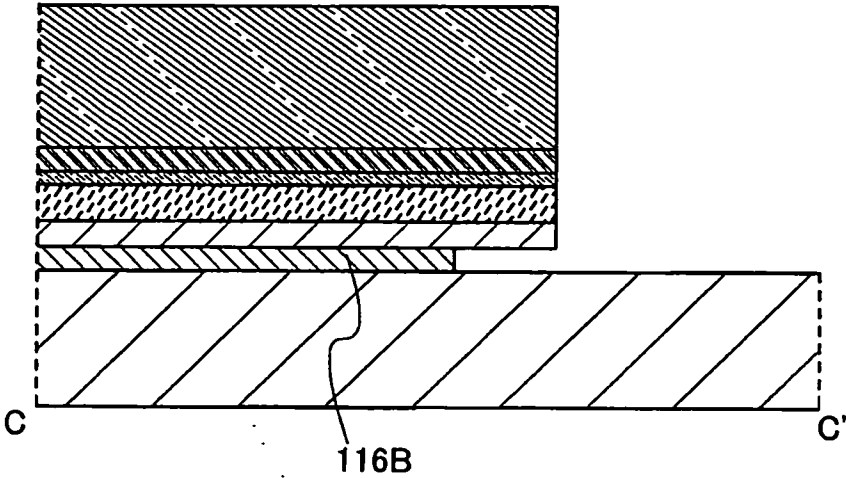


圖 34A

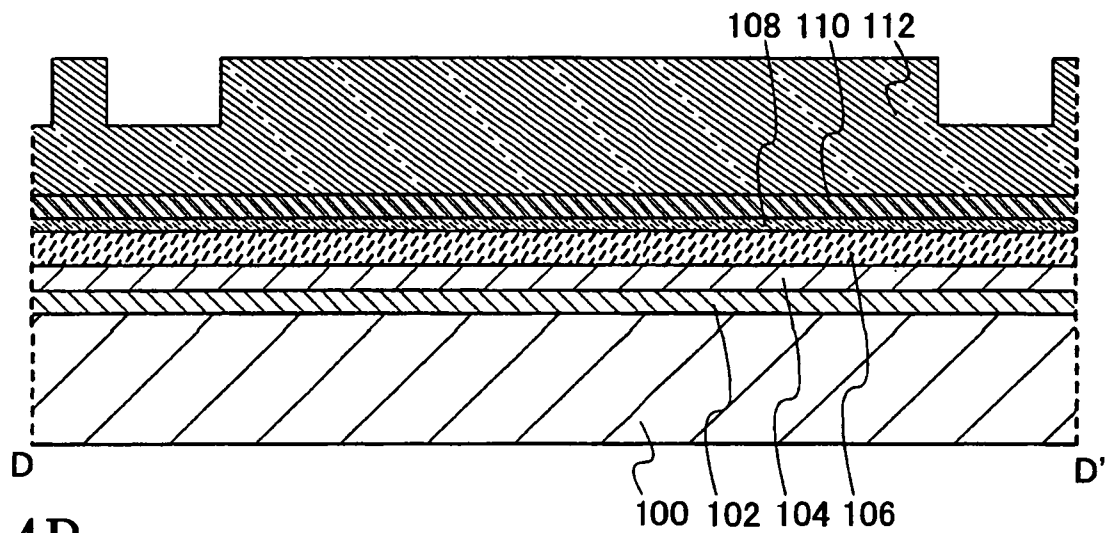


圖 34B

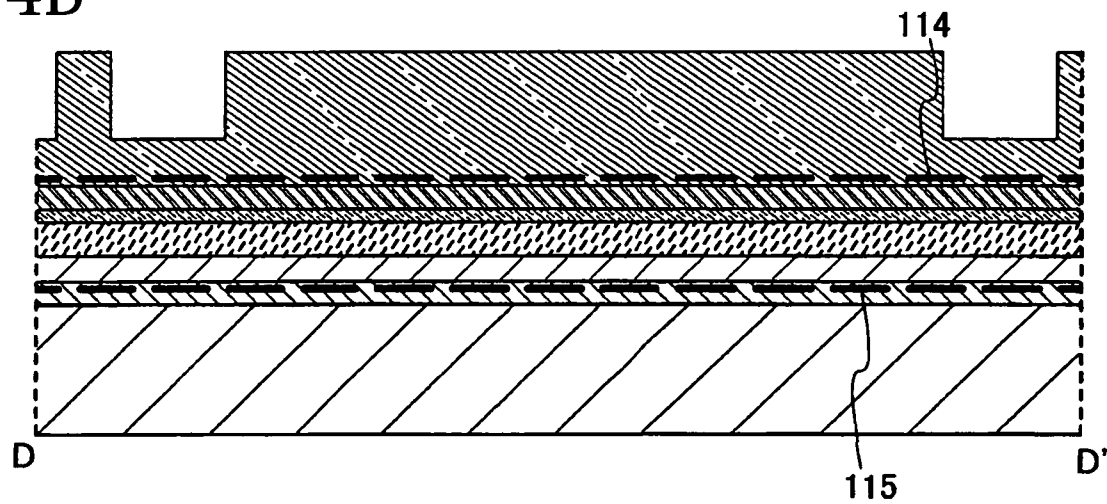


圖 34C

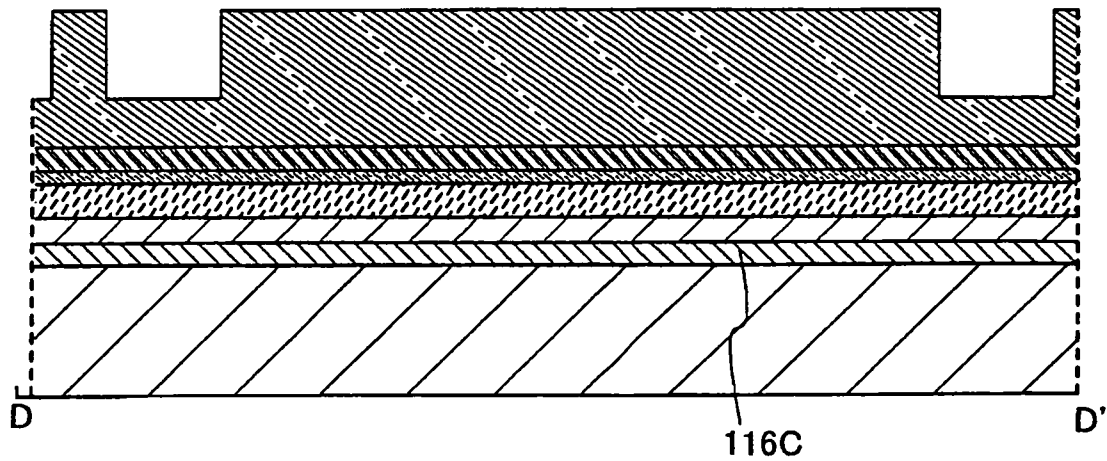


圖 35A

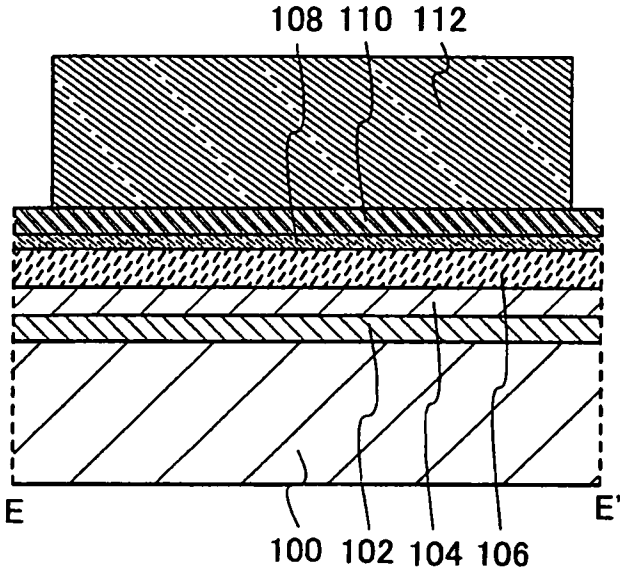


圖 35B

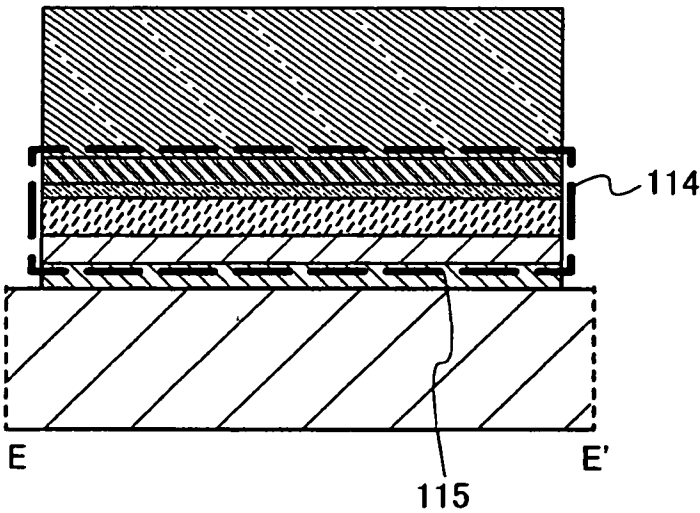


圖 35C

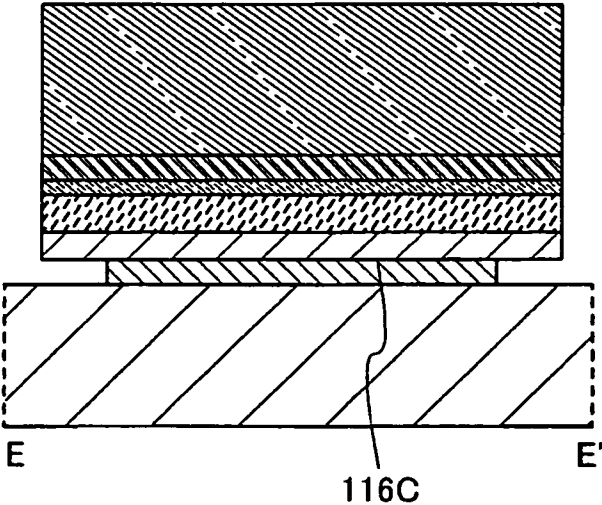


圖 36

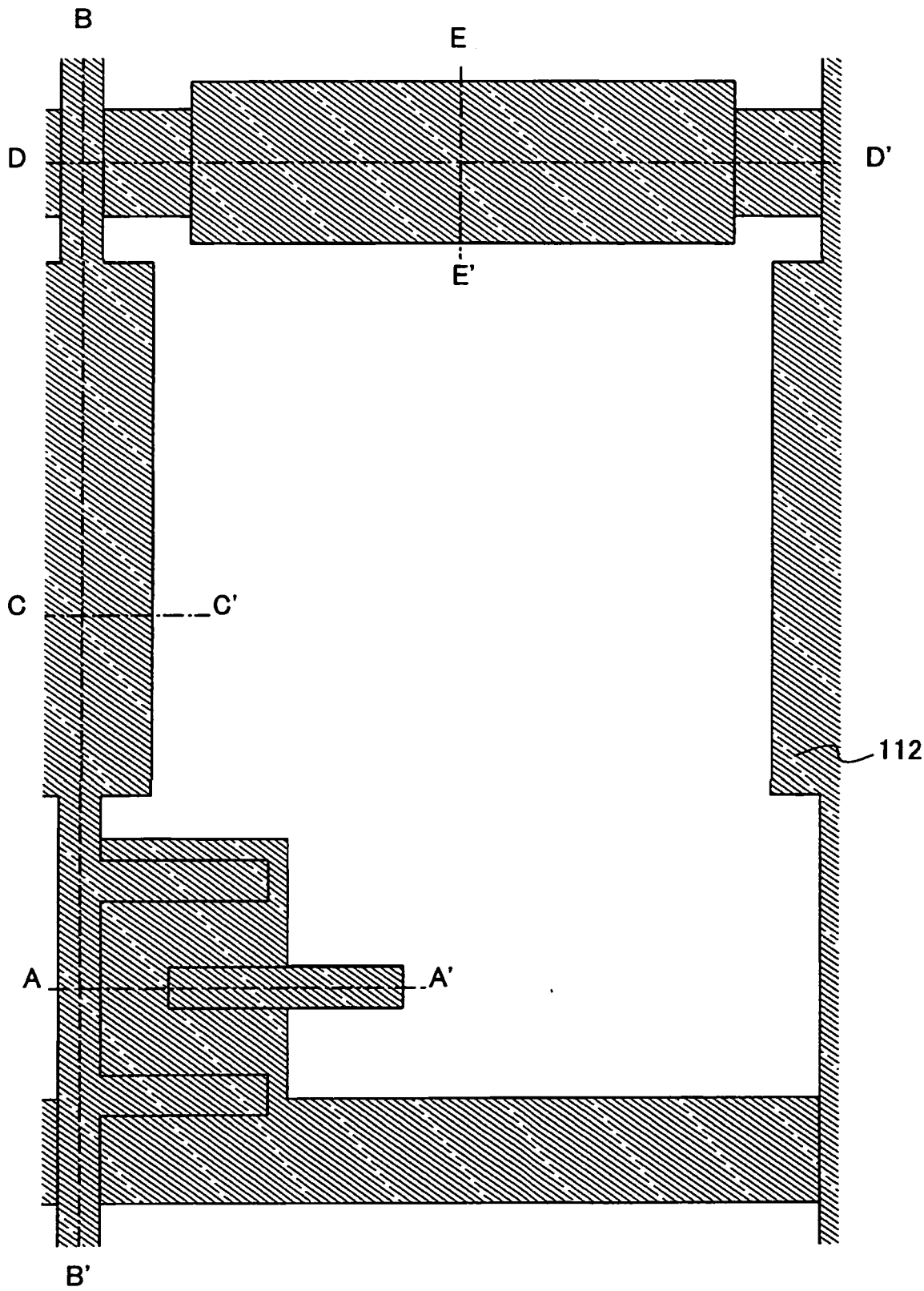


圖 37A

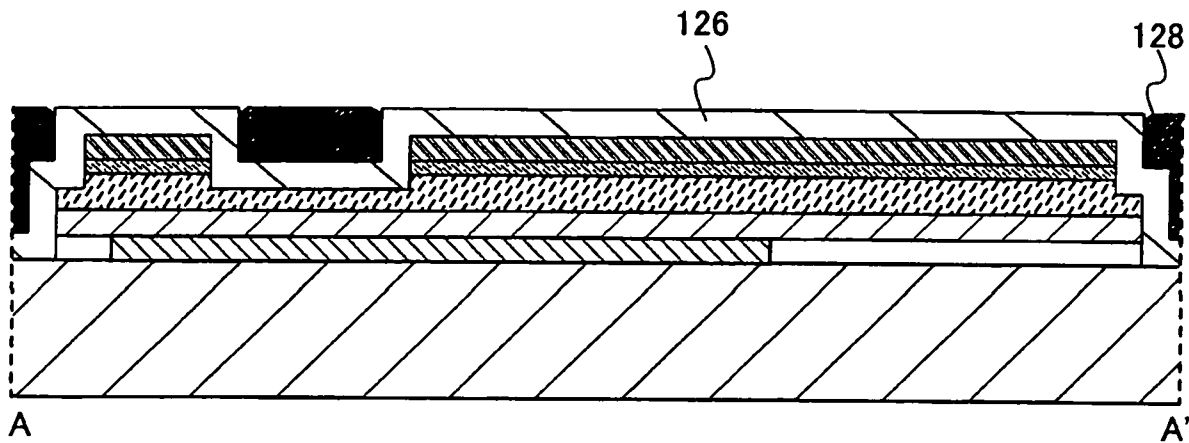


圖 37B

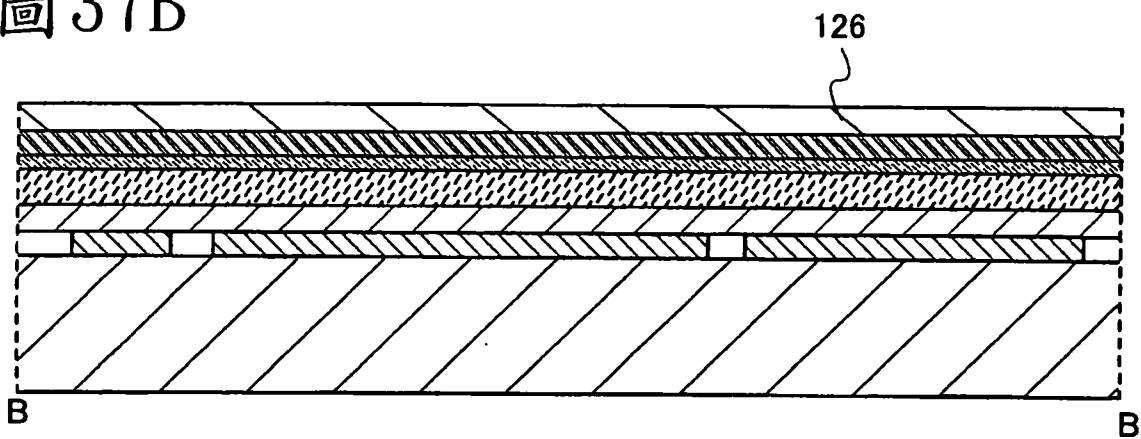


圖 37C

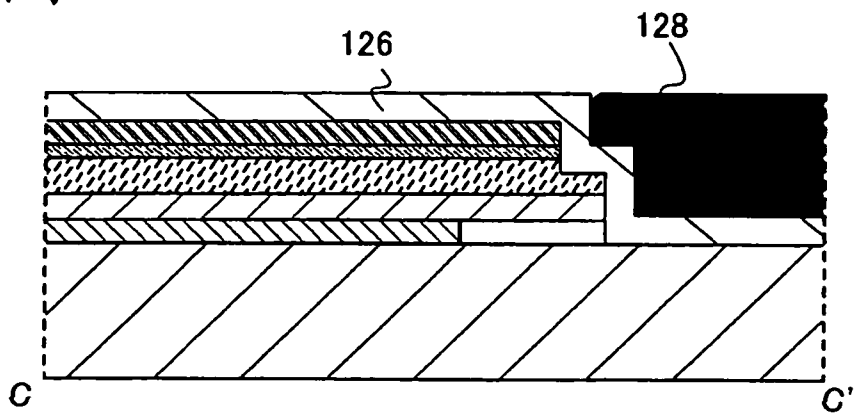


圖 38A

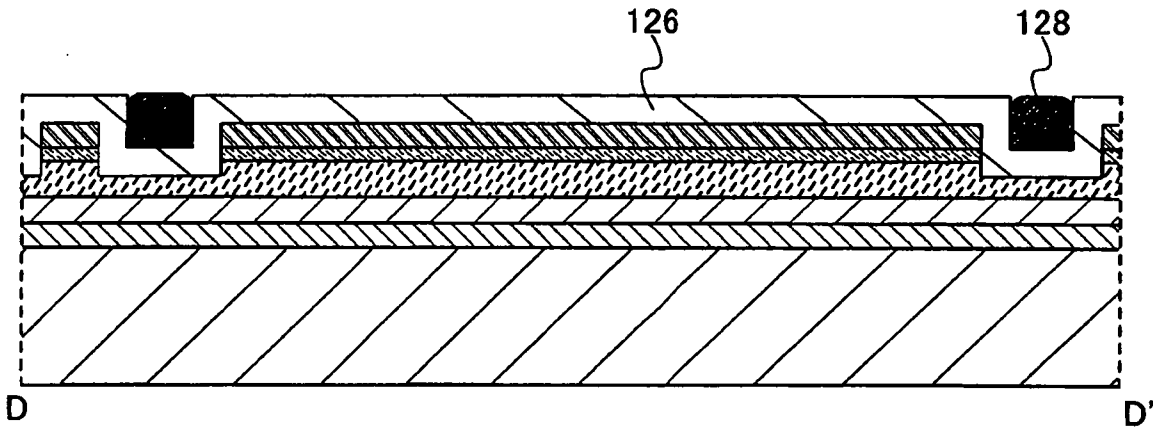


圖 38B

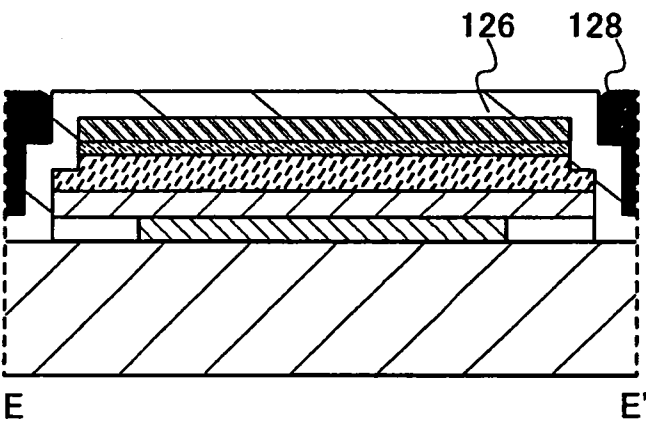


圖 39A

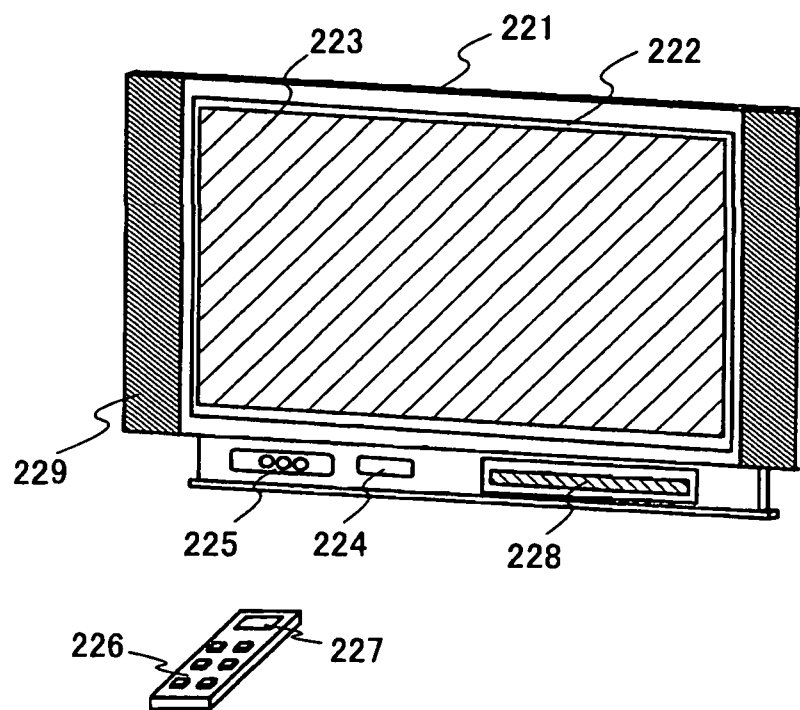


圖 39B

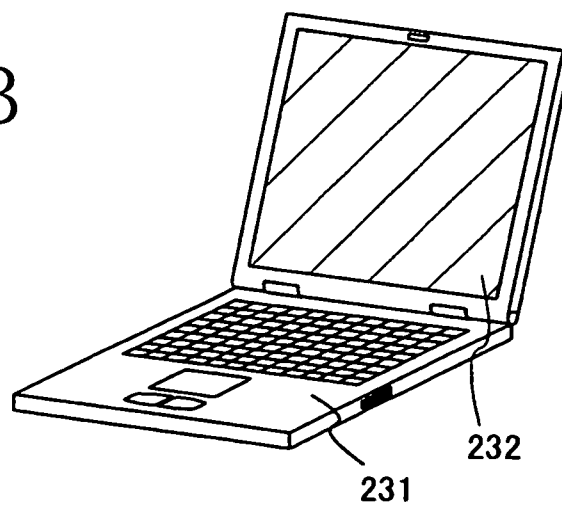


圖 40

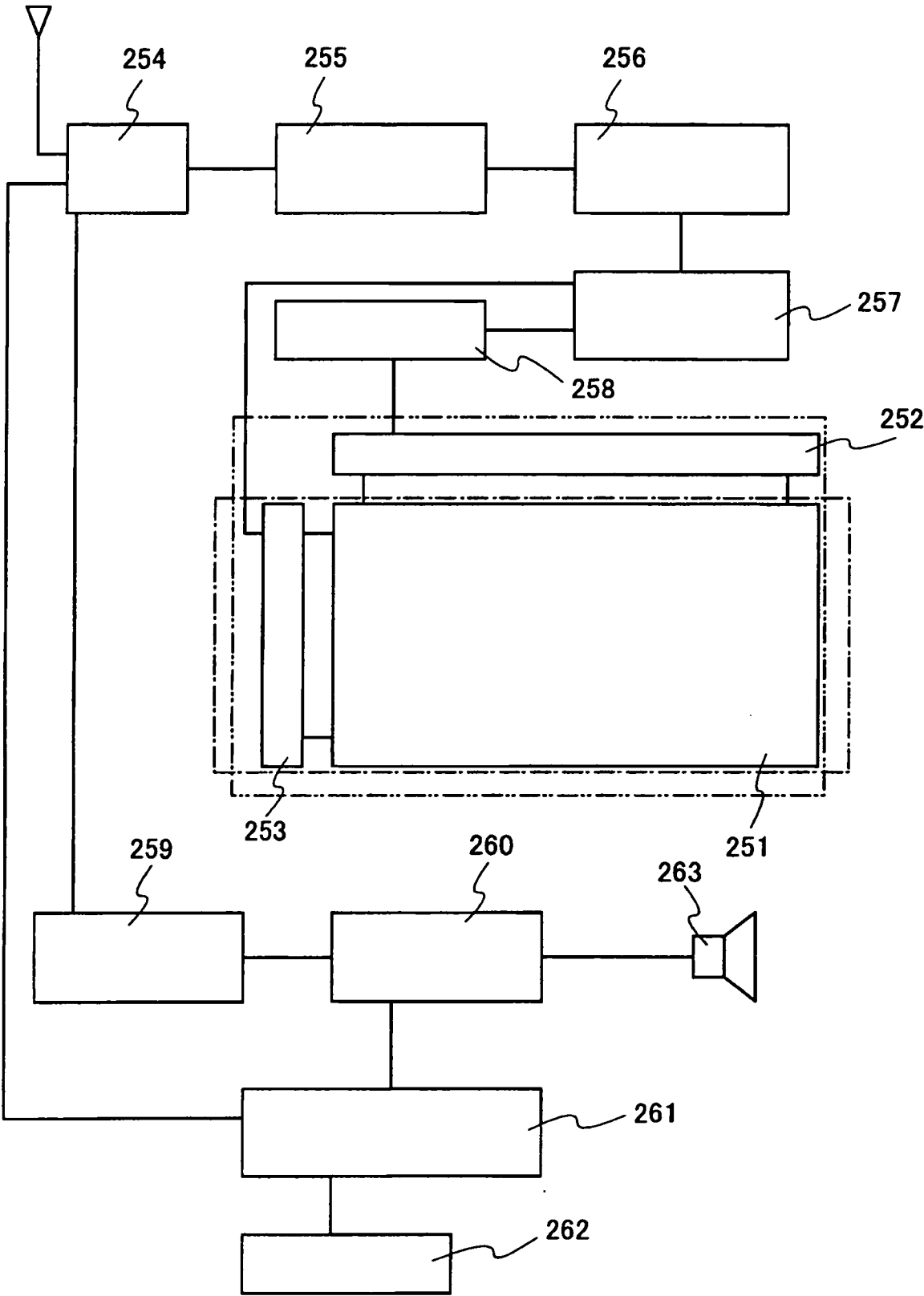


圖 41A

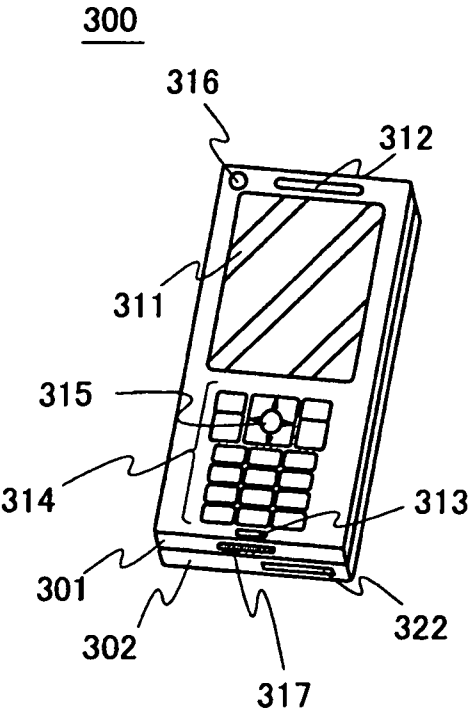


圖 41B

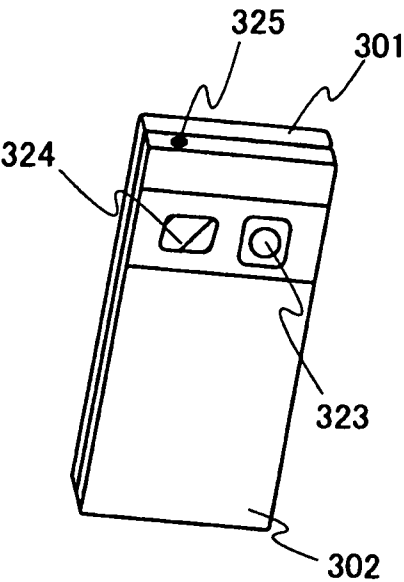


圖 41C

