



(12) 发明专利申请

(10) 申请公布号 CN 117795689 A

(43) 申请公布日 2024. 03. 29

(21) 申请号 202280055065.9

(22) 申请日 2022.03.24

(30) 优先权数据

2021-157295 2021.09.27 JP

(85) PCT国际申请进入国家阶段日

2024.02.06

(86) PCT国际申请的申请数据

PCT/JP2022/014049 2022.03.24

(87) PCT国际申请的公布数据

W02023/047663 JA 2023.03.30

(71) 申请人 索尼半导体解决方案公司

地址 日本神奈川县

(72) 发明人 出木场透 纳土晋一郎 小岛尚

小野雄马 大庭义行

(74) 专利代理机构 北京信慧永光知识产权代理

有限责任公司 11290

专利代理师 陈桂香 姚鹏

(51) Int.Cl.

H01L 31/10 (2006.01)

G01J 1/02 (2006.01)

H01L 27/144 (2006.01)

H01L 27/146 (2006.01)

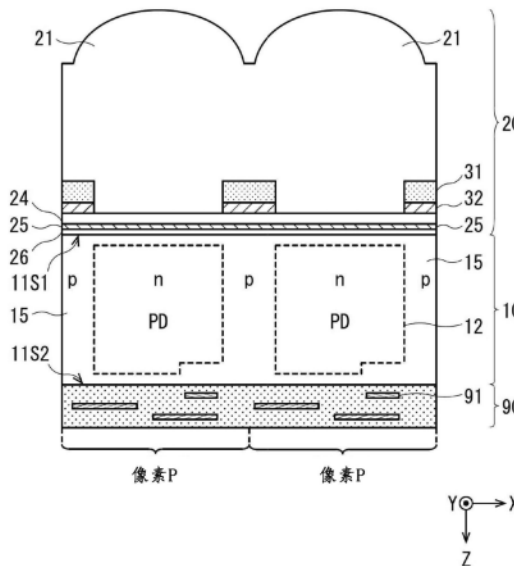
权利要求书2页 说明书14页 附图10页

(54) 发明名称

光接收器件和电子设备

(57) 摘要

根据本发明一个实施方案的光接收器件包括:金属氧化物膜(25),在从200nm至380nm的波长范围内所述金属氧化物膜(25)的消光系数的最大值为0.1以上;以及光接收部(12),其接收透过所述金属氧化物膜(25)的紫外光。



1. 光接收器件, 包括:
金属氧化物膜, 在从200nm至380nm的波长范围内所述金属氧化物膜的消光系数的最大值为0.1以上; 以及
光接收部, 其接收透过所述金属氧化物膜的紫外光。
2. 根据权利要求1所述的光接收器件, 其中,
在从200nm至250nm的波长范围内所述金属氧化物膜的消光系数的最小值为0.4以上, 并且
在从250nm至380nm的波长范围内所述金属氧化物膜的消光系数的平均值为0.09以上。
3. 根据权利要求1所述的光接收器件, 其中,
所述紫外光的波长范围包含所述从200nm至380nm的波长范围, 并且
所述光接收部对透过所述金属氧化物膜的所述紫外光进行光电转换。
4. 根据权利要求1所述的光接收器件, 其中,
所述金属氧化物膜包含氧化钽、氧化铌和氧化钨中的至少一种。
5. 根据权利要求1所述的光接收器件, 其中,
所述金属氧化物膜的膜厚度为1nm以上且20nm以下。
6. 根据权利要求1所述的光接收器件, 其中,
所述金属氧化物膜包含氧化钽, 并且
所述金属氧化物膜的膜厚度为1nm以上且20nm以下。
7. 根据权利要求1所述的光接收器件, 其中,
所述金属氧化物膜的标准生成自由能等于或大于氧化硅的标准生成自由能。
8. 光接收器件, 包括:
透镜, 其允许紫外光透过;
金属氧化物膜, 透过所述透镜的光入射至所述金属氧化物膜中; 以及
光接收部, 其接收透过所述透镜和所述金属氧化物膜的光,
其中, 在从200nm至380nm的波长范围内所述金属氧化物膜的消光系数的最大值为0.1以上。
9. 根据权利要求8所述的光接收器件, 其中,
所述透镜通过使用氧化硅来构成。
10. 根据权利要求8所述的光接收器件, 其中,
在从200nm至250nm的波长范围内所述金属氧化物膜的消光系数的最小值为0.4以上, 并且
在从250nm至380nm的波长范围内所述金属氧化物膜的消光系数的平均值为0.09以上。
11. 根据权利要求8所述的光接收器件, 其中,
所述紫外光的波长范围包含所述从200nm至380nm的波长范围。
12. 根据权利要求8所述的光接收器件, 其中,
所述金属氧化物膜包含氧化钽、氧化铌和氧化钨中的至少一种。
13. 根据权利要求8所述的光接收器件, 其中,
所述金属氧化物膜的膜厚度为1nm以上且20nm以下。
14. 根据权利要求8所述的光接收器件, 其中,

所述金属氧化物膜包含氧化钽,并且

所述金属氧化物膜的膜厚度为1nm以上且20nm以下。

15. 根据权利要求8所述的光接收器件,其中,

所述金属氧化物膜的标准生成自由能等于或大于氧化硅的标准生成自由能。

16. 根据权利要求1所述的光接收器件,包括:

固定电荷膜,其设置在所述金属氧化物膜和所述光接收部之间。

17. 根据权利要求16的光接收器件,其中,

所述固定电荷膜包含氧化铝。

18. 根据权利要求1所述的光接收器件,包括:

基板,其设置有多个所述光接收部、多个保持部和多个传输部,所述光接收部用于接收光以生成电荷,所述保持部用于保持所述电荷,且所述传输部用于将由所述光接收部生成的所述电荷传输到所述保持部;

配线层,其设置在与光入射侧相对的一侧上;以及

控制部,其以全局快门方式控制所述多个传输部。

19. 电子设备,包括光接收器件,

所述光接收器件包括:

金属氧化物膜;和

光接收部,其接收透过所述金属氧化物膜的紫外光,

其中,在从200nm至380nm的波长范围内所述金属氧化物膜的消光系数的最大值为0.1以上。

20. 电子设备,包括光接收器件,

所述光接收器件包括:

透镜,其允许紫外光透过;

金属氧化物膜,透过所述透镜的光入射至所述金属氧化物膜中;以及

光接收部,其接收透过所述透镜和所述金属氧化物膜的光,其中,在从200nm至380nm的波长范围内所述金属氧化物膜的消光系数的最大值为0.1以上。

光接收器件和电子设备

技术领域

[0001] 本发明涉及光接收器件和电子设备。

背景技术

[0002] 曾经提出了如下一种光电转换器件,该光电转换器件包括防反射膜,该防反射膜包括氧化硅膜并且还包含氮化硅膜,在从200nm至380nm的波长区域中该氮化硅膜的消光系数 k 为0.01以下(专利文献1)。

[0003] 引用文献列表

[0004] 专利文献

[0005] 专利文献1:日本专利申请特开第2017-92054号

发明内容

[0006] 针对用于接收紫外区域中的光的器件,存在着提高性能的需求。

[0007] 鉴于此,期望提供一种具有良好性能的光接收器件。

[0008] 根据本发明一个实施方案的光接收器件包括:金属氧化物膜,在从200nm至380nm的波长范围内所述金属氧化物膜的消光系数的最大值为0.1以上;以及光接收部,其接收透过所述金属氧化物膜的紫外光。

[0009] 根据本发明一个实施方案的电子设备包括光接收器件,所述光接收器件包括金属氧化物膜和光接收部,所述光接收部接收透过所述金属氧化物膜的紫外光。在从200nm至380nm的波长范围内所述金属氧化物膜的消光系数的最大值为0.1以上。

附图说明

[0010] 图1是示出了根据本发明第一实施方案的摄像装置的整体构造的一个示例的框图。

[0011] 图2是示出了根据本发明第一实施方案的摄像装置的像素部的一个示例的图。

[0012] 图3是示出了根据本发明第一实施方案的摄像装置的剖面构造的一个示例的图。

[0013] 图4是示出了紫外线照射实验的结果的一个示例的图。

[0014] 图5是示出了根据本发明第一实施方案的金属氧化物膜的消光系数的一个示例的图。

[0015] 图6是示出了根据本发明第一实施方案的金属氧化物膜的透过率和膜厚度之间的关系的一个示例的图。

[0016] 图7是示出了根据本发明第一实施方案的摄像装置的制造方法的一个示例的图。

[0017] 图8是示出了根据本发明第一实施方案的摄像装置的制造方法的一个示例的图。

[0018] 图9是示出了根据本发明第一实施方案的摄像装置的制造方法的一个示例的图。

[0019] 图10是示出了根据本发明第一实施方案的摄像装置的制造方法的一个示例的图。

[0020] 图11是示出了根据本发明第一实施方案的摄像装置的制造方法的一个示例的图。

[0021] 图12是示出了根据本发明第二实施方案的摄像装置的整体构造的一个示例的框图。

[0022] 图13是示出了根据本发明第二实施方案的摄像装置的像素的构造示例的图。

[0023] 图14是示出了根据本发明第二实施方案的摄像装置的剖面构造的一个示例的图。

[0024] 图15是示出了包括摄像装置的电子设备的构造示例的框图。

具体实施方式

[0025] 下面,将参照附图来详细说明本发明的实施方案。注意,将按以下顺序进行说明。

[0026] 1. 第一实施方案

[0027] 2. 第二实施方案

[0028] 3. 变形例

[0029] 3-1. 第一变形例

[0030] 3-2. 第二变形例

[0031] 4. 应用例

[0032] <1. 第一实施方案>

[0033] 图1是示出了作为根据本发明第一实施方案的光接收器件的一个示例的摄像装置的整体构造的一个示例的框图。用作光接收器件的摄像装置1是接收紫外光并且对紫外光具有灵敏度的器件。摄像装置(光接收器件)1可以用作检测紫外线的紫外线传感器(UV传感器)。例如,摄像装置1是互补金属氧化物半导体(CMOS:complementary metal oxide semiconductor)摄像传感器。摄像装置1可以应用在诸如数码相机或视频摄影机等电子设备中。

[0034] 在摄像装置1中,包括光接收部(光电转换部)的像素P以矩阵状布置着。如图2所示,摄像装置1包括作为摄像区域的像素部100,在该像素部100中以矩阵状呈二维地布置有多个像素P。注意,如图2所示,假定来自被摄体的光进行入射的方向是Z轴方向,与Z轴方向垂直的在纸面上的左右方向是X轴方向,并且与Z轴及X轴垂直的在纸面上的上下方向是Y轴方向。在后续的附图中,有时可以通过使用图2中的箭头方向作为基准来叙述方向。

[0035] [摄像装置的示意性构造]

[0036] 摄像装置1通过光学透镜系统(未图示)接收来自被摄体的入射光(成像光)。摄像装置1拍摄被摄体的图像。摄像装置1以像素为单位把在摄像面上成像的入射光的光量转换为电气信号,且将电气信号作为像素信号而输出。例如,摄像装置1在像素部100的周边区域中包括:垂直驱动电路111、列信号处理电路113、水平驱动电路114、输出电路115、控制电路116、输入输出端子117等。

[0037] 在像素部100中,以矩阵状呈二维地布置有多个像素P。像素部100包括多个像素行,各所述像素行分别包括在水平方向(纸面上的横向方向)上排列的多个像素P;像素部100还包括多个像素列,各所述像素列分别包括在垂直方向(纸面上的纵向方向)上排列的多个像素P。像素部100可以包括有效像素区域和黑基准像素区域。有效像素区域用于读出基于信号电荷的信号,所述信号电荷是通过接收来自被摄体的光且通过光电转换而生成的。黑基准像素区域用于输出用作黑电平的基准的光学黑。例如,黑基准像素区域设置在有效像素区域的外周部。

[0038] 在像素部100中,例如,针对每个像素行都布线有像素驱动线Lread(行选择线及复位控制线),并且针对每个像素列都布线有垂直信号线Lsig。像素驱动线Lread是用来传输用于从像素读出信号的驱动信号的线。像素驱动线Lread的一端连接到垂直驱动电路111的与各个像素行对应的各个输出端子中的相应一者。

[0039] 垂直驱动电路111包括移位寄存器和地址解码器等。例如,垂直驱动电路111是对像素部100的各像素P以行为单位进行驱动的像素驱动部。列信号处理电路113包括针对每条垂直信号线Lsig而设置的放大器和水平选择开关等。从由垂直驱动电路111选择且扫描的像素行中的各个像素P输出的信号经由垂直信号线Lsig被提供给列信号处理电路113。

[0040] 水平驱动电路114包括移位寄存器和地址解码器等,并且用于扫描且依次驱动列信号处理电路113的各个水平选择开关。通过水平驱动电路114的这种选择和扫描,把经由垂直信号线Lsig各者传输过来的来自各个像素的信号依次输出到水平信号线121,并且经由该水平信号线121传输到基板(半导体基板)10的外部。

[0041] 输出电路115被构造为对从列信号处理电路113各者经由水平信号线121依次提供过来的信号实施信号处理,且将处理后的信号输出。例如,输出电路115可以仅执行缓冲,或者可以执行黑电平调整、列差异校正及各种数字信号处理等。注意,可以采用如下的构造:其中,在列信号处理电路113中能够基于来自黑基准像素区域的信号执行诸如消除噪声或放大信号等信号处理。

[0042] 包括垂直驱动电路111、列信号处理电路113、水平驱动电路114、水平信号线121和输出电路115的电路部分可以被形成在基板10中,或者可以被布置在外部控制IC(集成电路)中。另外,这些电路部分可以被形成在通过电缆等而连接的其他基板上。

[0043] 控制电路116接收从基板10外部供给的时钟或用于给出关于操作模式的指令的数据等,并且输出摄像装置1的诸如内部信息等数据。控制电路116包括用于生成各种时序信号的时序生成器,并且基于由该时序生成器生成的各种时序信号来执行诸如垂直驱动电路111、列信号处理电路113和水平驱动电路114等周边电路的驱动控制。

[0044] 例如,控制电路116基于垂直同步信号、水平同步信号和主时钟来生成时钟信号或控制信号等。所述时钟信号和所述控制信号用作垂直驱动电路111、列信号处理电路113、水平驱动电路114等的操作的基准。由控制电路116生成的时钟信号和控制信号等被输入到垂直驱动电路111、列信号处理电路113、水平驱动电路114等。输入输出端子117被构造为与外部进行信号通信。

[0045] [像素的构造]

[0046] 图3是示出了根据本发明第一实施方案的摄像装置的剖面构造的一个示例的图。例如,摄像装置1具有其中把基板10、导光部20、多层配线层90在Z轴方向上层叠着的构造。基板10包括具有彼此相对的第一面11S1和第二面11S2的半导体基板10。导光部20被设置在半导体基板10的第一面11S1侧。多层配线层90被设置在半导体基板10的第二面11S2侧。换句话说,导光部20被设置在半导体基板10的来自光学透镜系统的光入射侧。另外,多层配线层90被设置在半导体基板10的与光入射侧相对的一侧。摄像装置1是所谓的背面照射型摄像装置。

[0047] 例如,半导体基板10包括硅基板。例如,像素P的光接收部是包括光电二极管(PD)的光电转换部12,并且具有在半导体基板10的预定区域处的pn结(pn junction)。在图3所

示的示例中,光电转换部12被形成延伸得遍及半导体基板10的厚度方向上的整个区域,并且由pn结型光电二极管构成,该pn结型光电二极管包括n型半导体区域和与半导体基板10的正面及背面面对着的p型半导体区域。注意,与半导体基板10的正面及背面面对着的p型半导体区域也兼用作用于减少暗电流的空穴电荷累积区域。注意,基板10不一定必须包括硅基板,而是可以包括其他半导体材料。

[0048] 根据本实施方案的光电转换部12被构造为对紫外光的波长范围具有灵敏度,所述紫外光的波长范围包含从200nm至380nm的波长范围。光电转换部12可以对入射进来的紫外光进行光电转换,从而能够生成电荷。在半导体基板10中,沿着第一面11S1及第二面11S2设置有多个光电转换部12。

[0049] 例如,多层配线层90具有其中把多个配线层隔着层间绝缘层而层叠着的构造。在半导体基板10和多层配线层90中,形成有用于读出基于由光电转换部12生成的电荷的像素信号的电路(传输晶体管、复位晶体管、放大晶体管等)。另外,例如,在半导体基板10和多层配线层90中,形成有如上所述的垂直驱动电路111、列信号处理电路113、水平驱动电路114、输出电路115、控制电路11及输入输出端子117等。

[0050] 像素P例如可以包括均被用作像素晶体管的传输晶体管、复位晶体管、选择晶体管及放大晶体管(放大器晶体管)等。注意,像素P可以不包括选择晶体管。分别包括光电转换部12及像素晶体管的各像素被由p型半导体区域形成的分离部15分离。分离部15被设置在彼此相邻的像素P之间的边界处,并且用于将像素P相互分离。分离部15被设置在彼此相邻的光电转换部12之间,并且换句话说,是元件分离区域。注意,在图3中,一个像素晶体管作为多个像素晶体管的代表,并且示意性地被图示为栅极电极91。

[0051] 例如,多层配线层90的多个配线层通过使用铝(Al)、铜(Cu)或钨(W)等来形成。另外,各配线层可以通过使用多晶硅(Poly-Si)来形成。例如,层间绝缘层可以被形成成为含有氧化硅(SiO_x)、氮化硅(SiN_x)、氧氮化硅(SiO_xN_y)等中的一种的单层膜,或者可以被形成成为含有这些之中的两种以上的层叠膜。

[0052] 导光部20包括用于会聚光的透镜部21、绝缘膜24、金属氧化物膜25和固定电荷膜26,并且把从图3中的上侧入射的光朝着半导体基板10侧引导。导光部20在与半导体基板10的第一面11S1垂直的厚度方向上被层叠在半导体基板10上。

[0053] 透镜部21是也被称为片上透镜(on-chip lens)的光学部件,并且被设置在绝缘膜24上。例如,来自被摄体的光经由诸如摄像透镜等光学透镜系统入射至透镜部21中。透镜部21由允许紫外光透过的材料制成,并且将入射光朝着光电转换部12引导。透镜部21在Z轴方向上的高度,即,透镜部21在Z轴方向上的厚度被设定为使得入射至透镜部21中的光能够被会聚到光电转换部12上。

[0054] 在本实施方案中,透镜部21包含氧化硅。这使得透镜部21能够在允许入射进来的紫外光透过的同时,将该光会聚到光电转换部12上。透镜部21可以通过利用P-TEOS来形成。在这种情况下,能够提高成膜的产能。注意,透镜部21可以通过使用包含氧化硅的材料来构造而成,或者可以通过使用其他材料来构造而成。

[0055] 绝缘膜24是被设置在透镜部21和光电转换部12之间的绝缘层。绝缘膜24包含例如氧化硅等氧化物膜。绝缘膜24可以通过利用P-TEOS来形成。注意,绝缘膜24可以通过使用包含氧化硅的材料来构造而成,或者可以使用其他材料来构造而成。

[0056] 固定电荷膜26被设置在绝缘膜24和光电转换部12之间。例如,固定电荷膜26被设置在形成于半导体基板10的第一面11S1上的氧化物膜(未图示)上。固定电荷膜26被形成得覆盖半导体基板10的第一面11S1。

[0057] 在图3所示的示例中,固定电荷膜26被设置在半导体基板10的第一面11S1上,且覆盖着形成有光电转换部12的部分及形成有分离部15的部分。固定电荷膜26沿着半导体基板10的第一面11S1被形成得具有预定厚度。

[0058] 例如,固定电荷膜26是具有负的固定电荷的膜,并且通过使用高介电性的介电体来形成。因为固定电荷膜26被形成得具有负的固定电荷,所以利用负的固定电荷而将电场施加到与光电转换部12的界面。利用该电场,形成了正电荷(空穴)累积区域,这能够抑制在与半导体基板10的界面中的暗电流的产生。例如,固定电荷膜26被形成得含有下列氧化物中的至少一种,这些氧化物具有铪(Hf)、锆(Zr)、铝(Al)、钽(Ta)、钛(Ti)、镁(Mg)、钇(Y)或镧(La)元素等。

[0059] 作为一个示例,固定电荷膜26通过使用氧化铝(Al_2O_3)来构造而成。氧化铝(Al_2O_3)膜会引起强钉扎,且在紫外线区域中具有较低的消光系数,因此优选地被用于紫外线传感器。注意,作为固定电荷膜26,可以设置具有正的固定电荷的膜。

[0060] 如图3所示的示例中那样,摄像装置1可以包括绝缘膜24上方的遮光部31。遮光部31包括能够遮挡光的部件,并且被设置在彼此相邻的像素P之间的边界处。例如,遮光部31通过使用能够遮挡光的金属材料来构造而成,具体地,通过使用钨或铝等来构造而成。在图3所示的示例中,遮光部31是被设置在光电转换部12周围的遮光膜,并且防止光泄漏到周围的像素。

[0061] 通过在绝缘膜24上的与像素边界对应的部分处形成遮光部31,能够抑制像素之间的串扰。注意,仅需要遮光部31含有能够遮挡光的材料即可。然而,优选的是,遮光部31含有如下的材料:其具有高的遮光性,并且可以通过诸如蚀刻等微加工工艺来高精度地执行加工。注意,在遮光部31和绝缘膜24之间可以设置有助于改善遮光部31和绝缘膜24之间的密接性的部件32。例如,部件32可以通过使用诸如钛等障壁金属来构造而成。部件32也可以被称为密接层。此外,尽管没有给出图示,但可以形成有助于将像素P相互分离的沟槽,并且这些沟槽的内部可以埋入有氧化物膜或金属膜。

[0062] 金属氧化物膜25是含有氧化钽(Ta_2O_5)等的金属氧化物膜,并且被设置在固定电荷膜26上。例如,金属氧化物膜25以层叠于固定电荷膜26上的方式被设置在透镜部21和光电转换部12之间。光电转换部12用于接收已经透过透镜部21和金属氧化物膜25的光。光电转换部12接收到透过透镜部21和金属氧化物膜25而入射进来的紫外光,并且生成与所接收的光量对应的电荷。

[0063] 另外,在图3所示的示例中,金属氧化物膜25被形成在固定电荷膜26的大致整个表面上。注意,金属氧化物膜25不一定必须被设置在固定电荷膜26的大致整个表面上。例如,金属氧化物膜25可以仅被设置在固定电荷膜26的形成有光电转换部12的部分的上方。金属氧化物膜25和固定电荷膜26也可以兼用作能够降低反射的防反射膜。

[0064] 金属氧化物膜25可以被构造为单层膜,或者可以被构造为由多个膜层叠而成。例如,金属氧化物膜25含有氧化钽(Ta_2O_5)膜、氧化铌(Nb_2O_5)膜或氧化钨(WO_3)膜,或者含有通过层叠这些膜而获得的膜。

[0065] 在本实施方案中,形成了如下的一种金属氧化物膜25,使得:在从200nm至380nm的波长范围内该金属氧化物膜25的消光系数的最大值为0.1以上。这就能够在确保针对紫外光波长范围的光的量子效率(QE)的同时,抑制因紫外线照射而引起的特性变劣。下面,将会通过与比较例进行比较来进一步说明根据本实施方案的摄像装置1。

[0066] 比较例是其中让图3所示的摄像装置1不包括金属氧化物膜25的情况。本发明的发明人已经确认,在不包括金属氧化物膜25的摄像装置1的情况下,可以提高针对紫外光的灵敏度(UV灵敏度)。然而,作为长时间紫外线照射实验的结果,他们发现,在比较例的情况下,暗电流的增加和UV灵敏度的降低(在下文中,被称为UV照射损伤)很大。

[0067] 另外,本发明的发明人还研究了金属氧化物膜25的消光系数和UV照射损伤程度(暗电流的增加量和UV灵敏度的降低量)之间的关系。结果,他们发现,通过设置有金属氧化物膜25且使得在从200nm至380nm的波长范围内该金属氧化物膜25的消光系数的最大值为0.1以上,能够抑制UV照射损伤。可以认为,能够抑制UV照射损伤的原因是:通过利用这种金属氧化物膜25来减少向半导体基板10的Si界面的紫外线照射,能够减少界面态(interface state)的产生。

[0068] 图4是示出了紫外线照射实验的结果的一个示例的图。所照射的紫外线的波长为193nm,并且辐射强度为 $1.0\text{mW}/\text{cm}^2$ 。另外,紫外线照射的持续时间为1小时,并且辐射能的总量为 $3.6\text{J}/\text{cm}^2$ 。图4示出了在未设置有氧化钽(Ta_2O_5)膜的情况下和在设置有厚度为5nm左右的氧化钽(Ta_2O_5)膜的情况下的量子效率及UV照射损伤量。

[0069] 在未设置有氧化钽膜的情况下,初始的量子效率 Q_e 较高,但是,因UV照射而导致的量子效率降低量为55%并且它是较大的。另外,与暗电流的量对应的暗信号增加了1500倍。另一方面,在设置有氧化钽膜的情况下,初始的量子效率 Q_e 降低了,但是,因UV照射而导致的量子效率降低量为15%并且它是减小了。另外,暗信号增加了80倍并且它是被抑制了。以这种方式,在设置有金属氧化物膜25的情况下,可以理解的是,尽管初始的量子效率 Q_e 降低了,但是对UV照射损伤的抑制效果是较高的。

[0070] 图5是示出了根据本发明第一实施方案的金属氧化物膜25的消光系数的一个示例的图。在图5中,横轴表示波长,并且纵轴表示消光系数 k 。例如,消光系数是通过使用光谱式椭圆偏振仪(spectroscopic ellipsometer)来测量的。针对在波长为250nm以下时的消光系数,考虑到对大气的吸收,可以在氮气吹扫的环境中予以测量。

[0071] 在图5中,实线表示氧化钽膜(Ta_2O_5 膜)的消光系数。在从200nm至380nm的波长范围内该氧化钽膜的消光系数的最大值为0.1以上。另外,在图5中,点线表示氧化铌膜(Nb_2O_5 膜)的消光系数,并且虚线表示氧化钨膜(WO_3 膜)的消光系数。在从200nm至380nm的波长范围内上述氧化铌膜和氧化钨膜各自的消光系数的最大值也为0.1以上。可以理解,这样的金属氧化物膜25吸收一定量的在紫外光区域的光。

[0072] 与摄像装置1不包括金属氧化物膜25的情况相比,包括金属氧化物膜25的摄像装置1能够减少UV照射损伤。于是,由紫外光照射引起的界面态的增加能够被抑制,并且暗电流的增加能够被抑制。另外,像素P的针对入射进来的紫外光的灵敏度的降低能够被抑制,并且像素P的量子效率的变劣能够被抑制。

[0073] 注意,能够设置这样一种金属氧化物膜25:在从200nm至250nm的波长范围内该金属氧化物膜25的消光系数的最小值为0.4以上,并且在从250nm至380nm的波长范围内该金

属氧化物膜25的消光系数的平均值为0.09以上。通过形成满足该条件的氧化钽膜或氧化钨膜等作为金属氧化物膜25,能够有效地抑制UV照射损伤。

[0074] 图6是示出了根据本发明第一实施方案的金属氧化物膜25的透过率和膜厚度之间的关系的一个示例的图。在图6中,横轴表示膜厚度,并且纵轴示意性地表示针对紫外光的透过率。在图6中,实线表示氧化钽膜(Ta_2O_5 膜)的透过率。另外,点线表示氧化铌膜(Nb_2O_5 膜)的透过率,并且虚线表示氧化钨膜(WO_3 膜)的透过率。如图6所示,当金属氧化物膜25的膜厚度大于20nm时,透过率降低了,透过的光量减少了,并且量子效率显著地变劣了。

[0075] 因此,在本实施方案中,金属氧化物膜25被形成为具有1nm以上且20nm以下的膜厚度。通过这种配置,能够抑制由光电转换部12接收的光量的减少,并且能够确保摄像装置1所需的量子效率。注意,金属氧化物膜25的膜厚度可以被设定为1nm以上且10nm以下。通过这种配置,能够有效地抑制量子效率的变劣。

[0076] 图7至图11分别示出了根据本发明第一实施方案的摄像装置的制造方法的一个示例。首先,如图7所示,在由硅制成的半导体基板10的应该形成像素区域的区域中,形成与被由P型半导体区域形成的分离部15分离的各个像素P对应的光电二极管PD。注意,光电二极管PD被形成为延伸得遍及半导体基板10的厚度方向上的整个区域,并且光电二极管PD包括pn结型光电二极管,该pn结型光电二极管包括n型半导体区域和与半导体基板10的正面及背面面对着的p型半导体区域。

[0077] 在半导体基板10的与光入射面相对的一侧的表面的与各个像素p对应的区域中,分别形成与分离部15相接的p型半导体阱区域。各个像素P的像素晶体管被形成在该P型半导体阱区域内。注意,像素晶体管被形成得包括源极区域、漏极区域、栅极绝缘膜和栅极电极。另外,在半导体基板10的与光入射面相对的一侧的表面的上部,形成多层配线层90。在多层配线层90中,隔着层间绝缘膜布置有多层配线。注意,在基板的背面通过化学溶液处理而形成化学氧化膜。

[0078] 接下来,如图8所示,在半导体基板10的光入射面侧的表面上形成固定电荷膜26。例如,通过使用ALD(原子层沉积:Atomic Layer Deposition)法,在成膜温度处于从200°C至300°C的范围内的条件下,形成了例如膜厚度在1nm至20nm范围内的氧化铝膜(Al_2O_3 膜),由此形成固定电荷膜26。

[0079] 另外,如图9所示,在固定电荷膜26上形成金属氧化物膜25。作为该金属氧化物膜25,例如,能够通过使用氧气和氩气的混合气体的反应溅射法来沉积氧化钽(Ta_2O_5)。在这种情况下,以不会对配线层造成损伤的方式在从室温至400°C的成膜温度下形成氧化钽膜。考虑到紫外线的透过率,将氧化钽设定为具有大约1nm至20nm左右的膜厚度。更佳地,氧化钽的膜厚度应当优选地为大约1nm至10nm左右。

[0080] 接下来,如图10所示,在金属氧化物膜25上形成氧化物膜作为绝缘膜24。例如,通过等离子体CVD(化学气相沉积:chemical vapor deposition)法,以不会对配线层造成损伤的方式在不超过400°C的成膜温度下形成绝缘膜24。注意,例如,作为绝缘膜24,可以以不会产生气泡的方式以50nm至200nm左右的膜厚度形成氧化硅(SiO_2)膜。

[0081] 此外,如图11所示,在绝缘膜24上形成遮光部31。关于遮光部31,例如,通过利用溅射法在绝缘膜24的上表面上形成金属膜,更具体而言形成钨(W)等。遮光部31可以具有在100nm至400nm范围内的膜厚度,以便能够遮蔽紫外线或紫外以外的杂散光成分。在密接性

较差的情况下,可以还形成有例如厚度为1nm至50nm的钛等膜作为由障壁金属构成的部件32。注意,在对光进行感测的有效像素区域中不存在串扰的情况下,也可以不设置有遮光部31。然而,较佳地,在黑基准像素区域中的像素处设置有遮光部31。

[0082] 接下来,进行图案化加工,以便在与光电二极管PD对应的区域中形成用于引入紫外光的开口部。此处的图案化加工可以这样来进行:通过抗蚀剂掩模(未图示)对遮光部31进行选择性地蚀刻和去除,由此在各个像素之间的边界处形成遮光部31。注意,作为上述蚀刻,可以使用湿法蚀刻或干法蚀刻,并且当使用干法蚀刻时,能够高精度地获得遮光部31的微细线宽。

[0083] 此后,在半导体基板10的光入射面侧形成透镜部21。作为透镜部21的材料,例如,含有氧化硅的膜,更具体地,利用含有四乙氧基硅烷(TEOS)气体的气体通过等离子体化学气相沉积(等离子体增强化学气相沉积(Plasma-Enhanced Chemical Vapor Deposition); PECVD)法而形成的含有氧化硅的膜,在不超过400°C的成膜温度下成膜。利用含有TEOS气体的气体通过PECVD法而形成的氧化硅膜被称为P-TEOS膜。

[0084] 接下来,涂敷抗蚀剂。在曝光和显影之后,通过由热处理实现的回流来形成抗蚀剂形状,并且进行干法蚀刻。以这种方式,曲面形状被转印到氧化硅膜上,从而可以实现透镜功能。通过上述制造方法,能够制造出图3所示的摄像装置1。注意,上述摄像装置的制造方法仅仅是一个示例,也可以使用其他制造方法。

[0085] [作用和效果]

[0086] 根据本实施方案的光接收器件(摄像装置)1包括:金属氧化物膜25,在从200nm至380nm的波长范围内该金属氧化物膜25的消光系数的最大值为0.1以上;及光接收部(光电转换部12),其接收透过金属氧化物膜25的紫外光。

[0087] 由于根据本实施方案的摄像装置1包括金属氧化物膜25并且在从200nm至380nm的波长范围内该金属氧化物膜25的消光系数的最大值为0.1以上,因此能够确保UV灵敏度并且能够抑制UV照射损伤。这就能够实现针对紫外光具有高性能的摄像装置1。

[0088] <2. 第二实施方案>

[0089] 接下来,将说明本发明的第二实施方案。下面,与上述实施方案中的构成元件类似的构成元件将会被赋予相同的附图标记,并且将会适宜地省略其说明。

[0090] 图12是示出了作为根据本发明第二实施方案的光接收器件的一个示例的摄像装置的整体构造的一个示例的框图。例如,摄像装置1是CMOS摄像传感器。如图12所示,摄像装置1包括像素部100、垂直驱动电路111、列读出电路112、列信号处理电路113、水平驱动电路114、输出电路115和控制电路116。这些像素部100、垂直驱动电路111、列读出电路112、列信号处理电路113、水平驱动电路114、输出电路115和控制电路116可以被设置在同一半导体基板中或者可以被设置在彼此电气连接且层叠起来的多个半导体基板中。

[0091] 在像素部100中,以矩阵状呈二维地布置有多个像素P。另外,像素部100有时可以包括如下的区域,在该区域中以行和/或列的方式布置有:具有未设置有光电二极管的结构 of 的虚设像素、以及对光接收面进行遮光从而遮挡来自外部的光的遮光像素等。

[0092] 在像素部100中,对于呈矩阵状的像素排列,针对每一行沿着图中的左右方向(像素行中的像素的排列方向)形成有像素驱动线LD,并且针对每一列沿着图中的上下方向(像素列中的像素的排列方向)形成有垂直像素配线(垂直信号线)LV。像素驱动线LD的一端连

接到垂直驱动电路111的与各行对应的各个输出端子中的相应一者。

[0093] 列读出电路112至少包括:向像素部100内的被选行中的像素P针对每一列来提供恒定电流的电路;电流镜电路;用于切换作为读出对象的像素P的开关等。列读出电路112与像素部100内的被选像素的晶体管一起构成放大器,并且将光电荷信号转换为电压信号以便将该电压信号输出到垂直信号线LV。

[0094] 垂直驱动电路111包括移位寄存器及地址解码器等,并且对于像素部100内的各个像素P针对所有像素同时进行驱动或以行为单位等进行驱动。尽管没有给出具体结构的图示,但垂直驱动电路111包括读出扫描系统,并且还包含扫出扫描系统、或者批次扫出及批次传送系统。

[0095] 读出扫描系统以行为单位依次选择和扫描像素部100内的像素P,以便从像素P读出像素信号。在行驱动(滚动快门操作)的情况下,通过如下方式来执行扫出:对于要由读出扫描系统进行读出的读出行,比该读出扫描提前一个与快门速度相应的时间量来执行扫出扫描。

[0096] 另外,在全局曝光(全局快门操作)的情况下,比批次传送提前一个与快门速度相应的时间量来执行批次扫出。通过这种扫出,从读出行的像素P的光电二极管将不必要的电荷扫出(复位)。于是,通过将不必要的电荷扫出(复位),执行所谓的电子快门操作。这里,电子快门操作表示丢弃直到即将进行电子快门操作为止累积在光电二极管中的不必要的光电荷并且重新开始曝光(开始光电荷的累积)的操作。

[0097] 通过读出扫描系统的读出操作而被读出的信号对应于在上一次读出操作或电子快门操作之后入射进来的光量。在行驱动的情况下,像素P中的光电荷累积期间(曝光时间)是从上一次通过读出操作进行读出的时刻或者通过电子快门操作进行扫出的时刻到本次通过读出操作进行读出的时刻的期间。在全局曝光的情况下,累积期间(曝光时间)是从批次扫出到批次传送的期间。

[0098] 从由垂直驱动电路111选择和扫描的像素行中的各个像素P输出的像素信号经由垂直信号线LV各者被提供给列信号处理电路113。针对像素部100的每个像素列,列信号处理电路113对从所选行中的各个像素P经由垂直信号线LV输出过来的像素信号执行预定的信号处理,并且暂时保持已经执行了信号处理的像素信号。

[0099] 具体地,作为信号处理,列信号处理电路113至少执行诸如相关双采样(CDS: Correlated Double Sampling)处理等噪声去除处理。通过由列信号处理电路113进行的这种CDS处理,去除了包括复位噪声或放大晶体管AMP的阈值差异等在内的像素固有的固定模式噪声。注意,也能够采用如下结构:其中,列信号处理电路113除了能够实施噪声去除处理之外,还具有例如AD转换功能,并且将像素信号作为数字信号而输出。

[0100] 水平驱动电路114包括移位寄存器及地址解码器等,并且依次选择列信号处理电路113的与像素列对应的单位电路。通过由水平驱动电路114进行的这种选择扫描,已经在列信号处理电路113中经过了信号处理的像素信号被依次输出到输出电路115。

[0101] 控制电路116包括用于生成各种时序信号等的时序生成器,并且基于由时序生成器生成的各种时序信号来控制垂直驱动电路111、列信号处理电路113、水平驱动电路114等的驱动。

[0102] 摄像装置1还包括输出电路115和数据存储部(未图示)。输出电路115至少具有加

法处理功能,并且对从列信号处理电路113输出的像素信号执行诸如加法处理等各种信号处理。数据存储部在输出电路115执行信号处理的时候暂时保存着该处理所需的数据。输出电路115和数据存储部可以包括由设置于与摄像装置1所在的基板不同的基板中的外部信号处理部执行的(例如由DSP(数字信号处理器:digital signal processor)或软件执行的),或者可以安装于与摄像装置所在的基板为同一个的基板中。

[0103] [像素的构造]

[0104] 图13是示出了根据本发明第二实施方案的摄像装置的像素的构造示例的图。像素P包括光电二极管PD。光电二极管PD用作光接收部(光电转换部12)的一个示例。例如,光电二极管PD通过如下方式予以形成:在形成于n型基板上的p型阱层中,将p型层形成在基板表面侧处且埋入到n型埋入层中。也就是说,该光电二极管是埋入型光电二极管。注意,n型埋入层具有在排出电荷时会成为耗尽状态的杂质浓度。

[0105] 像素P除了包括光电二极管PD之外,还包括TRY门(TRY gate)41、TX1门42、TX2门43和电荷保持部(MEM)44。TRY门41是传输部,并且连接于光电二极管PD和电荷保持部44之间。TX1门42和TX2门43各者分别是传输部,并且被布置在电荷保持部44附近。

[0106] 例如,电荷保持部44通过如下方式予以形成:在形成于n型基板上的p型阱层中,将p型层形成在基板表面侧处且埋入到n型埋入层中。注意,电荷保持部44的n型埋入层可以通过使用n型扩散区域来形成。具体地,只要在p型阱层内形成n型扩散区域,且在该n型扩散区域中的基板表面侧形成p型层即可。这能够防止在Si-SiO₂界面处产生的暗电流累积到电荷保持部44的n型扩散区域中,于是能够提高摄像装置1的图像质量。

[0107] 当驱动信号TRY被施加到TRY门41的栅极电极时,TRY门41将在光电二极管PD处进行光电转换而得到的并累积在光电二极管PD内部的电荷传输到电荷保持部44。另外,TRY门41还用作用于防止电荷从电荷保持部44逆流到光电二极管PD的门。

[0108] TX1门42用作当将电荷从电荷保持部44传输到稍后说明的浮动扩散区域(FD: Floating Diffusion)时的门。另外,TX1门42还用作用于将电荷保持在电荷保持部44处的门。TX2门43用作当将电荷从光电二极管PD传输到电荷保持部44时的门。此外,TX2门43还用作用于将电荷保持在电荷保持部44处的门。

[0109] 在电荷保持部44中,当驱动信号TX2和驱动信号TX1分别被施加到TX2门43的栅极电极和TX1门42的栅极电极时,就对电荷保持部44施加了调制。也就是说,由于驱动信号TX2和驱动信号TX1分别被施加到TX2门43的栅极电极和TX1门42的栅极电极,因此能够加深电荷保持部44的电势。与不施加调制的情况相比,这能够增加电荷保持部44的饱和电荷量。

[0110] 另外,像素P还包括TRG门45和浮动扩散区域46。TRG门45是传输部,并且在驱动信号TRG被施加到TRG门45的栅极电极时,累积于电荷保持部44中的电荷就被传输到浮动扩散区域46。浮动扩散区域46是包括n型层的电荷-电压转换部,并且将从电荷保持部44经由TRG门传输过来的电荷转换为电压。

[0111] 像素P还包括复位晶体管(RST)47、放大晶体管(AMP)48和选择晶体管(SEL)49。注意,图13所示的示例给出了n型沟道MOS晶体管被应用于复位晶体管47、放大晶体管48和选择晶体管49的示例。然而,复位晶体管47、放大晶体管48和选择晶体管49的构造不限于图13所示的示例。

[0112] 复位晶体管47连接于电源Vrst和浮动扩散区域46之间。在驱动信号RST被施加到

复位晶体管47的栅极电极时,复位晶体管47使浮动扩散区域46复位。放大晶体管48包括连接到电源Vdd的漏极电极,还包括连接到浮动扩散区域46的栅极电极,并且用于读出浮动扩散区域46的电压。选择晶体管49包括与放大晶体管48的源极电极连接的漏极电极,并且还连接到垂直信号线LV的源极电极。在驱动信号SEL被施加到选择晶体管49的栅极电极时,选择晶体管49选择要被读出像素信号的像素P。

[0113] 注意,图13所示的示例给出了其中选择晶体管49连接于放大晶体管48的源极电极和垂直信号线LV之间的示例。然而,选择晶体管49可以连接于电源Vdd和放大晶体管48的漏极电极之间。注意,根据像素信号的读出方法,可以省略复位晶体管47、放大晶体管48和选择晶体管49中的一者或多者。

[0114] 另外,像素P包括用于防止高光溢出的溢出门(OFG) 50。在开始曝光时将驱动信号OFG施加到溢出门50的栅极电极时,该溢出门50将光电二极管PD的电荷排出到与电源Vdd连接的n型层51。

[0115] 包括已经说明的像素P的摄像装置1能够通过同时开始所有像素的曝光且同时结束所有像素的曝光来实现全局快门操作(全局曝光)。另外,通过该全局快门操作,能够实现在所有像素一致的曝光期间中不存在失真的摄像。注意,图13所示的示例给出了在p型阱层中形成有n型埋入式沟道以构成像素p的示例。然而,能够对上述各构件应用相反的导电类型。在这种情况下,关于电势的关系都是相反的。

[0116] [像素的构造]

[0117] 图14是示出了根据本发明第二实施方案的摄像装置的剖面构造的一个示例的图。在半导体基板10中,针对每个像素P都设置有电荷保持部(MEM) 44。为了防止光入射至除光电转换部(光电二极管) 12以外的区域,遮光部31仅在与光电转换部(光电二极管) 12对应的区域中设置有开口部,以便允许向光电转换部12入射的光透过。

[0118] 注意,在紫外线仅由半导体基板10的表层吸收的情况下,因为电荷保持部44被布置在半导体基板10的配线层侧并且远离光照射面侧,所以可以不设置有遮光部31。然而,较佳的是,在黑基准像素区域中的像素处应当设置有遮光部31。

[0119] 基本上,紫外线传感器通常用于工业应用中的机器视觉(Machine Vision) 检查。在机器视觉检查中,强烈要求通过检查行进的样本来缩短时间。然而,在滚动快门的情况下,存在着对于移动体发生滚动快门失真或模糊的可能性。

[0120] 另一方面,在全局快门的情况下,该瞬间来自样本的光可以被所有像素同时接收。因此,不存在上述的不好问题,并且能够提高检查精度。也就是说,优选将根据本实施方案的摄像装置1与全局快门功能相组合。另外,能够通过削除如上所述的串扰抑制结构来降低成本。

[0121] 接下来,将说明本发明的变形例。下面,与上述实施方案中的构成元件类似的构成元件将会被赋予相同的附图标记,并且将会适宜地省略其说明。

[0122] <3. 变形例>

[0123] (3-1. 第一变形例)

[0124] 金属氧化物膜25可以包括氧化铌或氧化钨。另外,金属氧化物膜25可以包括多层膜,该多层膜包含氧化钽、氧化铌和氧化钨中的两种以上。这种金属氧化物膜25包括能够吸收一定量的紫外光的材料,并且能够抑制UV照射损伤。

[0125] (3-2. 第二变形例)

[0126] 较佳地,金属氧化物膜25可以包括具有等于或高于氧化硅的标准生成自由能的标准生成自由能的材料(参见“改訂4版,《金属データブック》,日本金属学会編,丸善出版株式会社(修订第4版,《金属数据手册》,由日本金属学会編,由丸善出版株式会社出版”)。氧化钽、氧化铌和氧化钨各者的标准生成自由能等于或高于氧化硅的标准生成自由能。

[0127] 在设置有比用于构成半导体基板10上的氧化物膜的氧化硅具有更高的“氧化物的标准生成自由能”的金属氧化物膜25的情况下,在从金属氧化物膜25中夺走氧原子的化学反应方面,与从氧化物膜中夺走氧原子的情况相比,在能量上是更稳定的。因此,能够抑制因紫外线照射而导致从氧化物膜中夺走氧原子的现象;能够保护氧化物膜和半导体基板10的光入射面侧的表面之间的界面层;能够抑制因界面态的形成而导致的暗电流的产生。本发明的发明人所进行的实验结果表明,从包含固态摄像装置的缺陷的特性评估的角度来看,使用氧化钽、氧化铌和氧化钨是较佳的,而且,本发明的发明人获得了表明氧化钽为特别优选的结果。

[0128] <4. 应用例>

[0129] 例如,如上所述的摄像装置1等可以应用于诸如下列之类的具有摄像功能的各种电子设备:例如数码照相机或视频摄影机等相机系统、以及具有摄像功能的移动电话等。图15是示出了电子设备1000的示意性构造的图。

[0130] 例如,电子设备1000包括透镜组1001、摄像装置1、DSP(数字信号处理器:digital signal processor)电路1002、帧存储器1003、显示部1004、记录部1005、操作部1006和电源部1007,并且它们通过总线1008彼此连接。

[0131] 透镜组1001接收来自被摄体的入射光(成像光),并在摄像装置1的摄像面上成像。摄像装置1将利用透镜组1001在摄像面上成像的入射光的光量以像素为单位转换为电气信号,并将该电气信号作为像素信号提供给DSP电路1002。

[0132] DSP电路1002是用于处理从摄像装置1提供过来的信号的信号处理电路。DSP电路1002输出通过对来自摄像装置1的信号进行处理而获得的图像数据。帧存储器1003以帧为单位暂时保持由DSP电路1002予以处理的图像数据。

[0133] 例如,显示部1004包括诸如液晶面板或有机EL(电致发光:Electro Luminescence)面板等面板型显示设备,并且把由摄像装置1拍摄的运动图像或静止图像的图像数据记录到诸如半导体存储器或硬盘等记录介质中。

[0134] 响应于由用户执行的操作,操作部1006输出与电子设备1000所拥有的各种功能有关的操作信号。电源部1007根据需把要成为DSP电路1002、帧存储器1003、显示部1004、记录部1005和操作部1006的动作电源的各种电源提供给这些供应目标。

[0135] 以上这些是通过给出实施方案和变形例对本发明的说明。然而,本技术不限于上述实施方案等,还可以进行各种变形。例如,上述各变形例已经被说明为上述实施方案的变形例。然而,可以根据需要将各个变形例的构造进行组合。例如,本发明不限于背面照射型摄像传感器,也能够应用于正面照射型摄像感测器。

[0136] 应当注意,本说明书中所记载的效果仅仅是示例,并且不局限于所记载的效果。也可能具有其他效果。另外,本发明可以采用以下实施方案。

[0137] (1) 光接收器件,包括:

- [0138] 金属氧化物膜,在从200nm至380nm的波长范围内所述金属氧化物膜的消光系数的最大值为0.1以上;以及
- [0139] 光接收部,其接收透过所述金属氧化物膜的紫外光。
- [0140] (2) 根据上述(1)所述的光接收器件,其中,
- [0141] 在从200nm至250nm的波长范围内所述金属氧化物膜的消光系数的最小值为0.4以上,并且
- [0142] 在从250nm至380nm的波长范围内所述金属氧化物膜的消光系数的平均值为0.09以上。
- [0143] (3) 根据(1)或(2)所述的光接收器件,其中,
- [0144] 所述紫外光的波长范围包含所述从200nm至380nm的波长范围,并且
- [0145] 所述光接收部对透过所述金属氧化物膜的所述紫外光进行光电转换。
- [0146] (4) 根据上述(1)至(3)中任一项所述的光接收器件,其中,
- [0147] 所述金属氧化物膜包含氧化钽、氧化铌和氧化钨中的至少一种。
- [0148] (5) 根据上述(1)至(4)中任一项所述的光接收器件,其中,
- [0149] 所述金属氧化物膜的膜厚度为1nm以上且20nm以下。
- [0150] (6) 根据上述(1)至(5)中任一项所述的光接收器件,其中,
- [0151] 所述金属氧化物膜包含氧化钽,并且
- [0152] 所述金属氧化物膜的膜厚度为1nm以上且20nm以下。
- [0153] (7) 根据上述(1)至(6)中任一项所述的光接收器件,其中,
- [0154] 所述金属氧化物膜的标准生成自由能等于或大于氧化硅的标准生成自由能。
- [0155] (8) 光接收器件,包括:
- [0156] 透镜,其允许紫外光透过;
- [0157] 金属氧化物膜,透过所述透镜的光入射至所述金属氧化物膜中;以及
- [0158] 光接收部,其接收透过所述透镜和所述金属氧化物膜的光,
- [0159] 其中,在从200nm至380nm的波长范围内所述金属氧化物膜的消光系数的最大值为0.1以上。
- [0160] (9) 根据上述(8)所述的光接收器件,其中,
- [0161] 所述透镜通过使用氧化硅来构成。
- [0162] (10) 根据上述(8)或(9)所述的光接收器件,其中,
- [0163] 在从200nm至250nm的波长范围内所述金属氧化物膜的消光系数的最小值为0.4以上,并且
- [0164] 在从250nm至380nm的波长范围内所述金属氧化物膜的消光系数的平均值为0.09以上。
- [0165] (11) 根据上述(8)至(10)中任一项所述的光接收器件,其中,
- [0166] 所述紫外光的波长范围包含所述从200nm至380nm的波长范围。
- [0167] (12) 根据上述(8)至(11)中任一项所述的光接收器件,其中,
- [0168] 所述金属氧化物膜包含氧化钽、氧化铌和氧化钨中的至少一种。
- [0169] (13) 根据上述(8)至(12)中任一项所述的光接收器件,其中,
- [0170] 所述金属氧化物膜的膜厚度为1nm以上且20nm以下。

- [0171] (14) 根据上述 (8) 至 (13) 中任一项所述的光接收器件,其中,
- [0172] 所述金属氧化物膜包含氧化钽,并且
- [0173] 所述金属氧化物膜的膜厚度为1nm以上且20nm以下。
- [0174] (15) 根据上述 (8) 至 (14) 中任一项所述的光接收器件,其中,
- [0175] 所述金属氧化物膜的标准生成自由能等于或大于氧化硅的标准生成自由能。
- [0176] (16) 根据上述 (1) 至 (15) 中任一项所述的光接收器件,包括:
- [0177] 固定电荷膜,其设置在所述金属氧化物膜和所述光接收部之间。
- [0178] (17) 根据上述 (16) 的光接收器件,其中,
- [0179] 所述固定电荷膜包含氧化铝。
- [0180] (18) 根据上述 (1) 至 (17) 中任一项所述的光接收器件,包括:
- [0181] 基板,其设置有多个所述光接收部、多个保持部和多个传输部,所述光接收部用于接收光以生成电荷,所述保持部用于保持所述电荷,且所述传输部用于将由所述光接收部生成的所述电荷传输到所述保持部;
- [0182] 配线层,其设置在与光入射侧相对的一侧上;和
- [0183] 控制部,其以全局快门方式控制所述多个传输部。
- [0184] (19) 电子设备,包括光接收器件,
- [0185] 所述光接收器件包括:
- [0186] 金属氧化物膜;和
- [0187] 光接收部,其接收透过所述金属氧化物膜的紫外光,
- [0188] 其中,在从200nm至380nm的波长范围内所述金属氧化物膜的消光系数的最大值为0.1以上。
- [0189] (20) 电子设备,包括光接收器件,
- [0190] 所述光接收器件包括:
- [0191] 透镜,其允许紫外光透过;
- [0192] 金属氧化物膜,透过所述透镜的光入射至所述金属氧化物膜中;以及
- [0193] 光接收部,其接收透过所述透镜和所述金属氧化物膜的光,
- [0194] 其中,在从200nm至380nm的波长范围内所述金属氧化物膜的消光系数的最大值为0.1以上。
- [0195] 本申请要求2021年9月27日向日本专利局提交的日本专利申请第2021-157295号的优先权,其全部内容通过引用并入本申请中。
- [0196] 本领域技术人员应当理解,可以根据设计要求和因素进行各种变形、组合、子组合和修改,这些都落入所附权利要求及其等同物的保护范围内。

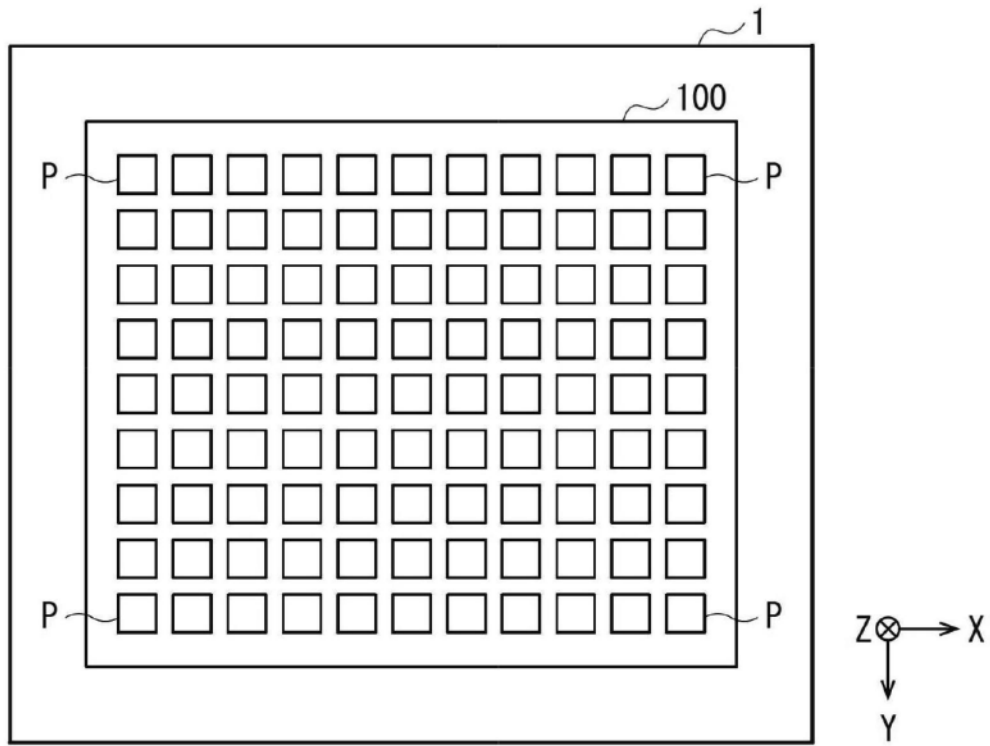


图2

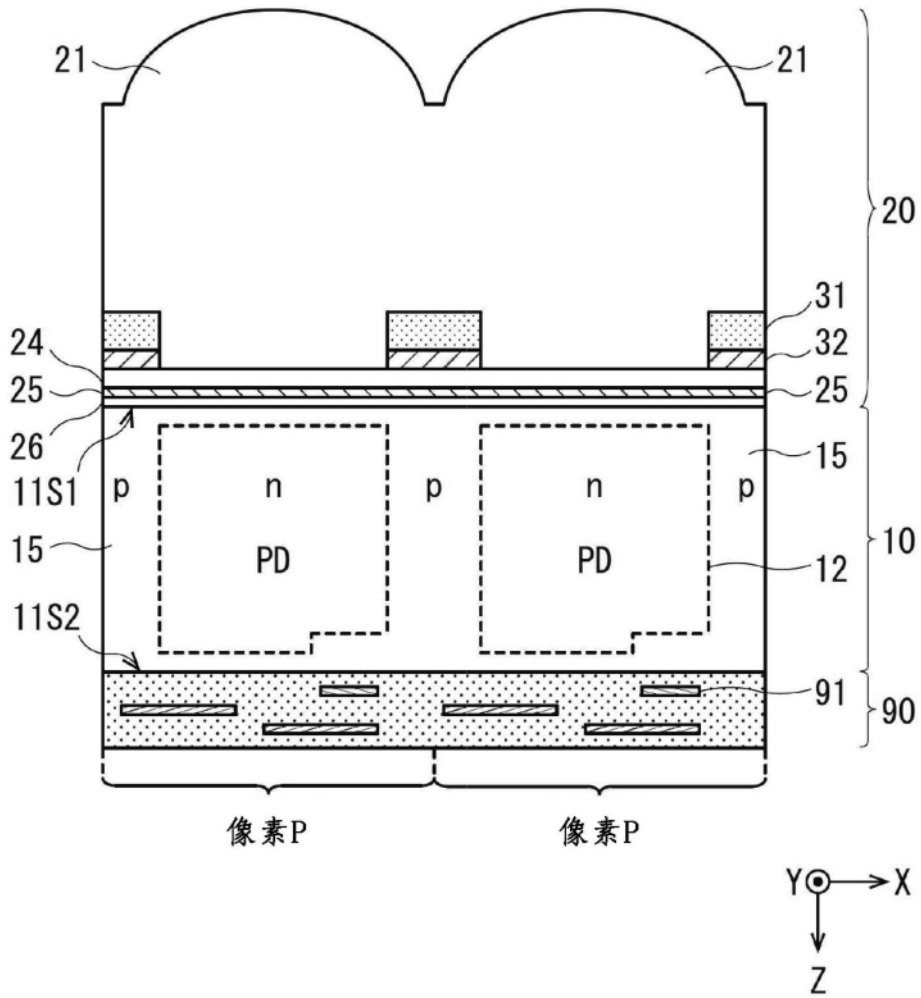


图3

特性		未设置有Ta ₂ O ₅ 膜	设置有5 nm厚度左右的Ta ₂ O ₅ 膜
Qe (λ = 200 nm)		45%	25%
UV照射损伤	灵敏度	与初始时相比降低了55%	与初始时相比降低了15%
UV照射损伤	暗信号	与初始时相比增加了1500倍	与初始时相比增加了80倍

图4

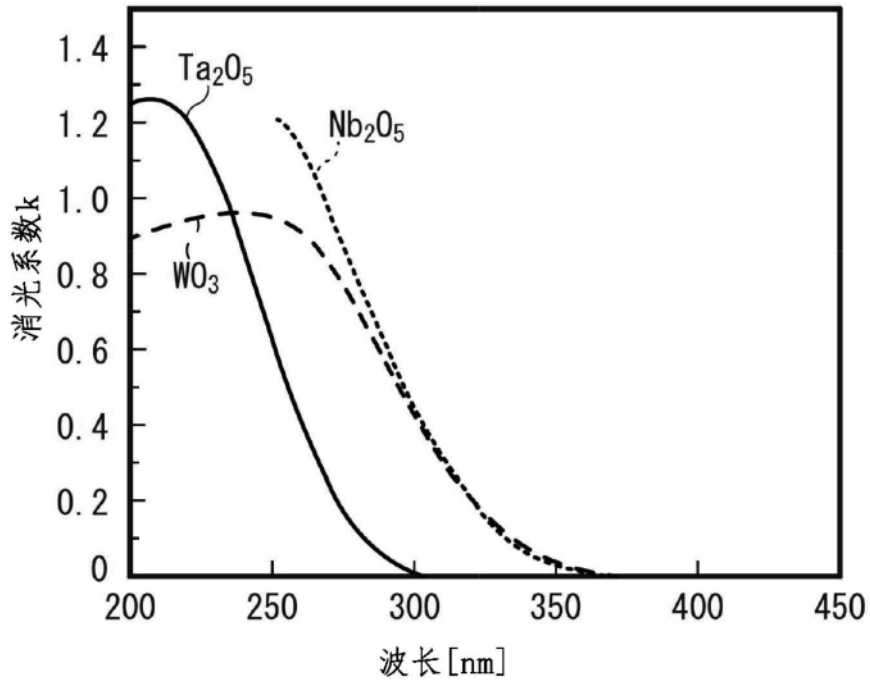


图5

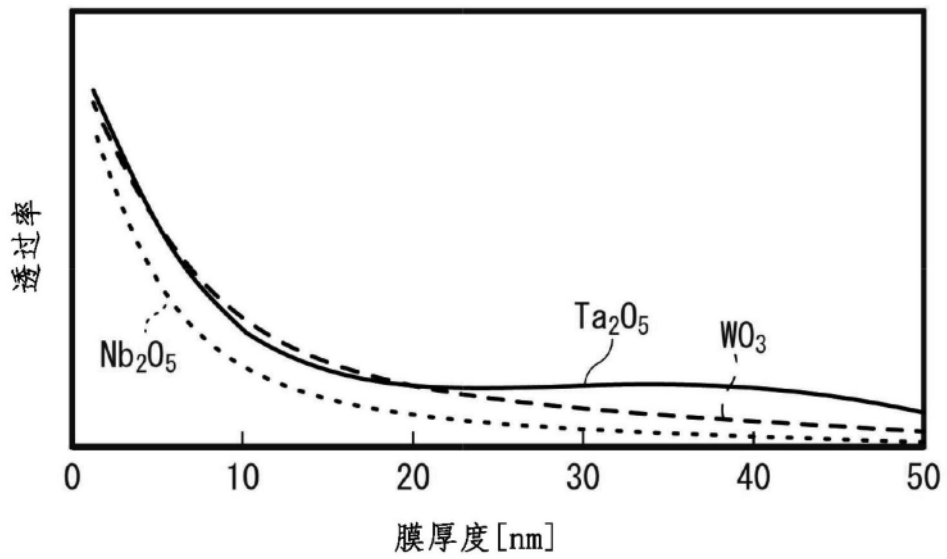


图6

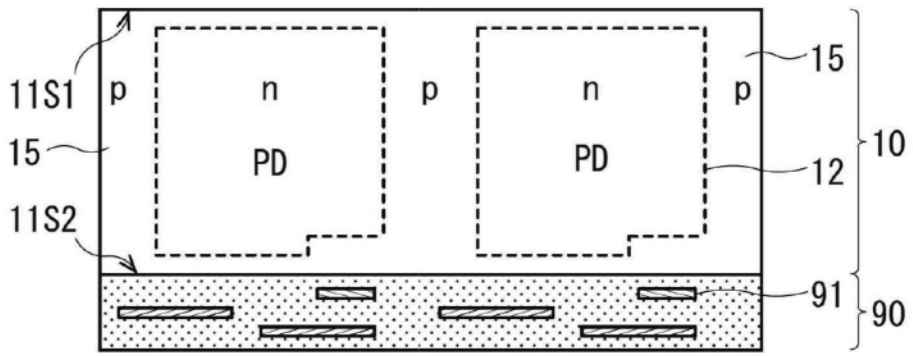


图7

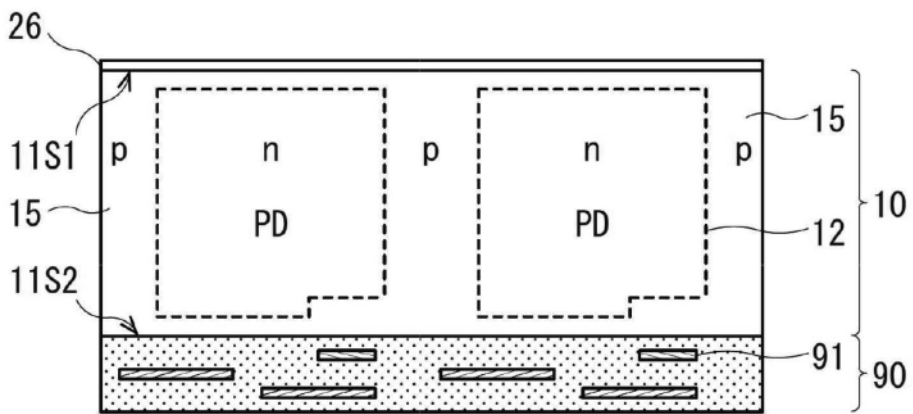


图8

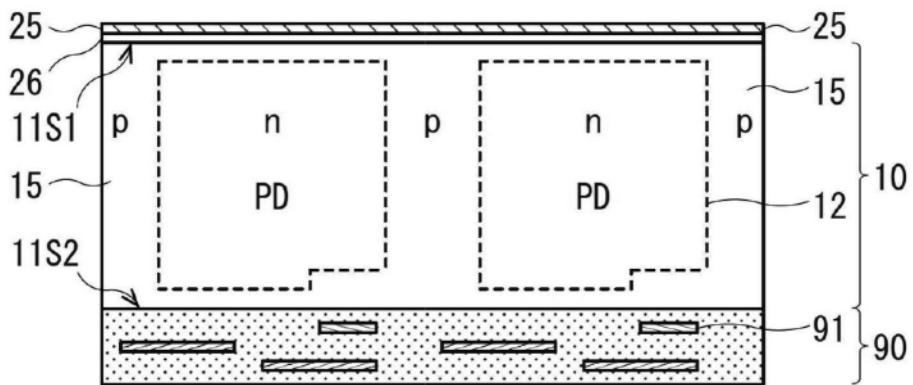


图9

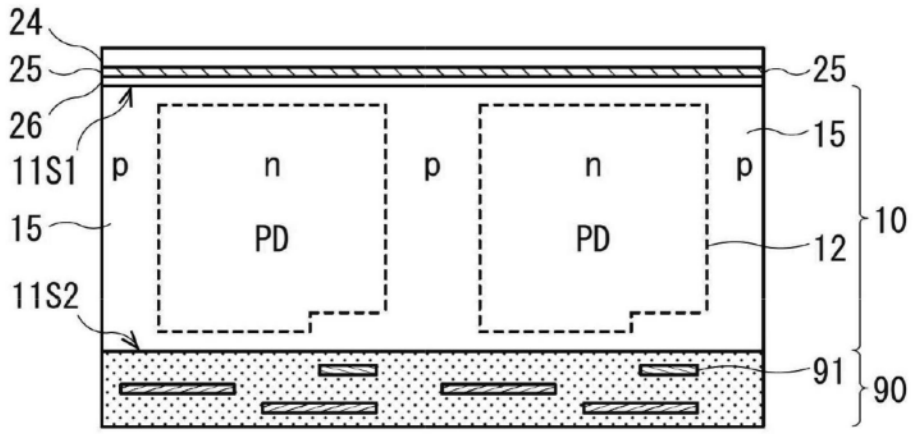


图10

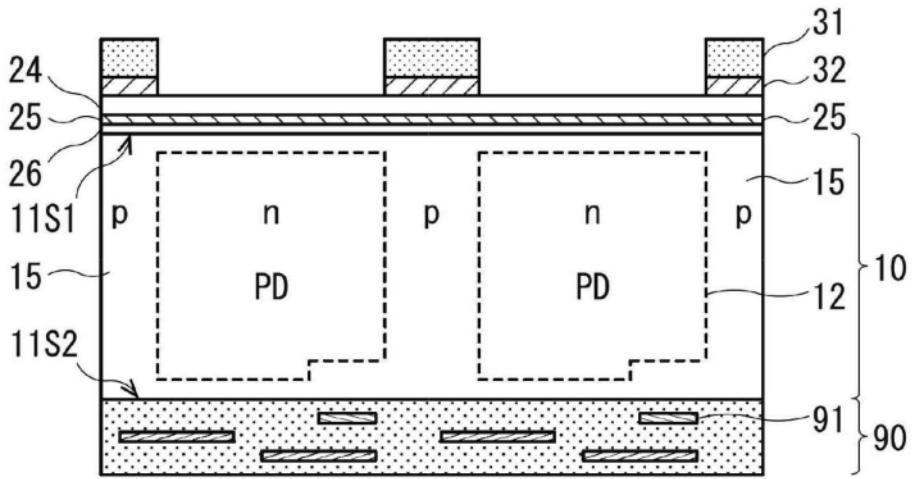


图11

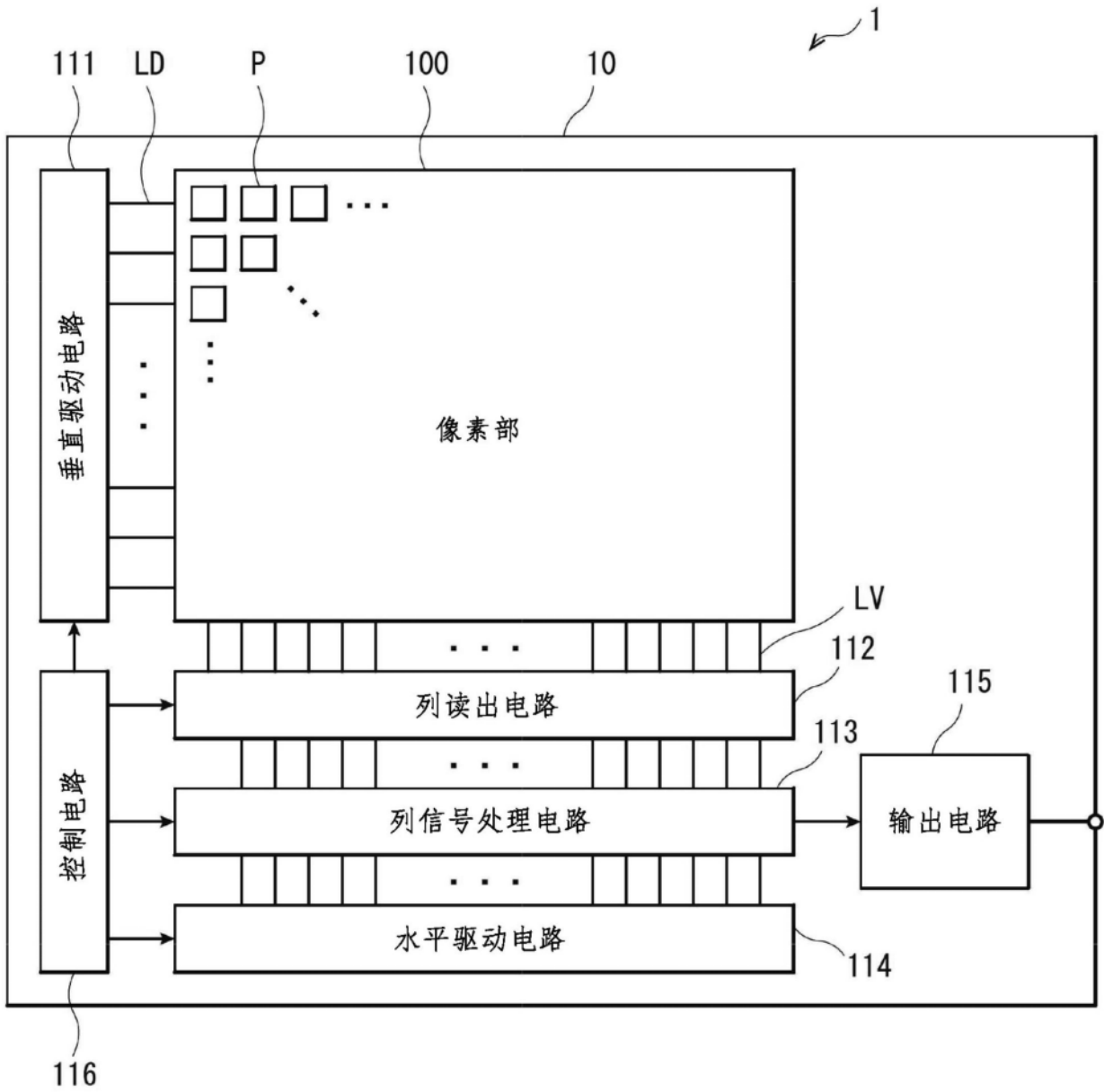


图12

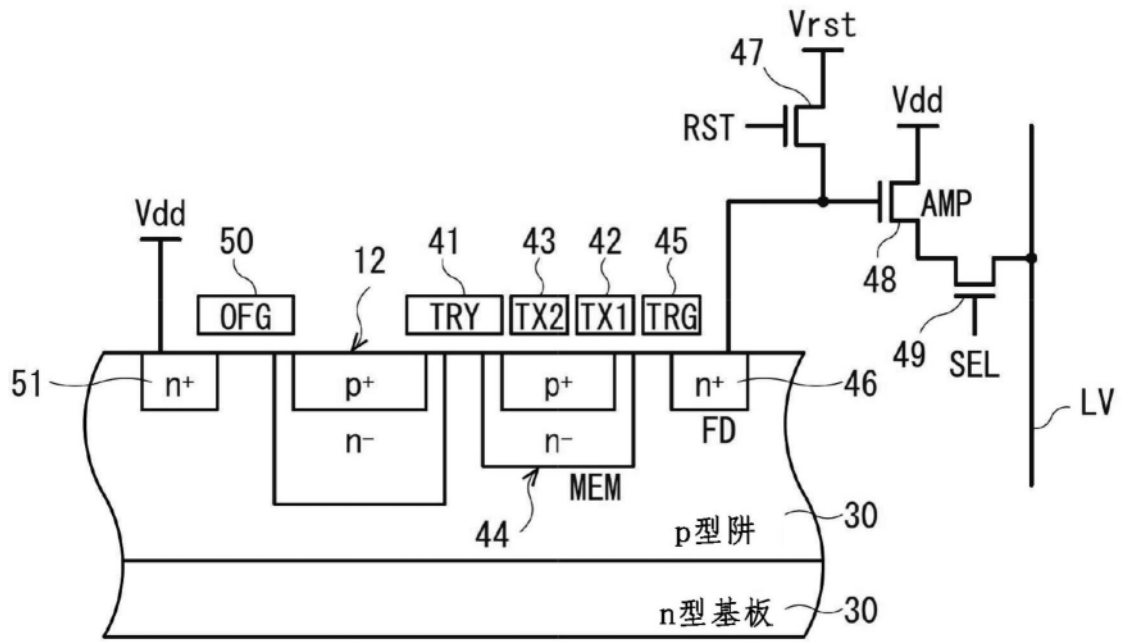


图13

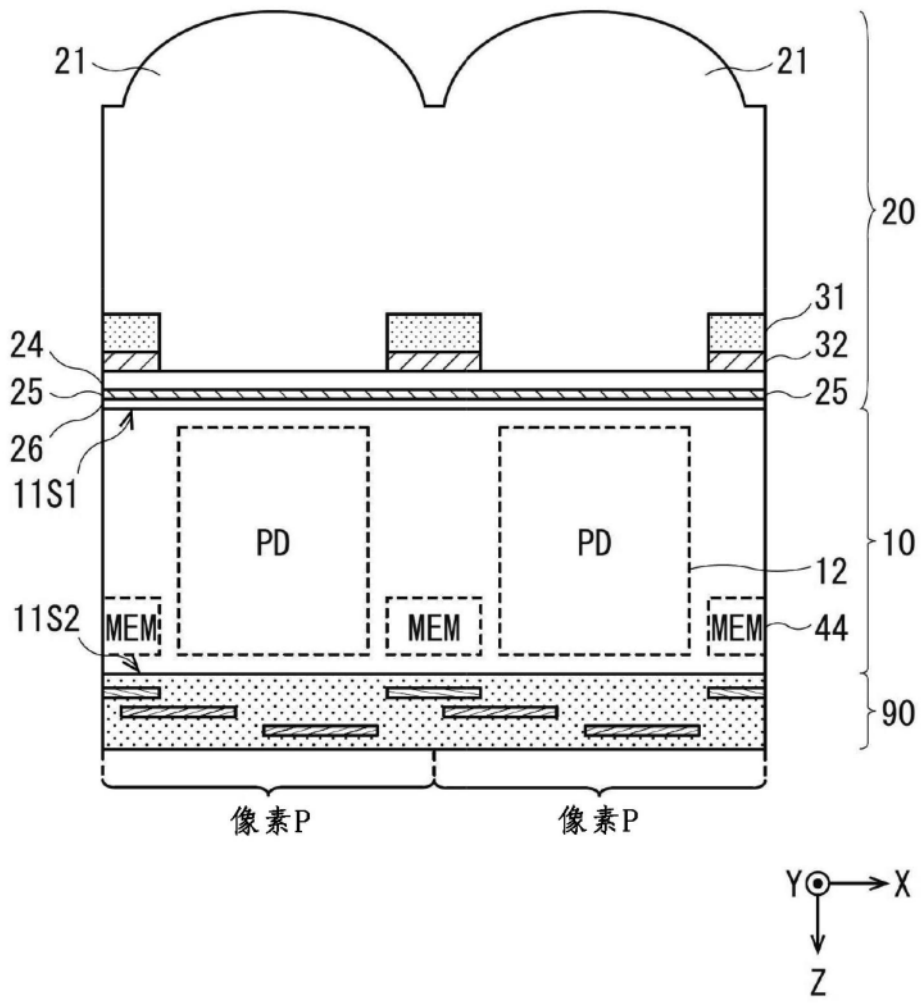


图14

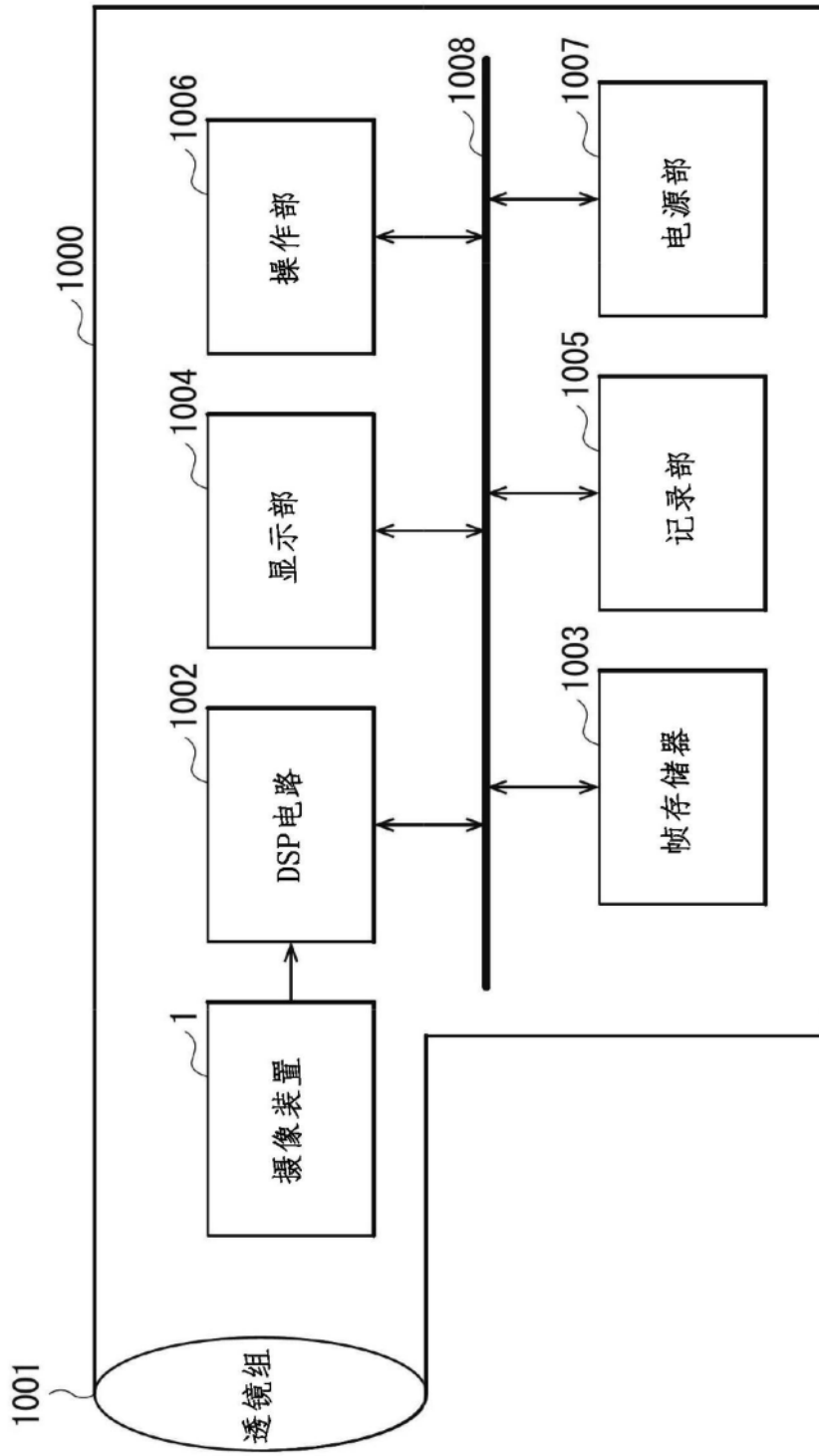


图15