



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



(11) Número de publicación: **2 293 422**

(51) Int. Cl.:

H04L 1/18 (2006.01)

H04L 27/34 (2006.01)

(12)

TRADUCCIÓN DE PATENTE EUROPEA

T3

(86) Número de solicitud europea: **05012340 .5**

(86) Fecha de presentación : **15.11.2002**

(87) Número de publicación de la solicitud: **1571775**

(87) Fecha de publicación de la solicitud: **07.09.2005**

(54) Título: **Método para modificar una secuencia de bits en una retransmisión ARQ, un receptor y un transmisor correspondiente.**

(30) Prioridad: **16.11.2001 EP 01127245**

(73) Titular/es:
MATSUSHITA ELECTRIC INDUSTRIAL Co., Ltd.
1006, Oaza-kadoma
Kadoma-shi, Osaka 571-8501, JP

(45) Fecha de publicación de la mención BOPI:
16.03.2008

(72) Inventor/es: **Wengerter, Christian;**
Golitschek Edler von Elbwart, Alexander y
Seidel, Eiko

(45) Fecha de la publicación del folleto de la patente:
16.03.2008

(74) Agente: **Ungría López, Javier**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Método para modificar una secuencia de bits en una retransmisión ARQ, un receptor y un transmisor correspondiente.

5 La presente invención se refiere a un método para modificar una secuencia de bits en una retransmisión ARQ en un sistema de comunicaciones. Además, la invención se refiere a un receptor y transmisor correspondiente.

10 Una técnica común en sistemas de comunicaciones con condiciones de canal no fiables y variables en el tiempo es corregir errores en base a esquemas de petición de repetición automática (ARQ) junto con una técnica de corrección prospectiva de errores (FEC) llamada ARQ híbrida (HARQ). Si un error es detectado por un control de redundancia cíclica (CRC) utilizado comúnmente, el receptor del sistema de comunicaciones pide al transmisor que reenvíe los paquetes de datos recibidos con error.

15 S. Kallel, *Analysis of a type II hybrid ARQ scheme with code combining*, IEEE Transactions on Communications. Vol. 38, nº 8, agosto 1990 y S. Kallel, R. Link, S. Bakhtiyari, *Throughput performance of Memory ARQ schemes*, IEEE Transactions on Vehicular Technology, Vol. 48, nº 3, mayo 1999, definen tres tipos diferentes de esquemas ARQ:

- 20 * Tipo I: Se desechan los paquetes erróneos recibidos y se retransmite y decodifica por separado una nueva copia del mismo paquete. No hay combinación de versiones recibidas antes y después de dicho paquete.
- 25 * Tipo II: los paquetes erróneos recibidos no son desechados, sino que se combinan con retransmisiones adicionales para decodificación siguiente. Los paquetes retransmitidos tienen a veces tasas de codificación más altas (ganancia de codificación) y se combinan en el receptor con la información de software almacenada de transmisiones previas.
- 30 * Tipo III: Es el mismo que el Tipo II con la condición de que cada paquete retransmitido es ahora autodecodificable. Esto implica que el paquete transmitido es decodificable sin la combinación con paquetes previos. Esto es útil si algunos paquetes están dañados de tal forma que casi no se pueda reutilizar la información. Si todas las transmisiones llevan datos identificados, esto se puede considerar como un caso especial llamado HARQ Tipo III con una sola versión de redundancia.

Obviamente, los esquemas Tipo II e III son más inteligentes y muestran una ganancia de rendimiento con respecto 35 al Tipo I, porque proporcionan la capacidad de reutilizar información de paquetes erróneos recibidos previamente. Existen básicamente tres esquemas de reutilizar la redundancia de paquetes previamente transmitidos:

- 40 * Combinación de software
 * Combinación de código
 * Combinación de software y Combinación de código.

Combinación de software

45 Empleando combinación de software, los paquetes de retransmisión llevan idéntica información en comparación con la información previamente recibida. En este caso, los múltiples paquetes recibidos se combinan en base de símbolo a símbolo o de bit a bit como se describe, por ejemplo, en D. Chase, *Code combining: A maximum-likelihood decoding approach for combining an arbitrary number of noisy packets*, IEEE Trans. Commun., Vol. COM-33, pág. 385-393, mayo 1985 o B.A. Harvey y S. Wicker, *Packet Combining Systems based on the Viterbi Decoder*, IEEE Transactions on Communications, Vol. 42, 2/3/4, abril 1994. Combinando estos valores de decisión de software de todos los paquetes recibidos, las fiabilidades de los bits transmitidos aumentarán linealmente con el número y potencia de los paquetes recibidos. Desde el punto de vista del decodificador se empleará el mismo esquema FEC (con tasa de código constante) en todas las transmisiones. Por lo tanto, el decodificador no tiene que saber cuántas retransmisiones 55 han sido realizadas, dado que solamente ve los valores de decisión blanda combinados. En este esquema todos los paquetes transmitidos tendrán que llevar el mismo número de símbolos.

Combinación de código

60 La combinación de código concatena los paquetes recibidos para generar una nueva palabra código (tasa de códigos decreciente con número de transmisión creciente). Por lo tanto, el decodificador tiene que ser consciente del esquema FEC a aplicar en cada instante de transmisión. La combinación de código ofrece una mayor flexibilidad con respecto a la combinación de software, puesto que la longitud de los paquetes retransmitidos se puede alterar para adaptarla a las condiciones de canal. Sin embargo, esto requiere transmitir más datos significativos con respecto a la combinación de software.

Combinación de software y Combinación de código

En caso de que los paquetes retransmitidos lleven algunos símbolos idénticos a símbolos previamente transmitidos y algunos símbolos-código diferentes de estos, los símbolos-código idénticos se combinan usando combinación de software como se describe en la sección titulada “Combinación de software”, mientras que los símbolos-código restantes se combinarán usando combinación de código. Aquí, los requisitos de señalización serán parecidos a la combinación de código.

Se ha mostrado en M. P. Schmitt, *Hybrid ARQ Scheme employing TCM and Packet Combining*, Electronics Letters Vol. 34, nº 18, septiembre 1998, que la operación HARQ para Modulación Codificada Trellis (TCM) se puede mejorar rediseñando la constelación de símbolos para las retransmisiones. La ganancia de rendimiento resulta de maximizar las distancias euclidianas entre los símbolos aplicados sobre las retransmisiones, porque la rediseñación se ha realizado en base a símbolos.

Considerando esquemas de modulación de orden alto (con símbolos de modulación que transportan más de dos bits) los métodos de combinación que emplean combinación de software tienen un inconveniente importante: las fiabilidades de bits dentro de símbolos combinados por software estarán en una relación constante en todas las retransmisiones, es decir, los bits menos fiables de transmisiones previas recibidas seguirán siendo menos fiables después de haber recibido más transmisiones y, de forma análoga, los bits más fiables de transmisiones previas recibidas seguirán siendo más fiables después de haber recibido más transmisiones.

Las fiabilidades de bits variables evolucionan desde la limitación de la aplicación de constelación de señales bidimensionales, donde los esquemas de modulación que llevan más de 2 bits por símbolo no pueden tener las mismas fiabilidades medias para todos los bits en el supuesto de que todos los símbolos se transmitan con igual probabilidad. El término fiabilidades medias significa en consecuencia la fiabilidad de un bit particular sobre todos los símbolos de una constelación de señales.

Empleando una constelación de señales para un esquema de modulación 16 QAM según la figura 1 que muestra una constelación de señales codificada Gray con un orden de aplicación de bits dado $i_1q_1i_2q_2$, los bits aplicados sobre los símbolos difieren considerablemente uno de otro en fiabilidad media en la primera transmisión del paquete. Con más detalle, los bits i_1 y q_1 tienen una fiabilidad media alta, puesto que estos bits se aplican a espacios medios del diagrama de la constelación de señales con las consecuencias de que su fiabilidad es independiente del hecho de si el bit transmite un uno o un cero.

En contraposición, los bits i_2 y q_2 tienen una fiabilidad media baja, puesto que su fiabilidad depende del hecho de si transmiten un uno o un cero. Por ejemplo, para el bit i_2 , se aplican unos a las columnas exteriores, mientras que se aplican ceros a las columnas interiores. Igualmente, para el bit q_2 , se aplican unos a las filas exteriores, mientras que se aplican ceros a las filas interiores.

Para las retransmisiones segunda y siguientes, las fiabilidades de los bits estarán en una relación constante entre sí, que se define por la constelación de señales empleada en la primera transmisión, es decir, los bits i_1 y q_1 siempre tendrán una fiabilidad media más alta que los bits i_2 y q_2 después de cualquier número de retransmisiones.

En WO 02/067491 se ha propuesto un método que, con el fin de mejorar el rendimiento del decodificador, sería bastante beneficioso tener fiabilidades de bit medias iguales o casi iguales después de cada transmisión recibida de un paquete. Por lo tanto, las fiabilidades de bit se adaptan a las retransmisiones de forma que se promedien las fiabilidades de bit medias. Esto se logra eligiendo una primera constelación predeterminada y al menos una segunda constelación de señales para las transmisiones, de modo que las fiabilidades de bit medias combinadas para los bits respectivos de todas las transmisiones sean casi iguales.

Por lo tanto, la rediseñación de la constelación de señales da lugar a una aplicación de bits cambiada, donde las distancias euclidianas entre los símbolos de modulación se pueden alterar de una retransmisión a otra debido al movimiento de los puntos de constelación. Como resultado, las fiabilidades de bit medias pueden ser manipuladas de manera deseada y promediadas para aumentar el rendimiento del decodificador FEC en el receptor.

En la solución propuesta anteriormente, los beneficios de la rediseñación de constelación se realizan a través de una entidad de aplicación de bit a símbolo parametrizada. Por razones de complejidad o implementación eficiente, puede ser ventajoso que un sistema de comunicaciones tenga una entidad de aplicación estándar no parametrizada.

“Enhanced HARQ Method with Signal Constellation Rearrangement” TSG-RAN WORKING GROUP 1 METING, número 19, 27 febrero 2001, describe un método HARQ híbrido con rediseñación de constelación de señales para modulación 16 QAM. Promediando las fiabilidades de los bits transportados por símbolos transmitidos repetidas veces por retransmisiones, el sistema exhibe una ganancia de rendimiento.

El objeto de la presente invención reside en proporcionar un método de transmisión ARQ, un transmisor y un receptor con un mejor rendimiento de corrección de errores sin una entidad de aplicación de bit a símbolo parametrizada.

Este objeto se logra con un transmisor y receptor definidos en las reivindicaciones dependientes.

ES 2 293 422 T3

La idea que subyace a la presente invención es modificar la secuencia de bits de entrada antes de la entrada de los mismos en la entidad de aplicación. Esta modificación de la constelación de señales se puede lograr usando un intercalador y un inversor de bit lógico, usando configuraciones que son diferentes para la primera transmisión y la retransmisión. Por lo tanto, los efectos beneficiosos de una redisposición de constelación se logran sin necesidad de una entidad de aplicación de bit a símbolo parametrizada. Como resultado, la secuencia salida después del procesado por el intercalador, el inversor de bit lógico y una entidad de aplicación estándar no parametrizada no se puede distinguir de la salida de una entidad de aplicación de bit a símbolo parametrizada que emplea varios esquemas de redisposición de constelación.

Para una mejor comprensión de la invención, a continuación se describirán realizaciones preferidas con referencia a los dibujos acompañantes.

La figura 1 es una constelación exemplar de señales para ilustrar un esquema de modulación 16 QAM con símbolos de bit codificados Gray.

La figura 2 representa cuatro ejemplos de constelaciones de señales para un esquema de modulación 16 QAM con símbolos de bit codificados Gray.

Y la figura 3 es una realización exemplar de un sistema de comunicaciones en el que se emplea el método que subyace a la invención.

A continuación se describirá el concepto de una relación de probabilidad logarítmica (LLR) como una métrica para las fiabilidades de bits. En primer lugar se mostrará el cálculo directo de las LLRs de bits dentro de los símbolos aplicados para una sola transmisión. Después, el cálculo de LLR se ampliará al caso de transmisiones múltiples.

Transmisión única

La LLR media del i-ésimo bit b_n^i bajo la condición de que el símbolo s_n ha sido transmitido para una transmisión por un canal con ruido gaussiano blanco aditivo (AWGN) y símbolos de igual probabilidad da:

$$LLR_{b_n^i|s_n}(r_n) = \log \left[\sum_{(m|b_n^i=s_n)} e^{-\frac{E_s}{N_0} d_{n,m}^2} \right] - \log \left[\sum_{(m|b_n^i \neq s_n)} e^{-\frac{E_s}{N_0} d_{n,m}^2} \right] \quad (1)$$

donde $r_n = s_n$ denota el símbolo recibido medio bajo la condición de que el símbolo s_n ha sido transmitido (caso AWGN), $d_{n,m}^2$ denota el cuadrado de la distancia eucliana entre el símbolo recibido r_n y el símbolo s_m , y E_s/N_0 denota la relación de señal a ruido observada.

Se puede ver por la ecuación (1) que la LLR depende de la relación de señal a ruido E_s/N_0 y las distancias euclidianas $d_{n,m}$ entre los puntos de la constelación de señales.

Transmisiones múltiples

Considerando las transmisiones múltiples, la LLR media después de la k-ésima transmisión del i-ésimo bit b_n^i bajo la condición de que los símbolos $s_n^{(j)}$ han sido transmitidos por canales AWGN independientes y símbolos de igual probabilidad da:

$$LLR_{b_n^i|\bigcap_{j=1}^k r_n^{(j)}}(r_n^{(1)}, r_n^{(2)}, \dots, r_n^{(k)}) = \log \left[\sum_{(m|b_n^i=s_n^{(j)})} e^{-\sum_{j=1}^k \left(\frac{E_s}{N_0} \right)^{(j)} (d_{n,m}^{(j)})^2} \right] - \log \left[\sum_{(m|b_n^i \neq s_n^{(j)})} e^{-\sum_{j=1}^k \left(\frac{E_s}{N_0} \right)^{(j)} (d_{n,m}^{(j)})^2} \right], \quad (2)$$

donde j denota la j-ésima transmisión ((j-1)-ésima retransmisión). De forma análoga al caso de la transmisión única, las LLRs medias dependen de las relaciones de señal a ruido y las distancias euclidianas en cada tiempo de transmisión.

Si no se realiza(redisposición de constelación, las distancias euclidianas $d_{n,m}^{(j)} = d_{n,m}^{(1)}$ son constantes para todas las transmisiones y, por lo tanto, las fiabilidades de bit (LLRs) después de k transmisiones se definirán por la relación de señal a ruido observada en cada tiempo de transmisión y los puntos de constelación de señales de la primera transmisión. Para esquemas de modulación de nivel más alto (más de 2 bits por símbolo) esto da lugar a LLRs medias variables para los bits, que a su vez da lugar a diferentes fiabilidades de bit medias. Las diferencias en fiabilidades medias permanecen en todas las retransmisiones y conducen a una degradación del rendimiento del decodificador.

ES 2 293 422 T3

A continuación, se considerará de forma ejemplar el caso de un sistema 16 QAM que da lugar a 2 bits de alta fiabilidad y 2 bits de baja fiabilidad, donde, con respecto a los bits de baja fiabilidad, la fiabilidad depende de transmitir un uno o un cero (véase la figura 1). Por lo tanto, en general hay 2 niveles de fiabilidades donde el segundo nivel puede ser subdividido adicionalmente.

- 5 Nivel 1 (Fiabilidad alta, 2 bits): Aplicación de bits para unos (ceros) separados en el medio espacio real positivo (negativo) para los i-bits y el medio espacio imaginario los q-bits. Aquí, no hay diferencia si los unos se aplican al medio espacio positivo o negativo.
- 10 Nivel 2 (Fiabilidad baja, 2 bits): Se aplican unos (ceros) a columnas interiores (exteriores) para los i-bits o a filas interiores (exteriores) para los q-bits. Puesto que hay una diferencia para la LLR dependiendo de la aplicación a las columnas y filas interiores (exteriores), el Nivel 2 se clasifica además en:

- 15 Nivel 2a: Aplicación de i_n a columnas interiores y de q_n a filas interiores, respectivamente.
- Nivel 2b: Aplicación invertida del Nivel 2a: Aplicación de i_n a columnas exteriores y de q_n a filas exteriores, respectivamente.

- 20 Para garantizar un proceso de promediado óptimo sobre las transmisiones para todos los bits, los niveles de fiabilidades deben ser alterados.

Hay que considerar que el orden de aplicación de bits es abierto antes de la transmisión inicial, pero tiene que permanecer durante las retransmisiones, por ejemplo, aplicación de bits para transmisión inicial: $i_1q_1i_2q_2 \Rightarrow$ aplicación de bits en todas las retransmisiones: $i_1q_1i_2q_2$.

- 25 En la figura 2 se muestran algunos ejemplos de constelaciones posibles. Las fiabilidades de bits resultantes según la figura 2 se exponen en la Tabla 1.

TABLA 1

30

Constela- ción	Bit i_1	Bit q_1	Bit i_2	Bit q_2
1	Fiabilidad alta (Ni- vel 1)	Fiabilidad alta (Ni- vel 1)	Fiabilidad baja (Ni- vel 2b)	Fiabilidad baja (Ni- vel 2b)
2	Fiabilidad baja (Ni- vel 2a)	Fiabilidad baja (Ni- vel 2a)	Fiabilidad alta (Ni- vel 1)	Fiabilidad alta (Ni- vel 1)
3	Fiabilidad baja (Ni- vel 2b)	Fiabilidad baja (Ni- vel 2b)	Fiabilidad alta (Ni- vel 1)	Fiabilidad alta (Ni- vel 1)
4	Fiabilidad alta (Ni- vel 1)	Fiabilidad alta (Ni- vel 1)	Fiabilidad baja (Ni- vel 2a)	Fiabilidad baja (Ni- vel 2a)

- 35 A continuación se supone que m denota el parámetro de número de transmisión, denotando $m=0$ la primera transmisión de un paquete en el contexto ARQ. B denota también el número de bits que forman un símbolo en la entidad aplicadora. Típicamente, b puede ser cualquier número entero, donde los valores usados muy frecuentemente para sistemas de comunicaciones son un entero potencia de 2.

- 40 Sin pérdida de generalidad se puede suponer además que el número de bits n que se utilizan como entrada al proceso de intercalación es divisible por b , es decir, n es un múltiplo entero de b . Los expertos en la materia percibirán que si éste no fuese el caso, la secuencia de bits de entrada se puede completar fácilmente con bits ficticios hasta que se cumpla la condición anterior.

ES 2 293 422 T3

Como se ha descrito anteriormente, para una modulación dada, se puede identificar varios niveles de fiabilidad. El proceso de intercalación deberá promediar así las fiabilidades de los b bits sobre las retransmisiones de modo que todos los b bits sean como media igualmente fiables. Esto significa que el intercalador tiene que cambiar las posiciones de los b bits dentro de un símbolo (también llamado “enrollamiento” en la técnica) de modo que cada uno de los bits originales se aplique con tanta frecuencia a todos los niveles de fiabilidad como cualquier otro de los b bits. Esto significa que la intercalación es un proceso de intercalación de bit intra símbolo.

Además, puede haber varias posiciones de bit cuyas fiabilidades dependen del valor de bit lógico (bajo o alto). Cuando se aplica un bit durante el tiempo no primero en dicha posición, este bit también se deberá invertir lógicamente.

Con estas reglas, se puede construir configuraciones que determinan el proceso intercalador e inversor para un número de retransmisión m.

En teoría, el promediado perfecto de las fiabilidades podría ser posible solamente después de un número infinito o muy alto de retransmisiones. En estos casos, podría haber así varias alternativas que difieren de la secuencia de configuraciones intercaladora o inversora. Cuál de estas alternativas se elija queda abierto a la opción del diseñador del sistema, dado que no significará diferencia en el rendimiento.

Si se ha de mantener la constelación de señales como en la figura 1, con el fin de obtener la constelación 2 de la constelación 1 en la figura 2, hay que ejecutar los procesos siguientes, donde el orden es irrelevante:

- * intercambiar las posiciones de los bits originales i_1 e i_2
- * intercambiar las posiciones de los bits originales q_1 y q_2
- * inversión lógica de bits originales i_1 y q_1 .

Alternativamente, los bits que terminan en las posiciones 1 y 2 también pueden ser invertidos.

Un ejemplo dependiente del número de transmisión se expone en la tabla siguiente, donde los bits siempre se refieren a la primera transmisión, y un trazo largo encima de un carácter denota inversión lógica de dicho bit:

35

TABLA 2

Número de constelación	Funcionalidad de intercalador e inversor
1	$i_1 q_1 i_2 q_2$
2	$\overline{i}_2 q_2 \overline{i}_1 q_1 \circ i_2 q_2 i_1 q_1$
3	$i_2 q_2 \overline{i}_1 q_1 \circ \overline{i}_2 q_2 i_1 q_1$
4	$i_1 q_1 \overline{i}_2 q_2 \circ \overline{i}_1 q_1 i_2 q_2$

Los primeros ejemplos expuestos en cada fila de la tabla 2 corresponden a las constelaciones expuestas en la figura 2. Como es fácilmente evidente por la tabla 2, la constelación de señales 2 se obtiene de la constelación 1 intercambiando (canjeando) las posiciones de bits i_1 e i_2 así como las de los bits q_1 y q_2 e invirtiendo el par de bits i_1 , q_1 o todos los bits. Igualmente, la constelación de señales 3 se obtiene de la constelación 1 intercambiando las posiciones de bits i_1 e i_2 así como las de los bits q_1 y q_2 entre sí respectivamente e invirtiendo el par de bits i_2 , q_2 en una alternativa. En la otra alternativa, solamente se intercambian las posiciones de bit y no se precisa inversión. Finalmente, la constelación de señales 4 se obtiene de la constelación 1 invirtiendo el par de bits i_2 , q_2 o todos los bits del símbolo sin intercambiar ninguna posición de bit.

60

65

ES 2 293 422 T3

A partir de esto se puede elegir diferentes estrategias para números de transmisión (no exhaustivo):

TABLA 3

	Nº de transmisió	Nº de constela-					
	lación	lación	lación	lación	lación	lación	lación
5	1	1	1	1	1	1	1
10	2	2	2	3	4	4	3
15	3	3	4	2	2	3	4
	4	4	3	4	3	2	2

La figura 3 representa una realización ejemplar de un sistema de comunicaciones en el que se emplea el método que subyace a la invención.

En el transmisor 100 se obtiene una secuencia de bits de un codificador de corrección prospectiva de errores (FEC) (no representado) y posteriormente se introduce en un intercalador 110 y un inversor de bit lógico 120. El intercalador 110 y el inversor de bit lógico son dependientes del parámetro número de retransmisión m y modifican la secuencia de bits de entrada. Posteriormente, la secuencia de bits se introduce en el aplicador/modulador 130 que es una entidad de aplicación estándar no parametrizada. El aplicador usa típicamente una de las constelaciones de señales representadas en la figura 2 y aplica los b bits sobre un símbolo que es transmitido por el canal de comunicación 200. El canal de comunicación es típicamente un canal de comunicaciones por radio que experimenta condiciones de canal poco fiables y variables en el tiempo.

Las configuraciones de intercalación/inversión se almacenan en el transmisor y el receptor o se almacenan en el transmisor y se envían al receptor.

En el receptor 300, los símbolos complejos se introducen primero en un desaplicador/demodulador 330 que demodula los símbolos recibidos a una secuencia de dominio de bits correspondiente (por ejemplo, la secuencia de LLRs). Esta secuencia se introduce posteriormente en un inversor lógico 320 y posteriormente en un desintercalador 310 del que se saca la secuencia de dominio de bit obtenida.

El intercalador y el desintercalador operan según la técnica conocida de intercalación/desintercalación aplicando una permutación determinada, pseudoaleatoria o aleatoria de las secuencias de bits o símbolos de entrada, es decir, intercambiando (canjeando) las posiciones de los bits o símbolos dentro de una secuencia. En la realización antes descrita, el intercalador es un intercalador de bits intra símbolo que cambia la posición de los bits que forman un símbolo en la entidad de aplicación.

El inversor de bit lógico opera según una técnica conocida de invertir el valor lógico de un bit, es decir pasa un valor lógico bajo a un valor lógico alto y viceversa. En una realización práctica para un receptor que trabaja con ratios de probabilidad log, esta operación de inversión es equivalente a una inversión de signo del ratio de probabilidad log.

Si se lanza una retransmisión por una petición de repetición automática emitida por un detector de errores (no representado) con el resultado de que un paquete de datos idéntico es transmitido por el transmisor 100, en el desaplicador/demodulador 330, los paquetes de datos erróneos previamente recibidos son combinados en software con los paquetes de datos retransmitidos. Debido a la modificación de la secuencia de bits por el intercalador y el inversor de bit lógico, las fiabilidades de bit medias se promedian dando lugar a un mayor rendimiento en el receptor.

Aunque el método descrito anterior se ha descrito usando señales codificadas Gray y un esquema de modulación QAM, es claro a los expertos que se puede usar igualmente otros esquemas de codificación y modulación adecuados para obtener los beneficios de la invención.

60

65

REIVINDICACIONES

1. Un aparato de transmisión adaptado para transmitir datos dispuestos en una secuencia de bits y usando un proceso HARQ, incluyendo dicho aparato:

una sección de redispersión (110, 120) que, con respecto a una secuencia de bits $i_1q_1i_2q_2$ en la que los datos están dispuestos previamente, cambia i_1 y q_1 por i_2 y q_2 para obtener $i_2q_2i_1q_1$ e invierte los valores lógicos de i_1 y q_1 , para producir una secuencia de bits redispuestos; y

una sección de aplicación (130) que aplica la secuencia de bits redispuestos a 16 QAM por un aplicador de modulación.

2. El aparato de transmisión según la reivindicación 1, incluyendo además:

una sección de transmisión que transmite datos como la secuencia de bits redispuestos.

3. El aparato de transmisión según la reivindicación 1, donde dicha sección de aplicación (130) aplica además la secuencia de bits $i_1q_1i_2q_2$ a 16 QAM por el aplicador de modulación, y dicho aparato (100) incluye además una sección de transmisión que (i) transmite los primeros datos como la secuencia de bits $i_1q_1i_2q_2$ y (ii) transmite los segundos datos como la secuencia de bits redispuestos.

4. El aparato de transmisión según una de las reivindicaciones 1 a 3, donde dicha sección de redispersión (110, 120) opera además, con respecto a la secuencia de bits $i_1q_1i_2q_2$, a al menos uno de (i) cambiar i_1 y q_1 por i_2 y q_2 para obtener $i_2q_2i_1q_1$, (ii) cambiar i_1 y q_1 con i_2 y q_2 para obtener $i_2q_2i_1q_1$ e invertir los valores lógicos de i_2 y q_2 , y (iii) invertir los valores lógicos de i_2 y q_2 .

5. El aparato de transmisión según una de las reivindicaciones 1 a 4, donde dicha sección de redispersión (110, 120) opera en la secuencia de bits $i_1q_1i_2q_2$ de tal manera que la fiabilidad de bits de cada bit de la secuencia de bits sea promediada a través del proceso HARQ.

6. Un método de transmisión para transmitir datos dispuestos en una secuencia de bits y usando un proceso HARQ, incluyendo dicho método:

con respecto a una secuencia de bits $i_1q_1i_2q_2$ en la que los datos están dispuestos previamente, cambiar i_1 y q_1 por i_2 y q_2 para obtener $i_2q_2i_1q_1$ e invertir los valores lógicos de i_1 y q_1 para producir una secuencia de bits redispuestos; y

aplicar la secuencia de bits redispuestos a 16 QAM por un aplicador de modulación.

7. El método de transmisión según la reivindicación 6, incluyendo además transmitir datos como la secuencia de bits redispuestos.

8. El método de transmisión según la reivindicación 6, donde dicho método incluye además:

aplicar la secuencia de bits $i_1q_1i_2q_2$ a 16 QAM por el aplicador de modulación;

transmitir los primeros datos como la secuencia de bits; y

transmitir los segundos datos como la secuencia de bits redispuestos.

9. Un aparato de recepción adaptado para recibir datos dispuestos en una secuencia de bits y transmitidos usando un proceso HARQ, incluyendo:

una sección de demodulación (330) que demodula una secuencia recibida de bits redispuestos usando un desaplicador 16 QAM,

donde la secuencia de bits redispuestos es producida, con respecto a una secuencia de bits $i_1q_1i_2q_2$ en la que los datos están dispuestos previamente, cambiando i_1 y q_1 por i_2 y q_2 para obtener $i_2q_2i_1q_1$ e invertir los valores lógicos de i_1 y q_1 , y una sección de redispersión (310, 320) que redispone dicha secuencia de bits redispuestos para recuperar la secuencia de bits $i_1q_1i_2q_2$.

10. El aparato de recepción según la reivindicación 9, donde dicha sección de redispersión incluye un inversor (320) y un desintercalador (310) para invertir y desintercalar la secuencia de bits redispuestos.

11. El aparato de recepción según la reivindicación 9, donde dicha sección de redispersión, con respecto a la secuencia de bits redispuestos $i_2q_2i_1q_1$, cambia i_1 y q_1 por i_2 y q_2 para obtener $i_1q_1i_2q_2$ e invierte los valores lógicos de i_1 y q_1 .

ES 2 293 422 T3

12. El aparato de recepción según una de las reivindicaciones 9 a 11, incluyendo además una sección de combinación que combina los datos recibidos con datos previamente recibidos.

5 13. El aparato de recepción según una de las reivindicaciones 9 a 11, donde dicha sección de recepción es además operable para recibir datos transmitidos como la secuencia de bits $i_1q_1i_2q_2$ y dicho aparato de recepción (300) incluye además una sección de combinación que combina datos transmitidos como la secuencia de bits redispuestos con datos transmitidos como la secuencia de bits $i_1q_1i_2q_2$.

10 14. Un método de recepción para recibir datos dispuestos en una secuencia de bits y transmitidos usando un proceso HARQ, incluyendo dicho método:

15 demodular una secuencia recibida de bits redispuestos usando un desaplicador 16 QAM, donde la secuencia de bits redispuestos es producida, con respecto a una secuencia de bits $i_1q_1 i_2q_2$ en la que los datos están dispuestos previamente, cambiando i_1 y q_1 por i_2 y q_2 para obtener $i_2q_2i_1q_1$ e invertir los valores lógicos de i_1 y q_1 , y

16 redisponer dicha secuencia de bits redispuestos para recuperar la secuencia de bits $i_1q_1i_2q_2$.

20 15. El método de recepción según la reivindicación 14, donde el paso de redispersión incluye invertir y desintercalar la secuencia de bits redispuestos.

25 16. El método de recepción según la reivindicación 14, donde el paso de redispersión incluye, con respecto a la secuencia de bits redispuestos $i_2q_2i_1q_1$, cambiar i_1 y q_1 por i_2 y q_2 para obtener $i_1q_1i_2q_2$ e invertir los valores lógicos de i_1 y q_1 .

25 17. El método de recepción según una de las reivindicaciones 14 a 16, incluyendo además combinar los datos recibidos con datos previamente recibidos.

30 18. El método de recepción según una de las reivindicaciones 14 a 16, incluyendo además:

30 recibir datos transmitidos como la secuencia de bits $i_1q_1i_2q_2$; y

35 combinar los datos transmitidos como la secuencia de bits redispuestos con datos transmitidos como la secuencia de bits $i_1q_1i_2q_2$.

35 19. Un sistema de transmisión usando un proceso HARQ incluyendo:

40 un aparato de transmisión (100) según una de las reivindicaciones 1 a 5, y

40 un aparato de recepción (300) incluyendo una sección de recepción que recibe datos transmitidos por dicho aparato de transmisión (100).

45

50

55

60

65

		i_1	
		i_2	i_2
		1011 1001	0001 0011
q_2	1010	1000	0000 0010
			0000 0010
q_1	1110	1100	0100 0110
			0100 0110
q_2	1111	1101	0101 0111
			0101 0111

FIGURA 1

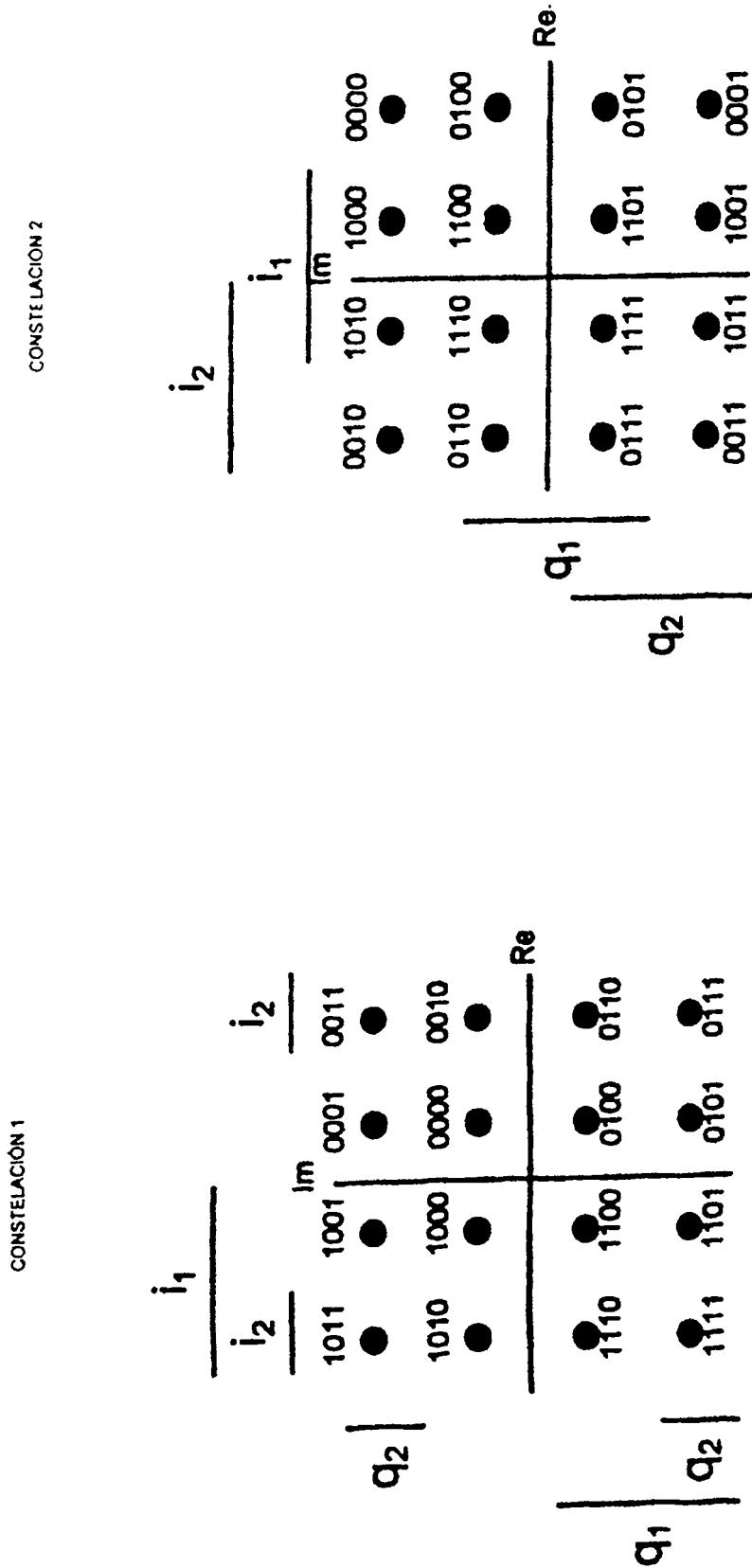
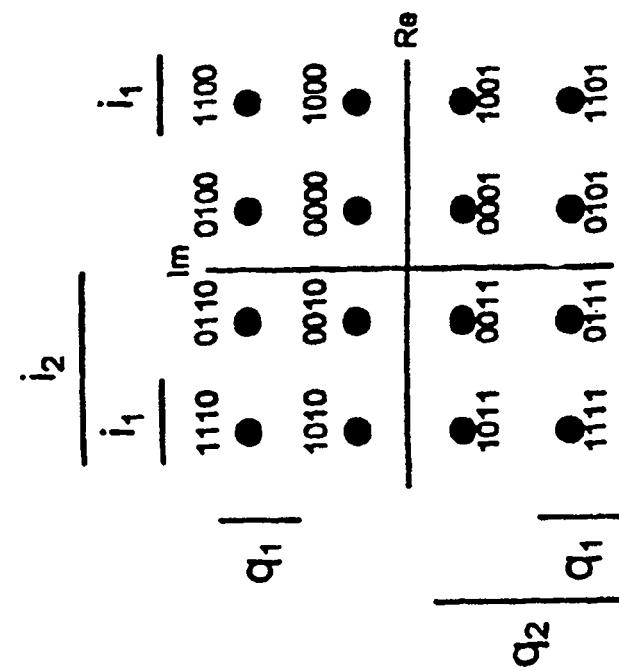


FIGURA 2a

ES 2 293 422 T3

CONSTELACIÓN 3



CONSTELACIÓN 4

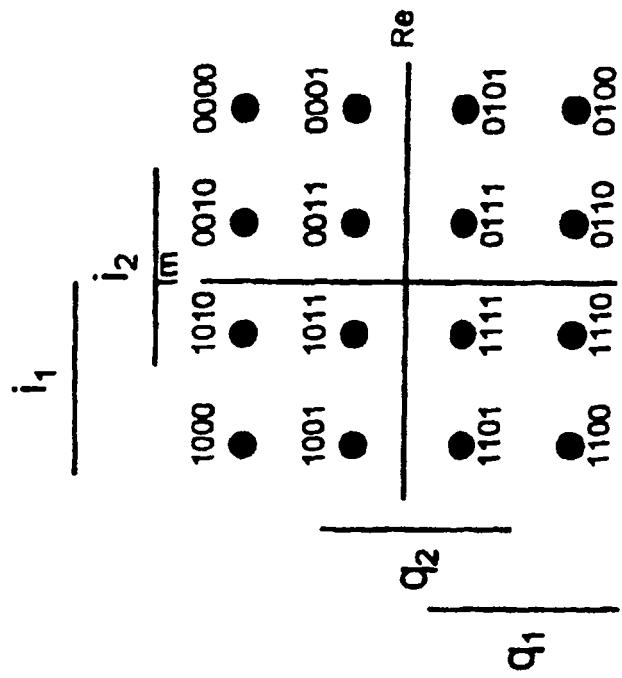


FIGURA 2b

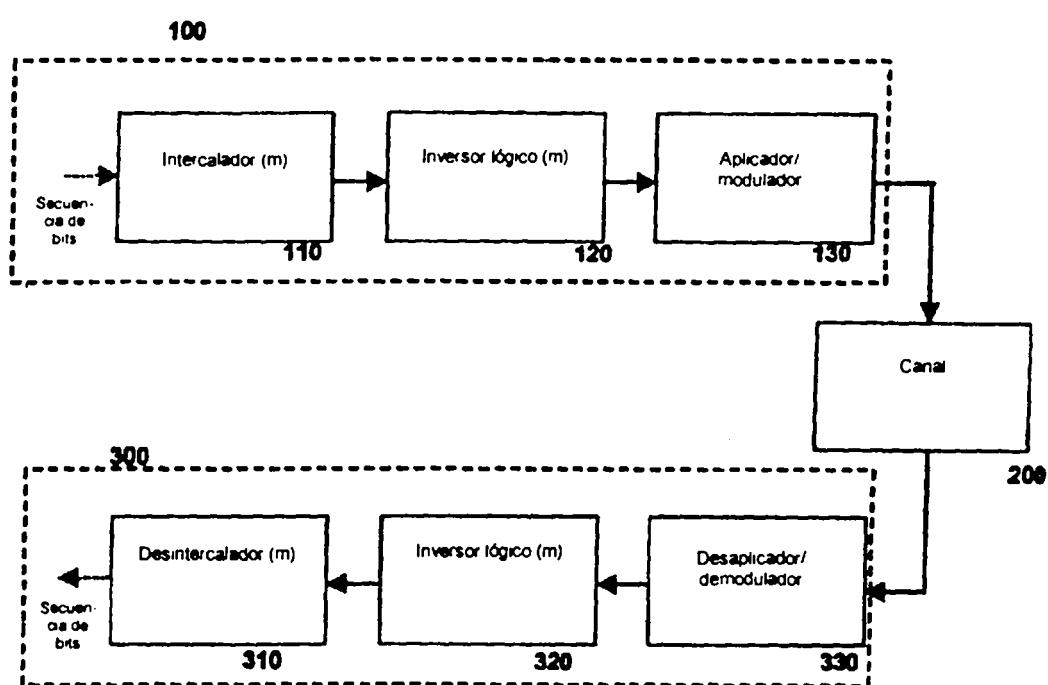


FIGURA 3