

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成17年3月17日(2005.3.17)

【公開番号】特開2001-285049(P2001-285049A)

【公開日】平成13年10月12日(2001.10.12)

【出願番号】特願2000-93760(P2000-93760)

【国際特許分類第7版】

H 0 3 K 19/0175

【F I】

H 0 3 K 19/00 1 0 1 F

【手続補正書】

【提出日】平成16年4月20日(2004.4.20)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

急峻な波形を持つ入力信号に応答して緩やかな波形を持つ信号を出力端子に出力する第1のドライブ回路と、
前記出力端子に接続され、前記第1のドライブ回路よりも出力インピーダンスが低く設定された第2のドライブ回路とを備え、
前記第1のドライブ回路が出力信号を充分に変化させた後に前記第2のドライブ回路を駆動するようにしたことを特徴とする出力バッファ回路の制御方法。

【請求項2】

急峻な波形を持つ入力信号に応答して緩やかな波形を持つ信号を出力端子に出力する第1のドライブ回路と、
前記出力端子に接続され、前記第1のドライブ回路よりも出力インピーダンスが低く設定された第2のドライブ回路と、
前記第1のドライブ回路の出力信号を遅延した遅延信号を出力する遅延回路と、
前記入力信号と前記遅延信号に基づいて、前記第1のドライブ回路が出力信号を充分に変化させた後に前記第2のドライブ回路を駆動するべく制御信号を生成する制御回路と、
を備えたことを特徴とする出力バッファ回路。

【請求項3】

前記第1のドライブ回路は、第1の電源と出力端子との間に接続された第1の出力トランジスタと、第2の電源と出力端子との間に接続された第2の出力トランジスタとを備え、第1及び第2の出力トランジスタは入力信号に基づいて制御端子に印加される急峻な波形を持つ信号に応答して緩やかな波形を持つ信号を出力するように設定され、
前記第2のドライブ回路は、第1の電源と出力端子との間に接続され第3の出力トランジスタと、第2の電源と出力端子との間に接続された第4の出力トランジスタとを備え、第3及び第4の出力トランジスタは前記第1及び第2の出力トランジスタよりも低いインピーダンスを持つように設定されたことを特徴とする請求項2に記載の出力バッファ回路。

【請求項4】

前記制御回路は、
前記第1の出力トランジスタを前記入力信号に基づいてオン状態に制御し、前記第3の出力トランジスタを前記遅延信号に基づいてオン状態に制御し、前記第1及び第3の出力トランジスタを前記入力信号に基づいてオフ状態に制御し、

前記第2の出力トランジスタをオン状態に制御した後、前記第4の出力トランジスタをオン状態に制御し、前記第2及び第4の出力トランジスタを前記入力信号に基づいてオフ状態に制御する

ことを特徴とする請求項3に記載の出力バッファ回路。

【請求項5】

前記第2のドライブ回路は、それぞれ異なるインピーダンスに設定された複数の副ドライブ回路から構成され、

前記複数の副ドライブ回路のうちの少なくとも一つを選択して出力インピーダンスを変更可能に構成した、ことを特徴とする請求項2に記載の出力バッファ回路。

【請求項6】

第1のドライブ回路と、

前記第1のドライブ回路よりも出力インピーダンスが低く設定された第2のドライブ回路と、

を備えた出力バッファ回路であって、

前記第1のドライブ回路は、入力信号にตอบสนองして第1のレベルをもつ第1の出力信号を出力し、

前記第2のドライブ回路は、前記第1の出力信号を遅延させることで生成されたドライブ信号にตอบสนองして、前記第1のレベルをもつ第2の出力信号を出力すること

を特徴とする出力バッファ回路。

【請求項7】

入力信号にตอบสนองして第1のレベルをもつ第1の出力信号を出力する第1のドライブ回路と、

前記第1のドライブ回路よりも出力インピーダンスが低く設定された第2のドライブ回路と、

前記第2のドライブ回路から前記第1のレベルをもつ第2の出力信号を出力させるための制御信号を、前記第1の出力信号を遅延させることで生成する制御回路と、

を備えたことを特徴とする出力バッファ回路。

【請求項8】

第1のドライブ回路と該第1のドライブ回路よりも出力インピーダンスが低く設定された第2のドライブ回路とを備える出力バッファ回路を制御する出力バッファ回路の制御方法であって、

前記第1のドライブ回路を使用して、入力信号にตอบสนองして第1のレベルを持つ第1の出力信号を生成し、

前記第1の出力信号を遅延させてドライブ信号を生成し、

前記ドライブ信号にตอบสนองして前記第2のドライブ回路に前記第1のレベルをもつ第2の出力信号を出力させること

を特徴とする出力バッファ回路の制御方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

第2のドライブ回路は、請求項5に記載の発明のように、それぞれ異なるインピーダンスに設定された複数の副ドライブ回路から構成され、前記複数の副ドライブ回路のうちの少なくとも一つを選択して出力インピーダンスを変更可能に構成した。

請求項6に記載の発明は、第1のドライブ回路と、前記第1のドライブ回路よりも出力インピーダンスが低く設定された第2のドライブ回路と、を備えた出力バッファ回路であって、前記第1のドライブ回路は、入力信号にตอบสนองして第1のレベルをもつ第1の出力信号を出力し、前記第2のドライブ回路は、前記第1の出力信号を遅延させることで生成さ

れたドライブ信号に応答して、前記第 1 のレベルをもつ第 2 の出力信号を出力するようにした。

請求項 7 に記載の発明は、入力信号に応答して第 1 のレベルをもつ第 1 の出力信号を出力する第 1 のドライブ回路と、前記第 1 のドライブ回路よりも出力インピーダンスが低く設定された第 2 のドライブ回路と、前記第 2 のドライブ回路から前記第 1 のレベルをもつ第 2 の出力信号を出力させるための制御信号を、前記第 1 の出力信号を遅延させることで生成する制御回路と、を備えている。

請求項 8 に記載の発明は、第 1 のドライブ回路と該第 1 のドライブ回路よりも出力インピーダンスが低く設定された第 2 のドライブ回路とを備える出力バッファ回路を制御する出力バッファ回路の制御方法であって、前記第 1 のドライブ回路を使用して、入力信号に応答して第 1 のレベルを持つ第 1 の出力信号を生成し、前記第 1 の出力信号を遅延させてドライブ信号を生成し、前記ドライブ信号に応答して前記第 2 のドライブ回路に前記第 1 のレベルをもつ第 2 の出力信号を出力させるようにした。