

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
11. Oktober 2012 (11.10.2012)



(10) Internationale Veröffentlichungsnummer
WO 2012/136544 A1

(51) Internationale Patentklassifikation:
B81C 1/00 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2012/055559

(22) Internationales Anmeldedatum:
28. März 2012 (28.03.2012)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2011 016 554.1 8. April 2011 (08.04.2011) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme
von US): **EPCOS AG** [DE/DE]; St.-Martin-Straße 53,
81669 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): **BAUER, Christian**
[DE/DE]; Holzwiesenstr. 21, 81737 München (DE).
KRÜGER, Hans [DE/DE]; Peralohstr. 13, 81737
München (DE). **PORTMANN, Jürgen** [DE/DE];
Stuntzstr. 8, 81677 München (DE). **STELZL, Alois**
[AT/DE]; Traunsteiner Str. 33, 81549 München (DE).
PAHL, Wolfgang [DE/DE]; Rupert-Mayer-Straße 6,
81379 München (DE). **KOCH, Robert** [DE/DE]; Otterstr.
34, 81547 München (DE).

(74) Anwalt: **EPPING HERMANN FISCHER**
PATENTANWALTSGESELLSCHAFT MBH;
Ridlerstraße 55, 80339 München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY,
BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM,
DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP,
KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD,
ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI,
NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW,
SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM,
TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM,
ZW.

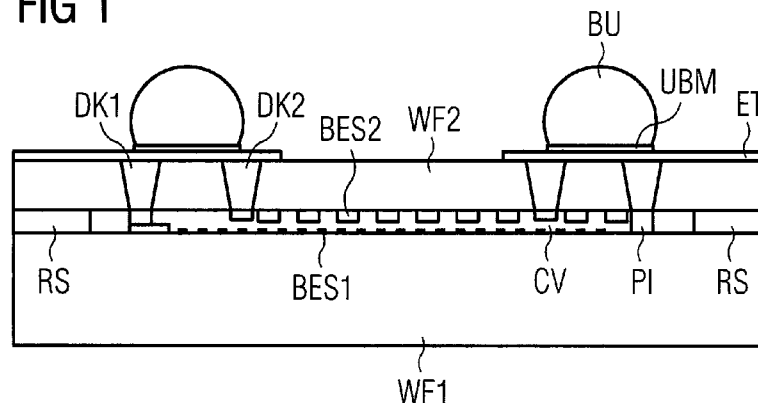
(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ,
TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ,
MD, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH,
CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,
IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[Fortsetzung auf der nächsten Seite]

(54) Title: WAFER-LEVEL PACKAGE AND METHOD FOR PRODUCTION THEREOF

(54) Bezeichnung : WAFERLEVEL-PACKAGE UND VERFAHREN ZUR HERSTELLUNG

FIG 1



(57) Abstract: A hermetic wafer-level package composed of two piezoelectric wafers, preferably identical in terms of material, and a production method therefor are presented. The electrical and mechanical connection between the two wafers is accomplished with frame structures and pillars, the partial structures of which, distributed between two wafers, are wafer-bonded with the aid of connecting layers.

(57) Zusammenfassung: Es wird ein hermetisches Waferlevelpackage aus zwei vorzugsweise materialgleichen piezoelektrischen Wafern und ein Herstellungsverfahren dafür vorgestellt. Die elektrisch und mechanische Verbindung zwischen den beiden Wafern gelingt mit Rahmenstrukturen und Pillars, deren auf zwei Wafer verteilte Teilstrukturen mit Hilfe von Verbindungsschichten wafergebondet werden.



WO 2012/136544 A1



Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

— vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eingehen (Regel 48 Absatz 2 Buchstabe h)

Beschreibung

Waferlevel-Package und Verfahren zur Herstellung

5 MEMS-Bauelemente (= Micro Electro Mechanical System) und insbesondere mit akustischen Wellen arbeitende Bauelemente weisen Bauelementstrukturen auf, die empfindlich gegen mechanische Beeinträchtigung sind. Solche Bauelemente benötigen üblicherweise ein Package mit einer Kavität, in der
10 die Bauelementstrukturen sicher gegen mechanische Einflüsse geschützt sind.

Es sind Bauelemente bekannt, bei denen die Bauelementstrukturen zwischen zwei mechanisch stabilen Substraten
15 geschützt sind, wie sie beispielsweise durch Flip-Chip-Anordnung der Bauelemente auf geeigneten Trägersubstraten erhalten werden können.

Zur Vereinfachung der Herstellung von MEMS-Bauelementen wird
20 angestrebt, die Bauelemente mit Hilfe eines Waferlevel-Packages schneller und kostengünstiger herzustellen. Aus der veröffentlichten US-Patentanmeldung 2009/0224851 A ist ein Waferlevel-Package für ein SAW-Bauelement (SAW = Surface Acoustic Wave) bekannt, bei dem ein erster Wafer mit ersten
25 Bauelementstrukturen mit einem zweiten Wafer mit zweiten Bauelementstrukturen unter Zuhilfenahme von Abstandsstrukturen so abgedeckt wird, dass beide Bauelementstrukturen in einem Hohlraum zwischen den beiden Wafern eingeschlossen sind. Als Abstandsstruktur dient ein Polymerrahmen, der die Bauelementstrukturen ringförmig umschließt.
30

Elektrische Kontakte zwischen ersten und zweiten Bauelementstrukturen werden innerhalb des Hohlraums über

säulenförmige Verbindungen vorgenommen. Die elektrischen Anschlüsse der Bauelementstrukturen werden horizontal aus dem Hohlraum heraus nach außen auf eine der Hauptoberflächen des Waferlevel-Packages geführt. Das Verfahren kann so geführt
5 werden, dass zwei Wafer mit jeweils einer Vielzahl von ersten beziehungsweise zweiten Bauelementstrukturen vorgefertigt und als Ganzes miteinander verbunden werden können.

Dieses bekannte Waferlevel-Package ist jedoch modernen
10 Anforderungen an miniaturisierte MEMS-Bauelemente und insbesondere mit akustischen Wellen arbeitende Bauelemente nicht gewachsen und hat insbesondere Mängel bezüglich der Hermetizität des Hohlraums, bezüglich des erforderlichen Verfahrensaufwands für 3D-Leiterbahnen und der zu
15 erreichenden Miniaturisierung.

Aufgabe der vorliegenden Erfindung ist es daher, ein Waferlevel-Package für MEMS-Bauelemente anzugeben, welches gegenüber dem oben genannten bekannten Waferlevel-Package in
20 zumindest einem der angegebenen Punkte verbessert ist.

Diese Aufgabe wird erfindungsgemäß durch ein Waferlevel-Package mit den Merkmalen von Anspruch 1 gelöst. Vorteilhafte Ausgestaltungen der Erfindung sowie ein Verfahren zur
25 Herstellung des Waferlevel-Packages sind weiteren Ansprüchen zu entnehmen.

Es wird ein Waferlevel-Package für ein elektrisches Bauelement vorgeschlagen, bei welchem zwischen einem ersten und
30 einem zweiten piezoelektrischen Wafer sowie einer zwischen den Wafers angeordneten metallischen Rahmenstruktur ein hermetisch dichter Hohlraum eingeschlossen ist. Im Hohlraum sind zumindest die ersten Bauelementstrukturen auf dem ersten

piezoelektrischen Wafer angeordnet. Der zweite piezo-
elektrische Wafer trägt ebenfalls Bauelementstrukturen, die
im Hohlraum, auf der gegenüberliegenden Oberfläche des
zweiten Wafers oder auf beiden Oberflächen des zweiten Wafers
5 angeordnet sein können.

Unter einem Wafer wird im Sinne der Erfindung ein vorzugs-
weise monokristallines Substrat verstanden, auf dem entweder
jeweils eine Vielzahl von Bauelementstrukturen nebeneinander
10 realisiert sind, die eine Mehrzahl von Bauelementen
verwirklichen, oder auf dem Bauelementstrukturen für genau
ein Bauelement bzw. ein Package realisiert sind, das aber als
großflächiges Substrat prozessiert und später zu einzelnen
Bauelementen vereinzelt worden ist.

15

In einer später näher erläuterten weiteren Ausgestaltung wird
unter einem Wafer auch ein erstes Waferlevelpackage aus einem
ersten und einem weiteren Wafer verstanden, das zusammen mit
dem zweiten Wafer dann das eigentliche (zweite) Waferlevel-
20 package bildet, das somit einen Stapel von drei und mehr
einzelnen miteinander verbundenen Wafers umfasst.

Die metallische Rahmenstruktur sitzt auf beiden zueinander
gewandten Oberflächen von erstem und zweitem Wafer auf und
25 ist mit diesen so hermetisch verbunden. Die elektrischen
Anschlüsse des erste und zweite Bauelementstrukturen um-
fassenden Bauelements sind auf der vom Hohlraum wegweisenden
Oberfläche des zweiten Wafers vorgesehen.

30 Innerhalb des eingeschlossenen Hohlraums sind Pillars
angeordnet, welche säulenförmige elektrische Verbindungen
zwischen ersten und zweiten Bauelementstrukturen beziehungs-
weise zwischen erstem und zweitem Wafer darstellen und die

sich auf den zueinander weisenden Oberflächen der beiden Wafer abstützen. Sie sind mit ersten und/oder zweiten Bauelementstrukturen elektrisch leitend verbunden. Es können auch zusätzliche säulenförmige Strukturen, die sich ebenfalls auf den zueinander weisenden Oberflächen der beiden Wafer abstützen, vorgesehen sein, denen nur eine mechanisch stützende Funktionen zukommt, und die die mechanische Stabilität des Bauelements verbessern können.

10 Innerhalb des Hohlraums sind auf den nach innen weisenden Oberflächen von erstem und zweiten Wafer Kontaktpads angeordnet, die mit den jeweiligen Bauelementstrukturen auf derselben Oberfläche verbunden sind. Durch den zweiten Wafer hindurch sind Durchkontaktierungen geführt, die zwischen den 15 Wafern entweder auf der Rahmenstruktur, auf einem Pillar oder einem der genannten Kontaktpads enden, ohne dass dadurch der hermetisch dichte Hohlraum geöffnet wird. Die Durchkontaktierungen verbinden damit über die Pillars oder die Kontaktpads elektrische Anschlüsse auf der Oberseite des zweiten 20 Wafers mit ersten und zweiten Bauelementstrukturen im Inneren des Hohlraums. Rahmenstruktur und Pillars bestehen im Wesentlichen aus Kupfer, während die Kontaktpads zumindest Kupfer umfassen.

25 Erster und zweiter piezoelektrischer Wafer sind in ihrem thermischen Ausdehnungsverhalten einander angepasst oder weisen gleiches Ausdehnungsverhalten auf. Dementsprechend werden vorzugsweise zwei materialgleiche Wafer als erster und zweiter Wafer für das Waferlevel-Package verwendet. Weitere 30 mögliche Kombinationen bestehen in Wafern aus Lithium-tantalat, Lithiumniobat und Quarz, die annähernd das gleiche thermische Ausdehnungsverhalten zeigen. Damit ist es möglich, auch bei Anwendung relativ hoher Verfahrenstemperaturen ein

nach dem Abkühlen spannungsarmes Package zu erhalten, in dem das Bauelement gut reproduzierbare elektrische Eigenschaften und verbesserte mechanische Eigenschaften aufweist.

- 5 Die metallischen Rahmenstrukturen ermöglichen einen hermetischen Kontakt mit den Oberflächen der beiden Wafer und untereinander und damit einen hermetisch dichten Verschluss des innerhalb der Rahmenstruktur zwischen den beiden Wafern eingeschlossenen Hohlraums. Die elektrischen Anschlüsse des Bauelements sind auf einer der beiden nach außen weisenden Hauptoberflächen des Packages angeordnet und erfordern keine zusätzliche Fläche. Durch das Vorsehen von Bauelementstrukturen auf insgesamt zumindest zwei Oberflächen der beiden Wafer weist das Bauelement eine 3D-Integration auf, dessen Grundfläche gegenüber einem Waferlevel-Package mit nur einer Ebene von Bauelementstrukturen reduziert ist .

Die Umverdrahtung, also das Herausführen der elektrischen Anschlüsse von einer Oberfläche eines der Wafer auf eine außen liegende Oberfläche erfolgt ausschließlich über Durchkontaktierungen und geht daher nicht zu Lasten der Grundfläche des Bauelements, wie dies etwa bei dem in der oben genannten Patentanmeldung bekannten Waferlevel-Package der Fall ist.

- 25 Die Verwendung von Kupfer für die Rahmenstruktur und die Pillars, welche eine gegenüber den übrigen Bauelementstrukturen höhere Metallisierungsdicke erfordern, ermöglicht einen raschen Aufbau der Strukturen in galvanischen oder stromlosen Abscheidungsverfahren. Außerdem lassen sich mit Kupfer elektrisch gut leitende Verbindungen mit reduziertem Leitungswiderstand herstellen.

Neben Kupfer können die Metallisierungen noch andere (Teil)Schichten umfassen, mit denen z. B. die Kupferoberflächen versehen sein können.

- 5 In einer Ausführungsform weist der erste Wafer mit akustischen Oberflächenwellen arbeitende Bauelementstrukturen (SAW-Bauelementstrukturen) auf und ist z. B. als SAW-Filter ausgebildet. Die Bauelementstrukturen auf dem zweiten Wafer können ebenfalls Wandler für akustische Oberflächenwellen
10 aufweisen und alternativ oder darüber hinaus noch zusätzliche passive Bauelemente umfassen, z. B. Induktivitäten und Kapazitäten.

- All diese Bauelementstrukturen für Wandler und die genannten
15 passiven Bauelemente können mit Hilfe von oberflächlich aufgetragenen strukturierten Metallisierungen realisiert werden. Die Metallisierungen sind daher insbesondere kombinierbar und lassen sich in gemeinsamen Verfahrensschritten erzeugen. Daher ist die Integration von passiven
20 Bauelementen und SAW-Wandlern innerhalb eines Bauelements kostengünstig möglich und führt zu hoch integrierten Bauelementen mit bezüglich der Größe reduzierten Bauformen.

- Gemäß einer weiteren Ausführungsform weist die Unterseite des
25 ersten Wafers eine Schirmungsschicht auf, die die gesamte Unterseite des Wafers und gegebenenfalls Teile der Seitenkanten von erstem und/oder zweitem Wafer bedeckt. Mit dieser Schirmungsschicht kann eine elektrische und bei geeignetem Material der Schirmungsschicht auch eine elektromagnetische Abschirmung der Bauelementstrukturen und damit
30 des Bauelements bewirkt werden. Eine elektromagnetische Abschirmung kann ein magnetisches Material wie zum Beispiel eine Nickelschicht umfassen. Die Schirmungsschicht kann zwei

oder mehr Teilschichten aus unterschiedlichen Metallen umfassen, wobei für bestimmte Anforderungen eine Gesamtdicke der Schirmungsschicht schon ab 1 μm ausreichend sein kann.

Die Schirmungsschicht kann auch in einer beliebig höheren

- 5 Dicke von beispielsweise 40 μm und mehr vorgesehen sein. In allen Fällen ist so erreichbare Abschirmung mit den Kosten der Herstellung und insbesondere der erhöhten Verfahrensdauer bei der Schichterzeugung abzuwägen.

- 10 In einer weiteren Ausführung weist das Waferlevel-Package auf der nach außen weisenden Unterseite des ersten Wafers eine Dämpfungsschicht für Volumenwellen auf. Dazu eignen sich verschiedene Ausführungen.

- 15 So ist es möglich, eine so genannte λ -Viertelschicht aus einem geeigneten Material und insbesondere einer Metallschicht (z. B. Silber) auszuführen. Auch Dielektrika sind für die λ -Viertelschicht geeignet. Die Dicke dieser Schicht wird, wie der Name schon sagt, bei einem Viertel der Wellenlänge λ
- 20 derjenigen akustischen Welle gewählt, die von den Bauelementstrukturen erzeugt wird, sich ins Waferinnere ausbreitet und an der Waferrückseite in unerwünschter Weise reflektiert wird. Diese akustische Welle wird an Vorder- und Rückseite der λ -Viertel-schicht so reflektiert, dass sich die beiden
- 25 Teilwellen bei Überlagerung auslöschen.

Eine weitere Ausführung der Dämpfungsschicht besteht darin, ein unregelmäßiges Muster auf der Unterseite des ersten Wafers vorzusehen, dessen Material die auftreffenden

- 30 akustischen Wellen passieren lässt und sie dann im Muster streut. So können selbst ins Bauelement zurücklaufende gestreute Wellen zu keinen unerwünschten Signalen mehr führen. Vorzugsweise umfasst das Muster ein akustisch gut

angepasstes Material, z. B. Cu, Cr oder Ni für LT-Wafer bzw. Ti für LN-Wafer.

Ein solches Muster wird insbesondere als Metallmuster und
5 vorzugsweise als unregelmäßiges Muster von Pillars ausgebildet. Es kann dazu ein gut abscheidbares und strukturierbares Metall verwendet werden.

In einer Ausführungsform besteht das strukturierte Metall-
10 muster aus Nickel. Die Höhe dieser Pillars beziehungsweise die Dicke der Dämpfungsschicht ist in dieser Ausführung typisch größer als 1 µm. Vorzugsweise wird jedoch ein Maximum an reflektierenden Strukturen zur Verfügung gestellt, was beispielsweise mit einem möglichst dichten Muster von
15 Pillars, also einer maximalen Anzahl von Pillars pro Flächeneinheit erzielt werden kann. Ein Muster, in dem der mittlere Abstand zweier benachbarter Pillars ungefähr dem Durchmesser der Pillars entspricht, ist verfahrenstechnisch bevorzugt.

20 Die Pillars können eine unregelmäßige Verteilung, unregelmäßige Grundflächen oder unterschiedliche Größen aufweisen. In allen Fällen sind regelmäßige Variationen oder Anordnungen zu vermeiden.

25 Vorzugsweise ist das unregelmäßige Muster von Oberflächenwellen reflektierenden Elementen in eine Matrix einer Schicht eingebettet, die eine von den Pillars verschiedene akustische Impedanz aufweist. Vorzugsweise sind die Pillars oder Metall-
30 strukturen in eine Polymerschicht eingebettet.

In einer Ausführungsform sind auf der Unterseite des ersten Wafers sowohl eine akustische Dämpfungsschicht für Volumen-

wellen in Form eines unregelmäßigen metallischen Musters als auch direkt darüber eine elektrische oder elektromagnetische Schirmungsschicht angeordnet. Die Metallstrukturen der Dämpfungsschicht können mit der Schirmungsschicht verbunden
5 sein.

In einer weiteren Ausführungsform werden Maßnahmen ergriffen, um die Einfügedämpfung eines zumindest auf dem ersten Wafer ausgebildeten SAW-Filters zu reduzieren. Die Bauelement-
10 strukturen eines SAW-Bauelements umfassen Wandler für akustische Oberflächenwellen, wobei jeder Wandler zwei interdigital ineinander geschobene Kammelektroden umfasst. Bei einer Kammelektrode sind die Elektrodenfinger mit einer Stromschiene verbunden, welche alle Elektrodenfinger einer
15 Kammelektrode mit dem gleichen elektrischen Potenzial versorgt. Mehrere Wandler werden über leitende Pads, die einen guten elektrischen Kontakt mit den Stromschienen haben, geeignet miteinander verschaltet. Wandler und Pads zusammen bilden das SAW-Filter. Die Stromschienen und die Pads haben
20 einen wesentlichen Anteil an den elektrischen Gesamtverlusten des SAW-Filters und sollten daher einem möglichst geringen elektrischen Widerstand besitzen. Dazu wurden die Stromschienen und die Pads bislang in einem gesonderten lithographischen Fertigungsschritt mit einer weiteren
25 Metallschicht mit einer Dicke von bis zu 1µm aufgedickt. Gemäß einer neu vorgeschlagenen Ausführung werden die Pads zusammen mit dem metallischen Rahmen, vorzugsweise aus Kupfer, erzeugt. Diese Pads besitzen aufgrund der guten Leitfähigkeit von Kupfer und der größeren Dicke gegenüber der
30 bisherigen Padaufdickung einen deutlich geringeren Widerstand. Damit reduziert man vorteilhaft die Anzahl der benötigten Prozessschritte bei gleichzeitiger Verbesserung der Leitfähigkeit der Pads.

Vorzugsweise sind die Stromschienen und/oder Pads in herkömmlicher Metallisierung gefertigt und mit einer Aufdickung in Form einer Kupferschicht versehen und weisen
5 daher eine höhere Metallisierungshöhe als die Elektrodenfinger und die übrigen Bauelementstrukturen auf.

In einer Ausführung umfasst die Aufdickung der Stromschienen und/oder Pads eine in Gräben auf der Oberfläche des Substrats angeordneten Kupferstruktur. Mit dieser Ausführung kann die
10 höhere Gesamtschichtdicke durch eine entsprechende Bemessung der Tiefe der Vertiefung ganz oder teilweise kompensiert werden. In beiden Fällen ist es möglich, Stromschienen, Pads und Elektrodenfinger im selben Verfahren aus herkömmlichem
15 Elektrodenmaterial mit einheitlicher Schichtdicke zu fertigen und lediglich die Pads mit erhöhter Stromtragfähigkeit mit Hilfe einer unter oder über den Pads angeordneten Kupferschicht als Aufdickung zu versehen und somit deren elektrischen Widerstand zu verringern.

20 Möglich ist es jedoch auch, für Stromschienen und Pads ausschließlich eine Kupferschicht zu verwenden, die trotz der höheren elektrischen Leitfähigkeit gegenüber dem für die übrigen Elektrodenstrukturen verwendeten insbesondere
25 Aluminium umfassenden Material in einer höheren Dicke als die Elektrodenstrukturen (Bauelementstrukturen) ausgeführt werden kann. Beim Übergang von einem herkömmlichen Wandler mit einer typischen Metallisierungsdicke von ca. 0,9 μm auf der Basis von Aluminium auf eine entsprechende Kupferstruktur mit einer
30 auf 2 μm erhöhten Schichtdicke kann eine Verringerung der Einfügedämpfung im Durchlassbereich des Filters von ca. 0,15 dB erreicht werden, wie sich aus einer Simulation ergibt.

In einer weiteren vorteilhaften Ausgestaltung kann zwischen der Oberseite des 2. Wafers und der Metallisierung für elektrische Anschlüsse und/oder für Bauelementstrukturen eine Stressabbauschicht angeordnet sein, die ein Polymer umfasst.

5 Die Stressabbauschicht kann auch unter Leiterbahnen verlaufen, vorzugsweise aber nicht unterhalb von aktiven Bauelementstrukturen von mit akustischen Wellen arbeitenden Bauelementen wie GBAW-Bauelementen (GBAW = guided bulk acoustic wave) oder SAW Bauelementen, um deren akustische
10 Funktion nicht zu beeinträchtigen.

Über die elektrischen Anschlüsse kann das Waferlevel-Package elektrisch mit einer Schaltungsumgebung verbunden werden, wobei die Verbindung insbesondere mittels Bumps erfolgt. Da
15 die Schaltungsumgebung (z. B. die Leiterplatte) ein vom MEMS-Bauelement abweichendes thermisches Verhalten aufweist, können bei Temperaturwechselbeanspruchung starke Bumpbeanspruchungen auftreten. Mit Hilfe der Stressabbauschicht gelingt es, diese Kräfte durch ein entsprechendes Nachgeben
20 der Stressabbauschicht zu kompensieren, so dass die Gefahr eines Abrisses der elektrischen Anschlüsse beziehungsweise eines Abrisses der Bumpverbindung vom elektrischen Anschluss reduziert ist. Die Stressabbauschicht ist daher vorzugsweise strukturiert und auf einen Umgebungsbereich um die jeweilige
25 Bumpverbindung unterhalb des jeweiligen elektrischen Anschlusses beschränkt.

Das Waferlevel-Package kann passive Bauelemente auf einem der beiden Wafer umfassen und insbesondere Kupferspulen, die in
30 Form von Horizontalspiralen auf einer Oberfläche eines der beiden Wafer oder beider Wafer insbesondere auf einer Oberfläche des zweiten Wafers angeordnet sind. Weist die in den Hohlraum reichende Unterseite des zweiten Wafers eine aus-

reichend freie Fläche auf, so kann die Kupferspule auf dieser Oberfläche im Inneren des Hohlraums angeordnet werden. Da die Kupferspule prinzipiell keinen Hohlraum benötigt, kann sie auch auf einer nach außen weisenden Oberfläche des Packages
5 angeordnet werden, insbesondere auf der nach außen weisenden Oberseite des zweiten Wafers. Die passiven Bauelemente beziehungsweise die Kupferspulen sind Teil des elektrischen Bauelements, daher mit den Bauelementstrukturen elektrisch leitend verbunden und erfüllen eine Teilfunktion des Bau-
10 elements. Beispielsweise kann über die Kupferspule eine elektrische Anpassung der Bauelementstrukturen zur äußeren Schaltungsumgebung vorgenommen sein.

Zwischen den Kupferspulen und dem Wafer ist vorzugsweise eine
15 einige μm dicke Polymerschicht mit niedrigem ϵ zur Erhöhung der Güte der Kupferspulen angeordnet.

In einer Ausführungsform weisen alle Metallisierungselemente, die sowohl mit erstem als auch zweitem Wafer verbunden sind,
20 also die Rahmenstruktur und die Pillars, über ihre gesamte Höhe hinweg gesehen zwei Abschnitte mit unterschiedlicher Querschnittsfläche auf, die jeweils einer von zwei Teilstrukturen zugeordnet sind, die auf erstem bzw. zweitem Wafer angeordnet sind. Dies hat den Vorteil, dass zum einen die
25 Justierung von erstem und zweitem Wafer beim Zusammenfügen vereinfacht ist. Auch bei nicht exakter gegenseitiger Justierung von erstem und zweitem Wafer bzw. erster und zweiter Teilstruktur bleibt die Kontaktfläche der einander berührenden Teilstrukturen konstant, sofern eine eventuelle
30 Fehljustierung der Teilstruktur mit der kleineren Querschnittsfläche innerhalb der Grenzen der größeren Querschnittsfläche der anderen Teilstruktur verbleibt. So entspricht die Kontaktfläche zwischen zwei verbundenen Teil-

strukturen stets der kleineren Querschnittsfläche des jeweiligen Paares von Teilstrukturen.

In einer Ausführungsform ist die Schirmschicht über eine
5 Durchkontaktierung durch den ersten Wafer an dessen nach
innen weisender Oberfläche mit einem Pad, einem Pillar oder
der Rahmenstruktur verbunden. Über eine oder mehrere weitere
Durchkontaktierungen durch den zweiten Wafer sind die
genannten Strukturen dann mit einem elektrischen Anschluss
10 auf der nach außen weisenden Oberseite des zweiten Wafers
elektrisch leitend verbunden. Vorzugsweise werden Rahmen-
struktur und Schirmungsschicht mit einem mit Masse zu verbindenden elektrischen Anschluss auf der Oberseite verbunden.

15 Im Rahmen der Erfindung liegt auch ein Verfahren zur
Herstellung eines Waferlevel-Packages, welches gegenüber
bekannten Verfahren Vorteile aufweist. Das neue Verfahren
umfasst gemäß dem unabhängigen Verfahrensanspruch zumindest
die folgenden Schritte:

- 20 a. Bereitstellen eines ersten piezoelektrischen Wafers,
welcher auf seiner Oberseite erste Bauelement-
strukturen und eine erste Rahmenteilstruktur
aufweist,
- 25 b. Bereitstellen eines zweiten piezoelektrischen Wafers
mit zweiten Bauelementstrukturen, welche auf der
Unterseite und/oder auf seiner Oberseite angeordnet
sind sowie mit zweiten Rahmenteilstrukturen auf
seiner Unterseite,
- 30 c. Zusammenfügen von erstem und zweitem Wafer über die
einander entsprechenden Rahmenteilstrukturen von
erstem und zweitem Wafer
- d. Durchführen eines Waferbondverfahrens zur Herstellung
eines ersten Waferlevelpackages mit einer

hermetischen Verbindung zwischen den Rahmenteilstrukturen, so dass die beiden verbundenen Rahmen-
teilstrukturen eine Rahmenstruktur ergeben, die
zwischen sich und den beiden Wafern einen Hohlraum
hermetisch einschließt,

e. Bohren von Löchern von der Oberseite des zweiten
Wafers her, wobei erste und/oder zweite Bauelementstrukturen oder die Rahmenstruktur freigelegt
wird und wobei zum Bohren ein Laserablationsverfahren
eingesetzt wird,

f. Metallisieren der Oberseite des zweiten Wafers zur
Herstellung einer Durchkontaktierung hin zu den
ersten und zweiten Bauelementstrukturen und
gegebenenfalls hin zu der Rahmenstruktur und zur
Herstellung eines mit der jeweiligen
Durchkontaktierung verbundenen elektrischen
Anschlusses.

In einer weiteren Ausgestaltung des Verfahrens wird das in
Schritt f) erhaltene erste Waferlevelpackage an seiner
Oberseite anstelle der elektrischen Anschlüsse mit
Rahmenteilstrukturen versehen und als erster Wafer erneut in
einem Verfahren mit den Schritten a) bis f) eingesetzt, wobei
er und mit einem zweiten (insgesamt aber dritten) Wafer zu
einem (zweiten) Waferlevelpackage zusammengefügt wird.

Zum Durchführen des jeweiligen Waferbondverfahrens können die
beiden Wafer bei erhöhter Temperatur von z. B. $>150^{\circ}\text{C}$
zusammengefügt und anschließend bei noch höherer Temperatur
getempert werden.

Das Verbinden von erstem und zweiten Wafer erfolgt also über
ein Verbinden von zwei Rahmenteilstrukturen, die auf den

zueinander weisenden Oberflächen von erstem und zweiten Wafer angeordnet sind. Erste und zweite Rahmenteilstruktur entsprechen einander geometrisch, so dass eine passgenaue Verbindung der Rahmenteilstrukturen möglich ist. Bei einer
5 der beiden Rahmenteilstrukturen kann wie weiter oben bereits erwähnt eine geringere Kontaktfläche vorgesehen sein, so dass die Justierung mit einer gewissen Toleranz erfolgen kann, ohne dass sich die Kontaktfläche zwischen erster und zweiter Rahmenteilstruktur reduziert. Beim Zusammenfügen von erstem
10 und zweitem Wafer werden auch erste und zweite Teilstrukturen der Pillars, die auf die beiden zueinander weisenden Oberflächen der beiden Wafer verteilt sind, miteinander verbunden. Auch die Teilstrukturen der Pillars sind auf den beiden Oberflächen in zueinander spiegelbildlicher Weise
15 angeordnet und weisen gegebenenfalls unterschiedliche Querschnittsflächen auf.

Mit einem Laserablationsverfahren können mit hoher Genauigkeit Löcher für die späteren Durchkontaktierungen durch einen
20 oder beide Wafer hindurch gebohrt werden. Für das Laserablationsverfahren sind ps-Laser verfügbar, die in hoher Geschwindigkeit eine Vielzahl von Löchern erzeugen können. Der Laserstrahl kann mit hoher Strahlqualität (TEM_{00}) dabei über einen Scanner so über den Wafer geführt und fokussiert
25 werden, dass sich ein konischer Querschnitt der Löcher ergibt. Vorzugsweise weist die nach außen weisende Öffnung dann eine größere Querschnittsfläche als die innere Öffnung auf.

Vorzugsweise wird ein gepulster ps-Laser geeigneter Wellenlänge eingesetzt. Geeignete Wellenlängen für den ps-Laser
30 liegen im Bereich von 500 bis 600 nm oder im Bereich von 250 bis 400 nm.

Da die Löcher erst nach dem Verbinden der beiden Wafer erzeugt werden, wird diese Variante von der Anmelderin als „Vias Last“ bezeichnet. Dabei ist eine Gaußsche Energieverteilung im Laserstrahl (TEM_{00} -Mode) optimal, um ein Loch zu erzeugen, das einen sich nach unten bzw. mit zunehmender Tiefe verjüngenden Querschnitt aufweist. In einer bevorzugten Ausführungsform wird eine solche Kantenneigung des Loches eingestellt, dass sich der Durchmesser von der oberen Eintrittsfläche bis zur Austrittsfläche durch den Wafer hindurch halbiert und dort vorzugsweise im Bereich der halben Dicke des Wafers liegt.

Mit Hilfe der Durchkontaktierungen werden Kontakte zu ersten oder zweiten Bauelementstrukturen geführt. Die Löcher für die Durchkontaktierungen werden daher so platziert, dass die Austrittsöffnung vollständig innerhalb einer Metallisierung auf der unteren Oberfläche des zweiten Wafers endet. Für die Durchkontaktierung geeignete Metallisierung stellen Pillars, Rahmenstruktur und Pads auf der unteren Oberfläche des zweiten Wafers dar. Für eine sichere Justierung ist es daher erforderlich, dass der Durchmesser der Austrittsöffnung des Loches geringer ist als der Durchmesser der zu treffenden Metallisierungsstruktur im Bereich der Austrittsöffnung.

Das gegenseitige Verbinden von Rahmenteilstrukturen und Pillarteilstrukturen auf den beiden Wafern gelingt in einfacher Weise, wenn auf den entsprechenden Kontaktflächen zumindest eines Wafers eine Zwischenschicht aus Nanometallpartikeln aufgebracht wird. Diese Nanopartikel haben den Vorteil, dass ihr Schmelzpunkt gegenüber über einem massiven Material desselben Metalls erheblich reduziert ist, was auf das hohe Verhältnis von Oberfläche zu Volumen in den Nanometallpartikeln zurückzuführen ist. Die Nanometallpartikel

können dann in einer Temperaturbehandlung bei relativ milden Bedingungen zusammengesintert werden, wobei sie sich fest mit der Unterlage, also den Metalloberflächen der entsprechenden Teilstrukturen verbinden. Beim Zusammensintern geht die

5 Nanostruktur der Partikel verloren, so dass dadurch der Schmelzpunkt der gesinterten Nanoschicht an der Kontaktfläche ansteigt. Somit ist gewährleistet, dass trotz niedriger Sintertemperatur dennoch eine hochtemperaturstabile und feste

10 Verbindung geschaffen wird und die Gefahr eines späteren Aufschmelzens dieser Verbindung bei erhöhter Temperatur praktisch ausgeschlossen ist.

Die Nanometallpartikel sind aus Metallen ausgewählt, die zum Einen für eine gute Verbindung zu den Kupfer umfassenden

15 Kontaktflächen von Rahmenteilstrukturen und Pillarteilstrukturen sorgen, und die sich zum Anderen bei ausreichend niedrigen Temperaturen sintern lassen. Geeignete Metalle für die Nanometallpartikel sind beispielsweise Silber, Gold, Kupfer und Zinn. Doch auch Aluminium, Indium und Metall-

20 legierungen wie z. B. eutektisches Gold/Zinn sind geeignet.

Während metallisches Silber einen Schmelzpunkt von 961°C aufweist, lässt sich mit Silber-Nanometallpartikeln je nach Partikelgröße eine Sintertemperatur zwischen 100° und 250°

25 Celsius erreichen. Es ist nicht ausgeschlossen, dass durch weitere Optimierung die Sintertemperatur weiter gesenkt werden kann. Die niedrige erreichbare Sintertemperatur hat zur Folge, dass eine dichte Verbindung der Kontaktflächen bereits mit einer Temperaturbehandlung bei relativ niedrigen

30 Temperaturen erreicht werden kann, die im vorliegenden Fall (Silber-Nanometallpartikel) im Bereich zwischen 100° und 250° Celsius liegt.

Eine einfache Aufbringung der Nanometallpartikel gelingt aus einer Suspension, die sich wie eine Flüssigkeit handhaben lässt. Um ein Zusammenklumpen der Nanometallpartikel in der Suspension zu verhindern, sind sie von einer Polymerhülle
5 umgeben. Vorzugsweise wird dafür ein Polymer gewählt, welches sich spätestens bei der Sintertemperatur zersetzt, so dass die reinen Nanometallpartikel freigesetzt werden, sintern können und die entsprechend dichte Zwischenschicht ergeben.

- 10 Unter Nanometallpartikeln werden Partikel verstanden, die einen Durchmesser im Nanometerbereich aufweisen, beispielsweise 5nm - 100nm, bevorzugt kleiner 10 nm. Vorzugsweise werden die Nanometallpartikel in einer alkoholischen Lösung und insbesondere in einer Lösung eines niederen Alkyl-
15 alkohols, welcher unterhalb oder bei der Sintertemperatur der Nanometallpartikel verdampft.

Das Aufbringen der Nanometallpartikel in der Suspension kann mit einem beliebigen, zum Auftragen einer Flüssigkeit geeigneten Verfahren erfolgen. Nanometallpartikel können als
20 Suspension aufgesprüht, aufgedruckt, aufgewalzt oder insbesondere mit einem Jetdruckverfahren aufgebracht werden.

Das Jetdruckverfahren ist insofern bevorzugt, als mit Hilfe
25 dieses Verfahrens ohne weitere Strukturierungsschritte Strukturen mit Strukturgrößen $< 10 \mu\text{m}$ erzielt werden können. Dazu sind Tröpfchendurchmesser beim Jetdruckverfahren von circa $5 \mu\text{m}$ Durchmesser erforderlich.

- 30 Die geringen erreichbaren Tröpfchendurchmesser beim Jetdruckverfahren erlauben es auch, die Schichtdicke aufgedruckter Schichten von Nanometallpartikeln fein einzustellen.

Um eine hermetische Verbindung der beiden Kontaktflächen zu erreichen, werden mit dem Jetdruckverfahren zumindest die Unebenheiten der zu verbindenden Kontaktflächen beseitigt, bzw. eine Schichtdicke aufgebracht, die der maximalen Höhe der Unebenheiten entspricht. Über die Rauigkeit hinaus ist dann eine nur geringe und nur wenige Partikeldurchmesser der Nanometallpartikel bemessende Schichtdicke erforderlich. Im Allgemeinen reicht eine Schichtdicke der die Nanometallpartikel enthaltenen Schicht von circa einem halben μm .

Neben der Beschichtung der Kontaktflächen zu verbindender Strukturen mit den genannten Nanometallpartikeln oder Lotmetallen sind prinzipiell natürlich auch andere Verbindungsverfahren geeignet, insbesondere das direkte Waferbondverfahren (Cu-Cu-Bonden). Mit dessen Hilfe gelingt unter gegenseitigem Zusammendrücken und Einstellen geeigneter Temperaturen eine Verbindung planer Metalloberflächen geeigneter Morphologie miteinander. So können zum Beispiel Kupfer umfassende Kontaktflächen direkt miteinander verbunden werden. Ein bekanntes Verfahren zur Herstellung von Intermetallverbindungen wie Cu-Cu Verbindungen ist auch das Thermosonic-Verfahren.

Mittels Durchkontaktierungen erfolgt der elektrische Anschluss von innen liegenden Bauelementstrukturen oder Rahmenstrukturen. Auch elektrisch leitende Strukturen auf der Unterseite des ersten Wafers können so mit Bauelementstrukturen oder Außenanschlüssen verbunden werden. Die meisten Löcher dafür werden nach dem Zusammenfügen der beiden Wafer erzeugt und dann von der Oberseite des zweiten Wafers her gebohrt.

Das für die Löcher eingesetzte Laserablationsverfahren kann dadurch beschleunigt werden, dass vor dem Bohren der Löcher die Dicke des zweiten Wafers reduziert wird. Dies kann beispielsweise durch Abschleifen bis zu einer Restschicht-
5 dicke erfolgen, die noch ausreichende Stabilität des einzelnen Bauelements ermöglicht. Die mechanische Stabilität des Waferverbunds ist durch das Waferbondverfahren zwischen zwei thermisch angepassten und/oder aus gleichem Wafermaterial bestehenden Wafern und den daraus resultierenden nur
10 geringen mechanischen Verspannungen sowie durch stützende Rahmen und Pillars sehr hoch. Restschichtdicken von ca. 30 μm ergeben sich für Bauelemente mit einer Grundfläche $< 1 \text{ mm}^2$ aus der Forderung, dass die beim Vereinzeln des Waferverbunds entstehenden Bauelemente einem Druck von 10 MPa (100 bar) beim
15 Übermolden in einem späteren Schritt des Packagingprozesses widerstehen sollen, was bei dieser Restschichtdicke gewährleistet ist.

Beim Bohren der Löcher wird das Laserablationsverfahren so
20 geführt, dass ein Anbohren bzw. Öffnen des Hohlraums zwischen den beiden Wafern innerhalb der Rahmenstruktur sicher vermieden wird. Dazu werden die Löcher so lokalisiert, dass sie an der Unterseite des (oberen) zweiten Wafers ausschließlich auf metallischen Strukturen enden. Dies kann mit einer
25 exakten Führung der Laserbehandlung erfolgen. Des Weiteren muss das Verfahren rechtzeitig gestoppt werden, um nicht auch das Metall der Metallisierung zu weit abzutragen oder gar am Boden des Loches den Hohlraum zu öffnen.

30 Die Tiefenkontrolle beim Laserablationsverfahren kann dadurch unterstützt werden, dass zum einen ein selektives Abtragsverfahren gewählt wird, welches die Toleranz des Verfahrens erhöht. Vorteilhaft ist es jedoch, einen Endpunkt optisch zu

detektieren. Dies gelingt vorteilhaft durch Beobachtung einer Spektrallinie des abgehobenen Materialdampfes. Der Endpunkt des Verfahrens ist dann erreicht, wenn entweder eine Spektrallinie des abgehobenen Wafermaterials verschwindet
5 oder wenn eine Spektrallinie des Metalls der Metallisierung, also insbesondere diejenige von Kupfer oder der Haftschrift (Ti), auftaucht.

In einer Ausführungsform des Herstellungsverfahrens umfasst
10 das Vorgehen bei beiden Wafern das Aufbringen von Rahmenteilstrukturen und Stützteilstrukturen innerhalb der von den Rahmenteilstrukturen umschlossenen Fläche auf der oder den entsprechenden Oberflächen der beiden Wafer. Dabei ist es bevorzugt, Rahmenteilstrukturen und Stützteilstrukturen im
15 gleichen Verfahrensschritt und aus dem gleichen Material zu erzeugen, so dass beide die gleiche Höhe aufweisen. Sofern verfahrensbedingte Toleranzen zu unterschiedlichen Höhen führen, oder die Planarität der Oberflächen der Teilstrukturen zu wünschen übrig lässt, kann mit einem Planarisierungsschritt die Oberfläche der Teilstrukturen, die im
20 Waferbondverfahren die zu verbindenden Kontaktflächen darstellen, planarisiert werden. Dies gelingt beispielsweise mit einem Diamantfräsverfahren. Auf diese Weise liegen dann die Kontaktflächen in einer gemeinsamen Ebene und weisen
25 plane und nur im nm-Bereich raue Oberflächen auf, die das Verbinden der Kontaktflächen erleichtern.

Vor dem Zusammenfügen der Wafer müssen diese gegeneinander so justiert werden, so dass die zu verbindenden Kontaktflächen
30 einen gewünschten beziehungsweise einen maximalen Überlappungsbereich aufweisen. Das gegenseitige Justieren kann erleichtert werden, in dem die Grundflächen der zu verbindenden Kontaktflächen unterschiedlich groß gewählt werden.

Dann entspricht die maximale Überlappungsfläche zweier zu verbindender Kontaktflächen der Grundfläche der flächenkleineren Teilstruktur. Diese maximale Überlappung wird immer dann erhalten, wenn die Justierungstoleranz dem Unterschied
5 zwischen den Dimensionen der Kontaktflächen nicht überschreitet. Alle Abweichungen innerhalb dieser Toleranz führen dann noch zu 100 %iger Überlappung der kleineren Kontaktfläche mit der größeren Kontaktfläche.

10 Vorteilhaft werden diejenigen Teilstrukturen mit der kleineren Kontaktfläche auf der Oberseite desjenigen Wafers aufgebracht, deren Bauelementstrukturen den größten Flächenbedarf aufweisen. Umgekehrt sind die Teilstrukturen mit der größeren Kontaktfläche auf der Oberseite desjenigen
15 Wafers aufgebracht, der aufgrund des geringeren Flächenbedarfs seiner Bauelementstrukturen mehr freie Waferoberfläche zur Verfügung hat. Dann kann eine höhere Toleranz beim Zusammenfügen erreicht werden, ohne dass dies einen erhöhten Bedarf freier Waferoberfläche auf dem Wafer mit den gerin-
20 geren Flächenreserven erfordert. Durch diese Maßnahme wird auch der Flächenbedarf des Bauelements insgesamt minimiert.

Die Bauelementstrukturen können verschiedenartige Metallisierungen aufweisen. In der Regel unterscheiden sich
25 die Metallisierungen der Bauelementstrukturen von denen der Rahmenstruktur und dem Material der Pillars, welches im Wesentlichen Kupfer umfasst. Möglich ist es jedoch, die gewünschten Metallisierungshöhen der Bauelementstrukturen, der Rahmenstruktur und der Pillars additiv zu erzeugen, indem
30 der Metallisierungsprozess in mehrere Teilschritte aufgeteilt wird. In Teilschritten können dann identische Materialien, insbesondere Kupferschichten sowohl für Bauelementstrukturen

als auch für Rahmenstruktur und Pillars parallel aufgebracht werden.

5 Zum Erzeugen der Metallisierungen werden vorzugsweise zu-
mindest zweistufige Verfahren gewählt. In einer ersten Stufe wird eine Grundsicht aufgebracht, die anschließend in einer zweiten Stufe galvanisch oder stromlos verstärkt wird.

10 Eine strukturierte Metallisierung kann erhalten werden, wenn nach dem Aufbringen der Grundsicht nicht zu metallisierende Oberflächen mit einer strukturierten Fotolackschicht abgedeckt werden. Die galvanische oder stromlose Verstärkung findet dann ausschließlich in den freiliegenden weil von der Fotolackschicht nicht bedeckten Bereichen der Grundsicht
15 statt.

Eine Möglichkeit zur Aufbringung der Grundsicht besteht in einem Sputterverfahren, welches zu einer zusammenhängenden und großflächigen Grundsicht führt. Möglich ist es jedoch
20 auch, die Grundsicht durch ein strukturiertes Verfahren aufzubringen, wozu sich beispielsweise das genannte Jetdruckverfahren eignet. Dieses vom Tintenstrahldruck abgeleitete beziehungsweise daher bekannte Verfahren lässt sich mittels geeigneter Düsendurchmesser und damit mit
25 unterschiedlicher Tröpfchengrößen auch dazu einsetzen, großflächige Bereiche in ausreichender Geschwindigkeit zu bedrucken. Umgekehrt können mit dem Jetdruckverfahren Strukturen bis hinab zu circa 5 µm Breite sauber strukturiert werden.

30

Für eine problemlos verstärkbare Grundsicht genügt eine Schichtdicke von beispielsweise 0,2 µm an aufgesputtertem Metall. Die Grundsicht kann beispielsweise Titan,

Titan/Kupfer oder eine aus Nanometallpartikeln hergestellte Silber-, Gold- oder Kupferschicht sein.

5 Zur Verstärkung der Grundsicht können darüber eine oder auch mehrere galvanische Schichten, beispielsweise eine Schichtenfolge aus Kupfer und darüber Nickel aufgebracht werden.

10 In einer Ausführungsform weist einer der beiden Wafer, vorzugsweise der zweite Wafer auf einer oder beiden Oberseiten jeweils eine oder mehrere elektrisch leitende Schichten auf, die strukturiert sein können. Mit Hilfe der Durchkontaktierungen ist es möglich, nicht nur elektrische Verbindungen von einer Oberseite eines Wafers zu dessen
15 anderer Oberseite zu führen, sondern auch eine oder mehrere übereinander angeordnete, elektrisch leitende Schichten miteinander zu verbinden. Solche Schichten können auf beiden Oberseiten eines Wafers aufgebracht durch isolierende und insbesondere dielektrische Schichten voneinander getrennt
20 sein.

Im Folgenden wird die Erfindung anhand von Ausführungsbeispielen und dazugehöriger Figuren näher erläutert. Die Figuren sind schematisch und nicht maßstabsgetreu ausgeführt,
25 so dass ihnen weder absolute Größen noch Größenverhältnisse zu entnehmen sind.

Es zeigen:

30 Figur 1 ein erfindungsgemäßes Waferlevelpackage im schematischen Querschnitt,

Figur 2 einen Wafer mit einer Dämpfungsschicht,

Figur 3 einen Wafer mit einer Variante einer
Dämpfungsschicht,

- 5 Figur 4 eine Schirmungsschicht mit elektrischer
Kontaktierung,

Figur 5 einen Wafer mit einer Dämpfungsschicht und einer
Schirmungsschicht, die elektrisch verbunden sind,

10

Figur 6 eine metallische Struktur, die zwei Wafer miteinander
verbindet,

- Figur 7A bis 7F verschiedene Verfahrensstufen bei der
15 Herstellung von Außenanschlüssen und Durchkontaktierungen,

Figuren 8A bis 8E verschiedene Verfahrensstufen bei der
Herstellung von einer Metallisierung für Außenkontakte und
Durchkontaktierungen,

20

Figuren 9A bis 9C verschiedene Verfahrensstufen bei einer
weiteren Variante der Herstellung von Metallisierungen für
Außenkontakte und Durchkontaktierungen,

- 25 Figur 10 eine Durchkontaktierung, die verschiedene
übereinander angeordnete elektrisch leitende Schichten
miteinander verbindet,

- Figur 11 ein weiteres Waferlevelpackage, bei dem zumindest
30 einer vorzugsweise aber beide Wafer aus einem
piezoelektrischen Material bestehen.

Figur 1 zeigt im schematischen Querschnitt ein erfindungs-
gemäßes Waferlevelpackage. Ein erster Wafer WF1 und ein
zweiter Wafer WF2 sind über dazwischen angeordnete
Strukturelemente wie Rahmenstrukturen RS und Pillars PI
5 mittels eines Waferbondverfahrens miteinander verbunden.

Zumindest auf den zueinander weisenden Oberseiten der beiden
Wafer WF1, WF2 sind Bauelementstrukturen BES1, BES2
angeordnet. Die Rahmenstruktur umschließt die Bauelement-
10 strukturen BES ringförmig, weist eine ausreichende Höhe auf,
dass erste und zweite Bauelementstrukturen BES1, BES2 der
verbundenen Wafer voneinander beabstandet bleiben. Zwischen
den beiden Wafern WF1, WF2 und der Rahmenstruktur RS ist ein
Hohlraum CV eingeschlossen. Erster und zweiter Wafer sind nun
15 ausschließlich über die Rahmenstruktur RS und die Pillars PI
mechanisch und gegebenenfalls auch elektrisch miteinander
verbunden.

Die ersten Bauelementstrukturen sind vorzugsweise Elektroden
20 und Wandler eines mit akustischen Wellen arbeitenden Bau-
elements, wobei der erste Wafer WF1 dann ein piezoelektri-
scher Wafer ist.

Die zweiten Bauelementstrukturen BES2 auf der Oberseite des
25 zweiten Wafers WF2 können ebenfalls Elektroden und Wandler
eines mit akustischen Wellen arbeitenden Bauelements sein.
Die zweiten Bauelementstrukturen BES2 können jedoch auch
Metallisierungsstrukturen von passiven Bauelementen wie
beispielsweise Induktivitäten und Kapazitäten darstellen.
30 Möglich ist es auch, dass einer der beiden Wafer MEMS-
Bauelemente umfasst und die entsprechenden Bauelement-
strukturen aufweist.

Erster und zweiter Wafer sind in einer Ausführung beide piezoelektrisch und vorzugsweise aus dem gleichen kristallinen Material und relativ zueinander in der gleichen Orientierung bzgl. ihrer Kristallachsen angeordnet. Das

5 Material des ersten und zweiten Wafers WF1, WF2 kann zum Beispiel aus Lithiumtantalat LT, Lithiumniobat LN, Quarz oder einem anderen kristallinen piezoelektrischen Material ausgewählt sein.

10 Die elektrischen Anschlüsse ET für die Außenkontakte sind vorzugsweise auf der Oberseite des zweiten Wafers WF2 angeordnet und mittels Durchkontaktierungen DK2 mit den zweiten Bauelementstrukturen verbunden. Weitere Durch-

15 kontaktierungen DK1 sind mit Pillars PI verbunden, über die ein Kontakt zu den ersten Bauelementstrukturen BES1 auf der Oberseite des ersten Wafers hergestellt ist.

Die Anzahl der erforderlichen Durchkontaktierungen richtet sich nach der Struktur und Funktion der entsprechenden Bauelementstrukturen BES1, BES2. Auf der nach außen weisenden

20 Oberseite des zweiten Wafers WF2 können unterschiedliche Durchkontaktierungen und die damit verbundenen Bauelementstrukturen elektrisch miteinander verbunden und zu gemeinsamen elektrischen Anschlüssen ET geführt sein.

25

Die elektrischen Anschlüsse ET können beispielsweise über Bumps BU mit der Außenwelt und insbesondere mit einer Schaltungsumgebung verbunden werden. Die Bumps BU können als Lotkugeln oder auch als Studbumps ausgeführt werden. Im

30 Bereich der Bumps BU ist auf den elektrischen Anschlüssen eine mit Lot benetzende Unterbumpmetallisierung UBM angeordnet, deren Geometrie im Fall von Lotkugel-Bumps nach deren Aufschmelzen die mit Lot benetzte Fläche bestimmt.

Figur 2 zeigt im schematischen Querschnitt die Unterseite des ersten Wafers WF1, die in dieser Ausführung mit einer Dämpfungsschicht DL für Volumenwellen versehen ist. Im Fall von SAW-Bauelementen (= Surface Acoustic Wave) dient die Dämpfungsschicht DL dazu, störende akustische Volumenwellen zu dämpfen oder an der Reflexion an der Unterseite des ersten Wafers zu hindern. Dazu umfasst die Dämpfungsschicht ein Muster PP von Pillars, das unregelmäßig ausgebildet ist. Zur besseren Herstellbarkeit und Weiterverarbeitbarkeit ist das Muster von Pillars PP in eine Polymermatrix PM eingebettet, so dass die Dämpfungsschicht eine annähernd plane Oberfläche aufweist.

Figur 3 zeigt im schematischen Querschnitt eine weitere Ausführung einer möglichen Dämpfungsschicht DL, die hier als Antireflexschicht AR ausgebildet ist. Während das Muster von Pillars eher zu einer Streuung der Volumenwelle führt, wird mit der Antireflexschicht AR die Reflexion der Volumenwelle an der mit der Antireflexschicht bedeckten Seite des ersten Wafers WF1 durch destruktive Überlagerung der an Vorder- und Rückseite der Antireflexschicht reflektierten Welle verhindert. Dazu weist die Antireflexschicht ein Material auf, dessen akustische Impedanz sich von der des ersten Wafers WF1 unterscheidet. Die Dicke der Antireflexschicht wird vorzugsweise bei circa einem Viertel der Wellenlänge der akustischen Volumenwelle in der Antireflexschicht bemessen, wobei der Einfallswinkel der Volumenwelle berücksichtigt wird. Für eine Antireflexschicht AR sind Metallschichten wie z.B. Silber in einer Dicke von ca. 0,52 μm für ein 2 GHz-Filter geeignet.

Figur 4 zeigt eine nach unten weisende Oberseite des ersten Wafers WF1, die in dieser Ausführung mit einer Schirmungs-

schicht SL versehen ist. Diese umfasst eine ausreichende Schichtdicke eines Metalls. Die Schirmungsschicht verhindert elektromagnetische Wechselwirkungen der Bauelementstrukturen im Package mit der Außenwelt, so dass weder Störungen des Bauelements im Package durch die Außenwelt noch Störungen der Umgebung durch die Bauelementstrukturen stattfinden können. Wie in Figur 4 dargestellt, ist die Schirmungsschicht SL über Durchkontaktierungen DK3 elektrisch mit der gegenüberliegenden Oberseite des ersten Wafers WF1 entweder direkt verbunden, oder sie ist indirekt über weitere Strukturen mit einem äußeren Anschluss auf der nach außen weisenden Oberseite des zweiten Wafers WF2 verbunden.

Eine Durchkontaktierung DK1, die durch den ersten Wafer WF1 führt und an dessen Unterseite mit einer Metallisierung verbunden ist, kann auch zusammen mit der Metallisierung als Wärmesenke genutzt werden. In diesem Fall ist auch möglich, mehrere Durchkontaktierungen DK1 in enger Nachbarschaft zueinander zu führen. Eine Wärmesenke kann dann dazu genutzt werden, Wärme von einem Hotspot in der aktiven Filterstruktur abzuleiten. Eine Inter Anschließend werden die beiden Wafer mit den beiden zu verbindenden Seiten so übereinander angebracht, dass die einander entsprechenden Teilstrukturen aufeinander liegen. Anschließend werden die beiden Wafer erhitzt, relativ zueinander justiert und weiter bis zu der Temperatur erhitzt, bei der die Nanometallpartikel sintern, oder bei der der entsprechende von der Verbindungsschicht abhängige Verbindungsprozess statt findet. Nanometallpartikel aus Silber können beispielsweise bei Temperaturen zwischen 100° und 200° Celsius gesintert werden, während der Schmelzpunkt von massivem Silber bei 961° Celsius liegt.

Nach dem Sintern verschwindet die Nanostruktur, so dass der Schmelzpunkt der aufgesinterten Nanometallpartikelschicht automatisch sich der des massiven Silbers annähernd und deutlich höher liegt. Das bedeutet, dass die beiden Teil-

5 strukturen mit Hilfe der gesinterten Nanometallpartikel in der Verbindungsschicht weit über die Temperaturen hinaus, welche beim Ein- oder Auslöten des späteren Bauelements auftreten, temperaturbeständig sind.

10 Nach dem Waferbonden, bei dem die metallischen Teilstrukturen für Rahmenstruktur, Pillars PI und säulenförmige Stützstrukturen miteinander verbunden sind, wird die in Figur 7A dargestellte Anordnung erhalten, die einen Waferverbund als ersten und zweiten Wafer darstellt. Der gezeigte Ausschnitt

15 umfasst Bauelementstrukturen für insgesamt zwei Bauelemente, die jeweils für sich von einer geschlossenen Rahmenstruktur RS umgeben sind. Nach dem Waferbonden sind die ersten und zweiten Bauelementstrukturen BES außerdem in einem Hohlraum CV eingeschlossen.

20 Die dargestellten Bauelementstrukturen BES sind zwei getrennten Bauelementen BE1 und BE2 zugehörig, die erst in einer späteren Verfahrensstufe vereinzelt werden.

25 Da die Stabilität des Waferverbunds gegenüber der eines einzelnen Wafers erhöht ist, kann nun einer oder beide Wafer in ihrer Dicke reduziert werden. Dazu wird vorzugsweise ein Schleifverfahren eingesetzt.

30 Im nächsten Schritt werden in der nach außen weisenden Oberfläche des gedünnten Wafers, hier des zweiten Wafers WF2 Löcher VI für die späteren Durchkontaktierungen erzeugt. Dazu eignet sich beispielsweise ein Laserablationsverfahren,

welches mit gepulsten ps-Lasern geeigneter Wellenlänge arbeitet. Deren Wellenlängen können im Bereich von 500 bis 600 nm beziehungsweise im Bereich von 250 bis 400 nm liegen.

5 Das Ablationsverfahren führt dazu, dass ohne weiteres Zutun Löcher mit einem konischen Querschnitt entstehen. Ein bevorzugter Neigungswinkel der Löcher wird dann erreicht, wenn die obere Eintrittsöffnung einen Durchmesser aufweist, der kleiner als die Dicke des gedünnten Wafers ist und die
10 Öffnung am gegenüberliegenden Ende einen Durchmesser im Bereich der halben Schichtdicke des gedünnten Wafers oder darunter aufweist. Eine ausreichende Schichtdicke des gedünnten Wafers liegt beispielsweise bei 70 µm für piezoelektrische Materialien wie Lithiumtantalat, Lithiumniobat
15 und Quarz.

Die Löcher für die Durchkontaktierungen werden an den Stellen erzeugt, in denen sie auf der innen liegenden Oberfläche des angebohrten Wafers WF2 auf ein Pad PD oder eine andere
20 metallische Fläche treffen, die Teil der entsprechenden Bauelementstruktur BES2 sein kann. Obwohl die Selektivität zwischen Wafermaterial und Metallisierung gegenüber einem Laserablationsverfahren mit ps-Lasern nur gering ist, kann der Übergang zwischen den Materialien dennoch zur Endpunkt-
25 erkennung des Laserablationsverfahrens verwendet werden. Dazu kann eine Spektrallinie des mit dem Laser abgehobenen Materials beobachtet werden. So kann entweder das Verschwinden einer typischen Spektrallinie für das Wafermaterial beobachtet werden und als Endpunkt bestimmt werden, oder es
30 kann dafür das Auftreten einer Spektrallinie der Metallisierung hergenommen werden.

Figur 7B: Es werden nun zunächst Löcher VI zur Kontaktierung von Pillars PI und für Pads PD vorgesehen, insgesamt in zumindest der Anzahl, wie äußere elektrische Anschlussflächen kontaktiert werden müssen. Zumindest ein weiteres Loch VI
5 kann zur Kontaktierung der Rahmenstruktur erzeugt werden.

Über der ganze Oberfläche des ersten Wafers WF1 wird nach dem Bohren der Löcher eine Grundmetallisierung ML1 erzeugt.

10 Anschließend werden diejenigen Flächen, welche später frei von Metall sein sollen, mit einer ersten strukturierten Polymerschicht RL1 abgedeckt. Die Polymerschicht RL1 kann durch Schablonendruck oder durch ein Jetdruckverfahren aufgebracht werden. Das Polymer dient als Ätzresist für die
15 großflächig aufgesputterte Grundmetallisierung. Figur 7C zeigt die Anordnung auf dieser Verfahrensstufe.

Figur 7D: Im nächsten Schritt wird, soweit erforderlich, über der Grundmetallisierung eine weitere Metallschicht ML2 als
20 Verstärkungsschicht für die Grundmetallisierung ML1 an den nicht von der ersten strukturierten Polymerschicht RL1 bedeckten Flächen erzeugt, insbesondere mittels eines galvanischen oder stromlosen Verfahrens. Als Metall für die Verstärkungsschicht ML2 eignet sich Kupfer. Das Kupfer kann
25 abschließend mit einer weiteren Metallschicht überzogen werden, beispielsweise eine Nickelschicht.

Die metallische Verstärkungsschicht ML2 kann in einer solchen Dicke erzeugt werden, dass dabei die für die Durchkontaktierungen vorgesehenen Löcher VI vollständig mit Metall
30 zuwachsen und somit vollständig gefüllte Durchkontaktierungen DK ergeben.

Figur 7D zeigt die Anordnung nach der Entfernung der ersten Resiststruktur RL1 und der darunter liegenden Schicht der Grundmetallisierung ML1 . Aufgrund deren relativ geringer Schichtdicke ist zum Entfernen der Grundmetallisierung keine
5 weitere Ätzmaske erforderlich.

Im nächsten Schritt wird auf den Anschlussflächen ET eine Benetzungsschicht UBM erzeugt, die zum einen für eine gute Haftung der Bumps auf der Anschlussfläche ET sorgt und zum
10 anderen überhaupt erst die Benetzbarkeit der für den Bump vorgesehenen Metallfläche mit dem Bump gewährleistet.

Anschließend werden Bumps BU über allen für die Kontaktierung vorgesehenen und mit einer Benetzungsschicht UBM versehenen
15 Flächen erzeugt bzw. vorgebildet. Dies kann durch einen Lötpastendruck und einen anschließenden Reflow-Prozess erfolgen. Möglich ist es jedoch auch, die Bumps durch ein Jetdruckverfahren von flüssigem Lot aufzubringen.

20 Im nächsten Schritt werden die Bauelemente vereinzelt. Dazu kann zunächst entlang von Sägelinien SL ein erster Schritt durch den oberen zweiten Wafer WF2 bis auf die Oberfläche des ersten Wafers geführt werden. Die Sägelinie SL wird dabei zwischen zwei benachbarten Rahmenstrukturen RS geführt. Figur
25 7E zeigt die Anordnung auf dieser Verfahrensstufe.

Der erste Wafer WF1 wird dann weiter von oben durch die Sägespur des zweiten Wafers WF2 bis zumindest ungefähr seiner endgültigen Dicke eingesägt. Danach wird der erste Wafer von
30 seiner Rückseite bis zur Einsägung gedünnt, so dass auf diese Weise die einzelnen Bauelemente entstehen Figur 7F.

Möglich ist es jedoch auch, diese Restschichtdicke, die den Waferverbund noch zusammenhält, mittels eines zweiten Sägeschnitts von der Unterseite her durchzusägen.

- 5 Weiterhin ist es möglich, den Sägeschnitt durch beide Wafer zu führen, wenn der erste Wafer vorab gedünnt wurde.

Figur 8 zeigt anhand schematischer Querschnitte eine alternative Möglichkeit, die Metallisierungen für Ver-
10 bindungsleitungen, Anschlussflächen und die Benetzungsschicht an der Oberfläche des zweiten Wafers WF2 zu erzeugen. Über der ganze Oberfläche des zweiten Wafers WF2 wird nach dem Bohren der Löcher VI (wie in Figur 7B) eine Grundmetallisierung ML1 erzeugt (siehe Figur 8A). Dazu eignet sich
15 beispielsweise ein Sputterverfahren. Die Grundmetallisierung kann eine dünne Haftschrift umfassen, die beispielsweise 50 bis 100 nm Titan aufweist. Darüber wird eine elektrisch leitfähige Schicht, beispielsweise 2-5 µm Kupfer ebenfalls gesputtert. Die Grundmetallisierung ML1 bedeckt auch die
20 Innenseiten der Löcher VI und hat somit auch Kontakt mit der am Boden der Löcher VI freilegenden Metallisierung im Innern des Hohlraums CV auf der Unterseite des zweiten Wafers.

Möglich ist es jedoch auch, die Grundmetallisierung mit einem
25 anderen zur Schichterzeugung geeigneten Verfahren aufzubringen, beispielsweise aufzudampfen, oder etwa mit einem Jetdruckverfahren aufzudrucken.

Anschließend werden diejenigen Flächen, welche später die
30 elektrischen Verbindungen zu den Bumps darstellen, mit einer strukturierten Polymerschicht RL1 abgedeckt. Die Polymerschicht RL1 kann durch Schablonendruck oder durch ein Jetdruckverfahren aufgebracht werden. Das Polymer dient als

Ätzresist für die großflächig aufgesputterte Grundmetallisierung. Figur 8B zeigt die Anordnung auf dieser Verfahrensstufe.

5 Figur 8C: Im nächsten Schritt wird an den Stellen, auf denen später die Bumps aufsitzen eine Benetzungsschicht UBM erzeugt. Dies kann wieder durch Jetdrucken von beispielsweise Gold-Nanometallpartikeln erfolgen. Anschließend folgt eine thermische Härtung des Polymers und das Sintern der Nano-
10 metallpartikel.

Nun wird die Grundmetallisierung ML1 an den Stellen, die nicht von Polymer oder der Benetzungsschicht UBM bedeckt sind, weggeätzt. Figur 8D zeigt die Anordnung auf dieser
15 Verfahrensstufe.

Figur 8E: Anschließend werden Bumps BU über allen für die Kontaktierung vorgesehenen und mit einer Benetzungsschicht UBM versehenen Flächen erzeugt bzw. vorgebildet. Dies kann
20 durch einen Lötpastendruck und einen anschließenden Reflow-Prozess erfolgen. Möglich ist es jedoch auch, die Bumps durch ein Jetdruckverfahren von flüssigem Lot aufzubringen.

In einer in den Figuren nicht dargestellten Variante können
25 alle Metallisierungen ML1, ML2 auf der Oberfläche des zweiten Wafers auch direkt erzeugt werden, indem ein strukturierendes Aufbringverfahren eingesetzt wird. Dazu bietet sich an, die Metallisierungen in der gewünschten Struktur durch Aufdrucken mittels eines Jetdruckverfahrens von Nanometallpartikeln oder
30 durch Aufdrucken von einem Leitleber zu erzeugen. Im nächsten Schritt werden dann die Benetzungsschichten UBM erzeugt, beispielsweise strukturiert durch ein Aufdruckverfahren mittels Jetdruck. Gegebenenfalls können die

Benetzungsschichten UBM noch mit einer Diffusionssperrschicht versehen werden. Ebenso alternativ können sämtliche direkt erzeugten Metallisierungen noch stromlos oder galvanisch verstärkt werden.

5

Figur 9A zeigt anhand schematischer Querschnitte eine weitere Variante, mit der die Temperaturwechselbeständigkeit des erfindungsgemäßen Waferlevelpackages verbessert werden kann.

10 Dazu wird zwischen zweitem Wafer und Bump BU eine Stressabbauschicht SRL aufgebracht, die aufgrund ihrer Elastizität beziehungsweise ihres geringen E-Moduls Verspannungen, die während des Betriebs des Waferlevelpackages entstehen, auffangen oder abbauen kann. In Figur 9A ist diese Stressabbauschicht als ganzflächige Schicht auf dem zweiten Wafer WF2
15 aufgebracht. Dieses Aufbringen erfolgt vor dem Bohren der Löcher. In der Folge befinden sich sämtliche Metallisierungen auf der Oberseite des zweiten Wafers entweder in den Bohrungen oder auf der Oberfläche der Stressabbauschicht.

20 Figur 9B zeigt anhand eines schematischen Querschnitts als weitere Variante eine strukturierte Stressabbauschicht, die ebenfalls vorzugsweise vor dem Bohren der Löcher erzeugt und strukturiert wurde. In dieser Variante werden die Metallisierungen in den Löchern, auf der Oberfläche des zweiten
25 Wafers und teilweise auf der Oberfläche der Stressabbau-schicht aufgebracht.

Die strukturierte Aufbringung der Stressabbauschicht ist beispielsweise mittels eines Druckverfahrens wie Jetdruck
30 oder Schablonendruck möglich.

Auch bei Verwendung einer Stressabbauschicht ist es möglich, die Metallisierungen wie in den Figuren 7 oder 8 aufzubringen

und gegebenenfalls zweistufig als Grundmetallisierung und Verstärkungsschicht zu erzeugen, wobei auch die Löcher durch die Verstärkungsschicht vollständig aufgefüllt werden können, wie es beispielsweise in Figur 9C dargestellt ist.

5

Figur 10 zeigt anhand eines schematischen Querschnitts eine auf einem Pillar PI oder eine Rahmenstruktur RS geführte Durchkontaktierung. Diese schneidet gleichzeitig mehrere auf oder unter dem zweiten Wafer befindliche beziehungsweise auf
10 dessen Oberseiten aufgebrachte leitfähige Schichten und verbindet somit alle diese Schichten elektrisch leitend. Im dargestellten Ausführungsbeispiel befinden sich an der Unterseite des zweiten Wafers zwei metallisch leitende Schichten MP4, MP5, die durch isolierende Schichten
15 voneinander getrennt sind. Auf der Oberseite befinden sich drei metallisch leitende Schichten MP1 bis MP3, die ebenfalls durch isolierende Schichten voneinander getrennt sind. Auf diese Weise gelingt mittels der Durchkontaktierung eine Verschaltung von unterschiedlichen Leiterbahnebenen, die in
20 den metallisch leitenden Schichten MP auf oder unter dem zweiten Wafer WF2 realisiert sind.

Figur 11 zeigt eine weitere Ausgestaltung des erfindungsgemäßen Waferlevelpackages für den Fall, dass zumindest einer
25 vorzugsweise aber beide Wafer aus einem piezoelektrischen Material bestehen. Wenn wie dargestellt auf der Oberfläche eines dieser beiden Wafer, vorzugsweise auf der nach innen weisenden Oberfläche des zweiten Wafers WF2 eine zweite Bauelementstruktur BES2 als Spule ausgebildet wird, so führt
30 eine Metallisierung direkt auf dem piezoelektrischen Material, das eine relativ hohe Dielektrizitätskonstante von circa 40 aufweisen kann, zu einer nur mäßigen elektrischen Güte der Spule. In der dargestellten Variante wird daher

zwischen der Oberfläche des Wafers WF2 und der als Bauelementstruktur BES2 realisierten Spule eine Entkopplungsschicht DKL aufgebracht. Dies ist eine dielektrische Schicht mit niedriger Dielektrizitätskonstante, für die sowohl
5 anorganische als auch Polymerschichten geeignet sind.

In Abwandlung von Figur 11 kann die Spule natürlich auch auf der nach außen weisenden Oberseite eines der beiden Wafers vorzugsweise des zweiten Wafers WF2 aufgebracht sein, wobei
10 auch in diesem Fall die Entkopplungsschicht DKL zwischen der Spulenmetallisierung und dem piezoelektrischen Wafer WF2 angeordnet ist. Die Entkopplungsschicht DKL ist vorzugsweise auf den Bereich der Spule beschränkt und wird daher entsprechend strukturiert aufgebracht.

15

Das erfindungsgemäße Waferlevelpackage ist nicht auf die in den Figuren dargestellten Ausführungsformen beschränkt, die nur einzelne konkrete Ausgestaltungen der allgemeineren Idee zeigen. Insbesondere können erfindungsgemäße Waferlevel-
20 packages in Anzahl und Ausformung der Bauelementstrukturen, der Durchkontaktierungen und der Bumps differieren. In unterschiedlichen Figuren dargestellte Ausführungen können auch an einzelnen Waferlevelpackages kombiniert sein, die dann ebenfalls erfindungsgemäße Waferlevelpackages
25 darstellen.

Begriffs- und Bezugszeichenliste

WF1	erster piezoelektrischer Wafer
BES1	erste Bauelementstrukturen
WF2	zweiter piezoelektrischer Wafer
BES2	zweite Bauelementstrukturen
RS	metallische Rahmenstruktur
TS1, TS2	erste und zweite Teilstruktur für Rahmenstruktur
CV	hermetisch abgedichteter Hohlraum
PI	säulenförmigen elektrisch Verbindungen - Pillars
DK	Durchkontaktierungen
ET	elektrische Anschlüsse
SL	Schirmungsschicht
DL	Dämpfungsschicht für Volumenwellen($\lambda/4$ Schicht oder strukturiertes Metallmuster- Muster von Pillars)
PD	Pads (innen)
SRL	Stressabbauschicht (z.B. ein Polymer)
BES2	Kupferspule
PM	Polymermatrix (für Muster von Pillars)
PP	Muster von Pillars
TS	Rahmenteilstruktur
TS	Pillarteilstrukturen
TS	Stützteilstrukturen
VI	Löcher (für Durchkontaktierung)
NML	Verbindungsschicht z.B. aus Nanometallpartikeln
ML1	Grundschrift der Metallisierungen
ML2	weitere Metallisierungsschicht (Verstärkungsschicht)
RS1,2	Resiststrukturen, erste und zweite
SL	Sägelinie
UBM	Unterbump-Metallisierung (Benetzungsschicht)
VI	Loch
DCL	Entkopplungsschicht
MP	Metallisierungsebene

BL	Restdicke von WF1 nach Schleifen
SRL	Stressabbauschicht

Patentansprüche

1. Waferlevel Package für ein elektrisches Bauelement

- 5 - mit einem ersten piezoelektrischen Wafer (WF1), auf dessen erster Oberfläche erste Bauelementstrukturen (BES1) angeordnet sind,
- mit einem zweiten piezoelektrischen Wafer (WF2), auf dem zweite Bauelementstrukturen (BES1) angeordnet sind,
- 10 - mit einer metallischen Rahmenstruktur (RS), die mit der ersten Oberfläche des ersten Wafers und einer Oberfläche des zweiten Wafers so verbunden ist, dass ein von der Rahmenstruktur umschlossener, hermetisch abgedichteter Hohlraum (CV) zwischen den beiden
- 15 Wafers ausgebildet ist,
- mit elektrischen Anschlüssen (ET) auf der vom Hohlraum weg weisenden Oberfläche des zweiten Wafers,
- mit säulenförmigen elektrisch Verbindungen (PI) - Pillars - die sich innerhalb des Hohlraums auf erstem
- 20 und zweitem Wafer abstützen und mit ersten und oder zweiten Bauelementstrukturen elektrisch verbunden sind,
- mit Kontaktpads (PD) innerhalb des Hohlraums auf den inneren Oberflächen des ersten und zweiten Wafers,
- 25 - wobei die ersten Bauelementstrukturen (BES1) und zumindest Teile der zweiten Bauelementstrukturen innerhalb des Hohlraums eingeschlossen sind und über Durchkontaktierungen (DK) durch den zweiten Wafer (WF2) hindurch mit den elektrischen Anschlüssen (ET)
- 30 verbunden sind,
- wobei alle Durchkontaktierungen (DK) entweder auf der Rahmenstruktur (RS), auf einem Pillar (PI) oder einem

Kontaktpad (PD) enden, ohne die Hermitizität des Hohlraums (CV) zu verletzen,

- wobei die Rahmenstruktur, die Pillars und die Kontaktpads im Wesentlichen aus Kupfer bestehen.

5

2. Waferlevel Package nach Anspruch 1,

- bei dem der erste Wafer (WF1) mit akustischen Oberflächenwellen arbeitende Bauelementstrukturen (BES1) trägt und als SAW Filter ausgebildet ist,

10

- bei dem die Bauelementstrukturen (BES2) des zweiten Wafers Wandler für akustische Oberflächenwellen und/oder passive Bauelemente umfassen, die ausgewählt sind aus Induktivitäten und Kapazitäten.

15

3. Waferlevel Package nach Anspruch 2,

bei dem die nach außen weisende Unterseite des ersten Wafers (WF1) mit einer Schirmungsschicht (SL) versehen ist, die eine elektrische oder elektromagnetische Abschirmung der Bauelementstrukturen (BES1) bewirkt.

20

4. Waferlevel Package nach Anspruch 2,

bei dem die nach außen weisende Unterseite des ersten Wafers (WF1) mit einer Dämpfungsschicht (DL) für Volumenwellen versehen ist, welche entweder als eine $\lambda/4$ Schicht oder als strukturiertes Metallmuster, insbesondere als ein unregelmäßiges Muster (PP) von Pillars ausgebildet ist.

25

5. Waferlevel Package nach Anspruch 3 und 4,

30

bei dem auf der nach außen weisenden Unterseite des ersten Wafers (WF1) ein unregelmäßiges Muster (PP) von Pillars und darüber eine Schirmungsschicht (SL) ausgebildet ist.

6. Waferlevel Package nach einem der Ansprüche 1-5,
bei dem erster und/oder 2. Wafer als
Bauelementstrukturen (BES) Wandler für akustische
Oberflächenwellen aufweisen,
5 wobei jeder Wandler jeweils interdigital angeordnete
Kammelektroden mit Elektrodenfingern aufweist,
bei dem die Elektrodenfinger der Kammelektroden an
Stromschienen und /oder Pads (PD) angeordnet sind,
wobei die Pads mit einer Aufdickung aus galvanisch
10 abgeschiedenen Kupfer versehen sind und diese Aufdickung
oberhalb der Pads oder unterhalb, als in den Wafer
vergrabene Struktur, angeordnet sind.
- 15 7. Waferlevel Package nach einem der Ansprüche 1-6,
bei dem zwischen der nach außen weisenden Oberseite des
zweiten Wafers (WF2) und den elektrischen Anschlüssen
eine Stressabbauschicht (SRL) angeordnet ist, die ein
Polymer umfasst.
20
8. Waferlevel Package nach einem der Ansprüche 2-7,
bei dem auf der Unterseite oder Oberseite des zweiten
Wafers (WF2) als eine der zweiten Bauelementstrukturen
(BES2) eine Kupferspule angeordnet und mit ersten
25 und/oder zweiten Bauelementstrukturen (BES1, BES2)
elektrisch leitend verbunden ist.
9. Waferlevel Package nach einem der Ansprüche 2-8,
bei dem Pillars (PI) in vertikaler Richtung gesehen
30 jeweils zwei Abschnitte mit unterschiedlicher
Querschnittsfläche pro Abschnitt aufweisen.
10. Waferlevel Package nach einem der Ansprüche 1-9,

bei dem erster und zweiter piezoelektrischer Wafer
(WF1,2) aus dem gleichen monokristallinen
piezoelektrischen Material bestehen, oder eine
Kombination aus einem Wafer aus Lithiumtantalat LT,
5 Lithiumniobat LN oder einem Wafer aus Quarz darstellen.

11. Waferlevel Package nach einem der Ansprüche 3-10,
bei dem die Schirmschicht (SL) eine Ni Schicht umfasst.

10 12. Waferlevel Package nach einem der Ansprüche 3-11,
bei dem die Schirmschicht (SL) über eine
Durchkontaktierung (DK) durch den ersten Wafer (WF1) mit
den ersten oder zweiten Bauelementstrukturen (BES1,2),
der Rahmenstruktur (RS) oder den elektrisch Anschlüssen
15 (ET) an der Oberseite des zweiten Wafers (WF2) verbunden
ist.

13. Waferlevel Package nach einem der Ansprüche 4-12,
bei dem das unregelmäßige Muster (PP) von Pillars in der
20 Volumenwellen dämpfenden Schicht Ni Pillars umfasst, die
in eine Polymermatrix (PM) eingebettet sind.

14. Verfahren zur Herstellung eines Waferlevel Packages,
umfassend die Schritte

- 25 - Bereitstellen eines ersten piezoelektrischen Wafers
(WF1) mit ersten Bauelementstrukturen (BES1) auf
seiner Oberseite und einer ersten Teilstruktur (TS1)
der Rahmenstruktur
- 30 - Bereitstellen eines zweiten piezoelektrischen Wafers
(WF2) mit zweiten Bauelementstrukturen (BES2) auf
seiner Oberseite und Unterseite und einer zweiten
Teilstruktur (TS2) der Rahmenstruktur (RS) auf seiner
Unterseite

- Zusammenfügen von erstem und zweiten Wafer über ihre einander entsprechenden Teilstrukturen (TS1,2) der Rahmenstruktur (RS) und Durchführen eines Waferbondverfahrens zur Herstellung einer hermetischen Verbindung, so dass die beiden verbundenen Teilstrukturen eine Rahmenstruktur ergeben, die zwischen sich und den beiden Wafern einen Hohlraum (CV) hermetisch einschließt
 - Bohren von zweiten Löchern (VI) von der Oberseite des zweiten Wafers her, wobei erste oder zweite Bauelementstrukturen freigelegt werden, und wobei zum Bohren ein Laserablationsverfahren eingesetzt wird
 - Metallisieren der Oberseite des zweiten Wafers zur Herstellung einer Durchkontaktierung (DK) zu den ersten und zweiten Bauelementstrukturen und der Rahmenstruktur und zur Herstellung eines mit der jeweiligen Durchkontaktierung verbundenen elektrischen Anschlusses (ET).
15. Verfahren nach Anspruch 14,
- umfassend das Aufbringen von Nanometallpartikeln auf die Oberfläche von erster oder zweiter Rahmenteilstruktur vor dem Zusammenfügen von erstem und zweiten Wafer
 - Durchführen einer Temperaturbehandlung zur Sinterung der Nanometallpartikel.
16. Verfahren nach Anspruch 15,
- bei dem die Nanometallpartikel in flüssiger Form als Suspension in einem Lösungsmittel und insbesondere als Suspension in einem niederen Alkylalkohol aufgebracht werden.

17. Verfahren nach Anspruch 16,
bei dem die Nanometallpartikel in einer Flüssigkeit
suspendiert mittels eines Jetdruckverfahrens aufgebracht
werden.

5

18. Verfahren nach einem der Ansprüche 14-17,
bei dem Nanometallpartikel aufgebracht werden, die
ausgewählt sind aus Ag, Au, Cu und Sn.

10 19. Verfahren nach einem der Ansprüche 14-18,
bei dem die zweiten Löcher mit einem gepulsten Laser
gebohrt werden
bei dem die zweiten Löcher mit einem konischem
Querschnitt gebohrt werden, wobei die Löcher am
15 Laserstrahleintritt auf der Oberseite des zweiten Wafers
einen Durchmesser aufweisen, der kleiner gleich der
Dicke d des zweiten Wafers ist und am Laserstrahlaus-
tritt an der Unterseite des zweiten Wafers einen
Durchmesser aufweisen, der kleiner gleich $d/2$ ist.

20

20. Verfahren nach einem der Ansprüche 14-19,
bei dem das Laserablationsverfahren kontrolliert wird,
indem während des Bohrens der Löcher eine oder mehrere
Spektrallinien des jeweils abgehobenen Materials
25 beobachtet werden, und bei dem als Endpunkt des
Laserablationsverfahrens das Verschwinden der
Spektrallinie für das Material des Wafers oder das
Auftauchen einer Spektrallinie der Metallisierung dient.

30 21. Verfahren nach einem der Ansprüche 14-20,
- bei dem das Vorsehen der beiden Wafer das Aufbringen
von Rahmenteilstrukturen und Stützteilstrukturen
innerhalb der von den Rahmenteilstrukturen

umschlossenen Fläche auf den entsprechenden
Oberflächen der beiden Wafer umfasst,

- wobei die Rahmenteilstrukturen und die
Stützteilstrukturen im gleichen Verfahrensschritt,
5 aus dem gleichen Material und in der gleichen Höhe
wie die Rahmenteilstrukturen erzeugt werden,
- wobei die Oberflächen der Rahmenteilstrukturen und
der Stützteilstrukturen auf beiden Wafern vor dem
Zusammenfügen der beiden Wafer mit einem
10 Planarisierungsverfahren und insbesondere mittels
Diamantfräsen planarisiert werden.

22. Verfahren nach einem der Ansprüche 14-21,
bei dem die Rahmenteilstrukturen und die Stützteil-
15 strukturen von erstem und zweitem Wafer beim
Zusammenfügen jeweils zumindest teilweise überlappen,
die Grundflächen der jeweiligen Teilstrukturen auf
beiden Wafern aber unterschiedlich groß sind,
bei dem die jeweiligen Teilstrukturen auf demjenigen
20 Wafer eine größere Grundfläche aufweisen, dessen
Bauelementstrukturen auf der zum jeweils anderen Wafer
weisenden Oberfläche den geringeren Flächenbedarf
aufweisen.

23. Verfahren nach einem der Ansprüche 14-22,
bei dem für das Herstellen von Metallisierungen für die
Bauelementstrukturen, die Rahmenteilstrukturen, die
Stützteilstrukturen und/oder die Durchkontaktierungen
und die damit verbundenen elektrischen Anschlüsse
25 zunächst eine Grundsicht durch Sputtern aufgebracht
wird, und bei dem die Grundsicht anschließend mittels
Photolack strukturiert und galvanisch oder stromlos
verstärkt wird.

24. Verfahren nach einem der Ansprüche 14-23,
bei dem der zweite Wafer nach dem Verbinden mit dem
5 ersten Wafer und vor dem Bohren der ersten Löcher von
der Oberseite her durch Abschleifen gedünnt wird.
25. Verfahren nach einem der Ansprüche 14-24,
bei dem das Waferlevelpackage vor oder nach dem
10 Vereinzeln als erster Wafer erneut in dem Verfahren
eingesetzt wird, wobei ein zweites Waferlevelpackage aus
zumindest drei miteinander verbundenen Wafern erhalten
wird.
- 15 26. Verfahren nach Anspruch 25,
bei dem das zwei Wafer umfassende erste
Waferlevelpackage an seiner Oberseite vor dem Verbinden
mit einem weiteren zweiten Wafer mit
Rahmenteilstrukturen versehen wird, die den
20 Rahmenteilstrukturen auf der Unterseite des weiteren
zweiten Wafers angepasst sind.

FIG 1

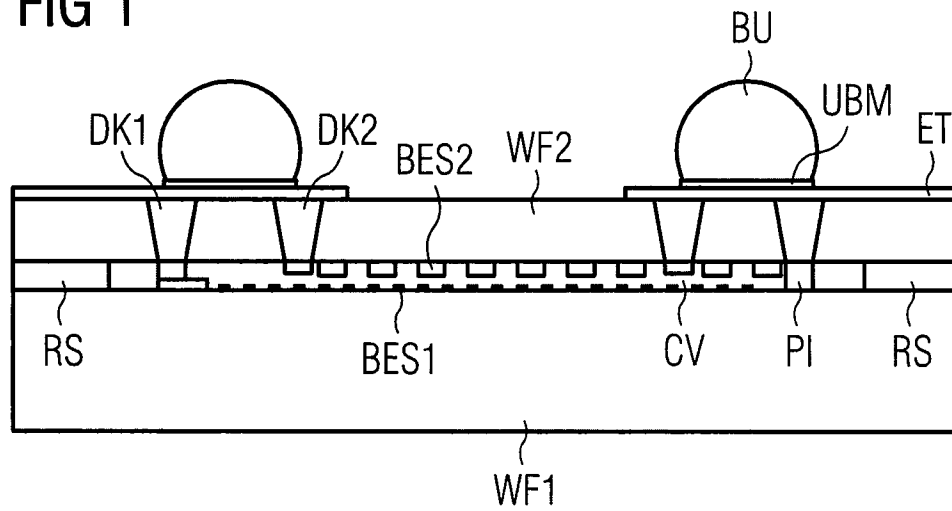


FIG 2

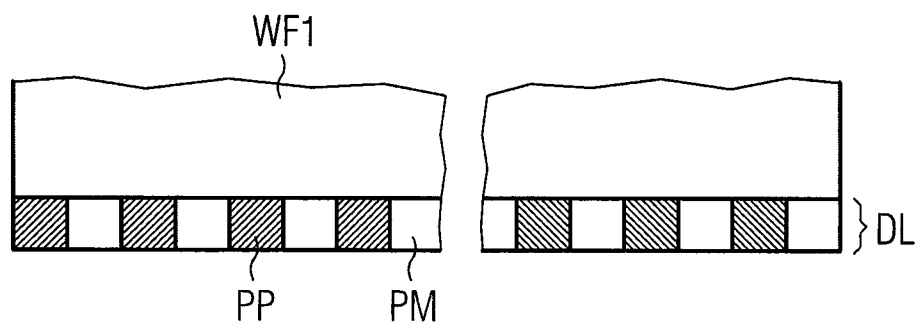


FIG 3

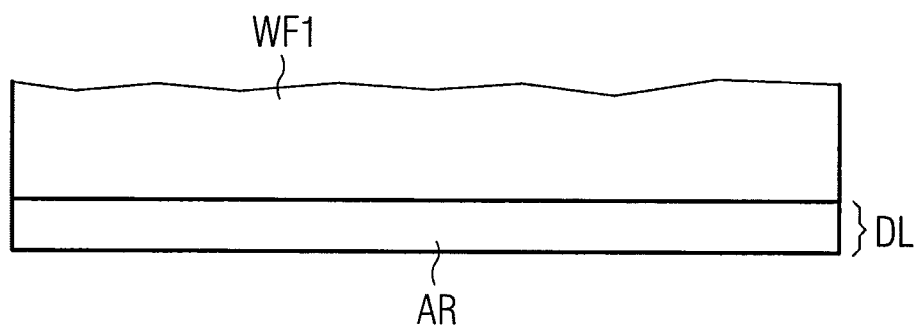


FIG 4

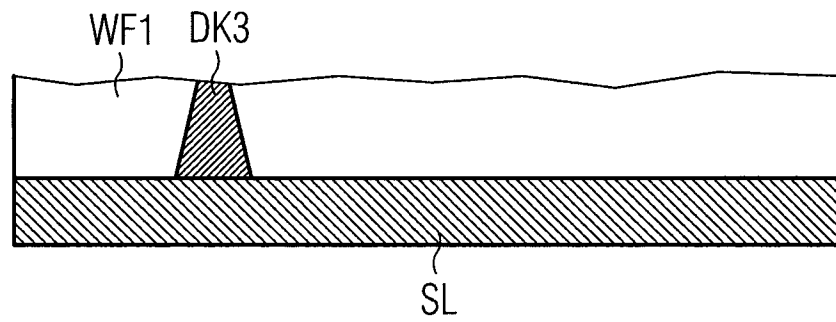


FIG 5

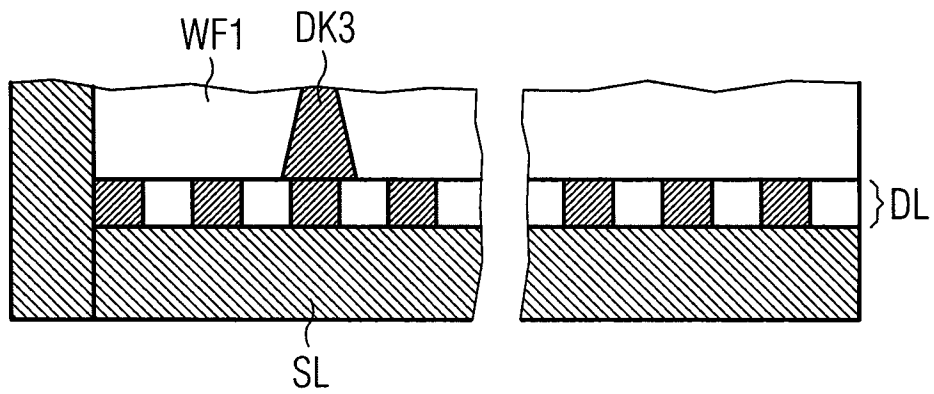


FIG 6

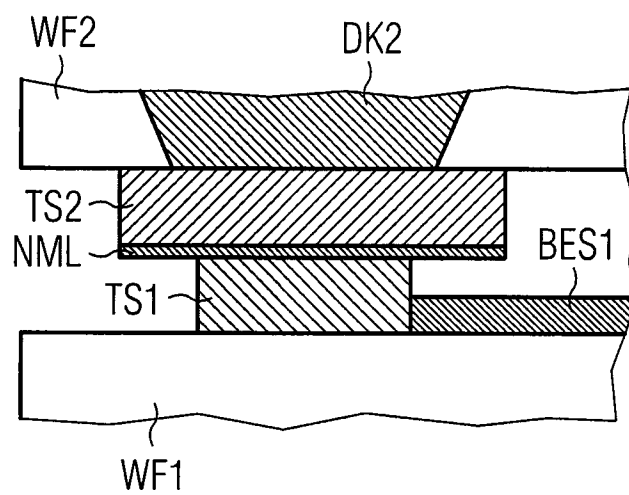


FIG 7A

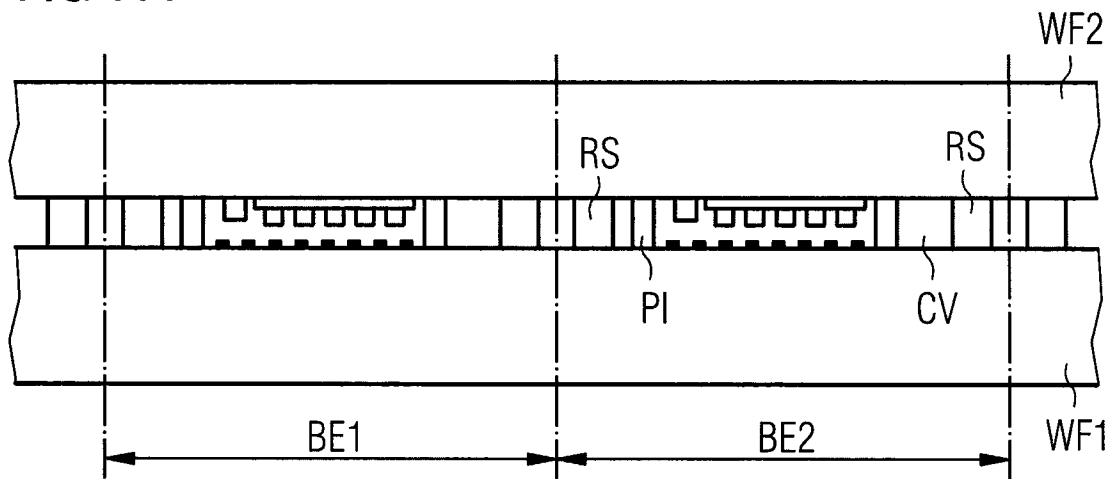


FIG 7B

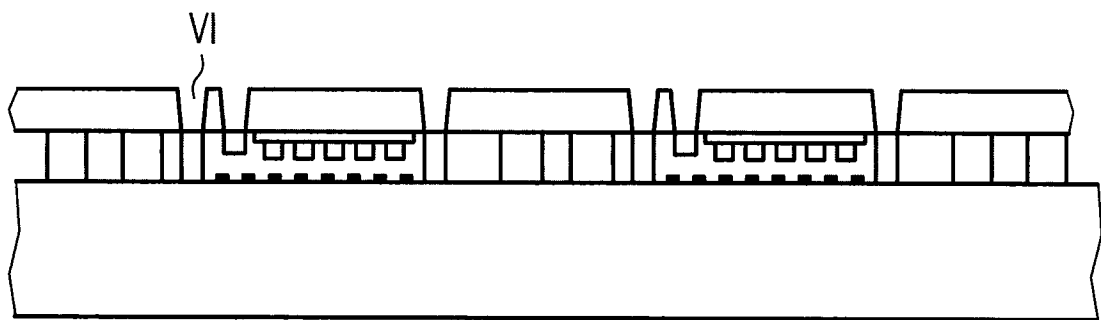


FIG 7C

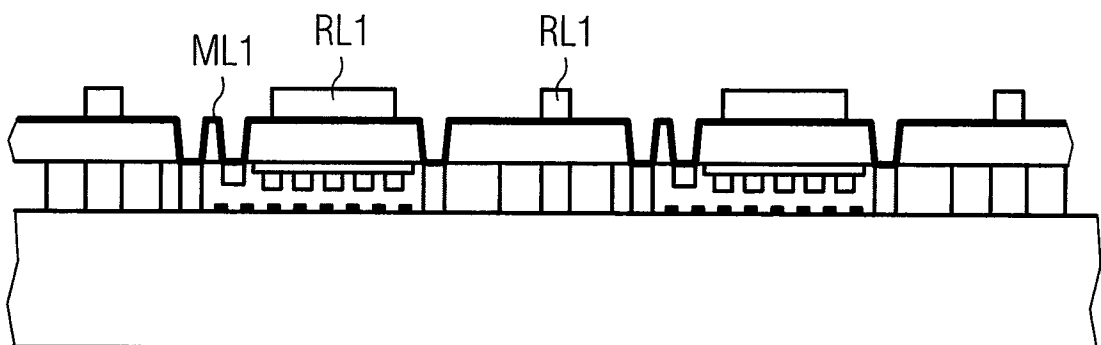


FIG 7D

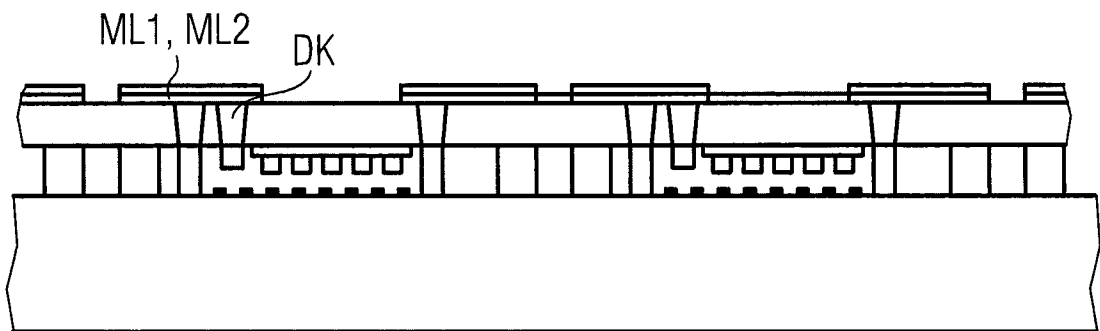


FIG 7E

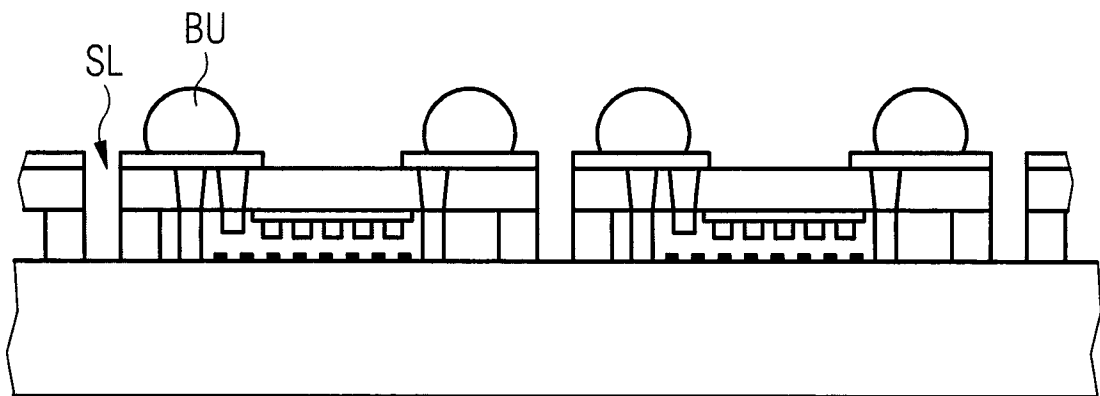
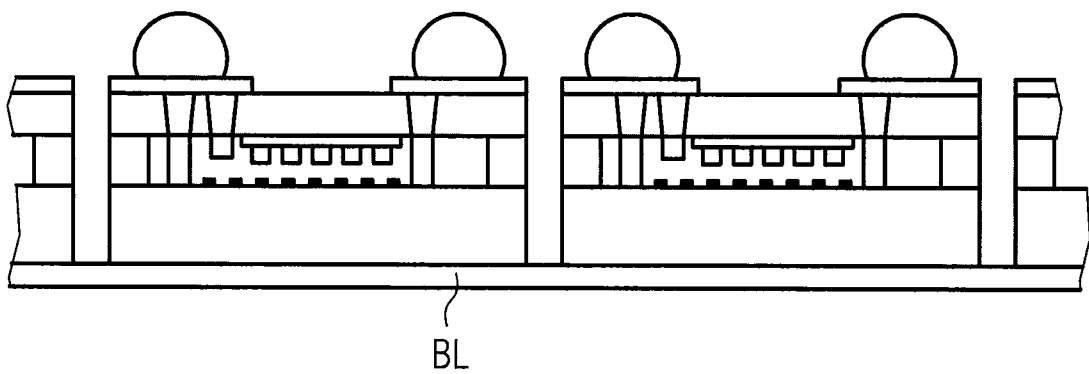


FIG 7F



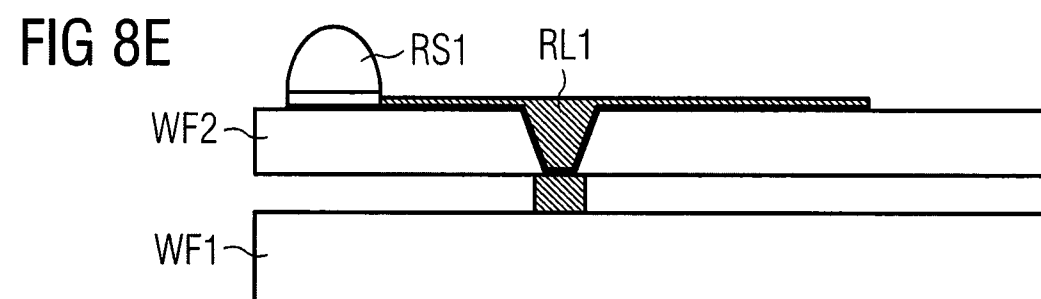
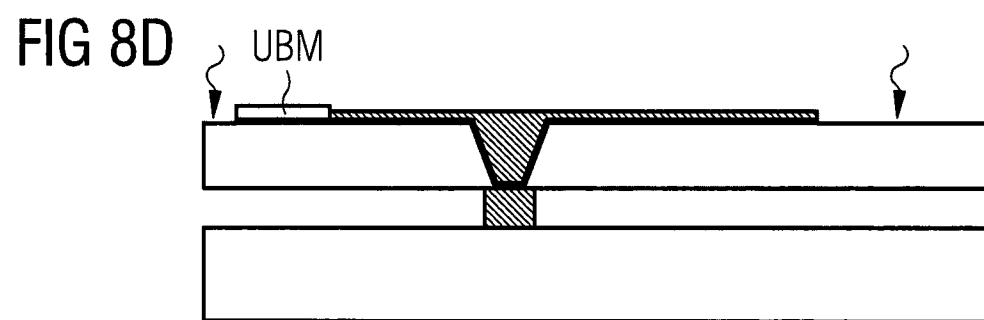
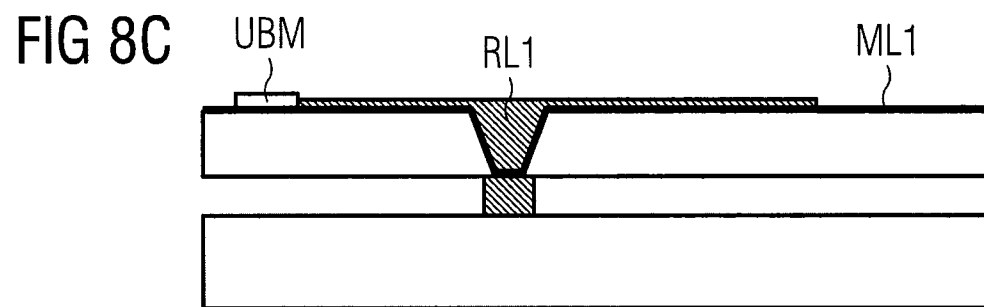
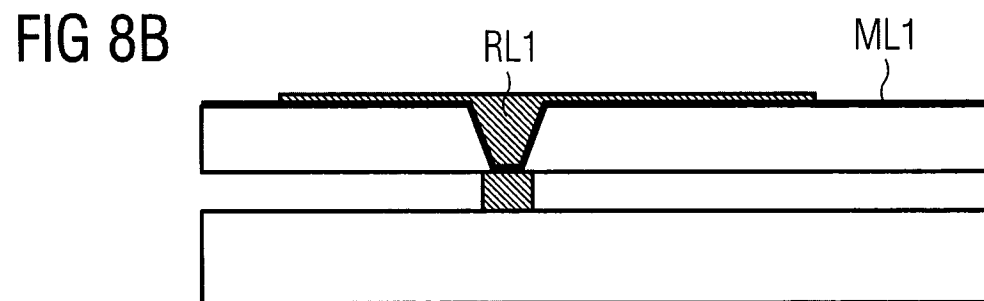
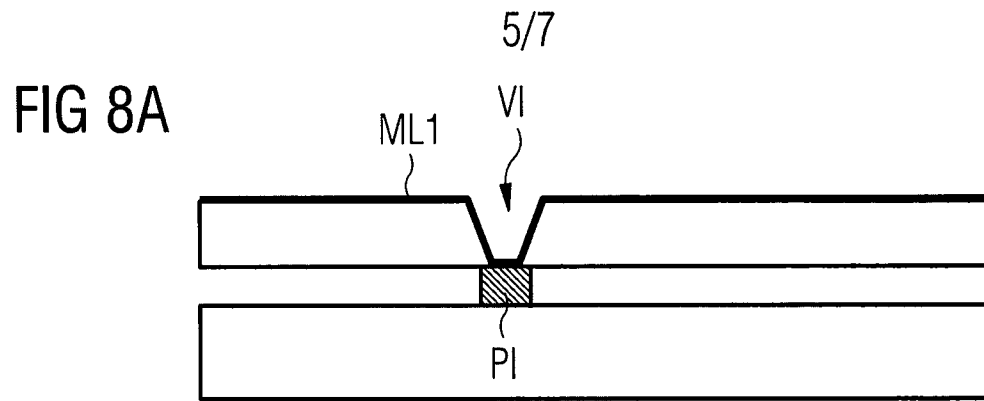


FIG 9A

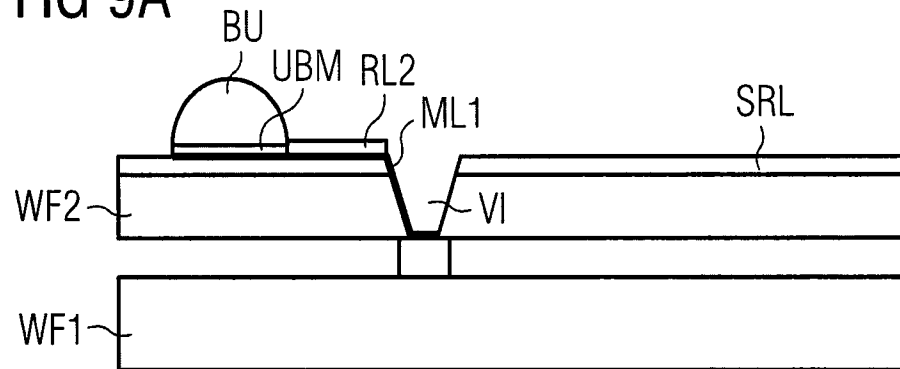


FIG 9B

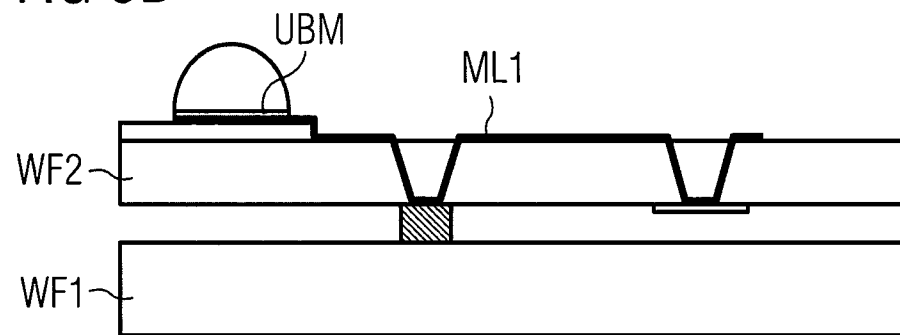


FIG 9C

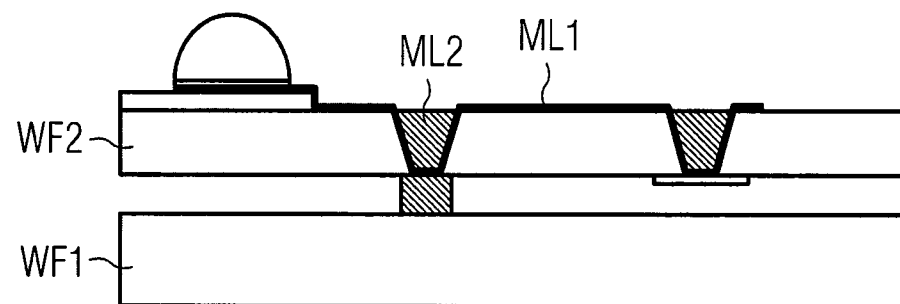


FIG 10

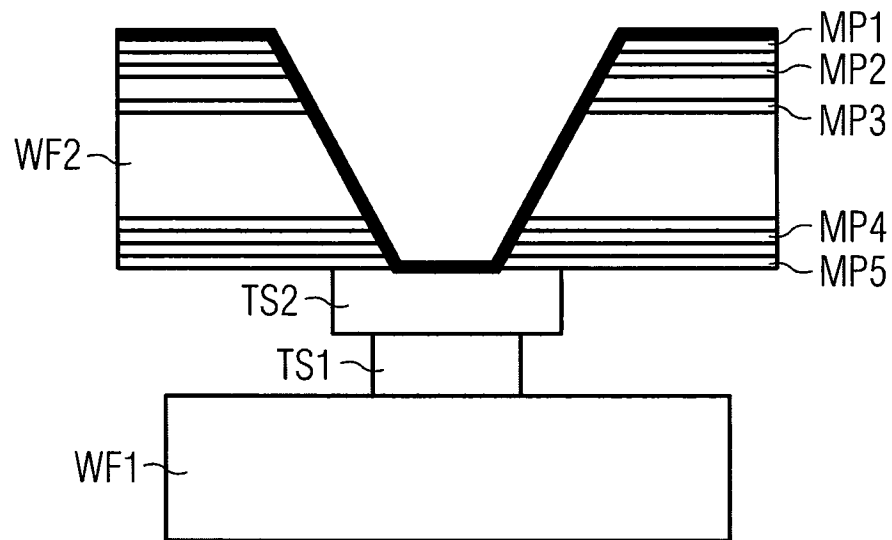
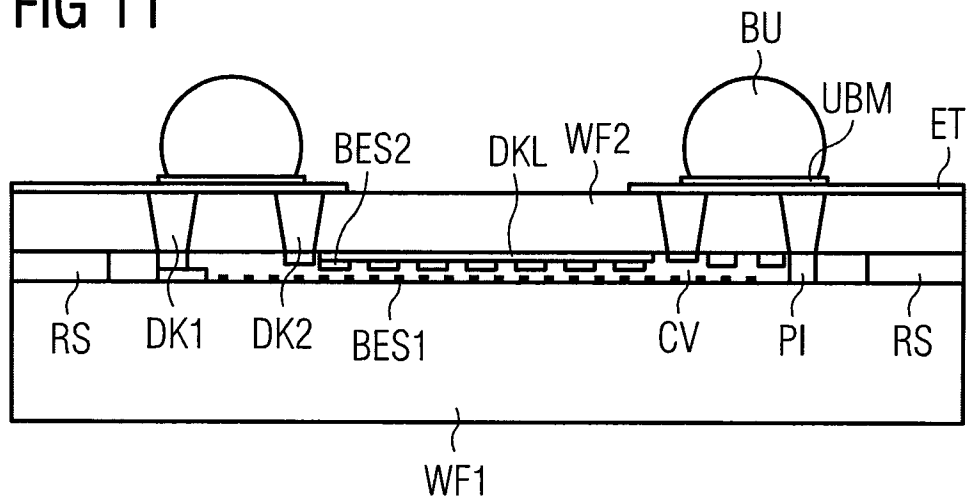


FIG 11



INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2012/055559

A. CLASSIFICATION OF SUBJECT MATTER
INV. B81C1/00
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H03H B81C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, INSPEC, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2007/115079 A1 (KUBO RYUICHI [JP] ET AL) 24 May 2007 (2007-05-24)	1,2,10, 14,24
Y	paragraphs [0037], [0038], [0106] - [0116], [0127] - [0129], [0152]; figure 14	3,11,12
Y	----- DE 10 2005 026243 A1 (EPCOS AG [DE]) 14 December 2006 (2006-12-14)	3,11,12
A	paragraphs [0018], [0049], [0062], [0063]; figure 1	1,2,10, 14,24
A	----- DE 10 2007 025992 A1 (EPCOS AG [DE]) 11 December 2008 (2008-12-11)	11
A	paragraphs [0034] - [0036]	
A	----- US 2001/010444 A1 (PAHL WOLFGANG [DE] ET AL) 2 August 2001 (2001-08-02)	12
	paragraph [0025]; figure 1	
	----- -/-	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

22 May 2012

Date of mailing of the international search report

01/08/2012

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Götz, Andreas

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2012/055559

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2008 113178 A (HITACHI MEDIA ELECTRON KK) 15 May 2008 (2008-05-15) abstract; figures 1-6 -----	1

INTERNATIONAL SEARCH REPORT

International application No.

PCT/EP2012/055559

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

See annex

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:
1-3, 10-12, 14, 24

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

The International Searching Authority has found that the international application contains multiple (groups of) inventions, as follows:

1. Claims 1-3, 10-12, 14, 24

Wafer-level package having a shielding.

2. Claims 4, 5, 13

Damping.

3. Claims 6, 23

Thickened pads.

4. Claim 7

Stress relief layer comprising a polymer.

5. Claim 8

Copper coil.

6. Claims 9, 22

Pillars having a different cross-sectional surface.

7. Claims 15-18

Nanometal particles.

8. Claims 19, 20

Laser method.

9. Claim 21

Planarization method.

10. Claims 25, 26

Stack composed of three wafers.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2012/055559

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2007115079 A1	24-05-2007	AT 427582 T CN 1977450 A EP 1804376 A1 JP 4375399 B2 US 2007115079 A1 WO 2006008940 A1	15-04-2009 06-06-2007 04-07-2007 02-12-2009 24-05-2007 26-01-2006
DE 102005026243 A1	14-12-2006	DE 102005026243 A1 JP 2008546207 A KR 20080011676 A US 2009224851 A1 WO 2006131216 A1	14-12-2006 18-12-2008 05-02-2008 10-09-2009 14-12-2006
DE 102007025992 A1	11-12-2008	DE 102007025992 A1 JP 2010528881 A US 2010127377 A1 WO 2008148736 A2	11-12-2008 26-08-2010 27-05-2010 11-12-2008
US 2001010444 A1	02-08-2001	US 6242842 B1 US 2001010444 A1	05-06-2001 02-08-2001
JP 2008113178 A	15-05-2008	NONE	

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP2012/055559

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
INV. B81C1/00
ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherhierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

H03H B81C

Recherhierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherhierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, INSPEC, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 2007/115079 A1 (KUBO RYUICHI [JP] ET AL) 24. Mai 2007 (2007-05-24)	1,2,10,14,24
Y	Absätze [0037], [0038], [0106] - [0116], [0127] - [0129], [0152]; Abbildung 14	3,11,12
Y	DE 10 2005 026243 A1 (EPCOS AG [DE]) 14. Dezember 2006 (2006-12-14)	3,11,12
A	Absätze [0018], [0049], [0062], [0063]; Abbildung 1	1,2,10,14,24
A	DE 10 2007 025992 A1 (EPCOS AG [DE]) 11. Dezember 2008 (2008-12-11)	11
A	Absätze [0034] - [0036]	
A	US 2001/010444 A1 (PAHL WOLFGANG [DE] ET AL) 2. August 2001 (2001-08-02)	12
	Absatz [0025]; Abbildung 1	
	-/--	



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

22. Mai 2012

Absendedatum des internationalen Recherchenberichts

01/08/2012

Name und Postanschrift der Internationalen Recherchenbehörde
Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Götz, Andreas

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP2012/055559

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	JP 2008 113178 A (HITACHI MEDIA ELECTRON KK) 15. Mai 2008 (2008-05-15) Zusammenfassung; Abbildungen 1-6 -----	1

Feld Nr. II Bemerkungen zu den Ansprüchen, die sich als nicht recherchierbar erwiesen haben (Fortsetzung von Punkt 2 auf Blatt 1)

Gemäß Artikel 17(2)a) wurde aus folgenden Gründen für bestimmte Ansprüche kein internationaler Recherchenbericht erstellt:

1. ☐ Ansprüche Nr.
weil sie sich auf Gegenstände beziehen, zu deren Recherche diese Behörde nicht verpflichtet ist, nämlich

2. ☐ Ansprüche Nr.
weil sie sich auf Teile der internationalen Anmeldung beziehen, die den vorgeschriebenen Anforderungen so wenig entsprechen, dass eine sinnvolle internationale Recherche nicht durchgeführt werden kann, nämlich

3. ☐ Ansprüche Nr.
weil es sich dabei um abhängige Ansprüche handelt, die nicht entsprechend Satz 2 und 3 der Regel 6.4 a) abgefasst sind.

Feld Nr. III Bemerkungen bei mangelnder Einheitlichkeit der Erfindung (Fortsetzung von Punkt 3 auf Blatt 1)

Diese Internationale Recherchenbehörde hat festgestellt, dass diese internationale Anmeldung mehrere Erfindungen enthält:

siehe Zusatzblatt

1. ☐ Da der Anmelder alle erforderlichen zusätzlichen Recherchegebühren rechtzeitig entrichtet hat, erstreckt sich dieser internationale Recherchenbericht auf alle recherchierbaren Ansprüche.

2. ☐ Da für alle recherchierbaren Ansprüche die Recherche ohne einen Arbeitsaufwand durchgeführt werden konnte, der zusätzliche Recherchegebühr gerechtfertigt hätte, hat die Behörde nicht zur Zahlung solcher Gebühren aufgefordert.

3. ☐ Da der Anmelder nur einige der erforderlichen zusätzlichen Recherchegebühren rechtzeitig entrichtet hat, erstreckt sich dieser internationale Recherchenbericht nur auf die Ansprüche, für die Gebühren entrichtet worden sind, nämlich auf die Ansprüche Nr.

4. ☒ Der Anmelder hat die erforderlichen zusätzlichen Recherchegebühren nicht rechtzeitig entrichtet. Dieser internationale Recherchenbericht beschränkt sich daher auf die in den Ansprüchen zuerst erwähnte Erfindung; diese ist in folgenden Ansprüchen erfasst:
1-3, 10-12, 14, 24

Bemerkungen hinsichtlich eines Widerspruchs

- ☐ Der Anmelder hat die zusätzlichen Recherchegebühren unter Widerspruch entrichtet und die gegebenenfalls erforderliche Widerspruchsgebühr gezahlt.
- ☐ Die zusätzlichen Recherchegebühren wurden vom Anmelder unter Widerspruch gezahlt, jedoch wurde die entsprechende Widerspruchsgebühr nicht innerhalb der in der Aufforderung angegebenen Frist entrichtet.
- ☐ Die Zahlung der zusätzlichen Recherchegebühren erfolgte ohne Widerspruch.

WEITERE ANGABEN**PCT/ISA/ 210**

Die internationale Recherchenbehörde hat festgestellt, dass diese internationale Anmeldung mehrere (Gruppen von) Erfindungen enthält, nämlich:

1. Ansprüche: 1-3, 10-12, 14, 24

Waferlevel Package mit Abschirmung

2. Ansprüche: 4, 5, 13

Dämpfung

3. Ansprüche: 6, 23

Aufgedickte Pads

4. Anspruch: 7

Polymer-Stressabbauschicht

5. Anspruch: 8

Kupferspule

6. Ansprüche: 9, 22

Pillars mit unterschiedlicher Querschnittsfläche

7. Ansprüche: 15-18

Nanometallpartikel

8. Ansprüche: 19, 20

Laserverfahren

9. Anspruch: 21

Planarisierungsverfahren

10. Ansprüche: 25, 26

Stack aus drei Wafern

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2012/055559

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 2007115079 A1	24-05-2007	AT 427582 T	15-04-2009
		CN 1977450 A	06-06-2007
		EP 1804376 A1	04-07-2007
		JP 4375399 B2	02-12-2009
		US 2007115079 A1	24-05-2007
		WO 2006008940 A1	26-01-2006

DE 102005026243 A1	14-12-2006	DE 102005026243 A1	14-12-2006
		JP 2008546207 A	18-12-2008
		KR 20080011676 A	05-02-2008
		US 2009224851 A1	10-09-2009
		WO 2006131216 A1	14-12-2006

DE 102007025992 A1	11-12-2008	DE 102007025992 A1	11-12-2008
		JP 2010528881 A	26-08-2010
		US 2010127377 A1	27-05-2010
		WO 2008148736 A2	11-12-2008

US 2001010444 A1	02-08-2001	US 6242842 B1	05-06-2001
		US 2001010444 A1	02-08-2001

JP 2008113178 A	15-05-2008	KEINE	
