

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013年10月3日(03.10.2013)



(10) 国際公開番号
WO 2013/147193 A1

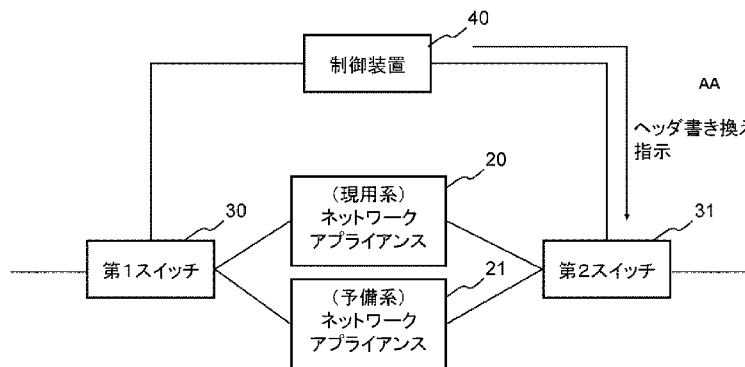
- (51) 国際特許分類:
H04L 12/713 (2013.01) H04L 12/70 (2013.01)
H04L 12/66 (2006.01)
- (21) 国際出願番号: PCT/JP2013/059605
- (22) 国際出願日: 2013年3月29日(29.03.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-079953 2012年3月30日(30.03.2012) JP
- (71) 出願人(米国を除く全ての指定国について): 日本電気株式会社(NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 Tokyo (JP).
- (72) 発明者; および
(71) 出願人(米国についてのみ): 森本 昌治(MORIMOTO, Masaharu) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP).
- (74) 代理人: 加藤 朝道(KATO, Asamichi); 〒2220033 神奈川県横浜市港北区新横浜3丁目20番12号加藤内外特許事務所内 Kanagawa (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告(条約第21条(3))

(54) Title: NETWORK APPLIANCE REDUNDANCY SYSTEM, CONTROL DEVICE, NETWORK APPLIANCE REDUNDANCY METHOD AND PROGRAM

(54) 発明の名称: ネットワークアプライアンス冗長化システム、制御装置、ネットワークアプライアンス冗長化方法及びプログラム



- 30 First switch
- 40 Control device
- 20 (Active system) network appliance
- 21 (Backup system) network appliance
- 31 Second switch
- AA Header rewrite instruction

(57) Abstract: In order to implement a stateful fail-over in a redundant configuration using two different models of network appliances, a network appliance redundancy system comprises: a first switch which is disposed at a stage previous to two different models of network appliances used while being switched between an active system and a backup system; a second switch which is disposed at a stage subsequent to the two different models of network appliances; and a control device which is provided with a conversion rule management unit for, on the basis of header information relating to a packet transmitted from the first switch, and header information relating to the packet received by the second switch via the network appliance of the active system, learning the header conversion rule of the network appliance of the active system, and at the time of switching to the network appliance of the backup system, instructs the second switch to rewrite a header so as to obtain the same output packet as that from the network appliance of the active system on the basis of the header conversion rule.

(57) 要約:

[続葉有]

WO 2013/147193 A1



2つの異なる機種ネットワークアプライアンスを用いた冗長構成におけるステータフルなフェールオーバーの実現。ネットワークアプライアンス冗長化システムは、現用系と予備系とに切り替えて運用される2つの異なる機種ネットワークアプライアンスの前段に配置される第1のスイッチと、前記2つの異なる機種ネットワークアプライアンスの後段に配置される第2のスイッチと、前記第1のスイッチから送信されたパケットのヘッダ情報と、前記現用系ネットワークアプライアンスを経由して前記第2のスイッチにて受信したパケットのヘッダ情報と、に基づいて、前記現用系ネットワークアプライアンスによるヘッダ変換ルールを学習する変換ルール管理部を備え、前記予備系ネットワークアプライアンスに切り替わった際に、前記ヘッダ変換ルールに基づいて、前記第2のスイッチに対し、前記現用系ネットワークアプライアンスと同様の出力パケットとなるようヘッダ書き換えを指示する制御装置と、を含む。

明 細 書

発明の名称：

ネットワークアプライアンス冗長化システム、制御装置、ネットワークアプライアンス冗長化方法及びプログラム

技術分野

[0001] [関連出願についての記載]

本発明は、日本国特許出願：特願2012-079953号（2012年3月30日出願）の優先権主張に基づくものであり、同出願の全記載内容は引用をもって本書に組み込み記載されているものとする。

本発明は、ネットワークアプライアンス冗長化システム、制御装置、ネットワークアプライアンス冗長化方法及びプログラムに関し、特に、2つの異なる機種ネットワークアプライアンスが配置されているネットワークアプライアンス冗長化システム、制御装置、ネットワークアプライアンス冗長化方法及びプログラムに関する。

背景技術

[0002] 特許文献1にマスターータとバックアップルータを並列に配置した構成が開示されている。同公報によると、並列に配置したルータの前段のシェードハブにてパケットを複製し、マスターータとバックアップルータの両方に送信し、マスターータがパケットを転送し、バックアップルータがパケットを廃棄することで、マスターータとバックアップルータ間で通信を行うことなく状態を同期できると記載されている。

[0003] 特許文献2には、装置内でパケットを複製し、現用系と待機系の双方の経路制御モジュールに転送して経路制御処理を実行させ、待機系モジュールからの内部制御パケットの受信から、待機系モジュールの状態を判定する仕組みを持ったパケット転送装置が開示されている。

[0004] 非特許文献1には、パケットを二重処理して状態を冗長化することにより、状態交換のオーバーヘッドを低減できるようにした方式が提案されている

。

[0005] 非特許文献2、3は、オープンフローと呼ばれる集中制御型のネットワークに関する文献である。

先行技術文献

特許文献

[0006] 特許文献1：特開2007-208502号公報

特許文献2：特開2005-303501号公報

非特許文献

[0007] 非特許文献1：狩野秀一、鈴木一哉、地引昌弘、「ルータクラスタにおける二重パケット処理冗長方式（インターネット及び一般）」、電子情報通信学会技術研究報告、IA、インターネットアーキテクチャ、104（377）、21-26、2004-10-21

非特許文献2：Nick McKeownほか7名、“OpenFlow：Enabling Innovation in Campus Networks”、[online]、[平成24（2012）年2月14日検索]、インターネット〈URL：<http://www.openflow.org/documents/openflow-wp-latest.pdf>〉

非特許文献3：“OpenFlow Switch Specification” Version 1.1.0 Implemented (Wire Protocol 0x02)、[online]、[平成24（2012）年2月14日検索]、インターネット〈URL：<http://www.openflow.org/documents/openflow-spec-v1.1.0.pdf>〉

発明の概要

発明が解決しようとする課題

[0008] 以下の分析は、本発明によって与えられたものである。複数の仮想ネットワークで物理ネットワーク資源を共有している場合、1つのネットワークの故障が複数の仮想ネットワークに影響を与えてしまう。このような事態に備

え、通常はあらゆるネットワーク機器を現用系と予備系の2つ以上の系を用意し冗長化を行っておく必要がある。

[0009] しかしながら、NAT (Network Address Translation) やNAPT (Network Address Port Translation)、LB (Load Balancer) といった、パケットヘッダ (以降、単に「ヘッダ」と称する) の変換 (以降、「ヘッダ変換」と称する。) を伴うネットワークアプライアンス (以降、単に「アプライアンス」または「AP」と称する。) を冗長化する場合、サービスによっては、ステートフルなフェールオーバを実現する必要がある。ここで、ステートフルなフェールオーバとは、セッションが存在するうちに現用系 (または、「ACT」と称する。逆に、予備系は、「SBY」と称する。) なアプライアンスの切り替え (以降、「系切り替え」と称する) が発生しても、それらのセッションが継続できるようなフェールオーバである。その場合、ユーザはステートフルな冗長化機能を持った同機種のアプライアンスを2台以上用意し、かつ、それらを密に接続しなければならない。その理由は、これらのアプライアンスが行うヘッダの変換結果 (以降、「変換後ヘッダ」と称する。) が、装置ごとに異なるため、ACTとSBYで変換情報を交換して共有する必要がある、その共有手法がメーカや装置毎に異なるからである。結果、この制約がネットワーク構成や物理資源の割り当ての柔軟性を損なうことになってしまう。

[0010] この点、特許文献1、2及び非特許文献1の技術では、それぞれルータの改造が必要であり、各ベンダで販売されているものをそのまま用いることができないという問題点がある。

[0011] 本発明の目的は、2つの異なる機種ネットワークアプライアンスを用いたステートフルなフェールオーバの実現に貢献することのできるネットワークアプライアンス冗長化システム、制御装置、ネットワークアプライアンス冗長化方法及びプログラムを提供することにある。

課題を解決するための手段

[0012] 第1の視点によれば、現用系と予備系とに切り替えて運用される2つの異なる機種ネットワークアプライアンスの前段に配置される第1のスイッチと、前記2つの異なる機種ネットワークアプライアンスの後段に配置される第2のスイッチと、前記第1のスイッチから送信されたパケットのヘッダ情報と、前記現用系ネットワークアプライアンスを経由して前記第2のスイッチにて受信したパケットのヘッダ情報と、に基づいて、前記現用系ネットワークアプライアンスによるヘッダ変換ルールを学習する変換ルール管理部を備え、前記予備系ネットワークアプライアンスに切り替わった際に、前記ヘッダ変換ルールに基づいて、前記第2のスイッチに対し、前記現用系ネットワークアプライアンスと同様の出力パケットとなるようヘッダ書き換えを指示する制御装置と、を含むネットワークアプライアンス冗長化システムが提供される。

[0013] 第2の視点によれば、現用系と予備系とに切り替えて運用される2つの異なる機種ネットワークアプライアンスの前段に配置される第1のスイッチと、前記2つの異なる機種ネットワークアプライアンスの後段に配置される第2のスイッチと、に接続され、前記第1のスイッチから送信されたパケットのヘッダ情報と、前記現用系ネットワークアプライアンスを経由して前記第2のスイッチにて受信したパケットのヘッダ情報と、に基づいて、前記現用系ネットワークアプライアンスによるヘッダ変換ルールを学習する変換ルール管理部を備え、前記予備系ネットワークアプライアンスに切り替わった際に、前記ヘッダ変換ルールに基づいて、前記第2のスイッチに対し、前記現用系ネットワークアプライアンスと同様の出力パケットとなるようヘッダ書き換えを指示する制御装置が提供される。

[0014] 第3の視点によれば、現用系と予備系とに切り替えて運用される2つの異なる機種ネットワークアプライアンスの前段に配置される第1のスイッチと、前記2つの異なる機種ネットワークアプライアンスの後段に配置される第2のスイッチと、接続された制御装置が、前記第1のスイッチから送信されたパケットのヘッダ情報と、前記現用系ネットワークアプライアンス

を經由して前記第2のスイッチにて受信したパケットのヘッダ情報と、に基づいて、前記現用系のネットワークアプライアンスによるヘッダ変換ルールを学習するステップと、前記現用系のネットワークアプライアンスから前記予備系のネットワークアプライアンスに切り替わった際に、前記ヘッダ変換ルールに基づいて、前記第2のスイッチに対し前記第1のスイッチと同様のヘッダ書き換えを指示するステップとを含む制御装置と、を含むネットワークアプライアンス冗長化方法が提供される。本方法は、スイッチを制御する制御装置という、特定の機械に結びつけられている。

- [0015] 第4の視点によれば、現用系と予備系とに切り替えて運用される2つの異なる機種ネットワークアプライアンスの前段に配置される第1のスイッチと、前記2つの異なる機種ネットワークアプライアンスの後段に配置される第2のスイッチと、接続された制御装置に搭載されたコンピュータに、前記第1のスイッチから送信されたパケットのヘッダ情報と、前記現用系のネットワークアプライアンスを經由して前記第2のスイッチにて受信したパケットのヘッダ情報と、に基づいて、前記現用系のネットワークアプライアンスによるヘッダ変換ルールを学習する処理と、前記現用系のネットワークアプライアンスから前記予備系のネットワークアプライアンスに切り替わった際に、前記ヘッダ変換ルールに基づいて、前記第2のスイッチに対し前記第1のスイッチと同様のヘッダ書き換えを指示する処理とを実行させるプログラムが提供される。なお、このプログラムは、コンピュータが読み取り可能な（非トランジエントな）記憶媒体に記録することができる。即ち、本発明は、コンピュータプログラム製品として具現することも可能である。

発明の効果

- [0016] 本発明によれば、2つの異なる機種ネットワークアプライアンスを用いた冗長構成で、ステートフルなフェールオーバーの実現に貢献することが可能となる。

図面の簡単な説明

- [0017] [図1]本発明の一実施形態の構成を示す図である。

[図2]本発明の第1の実施形態のネットワークアプライアンス冗長化システムの構成を示す図である。

[図3]図2の各装置のMACアドレスとIPアドレスの対応表である。

[図4]本発明の第1の実施形態の制御装置に保持される冗長構成管理テーブルの例である。

[図5]本発明の第1の実施形態の制御装置に保持されるヘッダ変換テーブルの例である。

[図6]本発明の第1の実施形態の第1スイッチ（前段スイッチ）に設定されるフローエントリ（制御情報）の例である。

[図7]本発明の第1の実施形態の第2スイッチ（後段スイッチ）に設定されるフローエントリ（制御情報）の例である。

[図8]本発明の第1の実施形態におけるパケット変換の一例（カプセル化）である。

[図9]本発明の第1の実施形態におけるパケット変換の別の一例（ヘッダ埋め込み）である。

[図10]本発明の第1の実施形態の動作（初期設定）を表した流れ図である。

[図11]本発明の第1の実施形態の一連の動作（CL1のARP～ARP応答まで）を表したシーケンス図である。

[図12]本発明の第1の実施形態の一連の動作（CL1のパケット送信～SV1到達まで）を表したシーケンス図である。

[図13]本発明の第1の実施形態の一連の動作（SV1のARP～ARP応答まで）を表したシーケンス図である。

[図14]本発明の第1の実施形態の一連の動作（SV1のパケット送信～CL1到達まで）を表したシーケンス図である。

[図15]本発明の第1の実施形態の動作（NATテーブル変換）を表した流れ図である。

[図16]AP2（系2）が現用系で動作している状態の冗長構成管理テーブルの例である。

[図17] A P 2 (系 2) が現用系で動作している状態において第 1 スイッチ (前段スイッチ) に設定されるフローエントリ (制御情報) の例である。

[図18] A P 2 (系 2) が現用系で動作している状態において第 2 スイッチ (後段スイッチ) に設定されるフローエントリ (制御情報) の例である。

発明を実施するための形態

[0018] はじめに本発明の一実施形態の概要について図面を参照して説明する。なお、この概要に付記した図面参照符号は、理解を助けるための一例として各要素に便宜上付記したものであり、本発明を図示の態様に限定することを意図するものではない。

[0019] 本発明は、図 1 に示すように、その一実施形態において、現用系と予備系とに切り替えて運用される 2 つの異なる機種ネットワークアプライアンス 20、21 の前段に配置される第 1 のスイッチ 30 と、前記 2 つの異なる機種ネットワークアプライアンス 20、21 の後段に配置される第 2 のスイッチ 31 と、前記第 1、第 2 のスイッチ 30、31 を制御する制御装置 40 とを含む構成にて実現できる。

[0020] より具体的には、制御装置 40 は、第 1 のスイッチ 30 から送信されたパケットのヘッダ情報と、前記現用系ネットワークアプライアンスを経由して第 2 のスイッチ 31 にて受信したパケットのヘッダ情報と、に基づいて、前記現用系ネットワークアプライアンス 20 によるヘッダ変換ルールを学習する変換ルール管理部を備える。そして、制御装置 40 は、現用系から予備系ネットワークアプライアンス 21 に切り替わった際に、前記ヘッダ変換ルールに基づいて、第 2 のスイッチ 31 に対し、前記現用系ネットワークアプライアンス 20 と同様の出力パケットとなるようヘッダ書き換えを指示する。

[0021] 以上により、異なるアプライアンス間でのステートフルなフェールオーバーが実現できる。なお、上記構成によれば、アプライアンスに対する改造は不要であり、また、アプライアンス 20、21 は、それぞれ同種のヘッダ変換の機能を有していればよく、メーカーや機種が異なってもよい。

[0022] [第1の実施形態]

続いて、本発明の第1の実施形態について図面を参照して詳細に説明する。以下、アプライアンスとしてHalf-NATを行うロードバランサ（以降、「LB」と称する。）を冗長化する例を取り上げる。なお、本発明はこの実施形態に限定されるものではなく、その他ヘッダ変換を伴うアプライアンスの冗長化を行う際に適用可能である。

[0023] 図2は、本発明の第1の実施形態のネットワークアプライアンス冗長化システムの構成を示す図である。図2を参照すると、並列に配置されたアプライアンス（AP）120、121と、これらAP120、121の前段に配置された第1スイッチ110と、これらAP120、121の後段に配置された第2スイッチ111と、第1、第2スイッチ110、111を制御する制御装置140とを含む構成が示されている。

[0024] 第1スイッチ110のポートp0には、クライアントCL1が接続されている。第1スイッチ110のポートp1には、初期状態において現用系で動作するアプライアンス（AP）120が接続され、ポートp2には、初期状態において予備系で動作するアプライアンス（AP）121が接続されている。同様に、第2スイッチ111のポートp1には、初期状態において現用系で動作するアプライアンス（AP1）120が接続され、ポートp2には、初期状態において予備系で動作するアプライアンス（AP2）121が接続されている。また、第2スイッチ111のポートp0には、スイッチ112を介して、サーバSV1～SV3が接続されている。なお、アプライアンス（AP）120、121はそれぞれNATテーブル（アドレス変換テーブルに相当）を内部に持っている。

[0025] 制御装置140は、MAC（Media Access Control）アドレスとポートの関係を学習する機能と、図3に示すようにIP（Internet Protocol）アドレスとMACアドレスの関係を学習する機能や第1、第2スイッチにフローエントリ（制御情報）を設定する機能を持った経路制御部141と、変換ルール管理部142とを備えている。

[0026] また、制御装置 140 の変換ルール管理部 142 は、冗長化されたアプライアンスの構成及び状態を管理するための冗長構成管理テーブルと、冗長構成を組んだ各系がフロー単位に行ったヘッダ変換内容を管理するためのヘッダ変換テーブルとを保持している。制御装置 140 の変換ルール管理部 142 は、現用系から予備系のアプライアンス 121 に切り替わった際に、前記ヘッダ変換テーブルを参照して、これらアプライアンスの後段に配置された第 2 スイッチ 111 に対し、現用系のアプライアンス 120 と同様の出力パケットとなるようヘッダ書き換えを指示する。

[0027] 図 4 は、変換ルール管理部 142 に保持されている冗長構成管理テーブルの例である。図 4 の例では、冗長構成を組んだアプライアンスを特定するためのクラスタ ID（以降、「CLID」と称する。）と対応づけて、冗長構成を設定したアプライアンスとスイッチの接続情報（sw1 は第 1 スイッチの ID、sw2 は第 2 スイッチの ID を示す。）、現用系として動作している系の情報、アプライアンスの種別情報、ACT と SBY の両方のヘッダ変換ルールが揃った後も変換前ヘッダを付与する処理を継続するかどうかを示す継続フラグ、変換前ヘッダにおいて、あるパケット列を同じフローとみなすために必要なキーとなるフィールドを管理するキーフィールドを格納可能となっている。

[0028] 図 5 は、変換ルール管理部 142 に保持されているヘッダ変換テーブルの例である。図 5 の例では、CLID と対応づけて、変換前のヘッダの情報（即ち、第 2 スイッチ 111 経由で入手される第 1 スイッチ 110 から送信されたパケットのヘッダ情報）と、アプライアンス 120、121 でそれぞれ変換された変換後のヘッダ情報（即ち、第 2 スイッチ 111 が受信したパケットのヘッダ情報）とを格納可能となっている。なお、図 4、図 5 を含む以下の説明において、dl__type は、上位層のプロトコルタイプを示し、dl__src は、送信元 MAC アドレスを示し、dl__dst は、送信先 MAC アドレスを示す。また、nw__src は、送信元 IP アドレスを示し、nw__dst は、送信先 IP アドレスを示す。また、tp__src は、送信

元L4ポート番号を示す、t p__d s tは、送信先L4ポート番号を示すものとする。

[0029] 第1、第2スイッチ110、111は、それぞれ上記した制御装置140の経路制御部141から設定されたフローエントリ（制御情報）に従って動作するパケット処理部130、131を備える。また、第1、第2スイッチ110、111は、フローエントリ（制御情報）を記憶する制御情報記憶部（図示省略）を備えている。

[0030] 図6は、第1スイッチ110に設定されるフローエントリ（制御情報）の例である。図6の例では、上位に格納されたフローエントリ（No. フィールドの値が大きい）程、優先度の高いフローエントリとして取り扱われる。フローエントリ（制御情報）は、フローを識別するマッチ条件（m a t c h）と、そのフローに対して行うアクション（a c t i o n）と対応付けて構成される。例えば、図6のNo. 103のフローエントリは、ポートp1、即ち、アプライアンス120から送信元IPアドレスがV I P__L（アプライアンスの入力側の仮想IPアドレス）、宛先IPアドレスがI P__C L 1（クライアントC L 1のIPアドレス）であるIPパケットを受信した場合、ポートp0、即ち、クライアントC L 1に転送すべきことを示している。なお、図6中の「*」は、ワイルドカードを示している。例えば、図6のNo. 0のフローエントリは、すべて「*」が設定されている。このため、第1スイッチ110は、上位のフローエントリのいずれにも適合しないヘッダを持つパケットを受信した場合、制御装置140にパケットを送信する。制御装置140の経路制御部141は、前記パケットを受信すると、その内容を解析して、経路の計算等を行って、適切なフローエントリを第1スイッチ110（必要なら第2スイッチ112にも）に設定する。

[0031] また、図6の例では、ポートp0、即ち、クライアントC L 1から宛先IPアドレスがI P__C L 1（クライアントC L 1のIPアドレス）、送信元IPアドレスがI P__S V 1（サーバS V 1のIPアドレス）であるIPパケットを受信した場合、その宛先M A Cアドレス等を書き換えたものを、そ

れぞれポート p 1、 p 2 から送信するフローエントリが設定されている（No. 104 のフローエントリ参照）。また、クライアント CL 1 から ARP（Address Resolution Protocol）パケットを受信した場合も、それぞれポート p 1、 p 2 から送信するフローエントリが設定されている（No. 100 のフローエントリ参照）。

[0032] 図7は、第2スイッチ111に設定されるフローエントリ（制御情報）の例である。例えば、図7のNo. 104のフローエントリは、ポート p 0、即ち、スイッチ112からIPパケットで送信元IPアドレスがVIP_L（アプライアンスの入力側の仮想IPアドレス）、宛先IPアドレスがIP_CL 1（クライアントCL1のIPアドレス）であるパケットを受信した場合、それぞれヘッダの宛先MACアドレスをアプライアンスの接続ポートのMACアドレスに書き換えた上で、ポート p 1、 p 2 から送信するフローエントリが設定されている（No. 104のフローエントリ参照；アプライアンス121に送信するパケットについては送信元MACアドレス、送信元IPアドレスも書き換え。）。また、図7の例では、前記のように、第1スイッチ110で変換前ヘッダが付加され、アプライアンス120を経由してきたパケットについて、変換前ヘッダを除去した上で、スイッチ111に転送するフローエントリが設定されている（No. 101のフローエントリ参照）。一方、第1スイッチ110で変換前ヘッダが付加され、予備系のアプライアンス121を経由してきたパケットについては、廃棄を指示するフローエントリが設定されている（No. 100のフローエントリ参照）。また、図7にも図6と同様にすべてワイルドカード「*」が設定されたフローエントリが設定されている（No. 0のフローエントリ参照）。このため、第2スイッチ111も、上位のフローエントリのいずれにも適合しないヘッダを持つパケットを受信した場合、制御装置140にパケットを送信する。

[0033] 上記のようなパケット処理部130、131は、各スイッチ110、111上のCPU（Central Processing Unit）で動作するプログラムとして実装したり、特定の処理を行うASIC（Appli

c a t i o n S p e c i f i c I n t e g r a t e d C i r c u i t) として実現したりすることもできる。また、上記基本動作は、非特許文献 1、2 のオープンフロースイッチと同様であるので、非特許文献 2 の仕様に従って構成されたスイッチを用いることもできる。

[0034] ここで、図 6、図 7 におけるアクションとしてヘッダ付与、ヘッダ削除が設定されている場合の具体的なヘッダ付与（削除）の方法について説明する。このようなヘッダ付与（削除）の方法には、例えば、次のような方式が挙げられる。一つ目の方式は、図 8 のように、パケットヘッダを同じパケットヘッダでカプセル化する方式である。図 8 の例では、パケットに変換前ヘッダが付与されているかどうかを識別するために、IPヘッダのオプションフィールド（O p t i o n s）に、変換前ヘッダを付加していることを示すフラグを設けられている。

[0035] 二つ目の方式は、図 9 のように、IPヘッダのオプションフィールド（O p t i o n s）内に、ヘッダを格納する方式である。図 9 の例においても、変換前ヘッダが付与されているかどうかを識別するための付与フラグが設けられている。なお、図 8、図 9 の例では、IPヘッダのオプションフィールド（O p t i o n s）を利用しているが、TCPヘッダのオプションフィールド（O p t i o n s）を利用してもよい。また、図 8、図 9 の例では、L 2～L 4 のヘッダを保存しているが、すべてのヘッダを保存する必要もなく、ヘッダのうち必要なフィールドのみを保存してもよい。

[0036] 続いて、本実施形態の動作について図面を参照して詳細に説明する。

[初期設定]

はじめに、図 2 に示した制御装置 1 4 0 や第 1、第 2 スイッチ 1 1 0、1 1 1 に対して行われる初期設定について説明する。図 1 0 は、本発明の第 1 の実施形態の動作（初期設定）を表した流れ図である。以下、第 1 スイッチ 1 1 0 を前段スイッチと呼び、第 2 スイッチ 1 1 1 を後段スイッチと呼んで説明する。

[0037] 図 1 0 に示すとおり、オペレータは、冗長構成管理テーブルに、クラスタ

ID (CLID)、冗長構成を設定したアプライアンスと前後段のスイッチの接続情報、現用系として動作している系の情報、アプライアンスの種別情報、継続フラグ、キーフィールドを登録する（ステップS100）。

[0038] その際に、継続フラグやキーフィールドは手動で入力するようにしてもよいし、自動入力としてもよい。例えば、アプライアンス種別がHalf-NAT (DNAT) ということから、例えば、システムが継続フラグはNo、キーフィールドはnw_srcである、というように自動的に判定してもよい。ここで、継続フラグは、アプライアンスが行うパケットヘッダの変換により、アプライアンスの前後でフロー情報が一意に識別できなくなる場合は必ずYesにする必要がある。例えば、アプライアンスの種別が図4のようにHalf-NATではなくFull-NATである場合、送信元IPアドレスも宛先IPアドレスも変換されてしまうため、アプライアンスの前後でフローの識別が不可能になる。そのような場合、継続フラグYesに設定することで、前段スイッチ（第1スイッチ110）での変換前ヘッダ情報の付与と、後段スイッチ（第2スイッチ111）での変換前ヘッダ情報の除去が継続され、制御装置がフローを識別できるようになる。なお、Full-NATの場合のキーフィールドはnw_src、nw_dstとなり、NAPTの場合はtp_src、tp_dstも条件に加わる。

[0039] 以下、本実施形態では、オペレータが、継続フラグとしてYes、キーフィールドをnw_srcに手動で設定したとする。なお、継続フラグがNoの場合、ヘッダ変換テーブルに、ACTとSBYの両方の変換後ヘッダ情報が揃った時点で、制御装置140は、パケット処理部130に変換前ヘッダの付与の停止を指示する（図6のNo. 102のフローエントリの削除を指示すればよい。）。変換前ヘッダの付与中は、前段スイッチ（第1スイッチ110）は前述したIPヘッダ内にある付与フラグ（図8、図9参照）をONにしておき、後段スイッチ（第2スイッチ111）ではONの場合に変換前ヘッダ情報を除去する処理を行う。

[0040] 次に、冗長構成管理テーブルにエントリが登録された段階で、制御装置1

40は、それらの情報をもとに、前段スイッチ（第1スイッチ110）のフローテーブルにSBYからのパケットを廃棄するフローエントリNo. 1と設定する。また、制御装置140は、後段スイッチ（第2スイッチ111）のフローテーブルにSBYからのARPパケットを廃棄するフローエントリNo. 1を設定する。なお、前後段スイッチのNo. 0のフローエントリは、制御装置と、これらのスイッチが接続された段階で設定されているとする。

[0041] 続いて、上記初期設定の完了後に実施可能となるパケット転送処理について説明する。

[パケット転送]

図11～図14は、本発明の第1の実施形態の一連の動作を表したシーケンス図である。図11に示すように、クライアントCL1は、通信開始に当たって、VIP_L（アプライアンスの入力側の仮想IPアドレス）宛てにARP要求パケットを送信する（ステップs11）。

[0042] 前段スイッチ（第1スイッチ110）は、パケット処理部130内のフローテーブル（以降、単に「フローテーブル」と呼ぶ）から、受信したARP要求パケットに適合するマッチ条件を持つエントリを検索する。ここでは、図6のNo. 0のフローエントリがヒットするため、前段スイッチ（第1スイッチ110）は、そのアクションに従って、制御装置140に対してARPパケットを転送する（以下、スイッチから制御装置へのパケット転送処理（フローエントリの設定要求処理）を「パケットイン」と呼ぶ。）（ステップs12）。

[0043] 制御装置140は、冗長構成管理テーブルの接続情報と受信パケットのヘッダから、パケットがアプライアンスのVIP_Lに対するARP要求と判定し、ARPパケットをAP120とAP121へ送信するようなフローエントリを前段スイッチ（第1スイッチ110）に設定する。ここでは、図6のNo. 100のフローエントリが設定される。続いて、制御装置140は、前段スイッチ（第1スイッチ110）のポートp1、p2からそれぞれア

プライアンスAP120とAP121にパケット送信要求を行い、前段スイッチ（第1スイッチ110）にパケットを送信させる（以下、この処理を「パケットアウト」と呼ぶ。）（ステップs13）。

[0044] アプライアンスAP120、AP121は、ARPパケットを受け取り、VIP_Lに対するMACアドレスをARP応答パケットで返信する（ステップs14）。

[0045] 前段スイッチ（第1スイッチ110）は、AP121から受け取ったARP応答を、図6のNo. 1のフローエントリに従って廃棄する（ステップs15）。

[0046] 一方、前段スイッチ（第1スイッチ110）は、AP120から受け取ったARP応答を、図6のNo. 0のフローエントリに従って、制御装置140に送信する（ステップs16）。

[0047] 制御装置140の経路制御部141は、受信したパケットがアプライアンスからのARP応答と判定し、その送信先となる前段スイッチ（第1スイッチ110）のポートに出力するようなフローエントリを設定する。ここでは、送信先はCL1であるため、出力先ポートはp0となり、図6のNo. 101のフローエントリが設定される。そして、制御装置140は、前段スイッチ（第1スイッチ110）のポートp0からパケットアウトさせる（ステップs17）。クライアントCL1はARP応答を受け取る（ステップs18）。

[0048] 前記ARP応答を受け取ったクライアントCL1は、図12に示すように、VIP_L宛てにIPパケットを送信する（ステップs19）。

[0049] 前段スイッチ（第1スイッチ110）は、No. 0のフローエントリに従って、制御装置140に対して受信したIPパケットを送信する（ステップs20）。

[0050] 制御装置140は、受信したパケットがアプライアンスへのIPパケットと判定し、変換前ヘッダを付与し、宛先MACアドレスをそれぞれのアプライアンス用に変換し、AP120とAP121へ送信するようなフローエン

トリを前段スイッチ（第1スイッチ110）に設定する。さらに、制御装置140は、前段スイッチ（第1スイッチ110）に、パケットに対して変換前ヘッダを付与し、ポートp1、p2からパケットアウトさせる（ステップs21）。なお、冗長構成管理テーブルの継続フラグがYesのため、図6のNo. 102のフローエントリのように、アクションに変換前ヘッダ付与処理を追加するフローエントリが設定される。また、継続フラグがYesのため、IPヘッダ中の付与フラグは利用しないことにする。

[0051] アプライアンスAP120、AP121は、それぞれ自身のNATテーブルに基づいて受信パケットを変換し出力する（ステップs22）。

[0052] 後段スイッチ（第2スイッチ111）は、パケット処理部131内のフローテーブルから、受信したパケットに適合するマッチ条件を持つエントリを検索する。ここでは、図7のNo. 0のフローエントリがヒットするため、後段スイッチ（第2スイッチ111）は、そのアクションに従って、制御装置140に対して受信パケットを転送する（ステップs23a、s23s）。

[0053] 制御装置140は、冗長構成管理テーブルを参照し、受信パケットの入力ポート情報（import）から、後段スイッチ（第2スイッチ111）からの受信パケットがACTからのものか、SBYからのものかを判定し、それに基づいて、ヘッダ変換テーブルのエントリを登録する。

[0054] 制御装置140は、ACTからの受信パケットでヘッダ変換テーブルにエントリを登録した場合、後段スイッチ（第2スイッチ111）に対し、ポートp0から後続パケットを出力させるフローエントリを設定する。なおこの時、冗長構成管理テーブルの継続フラグがYesの場合、制御装置140は、図7のNo. 101のフローエントリに示すように、変換前ヘッダの除去アクションを追加する。その後、制御装置140は変換前ヘッダの除去を行い、後段スイッチ（第2スイッチ111）にポートp0からパケットアウトさせる（ステップs24a）。

[0055] 一方、SBYからの受信パケットでヘッダ変換ルールにエントリを登録し

た場合、制御装置140は、後続パケットを廃棄させるフローエントリを設定するとともに、当該パケットを廃棄する（ステップs24s）。

[0056] 以上の結果、AP120経由で転送されたパケットが、SV1にて受信される（ステップs25a）。

[0057] 次に、前記パケットを受信したSV1は、図13に示すように、IP__CL1への応答パケットの送信にあたり、デフォルトGWであるVIP__Rに対してARP要求パケットを送信する（ステップs30）。

[0058] 後段スイッチ（第2スイッチ111）は、パケット処理部131内のフローテーブルから、受信したARPパケットに適合するマッチ条件を持つエントリを検索する。ここでは、図7のNo. 0のフローエントリがヒットするため、後段スイッチ（第2スイッチ111）は、そのアクションに従って、制御装置140に対してARPパケットを転送する（ステップs31）。

[0059] 制御装置140は、冗長構成管理テーブルの接続情報と受信パケットのヘッダから、パケットがアプライアンスのVIP__Rに対するARP要求と判定し、ARPパケットをAP120とAP121へ送信するようなフローエントリを後段スイッチ（第2スイッチ111）に設定する。ここでは、図7のNo. 102のフローエントリが設定される。続いて、制御装置140は、後段スイッチ（第2スイッチ111）のポートp1、p2からそれぞれアプライアンスAP120とAP121にパケットを送信させる（ステップs32）。

[0060] アプライアンスAP120、AP121は、ARPパケットを受け取り、VIP__Rに対するMACアドレスをARP応答パケットで返信する（ステップs33）。

[0061] 後段スイッチ（第2スイッチ111）は、AP121から受け取ったARP応答を、図7のNo. 1のフローエントリに従って廃棄する（ステップs34）。

[0062] 一方、後段スイッチ（第2スイッチ111）は、AP120から受け取ったARP応答を、図7のNo. 0のフローエントリに従って、制御装置14

0に送信する（ステップs 35）。

[0063] 制御装置140の経路制御部141は、受信したパケットがアプライアンスからSV1へのARP応答と判定し、その送信先となる後段スイッチ（第2スイッチ111）のポートに出力するようなフローエントリを設定する。ここでは、送信先はSV1であるため出力先ポートはp0となり、図7のNo. 103のフローエントリが設定される。そして、制御装置140は、後段スイッチ（第2スイッチ111）のポートp0からパケットアウトさせる（ステップs 36）。SV1はARP応答を受け取る。

[0064] 前記ARP応答を受け取ったSV1は、図14に示すように、VIP__R宛てにIPパケットを送信する（ステップs 37）。

[0065] 後段スイッチ（第2スイッチ111）は、No. 0のフローエントリに従って、制御装置140に対して受信したIPパケットを送信する（ステップs 38）。

[0066] 制御装置140は、受信したパケットがCL1へのIPパケットと判定し、当該IPパケットをAP120へ送信するために宛先MACアドレス（dl__dst）を変換し、AP121へ送信するために宛先MACアドレス（dl__dst）、送信元MACアドレス（dl__src）、送信元IPアドレス（nw__src）を変換して送信するようなフローエントリを設定する。ここでは、図7のNo. 104のフローエントリが設定される。さらに、制御装置140は、後段スイッチ（第2スイッチ111）に、受信パケットに同様の処理を行った後、ポートp1、p2からパケットアウトさせる（ステップs 39）。このようなAP121への送信時の変換を行う理由は、AP121が通信したSV2からの戻りのパケットと見せる必要があるからである。これらの情報は経路制御部141から取得できる。

[0067] アプライアンスAP120、AP121は、それぞれIPパケットを受信し、自身のNATテーブルに基づいてパケットヘッダを変換してから、前段スイッチ（第1スイッチ110）に出力する（ステップs 40）。

[0068] 前段スイッチ（第1スイッチ110）は、パケット処理部130内のフロ

ーテーブルから、受信したパケットに適合するマッチ条件を持つエントリを検索する。AP121からのパケットは、図6のNo. 1のフローエントリに従って、廃棄される（ステップs41）。

[0069] 一方、AP120からのパケットは、図6のNo. 0のフローエントリに従って、制御装置140に転送される（ステップs42）。

[0070] 制御装置140は、受信パケットが、AP120からの折り返しパケットと判定し、前段スイッチ（第1スイッチ110）に、出力ポートp0からパケットを出力するフローエントリを設定する。ここでは、図6のNo. 103のフローエントリが設定される。制御装置140は、前段スイッチ（第1スイッチ110）にパケットアウトを指示する（ステップs43）。

[0071] 以上の結果、AP120経由で転送された応答パケットが、CL1にて受信される（ステップs44）。

[0072] [NATテーブルの更新]

続いて、アプライアンスAP120、AP121において、NATテーブルの更新が行われた場合の処理について説明する。図15は、本発明の第1の実施形態の動作（NATテーブル変換）を表した流れ図である。

[0073] NATテーブルの更新が行われた場合、それらのアプライアンスを通過したパケットのヘッダは、前段スイッチ（第1スイッチ110）、もしくは、後段スイッチ（第2スイッチ111）のNo. 0のフローエントリにて捕捉され、制御装置140に送信されることになる。

[0074] ここで、例として、CL1からVIP_L宛てに送信しているパケットについて、現在ACTである系1のAP120のNATテーブルが更新され、nw_dstがIP_SV1からIP_SV3に書き変わったものとして説明する。

[0075] この場合、後段スイッチ（第2スイッチ111）は、新しいNATテーブルの情報に従ってヘッダ変換されたパケットを受信すると、No. 0のフローエントリに従って、制御装置140に対し、当該パケットを送信する（ステップS201）。

[0076] 制御装置140は、冗長構成管理テーブルを参照して受信パケットがどのアプライアンスが出力したパケットかを特定する。この例では、後段スイッチ（第2スイッチ111）のSWIDがsw2、入力ポート情報（import）がp1であるため、冗長構成管理テーブルのCLIDが1のエントリが該当する。また、このエントリのキーフィールド情報はnw_srcあり、受信パケットのヘッダのnw_srcフィールドの値はIP_CL1となっている。これらの結果から、制御装置140は、ヘッダ変換テーブルのNo. 1のエントリであると特定する。次に、制御装置140は、ヘッダ変換テーブルのNo. 1の系1の変換後ヘッダ情報のうち、nw_dstを、受信パケットのヘッダから取得したIP_SV3へ書き換える（ステップS202）。なお、逆向きから送信されたパケットの場合は、nw_srcの逆であるnw_dstがキー情報となる。また、継続フラグがYesのため、変換前ヘッダをもとにヘッダ変換テーブルのエントリを特定してもよい。

[0077] 次に、制御装置140は、系1の変換後ヘッダの書き換え前後の情報をもとに、後段スイッチ（第2スイッチ111）のフローエントリを書き換える。まず、図7のNo. 101のフローエントリのマッチ条件のnw_dstをIP_SV1からIP_SV3に書き換え、No. 104のフローエントリのマッチ条件のnw_srcをIP_SV1からIP_SV3に書き換える。その後、制御装置140は、後段スイッチ（第2スイッチ111）にポートp0からパケットアウトさせる（ステップS203）。

[0078] なお、上記の例は、アプライアンス種別がHalf-NATで、CL1からSV1へのパケットについての一例にすぎず、実施の形態について限定するものではない。

[0079] [系切り替え]

続いて、AP120とAP121のACTとSBYの切り替えが行われた場合の動作について説明する。冗長構成を組むAP120とAP121のアプライアンスのうち、AP120に障害が発生した場合、制御装置140は、その通知を受け取る。この方法には、SNMP（Simple Netw

ork Management Protocol) の Trap やアプライアンスから情報を受ける、アプライアンスを経由するパケットを監視する、または、ハートビートによる生存確認、などの方法があるが、特にこれらに限定するものではない。

[0080] 制御装置 140 は、受け取った通知から、冗長構成管理テーブルを参照し、CLID が 1 のエントリを参照し、現在の ACT (現用系) を系 2 に変更し、系 1 の接続ポートとキーフィールド情報の `nw_src` を取得する。次に、制御装置 140 は、ヘッダ変換テーブルを参照し、CLID が 1、現用系フィールドが系 1 の `nw_src` の一覧を取得する。この例ではヘッダ変換テーブルの No. 1 のエントリが該当する。図 16 は、上記更新後の冗長構成管理テーブルを示す図であり、破線は変更された箇所を示す。

[0081] 次に、制御装置 140 は、取得した `nw_src` (この例では `IP_CL1`) について、関連する後段スイッチ (第 2 スイッチ 111) のフローエントリを書き換える。具体的には、制御装置 140 は、後段スイッチ (第 2 スイッチ 111) のフローエントリのうち、マッチ条件の `nw_src` が `IP_CL1` の No. 100 と No. 101 フローエントリを特定し (図 7 参照)、No. 100 のフローエントリのアクションを `rewrite dl_dst=MAC_SV1`、`rewrite nw_dst=IP_SV1`、`output p0` に変更する。また、制御装置 140 は、No. 101 のフローエントリのアクションを廃棄 (`drop`) に変更する。

[0082] 次に、制御装置 140 は、従前 SBY であった系 2 の接続ポート `p2` に関して ARP パケットを廃棄する No. 1 のフローエントリについて、マッチ条件の入力ポート情報 (`inport`) を新 SBY の接続ポート `p1` に変更する。また、No. 103 のフローエントリについて、マッチ条件の入力ポート情報 (`inport`) を新 ACT の接続ポート `p2` に変更する。以上で、後段スイッチ (第 2 スイッチ 111) は、新 ACT である AP121 との通信パケットを (パケットヘッダを変換しながら) 転送し、従前の ACT である AP120 の通信パケットを廃棄するようになる。図 18 は、上記更新

後の後段スイッチ（第2スイッチ111）のフローエントリを示す図であり、破線は変更された箇所を示す。

[0083] 次に、制御装置140は、前段スイッチ（第1スイッチ110）のフローエントリのうち関連するものを書き換える（図7参照）。具体的には、制御装置140は、従前ACTであった系1の接続ポートp1に関してARPパケットを転送するNo. 101のフローエントリについて、マッチ条件の入力ポート情報（import）を新ACTの接続ポートp2に変更する。次に、制御装置140は、従前SBYであった系2の接続ポートp2に関してARPパケットを廃棄するNo. 1のフローエントリについて、マッチ条件の入力ポート情報（import）を新SBYの接続ポートp1に変更する。さらに、制御装置140は、従前ACTからCL1へ返信パケットを転送するNo. 103のフローエントリについて、マッチ条件の入力ポート情報（import）をp2に変更する。図17は、上記更新後の前段スイッチ（第1スイッチ110）のフローエントリを示す図であり、破線は変更された箇所を示す。

[0084] 以上で、前段スイッチ（第1スイッチ110）は、新ACTであるAP121との通信パケットを（パケットヘッダを変換しながら）転送し、従前ACTであるAP120の通信パケットを廃棄するようになる。

[0085] なお、系切り替え後に、系を切り戻す場合は、上記の手順を逆に戻せばよい。

[0086] 以上のように、本実施形態によれば、後段スイッチ（第2スイッチ111）にて、AP120系とAP121系のヘッダ変換の差分が吸収される。その結果、ACTとSBYのアプライアンスが異機種であっても、ステートフルなフェールオーバーが実現できる。本実施形態のように、冗長化したいアプライアンスを前段スイッチ（第1スイッチ110）と後段スイッチ（第2スイッチ111）で挟み込むことで異機種間のステートフルフェールオーバーが実現できるため、アプライアンス機種選択や配置に関する自由度が増し、物理資源の割り当ての柔軟性が向上する。

[0087] 以上、本発明の実施形態を説明したが、本発明は、上記した実施形態に限定されるものではなく、本発明の基本的技術的思想を逸脱しない範囲で、異なる変形・置換・調整を加えることができる。例えば、上記した実施形態では、前段スイッチ（第1スイッチ110）にクライアントCL1が接続され、後段スイッチ（第2スイッチ111）にスイッチ112を介してサーバSV1～SV3が接続されているものとして説明したが、これらは、本発明の理解を助けるための一例であり、例示した態様に限定されるものではない。

[0088] なお、上記の特許文献および非特許文献の各開示を、本書に引用をもって繰り込むものとする。本発明の全開示（請求の範囲を含む）の枠内において、さらにその基本的技術思想に基づいて、実施形態ないし実施例の変更・調整が可能である。また、本発明の請求の範囲の枠内において種々の開示要素（各請求項の各要素、各実施形態ないし実施例の各要素、各図面の各要素等を含む）の多様な組み合わせ、ないし選択が可能である。すなわち、本発明は、請求の範囲を含む全開示、技術的思想にしたがって当業者であればなし得るであろう各種変形、修正を含むことは勿論である。

また日本語は単複同形であり、単数で記載された用語は複数も代表する。

符号の説明

- [0089] 20、21 ネットワークアプライアンス
30 第1のスイッチ
31 第2のスイッチ
40 制御装置
110 第1スイッチ
111 第2スイッチ
112 スイッチ
120、121 アプライアンス（AP）
130、131 パケット処理部
140 制御装置
141 経路制御部

1 4 2 変換ルール管理部

p 0、p 1、p 2 ポート

CL 1 クライアント

SV 1～SV 3 サーバ

請求の範囲

- [請求項1] 現用系と予備系とに切り替えて運用される2つの異なる機種ネットワークアプライアンスの前段に配置される第1のスイッチと、
前記2つの異なる機種ネットワークアプライアンスの後段に配置される第2のスイッチと、
前記第1のスイッチから送信されたパケットのヘッダ情報と、前記現用系ネットワークアプライアンスを経由して前記第2のスイッチにて受信したパケットのヘッダ情報と、に基づいて、前記現用系ネットワークアプライアンスによるヘッダ変換ルールを学習する変換ルール管理部を備え、前記予備系ネットワークアプライアンスに切り替わった際に、前記ヘッダ変換ルールに基づいて、前記第2のスイッチに対し、前記現用系ネットワークアプライアンスと同様の出力パケットとなるようヘッダ書き換えを指示する制御装置と、を含むネットワークアプライアンス冗長化システム。
- [請求項2] 前記第1、2のスイッチは、
受信パケットと照合するためのマッチング条件と、処理内容とを対応付けた制御情報を記憶する制御情報記憶部と、
前記制御情報記憶部に記憶された制御情報の中から、受信パケットに適合するマッチング条件を持つ制御情報に定められた処理内容を実行するパケット処理部とを備え、
前記制御装置は、前記第1、2のスイッチの制御情報記憶部の制御情報を書き換えることにより、前記第1のスイッチから送信されたパケットのヘッダ情報と、前記第2のスイッチにて受信したパケットのヘッダ情報と、を受け取るネットワークアプライアンス冗長化システム。
- [請求項3] 前記制御装置は、
前記第1のスイッチに、前記現用系ネットワークアプライアンスによる変更前後のヘッダ情報を格納可能なパケットを送信させる制御

情報を設定し、

前記第2のスイッチに、前記現用系のネットワークアプライアンスによってヘッダ情報が書き換えられたパケットを転送させる制御情報を設定することにより、

前記現用系のネットワークアプライアンスによるヘッダ変換ルールを学習する請求項2のネットワークアプライアンス冗長化システム。

[請求項4] 前記制御装置は、

前記制御情報を用いて、前記第1、第2のスイッチに対して、ヘッダ書き換えを指示する請求項2又は3のネットワークアプライアンス冗長化システム。

[請求項5] 前記制御装置は、

前記第2のスイッチからの通知に基づいて、アドレス変換テーブルの更新有無を検出し、前記変換ルール管理部に保持されているヘッダ変換ルールを更新するとともに、前記第2のスイッチに対し、前記現用系のネットワークアプライアンスと同様の出力パケットとなるようヘッダ書き換えを指示する請求項1から4いずれかのネットワークアプライアンス冗長化システム。

[請求項6] 前記ネットワークアプライアンスは、NAT装置、NAPT装置、ロードバランサのいずれかである請求項1から5いずれかのネットワークアプライアンス冗長化システム。

[請求項7] 現用系と予備系とに切り替えて運用される2つの異なる機種種のネットワークアプライアンスの前段に配置される第1のスイッチと、

前記2つの異なる機種種のネットワークアプライアンスの後段に配置される第2のスイッチと、に接続され、

前記第1のスイッチから送信されたパケットと、前記現用系のネットワークアプライアンスを経由して前記第2のスイッチにて受信したパケットと、に基づいて、前記現用系のネットワークアプライアンスによるヘッダ変換ルールを学習する変換ルール管理部を備え、

前記予備系のネットワークアプライアンスに切り替わった際に、前記ヘッダ変換ルールに基づいて、前記第2のスイッチに対し、前記現用系のネットワークアプライアンスと同様の出力パケットとなるようヘッダ書き換えを指示する制御装置。

[請求項8]

現用系と予備系とに切り替えて運用される2つの異なる機種種のネットワークアプライアンスの前段に配置される第1のスイッチと、前記2つの異なる機種種のネットワークアプライアンスの後段に配置される第2のスイッチと、接続された制御装置が、

前記第1のスイッチから送信されたパケットのヘッダ情報と、前記現用系のネットワークアプライアンスを経由して前記第2のスイッチにて受信したパケットのヘッダ情報と、に基づいて、前記現用系のネットワークアプライアンスによるヘッダ変換ルールを学習するステップと、

前記現用系のネットワークアプライアンスから前記予備系のネットワークアプライアンスに切り替わった際に、前記ヘッダ変換ルールに基づいて、前記第2のスイッチに対し前記第1のスイッチと同様のヘッダ書き換えを指示するステップとを含む制御装置と、を含むネットワークアプライアンス冗長化方法。

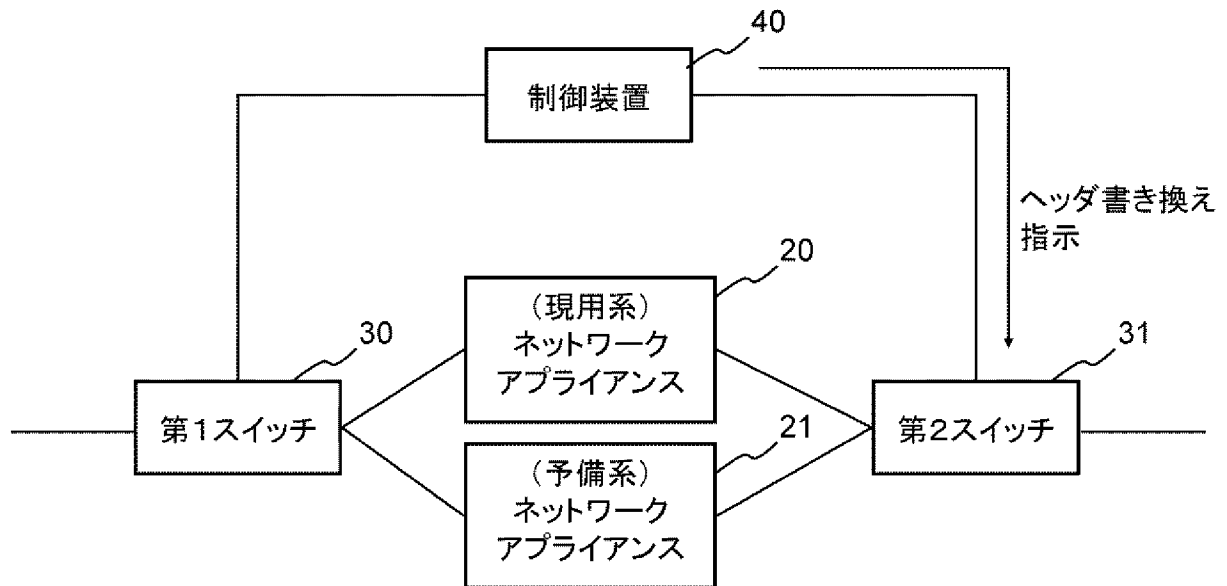
[請求項9]

現用系と予備系とに切り替えて運用される2つの異なる機種種のネットワークアプライアンスの前段に配置される第1のスイッチと、前記2つの異なる機種種のネットワークアプライアンスの後段に配置される第2のスイッチと、接続された制御装置に搭載されたコンピュータに、

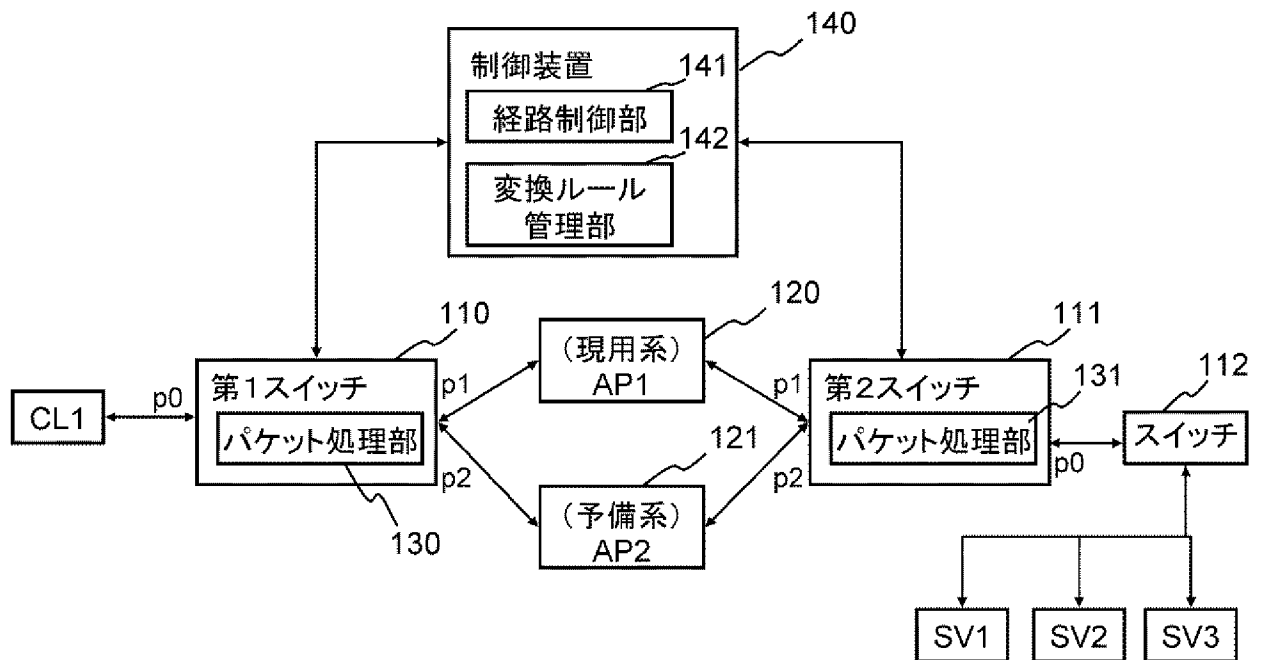
前記第1のスイッチから送信されたパケットのヘッダ情報と、前記現用系のネットワークアプライアンスを経由して前記第2のスイッチにて受信したパケットのヘッダ情報と、に基づいて、前記現用系のネットワークアプライアンスによるヘッダ変換ルールを学習する処理と、

前記現用系のネットワークアプライアンスから前記予備系のネットワークアプライアンスに切り替わった際に、前記ヘッダ変換ルールに基づいて、前記第2のスイッチに対し前記第1のスイッチと同様のヘッダ書き換えを指示する処理とを実行させるプログラム。

[図1]



[図2]



[図3]

IF	MACアドレス	IPアドレス
CL1	MAC_CL1	IP_CL1
SV1	MAC_SV1	IP_SV1
SV2	MAC_SV2	IP_SV2
SV3	MAC_SV3	IP_SV3
AP1_L	MAC_AP1_L	IP_AP1_L
AP1_R	MAC_AP1_R	IP_AP1_R
AP2_L	MAC_AP2_L	IP_AP2_L
AP2_R	MAC_AP2_R	IP_AP2_R

[図4]

CLID	前段スイッチ			後段スイッチ			現用系	アプライアンス種別	継続 フラグ	キーフィールド
	SWID	系1 ポート	系2 ポート	SWID	系1 ポート	系2 ポート				
1	sw1	p1	p2	sw2	p1	p2	系1	Half-NAT	No	nw_src

[図5]

No.	CLID	現用系	変換前ヘッダ情報		系1の変換後ヘッダ情報		系2の変換後ヘッダ情報	
			nw_src	nw_dst	nw_src	nw_dst	nw_src	nw_dst
1	1	系1	IP_CL1	VIP_L	IP_CL1	IP_SV1	IP_CL1	IP_SV2

[図6]

No.	match					action				
	inport	di_type	di_dst	nw_src	nw_dst					
103	p1	IP	*	VIP_L	IP_CL1	output p0				
102	p0	IP	*	IP_CL1	VIP_L	変換前 ヘッダ付与	rewrite di_dst=MAC_AP1_L	output p1	rewrite di_dst=MAC_AP2_L	output p1
101	p1	ARP	*	*	*	output p0				
100	p0	ARP	*	*	*	output p1			output p2	
1	p2	*	*	*	*	drop				
0	*	*	*	*	*	output controller				

[図7]

No.	match					action			
	inport	di_type	di_dst	nw_src	nw_dst				
104	p0	IP	*	IP_SV1	IP_CL1	rewrite di_dst=MAC_AP1_R	output p1	rewrite di_dst=MAC_AP2_R di_src=MAC_SV2 nw_src=IPC_SV2	output p2
103	p1	ARP	*	*	*	output p0			
102	p0	ARP	*	*	*	output p1		output p2	
101	p1	IP	*	IP_CL1	IP_SV1	変換前 ヘッダ除去	output p0		
100	p2	IP	*	IP_CL1	IP_SV2	drop			
1	p2	ARP	*	*	*	drop			
0	*	*	*	*	*	output controller			

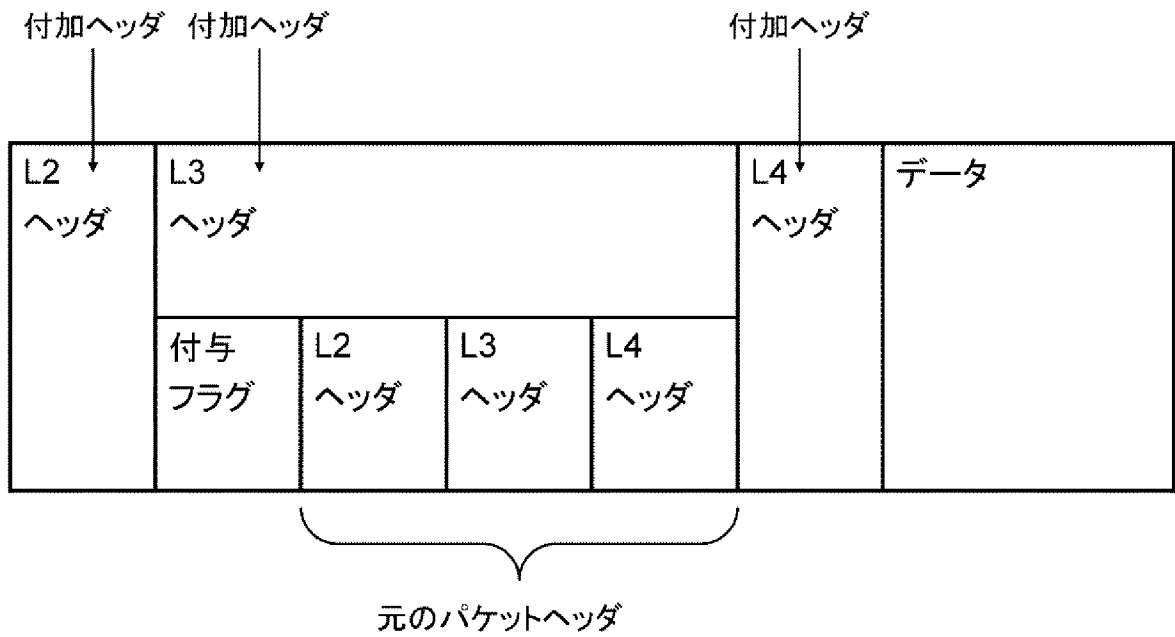
[図8]



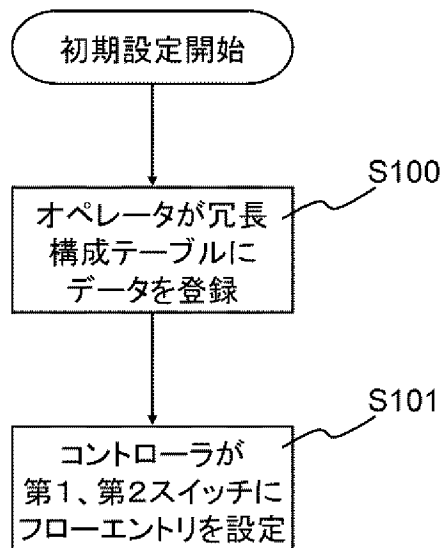
付加ヘッダ

元の packets

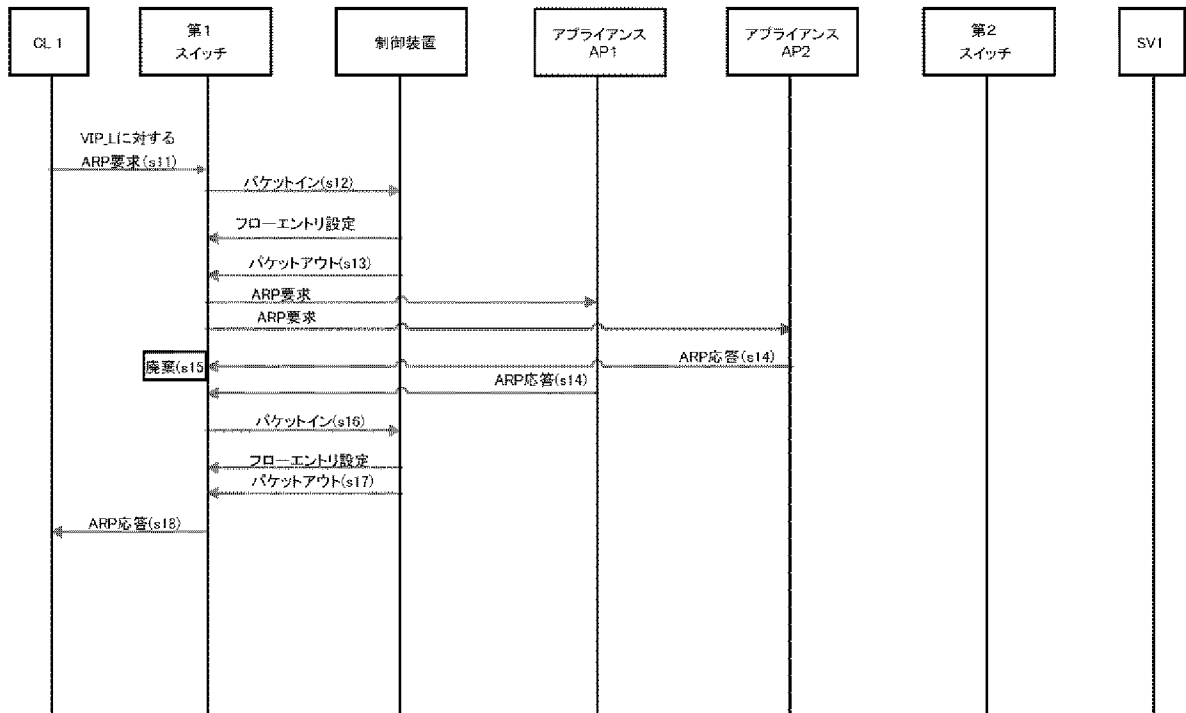
[図9]



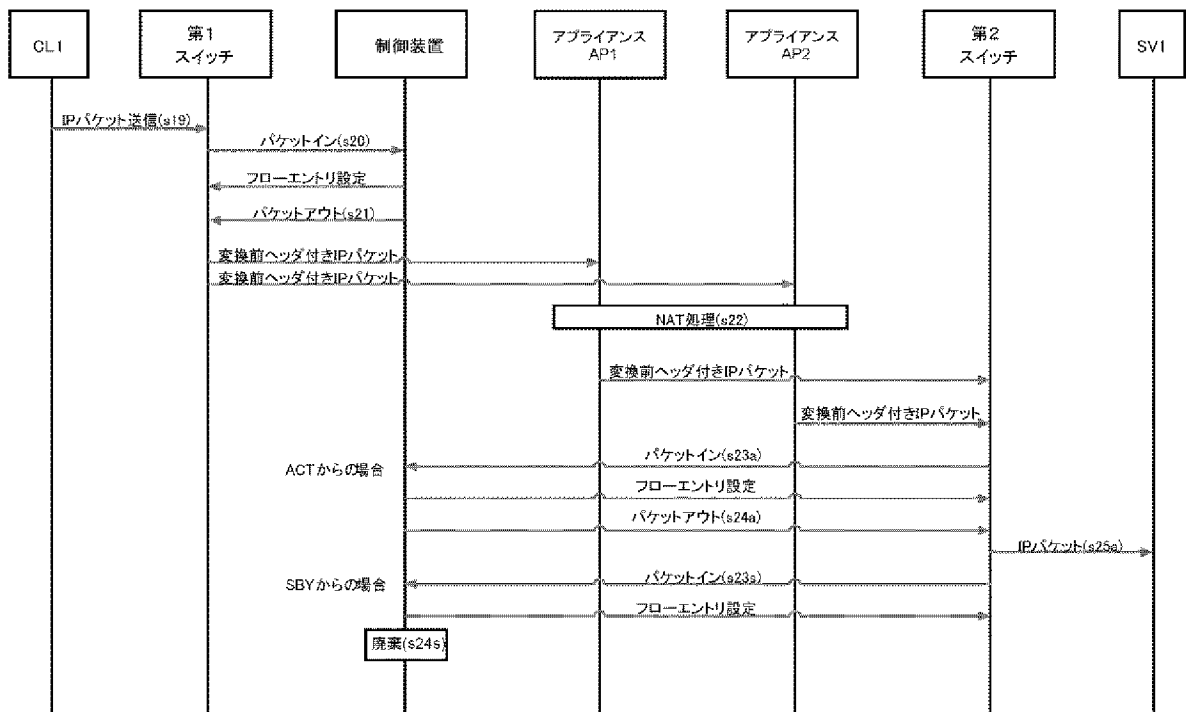
[図10]



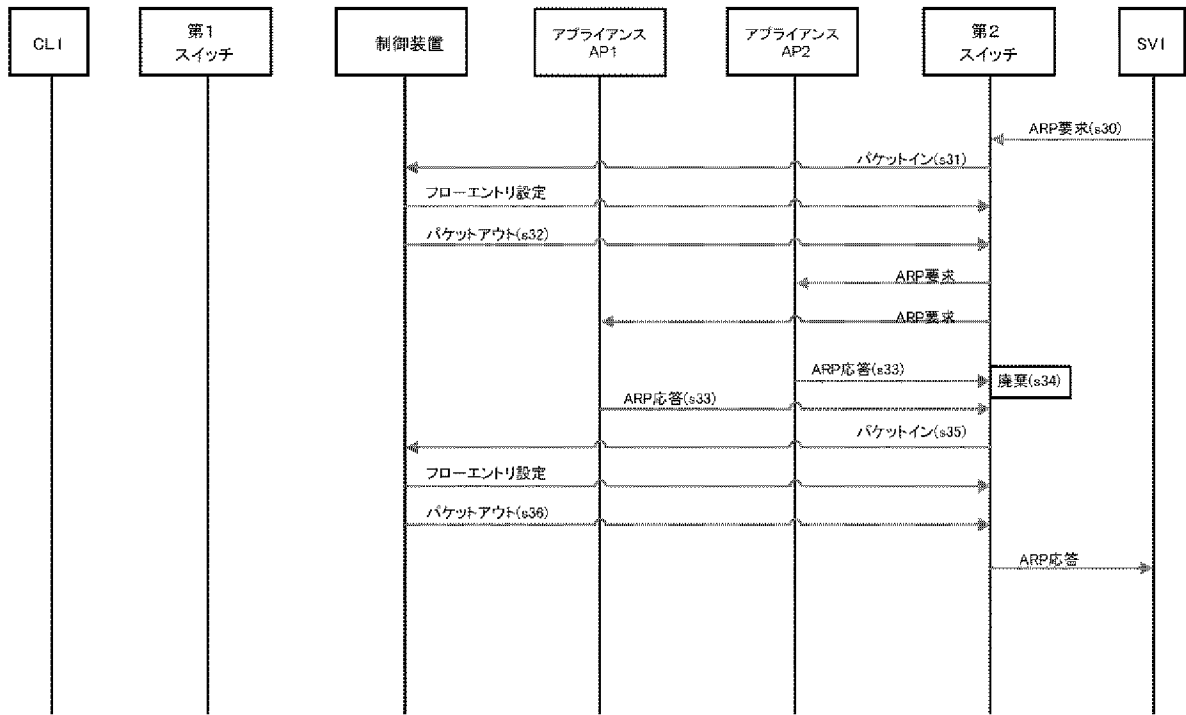
[図11]



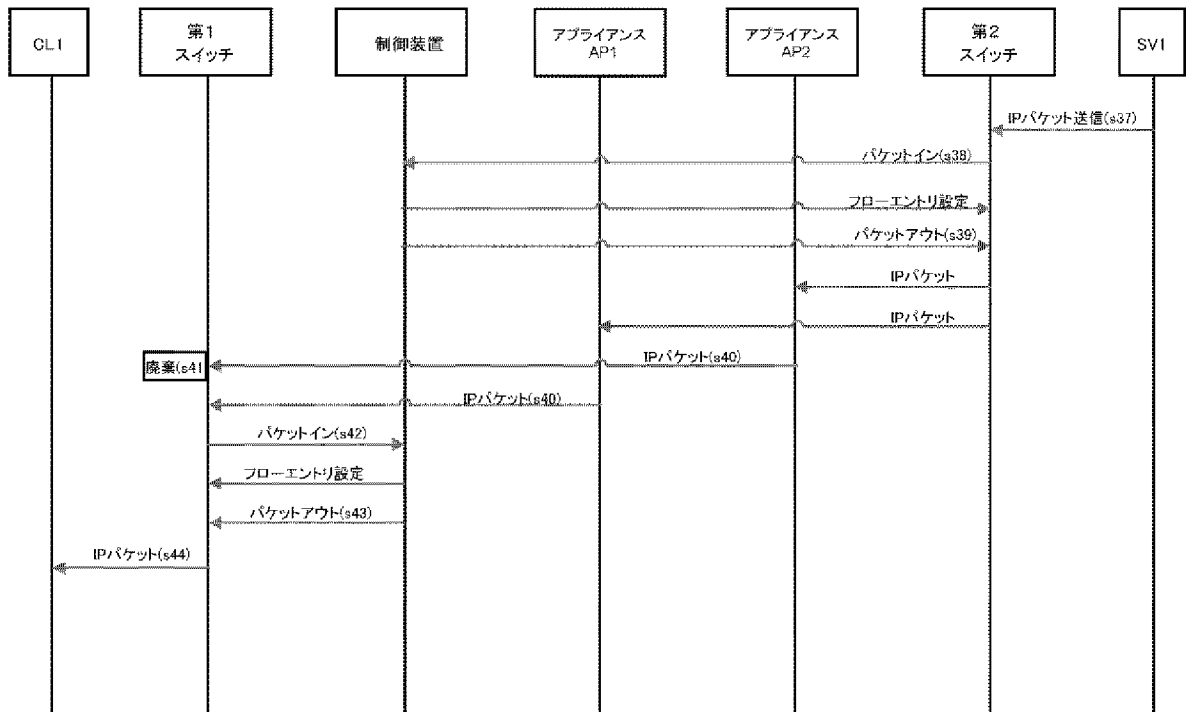
[図12]



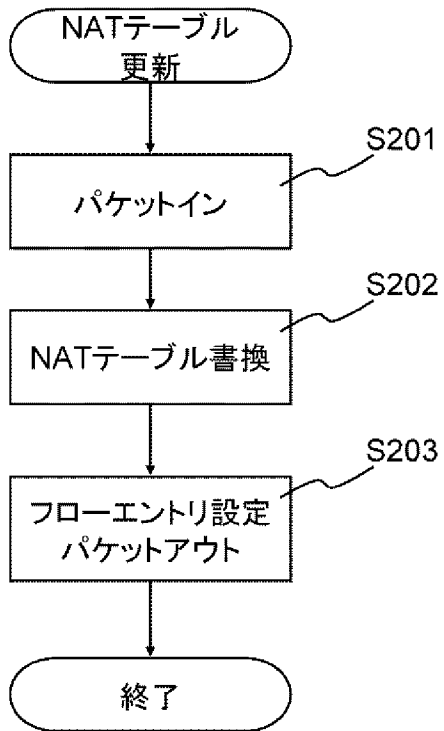
[図13]



[図14]



[図15]



[図16]

CLID	前段スイッチ			後段スイッチ			現用系	アプライアンス 種別	継続 フラグ	キーフィールド
	SWID	系1 ポート	系2 ポート	SWID	系1 ポート	系2 ポート				
1	sw1	p1	p2	sw2	p1	p2	系2	Half-NAT	No	nw_src

[図17]

No.	match					action				
	inport	dl_type	dl_dst	nw_src	nw_dst					
103	p2	IP	*	VIP_L	IP_CL1	output p0				
102	p0	IP	*	IP_CL1	VIP_L	変換前 ヘッダ付与	rewrite dl_dst=MAC_AP1_L	output p1	rewrite dl_dst=MAC_AP2_L	output p2
101	p2	ARP	*	*	*	output p0				
100	p0	ARP	*	*	*	output p1		output p2		
1	p1	*	*	*	*	drop				
0	*	*	*	*	*	output controller				

[図18]

No.	match					action				
	inport	dl_type	dl_dst	nw_src	nw_dst					
104	p0	IP	*	IP_SV1	IP_CL1	rewrite dl_dst=MAC_AP1_R	output p1	rewrite dl_dst=MAC_AP2_R dl_src=MAC_SV2 nw_src=IPC_SV2	output p2	
103	p2	ARP	*	*	*	output p0				
102	p0	ARP	*	*	*	output p1		output p2		
101	p1	IP	*	IP_CL1	IP_SV1	drop				
100	p2	IP	*	IP_CL1	IP_SV2	変換前 ヘッダ除去	rewrite dl_dst=MAC_SV1 nw_dst=IP_SV1	output p0		
1	p1	ARP	*	*	*	drop				
0	*	*	*	*	*	output controller				

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/059605

A. CLASSIFICATION OF SUBJECT MATTER

H04L12/713(2013.01) i, H04L12/66(2006.01) i, H04L12/70(2013.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L12/713, H04L12/66, H04L12/70

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2011/093288 A1 (NEC Corp.), 04 August 2011 (04.08.2011), paragraphs [0055] to [0076]; fig. 5, 6 & US 2011/0295991 A1	1-9
A	JP 2010-114585 A (Mitsubishi Electric Corp.), 20 May 2010 (20.05.2010), paragraphs [0008] to [0020] (Family: none)	1-9

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
17 April, 2013 (17.04.13)

Date of mailing of the international search report
14 May, 2013 (14.05.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））
 Int.Cl. H04L12/713(2013.01)i, H04L12/66(2006.01)i, H04L12/70(2013.01)i

B. 調査を行った分野
 調査を行った最小限資料（国際特許分類（IPC））
 Int.Cl. H04L12/713, H04L12/66, H04L12/70

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2013年
 日本国実用新案登録公報 1996-2013年
 日本国登録実用新案公報 1994-2013年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2011/093288 A1（日本電気株式会社）2011.08.04, 0055-0076 段落, 図 5, 6 & US 2011/0295991 A1	1-9
A	JP 2010-114585 A（三菱電機株式会社）2010.05.20, 0008-0020 段落（ファミリーなし）	1-9

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

<p>* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願</p>	<p>の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献</p>
--	---

国際調査を完了した日
 17.04.2013

国際調査報告の発送日
 14.05.2013

国際調査機関の名称及びあて先
 日本国特許庁（ISA/J P）
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）	5 X	3 6 5 6
永井 啓司		
電話番号 03-3581-1101 内線 3596		