

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020年8月6日 (06.08.2020)



(10) 国际公布号
WO 2020/155902 A1

(51) 国际专利分类号:
G09G 3/3208 (2016.01) **G09G 3/3291** (2016.01)

(21) 国际申请号: PCT/CN2019/126182

(22) 国际申请日: 2019年12月18日 (18.12.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201910085298.3 2019年1月29日 (29.01.2019) CN

(71) 申请人: 京东方科技集团股份有限公司
(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];
中国北京市朝阳区酒仙桥路10号,
Beijing 100015 (CN)。

(72) 发明人: 李胜男(LI, Shengnan); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。
高雪岭(GAO, Xueling); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。

(74) 代理人: 北京银龙知识产权代理有限公司
(DRAGON INTELLECTUAL PROPERTY LAW FIRM);
中国北京市海淀区西直门北大街32号院
枫蓝国际中心2号楼10层, Beijing 100082 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,

BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第21条(3))。

(54) Title: PIXEL DRIVING CIRCUIT, PIXEL DRIVING METHOD AND DISPLAY APPARATUS

(54) 发明名称: 像素驱动电路、像素驱动方法和显示装置

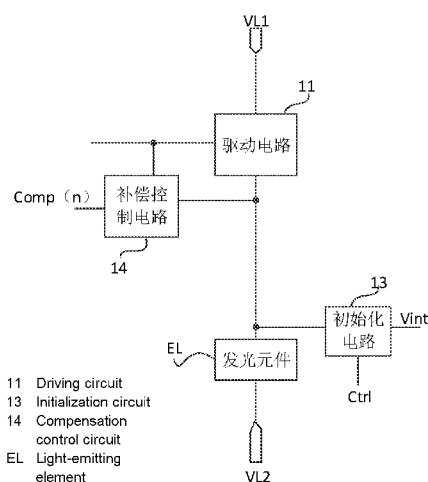


图 1A

(57) Abstract: A pixel driving circuit, a pixel driving method and a display apparatus. The pixel driving circuit comprises a driving circuit (11), an initialization circuit (13) and a compensation control circuit (14), wherein the compensation control circuit (14) is configured to control, under the control of a compensation control line (Comp(n)), a control end of the driving circuit (11) such that same is in communication with a second end of the driving circuit (11); and the initialization circuit (13) is configured to control, under the control of an initialization control line (Ctrl), an initialization voltage (Vint) such that same is written in the second end of the driving circuit (11).

(57) 摘要: 一种像素驱动电路、像素驱动方法和显示装置, 像素驱动电路包括驱动电路(11)、初始化电路(13)和补偿控制电路(14), 补偿控制电路(14)配置为在补偿控制线(Comp(n))的控制下, 控制驱动电路(11)的控制端与驱动电路(11)的第二端之间连通; 初始化电路(13)配置为在初始化控制线(Ctrl)的控制下, 控制将初始化电压(Vint)写入驱动电路(11)的第二端。



WO 2020/155902 A1

像素驱动电路、像素驱动方法和显示装置

相关申请的交叉引用

本申请主张在 2019 年 1 月 29 日在中国提交的中国专利申请号 No. 201910085298.3 的优先权，其全部内容通过引用包含于此。

技术领域

本公开涉及显示技术领域，尤其涉及一种像素驱动电路、像素驱动方法和显示装置。

背景技术

由于驱动晶体管的迟滞效应，相关技术中的有机发光二极管（Organic Light-Emitting Diode, OLED）显示产品在点亮黑白画面一段时间后切换到灰色画面会有残像，一段时间后残像现象会消失，即短期残像。其中，迟滞效应与驱动晶体管的阈值电压的偏移有关。

发明内容

本公开提供了一种像素驱动电路，所述像素驱动电路包括驱动电路、初始化电路和补偿控制电路，其中，所述驱动电路的第一端与第一电压线连接；

所述初始化电路配置为在初始化控制线的控制下，控制将初始化电压写入所述驱动电路的第二端；

所述补偿控制电路配置为在补偿控制线的控制下，控制所述驱动电路的控制端与所述驱动电路的第二端之间连通，以将初始化电压写入所述驱动电路的控制端。

实施时，所述驱动电路的第二端与发光元件的第一极连接，

所述初始化电路还配置为在初始化控制线的控制下，控制将初始化电压写入所述发光元件的第一极，以使得所述发光元件不发光。

实施时，本公开所述的像素驱动电路还包括发光控制电路；所述驱动电路的第二端通过所述发光控制电路与所述发光元件的第一极连接；

所述发光控制电路配置为在发光控制线的控制下，控制所述驱动电路的第二端与所述发光元件的第一极之间连通。

实施时，本公开所述的像素驱动电路还包括储能电路和数据写入电路；所述储能电路的第一端与所述驱动电路的控制端连接；所述储能电路配置为控制所述驱动电路的控制端的电位；

所述补偿控制电路还与参考电压线和所述储能电路的第二端连接，配置为在所述补偿控制线的控制下，控制将所述参考电压线上的参考电压写入所述储能电路的第二端；

所述数据写入电路配置为在写入控制线的控制下，将数据电压写入所述储能电路的第二端。

实施时，所述初始化电路包括初始化晶体管；

所述初始化晶体管的控制极与所述初始化控制线连接，所述初始化晶体管的第一极与所述发光元件的第一极连接，所述初始化晶体管的第二极与初始化电压线连接；所述初始化电压线用于输入所述初始化电压。

实施时，所述发光控制电路包括发光控制晶体管；

所述发光控制晶体管的控制极与所述发光控制线连接，所述发光控制晶体管的第一极与所述驱动电路的第二端连接，所述发光控制晶体管的第二极与所述发光元件的第一极连接。

实施时，所述补偿控制电路包括第一补偿控制晶体管；

所述第一补偿控制晶体管的控制极与所述补偿控制线连接，所述第一补偿控制晶体管的第一极与所述驱动电路的控制端连接，所述第一补偿控制晶体管的第二极与所述驱动电路的第二端连接。

实施时，所述像素驱动电路包括储能电路；所述补偿控制电路还包括第二补偿控制晶体管；

所述第二补偿控制晶体管的控制极与所述补偿控制线连接，所述第二补偿控制晶体管的第一极与所述参考电压线连接，所述第二补偿控制晶体管的第二极与所述储能电路的第二端连接。

实施时，所述储能电路包括存储电容；

所述存储电容的第一端为所述储能电路的第一端，所述存储电容的第二

端为所述储能电路的第二端。

实施时，所述驱动电路包括驱动晶体管；所述驱动晶体的控制极为所述驱动电路的控制端，所述驱动晶体的第一极为所述驱动电路的第一端，所述驱动晶体的第二极为所述驱动电路的第二端。

实施时，所述数据写入电路包括数据写入晶体管；所述数据写入晶体的控制极与所述写入控制线连接，所述数据写入晶体的第一极与数据线连接，所述数据写入晶体的第二极与所述存储电容的第二端连接；所述数据线用于输入数据电压。

本公开还提供了一种像素电路，包括发光元件、存储电容、驱动晶体管、初始化晶体管、发光控制晶体管、第一补偿控制晶体管、第二补偿控制晶体管和数据写入晶体管；

所述初始化晶体的控制极与初始化控制线连接，所述初始化晶体的第一极与所述发光元件的第一极连接，所述初始化晶体的第二极与初始化电压线连接；所述初始化电压线用于输入初始化电压；

所述发光控制晶体的控制极与发光控制线连接，所述发光控制晶体的第一极与所述驱动晶体的第二极连接，所述发光控制晶体的第二极与所述发光元件的第一极连接；所述发光元件的第二极与第二电压线连接；

所述第一补偿控制晶体的控制极与补偿控制线连接，所述第一补偿控制晶体的第一极与所述驱动晶体的控制极连接，所述第一补偿控制晶体的第二极与所述驱动晶体的第二极连接；所述驱动晶体的第一极与第一电压线连接；

所述第二补偿控制晶体的控制极与所述补偿控制线连接，所述第二补偿控制晶体的第一极与参考电压线连接，所述第二补偿控制晶体的第二极与所述存储电容的第二端连接；所述存储电容的第一端与所述驱动晶体的控制极连接；

所述数据写入晶体的控制极与写入控制线连接，所述数据写入晶体的第一极与数据线连接，所述数据写入晶体的第二极与所述存储电容的第二端连接；所述数据线用于输入数据电压。

本公开还提供了一种像素驱动方法，应用于上述的像素驱动电路或像素

电路，所述像素驱动方法包括：

在初始化阶段，初始化电路在初始化控制线的控制下，控制将初始化电压写入所述驱动电路的第二端；补偿控制电路在补偿控制线的控制下，控制所述驱动电路的控制端与所述驱动电路的第二端之间连通，从而将初始化电压写入所述驱动电路的控制端。

实施时，所述像素驱动电路还包括发光控制电路，所述驱动电路的第二端通过所述发光控制电路与所述发光元件的第一极连接；所述像素驱动方法还包括：

在所述初始化阶段，所述发光控制电路在发光控制线的控制下，控制所述驱动电路的第二端与所述发光元件的第一极之间连通。

实施时，在所述初始化阶段之后还设置有补偿阶段和发光阶段；所述像素驱动电路还包括储能电路和数据写入电路；所述补偿控制电路还与参考电压线和所述储能电路的第二端连接；所述驱动电路包括驱动晶体管，所述驱动晶体的控制极为所述驱动电路的控制端，所述驱动晶体的第一极为所述驱动电路的第一端，所述驱动晶体的第二极为所述驱动电路的第二端；

所述像素驱动方法还包括：

在所述补偿阶段，所述数据写入电路在写入控制线的控制下，将数据电压写入所述储能电路的第二端；所述补偿控制电路在补偿控制线的控制下，控制所述驱动晶体的控制极与所述驱动晶体的第二极之间连通，所述驱动晶体管在其控制极的控制下，导通所述驱动晶体的第一端与所述驱动晶体的第二极之间的连接，以通过第一电压线输入的第一电压 V_1 向储能电路充电，直至所述驱动晶体的控制极的电位为 $V_1 + V_{th}$ ，所述驱动晶体管断开其第一端与该驱动晶体的第二极之间的连接；所述发光控制电路在所述发光控制线的控制下，控制断开所述驱动晶体的第二极与所述发光元件的第一极之间的连接； V_{th} 为所述驱动晶体的阈值电压。

在所述发光阶段，所述补偿控制电路在所述补偿控制线的控制下，将参考电压写入所述储能电路的第二端，所述发光控制电路在发光控制线的控制下，控制所述驱动晶体的第二极与所述发光元件的第一极之间连通，所述驱动晶体管驱动所述发光元件发光。

实施时，本公开所述的像素驱动方法还包括：

在所述补偿阶段，所述初始化电路在所述初始化控制线的控制下，控制将所述初始化电压写入所述发光元件的第一极，以使得所述发光元件不发光；

在所述发光阶段，所述初始化电路在所述初始化控制线的控制下，控制停止将所述初始化电压写入所述发光元件的第一极。

本公开还提供了一种显示装置，包括上述的像素驱动电路或像素驱动电路。

附图说明

图 1A 是本公开的一些实施例所述的像素驱动电路的结构图；

图 1B 是本公开的一些实施例所述的像素驱动电路的结构图；

图 2 是本公开的一些实施例所述的像素驱动电路的结构图；

图 3 是本公开所述的像素驱动电路的一具体实施例的电路图；

图 4 是本公开所述的像素驱动电路的该具体实施例的工作时序图；

图 5 是本公开所述的像素驱动电路的该具体实施例在初始化阶段 T1 的工作状态示意图；

图 6 是本公开所述的像素驱动电路的该具体实施例在补偿阶段 T2 的工作状态示意图；

图 7 是本公开所述的像素驱动电路的该具体实施例在发光阶段 T3 的工作状态示意图。

具体实施方式

下面将结合本公开的一些实施例中的附图，对本公开的一些实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本公开一部分实施例，而不是全部的实施例。基于本公开中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本公开保护的范围。

本公开所有实施例中采用的晶体管均可以为三极管、薄膜晶体管或场效应管或其他特性相同的器件。在本公开的一些实施例中，为区分晶体管除控

制极之外的两极，将其中一极称为第一极，另一极称为第二极。

在实际操作时，当所述晶体管为三极管时，所述控制极可以为基极，所述第一极可以为集电极，所述第二极可以为发射极；或者，所述控制极可以为基极，所述第一极可以为发射极，所述第二极可以为集电极。

在实际操作时，当所述晶体管为薄膜晶体管或场效应管时，所述控制极可以为栅极，所述第一极可以为漏极，所述第二极可以为源极；或者，所述控制极可以为栅极，所述第一极可以为源极，所述第二极可以为漏极。

本公开的一些实施例中，改善因磁滞效应产生的短期残像问题的技术方案如下：通过在初始阶段多次对驱动晶体管进行充放电动作，并且在这个过程中不打开发光控制晶体管进行发光，待到驱动晶体管稳定后进行发光，改善短期残像问题。然而，上述改善因磁滞效应产生的短期残像问题的方案采用的晶体管个数多并操作过程复杂。

如图 1A 所示，本公开的一些实施例所述的像素驱动电路，用于驱动发光元件 EL，所述像素驱动电路包括驱动电路 11、初始化电路 13 和补偿控制电路 14，其中，所述驱动电路 11 的第一端与第一电压线 VL1 连接，所述驱动电路 11 的第二端与所述发光元件 EL 的第一极连接；

所述发光元件 EL 的第二极与第二电压线 VL2 连接；

所述初始化电路 13 配置为在初始化控制线 Ctrl 的控制下，控制将初始化电压 Vint 写入所述发光元件 EL 的第一极，以使得所述发光元件 EL 不发光；

所述初始化电路 13 还配置为在初始化控制线 Ctrl 的控制下，控制将初始化电压 Vint 写入所述驱动电路 11 的第二端；

所述补偿控制电路 14 配置为在补偿控制线 Comp (n) 的控制下，控制所述驱动电路 11 的控制端与所述驱动电路 11 的第二端之间连通，以将初始化电压 Vint 写入所述驱动电路 11 的控制端，以使得所述驱动电路 11 在所述控制端的控制下，控制导通所述驱动电路 11 的第一端与所述驱动电路 11 的第二端之间的连接。

在具体实施时，所述初始化控制线 Ctrl 可以为所述补偿控制线 Comp(n)，但不以此为限。

本公开的一些实施例所述的像素驱动电路采用初始化电路 13 和补偿控

制电路 14,使得在初始化阶段控制驱动电路 11 的控制端接入初始化电压 V_{int} ,从而驱动电路 11 包括的驱动晶体管处于导通偏置 (on-bias) 状态,因此,不论前一帧画面显示时的数据电压对应黑画面或白画面,驱动电路 11 包括的驱动晶体管都由导通偏置状态进行数据写入和阈值补偿,从而改善因磁滞效应产生的短期残像问题。并且,通过初始化电路 13 在初始化控制线 Ctrl 的控制下,使得发光元件 EL 的第一极的电位为初始化电压 V_{int} ,以对发光元件 EL 的第一极的电位进行初始化,能够使得在初始化阶段发光元件不发光,避免残留于发光元件 EL 的第一极的电荷对发光亮度的影响。在具体实施时,所述第二电压线 VL2 可以为低电压线或地线,但不以此为限。

在具体实施时,所述发光元件 EL 可以为有机发光二极管,所述发光元件 EL 的第一极可以为有机发光二极管的阳极,所述发光元件 EL 的第二极可以为有机发光二极管的阴极,但不以此为限。

本公开如图 1A 所示的像素驱动电路的实施例在工作时,

在初始化阶段,初始化电路 13 在初始化控制线 Ctrl 的控制下,控制将初始化电压 V_{int} 写入发光元件 EL 的第一极,以使得所述发光元件 EL 不发光;初始化电路 13 在初始化控制线 Ctrl 的控制下,控制将初始化电压 V_{int} 写入所述驱动电路 11 的第二端;所述补偿控制电路 14 在补偿控制线 Comp (n) 的控制下,控制所述驱动电路 11 的控制端与所述驱动电路 11 的第二端之间连通,从而将初始化电压 V_{int} 写入所述驱动电路 11 的控制端,所述驱动电路 11 在其控制端的控制下,导通所述驱动电路 11 的第一端与所述驱动电路 11 的第二端之间的连接。

在具体实施时,本公开的一些实施例所述的像素驱动电路还可以包括发光控制电路;所述驱动电路的第二端通过所述发光控制电路与所述发光元件的第一极连接;

所述发光控制电路配置为在发光控制线的控制下,控制所述驱动电路的第二端与所述发光元件的第一极之间连通。

在本公开的一些实施例中,像素驱动电路还可以包括发光控制电路,在发光控制线的控制下,控制导通或断开所述驱动电路的第二端与所述发光元件的第一极之间的连接。

如图 1B 所示，在图 1A 所示的像素驱动电路的实施例的基础上，本公开的一些实施例所述的像素驱动电路还可以包括发光控制电路 12；

所述驱动电路 11 的第二端通过所述发光控制电路 12 与所述发光元件 EL 的第一极连接；

所述发光控制电路 12 配置为在发光控制线 EM (n) 的控制下，控制所述驱动电路 11 的第二端与所述发光元件 EL 的第一极之间连通。

本公开如图 1B 所示的像素驱动电路的实施例在工作时，在初始化阶段，发光控制电路 12 在发光控制线 EM (n) 的控制下，控制所述驱动电路 11 的第二端与所述发光元件 EL 的第一极之间连通。

在具体实施时，本公开所述的像素驱动电路还可以包括储能电路和数据写入电路；所述储能电路的第一端与所述驱动电路的控制端连接；所述储能电路配置为控制所述驱动电路的控制端的电位；

所述补偿控制电路还与参考电压线和所述储能电路的第二端连接，配置为在所述补偿控制线的控制下，控制将所述参考电压线上的参考电压写入所述储能电路的第二端；

所述数据写入电路配置为在写入控制线的控制下，将数据电压写入所述储能电路的第二端。

在本公开的一些实施例中，像素驱动电路还可以包括储能电路和数据写入电路，且补偿控制电路还与参考电压线和储能电路的第二端连接，以实现数据写入和阈值补偿的功能。

如图 2 所示，在图 1B 所示的像素驱动电路的实施例的基础上，本公开的一些实施例所述的像素驱动电路还包括储能电路 15 和数据写入电路 16；

所述储能电路 15 的第一端与所述驱动电路 11 的控制端连接；所述储能电路配置为控制所述驱动电路 11 的控制端的电位；

所述补偿控制电路 14 还与参考电压线和所述储能电路 15 的第二端连接，配置为在所述补偿控制线 Comp (n) 的控制下，控制将所述参考电压线上的参考电压 Vref 写入所述储能电路 15 的第二端；

所述数据写入电路 16 配置为在写入控制线 CW 的控制下，将数据电压 Vdata 写入所述储能电路 15 的第二端。

在具体实施时，所述写入控制线 CW 可以为所述补偿控制线 Comp (n)，但不以此为限。

本公开如图 2 所示的像素驱动电路的实施例在工作时，在所述初始化阶段之后还设置有补偿阶段和发光阶段；所述驱动电路 11 包括驱动晶体管，所述驱动晶体的控制极为所述驱动电路的控制端，所述驱动晶体的第一极为所述驱动电路的第一端，所述驱动晶体的第二极为所述驱动电路的第二端；

在所述补偿阶段，所述数据写入电路 16 在写入控制线 CW 的控制下，将数据电压 Vdata 写入所述储能电路 15 的第二端；所述补偿控制电路 14 在补偿控制线 Comp (n) 的控制下，控制所述驱动晶体的控制极与所述驱动晶体的第二极之间连通，所述驱动晶体管在其控制极的控制下，导通所述驱动晶体的第一极与所述驱动晶体的第二极之间的连接，以通过第一电压线 VL1 输入的第一电压 V1 向储能电路 15 充电，直至所述驱动晶体的控制极的电位为 $V1+V_{th}$ ，所述驱动晶体管断开其第一端与该驱动晶体的第二端之间的连接；所述发光控制电路 12 在发光控制线 EM (n) 的控制下，控制断开所述驱动晶体的第二极与所述发光元件 EL 的第一极之间的连接；所述初始化电路 13 在所述初始化控制线 Ctrl 的控制下，控制将所述初始化电压 Vint 写入所述发光元件 EL 的第一极，以使得所述发光元件 EL 不发光； V_{th} 为所述驱动晶体的阈值电压；

在所述发光阶段，所述初始化电路 13 在所述初始化控制线 Ctrl 的控制下，控制停止将所述初始化电压 Vint 写入所述发光元件 EL 的第一极；所述补偿控制电路 14 在所述补偿控制线 Comp (n) 的控制下，将参考电压 Vref 写入所述储能电路 15 的第二端，所述发光控制电路 12 在发光控制线 EM(n) 的控制下，控制所述驱动晶体的第二极与所述发光元件 EL 的第一极之间连通，所述驱动晶体管驱动所述发光元件 EL 发光。

具体的，所述初始化电路可以包括初始化晶体管；

所述初始化晶体的控制极与所述初始化控制线连接，所述初始化晶体的第一极与所述发光元件的第一极连接，所述初始化晶体的第二极与用于输入所述初始化电压的初始化电压线连接。

具体的，所述发光控制电路可以包括发光控制晶体管；

所述发光控制晶体管的控制极与所述发光控制线连接，所述发光控制晶体管的第二极与所述驱动电路的第二端连接，所述发光控制晶体管的第三极与所述发光元件的第一极连接。

具体的，所述补偿控制电路可以包括第一补偿控制晶体管；

所述第一补偿控制晶体管的控制极与所述补偿控制线连接，所述第一补偿控制晶体管的第二极与所述驱动电路的控制端连接，所述第一补偿控制晶体管的第三极与所述驱动电路的第二端连接。

在具体实施时，所述补偿控制电路还可以包括第二补偿控制晶体管；

所述第二补偿控制晶体管的控制极与所述补偿控制线连接，所述第二补偿控制晶体管的第二极与所述参考电压线连接，所述第二补偿控制晶体管的第三极与所述储能电路的第二端连接。

在实际操作时，所述储能电路可以包括存储电容；所述驱动电路可以包括驱动晶体管；所述数据写入电路可以包括数据写入晶体管；

所述存储电容的第一端为所述储能电路的第一端，所述存储电容的第二端为所述储能电路的第二端；

所述驱动晶体管的控制极为所述驱动电路的控制端，所述驱动晶体管的第二极为所述驱动电路的第一端，所述驱动晶体管的第三极为所述驱动电路的第二端；

所述数据写入晶体管的控制极与所述写入控制线连接，所述数据写入晶体管的第二极与数据线连接，所述数据写入晶体管的第三极与所述存储电容的第二端连接；所述数据线用于输入数据电压。

在具体实施时，所述发光元件可以为有机发光二极管；所述发光元件的第二极为所述有机发光二极管的阳极，所述发光元件的第三极为所述有机发光二极管的阴极。

下面通过一具体实施例来说明本公开所述的像素驱动电路。

如图 3 所示，本公开所述的像素驱动电路的一具体实施例，用于驱动有机发光二极管 OLED，所述像素驱动电路的该具体实施例包括驱动电路、发光控制电路、初始化电路、补偿控制电路、储能电路和数据写入电路；

所述初始化电路包括初始化晶体管 M5；所述发光控制电路包括发光控制晶体管 M6；所述补偿控制电路可以包括第一补偿控制晶体管 M2 和第二补偿控制晶体管 M1；所述储能电路包括存储电容 Cst；所述驱动电路包括驱动晶体管 M3；所述数据写入电路包括数据写入晶体管 M4；

所述有机发光二极管 OLED 的阴极接入低电压 ELVSS；

所述初始化晶体管 M5 的栅极与补偿控制线 Comp (n) 连接，所述初始化晶体管 M5 的源极与所述有机发光二极管 OLED 的阳极连接，所述初始化晶体管 M5 的漏极与用于输入所述初始化电压 Vint 的初始化电压线连接；

所述发光控制晶体管 M6 的栅极与所述发光控制线 EM (n) 连接，所述发光控制晶体管 M6 的漏极与所述驱动晶体管 M3 的漏极连接，所述发光控制晶体管 M6 的源极与所述有机发光二极管 OLED 的阳极连接；

所述驱动晶体管 M3 的栅极与所述存储电容 Cst 的第一端连接，所述驱动晶体管 M3 的源极接入电源电压 ELVDD；

所述第一补偿控制晶体管 M2 的栅极与所述补偿控制线 Comp(n) 连接，所述第一补偿控制晶体管 M2 的源极与所述驱动晶体管 M3 的栅极连接，所述第一补偿控制晶体管 M2 的漏极与所述驱动晶体管 M3 的漏极连接；

所述第二补偿控制晶体管 M1 的栅极与所述补偿控制线 Comp(n) 连接，所述第二补偿控制晶体管 M1 的源极与用于输入参考电压 Vref 的参考电压线连接，所述第二补偿控制晶体管 M1 的漏极与所述存储电容 Cst 的第二端连接；

所述数据写入晶体管 M4 的栅极与所述补偿控制线 Comp (n) 连接，所述数据写入晶体管 M4 的漏极接入数据电压 Vdata，所述数据写入晶体管 M4 的源极与所述存储电容 Cst 的第二端 A 连接。

在图 3 所示的具体实施例中，第一电压线为输入 ELVDD 的电源电压线，第二电压线为输入 ELVSS 的低电压线，但不以此为限。

在图 3 所示的具体实施例中，M1 和 M3 为 PMOS 管（P 型金属-氧化物-半导体场效应晶体管），M2、M4、M5 和 M6 为 NMOS 管（N 型金属-氧化物-半导体场效应晶体管），但不以此为限。

在图 3 所示的具体实施例中，节点 A 为与 Cst 的第二端连接的节点，节

点 B 为与 Cst 的第一端连接的节点，节点 C 为与 OLED 的阳极连接的节点，节点 D 为与 M3 的源极连接的节点。

在图 3 所示的具体实施例中，初始化控制线和写入控制线都为补偿控制线 Comp (n)，但不以此为限。

如图 4 所示，本公开如图 3 所示的像素驱动电路的具体实施例在工作时，在初始化阶段 T1，Comp (n) 和 EM (n) 输入高电平，如图 5 所示，M1 关断，M2、M3、M4、M5 和 M6 打开，Vdata 通过打开的 M4 作用于节点 A，Vint 通过 M5、M6 和 M2 作用于 B 节点，ELVDD 作用于节点 D，此时节点 A 的电压 Vdata1 (Vdata1 为上一行的数据电压)，节点 B 的电压为 Vint，节点 C 的电位为 Vint，节点 D 的电位为 ELVDD，M3 处于导通状态，使得不论前一帧画面显示时间的数据电压对应黑或白，M3 都由导通状态进行数据写入和阈值补偿，可以改善因磁滞效应产生的短期残像问题；并 OLED 的阳极接入 Vint，以使得 OLED 不发光，避免残留于 OLED 的阳极的电荷对发光亮度的影响；

在补偿阶段 T2，Comp (n) 输入高电平，EM (n) 输入低电平，如图 6 所示，M1 和 M6 关断，M2、M3、M4 和 M5 打开，Vdata 写入节点 A，写入本行发光所需数据电压，Vint 通过 M5 作用于节点 C，使得 OLED 不发光；ELVDD 通过 M2 和 M3 作用于节点 B，以对 Cst 充电，从而提升节点 B 的电位，直至节点 B 的电位上升为 ELVDD+Vth，Vth 为 M3 的阈值电压，此时节点 D 的电位为 ELVDD；

在发光阶段 T3，Comp (n) 输入低电平，EM (n) 输入高电平，如图 7 所示，M2、M4 和 M5 关断，M1、M3 和 M6 打开，Vref 通过 M1 传递到节点 A，即节点 A 的电压由 Vdata 变为 Vref，节点 A 的电压的变化量为 Vref-Vdata，由于 Cst 的耦合作用，节点 B 的电压由 ELVDD+Vth 变为 ELVDD+Vth+Vref-Vdata，此时节点 D 的电位依然为 ELVDD，M3 驱动 OLED 的驱动电流 Ioled 如下：

$$\begin{aligned} I_{oled} &= K \times (V_{gs} - V_{th})^2 = K \times (ELVDD + V_{th} + V_{ref} - V_{data} - ELVDD - V_{th})^2 \\ &= K \times (V_{data} - V_{ref})^2; \end{aligned}$$

其中，Vgs 为 M3 的栅源电压，由上式可知，Ioled 与 ELVDD 和 Vth 无

关。从而，消除由驱动晶体管阈值电压的漂移而产生的短期残像，提高显示效果。

本公开的一些实施例所述的像素驱动方法，应用于上述的像素驱动电路，所述像素驱动方法包括：

在初始化阶段，初始化电路在初始化控制线的控制下，控制将初始化电压写入发光元件的第一极，以使得所述发光元件不发光；补偿控制电路在补偿控制线的控制下，控制所述驱动电路的控制端与所述驱动电路的第二端之间连通，从而将初始化电压写入所述驱动电路的控制端，以使得所述驱动电路在所述控制端的控制下，导通所述驱动电路的第一端与所述驱动电路的第二端之间的连接。

在具体实施时，所述像素驱动电路还可以包括发光控制电路，所述驱动电路的第二端通过所述发光控制电路与所述发光元件的第一极连接；所述像素驱动方法还可以包括：

在所述初始化阶段，所述发光控制电路在发光控制线的控制下，控制所述驱动电路的第二端与所述发光元件的第一极之间连通。

具体的，在所述初始化阶段之后还设置有补偿阶段和发光阶段；所述像素驱动电路还包括储能电路和数据写入电路；所述补偿控制电路还与参考电压线和所述储能电路的第二端连接；所述驱动电路包括驱动晶体管，所述驱动晶体的控制极为所述驱动电路的控制端，所述驱动晶体的第一极为所述驱动电路的第一端，所述驱动晶体的第二极为所述驱动电路的第二端；

所述像素驱动方法还可以包括：

在所述补偿阶段，所述数据写入电路在写入控制线的控制下，将数据电压写入所述储能电路的第二端；所述补偿控制电路在补偿控制线的控制下，控制所述驱动晶体的控制极与所述驱动晶体的第二极之间连通，所述驱动晶体管在其控制极的控制下，导通所述驱动晶体的第一极与所述驱动晶体的第二极之间的连接，以通过第一电压线输入的第一电压 $V1$ 向储能电路充电，直至所述驱动晶体的控制极的电位为 $V1+V_{th}$ ，所述驱动晶体管断开其第一极与该驱动晶体的第二极之间的连接；所述发光控制电路在所述发光控制线的控制下，控制断开所述驱动晶体的第二极与所述发光元件的

第一极之间的连接； V_{th} 为所述驱动晶体管的阈值电压；

在所述发光阶段，所述补偿控制电路在所述补偿控制线的控制下，将参考电压写入所述储能电路的第二端，以使得所述储能电路的第一端的电位相应改变，所述发光控制电路在发光控制线的控制下，控制所述驱动晶体管的第二极与所述发光元件的第一极之间连通，所述驱动晶体管驱动所述发光元件发光。

具体的，本公开的一些实施例所述的像素驱动方法还可以包括：

在所述补偿阶段，所述初始化电路在所述初始化控制线的控制下，控制将所述初始化电压写入所述发光元件的第一极，以使得所述发光元件不发光；

在所述发光阶段，所述初始化电路在所述初始化控制线的控制下，控制停止将所述初始化电压写入所述发光元件的第一极。

本公开的一些实施例所述的显示装置包括上述的像素驱动电路及像素电路。

本公开的一些实施例所提供的显示装置可以为手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

以上所述是本公开的可选实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本公开所述原理的前提下，还可以作出若干改进和润饰，这些改进和润饰也应视为本公开的保护范围。

权利要求书

1、一种像素驱动电路，所述像素驱动电路包括驱动电路、初始化电路和补偿控制电路，其中，所述驱动电路的第一端与第一电压线连接；

所述初始化电路配置为在初始化控制线的控制下，控制将初始化电压写入所述驱动电路的第二端；

所述补偿控制电路配置为在补偿控制线的控制下，控制所述驱动电路的控制端与所述驱动电路的第二端之间连通，以将初始化电压写入所述驱动电路的控制端。

2、如权利要求1所述的像素驱动电路，其中，所述驱动电路的第二端与发光元件的第一极连接，

所述初始化电路还配置为在初始化控制线的控制下，控制将初始化电压写入所述发光元件的第一极，以使得所述发光元件不发光。

3、如权利要求2所述的像素驱动电路，还包括发光控制电路；所述驱动电路的第二端通过所述发光控制电路与所述发光元件的第一极连接；

所述发光控制电路配置为在发光控制线的控制下，控制所述驱动电路的第二端与所述发光元件的第一极之间连通。

4、如权利要求1-3任一项所述的像素驱动电路，还包括储能电路和数据写入电路；所述储能电路的第一端与所述驱动电路的控制端连接；所述储能电路配置为控制所述驱动电路的控制端的电位；

所述补偿控制电路还与参考电压线和所述储能电路的第二端连接，配置为在所述补偿控制线的控制下，控制将所述参考电压线上的参考电压写入所述储能电路的第二端；

所述数据写入电路配置为在写入控制线的控制下，将数据电压写入所述储能电路的第二端。

5、如权利要求2所述的像素驱动电路，其中，所述初始化电路包括初始化晶体管；

所述初始化晶体管的控制极与所述初始化控制线连接，所述初始化晶体管的第一极与所述发光元件的第一极连接，所述初始化晶体管的第二极与初

始化电压线连接；所述初始化电压线用于输入所述初始化电压。

6、如权利要求3所述的像素驱动电路，其中，所述发光控制电路包括发光控制晶体管；

所述发光控制晶体管的控制极与所述发光控制线连接，所述发光控制晶体管的第二极与所述驱动电路的第二端连接，所述发光控制晶体管的第三极与所述发光元件的第一极连接。

7、如权利要求1至4中任一权利要求所述的像素驱动电路，其中，所述补偿控制电路包括第一补偿控制晶体管；

所述第一补偿控制晶体管的控制极与所述补偿控制线连接，所述第一补偿控制晶体管的第二极与所述驱动电路的控制端连接，所述第一补偿控制晶体管的第三极与所述驱动电路的第二端连接。

8、如权利要求7所述的像素驱动电路，其中，所述像素驱动电路包括储能电路；所述补偿控制电路还包括第二补偿控制晶体管；

所述第二补偿控制晶体管的控制极与所述补偿控制线连接，所述第二补偿控制晶体管的第二极与参考电压线连接，所述第二补偿控制晶体管的第三极与所述储能电路的第二端连接。

9、如权利要求4所述的像素驱动电路，其中，所述储能电路包括存储电容；所述存储电容的第一端为所述储能电路的第一端，所述存储电容的第二端为所述储能电路的第二端。

10、如权利要求4所述的像素驱动电路，其中，所述数据写入电路包括数据写入晶体管；

所述数据写入晶体管的控制极与所述写入控制线连接，所述数据写入晶体管的第二极与数据线连接，所述数据写入晶体管的第三极与所述存储电容的第二端连接；所述数据线用于输入数据电压。

11、如权利要求1所述的像素驱动电路，其中，所述驱动电路包括驱动晶体管；

所述驱动晶体管的控制极为所述驱动电路的控制端，所述驱动晶体管的第二极为所述驱动电路的第一端，所述驱动晶体管的第三极为所述驱动电路的第二端。

12、一种像素电路，包括发光元件、存储电容、驱动晶体管、初始化晶体管、发光控制晶体管、第一补偿控制晶体管、第二补偿控制晶体管和数据写入晶体管；

所述初始化晶体的控制极与初始化控制线连接，所述初始化晶体的第一极与所述发光元件的第一极连接，所述初始化晶体的第二极与初始化电压线连接；所述初始化电压线用于输入初始化电压；

所述发光控制晶体的控制极与发光控制线连接，所述发光控制晶体的第一极与所述驱动晶体的第二极连接，所述发光控制晶体的第二极与所述发光元件的第一极连接；所述发光元件的第二极与第二电压线连接；

所述第一补偿控制晶体的控制极与补偿控制线连接，所述第一补偿控制晶体的第一极与所述驱动晶体的控制极连接，所述第一补偿控制晶体的第二极与所述驱动晶体的第二极连接；所述驱动晶体的第一极与第一电压线连接；

所述第二补偿控制晶体的控制极与所述补偿控制线连接，所述第二补偿控制晶体的第一极与参考电压线连接，所述第二补偿控制晶体的第二极与所述存储电容的第二端连接；所述存储电容的第一端与所述驱动晶体的控制极连接；

所述数据写入晶体的控制极与写入控制线连接，所述数据写入晶体的第一极与数据线连接，所述数据写入晶体的第二极与所述存储电容的第二端连接；所述数据线用于输入数据电压。

13、一种像素驱动方法，应用于如权利要求 1 至 11 中任一权利要求所述的像素驱动电路或如权利要求 12 所述的像素电路，所述像素驱动方法包括：

在初始化阶段，初始化电路在初始化控制线的控制下，控制将初始化电压写入所述驱动电路的第二端；补偿控制电路在补偿控制线的控制下，控制所述驱动电路的控制端与所述驱动电路的第二端之间连通，从而将初始化电压写入所述驱动电路的控制端。

14、如权利要求 13 所述的像素驱动方法，其中，所述像素驱动电路还包括发光控制电路，所述驱动电路的第二端通过所述发光控制电路与所述发光元件的第一极连接；所述像素驱动方法还包括：

在所述初始化阶段，所述发光控制电路在发光控制线的控制下，控制所述驱动电路的第二端与所述发光元件的第一极之间连通。

15、如权利要求 14 所述的像素驱动方法，其中，在所述初始化阶段之后还设置有补偿阶段和发光阶段；所述像素驱动电路还包括储能电路和数据写入电路；所述补偿控制电路还与参考电压线和所述储能电路的第二端连接；所述驱动电路包括驱动晶体管，所述驱动晶体的控制极为所述驱动电路的控制端，所述驱动晶体的第一极为所述驱动电路的第一端，所述驱动晶体的第二极为所述驱动电路的第二端；

所述像素驱动方法还包括：

在所述补偿阶段，所述数据写入电路在写入控制线的控制下，将数据电压写入所述储能电路的第二端；所述补偿控制电路在补偿控制线的控制下，控制所述驱动晶体的控制极与所述驱动晶体的第二极之间连通，所述驱动晶体管在其控制极的控制下，导通所述驱动晶体的第一极与所述驱动晶体的第二极之间的连接，将第一电压线输入的第一电压 $V1$ 向储能电路充电，直至所述驱动晶体的控制极的电位为 $V1+V_{th}$ ，所述驱动晶体管断开其第一极与该驱动晶体的第二极之间的连接；所述发光控制电路在所述发光控制线的控制下，控制断开所述驱动晶体的第二极与所述发光元件的第一极之间的连接； V_{th} 为所述驱动晶体的阈值电压；

在所述发光阶段，所述补偿控制电路在所述补偿控制线的控制下，将参考电压写入所述储能电路的第二端，所述发光控制电路在发光控制线的控制下，控制所述驱动晶体的第二极与所述发光元件的第一极之间连通，所述驱动晶体管驱动所述发光元件发光。

16、如权利要求 15 所述的像素驱动方法，还包括：

在所述补偿阶段，所述初始化电路在所述初始化控制线的控制下，控制将所述初始化电压写入所述发光元件的第一极，以使得所述发光元件不发光；

在所述发光阶段，所述初始化电路在所述初始化控制线的控制下，控制停止将所述初始化电压写入所述发光元件的第一极。

17、一种显示装置，包括如权利要求 1 至 11 中任一权利要求所述的像素驱动电路或如权利要求 12 所述的像素电路。

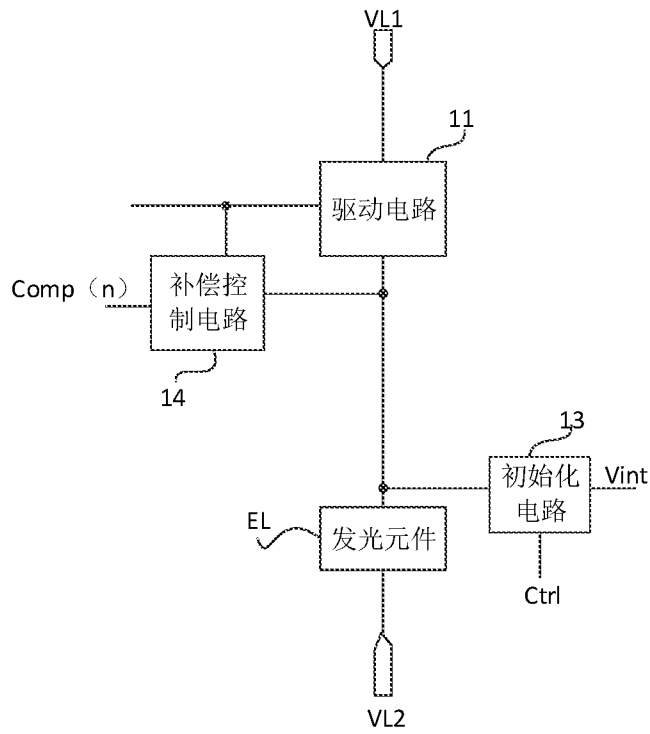


图 1A

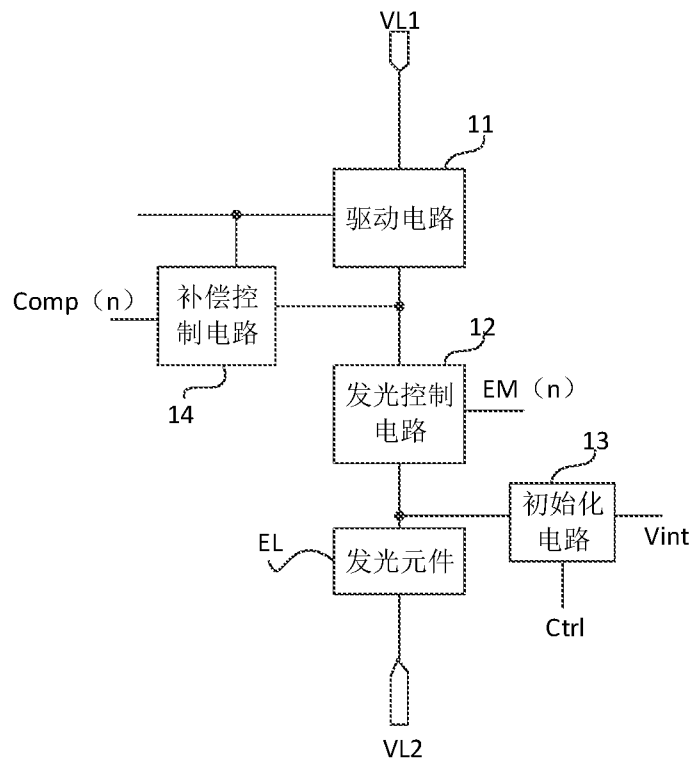


图 1B

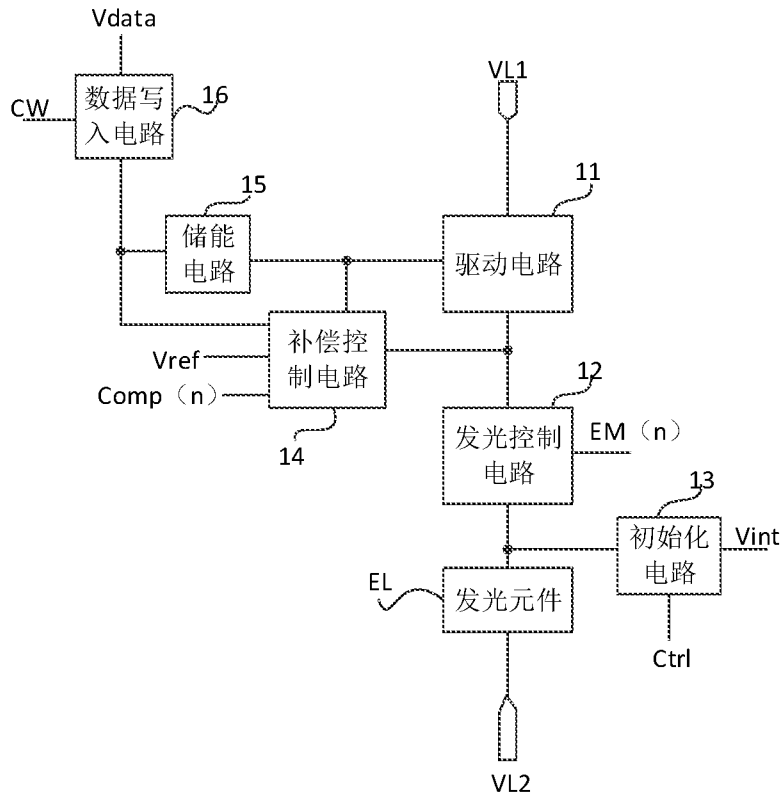


图 2

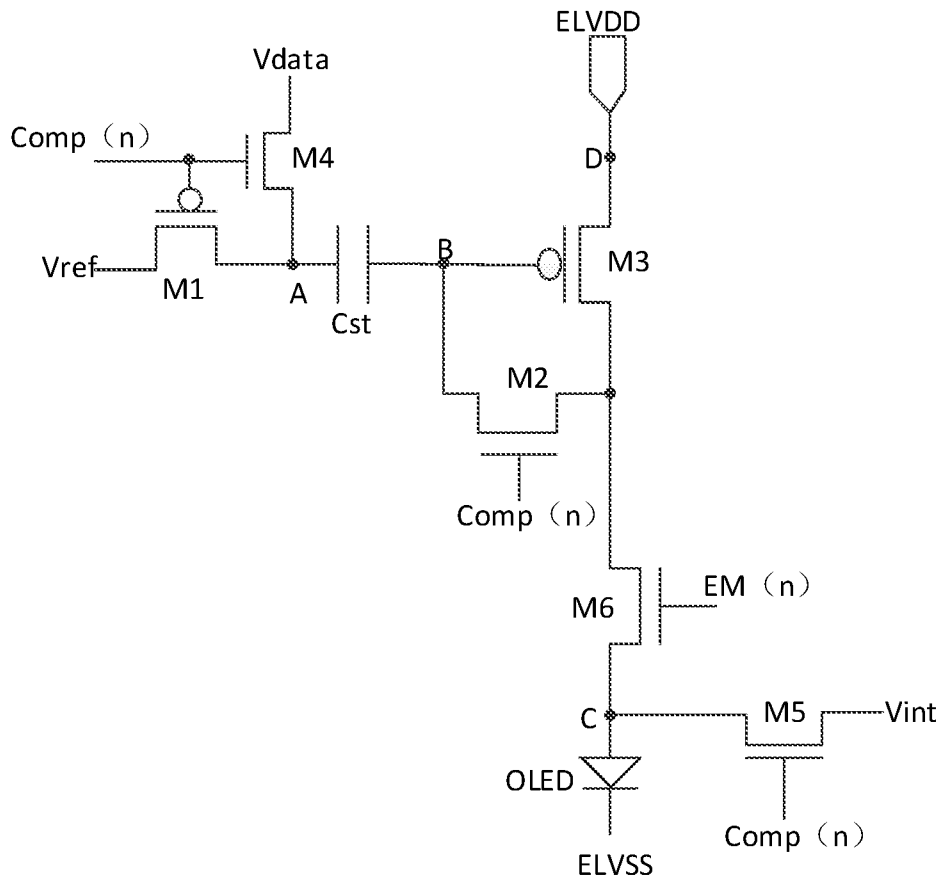


图 3

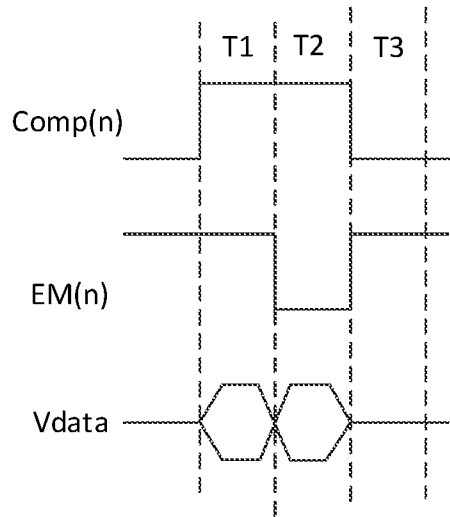


图 4

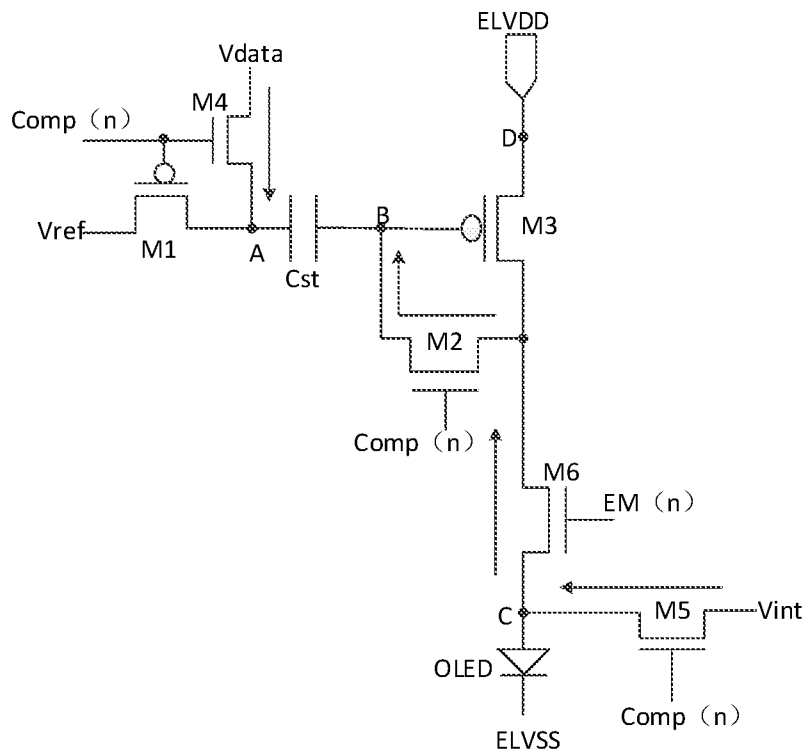


图 5

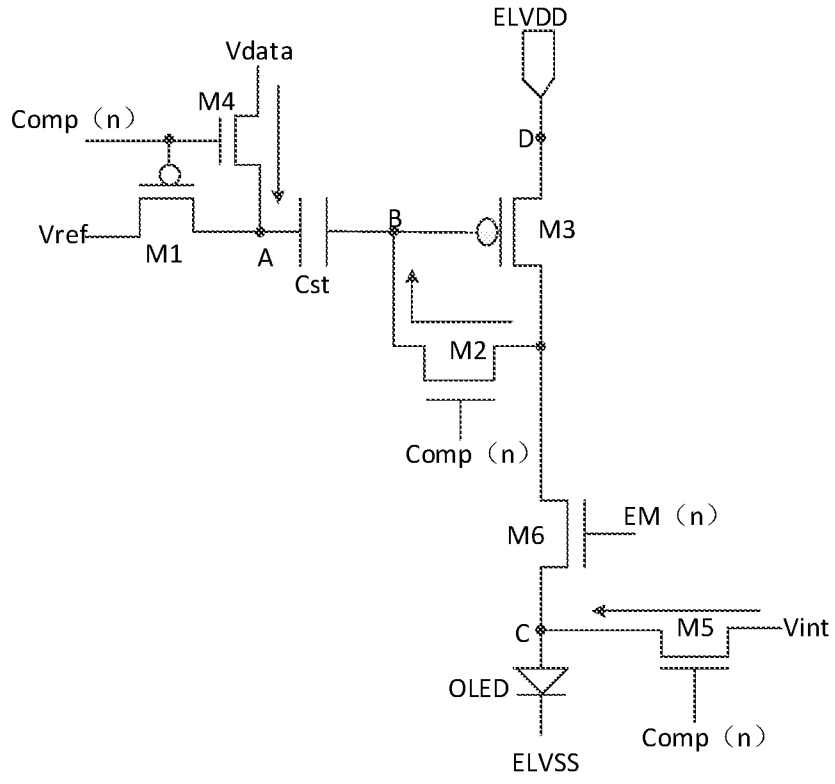


图 6

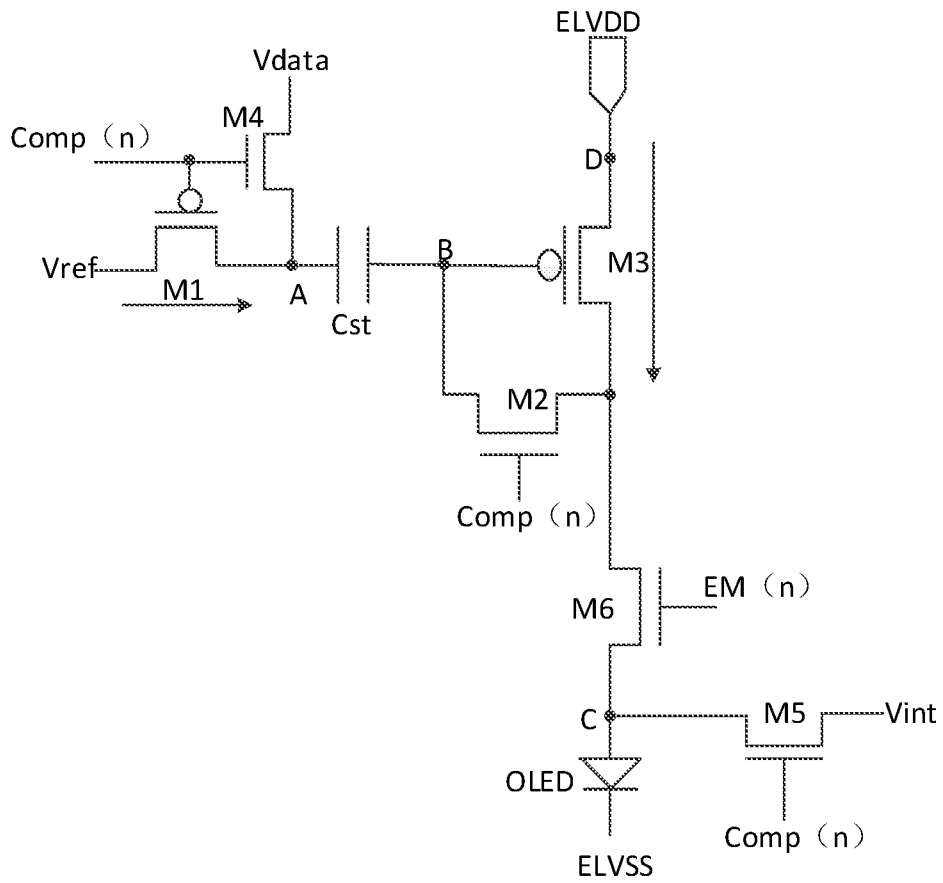


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/126182

A. CLASSIFICATION OF SUBJECT MATTER		
G09G 3/3208(2016.01)i; G09G 3/3291(2016.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNPAT, CNKI, WPI, EPODOC: 发光元件, 发光单元, 初始化, 复位, 重置, 偏置, 放电, 电容, 驱动晶体管, 阈值, 补偿, 京东方, EL, oled, initial, reset, discharge+, Vinit, capacit+, compensat+		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 109584795 A (BOE TECHNOLOGY GROUP CO., LTD.) 05 April 2019 (2019-04-05) claims 1-13, description, paragraphs [0046]-[0123], and figures 1-7	1-17
X	CN 105185306 A (BOE TECHNOLOGY GROUP CO., LTD.) 23 December 2015 (2015-12-23) description, paragraphs [0037]-[0077], and figures 1-8	1-17
A	CN 103839513 A (LG DISPLAY CO., LTD.) 04 June 2014 (2014-06-04) entire document	1-17
A	CN 106486054 A (SAMSUNG DISPLAY CO., LTD.) 08 March 2017 (2017-03-08) entire document	1-17
A	CN 104217674 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 17 December 2014 (2014-12-17) entire document	1-17
A	CN 1440010 A (SANYO ELECTRIC CO., LTD.) 03 September 2003 (2003-09-03) entire document	1-17
A	CN 105185305 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 23 December 2015 (2015-12-23) entire document	1-17
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 05 March 2020		Date of mailing of the international search report 18 March 2020
Name and mailing address of the ISA/CN China National Intellectual Property Administration (ISA/CN) No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088 China Facsimile No. (86-10)62019451		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/126182

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	109584795	A	05 April 2019	None			
CN	105185306	A	23 December 2015	WO	2017045357	A1	23 March 2017
				US	2017249898	A1	31 August 2017
CN	103839513	A	04 June 2014	US	2014145917	A1	29 May 2014
				KR	20140067583	A	05 June 2014
				EP	2736036	A2	28 May 2014
				CN	103839513	B	09 March 2016
				US	9111488	B2	18 August 2015
CN	106486054	A	08 March 2017	KR	20170026763	A	09 March 2017
				US	2017061880	A1	02 March 2017
				US	10074305	B2	11 September 2018
CN	104217674	A	17 December 2014	WO	2015180276	A1	03 December 2015
				CN	104217674	B	25 January 2017
CN	1440010	A	03 September 2003	CN	1229765	C	30 November 2005
				US	7215304	B2	08 May 2007
				JP	2003308030	A	31 October 2003
				US	2003156084	A1	21 August 2003
				KR	100531389	B1	28 November 2005
				KR	20030069103	A	25 August 2003
CN	105185305	A	23 December 2015	US	10083658	B2	25 September 2018
				US	2017270860	A1	21 September 2017
				WO	2017041453	A1	16 March 2017
US	2008169754	A1	17 July 2008	KR	100833756	B1	29 May 2008
				US	8773406	B2	08 July 2014

国际检索报告

国际申请号

PCT/CN2019/126182

<p>A. 主题的分类</p> <p>G09G 3/3208(2016.01)i; G09G 3/3291(2016.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																										
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>G09G</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>CNPAT, CNKI, WPI, EPDOC: 发光元件, 发光单元, 初始化, 复位, 重置, 偏置, 放电, 电容, 驱动晶体管, 阈值, 补偿, 京东方, EL, oled, initial, reset, discharge+, Vinit, capacit+, compensat+</p>																										
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 109584795 A (京东方科技集团股份有限公司) 2019年 4月 5日 (2019 - 04 - 05) 权利要求1-13, 说明书第[0046]-[0123]段, 附图1-7</td> <td>1-17</td> </tr> <tr> <td>X</td> <td>CN 105185306 A (京东方科技集团股份有限公司) 2015年 12月 23日 (2015 - 12 - 23) 说明书第[0037]-[0077]段, 附图1-8</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 103839513 A (乐金显示有限公司) 2014年 6月 4日 (2014 - 06 - 04) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 106486054 A (三星显示有限公司) 2017年 3月 8日 (2017 - 03 - 08) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 104217674 A (京东方科技集团股份有限公司 等) 2014年 12月 17日 (2014 - 12 - 17) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 1440010 A (三洋电机株式会社) 2003年 9月 3日 (2003 - 09 - 03) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 105185305 A (京东方科技集团股份有限公司 等) 2015年 12月 23日 (2015 - 12 - 23) 全文</td> <td>1-17</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 109584795 A (京东方科技集团股份有限公司) 2019年 4月 5日 (2019 - 04 - 05) 权利要求1-13, 说明书第[0046]-[0123]段, 附图1-7	1-17	X	CN 105185306 A (京东方科技集团股份有限公司) 2015年 12月 23日 (2015 - 12 - 23) 说明书第[0037]-[0077]段, 附图1-8	1-17	A	CN 103839513 A (乐金显示有限公司) 2014年 6月 4日 (2014 - 06 - 04) 全文	1-17	A	CN 106486054 A (三星显示有限公司) 2017年 3月 8日 (2017 - 03 - 08) 全文	1-17	A	CN 104217674 A (京东方科技集团股份有限公司 等) 2014年 12月 17日 (2014 - 12 - 17) 全文	1-17	A	CN 1440010 A (三洋电机株式会社) 2003年 9月 3日 (2003 - 09 - 03) 全文	1-17	A	CN 105185305 A (京东方科技集团股份有限公司 等) 2015年 12月 23日 (2015 - 12 - 23) 全文	1-17
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																								
PX	CN 109584795 A (京东方科技集团股份有限公司) 2019年 4月 5日 (2019 - 04 - 05) 权利要求1-13, 说明书第[0046]-[0123]段, 附图1-7	1-17																								
X	CN 105185306 A (京东方科技集团股份有限公司) 2015年 12月 23日 (2015 - 12 - 23) 说明书第[0037]-[0077]段, 附图1-8	1-17																								
A	CN 103839513 A (乐金显示有限公司) 2014年 6月 4日 (2014 - 06 - 04) 全文	1-17																								
A	CN 106486054 A (三星显示有限公司) 2017年 3月 8日 (2017 - 03 - 08) 全文	1-17																								
A	CN 104217674 A (京东方科技集团股份有限公司 等) 2014年 12月 17日 (2014 - 12 - 17) 全文	1-17																								
A	CN 1440010 A (三洋电机株式会社) 2003年 9月 3日 (2003 - 09 - 03) 全文	1-17																								
A	CN 105185305 A (京东方科技集团股份有限公司 等) 2015年 12月 23日 (2015 - 12 - 23) 全文	1-17																								
<p><input checked="" type="checkbox"/> 其余文件在C栏的续页中列出。</p> <p><input checked="" type="checkbox"/> 见同族专利附件。</p> <table border="0"> <tr> <td> <p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> </td> <td> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p> </td> </tr> </table>			<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p>	<p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>																						
<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p>	<p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>																									
<p>国际检索实际完成的日期</p> <p>2020年 3月 5日</p>		<p>国际检索报告邮寄日期</p> <p>2020年 3月 18日</p>																								
<p>ISA/CN的名称和邮寄地址</p> <p>中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>		<p>受权官员</p> <p>王妍</p> <p>电话号码 86-(10)-53962514</p>																								

C. 相关文件		
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	US 2008169754 A1 (YANG, Sun A. 等) 2008年 7月 17日 (2008 - 07 - 17) 全文	1-17

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/126182

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	109584795	A	2019年 4月 5日	无			
CN	105185306	A	2015年 12月 23日	WO	2017045357	A1	2017年 3月 23日
				US	2017249898	A1	2017年 8月 31日
CN	103839513	A	2014年 6月 4日	US	2014145917	A1	2014年 5月 29日
				KR	20140067583	A	2014年 6月 5日
				EP	2736036	A2	2014年 5月 28日
				CN	103839513	B	2016年 3月 9日
				US	9111488	B2	2015年 8月 18日
CN	106486054	A	2017年 3月 8日	KR	20170026763	A	2017年 3月 9日
				US	2017061880	A1	2017年 3月 2日
				US	10074305	B2	2018年 9月 11日
CN	104217674	A	2014年 12月 17日	WO	2015180276	A1	2015年 12月 3日
				CN	104217674	B	2017年 1月 25日
CN	1440010	A	2003年 9月 3日	CN	1229765	C	2005年 11月 30日
				US	7215304	B2	2007年 5月 8日
				JP	2003308030	A	2003年 10月 31日
				US	2003156084	A1	2003年 8月 21日
				KR	100531389	B1	2005年 11月 28日
				KR	20030069103	A	2003年 8月 25日
CN	105185305	A	2015年 12月 23日	US	10083658	B2	2018年 9月 25日
				US	2017270860	A1	2017年 9月 21日
				WO	2017041453	A1	2017年 3月 16日
US	2008169754	A1	2008年 7月 17日	KR	100833756	B1	2008年 5月 29日
				US	8773406	B2	2014年 7月 8日