



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년10월29일
(11) 등록번호 10-0923937
(24) 등록일자 2009년10월21일

(51) Int. Cl.

H01L 33/00 (2006.01)

(21) 출원번호 10-2002-7012087
(22) 출원일자 2001년03월13일
심사청구일자 2006년03월10일
(85) 번역문제출일자 2002년09월13일
(65) 공개번호 10-2002-0079955
(43) 공개일자 2002년10월19일
(86) 국제출원번호 PCT/US2001/007976
(87) 국제공개번호 WO 2001/69659
국제공개일자 2001년09월20일

(30) 우선권주장

60/189,630 2000년03월14일 미국(US)
09/644,875 2000년08월23일 미국(US)

(56) 선행기술조사문헌

WO 99/13499
US 5930656 A

전체 청구항 수 : 총 10 항

(73) 특허권자

크리, 인코포레이티드

미국 노스 캐롤라이나 27703 더럼 실리콘 드라이브 4600

(72) 발명자

카플넥데이비드

미국캘리포니아주93105산타바바라켈텐햄로드826

티비얼트브리안

미국캘리포니아주93101산타바바라클리브랜드애버뉴1914

(74) 대리인

김태홍, 신정건

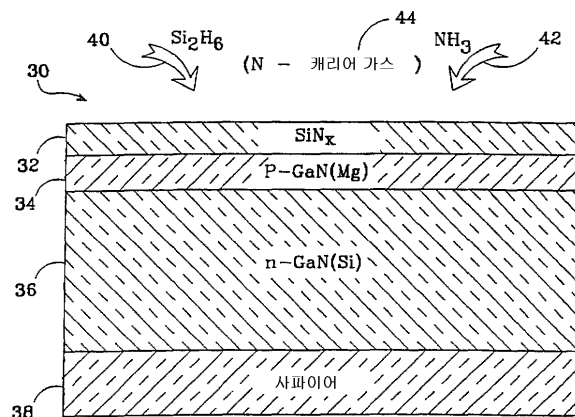
심사관 : 이용배

(54) 전기 전도도가 제어되는 반도체 재료 및 소자의 제조 방법

(57) 요약

반도체 재료(30, 50)의 표면을 손상과 도펀트 패시베이션으로부터 보호하기 위한 방법이 개시된다. 고밀도 또는 반응성 재료의 장벽층(32, 52)이 MOCVD 원료 가스를 사용하여, MOCVD 반응기와 같은 성장 반응기(10) 내에서 성장 직후에 상기 반도체 재료 상에 증착된다. 상기 장벽층(32, 52)은 수소가 재료 내로 확산하는 것을 차단한다. 다음에, 상기 반응기(10)는 반응성 또는 무반응성 가스 환경 내에서 냉각될 수 있다. 다음에, 도펀트류의 패시베이션이 거의 없거나 전혀 없이 상기 반도체 재료는 반응기(10)로부터 제거될 수 있다. 상기 장벽층(32, 52)은 습식 화학 에칭을 포함하는 다양한 에칭 공정을 이용하여 제거될 수 있거나 표면 보호를 위해 반도체 재료에 남겨질 수 있다. 또한, 상기 장벽층(32, 52)은 반도체 재료 내에 갇힌 수소와 화학적으로 결합 및/또는 상기 반도체 재료 내로의 수소 확산을 차단하는 게터링층일 수 있다.

대표도 - 도2



(81) 지정국

국내특허 : 아랍에미리트, 안티구와바부다, 알바니아, 아르메니아, 오스트리아, 오스트레일리아, 아제르바이잔, 보스니아 헤르체고비나, 바베이도스, 불가리아, 브라질, 벨라루스, 벨리즈, 캐나다, 스위스, 중국, 코스타리카, 쿠바, 체코, 독일, 덴마크, 도미니카, 알제리, 에스토니아, 스페인, 핀란드, 영국, 그루지야, 그라나다, 가나, 감비아, 크로아티아, 헝가리, 인도네시아, 이스라엘, 인도, 아이슬란드, 일본, 케냐, 키르기스스탄, 북한, 대한민국, 카자흐스탄, 세인트루시아, 스리랑카, 리베이라, 레소토, 리투아니아, 룩셈부르크, 라트비아, 모로코, 몰도바, 마다가스카르, 마케도니아공화국, 몽고, 말라위, 멕시코, 노르웨이, 뉴질랜드, 폴란드, 포르투갈, 루마니아, 러시아, 수단, 스웨덴, 싱가포르, 슬로베니아, 슬로바키아, 시에라리온, 타지키스탄, 투르크멘, 터키, 트리니다드토바고, 탄자니아, 우크라이나, 우간다, 우즈베키스탄, 베트남, 세르비아 앤 몬테네그로, 남아프리카, 짐바브웨, 모잠비크, 콜롬비아

AP ARIPO특허 : 가나, 감비아, 케냐, 레소토, 말라위, 모잠비크, 수단, 시에라리온, 스와질랜드, 탄자니아, 우간다, 짐바브웨

EA 유라시아특허 : 아르메니아, 아제르바이잔, 벨라루스, 키르기스스탄, 카자흐스탄, 몰도바, 러시아, 타지키스탄, 투르크멘

EP 유럽특허 : 오스트리아, 벨기에, 스위스, 사이프러스, 독일, 덴마크, 스페인, 핀란드, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투갈, 스웨덴, 터키

OA OAPI특허 : 부르키나파소, 베닌, 중앙아프리카, 콩고, 코트디부아르, 카메룬, 가봉, 기니, 말리, 모리타니, 니제르, 세네갈, 차드, 토고, 기니 비사우

특허청구의 범위

청구항 1

반도체 재료의 성장 동안 및 성장 후, 상기 반도체 재료 내의 억셉터류 및 도너류의 패시베이션(passivation)을 방지하거나 감소시키기 위한 방법에 있어서,

반응기(10) 내의 상기 반도체 재료(30, 50)를 성장 온도에서 성장시키는 단계와,

상기 반도체를 안정화하기 위해 초과 성장 원료 가스(16, 26)를 배기시키는 단계와,

상기 반도체 재료(30, 50)가 상기 반응기(10) 내에 있는 동안 상기 반도체 재료(30, 50) 상에 확산 장벽층(32, 52)을 증착하는 단계

를 포함하는 억셉터류 및 도너류의 패시베이션 방지 또는 감소 방법.

청구항 2

제1항에 있어서, 상기 확산 장벽층(32, 52)은 유기 금속 화학 기상 증착(MOCVD), 플라즈마 화학 기상 증착(plasma CVD), 열-필라멘트 화학 기상 증착(hot-filament CVD), 또는 물리적 기상 증착(PVD)에 의해 증착되는 것인, 억셉터류 및 도너류의 패시베이션 방지 또는 감소 방법.

청구항 3

제1항에 있어서, 상기 확산 장벽층(32, 52)은 Si, Ge, MgO_x, MgN_x, ZnO, SiN_x, SiO_x 및 그들의 합금들로 구성된 그룹에서 선택되는 임의의 하나를 포함하는 것인, 억셉터류 및 도너류의 패시베이션 방지 또는 감소 방법.

청구항 4

제1항에 있어서, 상기 확산 장벽층(32, 52)은 적어도 2 개의 층을 포함하고, 각 층은 Si, Ge, MgO_x, MgN_x, ZnO, SiN_x, SiO_x 또는 그들의 합금들로 이루어지는 것인, 억셉터류 및 도너류의 패시베이션 방지 또는 감소 방법.

청구항 5

삭제

청구항 6

삭제

청구항 7

제1항에 있어서, 상기 확산 장벽층(32, 52)은, 상기 반도체 재료(30, 50) 내에 갇혀 있는 수소를 화학적으로 결합시키고 상기 반도체 재료(30, 50) 내로의 수소 확산을 차단하는 게터링층(gettering layer)인 것인, 억셉터류 및 도너류의 패시베이션 방지 또는 감소 방법.

청구항 8

제7항에 있어서, 상기 게터링층(32, 52)은 수소와 억셉터 또는 도너 재료 사이의 결합 에너지보다 더 높은 수소 원자에 대한 결합 에너지를 갖는 성분을 포함하는 것인, 억셉터류 및 도너류의 패시베이션 방지 또는 감소 방법.

청구항 9

제1항에 있어서, 상기 반응기(10)는 상기 확산 장벽층(32, 52)의 형성 후에 주변 가스(ambient gas)를 포함하며, 상기 주변 가스는 무반응성 가스(29)인 것인, 억셉터류 및 도너류의 패시베이션 방지 또는 감소 방법.

청구항 10

삭제

청구항 11

제1항에 있어서, 상기 반응기(10)는 상기 확산 장벽층(32, 52)의 형성 후에 주변 가스를 포함하며, 상기 주변 가스는 반응성 가스인 것인, 엑셉터류 및 도너류의 패시베이션 방지 또는 감소 방법.

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

반응기 내의 반도체 재료(30, 50)의 성장 동안 및 성장 후, 상기 반도체 재료 내의 엑셉터류 및 도너류의 패시베이션을 방지하기 위한 방법에 있어서,

상기 반도체 재료(30, 50)의 성장을 위해 상기 반응기(10) 내로 성장 원료 가스(16, 26)를 흘리는 단계와,

상기 성장 원료 가스(16, 26)의 흐름을 중지시키는 단계와,

상기 반도체를 안정화하기 위해 초과 성장 원료 가스(16,26)를 배기시키는 단계와,

상기 반도체 재료(30, 50) 상에 확산 장벽층을 증착시키기 위해 상기 반응기(10) 내에 확산 장벽층 원료 가스(16, 21a~21c)를 주입하는 단계로서, 상기 확산 장벽층(32, 52)은, 상기 반도체 재료(30, 50) 내에 갇혀 있는 수소를 화학적으로 결합시키고 상기 반도체 재료(30, 50) 내로의 수소 확산을 차단하는 게터링층인 것인, 상기 확산 장벽층 원료 가스 주입 단계와,

상기 반도체 재료(30, 50)를 더 처리하기 위해 상기 반응기(10)의 냉각 후에 상기 확산 장벽층(32, 52)을 제거하는 단계

를 포함하는 엑셉터류 및 도너류의 패시베이션 방지 방법.

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

삭제

청구항 26

삭제

청구항 27

삭제

청구항 28

삭제

청구항 29

삭제

청구항 30

삭제

청구항 31

삭제

청구항 32

반도체 재료의 표면을 보호하기 위한 방법에 있어서,

상기 반도체 재료 및 확산 장벽층 사이에 개별 접합부(distinct junction)를 제공하는 단계와,

MOCVD 반응기(10) 내에서 상기 반도체 재료 상에 상기 확산 장벽층을 증착하는 단계로서, 상기 확산 장벽층은 상기 반도체 재료 내로 수소가 확산되는 것을 방지하기 위해 불활성 화합물을 포함하는 것인, 상기 증착 단계와,

상기 MOCVD 반응기(10)를 냉각하는 단계

를 포함하는 반도체 재료 표면 보호 방법.

청구항 33

삭제

청구항 34

삭제

청구항 35

삭제

청구항 36

삭제

청구항 37

삭제

청구항 38

삭제

청구항 39

삭제

청구항 40

삭제

청구항 41

삭제

청구항 42

삭제

청구항 43

삭제

청구항 44

삭제

청구항 45

삭제

청구항 46

삭제

청구항 47

삭제

명세서

기술분야

<1> 본 발명은 도펀트 패시베이션(passivation)에 의해 영향을 받는 도핑된 반도체 재료들 내에서 원하는 전기 전도도를 달성하기 위한 방법에 관한 것이다. 본 발명은 구체적으로 반도체 성장 공정 중에 도핑류 패시베이션을 방지하거나 줄이기 위한 패시베이션 장벽층의 제조 방법을 개시하여, 인 사이튜(in-situ) 또는 엑스 사이튜(ex-situ) 가열 냉각(annealing) 단계에 대한 필요성을 제거한다.

배경기술

<2> 반도체 재료의 전기적 특성과 광학적 특성은 합성과 구조 변화를 통해서 제어할 수 있기 때문에, 반도체 재료는 발광 다이오드(LED), 레이저 다이오드(LD) 및 그 밖의 광전자 소자와 전자 소자 제조에 필수적이다. 이 제어를

달성하기 위해서는, 원하지 않는 불순물들이 없는 반도체 재료를 생산하는 것이 중요하다. 갈륨 질화물(GaN)은 청색, 보라색 및 자외선(UV)의 LED 및 LD와 기타의 전자 소자에 적용함에 있어서 가장 유망한 반도체 재료들 중의 하나이다.

- <3> 유기 금속 화학 기상 증착(MOCVD)법을 사용하여 GaN p-n 접합 다이오드를 성장시키는 동안, 양호한 구조적, 광학적 및 전기적 완전성을 갖는 p형 재료를 성장시키기가 어렵다. GaN p-n 접합 다이오드의 p형 영역은 마그네슘(Mg)을 첨가함으로써 MOCVD 반응기 내에서 통상적으로 성장하여 원하는 전도도를 달성한다. 그러나, 통상의 문제점은 Mg, 아연(Zn), 탄소(C) 및 그 밖의 원소들과 같은 억셉터를 수소 원자에 의해서 전기적으로 패시베이션하는 데 있다. 작은 수소 원자들은 GaN 재료 내로 확산하고, 이들 수소 원자들은 Mg 억셉터와 Mg에 의해 생성된 정공을 중성화시킨다. 패시베이션 공정은 Mg 억셉터를 비활성 상태로 유지시키고, 그 결과, 그 재료는 성장 상태와 같은 상태에서 절연되거나 약하게 P형이 된다. p형 영역이 패시베이션되면 다이오드에 임계 성능 문제가 생긴다. 억셉터와 도너의 수소 패시베이션은 실리콘계 반도체 [1987년 에스 제이 피어톤(S.J. Pearton) 등의 Appl. Phys. A 43, 153], 갈륨 아세나이드계 반도체 [1986년 엔 엠 존슨(N.M. Johnson) 등의 Phys. Rev. B 33, 1102; 1988년 더블유 씨 다우트레몬트 스미스(W.C. Dautremont-Smith)의 Mater. Res. Soc. Symp. Proc. 104, 313], 인듐 포스파이드계 반도체 [1988년 쥐 알 안텔(G.R. Antell) 등의 Appl. Phys. Lett., 53, 758], 카드뮴 텔루라이드계 반도체 [1988년 엘 스보(L. Svob) 등의 J. Cryst. Growth 86, 815] 등의 반도체에서 매우 다양하게 보고되어왔다. 패시베이션은 에피택셜 성장 공정의 결과로서 계획적 및 부지불식간에 실재(實在)해왔다.
- <4> GaN 다이오드의 성장은 수소 패시베이션이 중요한 역할을 수행하는 하나의 예를 나타낸다. 이것은 성장 후 반응기 냉각 단계 동안에 억셉터의 패시베이션이 발생한다는 것을 보여주었다. [1988년 쥐 알 안텔 등의 Appl. Phys. Lett. 73, 2953]. GaN 재료의 성장 및 후속되는 반응기 냉각 동안 MOCVD 반응기 내에는 수소가 있는 것이 보통이며, 통상적으로 2 개의 소스로부터 온다. 수소는 통상적으로 성장 원료 가스에 대한 캐리어 가스로서 성장 동안 사용된다. 그 외에도, 암모니아(NH₃)가 GaN 재료의 성장 동안 질소(N)에 대한 원료 가스로서 사용되며, 반응기 냉각 동안 GaN 재료를 안정시키는 데에도 사용된다. 수소는 성장 및 냉각 동안 암모니아 분해의 부산물로서 생성된다. 종래의 GaN 성장 공정에 있어서, 반응기 내에 충분한 수소가 있으면 냉각 동안 p형 영역이 패시베이션된다.
- <5> p형 영역의 패시베이션은 냉각하기 전에 반응기로부터 수소 원료를 제거함으로써 회피할 수 있다(발명자가 켈러(Keller) 등인 미국 특허 제5,891,790호를 참조). 그러나 GaN 결정은 성장 온도에서 불안정하며, p형 GaN 영역은 표면 손상을 일으키는 분해에 민감하다. 이러한 분해를 회피하기 위한 종래 방법은 반응기 냉각 동안 NH₃의 흐름을 유지하는 것이다. 그러나, 반응기 냉각 동안에 NH₃가 존재하면 수소가 생성되어 패시베이션이 진행된다. 이와 같이, 모든 수소 원료의 제거는 비현실적이며, 반응기 냉각 동안의 패시베이션은 회피될 수 없다고 생각되었다.
- <6> 패시베이션 회피에 대립되는 것으로서, 재료 성장과 반응기 냉각 후에 패시베이션을 반전시키기 위한 다양한 방법이 개발되었다. 먼저 살펴본 대부분의 도펀트 패시베이션은 수소 및 도펀트의 "활성화"의 제거를 위한 열적 가열 냉각의 이용 [1988년 쥐 알 안텔 등의 Appl. Phys. Lett., 53, 758; 1988년 더블유 씨 다우트레몬트 스미스의 Mater. Res. Soc. Symp. Proc. 104, 313; 1988년 티 zun델(T. Zundel)과 제이 웨버(J. Weber)의 Phys. Rev. B 39, 13549; 1989년 더블유 씨 다우트레몬트 스미스 등의 J. Appl. Phys. 66, 1993]을 공개하였다. 일단 수소 패시베이션의 현상이 인지되면, 수소는 고온에서 반도체의 안팎으로 확산되고, 그 결과, 도펀트의 활성화 또는 패시베이션이 생긴다는 것이 명백해진다. 따라서, 열적 가열 냉각은 IV, III-V족 및 II-VI족 반도체 재료 내에서 억셉터 및 도너를 활성화하는 방법으로서 이용된다. 갈륨 질화물 내에서의 억셉터 패시베이션은 저에너지 전자빔 조사법(LEEBI) [1989년 12월, 아마노(Amano) 등에 의해 일본 응용 물리 저널, 제28권, No. 12, pp. L2112-L2114에 발표됨]을 이용하여 반전될 수도 있다. LEEBI법의 경우, 패시베이션된 GaN 재료에는 억셉터를 활성화하기 위해서 전자빔이 조사된다. 이들 절차는 패시베이션화된 영역을 효과적으로 활성화시키지만, 그들 절차는 엑스 사이투에서 수행되므로, 제조 공정 중에서 비용 증가와 수율 감소를 일으키는 다른 단계가 있어야 한다. 취급에 의해 손상이 발생할 수 있고, 분위기의 조건에 의해 불순물이 도입될 수 있다. 양자의 과정은 GaN 재료를 고온에 노출시켜, 역시 재료에 손상을 입힐 수 있다.
- <7> 또한, 가열 냉각 공정은 p 접촉 금속화 이전에 행한다. GaN LED 및 GaN LD와 같은 소자의 경우에는, 반복 생산 가능한 저저항 접촉을 제공하는 것이 중요하다. p형 GaN에 대한 금속 접촉은 표면의 품질에 고도로 민감한 것으로 알려지고 있다. [1998년 제이 김(J. Kim) 등의 Appl. Phys. Lett. 73, 2953]. 따라서, 냉각 가열 또는 취급 동안 p형 표면에 대한 손상은 p형 금속 접촉에 부정적인 영향을 줄 것이다.

<8> 반응기 냉각 동안 억셉터의 패시베이션을 줄이기 위한 다른 방법은 p형 재료를 얇은 n형 층으로 덮는 것이다. [1990년 에스 마니가와(S. Manigawa)와 엠 콘도(M. Kondo)의 J. Electron. Mater. Vol.19 No.6, pp. 597-599]. n형 재료 내에서의 수소의 용해도는 p형 재료에 비교하여 낮으므로, 반응기 냉각 동안의 수소의 확산은 상당히 감소된다. 그러나, 이 공정은 p형 재료의 패시베이션을 완전하게 제거하지 못하고, 에칭에 의한 n형 재료의 제거는 어려우며, p형 표면에 손상을 입힐 수 있다.

발명의 상세한 설명

<9> 본 발명은 수소 원자에 의해 도핑류의 패시베이션을 일으키는 도핑된 반도체 재료 내에서 원하는 전기 전도도를 달성하기 위한 신규한 방법을 제공한다. 패시베이션은 수소가 도핑류와 공동으로 반도체 재료 내로 혼입됨으로써 발생한다.

<10> 본 발명은 특히 반도체 재료 내로의 수소의 확산 또는 혼입을 막거나 줄이기 위한 장벽 층을 제조하는 방법을 개시하여, 도펀트 패시베이션을 방지하거나 감소시킨다. 장벽층은 반도체 재료의 성장에 사용되는 성장실(growth chamber)과 동일한 성장실 내에서 제조된다. 재료의 성장 직후, 재료가 반응기 내에 있고 반응기의 온도가 성장 온도와 대략 같거나 낮은 상태에 있는 동안, 확산 장벽층이 재료 상에 증착된다. 상기 장벽층은 재료 내로의 수소의 확산 및 혼입을 차단하는 고밀도, 불활성 화합물로부터 형성된다. 장벽층의 예는 Si, Ge, MgO_x, MgN_x, ZnO, SiN_x, SiO_x 합금 또는 이들의 층 시퀀스들이 있다.

<11> 또한, 장벽층은 수소 결합층일 수 있으며, 수소 게터링층(hydrogen gettering layer)으로도 지칭된다. 수소 게터링층은 반도체 내에 갇혀 있는 수소와 화학적으로 결합하거나 수소가 주위의 가스 상태에서부터 반도체 표면에 도달하는 것을 막아, 반도체 내로의 수소 확산을 막는다. 게터링층 화합물의 조성은 게터링 성분을 초과하여 함유하기 위하여 성장 동안 조절될 수 있다. 바람직한 게터링층 재료는 수소 원자에 대한 결합 에너지가 큰 성분을 함유한다. 또한, 결합 에너지는 수소와 억셉터 또는 도너류 사이의 결합 에너지보다 높은 것이 바람직하다. 따라서, 상기 게터링층은 수소를 게터링함으로써 도핑류의 패시베이션을 막는데 효과적일 수 있다. 상기 게터링층은 다수의 게터링 재료들의 반복된 순서(sequence)일 수 있는 다중층을 가질 수 있다.

<12> 냉각 후, 임의의 장벽층은 반도체 재료의 후속되는 공정을 위한 다양한 에칭 기술들 중의 하나에 의해 제거될 수 있다.

<13> 또한, 반도체 재료의 패시베이션을 제거하는 것은 열적 또는 전자 빔 가열 냉각과 같은 부가적인 공정 단계에 대한 요구를 제거하거나 줄일 수 있다. 또한, 본 발명의 방법은 성장된 상태로서 그 원래대로 재료를 유지하면서, 반도체 재료의 뛰어난 품질과 우수한 수율을 제공한다.

<14> 본 발명의 여타의 특징과 이점들은 후속되는 상세한 설명과 함께 첨부 도면을 참조함으로써 본 기술분야의 당업자라면 명백하게 이해할 수 있을 것이다.

실시 예

<19> 본 발명은 수소 원자에 의해 반도체 재료 내에서 도펀트류가 패시베이션화하는 것을 방지하기 위한 신규한 방법에 관한 것이다. 장벽층의 성장은, 반도체 재료의 성장 직후, 반응기 냉각 중이거나 그 이전에, 또는 반도체 재료의 성장 온도 이하의 온도에서 행해진다. 장벽층은 반도체 내로의 수소의 확산에 대한 고밀도 장벽으로서 작용한다. 또한, 장벽층은 수소와 화학적으로 결합하기 위한 게터링층으로서 사용될 수 있다. 양자의 경우에 있어서, 도핑류의 패시베이션은 방지 또는 감소된다. 반응기 냉각 후와 재료의 추가 처리 이전에, 장벽층은 에칭과 같은 공지된 절차에 의해 제거될 수 있다.

<20> 장벽 또는 게터링층은 MOCVD 공정, 플라즈마 화학 기상 증착(CVD) 공정, 열-필라멘트(Hot Filament) CVD 공정 또는 다른 증착 공정을 사용하여 반도체 재료 상에 증착될 수 있다. 바람직한 방법은 MOCVD 반응기 내에서의 증착이다.

<21> 도 1은 반도체 재료를 성장시켜 장벽층을 제공하는 새로운 방법에 사용되는 MOCVD 반응기(10)를 도시한다. 상기 MOCVD 반응기(10)는 회전축(13)에 의해 지지된 성장대(growth platform)(12)를 구비한 반응실(11)을 포함한다. 대부분의 응용에 있어서, 사파이어와 같은 단결정 기판(14)이 성장대(12) 상에 배치되지만, (), AlGa_N, 또는 GaAs와 같은 다른 결정이 사용되어도 좋다. 성장 동안, 성장대(12)는 가열기(15)에 의해 가열되어 소정 온도에서 단결정 기판(14)을 유지한다. 상기 온도는 전형적으로 400 °C와 1200 °C 사이이지만, 원하는 성장 유형에 따라 더 높거나 낮출 수 있다. 가열기(15)는 다양한 가열 장치를 사용할 수 있으나 대개 라디오 주파수(RF) 코

일 또는 저항 코일이다.

- <22> 캐리어 가스(16)는 가스 라인(17)에 공급되며, 상기 캐리어 가스(16)는 수소 또는 질소와 같은 가스이다. 또한, 상기 캐리어 가스(16)는 유량 제어기(18a~18c)를 통하여 각각의 버블러(bubbler)(19a~19c)에 공급된다. 버블러(19a)는 성장 합성물을 구비하며, 통상적으로 메틸족 또는 에틸족, 예컨대 트리메틸 갈륨(TMГ), 트리메틸 알루미늄(TMA) 또는 트리메틸 인듐(TMI)을 갖는 알킬화된 합성물을 구비한다. 또한, 버블러(19b)와 버블러(19c)는 III 족 화합물의 합금을 성장시킬 수 있는 유사한 유기금속 화합물을 포함할 수 있다. 버블러(19a~19c)는 통상적으로 일정 온도 조(bath)(20a~20c)에 의해 미리 설정된 온도로 유지되어, 캐리어 가스(16)에 의해 반응실(11)로 운반되기 전에 유기 금속 화합물의 일정한 증기 압력을 보장한다.
- <23> 버블러(19a~19c)를 통과한 캐리어 가스(16)는 원하는 조합으로 밸브(21a~21c)를 개방함으로써 가스 라인(17) 내에 흐르는 캐리어 가스(16)와 혼합된다. 다음에, 혼합된 가스는 반응실(11)의 상단에 형성된 가스 흡입구(22)를 통해서 반응실 내로 유입된다.
- <24> 암모니아와 같은 질소 함유 가스(26)는 유량 제어기(27)를 통하여 가스 라인(17)에 공급되고, 질소 함유 가스(26)의 흐름은 밸브(28)에 의해 제어된다. 캐리어 가스(16)가 질소 함유 가스(26)와 혼합되고, 가스 라인(17) 내의 TMГ 증기가 반응실(11) 내로 유입되면, 상기 원소들이 존재하여 TMГ 및 암모니아 함유 가스 내의 분자의 열분해를 통해서 사파이어 기판(14) 상에 갈륨 질화물을 성장시킨다.
- <25> 사파이어 기판(14) 상에 갈륨 질화물의 합금을 도핑하기 위해서, TMГ용으로 사용되지 않은 버블러(19a~19c) 중의 하나는 일반적으로 마그네슘(Mg) 또는 실리콘(Si)인 도펀트 재료용으로 사용되지만, 베릴륨, 칼슘, 아연 또는 탄소와 같은 다른 재료이어도 좋다. 버블러(19b) 또는 버블러(19c)는 붕소, 알루미늄, 인듐, 인, 비소 또는 다른 재료와 같은 합금 재료용으로 사용된다. 일단, 도펀트와 합금이 선택되고 밸브(21a, 21b 또는 21c)가 열려 도펀트가 갈륨 및 질소 함유 가스(26)와 함께 가스 라인(17) 내로 흐르도록 하면, 갈륨 질화물의 도핑층의 성장이 사파이어 기판(14) 상에 일어난다.
- <26> 반응실(11) 내의 가스는 수압 하에서 동작 가능한 펌프(24)에 접속된 가스 정화 라인(23)을 통해서 정화될 수 있다. 또한, 정화 밸브(25)에 의해서 반응실(11)로부터 가스 압력이 형성 또는 분출될 수 있다.
- <27> 성장 공정은 밸브(21a 및 21b)를 닫아서 갈륨 및 도핑 원료를 차단하고 질소 함유 가스와 캐리어 가스 흐름을 유지함으로써 통상적으로 정지된다. 대안으로서, 상기 반응실(11)은 유량 제어기(30)와 밸브(31)를 통해서 제어될 수 있는 가스(29)로 정화될 수 있다. 이 정화는, 밸브(25)의 개방에 의해서 펌프(24)가 초과 성장 가스의 반응실(11)을 배기시킴으로써 촉진된다. 통상적으로, 정화 가스(29)는 수소이지만 다른 가스가 사용될 수 있다. 다음에 가열기(15) 전원을 턴오프하여 사파이어 기판(14)을 냉각한다.
- <28> 본 발명의 새로운 방법에 있어서, 장벽층의 제공은 반도체 재료의 성장후와 반응실(11)의 냉각 동안이나 이전에 행해진다. 반응실(11) 내에서 반도체 재료를 성장한 후, 원하지 않는 성장 가스의 흐름은 적절한 조합으로 밸브(21a~21c)를 폐쇄함으로써 중지된다. 반응기의 간단한 정화는 전술한 바와 같이 바람직하지 않은 가스들을 제거함으로써 완료될 수 있다. 다음에 가스들은 반응기 내로 흘러 들어가서 에피텍셜, 다결정, 또는 비결정의 장벽층을 소자 상에 증착한다. 바람직한 방법에 있어서, 장벽층을 위해 사용되는 가스들은 전형적인 MOCVD 원료들로부터 제공된다.
- <29> 상기 장벽층은, 반도체 표면을 균일하게 덮고 반도체 재료와 소자의 특성과 성능에 부정적으로 영향을 끼치지 않아야 하는 고밀도 재료이어야 한다. 장벽층의 조성 및 두께, 또는 장벽층의 순서는 수소가 반도체 재료 내에서 도핑류를 패시베이션화를 효율적으로 방지하거나 그 패시베이션화의 범위를 현저하게 줄이도록 선택된다. 본 발명의 공정에 사용될 수 있는 화합물의 일부 예는 Si, Ge, MgO_x, MgN_x, ZnO, SiN_x, SiO_x, 및 그들의 합금을 포함한다. 적절한 재료의 층의 다중층 및 반복 적층은 SiN_x/Si, MgN_x/SiN_x 또는 MgN_x/MgO_x 와 같은 장벽층으로도 사용될 수 있다. 이와 상이한 장벽층은 다음의 원료 가스, 즉, 시레인 또는 디시레인으로부터의 Si, 게르만으로부터의 Ge, 사이크로펜타디에닐 마그네슘 또는 메틸 사이크로펜타디에닐 마그네슘 및 암모니아로부터의 MgN_x, 사이크로펜타디에닐 마그네슘 또는 메틸 사이크로펜타디에닐 마그네슘 및 질소 산화물로부터의 MgO, 디메틸 아연 또는 디에틸 아연 질소 산화물 또는 몰로부터의 ZnO, 시레인 또는 디시레인 및 암모니아 또는 질소 산화물로부터의 SiN_x, 시레인 또는 디시레인 및 질소 산화물로부터의 SiO_x에 의해서 형성된다.
- <30> 보호 장벽층이 도포된 후, 상기 반도체 재료는 도펀트 패시베이션이 없거나 감소되어 반응실(11) 내에서 냉각될 수 있다. 다음에 상기 반도체 재료는 냉각된 반응실(11)로부터 옮겨질 수 있다.

- <31> 구조체가 금속화와 같은 부가적인 처리에 대해 준비된 경우, 장벽층은 습식 화학 불화 수소 산(HF) 에칭, 반응성 이온 에칭, 또는 플라즈마 에칭을 포함하지만 이에 국한되지 않는 다수의 상이한 에칭 방법으로 제거될 수 있다.
- <32> 본 발명은 고속 전자 이동도 트랜지스터(HEMT)와 금속 반도체 전계 효과 트랜지스터(MESFET), 반도체 레이저 다이오드, 발광 다이오드(LED), 광검출기, 바이폴라 접합 트랜지스터(BJT)와 같은 소자에 적용된다.
- <33> 본 방법의 바람직한 적용은 GaN p-n 접합 다이오드에 있어서 패시베이션을 방지하거나 저감하는 것이다. 도 2는 장벽층(32)이 도포된 GaN p-n 접합 다이오드(30)의 층을 도시한다. 다양한 장벽층 화합물이 제공될 수 있지만, 여러가지 이유, 즉 필요한 원료 가스는 이미 반응기 내에 존재하고 이들 원료 가스는 GaN에 대해 화학적으로 불활성이며 에칭에 의해 용이하게 제거된다는 이유 때문에, 바람직한 패시베이션 장벽 화합물은 MgN_x , Si 및 SiN_x 이다. 장벽층(32)은 Mg가 도핑된 p형 GaN 영역(34) 상에 증착된다. 또한, Si가 도핑된 n형 GaN 영역(36)이 전술한 바와 같이 사파이어 기판(38) 상에 성장된 것을 도시한다.
- <34> 바람직한 방법에 있어서, GaN 결정은 반응실(11) 내에서 약 1000 °C의 온도에서 성장된다. 성장 후에, GaN 재료를 성장하는데 사용된 원료 가스의 흐름이 밸브(21a~21c)에서 정지된다. 질소 함유 가스(NH_3)(26)의 흐름은 고온에서의 GaN의 불안정한 성질 때문에 유지된다. 밸브(25)와 펌프(24)를 사용하여 대략 1~3초의 단기간의 반응기 정화가 실행되어, GaN의 성장에 사용된 원료 가스를 제거할 수 있다. 단기간의 정화는 SiN_x 보호층(32)과 p형 GaN 영역(34) 사이에 개별 접합부(distinct junction)를 제공하며, 이 접합부는 p형 영역(34)의 Si 도핑 방지를 돕는다. 다음에, 상기 장벽층은 GaN 재료 상에 증착된다. SiN_x 층(32)의 제조시에는, 시레인(SiH_4) 또는 디시레인(Si_2H_6) 가스(40)가 반도체 재료의 성장 온도 또는 대략 700 °C 또는 그 이하까지 내려가는 상이한 온도에서 암모니아(NH_3)(42)와 조합하여 사용된다. Si의 제조시에는, NH_3 의 흐름(42)이 종료되고 SiH_4 또는 Si_2H_6 (40)이 반응실(11) 내에 원료로서 공급된다. MgN_x 의 제조시에는, 사이클로펜타디에닐 마그네슘($Mecp_2Mg$) 및 NH_3 가 각각 반응실(11) 내에 원료로서 공급된다. 실리콘, 마그네슘 및 암모니아 원료는 통상적으로 MOCVD 시스템 내에 배치되고, GaN과 인듐 및 알루미늄을 갖는 GaN의 합금과 같은 III족 질소계 반도체의 성장에 사용된다. 본 발명의 바람직한 장벽층의 제조시에는 MOCVD 시스템에 부가적인 원재료가 부가될 필요는 없다. 따라서, 종래 기술에 비해서, MOCVD에 의해 성장된 반도체 재료 내의 도핑류의 패시베이션을 방지하는데 보다 쉽고 보다 비용적으로 효과적인 방법이 제공된다.
- <35> 바람직한 실시예에 있어서, 질소 캐리어 가스(44)가 보호층의 성장 동안에 사용되지만, 다른 가스들이 사용되어도 좋다. p형 층(34)의 패시베이션은 다이오드(30)의 성장 종료와 충분히 두꺼운 장벽층(32)의 증착 사이의 짧은 시간에 발생할 수 있기 때문에, 수소는 이용되지 않는다. 2~500 nm 두께의 장벽층(32)은 대개 GaN 표면을 보호하기에 충분하므로, 상기 증착은 충분한 장벽층 원료 가스가 제공된다면 빠르게 수행될 수 있다. 다양한 장벽층 두께가 사용될 수 있다. 일부 응용에 있어서, 장벽층은 불과 수 Å의 두께로도 충분할 수 있다. 장벽층 또는 장벽층의 적층이 두꺼울수록, 도핑류의 패시베이션은 더욱 효과적으로 방지된다. 그러나, 도포된 장벽층(32)이 너무 두꺼운 경우, 장벽 성장 또는 반응기 냉각 동안에 다이오드(30)에 손상이 발생할 수 있다.
- <36> MgN_x , Si 또는 SiN_x 증착에는 다양한 범위의 반응실(11) 조건이 사용될 수 있으므로, 보호층(32)은 대개 최종 다이오드 층과 같은 성장 조건을 사용하여 증착될 수 있다. 또한, 반응실(11) 조건은 적용에 대한 최대한의 이익을 제공할 수 있도록 보호층(32)의 증착 동안 변화될 수 있다. 하나의 예로서, 증착은 소자의 열 잔류 시간을 최소화하기 위해서 반응실 냉각 동안 수행될 수 있다. 이와 달리, 열 잔류가 중대한 문제가 아니라면, 온도는 증착 동안 유지될 수 있다.
- <37> 일단, 패시베이션 장벽층(32)이 증착되면, 반응실 환경은 소자 적용의 제한 조건에 적합하게 변경될 수 있다. 하나의 바람직한 방법에 있어서, 일단 MgN_x , Si 및 SiN_x 장벽층 또는 층 시퀀스가 증착되었다면, 주위의 가스는 질소, 헬륨 아르곤 또는 이들의 혼합물과 같은 무반응성 가스로 변화될 수 있다. 이 환경 변화는 냉각 과정 동안의 반응실로부터의 원료 가스의 정화와 반도체 또는 장벽층 재료의 안정화를 용이하게 할 수 있다. 바람직한 방법에 있어서, 상기 환경은 질소, 헬륨, 아르곤 또는 이들 가스들의 혼합물이다. 이러한 처리는 반도체 또는 장벽층 재료 손상의 위험 없이 장벽층(32)의 증착 후에 반응 조건 내에서 상당한 유통성을 가능하게 한다. 다른 바람직한 실시예에 있어서, 장벽층의 완료 후, 상기 주위 가스는 질소 산화물, 산소, 수소, 이들의 혼합물 또는 무반응성 가스와의 혼합물과 같은 반응성 가스로 변화될 수 있다.

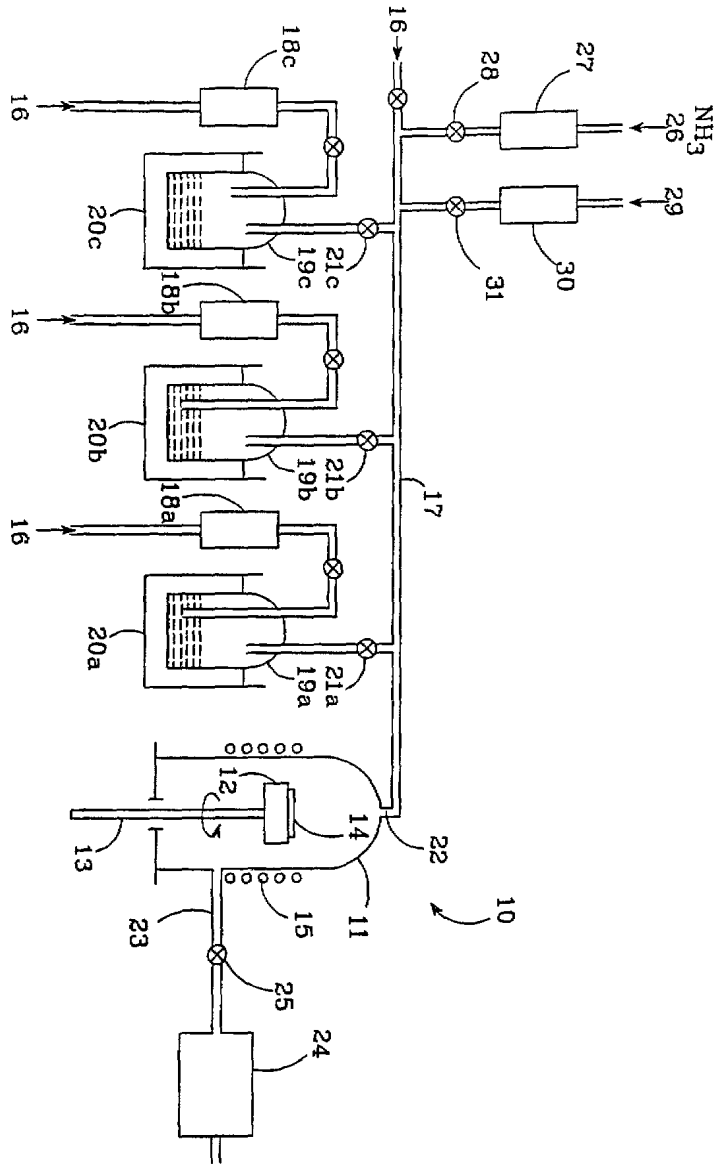
- <38> 반응기가 냉각되고 반도체 소자가 반응실(11)로부터 옮겨진 후, 패시베이션 장벽층(32)이 표면 상에 남아 있을 수 있다. 이것은 후속되는 소자 제조 단계에 앞서 성장된 반도체 재료와 민감한 표면 특성을 오염으로부터 보호하는 부가 이익을 제공한다.
- <39> 장벽층(32)은 접촉부의 금속화와 같은 다음 처리 단계 직전에 제거될 수 있다. 바람직한 방법에 있어서, 장벽층(32)은 습식 화학 불화 수소 산(HF) 에칭으로 제거될 수 있다. 도 3은 보호층을 용해할 HF 습식 화학 약품 내의 다이오드(30)를 도시한다. 이 습식 화학 에칭은 반도체 표면을 원래대로 유지하기 때문에 습식 화학 에칭의 사용이 바람직하지만, 다른 에칭 과정은 불순물을 개입시키거나 재료 표면에 손상을 줄 수 있다. 취급 또는 분위기 조건에 대한 노출로부터 표면의 손상을 회피하기 위해 장벽층(32)의 제거 후에는 가능한 빨리 모든 처리 단계를 실행해야 한다.
- <40> 본 발명의 새로운 방법은 이미 논의된 것들 이외에 다른 이점들을 제공한다. 만일 소자가 불순물의 확산과 같은 성장 또는 결함 감소를 위한 가열 냉각 후에 극단적인 환경에 노출된다면, 장벽층(32)은 표면의 손상을 저지시켜야 한다. 잔열에 대한 스트레스를 최소화하기 위해 느리고 높게 제어된 냉각이 요구되는 경우, 일단 장벽층(32)이 증착되면, 부가적인 열 공급은 소자 표면에 영향을 끼치지 못할 것이다. 성장 후에 반응기 환경으로부터 소자 내로 다른 불순물이 확산하는 것은 제거될 것이다. 표면 손상 때문에 생기는 표면 전자 상태의 밀도는 현저하게 감소될 것이다. (접촉 저항을 증가시키는) 얇은 n형 층의 형성을 초래할 수 있는 p형 층의 표면 손상은 최소화된다.
- <41> 다른 바람직한 방법에 있어서, 장벽층 화합물의 조성은 대응하는 원료 가스의 적절한 비율을 선택함으로써 초과 게터링 성분을 함유하기 위한 성장 동안 조절될 수 있다. 도 4는 그 표면 상에 수소 결합/게터링층(52)을 구비하고, 도 3과 도 4 내의 다이오드와 유사한 p-n 접합 다이오드(50)를 도시한다. 패시베이션 장벽층(52)은 N 또는 H 원료 가스(54) 내의 MOCVD 원료 가스를 이용하여 다이오드(50) 상에 증착된다. 패시베이션 장벽층(52)은 반도체 내로의 수소 확산을 차단 또는 감소시키고, 또한 환경과 반도체간의 계면에 수소를 포획(게터링)하기 위해 사용된다. 바람직한 게터링층 재료는, 수소 원자에 대한 결합 에너지가 크고 수소와 억셉터류 또는 도너류 사이의 결합 에너지보다 결합 에너지가 더욱 큰(예컨대, Mg-H 결합 = 126 kJ/mol) 성분을 포함한다. GaN 재료의 경우에 있어서, 게터링층 성분과 수소 사이의 결합 에너지는 Mg와 수소 사이의 결합 에너지를 초과한다(예컨대, Si-H = 318 kJ/mol; Ge-H = 321 kJ/mol; N-H = 339 kJ/mol; O-H = 427 kJ/mol). 따라서, 상기 층들은 수소를 포획(게터링)함으로써 도핑류의 패시베이션을 방지하는데 효과가 있다. 상기 게터링층은 복수 개의 게터링 재료들의 반복 시퀀스일 수 있는 상이한 층들을 구비할 수 있다. 다이오드(50)의 추가 처리가 요구되는 경우, 상기 게터링층(52)은 습식 화학 HF 에칭으로 제거되지만, 다른 에칭 과정에 의해 제거될 수도 있다.
- <42> 비록 본 발명을 그 특정한 바람직한 구성을 참조하여 중요한 상세한 설명에 기술하였지만, 다른 변형예가 가능하다. 그러므로, 특허 청구 범위의 사상 및 범위는 그 청구 범위에 포함된 본 발명의 바람직한 형태에 한정되지 않아야 한다.

도면의 간단한 설명

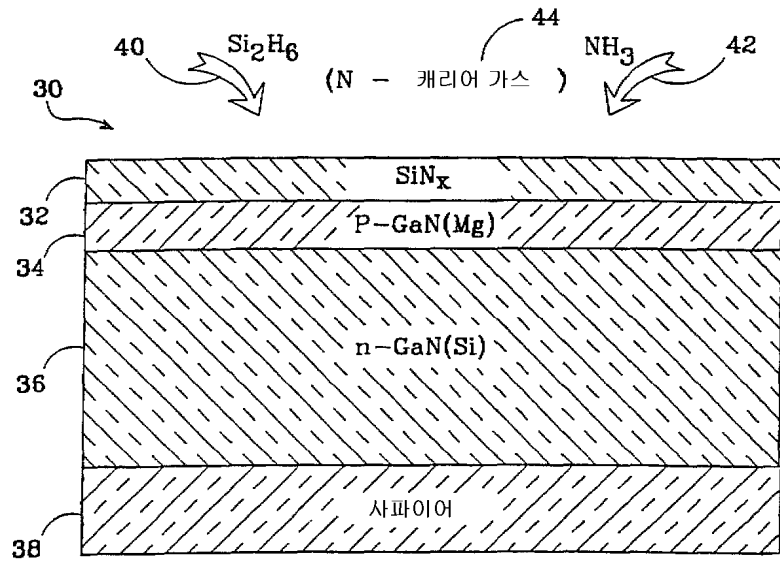
- <15> 도 1은 반도체 재료 성장에 이용되는 MOCVD 반응기의 단순화한 개략도.
- <16> 도 2는 장벽층(SiN_x)을 갖는 p-n 접합 다이오드의 단면도.
- <17> 도 3은 보호층(SiN_x)을 제거하기 위해 HF 안에 가라앉힌 도 2의 p-n 접합 다이오드의 단면도.
- <18> 도 4는 수소 결합(게터링)층을 갖는 p-n 접합 다이오드의 단면도.

도면

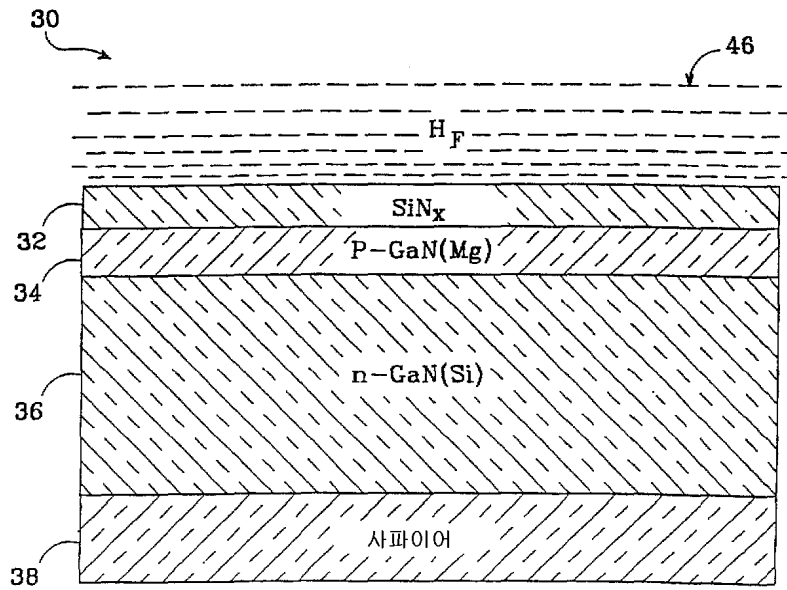
도면1



도면2



도면3



도면4

