(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 3 月 13 日(13.03.2014)

WIPO | PCT

(10) 国際公開番号
WO 2014/038468 A1

(51) 国際特許分類:
G09G 5/00 (2006.01) *G06F 13/38* (2006.01)
G06F 12/00 (2006.01)

(21) 国際出願番号: PCT/JP2013/073160

(22) 国際出願日: 2013 年 8 月 29 日(29.08.2013)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2012-197795 2012 年 9 月 7 日(07.09.2012) JP

(71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町２２番２２号 Osaka (JP).

(72) 発明者: 朝井 淳毅(ASAI, Junki). 関 文隆(SEKI, Fumitaka).

(74) 代理人: 特許業務法人原謙三国際特許事務所(HARAKENZO WORLD PATENT & TRADEMARK); 〒5300041 大阪府大阪市北区天神橋２丁目北２番６号 大和南森町ビル Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

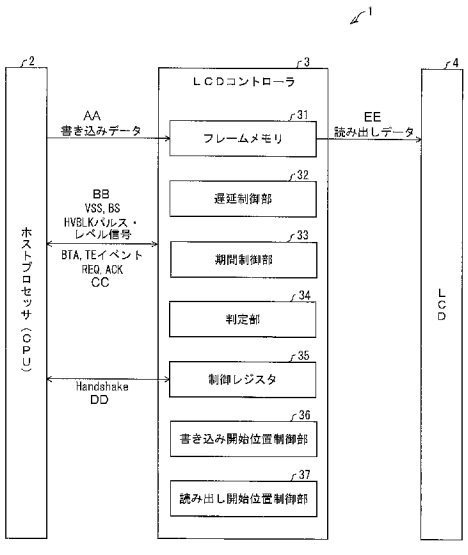
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,

[続葉有]

(54) **Title**: MEMORY CONTROL DEVICE, MOBILE TERMINAL, MEMORY CONTROL PROGRAM, AND COMPUTER-READABLE RECORDING MEDIUM

(54) 発明の名称 : メモリ制御装置、携帯端末、メモリ制御プログラムおよびコンピュータ読み取り可能な記録媒体

[図1]



2 Host processor (CPU)
3 LCD controller
31 Frame memory
32 Delay control unit
33 Period control unit
34 Determination unit
35 Control register
36 Write-in start position control unit
37 Read-out start position control unit
AA Write-in data
BB VSS, BS HVBLK pulse, level signal
CC BTA, TE event REQ, ACK
DD Handshake
EE Read-out data

(57) **Abstract**: This memory control device comprises a write-in start position control unit (36) that, when a write-in operation is started, performs a predetermined process for shifting the position for starting the write-in operation by a predetermined shifting amount such that the capacity reserved in advance in a frame memory (31) is not exceeded.

(57) 要約: 本発明のメモリ制御装置は、書き込み動作が開始された場合に、フレームメモリ（３１）の予め確保された容量を超えないように予め定めた、所定のずらし量だけ書き込み動作の開始位置をずらす処理を行う書き込み開始位置制御部（３６）を備える。

WO 2014/038468 A1

NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ：

メモリ制御装置、携帯端末、メモリ制御プログラムおよびコンピュータ読み取り可能な記録媒体

技術分野

[0001] 本発明は、ホストプロセッサから転送されるデータをフレームメモリに対して書き込み、該フレームメモリに書き込まれたデータを読み出して、ＬＣＤ（Liquid Crystal Display）などの表示パネルへ転送する、メモリ制御装置、該メモリ制御装置を備えた携帯端末、メモリ制御プログラム、および、該メモリ制御プログラムを記録したコンピュータ読み取り可能な記録媒体に関する。

背景技術

[0002] 一般に、ホストプロセッサ（以下、単に「ホスト」という）からＬＣＤなどの表示パネルへ画像データを転送する場合、画像データは、ＬＣＤＣ（ＬＣＤ Controller）内のフレームメモリ（以下、単に「メモリ」という）に一時保存された後に表示パネルへ出力される。これにより、表示データの更新が無い時は、ホストから画像データを転送する必要が無くなる。

[0003] しかしながら、動画再生のようなシームレスな処理では、ホストからＬＣＤＣ（フレームバッファ）への画像データの入力（書き込み）とＬＣＤＣから表示パネルへの画像データの出力（読み出し）とがほぼ同時並行的に行われる。

[0004] このため、画像データの転送速度の差異を補償しきれない場合、メモリに格納中の不完全な画像データが表示パネルへ出力される、いわゆるティアリングと呼ばれる画像データの追い越し現象が発生する。また、ティアリングが発生した際の表示パネルへの不完全な画像データの出力は、画像表示時のチラつきの原因となってしまう。

[0005] このような、ティアリングを抑制する従来技術として、特許文献１に開示

されたフレームレート変換装置がある。このフレームレート変換装置は、共通のメモリに対して、データの入出力を行うメモリ制御手段と、メモリに対するデータの入出力の追い越しが発生するフレームを予測する追い越し予測手段と、追い越し予測手段によって、追い越しが発生すると予測された場合、メモリへの書き込みを停止するメモリ書き込み制御手段と、を備えている。

[0006] 一方、特許文献２には、バッファを更新するための方法が開示されている。この方法は、第１のプロセッサと第２のプロセッサの間の通信リンクを通じてタイミング情報を搬送するための方法である。また、同方法では、通信リンクは休止モードであり、タイミング情報を第２のプロセッサに搬送するために第１のプロセッサにおいて時間イベントをスケジューリングするようになっている。また、同方法では、時間イベントの発生時に第１のプロセッサによるリンクウェークアップを開始させ、第２のプロセッサにおいてリンクウェークアップを検出し、検出されたリンクウェークアップタイミングを用いて、搬送されたタイミング情報に関して第１のプロセッサと第２のプロセッサを同期化させるようになっている。

[0007] 次に、特許文献３には、ＦＩ－ＦＯ（First in-First out）方式の映像用メモリにおいて、書込みと読み出しの追い越しによる画像の乱れを回避する方法が開示されている。この方法では、書込み側と読み出し側の制御信号をその記憶単位以上ずらしてそれぞれの動作アドレスを離すことにより、書込み読み出しのそれぞれの動作が仮想的に別個のメモリ領域内でのみ行われるようにし、１つのデバイスのみで追い越し現象を回避している。

先行技術文献

特許文献

[0008] 特許文献1：日本国公開特許公報「特開２００５－１２４１６７号（２００５年０５月１２日公開）」

特許文献2：日本国公開特許公報「特開２０１１－４１２９０号（２０１１年０２月２４日公開）」

特許文献3：日本国公開特許公報「特開平８－３３５１５０号（１９９６年１２月１７日公開）」

発明の概要

発明が解決しようとする課題

[0009] しかしながら、上記特許文献１および２に記載された技術では以下の問題点がある。

[0010] 上記特許文献１および２に記載された技術では、上記のように、単一フレームのみのフレームバッファに、書き込みと読み出しとを同時並行的に行うようになっている。このため、表示用のフレームバッファでは、表示出力用の読み出しタイミングを停止させることができなかった。このため、これらの文献に記載の技術のように、

（１）ティアリングが発生すると予測されるタイミングまで待って、書き込みを開始するか、

（２）ティアリングが発生すると予測されるタイミングで書き込みを開始しようとした場合に、書き込みをあきらめるしかなかった。

[0011] 例えば、上記（１）の場合、ホストが表示用の画像データを更新するたびに、安全なタイミングまで待つことになり、最悪のケースでは、最大１フレーム分の待ち時間が発生してしまう可能性がある。また、その弊害として、画像データの更新のためのデータ転送が終了するまで、ホスト側のフレームバッファを解放できないため、仮にホスト側をダブルバッファ構造としても、次々回の画像データを作り始めるまでに、待ち時間が必要となり、コマ落ちが発生する原因になってしまうという問題点があった。また、次の画像データの更新がない場合にも、転送終了までホスト側の動作を停止させることができないため、一定時間無駄に電力を消費してしまうという問題点もあった。

[0012] また、上記（２）の場合、書き込みをあきらめるしかないため、コマ落ちが発生してしまうという問題点がある。

[0013] 一方、本発明者は、以上の問題点を解決する方法として、読み出し動作の

開始位置を遅延させてティアリングを回避する方法も考えられる点を新たに見出したが、この方法では、読み出し動作の垂直同期信号パルス期間および垂直バックポーチ期間が変動してしまい、後段の回路、特にＬＣＤドライバ回路を誤動作させる原因となってしまう可能性があるという問題点が生じることを新たに見出した。

[0014] なお、上記特許文献１～３のいずれにも以上のようなＶＰ＋ＶＢ期間の変動に関する問題点については何も記載されていない。

[0015] 本発明は、上記従来の問題点に鑑みなされたものであって、コマ落ちを回避し、無駄な消費電力を低減させ、垂直同期信号パルス期間および垂直バックポーチ期間の変動を回避しつつ、ティアリングの発生を回避することができるメモリ制御装置などを提供することを目的とする。

課題を解決するための手段

[0016] 上記課題を解決するために、本発明の一態様に係るメモリ制御装置は、ホストから転送されるデータをフレームメモリに対して書き込む書き込み動作と、上記フレームメモリに書き込まれた上記データを読み出して表示制御部に転送する読み出し動作とを実行するメモリ制御装置であって、上記読み出し動作の開始から終了までの期間である読み出し期間、および、上記書き込み動作の開始から終了までの期間である書き込み期間、のそれぞれの長さが異なる場合であって、上記書き込み動作が開始された場合に、上記フレームメモリの予め確保された容量を超えないように予め定めた、所定のずらし量だけ、上記フレームメモリに対する上記書き込み動作の開始位置をずらす処理を行う書き込み開始位置制御手段を備えていることを特徴とする。

発明の効果

[0017] 本発明の一態様によれば、コマ落ちを回避し、無駄な消費電力を低減させ、垂直同期信号パルス期間と垂直バックポーチ期間との和の期間の変動を回避しつつ、ティアリングの発生を回避することができるという効果を奏する。

図面の簡単な説明

[0018] [図1]本発明におけるメモリ制御装置の実施の一形態を示すブロック図である。

[図2]本発明における携帯端末（上記メモリ制御装置を備える）の実施の一形態を示すブロック図である。

[図3]上記メモリ制御装置の動作の例を示すタイミングチャートであり、（ａ）は、書き込み動作の開始の時点が、危険期間にない場合の動作の例を示し、（ｂ）は、書き込み動作の開始の時点が、危険期間にある場合の動作の例を示し、（ｃ）は、書き込み動作の開始の時点が、危険期間の終了後から読み出し動作の終了の時点までの間にある場合の動作の例を示し、（ｄ）は、予定された読み出し動作の開始の時点と、ほぼ同時にホストからＬＣＤコントローラへのデータ転送が開始されたときの動作の一例を示す。

[図4]上記メモリ制御装置の動作に関し、自動休止駆動の動作の一例を示すタイミングチャートである。

[図5]フレームメモリに対する書き込み動作の開始位置をずらす場合におけるずらし量を説明するための図であり、（ａ）は、Ｔｉｎ＞Ｔｏｕｔの場合を示し、（ｂ）は、Ｔｉｎ＜Ｔｏｕｔの場合を示し、（ｃ）は、テイアリングを回避するためのフレームメモリの増分を示す。

[図6]上記メモリ制御装置に関し、Ｔｉｎ＞Ｔｏｕｔの場合における上記メモリ制御装置の特徴的な動作の一例を示すフローチャートである。

[図7]上記メモリ制御装置に関し、Ｔｉｎ＜Ｔｏｕｔの場合における上記メモリ制御装置の特徴的な動作の一例を示すフローチャートである。

発明を実施するための形態

[0019] 本発明の一実施形態について図１～図７に基づいて説明すれば、次の通りである。以下の特定の項目で説明する構成以外の構成については、必要に応じて説明を省略する場合があるが、他の項目で説明されている場合は、その構成と同じである。また、説明の便宜上、各項目に示した部材と同一の機能を有する部材については、同一の符号を付し、適宜その説明を省略する。

[0020] 〔画像転送システム１〕

まず、図１に基づき、本発明の実施の一形態である画像転送システム１について説明する。図１は、画像転送システム１の構成を示すブロック図である。

[0021] 図１に示すように、画像転送システム１は、ホストプロセッサ２、ＬＣＤコントローラ３、および、ＬＣＤ４を備える。本実施形態の画像転送システム１は、ホストプロセッサ２から転送される画像データ（データ）を後述するフレームメモリ３１に対して書き込む書き込み動作と、フレームメモリ３１に書き込まれた画像データを読み出してＬＣＤ４に転送する読み出し動作とを実行する装置である。なお、本明細書においては、画像転送システム１からＬＣＤ４を除外した形態が、本発明のメモリ制御装置の実施の一形態に相当しているものとする。

[0022] （ホストプロセッサ２）

ホストプロセッサ２は、装置本体（例えば、図２に示す携帯端末１０など）のホストプロセッサ（ＣＰＵ；Central Processing Unit）であって、装置本体の全般的な制御（処理）を司るとともに、ＬＣＤ４に転送する画像データ、およびＲＥＱ（Request）信号などの各種の信号、handshakeフラグおよびＢＴＡ（Bus Turnaround；バス占有権）などの各種の制御コマンド、ならびに、ＶＳＳ（Vertical Sync Start）パケットおよびＢＳ（Blanking Start）パケットなどの各種パケットなどを、ＬＣＤコントローラ３に供給（転送）するものである。

[0023] （ＬＣＤコントローラ３）

ＬＣＤコントローラ３は、画像データの入出力機構、ホストプロセッサ２から転送される画像データのフレームメモリ３１への書き込み動作、および、フレームメモリ３１から画像データを読み出してＬＣＤ４に転送する読み出し動作などの各種処理を行うものである。

[0024] 図１に示すように、ＬＣＤコントローラ３は、フレームメモリ３１、遅延制御部（遅延手段）３２、期間制御部（期間調整手段）３３、判定部（判定手段）３４、制御レジスタ３５、書き込み開始位置制御部（書き込み開始位

置制御手段）３６、および、読み出し開始位置制御部（読み出し開始位置制御手段）３７を少なくとも備える。

[0025] （フレームメモリ３１）

フレームメモリ３１は、ホストプロセッサ２から転送される１フレーム分の画像データを少なくとも格納できる画像メモリである。なお、後述するように、本実施形態のフレームメモリ３１の記録容量は、少なくとも画像データの１フレーム分よりも、後述する所定のずらし量の分だけ拡大されている（図５の（ｃ）参照）。

[0026] （遅延制御部３２）

遅延制御部３２は、後述する判定部３４によって、書き込み動作の開始の時点が、後述する所定の危険期間内に存在すると判定された場合に、読み出し動作および書き込み動作のうちの動作速度の速い方の動作の開始の時点を、後述する所定の遅延期間（または「出力遅延時間」）だけ遅延させるものである。ここで、読み出し期間Ｔｏｕｔは、読み出し動作の開始から終了までの期間である。一方、書き込み期間Ｔｉｎは、書き込み動作の開始から終了までの期間である。

[0027] （期間制御部３３）

次に、図１および図４に基づき、期間制御部３３の動作について説明する。図４は、自動休止駆動の動作の一例を示すタイミングチャートである。

[0028] 期間制御部３３は、画像データの読み出し動作の１フレーム期間毎のフロントポーチ期間（設定ＶＦ期間、垂直フロントポーチ期間）の長さを調整するものである。なお、期間制御部３３の動作の詳細については後述する。ここで、「フロントポーチ期間」とは、垂直ブランキング期間が開始されてから垂直同期信号が始まるまでの期間である。

[0029] 本実施形態の期間制御部３３は、ホストプロセッサ２の画像データの更新がなければ、後述するフロントポーチ期間ＶＦ（ｎ）を最小値ＶＦ（ｍｉｎ）から最大値ＶＦ（ｍａｘ）までＶＦ（ｓｔｅｐ）フレーム周期ごとにＶＦ（ｉｎｃ）ずつＶＦ期間が増えるように調整できるようになっている。一方

、ホストプロセッサ２の画像データの更新があれば、本実施形態の期間制御部３３は、フロントポーチ期間ＶＦ（ｎ）を最小値ＶＦ（ｍｉｎ）に戻すようになっている。なお、設定ＶＦ期間は、ＶＦ（ｉｎｃ）＝０とすれば、１フレーム毎に常に一定値とすることもできる。

[0030] より具体的には、図４に示すように、「フロントポーチ期間」は、ＶＦ（ｎ）＝ＶＦ（ｎ－１）＋ＶＦ（ｉｎｃ）〔ｎは整数；ＶＦ（ｉｎｃ）は、ＶＦの増加分〕の関係が成り立つようにその長さを調整できるようになっている。また、ＶＦ（ｓｔｅｐ）は固定したＶＦ（ｎ）の１フレーム毎の連続出力回数である。

[0031] 例えば、図４に示す（Ａ）では、ＶＦ（０）＝ＶＦ（ｍｉｎ）に固定され、ＶＦ（ｓｔｅｐ）＝２の場合を示しており、ＶＦ（ｍｉｎ）のフロントポーチ期間が２回連続で出力されている。

[0032] また、図４に示す（Ｂ）では、ＶＦ（１）＝ＶＦ（０）＋ＶＦ（ｉｎｃ）＝ＶＦ（ｍｉｎ）＋ＶＦ（ｉｎｃ）に固定され、ＶＦ（ｓｔｅｐ）＝２の場合を示しており、ＶＦ（１）のフロントポーチ期間が２回連続で出力されている。

[0033] さらに、図４に示す（Ｃ）では、ＶＦ（２）＝ＶＦ（１）＋ＶＦ（ｉｎｃ）に固定され、ＶＦ（ｓｔｅｐ）＝２の場合を示しており、ＶＦ（２）のフロントポーチ期間が２回連続で出力されている。なお、ＶＦ（ｉｎｃ）＝０とすれば、ＶＦ期間は、１フレーム毎に常に一定値となる。

[0034] （判定部３４）

判定部３４は、読み出し期間Ｔｏｕｔおよび書き込み期間Ｔｉｎのそれぞれの長さが異なる場合に危険期間内に書き込み動作の開始の時点が存在するか否かを判定する他、書き込み動作の開始の時点が、危険期間の開始の時点もしくは危険期間の終了の時点から読み出し動作の終了の時点までの間にあるか否か、後述するずらし期間内に（または、書き込み動作が開始される毎に）、書き込み動作の開始の時点が存在するか否かなど、各種判定処理を行うものである。

[0035] （制御レジスタ３５）

制御レジスタ３５は、ホストプロセッサ２からの各種制御コマンドを格納したり、格納している制御コマンドをホストプロセッサ２に送信したりするものである。制御コマンドとしては、各部（回路）でのパラメータの設定などに用いられる各種のデータ、たとえば、画像サイズ、ラインサイズ、周波数、転送待ち時間、危険期間を算出するための規定値などがあげられる。例えば、制御レジスタ３５が、ホストプロセッサ２に受け渡しする制御コマンドの例としては、後述する、handshakeフラグなどを例示することができる。

[0036] （書き込み開始位置制御部３６）

書き込み開始位置制御部３６は、後述するように、フレームメモリ３１の書き込み開始位置から所定のずらし量だけずれた位置を次の読み出し開始位置に設定する処理を実行するものである。

[0037] （読み出し開始位置制御部３７）

また、読み出し開始位置制御部３７は、後述するように、書き込み開始位置制御部３６によって、フレームメモリ３１に対する書き込み動作の開始位置を上記ずらし量だけずらす処理が行われた場合に、フレームメモリ３１における、上記の処理によりずれた書き込み動作の開始位置と同じ位置から、画像データの読み出し動作を開始する処理を実行するものである。これにより、ティアリングを回避することができ、また、フレームメモリ３１に対する読み出しの開始位置において、読みだされるべき画像データが記録されてないといった状況が生じることを回避することができる。

[0038] （ＬＣＤ４）

ＬＣＤ４は、ホストプロセッサ２からＬＣＤコントローラ３を介して転送される画像データを表示するものである。

[0039] なお、本実施形態のＬＣＤ４は、例えば、酸化物半導体を使った液晶パネル（以下「酸化物半導体液晶パネル」と記載。酸化物としては例えばインジウム、ガリウム、亜鉛から構成される酸化物など）である。

[0040] 〔画像転送システム１の特徴的な動作〕

（書き込み期間Ｔｉｎ＞読み出し期間Ｔｏｕｔの場合）

次に、図３、図５および図６に基づき、書き込み期間Ｔｉｎ＞読み出し期間Ｔｏｕｔの場合における、画像転送システム１の特徴的な動作について説明する。まず、画像転送システム１の特徴的な動作を説明する前に、以下の動作の説明において重要な用語の定義について説明する。

[0041] 「危険期間」（図では、「危険」で示す）とは、読み出し動作の終了の時点を基準として、少なくとも読み出し期間Ｔｏｕｔと書き込み期間Ｔｉｎとの差に基づいて予め定めた期間である。なお、ここで「少なくとも」としているのは、危険期間＝（読み出し期間Ｔｏｕｔと書き込み期間Ｔｉｎとの差）＋（所定のマージン）の場合を考慮したものである。但し、以下の説明では、簡単のため、危険期間＝｜読み出し期間Ｔｏｕｔ－書き込み期間Ｔｉｎ｜＝書き込み期間Ｔｉｎ－読み出し期間Ｔｏｕｔであるものとして説明する。

[0042] また、「（出力）遅延時間」とは、読み出し期間Ｔｏｕｔと書き込み期間Ｔｉｎとの差に基づいて予め定めた期間である。なお、「遅延期間」は、読み出し期間Ｔｏｕｔと書き込み期間Ｔｉｎとの差以上の期間であるとこが好ましい。例えば、「遅延期間」＝｜読み出し期間Ｔｏｕｔ－書き込み期間Ｔｉｎ｜＋（所定のマージン）＝書き込み期間Ｔｉｎ－読み出し期間Ｔｏｕｔ＋（所定のマージン）であっても良い。なお、以下では、簡単のため、「遅延期間」＝｜読み出し期間Ｔｏｕｔ－書き込み期間Ｔｉｎ｜＝書き込み期間Ｔｉｎ－読み出し期間Ｔｏｕｔであるものとして説明する。

[0043] さらに、便宜上、危険期間と区別するが、テイアリングが起きる可能性が高い期間として「ずらし期間」を定義する。この「ずらし期間」は、読み出し期間および書き込み期間の差、ならびに、読み出し動作の垂直同期信号パルス期間と垂直バックポーチ期間との和の期間（以下、単に「ＶＰ＋ＶＢ期間」という）のいずれかに基づいて予め定めた期間である。より具体的には、「ずらし期間」は、本実施形態のように読み出し動作の動作速度＞書き込み動作の動作速度の場合、ＶＰ＋ＶＢ期間として設定される（図５の（ａ）

参照）。

[0044] （危険期間内か否かの判定と遅延制御のフロー）

図３は、画像転送システム１の動作の例を示すタイミングチャートである。

[0045] まず、図３の（ａ）は、書き込み動作の開始の時点（同図に示す「ＤＳＩ入力」の下向き矢印の指す位置で示す時点、または、後述する画像データの書き込み動作に必ず先立って転送される情報を受信した時点）が、危険期間内にない場合の動作の例を示している。一方、図３の（ｂ）は、書き込み動作の開始の時点が、危険期間内にある場合の動作の例を示している。

[0046] 図３の（ｂ）に示す例は、読み出し動作の動作速度＞書き込み動作の動作速度の場合（書き込み期間Ｔｉｎ＞読み出し期間Ｔｏｕｔの場合）の動作を示している。このとき、判定部３４により書き込み動作の開始の時点が危険期間内に存在すると判定された場合に、本実施形態の遅延制御部３２は、ＬＣＤコントローラ３に画像データを転送する際のラインアドレスを生成するラインカウンタを、上記遅延期間だけ一時停止させることで、読み出し動作の開始の時点〔同図の「ＴＧ　ＤＥ（Timing GeneratorのData Enable）」で示すパルスの立ち上がりの時点〕を遅延させる。

[0047] これにより、読み出し動作の動作速度＞書き込み動作の動作速度の場合に、ほぼその差に対応する期間＝｜読み出し期間Ｔｏｕｔ－書き込み期間Ｔｉｎ｜を少なくとも含む所定の遅延期間だけ読み出し動作の開始の時点が遅延され、テイアリングが起きる可能性が高い期間での読み出しの開始が回避される。

[0048] （書き込み動作の開始の時点が危険期間の終了後から読み出し動作の終了の時点までの間にある場合のフロー）

次に、図３の（ｃ）は、書き込み動作の開始の時点が、危険期間の終了後から読み出し動作の終了の時点までの間にある場合の動作の例を示す。

[0049] 判定部３４によって、書き込み動作の開始の時点が危険期間の終了の時点から画像データの前フレームの画像データの読み出し動作の終了の時点まで

の間に存在すると判定された場合、図１に示す期間制御部３３は、フロントポーチ期間（設定ＶＦ期間）の長さを同じあるいは短くすることで、画像データの読み出し動作の開始の時点を早くするようになっている。

[0050] 以上により、書き込まれたデータを、可能な限り短時間の経過後に出力することができる。

[0051] 一方、判定部３４によって、書き込み動作の開始の時点が、危険期間の終了の時点から画像データの前フレームの画像データの読み出し動作の終了の時点までの間に存在すると判定されなかった場合は、図１に示す期間制御部３３は、フロントポーチ期間の長さを前フレームの長さと同じか、または、前フレームよりも長くするようになっている（図４および上記の期間制御部３３の動作説明参照）。以上により、データが書き込まれなかった場合、自動的に低消費電力にすることができる。

[0052] （予定された読み出し開始の時点とほぼ同時に画像データの転送が開始されたときのフロー）

次に、図３の（ｄ）は、予定された読み出し動作の開始の時点と、ほぼ同時にホストプロセッサ２からＬＣＤコントローラ３への画像データの転送が開始されたときの動作の一例を示す。

[0053] ここでは、書き込み動作の開始の時点が、読み出し動作の開始を表す垂直同期信号の開始の時点の後で、読み出し動作の開始前であった場合である。この場合も図３の（ｂ）の場合と同様に、書き込み動作の開始の時点が危険期間内と判断され、ラインカウンタの動作を遅延期間だけ一時停止させることで読み出し動作の開始の時点を遅延させる（遅延制御）。このとき、ティアリングは防止されるが、出力の垂直同期信号の幅（垂直同期信号パルス期間）、あるいはバックポーチ期間（垂直バックポーチ期間）が遅延期間だけ延びることとなり、このような場合、後段の回路、特にＬＣＤ４内のＬＣＤドライバ回路（不図示）を誤動作させる原因となるという新たな問題点が生じる。このようにＶＰ（垂直同期信号の幅）とＶＢ（垂直バックポーチ期間）が変動することは望ましく無いことがあるが、ＶＰ期間とＶＢ期間が変動

すること無く、本発明の効果を享受できる実施形態が次の図５に示される。

[0054] （上記図３の（ｄ）で説明した遅延制御の問題点およびその解決方法の概要について）

次に、図３の（ｄ）、図５の（ａ）および（ｃ）に基づき、上記図３の（ｄ）で説明した遅延制御の問題点およびその解決方法の概要について説明する。図５は、フレームメモリ３１に対する書き込み動作の開始位置をずらす場合におけるずらし量を説明するための図である。また、図５の（ａ）は、Ｔｉｎ＞Ｔｏｕｔの場合における上記ずらし量を説明するための図である。

[0055] 上記図３の（ｄ）で説明した遅延制御では、読み出し動作の開始の時点を遅延させているため、ＶＰ＋ＶＢ期間の長さが変動してしまう可能性がある。このようにＶＰ＋ＶＢ期間の長さが変動してしまうと、上記のように液晶ドライバが誤動作してしまう可能性がある。

[0056] そこで、以下、このような問題点の解決方法の概要について説明する。

[0057] 図５の（ａ）に示すグラフで、横軸の単位は、時間であり、縦軸の単位は、本実施形態では、フレームメモリ３１における画像データの書き込みまたは読み出しのライン位置である。同図において、「ＶＷ」は、垂直同期期間の幅（ここでは、フレームメモリ３１に記録される画像データの総ライン数）を示し、「ＶＰ＋ＶＢ」は、ＶＰ＋ＶＢ期間の長さ（ここでは、フレームメモリ３１におけるライン数）を示す。なお、以下の説明では、簡単のため、フレームメモリ３１の記録容量を測る単位としてフレームのライン数を用いるが、記憶容量の単位は、これに限定されない。例えば、記録容量の単位として、直接バイト単位を用いても良い。

[0058] また、「ｒｐ」は、リードポインタ（フレームメモリ３１における現時点でのデータの読み出し位置）、「ｗｐ」は、ライトポインタ（フレームメモリ３１におけるデータの現時点での書き込み位置）である。「Ｔｖｐ＋Ｔｖｂ」は、ＶＰ＋ＶＢ期間を示し、同図に示す形態では、この期間が「ずらす期間」となっているが、ずらす期間は「Ｔｖｐ＋Ｔｖｂ」（ＶＰ＋ＶＢ期間）を含んでいれば良く、所定のマージンを持ってこれより広く設定されても

良い。

[0059] 同図に示すグラフは、時間の進行に対するｒｐおよびｗｐの推移を示している。また、ｗｐの破線のグラフは、書き込み動作の開始位置をずらす処理の実行前の状態に対応しており、ｗｐの実線のグラフは、書き込み動作の開始位置をずらす処理の実行後の状態に対応している。

[0060] 同図に示すｗｐの破線のグラフは、ｒｐの実線のグラフと点Ｐ１にて交わっているが、これは、点Ｐ１においてテイアリングが発生することを示している。

[0061] ここで、フレームメモリ３１における書き込み開始位置のずらし量（所定のずらし量、ここでは、ライン数）は、フレームメモリ３１の予め確保された容量を超えないように予め定めた量であるが、本実施形態では、「ＶＰ＋ＶＢ期間の長さと、書き込み期間の長さに対する読み出し期間の長さの比と、の積」＝（ＶＰ＋ＶＢ）×（Ｔｏｕｔ／Ｔｉｎ）で与えられる。このずらし量および上記のずらす期間だけ、ｗｐの破線のグラフを平行移動させたグラフが、ｗｐの実線のグラフである。なお、ずらし量は（ＶＰ＋ＶＢ）×（Ｔｏｕｔ／Ｔｉｎ）以上であれば良く、所定のマージンを持ってこれより大きく設定されても良い。

[0062] 次に、ｗｐの実線のグラフとｒｐの実線のグラフは、互いに交わっておらず、これはテイアリングの発生が回避されていることを示している。

[0063] すなわち、読み出し動作の動作速度＞書き込み動作の動作速度の場合に、上記ずらし量だけ、フレームメモリ３１に対する書き込み動作の開始位置をずらす処理を行えば、ずらす期間内に書き込み動作を開始した場合においても、読み出し動作を一時停止することなくティアリングを回避することができる。

[0064] これにより、ｒｐが、ｗｐを追い越すこと、または、ｗｐがｒｐを追い越すことがないように、フレームメモリ３１に対する書き込み動作の開始位置をずらす処理を実行することにより、テイアリングの発生を回避することができる。

[0065] 以上纏めると、危険期間を、読み出し動作の終了時点から書き込み期間の長さだけさかのぼった時点から、垂直同期信号Ｖｓｙｎｃの開始の時点までの期間として設定し、危険期間に書き込み動作が開始された場合には、前述のラインカウンタを一時停止させる動作を行い、ＶＰ＋ＶＢ期間、すなわちずらす期間に書き込み動作が開始された場合には、書き込み開始位置をずらす処理を行うことにより、最小限のずらし量分の余分なメモリのみを確保することで、ＶＰ＋ＶＢ期間を変動させることなく、ティアリングを回避することができる。

[0066] また、上記の処理では、フレームメモリ３１に対する書き込み動作の開始位置をずらすことにより、ホストにデータ２の転送を待たせる必要がなくなるので、無駄な待ち時間を発生させることなくテイアリングを回避でき、ホストプロセッサ２からの画像データの更新が行われる度に、毎回安全なタイミングまでデータの転送を待機させる必要がない。このため、テイアリングを回避するために待ち時間が発生することがない。

[0067] また、待ち時間が発生しないため、ずらす期間内でコマ落ちが発生したり、ホストプロセッサ２の待ち時間の際の電力消費のような無駄な消費電力が消費されたりするようなことはない。

[0068] さらに、上記の処理では、垂直同期信号パルス期間（以下、単に「ＶＰ期間」という）および垂直バックポーチ期間（以下、単に「ＶＢ期間」という）の長さが変動することもないのでＶＰ期間およびＶＢ期間の長さが変動することによる液晶ドライバの誤動作も生じない。

[0069] 以上により、コマ落ちを回避し、無駄な消費電力を低減させ、垂直同期信号パルス期間と垂直バックポーチ期間との和の期間の変動を回避しつつ、ティアリングの発生を回避することができる。また、副次的効果であるが、ホストプロセッサ２が表示を提示したい時刻に待ち時間無く表示が提示されるため、動画像のコマ間の時間揺らぎが無くなり、モーションジャダー現象が無くなる。

[0070] さらに、上記のように、ずらし量＝（ＶＰ＋ＶＢ）×（Ｔｏｕｔ／Ｔｉｎ

）とすれば、追い越し現象を回避するためのフレームメモリ３１の記録容量の増加をほぼ最小限に抑えることができる。また、このずらし量は、フレームメモリ３１における１フレーム分（１記憶単位）の記録容量に満たない。このため、追い越し現象を回避するためのフレームメモリの記録容量の増加を抑制することができる。

[0071] 次に、図５の（ｃ）に基づき、上記のテイアリングを回避するための処理に伴う、フレームメモリ３１の記録容量（ここでは、ライン数で示す）の増分を示す。

[0072] 同図に示す折り返しのない矢印は、上記の書き込み動作の開始位置をずらす処理を実行する前の初期状態における画像データの書き込み位置の推移する範囲を概念的に示す。一方、折り返しのある矢印は、上記の書き込み動作の開始位置をずらす処理を実行した後におけるデータの書き込み動作の位置の推移する範囲を概念的に示す。図５の（ｃ）はフレームメモリ３１のアドレスマップを示し、矢印は書き込みのアドレスの推移を示している。１回目と２回目の書き込みは、書き込み動作の開始の時点がずらす期間に入っておらず、初期状態のフレームメモリ先頭からの書き込みとなっていて、フレームメモリ３１の最後のずらし量分の領域には書き込みされない。ここで、３回目の書き込みでずらす期間内に書き込み動作が開始されたものとすると、書き込み開始のアドレスをマイナス方向（アドレスマップで言えば上方向）にずらし量だけずらしたアドレスから書き込みを開始する。なお、本実施形態のフレームメモリ３１はリングバッファとして構成されており、フレームメモリ３１の最初と最後を論理的につなげてリング状の物としてアドレスを管理する。すなわち、初期状態の書き込み開始位置（フレームメモリ３１の先頭）から上方向へずらす動作は、メモリマップ上は最終アドレスからずらし量分上方向の位置にずらすことを意味する。そこから３回目の書き込み動作を開始し、フレームメモリ３１をリングバッファとしてアクセスし、折り返してアクセスされる。４回目の書き込みは、書き込み動作の開始の時点がずらす期間に入っておらず、３回目と同じアドレスから書き込み動作が行わ

れていることを示している。

[0073] 同図では、フレームメモリ３１の記録容量が、上記のようなずらす処理が行われない場合の記録容量（画像データの１フレーム分）と比較して、上記のずらし量の分だけ拡大している様子が概念的に示されている。このようにフレームメモリ３１の記録容量を上記のずらし量の分だけ拡大することでＶＰ＋ＶＢ期間内で完全にホストプロセッサ２側を待たせることなくテイアリングを回避できる。

[0074] ここで、フレームメモリ３１の記録容量は、通常画像データの２フレーム分よりも小さくすることができる。なぜなら、通常ＶＰ＋ＶＢ期間は有効画像ライン数ＶＷに比較して非常に少ないライン数であり、また、Ｔｉｎ＞Ｔｏｕｔであるので（Ｔｏｕｔ／Ｔｉｎ）＜１であり、ずらし量（ＶＰ＋ＶＢ）×（Ｔｏｕｔ／Ｔｉｎ）はＶＷに比較して非常に小さい値となるからである。これにより、上記特許文献３に記載の技術と異なり、追い越し現象を回避するためのフレームメモリの記録容量の増加を１フレーム分（１記録単位分）よりも小さく抑えることができる。

[0075] （遅延制御＋書き込み開始位置制御の全体フロー）

次に、図６に基づき、書き込み期間Ｔｉｎ＞読み出し期間Ｔｏｕｔの場合において、上記の遅延制御に加えて、上記の書き込み開始位置制御を行う場合の全体フローについて説明する。

[0076] 同図に示すステップＳ７１（以下、単に「Ｓ７１」のように記載する）では、ＬＣＤコントローラ３は、ホストプロセッサ２からの画像入力開始イベントの発生を待ちＳ７２に進む。「画像入力開始イベント」とは、例えば、画像データの書き込み動作に必ず先立って転送される情報の受信のことである。本実施形態では、その一例として、該情報が、ＭＩＰＩ（Mobile Industry Processor Interface）ビデオモードのＤＳＩ（Display Serial Interface）ビデオモードにおけるＶＳＳ（Vertical Sync Start）パケットである場合について説明するが、これに限定されない。

[0077] 例えば、「データの書き込み動作に必ず先立って転送される情報」の具体

例としては、その他、ＭＩＰＩコマンドモードのＤＣＳ（display command set）コマンドにおけるwrite memory startコマンド、パラレル／ＬＶＤＳ（Low-Voltage Differential Signaling）入力における垂直同期信号Ｖｓｙｎｃの開始、ＤＰ（Display Port）におけるＢＳ（Blanking Start）パケットなどを例示することができる。

[0078] Ｓ７２では、判定部３４が、書き込み動作の開始の時点（図３に示すＤＳＩ入力の下向きの矢印の時点）が、危険期間の開始の時点から読み込み動作の終了の時点までの間にあるか否かを判定する。その結果、書き込み動作の開始の時点が危険期間の開始の時点から読み込み動作の終了の時点までの間にある場合、Ｓ７３に進む（ＹＥＳ）。一方、書き込み動作の開始の時点が危険期間の開始の時点から読み込み動作の終了の時点までの間にない場合、Ｓ７４に進む（ＮＯ）。

[0079] Ｓ７３では、期間制御部３３は、上述した設定ＶＦ期間をＶＦ（ｎ）＝ＶＦ（ｍｉｎ）に変更し、Ｓ７４に進む。

[0080] Ｓ７４では、判定部３４が、書き込み動作の開始の時点（図３に示すＤＳＩ入力の下向きの矢印の時点）が、危険期間内にあるか否かを判定する。その結果、書き込み動作の開始の時点が危険期間内にある場合、Ｓ７５に進む（ＹＥＳ）。一方、書き込み動作の開始の時点が危険期間内にない場合、Ｓ９１に進む（ＮＯ）。

[0081] Ｓ７５では、遅延制御部３２は、画像データをＬＣＤコントローラ３に転送する際のラインアドレスを生成するラインカウンタを、上記の遅延期間だけ一時停止させることで、読み出し動作の開始の時点を遅延させるため、Ｓ７６に進む。

[0082] Ｓ７６で、画像転送システム１は、上記の遅延時間、かつ設定ＶＦ期間分待機する。上記の遅延時間の経過後、かつ設定ＶＦ期間の経過後、Ｓ７７に進む。

[0083] Ｓ７７では、遅延制御部３２は、ラインカウンタの一時停止を解除して、ラインカウンタの動作が再開される。

[0084] Ｓ９１では、判定部３４が、書き込み動作の開始の時点が、所定のずらし期間（本実施形態では、ＶＰ＋ＶＢ期間）内に存在しているか否かを判定する。その結果、書き込み動作の開始の時点が、ＶＰ＋ＶＢ期間内に存在している場合には、その旨を書き込み開始位置制御部３６および読み出し開始位置制御部３７に通知して、Ｓ９２に進む（ＹＥＳ）。一方、書き込み動作の開始の時点が、ＶＰ＋ＶＢ期間内に存在していない場合には、Ｓ７１に戻る（ＮＯ）。

[0085] Ｓ９２では、書き込み開始位置制御部３６が、フレームメモリ３１（ＶＲＡＭ）の書き込み開始位置から上記のずらし量の分だけずれた位置から画像データの書き込みを開始し、Ｓ９３に進む。

[0086] Ｓ９３では、フレームメモリ３１（ＶＲＡＭ）の書き込み開始位置から上記のずらし量の分だけずれた位置と同じ位置から次の画像データの読み出しを開始するよう設定し、Ｓ７１に戻る。

[0087] （書き込み期間Ｔｉｎ＜読み出し期間Ｔｏｕｔの場合）

次に、図５および図７に基づき、書き込み期間Ｔｉｎ＜読み出し期間Ｔｏｕｔの場合における、画像転送システム１の特徴的な動作について説明する。

[0088] 以下の説明では、テイアリングが起きる可能性が高い期間として、上記と同様に、「ずらし期間」を定義する。具体的には、「ずらし期間」は、本実施形態のように読み出し動作の動作速度＜書き込み動作の動作速度の場合、「ずらし期間」は、読み出し動作の開始の時点から、読み出し動作の終了の時点から書き込み期間の長さだけさかのぼった時点まで、の期間として設定される。

[0089] （書き込み開始位置制御の全体フロー）

次に、図７に基づき、書き込み期間Ｔｉｎ＜読み出し期間Ｔｏｕｔの場合に、書き込み開始位置制御を行う場合の全体フローについて説明する。図７は、Ｔｉｎ＜Ｔｏｕｔの場合における画像転送システム１の特徴的な動作の一例を示すフローチャートである。

[0090] 同図に示すＳ８１では、ホストプロセッサ２からの画像入力開始要求を待ち、Ｓ８２に進む。Ｓ８２では、ＬＣＤコントローラ３は、ホストプロセッサ２からの画像入力開始イベント（例えば、画像データの書き込み動作に必ず先立って転送される情報の授受）の発生を待ちＳ１０１に進む。本実施形態では、その一例として、該情報が、ＭＩＰＩビデオモードのＤＳＩビデオモードにおけるＶＳＳパケットである場合について説明するが、これに限定されない。

[0091] Ｓ１０１では、判定部３４が、書き込み動作の開始の時点が、ずらし期間内にあるか否かを判定する。その結果、書き込み動作の開始の時点がずらし期間内にある場合、Ｓ１０２に進む（ＹＥＳ）。一方、書き込み動作の開始の時点がずらし期間内にない場合、Ｓ８１に戻る（ＮＯ）。

[0092] Ｓ１０２では、書き込み開始位置制御部３６が、予定されているフレームメモリ３１（ＶＲＡＭ）の書き込み開始位置から上記のずらし量の分だけずれた位置から画像データの書き込みを開始し、Ｓ１０３に進む。

[0093] Ｓ１０３では、フレームメモリ３１（ＶＲＡＭ）の書き込み開始位置から上記のずらし量の分だけずれた位置と同じ位置から画像データの読み出しを開始し、読み出し動作が終了するとＳ８１に戻る。

[0094] （画像転送システム１の効果）

画像転送システム１によれば、読み出し動作の動作速度＞書き込み動作の動作速度の場合は、その差に対応する期間（＝読み出し期間と書き込み期間との差）に基づいて予め定めた所定の遅延期間だけ読み出し動作の開始の時点が遅延される。一方、読み出し動作の動作速度＜書き込み動作の動作速度の場合は、ほぼその差に対応する期間に基づいて予め定めた所定の遅延期間だけ書き込み動作の開始の時点が遅延される。このため、テイアリングが起きる可能性が高い期間での書き込み動作または読み出し動作の開始が回避される。よって、危険期間以外で待ち時間を発生させることなくテイアリングを回避できるため、ホストプロセッサ２が画像データを更新する度に、毎回安全なタイミングまで画像データの転送を待機させる必要がない。このため

、従来のように無駄な待ち時間が発生することがない。

[0095] また、無駄な待ち時間が発生しないため、従来のようにコマ落ちが発生したり、ホストプロセッサ２の待ち時間の際の電力消費のような無駄な消費電力が消費されたりするようなことはない。

[0096] 以上により、コマ落ちを回避し、ホストプロセッサ２の待ち時間の際の電力消費などのような無駄な消費電力を低減させることができる。

[0097] また、画像転送システム１によれば、読み出し動作の動作速度＞書き込み動作の動作速度の場合、または、読み出し動作の動作速度＜書き込み動作の動作速度の場合に、読み出し期間および書き込み期間の差、ならびにＶＰ＋ＶＢ期間のいずれかに基づいて予め定めた所定のずらし量だけ、フレームメモリ３１に対する書き込み動作の開始位置をずらす処理が実行される。よって、所定のずらし期間内におけるテイアリングが回避される。

[0098] また、上記の処理では、フレームメモリ３１に対する書き込み動作の開始位置をずらすことにより、ホストプロセッサ２に画像データの転送を待たせる必要がなくなるので、ずらし期間内で無駄な待ち時間を発生させることなくテイアリングを回避でき、書き込み動作の開始の時点が、ずらし期間内に来る度に、毎回安全なタイミングまで画像データの転送を待機させる必要がない。このため、ずらし期間内でのテイアリングを回避するために待ち時間が発生することがない。

[0099] また、待ち時間が発生しないため、ずらし期間内でコマ落ちが発生したり、ホストプロセッサ２の待ち時間の際の電力消費のような無駄な消費電力が消費されたりするようなことはない。

[0100] さらに、上記のように、ずらし量は、ＶＰ＋ＶＢ期間、読み出し期間および書き込み期間に基づいて予め定めることができる量であり、仮にこれらの期間の長さを単純に足し合わせたとしても、フレームメモリ３１における１フレーム分の記録容量に満たない。このため、追い越し現象を回避するためのフレームメモリ３１の記録容量の増加を抑制することができる。

[0101] 以上により、コマ落ちを回避し、（ホストプロセッサ２の待ち時間の際の

電力消費などのような）無駄な消費電力を低減させ、追い越し現象を回避するための記録容量の増加を抑制することができる。

[0102] また、上記の処理では、ＶＰ期間およびＶＢ期間の長さが変動することもないのでＶＰ期間およびＶＢ期間の長さが変動することによる液晶ドライバの誤動作も生じない。

[0103] すなわち、フレームメモリ３１を画面サイズより少し大きめに確保するのみで、ホストプロセッサ２には一切待たせること無く、いつでも書き込み動作を実行することができ、ティアリングも発生しない。また、ＶＰ期間、ＶＢ期間も変動しないため、液晶ドライバを誤動作させることもない。

[0104] また、ホストプロセッサ２からの書き込み動作の開始時点が、読み出しのＶＰ期間またはＶＢ期間であった場合、ホストプロセッサ２を待たせる必要がない。また、書き込み動作が読み出し動作より速い場合でも、ホストプロセッサ２は待つ必要がない。

[0105] さらに、ホストプロセッサ２が待つ必要が無いため、ジャダーの発生を抑制し、コマ落ちを防止でき、ホストプロセッサ２側を寝かせる時間が長くでき、全体の消費電力を下げることができる。

[0106] また、ホストプロセッサ２が表示を提示したい時刻に待ち時間無く表示が提示されるため、動画像のコマ間の時間揺らぎが無くなり、モーションジャダー現象が無くなる。

[0107] さらに、描画更新があれば直後に表示に反映させることができるため、描画更新が無ければ自動的に液晶駆動周期を遅くして、消費電力を自動的に下げる機能も実現でき、酸化物半導体液晶パネルに適した駆動方法を自動で制御することができる。

[0108] 〔携帯端末１０〕

次に、図２に基づき、本発明の他の実施形態である携帯端末１０について説明する。図２は、上記の画像転送システム１を備えた携帯端末１０の全体構成を示すブロック図である。

[0109] 同図に示すように、携帯端末１０は、上記の画像転送システム１以外にも

、ＳＤＲＡＭ、Ｆｌａｓｈ　Ｍｅｍｏｒｙ、カメラセンサ、カメラＩＳＰ、ＲＦ、アナログベースバンド、Ｂｌｕｅｔｏｏｔｈ（登録商標）、ＷＬＡＮ、ＧＰＳ（Global Positioning System）、ＤＴＶチューナ、キー、各種センサなどを備えているが、画像転送システム１以外の構成は、本発明の本質とはあまり関係がないので、ここでは説明を省略する。

[0110] （携帯端末１０の効果）

本実施形態の携帯端末１０は、上記の画像転送システム１を備えているため、コマ落ちを回避し、ホストプロセッサ２の待ち時間の際の電力消費などのような無駄な消費電力を低減させ、垂直同期信号パルス期間と垂直バックポーチ期間との和の期間の変動を回避しつつ、ティアリングの発生を回避することができる携帯端末を実現できる。なお、その他の効果については、上記の（画像転送システム１の効果）の項目で説明したとおりであるのでここでは省略する。

[0111] 〔ソフトウェアによる実現例〕

最後に、画像転送システム１の各ブロック、特にＬＣＤコントローラ３の各ブロックは、集積回路（ＩＣチップ）上に形成された論理回路によってハードウェア的に実現してもよいし、ＣＰＵ（Central Processing Unit）を用いてソフトウェア的に実現してもよい。

[0112] 後者の場合、画像転送システム１は、各機能を実現するプログラムの命令を実行するＣＰＵ、上記プログラムを格納したＲＯＭ（Read Only Memory）、上記プログラムを展開するＲＡＭ（Random Access Memory）、上記プログラムおよび各種データを格納するメモリ等の記憶装置（記録媒体）などを備えている。そして、本発明の目的は、上述した機能を実現するソフトウェアである画像転送システム１の制御プログラムのプログラムコード（実行形式プログラム、中間コードプログラム、ソースプログラム）をコンピュータで読み取り可能に記録した記録媒体を、上記画像転送システム１に供給し、そのコンピュータ（またはＣＰＵやＭＰＵ）が記録媒体に記録されているプログラムコードを読み出し実行することによっても、達成可能である。

[0113] 上記記録媒体としては、一時的でない有形の媒体（non-transitory tangible medium）、例えば、磁気テープやカセットテープ等のテープ類、フロッピー（登録商標）ディスク／ハードディスク等の磁気ディスクやＣＤ－ＲＯＭ／ＭＯ／ＭＤ／ＤＶＤ／ＣＤ－Ｒ等の光ディスクを含むディスク類、ＩＣカード（メモリカードを含む）／光カード等のカード類、マスクＲＯＭ／ＥＰＲＯＭ／ＥＥＰＲＯＭ（登録商標）／フラッシュＲＯＭ等の半導体メモリ類、あるいはＰＬＤ（Programmable logic device）やＦＰＧＡ（Field Programmable Gate Array）等の論理回路類などを用いることができる。

[0114] また、画像転送システム１を通信ネットワークと接続可能に構成し、上記プログラムコードを通信ネットワークを介して供給してもよい。この通信ネットワークは、プログラムコードを伝送可能であればよく、特に限定されない。例えば、インターネット、イントラネット、エキストラネット、ＬＡＮ、ＩＳＤＮ、ＶＡＮ、ＣＡＴＶ通信網、仮想専用網（Virtual Private Network）、電話回線網、移動体通信網、衛星通信網等が利用可能である。また、この通信ネットワークを構成する伝送媒体も、プログラムコードを伝送可能な媒体であればよく、特定の構成または種類のものに限定されない。例えば、ＩＥＥＥ１３９４、ＵＳＢ、電力線搬送、ケーブルＴＶ回線、電話線、ＡＤＳＬ（Asymmetric Digital Subscriber Line）回線等の有線でも、ＩｒＤＡやリモコンのような赤外線、Ｂｌｕｅｔｏｏｔｈ（登録商標）、ＩＥＥＥ８０２．１１無線、ＨＤＲ（High Data Rate）、ＮＦＣ（Near Field Communication）、ＤＬＮＡ（Digital Living Network Alliance）（登録商標）、携帯電話網、衛星回線、地上波デジタル網等の無線でも利用可能である。なお、本発明は、上記プログラムコードが電子的な伝送で具現化された、搬送波に埋め込まれたコンピュータデータ信号の形態でも実現され得る。

[0115] 〔まとめ〕

すなわち、本発明の一態様に係るメモリ制御装置は、ホストから転送されるデータをフレームメモリに対して書き込む書き込み動作と、上記フレームメモリに書き込まれた上記データを読み出して表示制御部に転送する読み出

し動作とを実行するメモリ制御装置であって、上記読み出し動作の開始から終了までの期間である読み出し期間、および、上記書き込み動作の開始から終了までの期間である書き込み期間、のそれぞれの長さが異なる場合であって、上記書き込み動作が開始された場合に、上記フレームメモリの予め確保された容量を超えないように予め定めた、所定のずらし量だけ、上記フレームメモリに対する上記書き込み動作の開始位置をずらす処理を行う書き込み開始位置制御手段を備えている。

[0116] 上記構成によれば、読み出し期間および書き込み期間、のそれぞれの長さが異なる場合であって、上記書き込み動作が開始された場合に、書き込み開始位置制御手段は、予め定めた所定のずらし量だけ、上記フレームメモリに対する上記書き込み動作の開始位置をずらす処理を行う。ここで、所定のずらし量は、上記フレームメモリの予め確保された容量を超えないように予め定めた量である。

[0117] このため、読み出し動作の動作速度＞書き込み動作の動作速度の場合、または、読み出し動作の動作速度＜書き込み動作の動作速度の場合に、書き込み動作が開始された場合、すなわち、ホストからのデータの更新が開始された場合に、所定のずらし量だけ、フレームメモリに対する書き込み動作の開始位置をずらす処理が実行される。

[0118] これにより、フレームメモリにおける現時点での読み出し位置を示すリードポインタ（以下、単に「ｒｐ」と記載する）が、フレームメモリにおける現時点での書き込み位置を示すライトポインタ（以下、単に「ｗｐ」と記載する）を追い越すこと、または、ｗｐがｒｐを追い越すことがないように、フレームメモリに対する書き込み動作の開始位置をずらす処理を実行することにより、テイアリングの発生を回避することができる。

[0119] また、上記の処理では、フレームメモリに対する書き込み動作の開始位置をずらすことにより、ホストにデータの転送を待たせる必要がなくなるので、無駄な待ち時間を発生させることなくテイアリングを回避でき、ホストからのデータの更新が行われる度に、毎回安全なタイミングまでデータの転送

を待機させる必要がない。このため、テイアリングを回避するために待ち時間が発生することがない。

[0120] また、待ち時間が発生しないため、コマ落ちが発生したり、ホストの待ち時間の際の電力消費のような無駄な消費電力が消費されたりするようなことはない。

[0121] また、上記の処理では、垂直同期信号パルス期間（以下、単に「ＶＰ期間」という）および垂直バックポーチ期間（以下、単に「ＶＢ期間」という）の長さが変動することもないのでＶＰ期間およびＶＢ期間の長さが変動することによる液晶ドライバの誤動作も生じない。

[0122] 以上により、コマ落ちを回避し、無駄な消費電力を低減させ、垂直同期信号パルス期間と垂直バックポーチ期間との和の期間の変動を回避しつつ、ティアリングの発生を回避することができる。また、副次的効果であるが、ホストが表示を提示したい時刻に待ち時間無く表示が提示されるため、動画像のコマ間の時間揺らぎが無くなり、モーションジャダー現象が無くなるという効果も奏する。

[0123] また、本発明の一態様に係るメモリ制御装置は、上記読み出し期間および上記書き込み期間の差、ならびに、上記読み出し動作の垂直同期信号パルス期間と垂直バックポーチ期間との和の期間のいずれかに基づいて予め定めた所定のずらす期間内に、上記書き込み動作の開始の時点が存在するか否かを少なくとも判定する判定手段と、上記判定手段によって、上記書き込み動作の開始の時点が、上記ずらす期間内に存在すると判定された場合に、上記書き込み動作の開始位置をずらす処理を行っても良い。

[0124] 上記構成によれば、判定手段は、所定のずらす期間内に、書き込み動作の開始の時点が存在するか否かを少なくとも判定する。また、書き込み開始位置制御手段は、書き込み動作の開始の時点が、ずらす期間内に存在すると判定された場合に、予め定めた所定のずらし量だけ、フレームメモリに対する書き込み動作の開始位置をずらす処理を行う。ここで、「ずらす期間」は、読み出し期間および書き込み期間の差、ならびに、読み出し動作の垂直同期

信号パルス期間と垂直バックポーチ期間との和の期間（以下、単に「ＶＰ＋ＶＢ期間」という）のいずれかに基づいて予め定めた期間である。また、「ずらし量」は、ＶＰ＋ＶＢ期間、読み出し期間および書き込み期間に基づいて予め定められる。

[0125] このため、読み出し動作の動作速度＞書き込み動作の動作速度の場合、または、読み出し動作の動作速度＜書き込み動作の動作速度の場合に、所定のずらし量だけ、フレームメモリに対する書き込み動作の開始位置をずらす処理が実行される。これにより、ずらす期間内におけるテイアリングが回避される。

[0126] また、上記の処理では、フレームメモリに対する書き込み動作の開始位置をずらすことにより、ホストにデータの転送を待たせる必要がなくなるので、ずらす期間内で無駄な待ち時間を発生させることなくテイアリングを回避でき、書き込み動作の開始の時点が、ずらす期間内に来る度に、毎回安全なタイミングまでデータの転送を待機させる必要がない。このため、ずらす期間内でのテイアリングを回避するために待ち時間が発生することがない。

[0127] また、待ち時間が発生しないため、ずらす期間内でコマ落ちが発生したり、ホストの待ち時間の際の電力消費のような無駄な消費電力が消費されたりするようなことはない。

[0128] また、上記の処理では、ＶＰ期間およびＶＢ期間の長さが変動することもないのでＶＰ期間およびＶＢ期間の長さが変動することによる液晶ドライバの誤動作も生じない。

[0129] 次に、上記特許文献３に記載の技術では、書込み側と読み出し側の制御信号を記憶単位以上ずらしてそれぞれの動作アドレスを離しているため、追い越し現象を回避するための記録容量の増加が、少なくとも記憶単位以上必要になってしまうという問題点がある。

[0130] しかしながら、上記のように、ずらし量は、ＶＰ＋ＶＢ期間、読み出し期間および書き込み期間に基づいて予め定めることができる量であり、仮にこれらの期間の長さを単純に足し合わせたとしても、フレームメモリにおける

１フレーム分の記録容量に満たない。このため、追い越し現象を回避するためのフレームメモリの記録容量の増加を抑制することができる。

[0131] 以上により、コマ落ちを回避し、無駄な消費電力を低減させ、垂直同期信号パルス期間と垂直バックポーチ期間との和の期間の変動を回避しつつ、ティアリングの発生を回避することができる。また、さらに、追い越し現象を回避するための記録容量の増加を抑制することもできる。

[0132] また、本発明の一態様に係るメモリ制御装置は、上記読み出し動作の動作速度が上記書き込み動作の動作速度よりも速い場合に、上記ずらす期間は、上記和の期間として設定されていても良い。

[0133] ここで、読み出し動作の動作速度＞書き込み動作の動作速度の場合に、このずらす期間内に書き込み動作の開始の時点が来るとテイアリングが起きる可能性が高い。

[0134] よって、上記の構成によれば、読み出し動作の動作速度＞書き込み動作の動作速度の場合に、ホストを待たせることなくテイアリングを回避することができる。

[0135] また、本発明の一態様に係るメモリ制御装置は、上記書き込み動作の動作速度が上記読み出し動作の動作速度よりも速い場合に、上記ずらす期間は、上記読み出し動作の開始の時点から、上記読み出し動作の終了の時点から上記書き込み期間の長さだけさかのぼった時点まで、の期間として設定されていても良い。

[0136] 上記の構成によれば、読み出し動作の動作速度＜書き込み動作の動作速度の場合に、このずらす期間内に書き込み動作の開始の時点が来るとテイアリングが起きる可能性が高い。

[0137] よって、上記の構成によれば、読み出し動作の動作速度＜書き込み動作の動作速度の場合に、ホストを待たせることなくテイアリングを回避することができる。

[0138] また、本発明の一態様に係るメモリ制御装置では、上記ずらし量は、上記和の期間、上記読み出し期間および上記書き込み期間に基づいて、予め定め

た量であっても良い。より具体的には、読み出し動作の動作速度が書き込み動作の動作速度よりも速い場合、ずらし量は、上記和の期間の長さと、書き込み期間の長さに対する上記読み出し期間の長さの比と、の積に基づいて定められた量であっても良い。一方、書き込み動作の動作速度が読み出し動作の動作速度よりも速い場合、ずらし量は、上記和の期間の長さと、読み出し期間の長さに対する、読み出し期間の長さと書き込み期間の長さとの差、の比との積に基づいて定められた量であっても良い。

[0139] なお、ずらし量を、上記和の期間の長さと、書き込み期間の長さに対する読み出し期間の長さの比との積、および、和の期間の長さと、読み出し期間の長さに対する、読み出し期間の長さと書き込み期間の長さとの差、の比との積に基づいて定めれば、追い越し現象を回避するためのフレームメモリの記録容量の増加をほぼ最小限に抑えることができる。

[0140] また、本発明の一態様に係るメモリ制御装置は、上記フレームメモリの記録容量が、少なくとも上記データの１フレーム分よりも上記ずらし量の分だけ拡大されていることが好ましい。

[0141] 上記構成によれば、ずらす期間内で完全にホスト側を待たせることなくテイアリングを回避できる。

[0142] また、本発明の一態様に係るメモリ制御装置は、上記フレームメモリの記録容量が、少なくとも上記データの２フレーム分よりも小さいことが好ましい。

[0143] 上記構成によれば、追い越し現象を回避するためのフレームメモリの記録容量の増加を２フレーム分よりも小さく抑えることができる。

[0144] また、本発明の一態様に係るメモリ制御装置は、上記書き込み開始位置制御手段によって、上記フレームメモリに対する上記書き込み動作の開始位置を上記ずらし量だけずらす処理が行われた場合に、上記フレームメモリにおける上記ずらし量だけずれた書き込み動作の開始位置と同じ位置から、上記データの読み出し動作を開始する処理を行う読み出し開始位置制御手段を備えていることが好ましい。

[0145] 上記構成によれば、ティアリングを回避することができ、また、フレームメモリに対する読み出しの開始位置において、読みだされるべきデータが記録されてないといった状況が生じることを回避することができる。

[0146] また、本発明の一態様に係る携帯端末は、上記のいずれかのメモリ制御装置を備えていることが好ましい。

[0147] 上記構成によれば、コマ落ちを回避し、無駄な消費電力を低減させ、垂直同期信号パルス期間と垂直バックポーチ期間との和の期間の変動を回避しつつ、ティアリングの発生を回避することができる携帯端末を実現できる。

[0148] なお、上記メモリ制御装置における各手段のそれぞれは、コンピュータによって実現してもよく、この場合には、コンピュータを上記各手段として動作させることにより上記メモリ制御装置を、コンピュータにて実現させるメモリ制御プログラムおよびそれを記録したコンピュータ読み取り可能な記録媒体も、本発明の範疇に入る。

[0149] 〔付記事項〕

本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能である。すなわち、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても、本発明の技術的範囲に含まれる。さらに、各実施形態にそれぞれ開示された技術的手段を組み合わせることにより、新しい技術的特徴を形成することができる。

産業上の利用可能性

[0150] 本発明は、ホストプロセッサから転送されるデータをフレームメモリに対して書き込む書き込み動作と、フレームメモリに書き込まれたデータを読み出して表示パネルに転送する読み出し動作とを実行するメモリ制御装置などに適用することができる。

符号の説明

[0151] 1 画像転送システム

2 ホストプロセッサ（ホスト、メモリ制御装置）

３　ＬＣＤコントローラ（メモリ制御装置）

４　ＬＣＤ（表示制御部）

１０　携帯端末

３１　フレームメモリ

３２　遅延制御部（遅延手段）

３３　期間制御部（期間調整手段）

３４　判定部（判定手段）

３５　制御レジスタ

３６　書き込み開始位置制御部（書き込み開始位置制御手段）

３７　読み出し開始位置制御部（読み出し開始位置制御手段）

Ｔｉｎ　書き込み期間

Ｔｏｕｔ　読み出し期間

請求の範囲

[請求項1] ホストから転送されるデータをフレームメモリに対して書き込む書き込み動作と、上記フレームメモリに書き込まれた上記データを読み出して表示制御部に転送する読み出し動作とを実行するメモリ制御装置であって、

上記読み出し動作の開始から終了までの期間である読み出し期間、および、上記書き込み動作の開始から終了までの期間である書き込み期間、のそれぞれの長さが異なる場合であって、上記書き込み動作が開始された場合に、上記フレームメモリの予め確保された容量を超えないように予め定めた、所定のずらし量だけ、

上記フレームメモリに対する上記書き込み動作の開始位置をずらす処理を行う書き込み開始位置制御手段を備えていることを特徴とするメモリ制御装置。

[請求項2] 上記読み出し期間および上記書き込み期間の差、ならびに、上記読み出し動作の垂直同期信号パルス期間と垂直バックポーチ期間との和の期間のいずれかに基づいて予め定めた所定のずらす期間内に、上記書き込み動作の開始の時点が存在するか否かを少なくとも判定する判定手段と、

上記判定手段によって、上記書き込み動作の開始の時点が、上記ずらす期間内に存在すると判定された場合に、上記書き込み動作の開始位置をずらす処理を行うことを特徴とする請求項１に記載のメモリ制御装置。

[請求項3] 上記読み出し動作の動作速度が上記書き込み動作の動作速度よりも速い場合に、

上記ずらす期間は、

上記和の期間として設定されることを特徴とする請求項２に記載のメモリ制御装置。

[請求項4] 上記書き込み動作の動作速度が上記読み出し動作の動作速度よりも

速い場合に、

上記ずらす期間は、

上記読み出し動作の開始の時点から、上記読み出し動作の終了の時点から上記書き込み期間の長さだけさかのぼった時点まで、の期間として設定されることを特徴とする請求項２に記載のメモリ制御装置。

[請求項5] 上記ずらし量は、

上記和の期間、上記読み出し期間および上記書き込み期間に基づいて、予め定めた量であることを特徴とする請求項２から４までのいずれか１項に記載のメモリ制御装置。

[請求項6] 上記ずらし量は、

上記和の期間の長さと、上記書き込み期間の長さに対する上記読み出し期間の長さの比と、の積に基づいて定められた量であることを特徴とする請求項２から５までのいずれか１項に記載のメモリ制御装置。

[請求項7] 上記フレームメモリの記録容量が、少なくとも上記データの１フレーム分よりも上記ずらし量の分だけ拡大されていることを特徴とする請求項１から６までのいずれか１項に記載のメモリ制御装置。

[請求項8] 上記フレームメモリの記録容量が、少なくとも上記データの２フレーム分よりも小さいことを特徴とする請求項７に記載のメモリ制御装置。

[請求項9] 上記書き込み開始位置制御手段によって、上記フレームメモリに対する上記書き込み動作の開始位置を上記ずらし量だけずらす処理が行われた場合に、

上記フレームメモリにおける上記ずらし量だけずれた書き込み動作の開始位置と同じ位置から、上記データの読み出し動作を開始する読み出し開始位置制御手段を備えていることを特徴とする請求項１から８までのいずれか１項に記載のメモリ制御装置。

[請求項10] 請求項１から９までのいずれか１項に記載のメモリ制御装置を備え

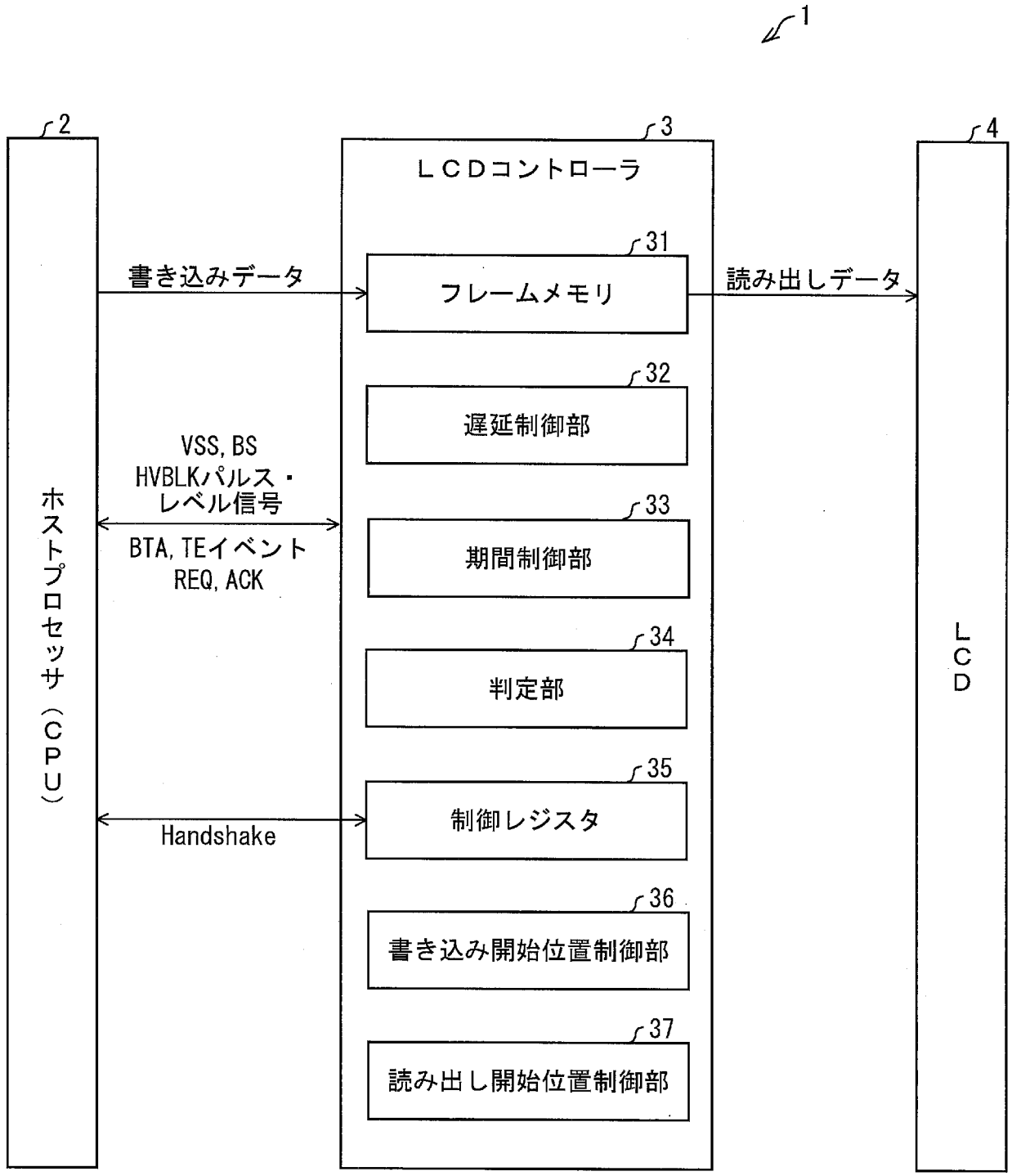
ていることを特徴とする携帯端末。

[請求項11] 請求項１から９までのいずれか１項に記載のメモリ制御装置における各手段としてコンピュータを動作させるためのメモリ制御プログラム。

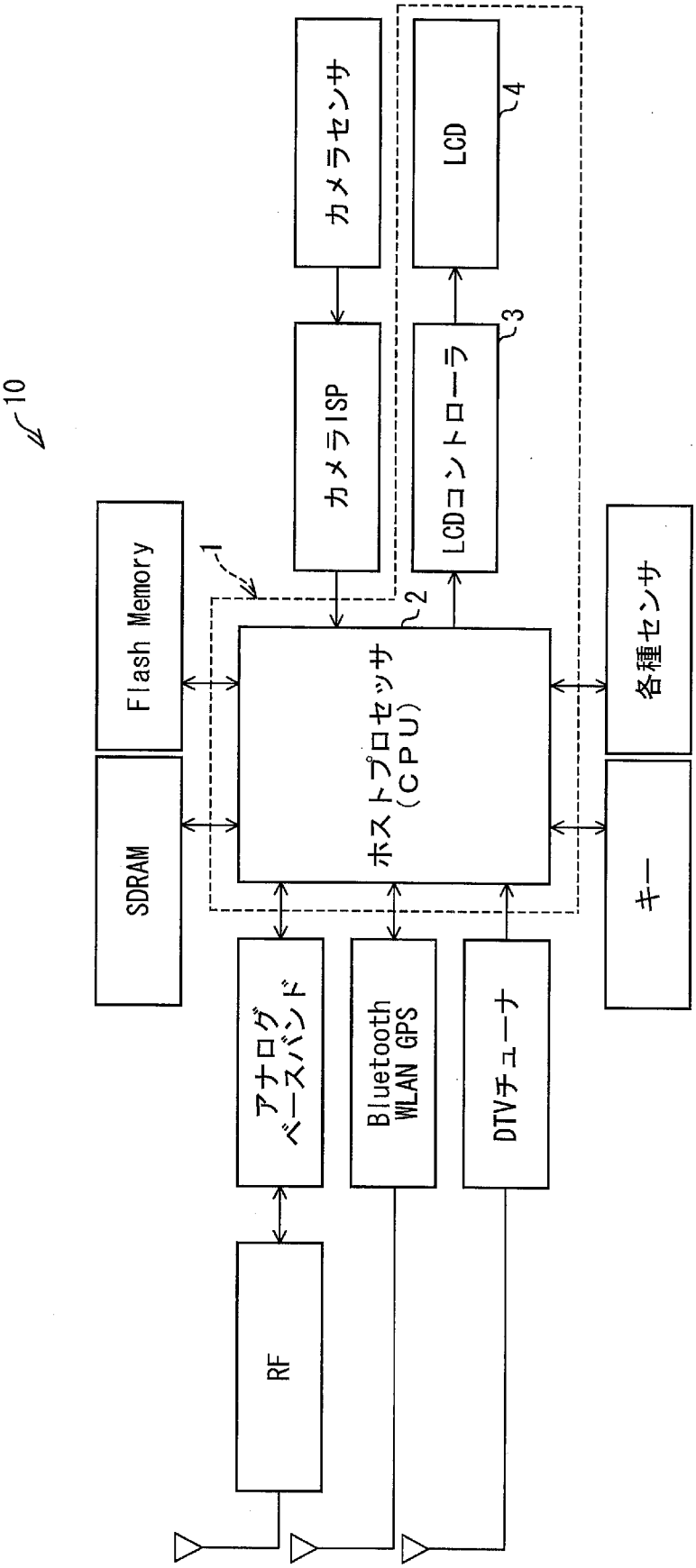
[請求項12] 請求項１１に記載の上記メモリ制御プログラムを記録したコンピュータ読み取り可能な記録媒体。

WO 2014/038468 PCT/JP2013/073160

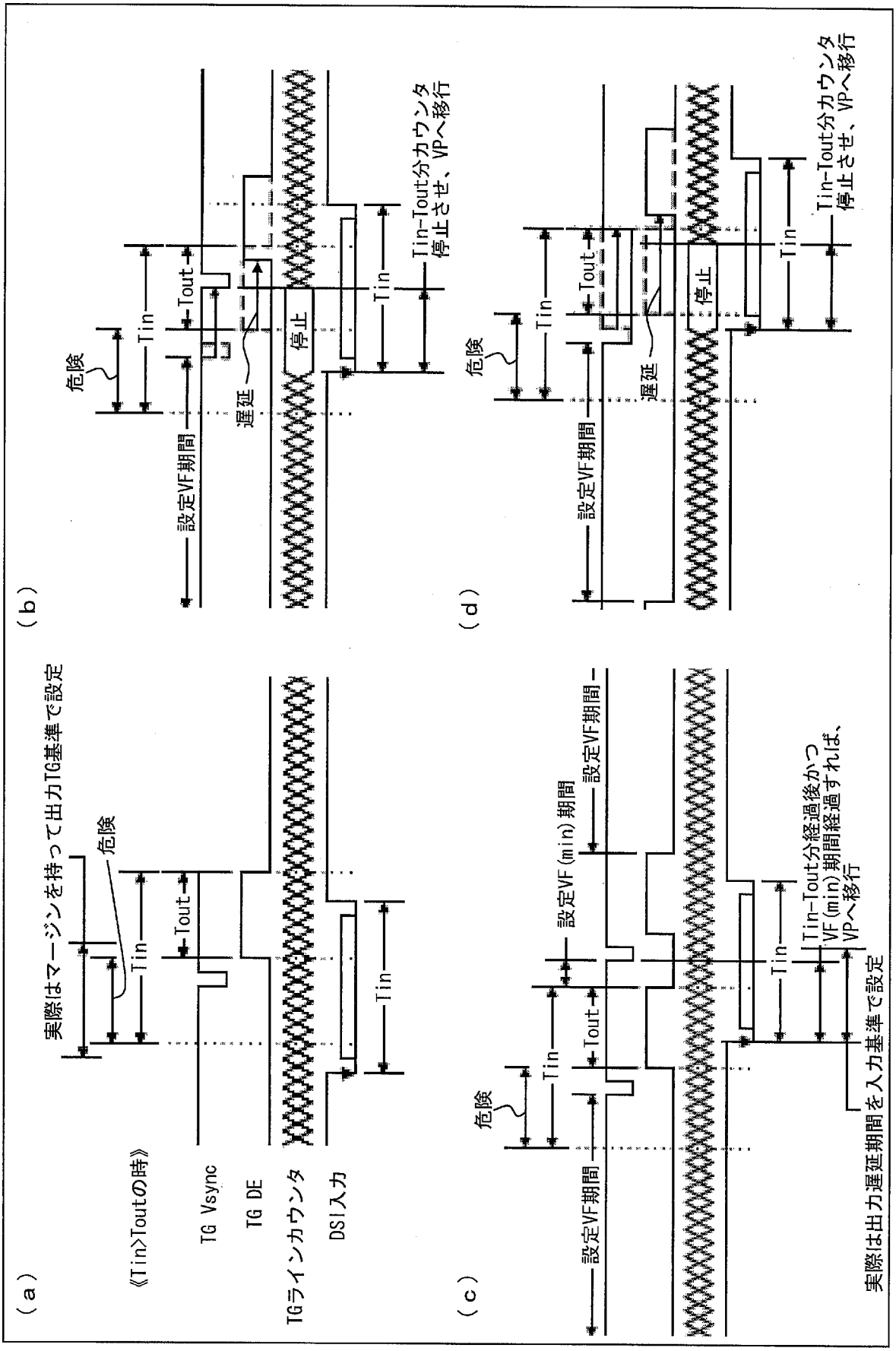
[図1]



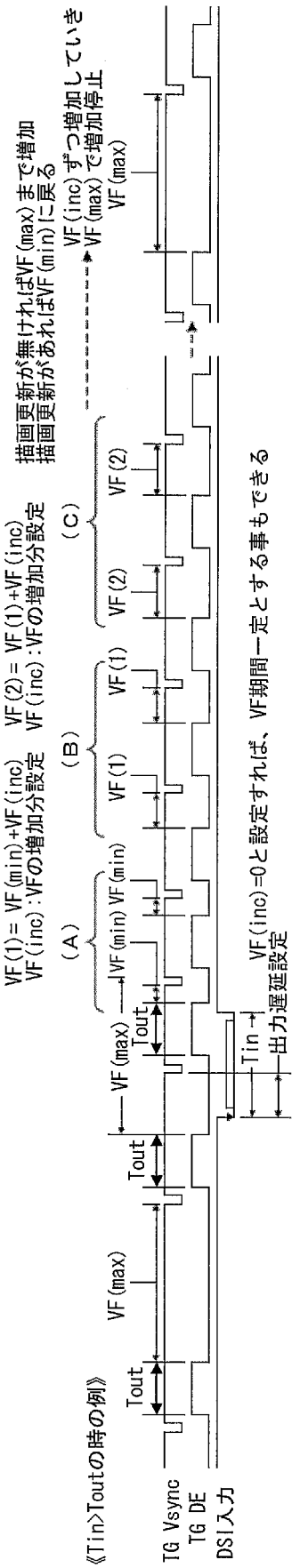
[図2]


10
1
2
3
4
カメラセンサ
LCD
カメラISP
LCDコントローラ
Flash Memory
SDRAM
ホストプロセッサ
（CPU）
各種センサ
キー
アナログ
ベースバンド
Bluetooth
WLAN GPS
DTVチューナ
RF

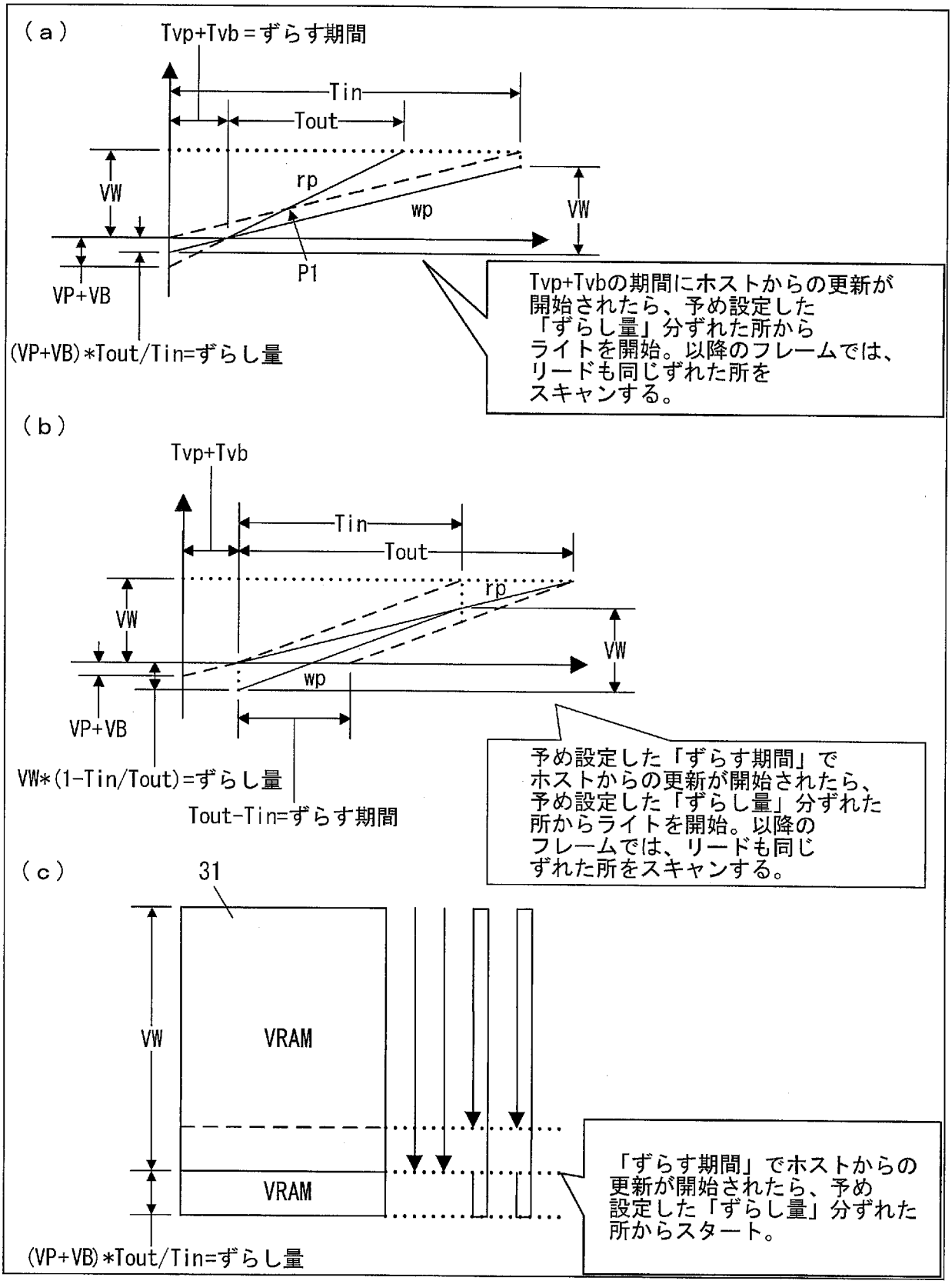
[図3]


（a）
《Tin>Toutの時》
実際はマージンを持って出力TG基準で設定
危険
Tin
Tout
TG Vsync
TG DE
TGラインカウンタ
DSI入力
Tin
（b）
危険
Tin
設定VF期間
Tout
遅延
停止
Tin
Tin-Tout分カウンタ
停止させ、VPへ移行
（c）
危険
Tin
設定VF期間
設定VF(min)期間
Tout
設定VF期間
Tin
Tin-Tout分経過後かつ
VF(min)期間経過すれば、
VPへ移行
実際は出力遅延期間を入力基準で設定
（d）
危険
Tin
設定VF期間
Tout
遅延
停止
Tin
Tin-Tout分カウンタ
停止させ、VPへ移行

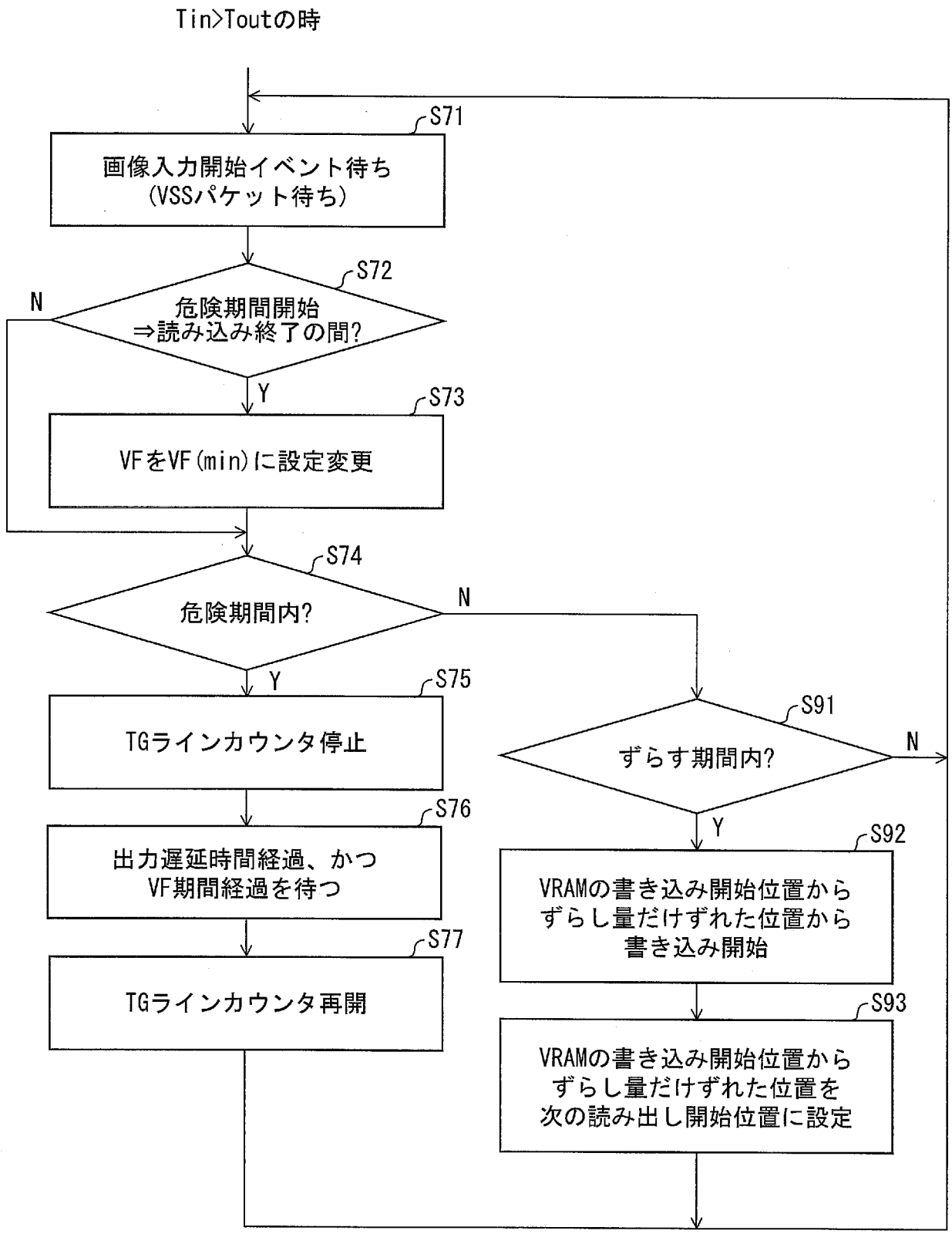
[図4]


《Tin>Toutの時の例》
TG Vsync
TG DE
DSI入力
Tout
VF (max)
Tout
VF (max)
Tout
VF (min)
VF (min)
Tin
出力遅延設定
VF(inc)=0と設定すれば、VF期間一定とする事もできる
(A)
VF(1)= VF(min)+VF(inc)
VF(inc):VFの増加分設定
(B)
VF(2)= VF(1)+VF(inc)
VF(inc):VFの増加分設定
VF (1)
VF (1)
(C)
描画更新が無ければVF(max)まで増加
描画更新があればVF(min)に戻る
VF (2)
VF (2)
VF (2)
VF(inc)ずつ増加していき
VF(max)で増加停止
VF (max)

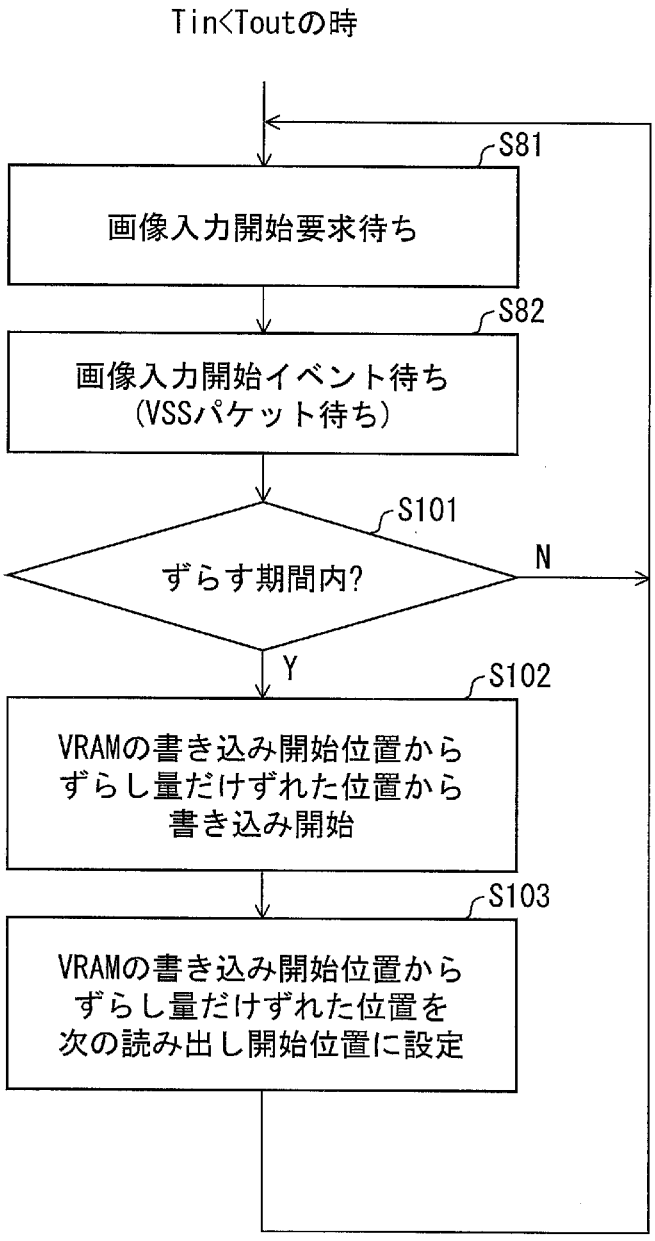
[図5]


（ａ）
Tvp+Tvb＝ずらす期間
Tin
Tout
VW
rp
wp
VW
P1
VP+VB
(VP+VB)*Tout/Tin=ずらし量
Tvp+Tvbの期間にホストからの更新が開始されたら、予め設定した「ずらし量」分ずれた所からライトを開始。以降のフレームでは、リードも同じずれた所をスキャンする。
（ｂ）
Tvp+Tvb
Tin
Tout
rp
VW
VW
wp
VP+VB
VW*(1-Tin/Tout)=ずらし量
Tout-Tin=ずらす期間
予め設定した「ずらす期間」でホストからの更新が開始されたら、予め設定した「ずらし量」分ずれた所からライトを開始。以降のフレームでは、リードも同じずれた所をスキャンする。
（ｃ）
31
VW
VRAM
VRAM
(VP+VB)*Tout/Tin=ずらし量
「ずらす期間」でホストからの更新が開始されたら、予め設定した「ずらし量」分ずれた所からスタート。

[図6]


Tin>Toutの時
S71
画像入力開始イベント待ち
(VSSパケット待ち)
S72
危険期間開始
⇒読み込み終了の間?
N
Y
S73
VFをVF(min)に設定変更
S74
危険期間内?
N
Y
S75
TGラインカウンタ停止
S76
出力遅延時間経過、かつ
VF期間経過を待つ
S77
TGラインカウンタ再開
S91
ずらす期間内?
N
Y
S92
VRAMの書き込み開始位置から
ずらし量だけずれた位置から
書き込み開始
S93
VRAMの書き込み開始位置から
ずらし量だけずれた位置を
次の読み出し開始位置に設定

[図7]


Tin<Toutの時
S81
画像入力開始要求待ち
S82
画像入力開始イベント待ち
(VSSパケット待ち)
S101
ずらす期間内?
N
Y
S102
VRAMの書き込み開始位置から
ずらし量だけずれた位置から
書き込み開始
S103
VRAMの書き込み開始位置から
ずらし量だけずれた位置を
次の読み出し開始位置に設定

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/073160

A. CLASSIFICATION OF SUBJECT MATTER
G09G5/00(2006.01)i, *G06F12/00*(2006.01)i, *G06F13/38*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09G5/00, G06F12/00, G06F13/38

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2013
Kokai Jitsuyo Shinan Koho 1971-2013 Toroku Jitsuyo Shinan Koho 1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-258416 A (Canon Inc.), 05 November 2009 (05.11.2009), paragraphs [0002] to [0003] (Family: none)	1-12
A	JP 2008-154011 A (Matsushita Electric Industrial Co., Ltd.), 03 July 2008 (03.07.2008), paragraphs [0066] to [0078]; fig. 3 to 5 & US 2008/0211962 A1	1-12
A	JP 2002-520638 A (Koninklijke Philips Electronics N.V.), 09 July 2002 (09.07.2002), entire text; all drawings & US 6559896 B1 & EP 1040424 A & WO 2000/002130 A2	1-12

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
15 November, 2013 (15.11.13)	26 November, 2013 (26.11.13)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/073160

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-13934 A (Hitachi, Ltd.), 19 January 2001 (19.01.2001), entire text; all drawings (Family: none)	1-12
A	JP 9-90920 A (Sanyo Electric Co., Ltd.), 04 April 1997 (04.04.1997), paragraphs [0020] to [0022]; fig. 3 (Family: none)	1-12

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１３／０７３１６０

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　G09G5/00(2006.01)i, G06F12/00(2006.01)i, G06F13/38(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　G09G5/00, G06F12/00, G06F13/38

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１３年
日本国実用新案登録公報	１９９６－２０１３年
日本国登録実用新案公報	１９９４－２０１３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2009-258416 A（キヤノン株式会社）2009.11.05, 【0002】-【0003】（ファミリーなし）	1-12
A	JP 2008-154011 A（松下電器産業株式会社）2008.07.03, 【0066】-【0078】,図 3-5 & US 2008/0211962 A1	1-12
A	JP 2002-520638 A（コーニンクレッカ　フィリップス　エレクトロニクス　エヌ　ヴィ）2002.07.09, 全文全図 & US 6559896 B1 & EP 1040424 A & WO 2000/002130 A2	1-12

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 １５．１１．２０１３	国際調査報告の発送日 ２６．１１．２０１３
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　２Ｇ　３４９０ 福永　健司 電話番号　０３－３５８１－１１０１　内線　３２２６

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2001-13934 A（株式会社日立製作所）2001.01.19, 全文全図（ファミリーなし）	1-12
A	JP 9-90920 A（三洋電機株式会社）1997.04.04, 【0020】-【0022】,図３（ファミリーなし）	1-12