

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第3区分
 【発行日】平成23年7月28日(2011.7.28)

【公開番号】特開2010-9353(P2010-9353A)
 【公開日】平成22年1月14日(2010.1.14)
 【年通号数】公開・登録公報2010-002
 【出願番号】特願2008-168471(P2008-168471)
 【国際特許分類】

G 0 6 K 19/07 (2006.01)

H 0 4 B 1/59 (2006.01)

H 0 4 B 5/02 (2006.01)

【F I】

G 0 6 K 19/00 H

H 0 4 B 1/59

H 0 4 B 5/02

【手続補正書】

【提出日】平成23年6月14日(2011.6.14)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1アンテナ接続端子と、第2アンテナ接続端子と、電源回路と、復調回路と、判定回路とを具備して、

前記第1アンテナ接続端子と前記第2アンテナ接続端子との間にはアンテナによって受信されるRF信号が供給可能とされ、前記電源回路は前記RF信号の整流・平滑によって生成する動作電圧を前記復調回路と前記判定回路とに供給可能とされ、

前記復調回路は第1復調回路と第2復調回路とを含み、前記第1アンテナ接続端子と前記第2アンテナ接続端子との間に供給される前記RF信号は前記第1復調回路の入力と前記第2復調回路の入力とに並列に供給可能とされ、

前記第1復調回路は、前記RF信号として第1変調度を持つ第1受信信号を復調することによって第1復調出力信号を生成可能とされ、

前記第2復調回路は、前記RF信号として前記第1変調度と異なる値の第2変調度および第1フォーマットの第1通信開始信号を持つ第2受信信号と前記第2変調度および第2フォーマットの第2通信開始信号を持つ第3受信信号を復調することによって第2復調出力信号を生成可能とされ、

前記第1復調回路の前記第1復調出力信号と前記第2復調回路の前記第2復調出力信号とは、前記判定回路に供給可能とされ、

前記第1復調回路が前記第1復調出力信号を生成することを前記判定回路によって判定される場合には、前記RF信号として前記第1変調度を持つ前記第1受信信号が受信されていると前記判定回路によって判定され、

前記第1復調回路が前記第1復調出力信号を生成しないことを前記判定回路によって判定される場合には、前記判定回路は前記第1通信開始信号と前記第2通信開始信号とのフォーマットの相違を判定可能とされ、

前記第2復調回路が前記第1フォーマットの前記第1通信開始信号を持つ前記第2受信信号を復調することによって前記第2復調出力信号を生成することを前記判定回路によ

て判定される場合には、前記 R F 信号として前記第 2 受信信号が受信されていると前記判定回路によって判定され、

前記第 2 復調回路が前記第 2 フォーマットの前記第 2 通信開始信号を持つ前記第 3 受信信号を復調することによって前記第 2 復調出力信号を生成することを前記判定回路によって判定される場合には、前記 R F 信号として前記第 3 受信信号が受信されていると前記判定回路によって判定される半導体集積回路。

【請求項 2】

前記第 1 復調回路が前記第 1 復調出力信号を生成することを前記判定回路によって判定された場合には、前記判定回路から生成される制御信号によって前記第 2 復調回路の動作が停止可能とされ、

前記第 1 復調回路が前記第 1 復調出力信号を生成しないことを前記判定回路によって判定された場合には、前記判定回路から生成される前記制御信号によって前記前記第 1 復調回路の動作が停止可能とされる請求項 1 に記載の半導体集積回路。

【請求項 3】

前記第 1 受信信号と前記第 2 受信信号と前記第 3 受信信号とは A S K 変調信号であり、前記第 1 変調度と前記第 2 変調度とは A S K 変調度であり、前記第 2 変調度は前記第 1 変調度よりも小さな A S K 変調度を持ち、

前記第 1 復調回路は大きな A S K 変調度の前記第 1 変調度を持つ前記第 1 受信信号を復調することによって前記第 1 復調出力信号を生成可能とされ、

前記第 2 復調回路は前記小さな A S K 変調度の前記第 2 変調度を持つ前記第 2 受信信号と前記第 3 受信信号を復調することによって前記第 2 復調出力信号を生成可能とされる請求項 2 に記載の半導体集積回路。

【請求項 4】

前記第 2 受信信号の前記第 1 フォーマットの前記第 1 通信開始信号は第 1 ユーザーデータに先行する第 1 ヘッダ情報であり、

前記第 3 受信信号の前記第 2 フォーマットの前記第 2 通信開始信号は第 2 ユーザーデータに先行する第 2 ヘッダ情報である請求項 3 に記載の半導体集積回路。

【請求項 5】

中央処理ユニットと、ランダムアクセスメモリと、不揮発性メモリと、受信回路と、送信回路と、変調回路とを更に具備して、

前記不揮発性メモリには、前記中央処理ユニットが実行する処理プログラムが格納され

、
前記第 1 復調回路から生成される前記第 1 復調出力信号に含まれる第 1 受信データと前記第 2 復調回路から生成される前記第 2 復調出力信号に含まれる第 2 受信データとは、前記受信回路を介して前記ランダムアクセスメモリに格納され、

前記第 1 受信データと前記第 2 受信データとの一方のデータの前記ランダムアクセスメモリへの格納の以前では、前記中央処理ユニットは低消費電力状態に制御され、

前記一方のデータの前記ランダムアクセスメモリへの前記格納に回答して前記中央処理ユニットは前記低消費電力状態から動作状態に遷移され、前記動作状態に遷移した前記中央処理ユニットは前記ランダムアクセスメモリの格納データを読み出すことが可能とされ

、
前記中央処理ユニットは前記ランダムアクセスメモリから読み出した前記格納データを前記処理プログラムに従って処理して当該処理データを前記ランダムアクセスメモリに格納して、当該格納の後に前記中央処理ユニットは前記動作状態から前記低消費電力状態に遷移することが可能とされ、

前記送信回路は前記ランダムアクセスメモリから前記処理データを読み出して、当該読み出しデータを前記変調回路に転送して、当該転送されたデータに回答して前記変調回路は前記アンテナから送信される R F 送信信号を生成可能とされる請求項 4 に記載の半導体集積回路。

【請求項 6】

前記第1受信信号は国際規格ISO/IEC 14443のタイプAに準拠するものであり、前記第2受信信号は国際規格ISO/IEC 14443のタイプBに準拠するものであり、前記第3受信信号は国際規格ISO/18092に準拠するものである請求項5に記載の半導体集積回路。

【請求項7】

基板上に半導体集積回路と配線により形成されたアンテナとが実装されたICカードであって、

前記半導体集積回路は、第1アンテナ接続端子と、第2アンテナ接続端子と、電源回路と、復調回路と、判定回路とを有して、

前記第1アンテナ接続端子と前記第2アンテナ接続端子との間には前記アンテナによって受信されるRF信号が供給可能とされ、前記電源回路は前記RF信号の整流・平滑によって生成する動作電圧を前記復調回路と前記判定回路とに供給可能とされ、

前記復調回路は第1復調回路と第2復調回路とを含み、前記第1アンテナ接続端子と前記第2アンテナ接続端子との間に供給される前記RF信号は前記第1復調回路の入力と前記第2復調回路の入力とに並列に供給可能とされ、

前記第1復調回路は、前記RF信号として第1変調度を持つ第1受信信号を復調することによって第1復調出力信号を生成可能とされ、

前記第2復調回路は、前記RF信号として前記第1変調度と異なる値の第2変調度および第1フォーマットの第1通信開始信号を持つ第2受信信号と前記第2変調度および第2フォーマットの第2通信開始信号を持つ第3受信信号を復調することによって第2復調出力信号を生成可能とされ、

前記第1復調回路の前記第1復調出力信号と前記第2復調回路の前記第2復調出力信号とは、前記判定回路に供給可能とされ、

前記第1復調回路が前記第1復調出力信号を生成することを前記判定回路によって判定される場合には、前記RF信号として前記第1変調度を持つ前記第1受信信号が受信されていると前記判定回路によって判定され、

前記第1復調回路が前記第1復調出力信号を生成しないことを前記判定回路によって判定される場合には、前記判定回路は前記第1通信開始信号と前記第2通信開始信号とのフォーマットの相違を判定可能とされ、

前記第2復調回路が前記第1フォーマットの前記第1通信開始信号を持つ前記第2受信信号を復調することによって前記第2復調出力信号を生成することを前記判定回路によって判定される場合には、前記RF信号として前記第2受信信号が受信されていると前記判定回路によって判定され、

前記第2復調回路が前記第2フォーマットの前記第2通信開始信号を持つ前記第3受信信号を復調することによって前記第2復調出力信号を生成することを前記判定回路によって判定される場合には、前記RF信号として前記第3受信信号が受信されていると前記判定回路によって判定されるICカード。

【請求項8】

前記第1復調回路が前記第1復調出力信号を生成することを前記判定回路によって判定された場合には、前記判定回路から生成される制御信号によって前記第2復調回路の動作が停止可能とされ、

前記第1復調回路が前記第1復調出力信号を生成しないことを前記判定回路によって判定された場合には、前記判定回路から生成される前記制御信号によって前記前記第1復調回路の動作が停止可能とされる請求項7に記載のICカード。

【請求項9】

前記第1受信信号と前記第2受信信号と前記第3受信信号とはASK変調信号であり、前記第1変調度と前記第2変調度とはASK変調度であり、前記第2変調度は前記第1変調度よりも小さなASK変調度を持ち、

前記第1復調回路は大きなASK変調度の前記第1変調度を持つ前記第1受信信号を復調することによって前記第1復調出力信号を生成可能とされ、

前記第2復調回路は前記小さなASK変調度の前記第2変調度を持つ前記第2受信信号と前記第3受信信号を復調することによって前記第2復調出力信号を生成可能とされる請求項8に記載のICカード。

【請求項10】

前記第2受信信号の前記第1フォーマットの前記第1通信開始信号は第1ユーザーデータに先行する第1ヘッダ情報であり、

前記第3受信信号の前記第2フォーマットの前記第2通信開始信号は第2ユーザーデータに先行する第2ヘッダ情報である請求項9に記載のICカード。

【請求項11】

前記半導体集積回路は、中央処理ユニットと、ランダムアクセスメモリと、不揮発性メモリと、受信回路と、送信回路と、変調回路とを更に有して、

前記不揮発性メモリには、前記中央処理ユニットが実行する処理プログラムが格納され、

前記第1復調回路から生成される前記第1復調出力信号に含まれる第1受信データと前記第2復調回路から生成される前記第2復調出力信号に含まれる第2受信データとは、前記受信回路を介して前記ランダムアクセスメモリに格納され、

前記第1受信データと前記第2受信データとの一方のデータの前記ランダムアクセスメモリへの格納の以前では、前記中央処理ユニットは低消費電力状態に制御され、

前記一方のデータの前記ランダムアクセスメモリへの前記格納に応答して前記中央処理ユニットは前記低消費電力状態から動作状態に遷移され、前記動作状態に遷移した前記中央処理ユニットは前記ランダムアクセスメモリの格納データを読み出すことが可能とされ、

前記中央処理ユニットは前記ランダムアクセスメモリから読み出した前記格納データを前記処理プログラムに従って処理して当該処理データを前記ランダムアクセスメモリに格納して、当該格納の後に前記中央処理ユニットは前記動作状態から前記低消費電力状態に遷移することが可能とされ、

前記送信回路は前記ランダムアクセスメモリから前記処理データを読み出して、当該読み出しデータを前記変調回路に転送して、当該転送されたデータに応答して前記変調回路は前記アンテナから送信されるRF送信信号を生成可能とされる請求項10に記載のICカード。

【請求項12】

前記第1受信信号は国際規格ISO/IEC14443のタイプAに準拠するものであり、前記第2受信信号は国際規格ISO/IEC14443のタイプBに準拠するものであり、前記第3受信信号は国際規格ISO/18092に準拠するものである請求項11に記載のICカード。

【請求項13】

基板上に半導体集積回路と配線により形成されたアンテナとが実装されたICカードの動作方法であって、

前記半導体集積回路は、第1アンテナ接続端子と、第2アンテナ接続端子と、電源回路と、復調回路と、判定回路とを有して、

前記第1アンテナ接続端子と前記第2アンテナ接続端子の間には前記アンテナによって受信されるRF信号が供給可能とされ、前記電源回路は前記RF信号の整流・平滑によって生成する動作電圧を前記復調回路と前記判定回路とに供給可能とされ、

前記復調回路は第1復調回路と第2復調回路とを含み、前記第1アンテナ接続端子と前記第2アンテナ接続端子との間に供給される前記RF信号は前記第1復調回路の入力と前記第2復調回路の入力とに並列に供給可能とされ、

前記第1復調回路は、前記RF信号として第1変調度を持つ第1受信信号を復調することによって第1復調出力信号を生成可能とされ、

前記第2復調回路は、前記RF信号として前記第1変調度と異なる値の第2変調度および第1フォーマットの第1通信開始信号を持つ第2受信信号と前記第2変調度および第2

フォーマットの第2通信開始信号を持つ第3受信信号を復調することによって第2復調出力信号を生成可能とされ、

前記第1復調回路の前記第1復調出力信号と前記第2復調回路の前記第2復調出力信号とは、前記判定回路に供給可能とされ、

前記第1復調回路が前記第1復調出力信号を生成することを前記判定回路によって判定される場合には、前記RF信号として前記第1変調度を持つ前記第1受信信号が受信されていると前記判定回路によって判定され、

前記第1復調回路が前記第1復調出力信号を生成しないことを前記判定回路によって判定される場合には、前記判定回路は前記第1通信開始信号と前記第2通信開始信号とのフォーマットの相違を判定可能とされ、

前記第2復調回路が前記第1フォーマットの前記第1通信開始信号を持つ前記第2受信信号を復調することによって前記第2復調出力信号を生成することを前記判定回路によって判定される場合には、前記RF信号として前記第2受信信号が受信されていると前記判定回路によって判定され、

前記第2復調回路が前記第2フォーマットの前記第2通信開始信号を持つ前記第3受信信号を復調することによって前記第2復調出力信号を生成することを前記判定回路によって判定される場合には、前記RF信号として前記第3受信信号が受信されていると前記判定回路によって判定されるICカードの動作方法。

【請求項14】

前記第1復調回路が前記第1復調出力信号を生成することを前記判定回路によって判定された場合には、前記判定回路から生成される制御信号によって前記第2復調回路の動作が停止可能とされ、

前記第1復調回路が前記第1復調出力信号を生成しないことを前記判定回路によって判定された場合には、前記判定回路から生成される前記制御信号によって前記前記第1復調回路の動作が停止可能とされる請求項13に記載のICカードの動作方法。

【請求項15】

前記第1受信信号と前記第2受信信号と前記第3受信信号とはASK変調信号であり、前記第1変調度と前記第2変調度とはASK変調度であり、前記第2変調度は前記第1変調度よりも小さなASK変調度を持ち、

前記第1復調回路は大きなASK変調度の前記第1変調度を持つ前記第1受信信号を復調することによって前記第1復調出力信号を生成可能とされ、

前記第2復調回路は前記小さなASK変調度の前記第2変調度を持つ前記第2受信信号と前記第3受信信号を復調することによって前記第2復調出力信号を生成可能とされる請求項14に記載のICカードの動作方法。

【請求項16】

前記第2受信信号の前記第1フォーマットの前記第1通信開始信号は第1ユーザーデータに先行する第1ヘッダ情報であり、

前記第3受信信号の前記第2フォーマットの前記第2通信開始信号は第2ユーザーデータに先行する第2ヘッダ情報である請求項15に記載のICカードの動作方法。

【請求項17】

前記半導体集積回路は、中央処理ユニットと、ランダムアクセスメモリと、不揮発性メモリと、受信回路と、送信回路と、変調回路とを更に有して、

前記不揮発性メモリには、前記中央処理ユニットが実行する処理プログラムが格納され、

前記第1復調回路から生成される前記第1復調出力信号に含まれる第1受信データと前記第2復調回路から生成される前記第2復調出力信号に含まれる第2受信データとは、前記受信回路を介して前記ランダムアクセスメモリに格納され、

前記第1受信データと前記第2受信データとの一方のデータの前記ランダムアクセスメモリへの格納の以前では、前記中央処理ユニットは低消費電力状態に制御され、

前記一方のデータの前記ランダムアクセスメモリへの前記格納に回答して前記中央処理

ユニットは前記低消費電力状態から動作状態に遷移され、前記動作状態に遷移した前記中央処理ユニットは前記ランダムアクセスメモリの格納データを読み出すことが可能とされ、

前記中央処理ユニットは前記ランダムアクセスメモリから読み出した前記格納データを前記処理プログラムに従って処理して当該処理データを前記ランダムアクセスメモリに格納して、当該格納の後に前記中央処理ユニットは前記動作状態から前記低消費電力状態に遷移することが可能とされ、

前記送信回路は前記ランダムアクセスメモリから前記処理データを読み出して、当該読み出しデータを前記変調回路に転送して、当該転送されたデータに応答して前記変調回路は前記アンテナから送信されるRF送信信号を生成可能とされる請求項16に記載のICカードの動作方法。

【請求項18】

前記第1受信信号は国際規格ISO/IEC14443のタイプAに準拠するものであり、前記第2受信信号は国際規格ISO/IEC14443のタイプBに準拠するものであり、前記第3受信信号は国際規格ISO/18092に準拠するものである請求項17に記載のICカードの動作方法。

【請求項19】

更に第1レジスタ、第2レジスタを有し、

前記第1レジスタは、判定回路の判定結果を格納可能で、

前記第2レジスタは、受信処理中の受信エラー結果を格納可能で、

前記第1復調回路又は前記第2復調回路は、前記判定回路による前記第1レジスタへの判定結果の設定に応じて停止され、

前記第2レジスタへの設定後、前記第1レジスタはクリアされ、前記復調回路は前記受信処理を実行する請求項1記載の半導体集積回路。

【請求項20】

更に第1レジスタ、第2レジスタを有し、

前記第1レジスタは、判定回路の判定結果を格納可能で、

前記第2レジスタは、受信処理中の受信エラー結果を格納可能で、

前記第1復調回路又は前記第2復調回路は、前記判定回路による前記第1レジスタへの判定結果の設定に応じて停止され、

前記第2レジスタへの設定後、前記第1レジスタはクリアされ、前記復調回路は前記受信処理を実行する請求項7記載のICカード。

【請求項21】

更に第1レジスタ、第2レジスタを有し、

前記第1レジスタは、判定回路の判定結果を格納可能で、

前記第2レジスタは、受信処理中の受信エラー結果を格納可能で、

前記第1復調回路又は前記第2復調回路は、前記判定回路による前記第1レジスタへの判定結果の設定に応じて停止され、

前記第2レジスタへの設定後、前記第1レジスタはクリアされ、前記復調回路は前記受信処理を実行する請求項13記載のICカードの動作方法。