

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3927955号
(P3927955)

(45) 発行日 平成19年6月13日(2007.6.13)

(24) 登録日 平成19年3月9日(2007.3.9)

(51) Int. Cl.	F I
H05K 3/46 (2006.01)	H05K 3/46 G
	H05K 3/46 N
	H05K 3/46 S
	H05K 3/46 X

請求項の数 13 (全 16 頁)

<p>(21) 出願番号 特願2004-4243 (P2004-4243)</p> <p>(22) 出願日 平成16年1月9日(2004.1.9)</p> <p>(65) 公開番号 特開2005-129884 (P2005-129884A)</p> <p>(43) 公開日 平成17年5月19日(2005.5.19)</p> <p>審査請求日 平成16年1月9日(2004.1.9)</p> <p>(31) 優先権主張番号 2003-073097</p> <p>(32) 優先日 平成15年10月20日(2003.10.20)</p> <p>(33) 優先権主張国 韓国 (KR)</p>	<p>(73) 特許権者 591003770 三星電機株式会社 大韓民国京畿道水原市靈通區梅灘3洞314番地</p> <p>(74) 代理人 100100158 弁理士 鮫島 睦</p> <p>(74) 代理人 100068526 弁理士 田村 恭生</p> <p>(74) 代理人 100091465 弁理士 石井 久夫</p> <p>(72) 発明者 モク・ジス 大韓民国361-815チュンチョンブツクトド、チョンジュシ、フンドッグ、ボッデ1ドン、ドジンベクロ・アパートメント103-405</p> <p style="text-align: right;">最終頁に続く</p>
--	---

(54) 【発明の名称】 層間電気接続が向上された多層印刷回路基板及びその作製方法

(57) 【特許請求の範囲】

【請求項1】

- A. (a) 銅箔積層板にバイアホールを加工する工程；
- (b) 前記銅箔積層板及びバイアホールの内壁を銅メッキする工程；及び
- (c) 前記銅箔積層板に回路パターンを形成する工程を含む所定枚数の回路層を形成する工程；
- B. (a) 離型フィルムが付着された平板型絶縁材にバイアホールを加工する工程；
- (b) 前記バイアホールを導電性ペーストで充填する工程；及び
- (c) 前記離型フィルムを除去する工程を含む所定枚数の絶縁層を形成する工程；
- C. 前記回路層と絶縁層を交互にあらかじめ設定された位置に配置する工程；
- D. 前記絶縁層の導電性ペーストが回路層のバイアホールに充填されるように前記配置された回路層及び絶縁層を圧着する工程；及び
- E. 前記圧着された基板の最外郭層に回路パターンを形成する工程を含むことを特徴とする多層印刷回路基板の作製方法。

【請求項2】

前記回路層を形成する工程は、
最外郭層に配置される回路層には片面にのみ回路パターンを形成し、内層に配置される回路層にはその両面に回路パターンを形成する工程を含むことを特徴とする請求項1に記載の多層印刷回路基板の作製方法。

【請求項3】

前記回路層を形成する工程は、
表面処理する工程をさらに含むことを特徴とする請求項 1 に記載の多層印刷回路基板の作製方法。

【請求項 4】

ドリル加工の基準点である内層の「ターゲットガイドマーク」にターゲット穴を加工する工程をさらに含むことを特徴とする請求項 1 に記載の多層印刷回路基板の作製方法。

【請求項 5】

前記回路層及び絶縁層のバイアホールを加工する工程は、
層間整合の基準となるガイド穴を前記複数の層の同一の位置に加工する工程を含むことを特徴とする請求項 1 に記載の多層印刷回路基板の作製方法。

10

【請求項 6】

前記回路層と絶縁層を交互にあらかじめ設定された位置に配置する工程(C)の後に、
最外郭層のバイアホールからはみ出される導電性ペーストを除去するパフ研磨工程をさらに含むことを特徴とする請求項 1 に記載の多層印刷回路基板の作製方法。

【請求項 7】

前記離型フィルムの厚さは 20 ~ 50 μm であることを特徴とする請求項 1 に記載の多層印刷回路基板の作製方法。

【請求項 8】

前記導電性ペーストは、スズ成分の含浸された金属結合型導電性ペーストであることを特徴とする請求項 1 に記載の多層印刷回路基板の作製方法。

20

【請求項 9】

前記導電性ペーストは、点接触型の導電性ペーストであることを特徴とする請求項 1 に記載の多層印刷回路基板の作製方法。

【請求項 10】

前記平板型絶縁材は、完全硬化状態の樹脂両面に積層された半硬化状態の樹脂層から構成されることを特徴とする請求項 1 に記載の多層印刷回路基板の作製方法。

【請求項 11】

銅箔積層板からなり、該銅箔積層板表面及び複数のバイアホールの内壁を銅メッキされるとともに、該銅箔積層板に回路パターンを形成してなる所定枚数の回路層と、平板型絶縁材からなり、導電性ペーストを充填された複数のバイアホールを有する所定枚数の絶縁層とを交互に積層し、前記絶縁層のバイアホールの導電性ペーストが回路層のバイアホールに充填されるように圧着してなり、前記圧着された基板の最外郭層に回路パターンを形成してなることを特徴とする多層印刷回路基板。

30

【請求項 12】

前記導電性ペーストは、スズ成分の含浸された金属結合型導電性ペーストであることを特徴とする請求項 11 に記載の多層印刷回路基板。

【請求項 13】

前記導電性ペーストは、点接触型の導電性ペーストであることを特徴とする請求項 11 に記載の多層印刷回路基板。

【発明の詳細な説明】

40

【技術分野】

【0001】

本発明は、並列方式の多層印刷回路基板及びその作製方法に関し、さらに詳細には、並列方式または一括積層式の多層印刷回路基板の層間接続において、内壁がメッキされた回路層のバイアホールには別途の充填メッキ工程や導電性ペースト充填工程を行わず、絶縁層のバイアホールには導電性ペーストを充填した後、それらを一括的に積層し圧着することによって回路層のバイアホールと絶縁層のバイアホールとが接続されるようにした多層印刷回路基板及びその作製方法に関する。

【背景技術】

【0002】

50

現在、電子製品は、小型化、薄板化、高密度化、パッケージ(package)化及び個人携帯化の要求に応じて軽薄短小化されつつあり、多層印刷回路基板でも微細パターン(fine pattern)化、小型化及びパッケージ化が同時に進行されている。そこで、多層印刷回路基板の微細パターン化、高信頼性及び高設計密度の確保のために、原資材の変更に加えて回路の層構成を複合化する構造に移りつつあるし、部品もDIP(Dual In-Line Package)タイプからSMT(Surface Mount Technology)タイプに変更され、その実装密度が高まっている趨勢にある。しかも、電子機器の携帯化、高機能化、インターネット利用、動映像及び高容量のデータ送受信などから印刷回路基板の設計は益々複雑となり、高難度の技術が要求されている。

【0003】

10

かかる印刷回路基板には、絶縁基板の片面にのみ配線を形成した単面PCB、両面ともに配線を形成した両面PCB及び多層に配線したMLB(多層印刷回路基板; Multi Layered Board)がある。従来は部品素子が単純で、回路パターンも簡単な点から断面PCBを使用した。最近では回路の複雑度の増加による高密度及び小型化回路に対する要求に応じて殆ど両面PCBまたは多層印刷回路基板を使用している。本発明では、中でも多層印刷回路基板(MLB)の作製方法について説明する。

【0004】

MLBは、配線領域を拡大するために配線可能な層を追加したものである。具体的にMLBは、内層と外層とに区分され、内層の材料としては薄板コア(Thin Core; T/C)を使用し、外層と内層をプリプレグで接着した構造の4層MLB(内層2層、外層2層)が基本となる。したがって、多層印刷回路基板は少なくとも4層以上となるが、回路の複雑度の増加に応じて6層、8層、10層またはそれ以上に構成する場合もある。

20

【0005】

内層には電源回路、接地回路、信号回路などを形成し、内層と外層間または外層間にはプリプレグを挟めて絶縁と接着を行う。この時、各層の配線はバイアホール(導通穴)を介して連結する。

【0006】

MLBは、配線密度を画期的に増やすことができるという大きい長所があるが、それだけ作製工程が複雑になるという短所がある。特に、内層回路を形成しその上に段階的に追加の層を積み上げる、いわゆるビルドアップ(build-up)方式による作製方法では、工程が完了してからは内層の変形が不可能なため、内層にエラーがある場合には完成された全ての製品が不良になってしまう。このようなエラーを未然に防止するためには多くの検査装置が要求される。

30

【0007】

図1aないし図1dは、従来のいわゆる並列的多層印刷回路基板の作製方法、または一括積層方式の多層印刷回路基板の作製方法において、多層印刷回路基板を構成する層のうち回路パターンを含む回路層を作製する方法を示している。ここでは、回路層にバイアホールを加工した後メッキによりそのバイアホールを充填することによって絶縁層または他の回路層のバイアホールと電気的接続を行う。

【0008】

40

図1aは印刷回路基板の作製においてベース基板として使用される銅張積層板101を示す。銅張積層板101は、通常、補強基材103及びその両面に張り付けられた銅箔102とから構成される。

【0009】

このように形成された銅張積層板101に、図1bに示すようにバイアホール104を加工する。バイアホールはYAGまたはCO₂レーザー、若しくは機械的ドリルリングを使って直径を50~100μm程度に加工する。通常が多層印刷回路基板においてバイアホールの直径は200~300μmであるが、図1bのようにバイアホールの直径を小さくすれば追加的なペーストの充填処理過程なくバイアホール104の内部をメッキにより充填することができる。

50

【 0 0 1 0 】

その後、図 1 c に示すように、ビアホール 1 0 4 が加工された銅張積層板 1 0 1 に無電解メッキ及び電解メッキにより銅張積層板 1 0 1 の上面、下面及びビアホール 1 0 4 の内壁をメッキする。したがって、基板の上面及び下面にはメッキ層 1 0 5 が形成され、ビアホール 1 0 4 はメッキ金属により充填される。

【 0 0 1 1 】

このように別途の充填工程なくメッキ金属によりビアホール 1 0 4 の内部を充填して層間を導通させる方法も可能であるが、ビアホール 1 0 4 の内壁をメッキし、別途の導電性ペースト充填工程によりビアホール 1 0 4 の内部を充填する方法を使用してもいい。

10

【 0 0 1 2 】

次いで、図 1 d に示すように、エッチングなどの回路パターン形成方法を用いて回路パターンを形成する。このように形成された回路層 1 0 6 は並列的または一括積層式多層印刷回路基板の作製方法において図 3 の回路層 1 0 6 a、1 0 6 b、1 0 6 c として使用されることができる。

【 0 0 1 3 】

このように加工された回路層 1 0 6 は、図 3 の回路層 1 0 6 a、1 0 6 b、1 0 6 c の一つとして使用され、回路層には絶縁層等との結合を考慮してビアホール及び回路パターンが設計される。

【 0 0 1 4 】

また、作製したい多層印刷回路基板の層数にしたがって必要な回路層及び絶縁層の枚数が決定される。例えば、4 層印刷回路基板では 2 枚の回路層が必要であり、6 層印刷回路基板では 3 枚、8 層では 4 枚の回路層が必要となる。

20

【 0 0 1 5 】

図 2 a ないし図 2 d は、従来の並列的多層印刷回路基板の作製方法において、回路層の間に挟まれる絶縁層を形成する方法を示している。

図 2 a には、プリプレグ 2 0 3 の両面にポリエステル材質の離型フィルム 2 0 2 が付着された平板型絶縁材 2 0 1 が示されている。

【 0 0 1 6 】

プリプレグ 2 0 3 の厚さは製品の仕様にしたがって選択的に使用することができ、離型フィルム 2 0 2 の厚さは 2 0 ~ 3 0 μm であって、プリプレグの製作に当たって既に付着されたものを使用してもよく、プリプレグ 2 0 3 に離型フィルム 2 0 2 を別途接着して使用してもいい。

30

【 0 0 1 7 】

このように形成された平板型絶縁材 2 0 1 に、図 2 b に示すように、ドリルリングによりビアホール 2 0 4 を加工する。この時、ビアホール 2 0 4 は通常、機械的ドリルリングにより加工する。ビアホール 2 0 4 の直径は、回路層との接続を考慮して回路層に形成されたビアホールの直径よりやや大きくする。

【 0 0 1 8 】

したがって、前述した回路層加工方法のうち図 1 a ないし図 1 d を参照して説明されたビアホール 1 0 4 をメッキにより充填させる方法で作製された回路層 1 0 6 と接続される絶縁層のビアホール 2 0 4 は、約 1 0 0 μm の直径に加工する。

40

【 0 0 1 9 】

このように形成されたビアホール 2 0 4 を、図 2 c のように導電性ペースト 2 0 5 で充填した後、図 2 d に示すように離型フィルム 2 0 2 を除去する。

このように形成された絶縁層 2 0 6 も同様に、図 3 の絶縁層 2 0 6 a、2 0 6 b の一つとして使用される。

【 0 0 2 0 】

ここで、絶縁層もまた、結合される回路層のビアホールに鑑みてそのビアホールの位置及び大きさが設計される必要がある。また、絶縁層の枚数も作製したい多層印刷回路

50

基板の層数にしたがって決定される。例えば、4層印刷回路基板では1枚、6層印刷回路基板では2枚、8層では3枚の絶縁層が必要であるが、これは、4層の印刷回路基板では2層の絶縁層、6層の印刷回路基板では4層の絶縁層が存在するいわゆるビルドアップ方式の作製方式とは異なっている。

【0021】

その後、図1 aないし図1 dに示した方法により形成された回路層106 a、106 b、106 cと、図2 aないし図2 dに示した方法により形成された絶縁層206 a、206 bを図3のように交互に配置する。

【0022】

このとき、配置された層のビアホールを正確にマッチングさせるためにターゲッティング(targeting)またはピン(pin)整合方法などを使用する。 10

ターゲッティングとは、基板の積層後にドリル加工の基準点である内層の「ターゲットガイドマーク」にターゲット穴を加工する工程であり、通常、X-Rayによるターゲットドリルを使用する。

【0023】

ピン(Pin)整合方法とは、層間整合の基準となる穴、すなわち、ガイド穴をビアホール加工時に多数の基板上の同一の所定位置に加工し、積層(Lay-Up)する時ピン(Pin)に穴が加工された回路層、絶縁層を挿入して回路層と絶縁層の位置整合を図る方式のことをいう。

【0024】

次いで、配列された回路層及び絶縁層を、図3に示した矢印方向に圧縮プレスで圧着して一度に積層することで、図4に示すような6層の多層印刷回路基板が完成される。 20

最後に、積層完了した基板の縁部にはみ出された樹脂と銅箔を切り取って製品の傷や安全事故を予防するためのトリミング処理などの仕上げが行われる。

【0025】

要するに、ビルドアップ方式で作製された多層印刷回路基板は、一枚の両面印刷回路基板に絶縁層が積層され、その上に片面印刷回路基板が順次積層された構造を持つが、並列方式または一括積層方式の作製方法によって作製された多層印刷回路基板は、複数枚の両面印刷回路基板が絶縁層を挟んで連続的に積層された構造を持つ。

この相違点から、完成された印刷回路基板の断面を見るとそれがどのような作製方式で作られたか容易に判別できる。 30

【0026】

WO2001/39267号では、絶縁基材の片面または両面に回路が形成された基本層の両方に接着層を挟んで断面印刷回路基板を数枚積層した後、これを一括的にプレス圧着して多層印刷回路基板を作製する方法が開示されている。

この文献に開示された方法により作製された多層印刷回路基板の断面は、ビルドアップ方式により作製された基板の断面と同一であり、絶縁基材に半硬化状態のプリプレグが使用されずに完全硬化された絶縁性基材が使用された。

【0027】

そこで、本発明では前記文献に開示された方法に比べてさらに単純で且つ改善された形態の一括積層による多層印刷回路基板の作製方法を提供する。 40

【特許文献1】WO2001/39267号

【発明の開示】

【発明が解決しようとする課題】

【0028】

本発明は、回路層の充填のためのメッキ工程またはペースト充填工程を省くことによって、従来の多層印刷回路基板の作製方法に比べて原価が節減され、工程に時間がかからない多層印刷回路基板及びその作製方法を提供することにその目的がある。

また、本発明の他の目的は、層間のペーストと銅箔部の接続において回路層と絶縁層のビアホール間の接触面積を増大させることによって、電気伝導度及び接合信頼性を向上 50

させた多層印刷回路基板及びその作製方法を提供することにある。

【課題を解決するための手段】

【0029】

本発明に係る多層印刷回路基板の作製方法は、A.(a)銅箔積層板にビアホールを加工する工程；(b)前記銅張積層板及びビアホールの内壁を銅メッキする工程；及び、(c)前記銅箔積層板に回路パターンを形成する工程を含む所定枚数の回路層を形成する工程；B.(a)離型フィルムが付着された平板型絶縁材にビアホールを加工する工程；(b)前記ビアホールを導電性ペーストで充填する工程；及び、(c)前記離型フィルムを除去する工程を含む所定枚数の絶縁層を形成する工程；C.前記回路層と絶縁層を交互にあらかじめ設定された位置に配置する工程；D.前記配置された回路層及び絶縁層を圧着する工程；及び、E.前記圧着された基板の最外郭層に回路パターンを形成する工程を含むことを特徴とする。

10

【0030】

好ましくは、本発明に係る多層印刷回路基板の作製方法において、前記回路層を形成する工程は、最外郭層に配置される回路層には片面にのみ回路パターンを形成し、内層に配置される回路層にはその両面に回路パターンを形成する工程を含むことを特徴とする。

より好ましくは、本発明に係る多層印刷回路基板の作製方法において、前記回路層を形成する工程は、表面処理する工程をさらに含む。

より好ましくは、本発明に係る多層印刷回路基板の作製方法において、ドリル加工の基準点である内層の‘ターゲットガイドマーク’にターゲット穴を加工する工程をさらに含むことを特徴とする。

20

【0031】

より好ましくは、本発明に係る多層印刷回路基板の作製方法において、前記回路層及び絶縁層のビアホールを加工する工程は、層間整合の基準となるガイド穴を前記複数の層の同一の位置に加工する工程を含むことを特徴とする。

より好ましくは、本発明に係る多層印刷回路基板の作製方法において、前記離型フィルムの厚さは20 μ m以上であることを特徴とする。

より好ましくは、本発明に係る多層印刷回路基板の作製方法において、前記導電性ペーストはスズ成分が含浸された金属結合型(metallic bond-type)導電性ペーストであることを特徴とする。

30

【0032】

より好ましくは、本発明に係る多層印刷回路基板の作製方法において、前記導電性ペーストは点接触型(point contact-type)の導電性ペーストであることを特徴とする。

より好ましくは、本発明に係る多層印刷回路基板の作製方法において、前記平板型絶縁材は完全硬化状態(c-stage)の樹脂両面に積層された半硬化状態(b-stage)の樹脂層から構成されることを特徴とする。

【0033】

本発明に係る多層印刷回路基板は、導電性ペーストが充填された複数のビアホールを有する複数の回路層及び導電性ペーストが充填された複数のビアホールを有する複数の絶縁層を含み、前記回路層のビアホールへの導電性ペーストの充填が前記絶縁層のビアホールに充填された導電性ペーストの移動より行われてなることを特徴とする。

40

より好ましくは、本発明に係る多層印刷回路基板において、前記導電性ペーストはスズ成分が含浸された金属結合型導電性ペーストであることを特徴とする。

より好ましくは、本発明に係る多層印刷回路基板において、前記導電性ペーストは点接触型の導電性ペーストであることを特徴とする。

【発明の効果】

【0034】

本発明の多層印刷回路基板の作製方法によれば、回路層のビアホール充填のためのメッキ工程またはペースト充填工程が省略されるために従来の多層印刷回路基板の作製方法に比べて原価が節減され、工程に時間がかからなくなる。

50

また、本発明の多層印刷回路基板の作製方法によれば、層間接続(Paste vs Copper)において回路層と絶縁層のビアホール間の接触面積が増大されるために電気伝導度及び接合信頼性の向上を図ることができる。

【発明を実施するための最良の形態】

【0035】

以下、添付図面を参照しつつ本発明に係る並列的多層印刷回路基板の作製方法をさらに詳細に説明する。

まず、本発明に係る並列的多層印刷回路基板の作製方法による回路層及び絶縁層それぞれの作製方法について述べる。

【0036】

図5 aないし図5 eは、本発明の並列的多層印刷回路基板の作製方法において、多層印刷回路基板を構成する層のうち回路層を作製する方法の一実施例を示している。

図5 aには、印刷回路基板の作製に際してベース基板として使用される銅張積層板501が示されている。銅張積層板501は、補強基材503及びその両面に張り付けられた銅箔502とから構成される。

【0037】

銅張積層板501は、その補強基材によって様々に分類されるが、ガラス繊維にエポキシを含浸させた補強基材に銅箔を張り付けたガラス/エポキシ基板(FR-4)、ガラス繊維にポリイミド及びBT樹脂を含浸させた補強基材に銅箔を張り付けた耐熱樹脂銅張積層板、及びポリイミドフィルムに銅箔を張り付けたフレキシブル銅張積層板など様々な種類のものがあり、中でも、ガラス/エポキシ基板(FR-4)が最も多く使用される。図1 aの銅張積層板501にはFR-4基板を使用してもいいが、印刷回路基板の応用例に合わせて適切なものを選択して使用すればいい。

【0038】

このように形成された銅張積層板501に、図5 bに示すようにビアホール504をドリルリング加工する。この時、ビアホール504の直径は約0.1mm程度に加工する。

その後、図5 cに示すように、無電解銅メッキ及び電解銅メッキを行って銅張積層板501の両面及びビアホール504内壁に銅メッキ層505を形成する。

次いで、図5 dに示すように、銅張積層板501の両面に回路パターン506 aを形成する。回路パターン形成は、エッチングレジスト塗布、エッチングレジストパターン形成及びエッチングなどの工程により行われる。

【0039】

このように形成された回路層506 aは、図8において内部に配置される回路層506 aとして使用される。

回路パターン形成方法として上記のようなエッチングによる方法の他にも多様な方法が適用可能であることは当業者にとって理解できるはずである。

【0040】

図5 eは、図5 cのように銅メッキ層505の形成が完了された基板の下面にのみ回路パターンを形成した回路層506 bを示す。このように下面にのみ回路パターンが形成された回路層506 bは、図8の最上端に配置された回路層506 bとして使用される。

図5 fは、図5 cのように銅メッキ層505の形成が完了された基板の上面にのみ回路パターンを形成した回路層506 cを示す。このように上面にのみ回路パターンが形成された回路層506 cは、図8の最下端に配置される回路層506 cとして使用される。

以上のように加工された回路層は、本発明に係る図8の回路層506 a、506 b、506 cの一つとして使用されることができ、本発明による作製方法において回路層の回路パターンは絶縁層との結合を考慮してビアホール及び回路パターン等の位置及び寸法があらかじめ正確に設計される必要がある。

【0041】

また、必要な回路層の枚数も、作製したい多層印刷回路基板の層数にしたがって決定さ

10

20

30

40

50

れる。例えば、4層の印刷回路基板では2枚の回路層が必要であり、6層の印刷回路基板では3枚、8層では4枚の回路層が必要である。

以下、本発明に係る並列的多層印刷回路基板の作製方法において、回路層506a、506b、506c間に挟まれる絶縁層の作製方法を説明する。

【0042】

図6aないし図6dは、本発明に係る並列的多層印刷回路基板の作製方法の一実施例による絶縁層形成方法を示している。

図6aは、本発明の一実施例による絶縁層のベース基板として使用される平板型絶縁材601の断面図である。この絶縁材601は、3層に構成されるが、完全硬化された状態(c-stage)の熱硬化性樹脂604の両面に半硬化状態(b-stage)の熱硬化性樹脂603が積層され、その上にポリエステル材質の離型フィルム602が付着されてなる。

10

【0043】

多層印刷回路基板において誘電体の樹脂で構成される絶縁層は回路層に比べて大きいインピーダンスを持つことになり、このインピーダンスは回路動作に影響を及ぼす。また、かかる絶縁層のインピーダンス値は絶縁層の厚さ偏差、樹脂の特性、つまり誘電率や質量及び体積により影響を受けるが、このように半硬化状態の樹脂をさらに形成した絶縁体を使用すると、インピーダンスをより容易に制御することができ、本発明に係る多層印刷回路基板の作製方法において回路層との結合に際してより良質な成形性を確保することができる。

【0044】

20

熱硬化性樹脂層603、604の厚さは製品の仕様に応じて選択的に使用することができ、通常の離型フィルムの厚さは20 μm 以下であるが、本発明に係る多層印刷回路基板の作製方法の絶縁層に使用される離型フィルム602は約20～50 μm 範囲の厚さを有するものを使用する。

離型フィルム602は、熱硬化性樹脂層603、604の製作に当たって既に付着されたものを使用してもよく、熱硬化性樹脂層603、604を順次積層しそこに離型フィルム602を接着して使用してもいい。

【0045】

このように形成される平板型絶縁材601に、図6bに示すようにドリルリングによってビアホール605を形成する。

30

その後、図6cに示すように、前記ビアホール605に導電性ペースト606を充填して熱硬化させる。この時、充填される導電性ペーストには、ペースト全体が導電性を持つ物質からなる物理的点接触型のペースト、接着性のある樹脂に金属成分を浸透させた金属結合型ペーストを使用するといいい。

【0046】

特に、金属結合型ペーストは、接着性のある樹脂にスズ(Sn)成分を浸透させたものであり、熱が加えられたらビアホール内壁または回路パターンを構成する銅箔等とスズ成分が金属結合を起こし接続される。

本発明に係る絶縁層の形成において、絶縁層のビアホールに充填される導電性ペーストとしては金属結合型ペーストを使用することが好ましい。

40

【0047】

次いで、図6dに示すように、離型フィルム602を除去する。離型フィルム602が除去されたら熱硬化性樹脂603の上に導電性ペースト606が突出され、この時、突出される導電性ペーストの高さは離型フィルム602の厚さによって変わる。

本発明に使用される離型フィルム602は20～50 μm の厚さを有し、好ましくは、約38 μm の厚さを持つものを使用し、したがって、突出される導電性ペースト606の高さも20～50 μm 、好ましくは約38 μm となる。

以上の工程により形成された絶縁層607は、本発明に係る図8の回路層506a、506b、506c間に挟まれる絶縁層607a、607bの一つとして使用される。

【0048】

50

図7 aないし図7 dは、本発明に係る並列的多層印刷回路基板において、多層印刷回路基板を構成する層のうち絶縁層形成方法の他の実施例を示す図である。

図7 aには、半硬化状態の絶縁層またはプリプレグ7 0 3の両面に離型フィルム7 0 2が付着された形態の平板型絶縁材7 0 1が示されている。プリプレグの厚さは製品の仕様にしたがって選択的に使用することができ、前述の如く離型フィルム7 0 2の厚さは2 0 ~ 5 0 μm 、好ましくは約3 8 μm と、絶縁層またはプリプレグ製作に当たって既に付着されたものを使用してもよく、場合によっては絶縁層またはプリプレグに離型フィルム7 0 2を別途接着して使用してもいい。

【0049】

このように形成された平板型絶縁材7 0 1に、図7 bに示すようにドリルリングによりバイアホール7 0 4を加工する。好ましくは、前記バイアホール7 0 4は機械的ドリルリングにより形成する。バイアホール7 0 4の直径は、回路層との接続を考慮して接続される回路層のバイアホールの直径と略同一に加工され、好ましくは、直径が約0 . 1 5 mm程度となるように加工する。

【0050】

その後、図7 cに示すように、バイアホール7 0 4を導電性ペースト7 0 5で充填する。この時、充填される導電性ペーストには、ペースト全体が導電性を持つ物質からなる物理的点接触型のペースト、接着性のある樹脂に金属成分を浸透させた金属結合型ペーストを使用するといいい。

特に、金属結合型ペーストは、接着性のある樹脂にスズ(Sn)成分を浸透させたものであり、熱が加えられると結合されるバイアホール内壁または回路パターンを構成する銅箔等とスズ成分が金属結合を起こし接続される。

【0051】

本発明に係る絶縁層の形成において、絶縁層のバイアホールに充填される導電性ペースト7 0 5としては金属結合型ペーストを使用することが好ましい。

最後に、図7 dに示すように、離型フィルム7 0 2を除去する。離型フィルム7 0 2が除去されると、プリプレグ7 0 3上に導電性ペースト7 0 5が突出され、この時突出される導電性ペースト7 0 5の高さは離型フィルム7 0 2の厚さにしたがって変わる。本発明で厚さ3 8 μm 程度の離型フィルム7 0 2を使用すると、それに伴って突出される導電性ペースト7 0 5の高さも約3 8 μm となる。

【0052】

このような工程により形成された絶縁層7 0 6は、本発明に係る図8の回路層5 0 6 a、5 0 6 b、5 0 6 c間に挟まれる絶縁層6 0 7 a、6 0 7 bの代わりをすることができる。

その後、図5 aないし図5 fを参照して説明された方法により作製された回路層5 0 6 a、5 0 6 b、5 0 6 c、及び図6 aないし図6 dまたは図7 aないし図7 dを参照して説明された方法により作製された絶縁層6 0 7または7 0 6を、図8に示すように交互に配列する。この時、両面に回路パターンが形成された回路層5 0 6 aは中心に配置し、下面に回路パターンが形成された回路層5 0 6 bは最上端に配置し、上面に回路パターンが形成された回路層5 0 6 cは最下端に配置する。

【0053】

ここで、配置された層どうしのバイアホールが正確にマッチングされるように整合し上げるために、ターゲッティング及びピン(pin)整合方法などが使用される。

ターゲッティングとは、基板の積層後にドリル加工の基準点である内層の'ターゲットガイドマーク'にターゲット穴を加工する工程であって、普通X - R a yによるターゲットドリルを使用する。

【0054】

ピン(Pin)整合方法とは、層間整合の基準となる穴、すなわち、ガイド穴をバイアホール加工時に多数の基板上の同一の所定位置に加工し、積層(Lay-Up)する時、ピン(Pin)にホールが加工された回路層、絶縁層を挟めて回路層と絶縁層の位置整合を行う方式のこと

10

20

30

40

50

をいう。

その後、圧着プレスにより図8の矢印方向に圧着すると、図9に示すように内層には回路パターンが形成され、最外郭層には回路パターンが形成されなかった形態の6層の印刷回路基板が形成される。

【0055】

積層された各層を一枚の印刷回路基板に作るプレスには、'熱プレス'が多く使用される。これは、積層された基板をケースに入れて真空チャンバーの上下から熱板を挟めて加圧/加熱する方法で積層を行う。この方法をVHL (Vacuum Hydraulic Lamination)法という。

このようにプレス工程時には基板に熱が加えられて絶縁層506a、506b、506cのビアホールを充填している導電性ペースト606は流動性を持つことになり、したがって、圧着により、図9に示された空いている回路層のビアホールに導電性ペースト606が押し付けられて回路パターンと連結され、結果として回路層と絶縁層が接続されるのである。

【0056】

このような本発明に係る回路層と絶縁層の接続方法によれば、従来の並列的印刷回路基板の作製方法またはビルドアップ方式の印刷回路基板の作製方法に比べて回路層と絶縁層のビアホール間の電気的接触面が広がるために電気伝導度及び接続信頼度が向上される。

【0057】

その後、好ましくは、圧着により最外郭層506b、506cのビアホールから外部にはみ出された導電性ペーストを除去するバフ研磨(buffing)工程を行うとともに、積層が完了した基板の縁部にはみ出された樹脂と銅箔を切り取って製品の傷及び安全事故を予防するためのトリミング処理を行う。

その後、図10に示すように、最外郭層に回路パターンを形成することで6層の印刷回路基板が完成される。回路パターンの形成は、エッチングレジスト塗布、エッチングレジストパターンの形成、及びエッチングなどの工程により行われる。エッチングレジストにはドライフィルムを使用すると好ましい。回路パターン形成方法として上述したエッチングによる方法の他にも様々な方法が使用可能であることは当業者にとって理解できるはずである。

【0058】

最外郭層に回路パターンを形成した後、最外郭層に形成された回路パターンのうち他の基板または素子と電気的に接続されない部位にはソルダーレジストを塗布し、電気的に接続される部分には、外部に露出された銅箔部位が酸化されるのを防止し、実装される部品のハンダ付け性を向上させ、且つ、良い伝導性を与えるための表面処理を行うことが好ましい。

このように、最外郭層の回路パターンを内層の回路パターンとは異なり最後に形成する理由は、最外郭層の回路パターンを完了した状態で一括積層すると、ビアホールをからはみ出された導電性ペーストを除去するバフ研磨(buffing)工程時に最外郭層に既に形成された回路パターンを損ね、不良を誘発するおそれがあるためである。

【0059】

ビルドアップ方式で作製された多層印刷回路基板は、一枚の両面印刷回路基板に絶縁層が積層され、その上に断面印刷回路基板が順次積層された構造を持つが、本発明の並列的作製方法によって作製された多層印刷回路基板は、複数枚の両面印刷回路基板が絶縁層を挟んで連続的に積層された構造を持つ。

【0060】

また、従来の並列的または一括積層方式多層印刷回路基板の作製方法により作製された多層印刷回路基板では、回路層のビアホールがメッキにより充填されているか、或いは導電性ペーストにより充填された状態で絶縁層とプレスなどにより結合されるので絶縁層のビアホールを埋め込んでいるペーストと回路層のビアホールを埋め込んでいるメッ

10

20

30

40

50

キ層またはペーストが区別される。

【0061】

このような相違点から、完成された印刷回路基板の断面を見るとその印刷回路基板がどのような作製方式で作製されたか判別できる。

以上の具体的な説明は、本発明に係る多層印刷回路基板の作製方法の一実施例に過ぎないので、本発明は上記の実施例に限定されなく、当分野で通常の知識を持つ者なら特許請求の範囲の解析によって定義される本発明の範囲内で様々な変形が可能であることが理解できる。

【図面の簡単な説明】

【0062】

【図1a】従来の並列的多層印刷回路基板の作製方法において、多層印刷回路基板を構成する層のうち回路層の形成方法を示す端面図。

【図1b】従来の並列的多層印刷回路基板の作製方法において、多層印刷回路基板を構成する層のうち回路層の形成方法を示す端面図。

【図1c】従来の並列的多層印刷回路基板の作製方法において、多層印刷回路基板を構成する層のうち回路層の形成方法を示す端面図。

【図1d】従来の並列的多層印刷回路基板の作製方法において、多層印刷回路基板を構成する層のうち回路層の形成方法を示す端面図。

【図2a】本発明に係る並列的多層印刷回路基板において、回路層の間に挟まれる絶縁層の形成方法を示す端面図。

【図2b】本発明に係る並列的多層印刷回路基板において、回路層の間に挟まれる絶縁層の形成方法を示す端面図。

【図2c】本発明に係る並列的多層印刷回路基板において、回路層の間に挟まれる絶縁層の形成方法を示す端面図。

【図2d】本発明に係る並列的多層印刷回路基板において、回路層の間に挟まれる絶縁層の形成方法を示す端面図。

【図3】従来の並列的多層印刷回路基板の作製方法において、回路層と絶縁層を交互に配置した状態の断面を示す図。

【図4】従来の並列的多層印刷回路基板の作製方法によって完成された6層印刷回路基板の断面を示す図。

【図5a】本発明の一実施例による並列的多層印刷回路基板の作製方法において回路層の形成方法を示す端面図。

【図5b】本発明の一実施例による並列的多層印刷回路基板の作製方法において回路層の形成方法を示す端面図。

【図5c】本発明の一実施例による並列的多層印刷回路基板の作製方法において回路層の形成方法を示す端面図。

【図5d】本発明の一実施例による並列的多層印刷回路基板の作製方法において回路層の形成方法を示す端面図。

【図5e】本発明の一実施例による並列的多層印刷回路基板の作製方法において回路層の形成方法を示す端面図。

【図5f】本発明の一実施例による並列的多層印刷回路基板の作製方法において回路層の形成方法を示す端面図。

【図6a】本発明に係る並列的多層印刷回路基板において、絶縁層形成方法の一例を示す端面図。

【図6b】本発明に係る並列的多層印刷回路基板において、絶縁層形成方法の一例を示す端面図。

【図6c】本発明に係る並列的多層印刷回路基板において、絶縁層形成方法の一例を示す端面図。

【図6d】本発明に係る並列的多層印刷回路基板において、絶縁層形成方法の一例を示す端面図。

10

20

30

40

50

【図7a】本発明に係る並列的多層印刷回路基板において、絶縁層形成方法の他の例の端面を示す図。

【図7b】本発明に係る並列的多層印刷回路基板において、絶縁層形成方法の他の例の端面を示す図。

【図7c】本発明に係る並列的多層印刷回路基板において、絶縁層形成方法の他の例の端面を示す図。

【図7d】本発明に係る並列的多層印刷回路基板において、絶縁層形成方法の他の例の端面を示す図。

【図8】本発明の並列的多層印刷回路基板の作製方法において積層のために回路層と絶縁層を交互に配置した状態の端面を示す図。

【図9】本発明の並列的多層印刷回路基板の作製方法において積層完了した印刷回路基板の断面図。

【図10】本発明の並列的多層印刷回路基板の作製方法によって完成された印刷回路基板の断面図。

【符号の説明】

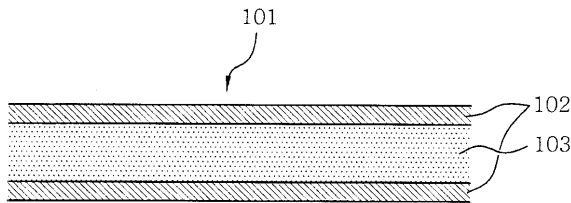
【0063】

- 501 銅張積層板、502 銅箔、503 補強基材、504 バイアホール、
- 505 無電解及び電解銅メッキ層、506 a、506 b、506 c 回路層、
- 601 平板型絶縁材、602 離型フィルム、603 半硬化状態の樹脂、
- 604 完全硬化状態の樹脂、605 バイアホール、606 導電性ペースト、
- 607 絶縁層、701 平板型絶縁材、702 離型フィルム、703 プリプレグ、
- 704 バイアホール、705 導電性ペースト、706 絶縁層

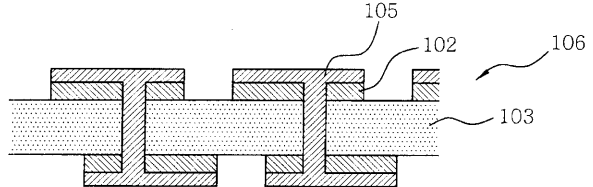
10

20

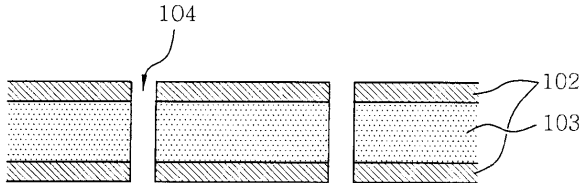
【図1a】



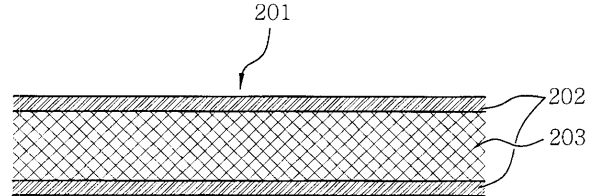
【図1d】



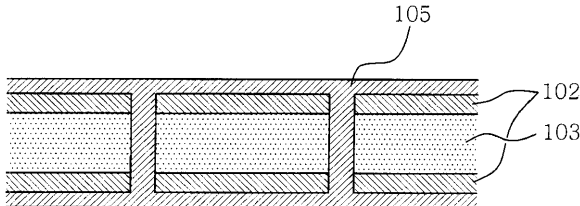
【図1b】



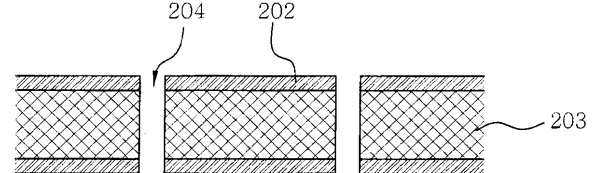
【図2a】



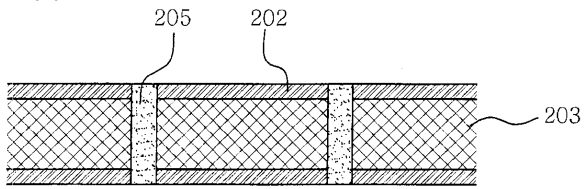
【図1c】



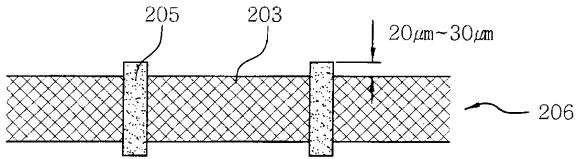
【図2b】



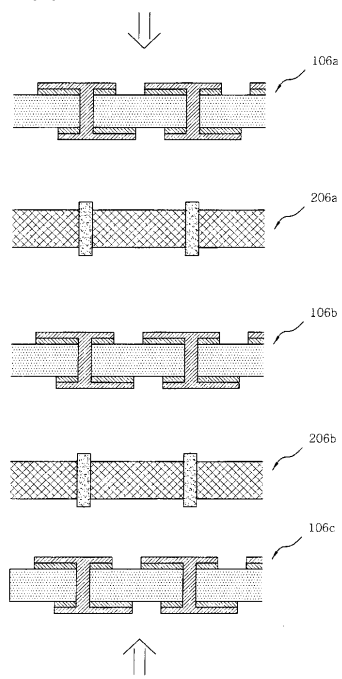
【図 2 c】



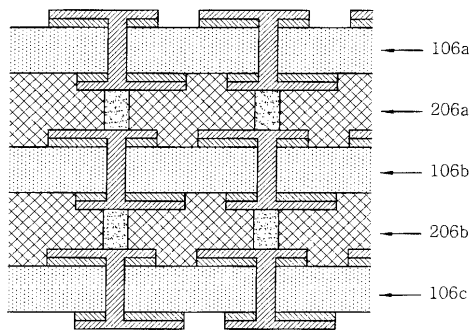
【図 2 d】



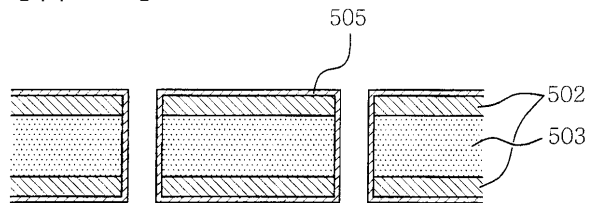
【図 3】



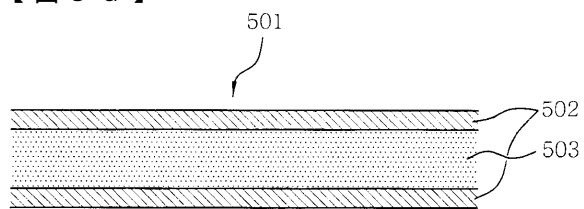
【図 4】



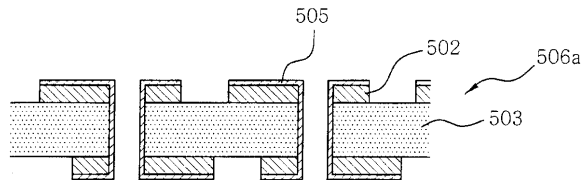
【図 5 c】



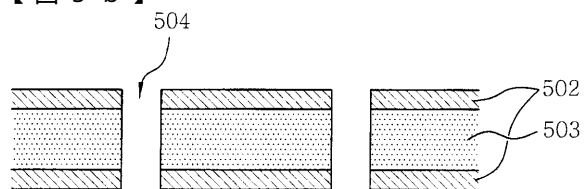
【図 5 a】



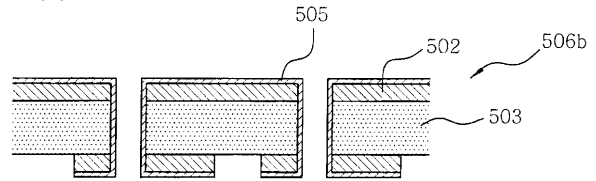
【図 5 d】



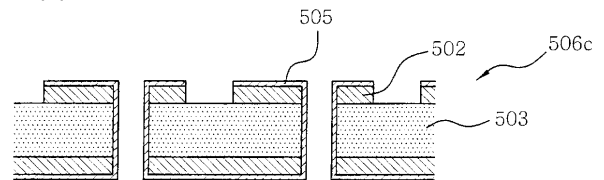
【図 5 b】



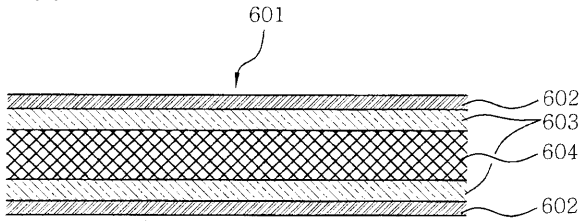
【図 5 e】



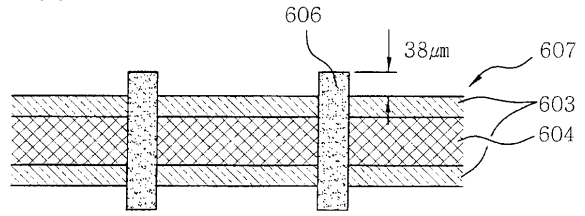
【図 5 f】



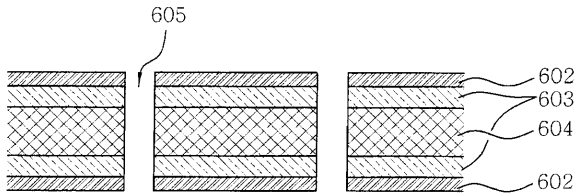
【図 6 a】



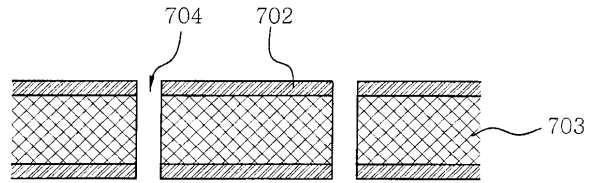
【図 6 d】



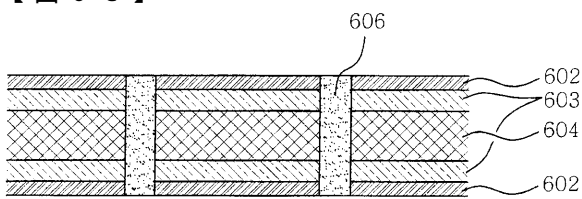
【図 6 b】



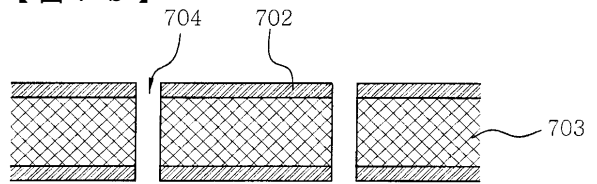
【図 7 a】



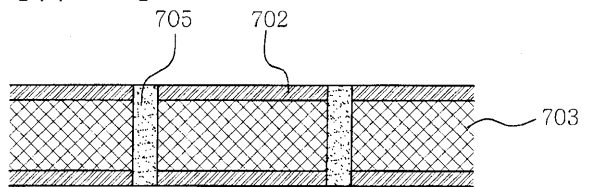
【図 6 c】



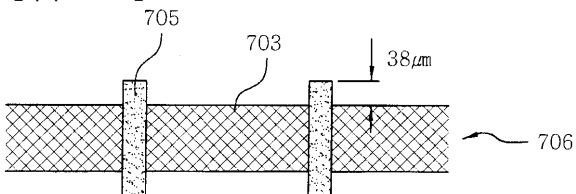
【図 7 b】



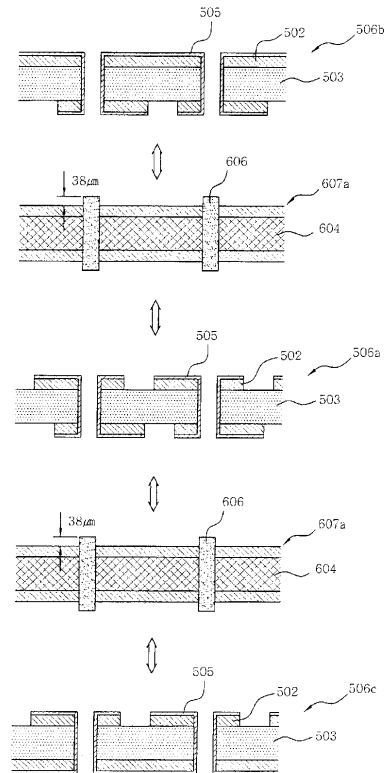
【図 7 c】



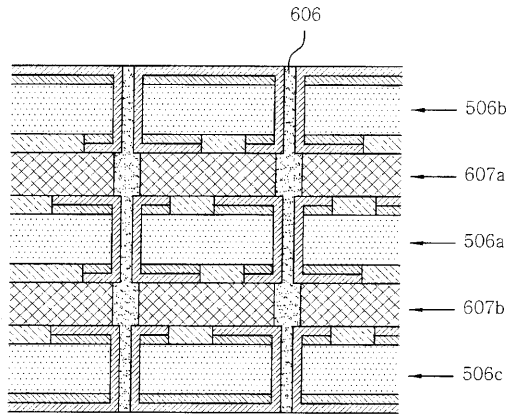
【図 7 d】



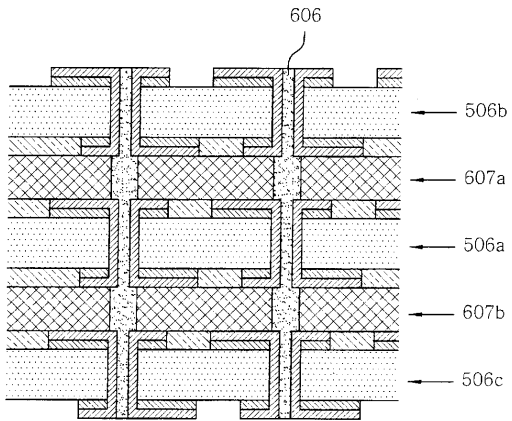
【図 8】



【 図 9 】



【 図 10 】



フロントページの続き

- (72)発明者 ソヌ・ピョンクック
大韓民国158-755ソウル、ヤンチョンク、モク5ドン、モクドン・アパートメント5 - ダンジ509-303
- (72)発明者 ソン・チャンキュ
大韓民国300-836デジョンシ、ドンク、ホンドドン89-13番
- (72)発明者 ユン・グムヒ
大韓民国440-827ギョンギド、スウォンシ、ジャンアंक、ユルジョンドン415-1番、303
- (72)発明者 キム・テフン
大韓民国305-762デジョンシ、ユソク、ジョンミンドン、エキスポ・アパートメント410-1403

審査官 黒石 孝志

- (56)参考文献 特開平11-112118(JP,A)
特開平7-147464(JP,A)
特開平2-288299(JP,A)
特開2002-16358(JP,A)
特開平10-224039(JP,A)
特開2003-224339(JP,A)
特開平4-234197(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H05K 3/46