

| | |
|----------------|--------------|
| 申請日期: 87.11.24 | 案號: 87119511 |
| 類別: 公告 | 21/26 |

(以上各欄由本局填註)

發明專利說明書

425664

| | | |
|------------|----|--------------|
| 一、 發明名稱 | 中文 | 一種接點接觸結構形成方法 |
| | 英文 | |

| | | |
|-----------|------------|------------------|
| 二、 發明人 | 姓名 (中文) | 1. 林業森 |
| | 姓名 (英文) | 1. Yeh-Sen Lin |
| | 國籍 | 1. 中華民國 |
| | 住、居所 | 1. 桃園縣八德市長興路724號 |

| | | |
|-----------|--------------------|---|
| 三、 申請人 | 姓名 (名稱) (中文) | 1. 世界先進積體電路股份有限公司 |
| | 姓名 (名稱) (英文) | 1. Vanguard International Semiconductor Corporation |
| | 國籍 | 1. 中華民國 |
| | 住、居所 (事務所) | 1. 新竹科學工業園區新竹縣園區三路123號 |
| | 代表人 姓名 (中文) | 1. 張忠謀 |
| | 代表人 姓名 (英文) | 1. |



五、發明說明 (1)

發明領域

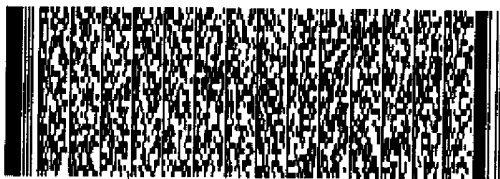
本案係為一種接點接觸結構形成方法，尤指一種半導體元件之製造過程中之接點接觸結構形成方法。

發明背景

在半導體元件之特性中，接面漏電(Junction leakage)是對於元件性能表現有相當折損之現象，特別是在造成動態隨機存取記憶體(DRAM)之資料維持時間(data retention time)太短之負面影響。而在元件積集度要求日益增加，元件面積相對縮小之同時，如何維持甚至增加動態隨機存取記憶體(DRAM)中電容元件之電容量，以及減少接面漏電現象所造成之遺漏電流(leakage current)，實為動態隨機存取記憶體(DRAM)製造業者之一重要課題。

請參見第一圖，其係電容器節點10(Capacitor Node)以及位元線11(Bit Line)，以經摻雜之多晶矽導體層來做為接觸導通之示意圖，其中當用以讓經摻雜之多晶矽導體層通過之開孔12於介電層13形成後，習用方式係於進行一DHF(Dilute Hydrogen Floride)清洗步驟，來清除該N型金氧半電晶體元件(NMOS)之源(汲)極區14之表面141上所可能殘留之雜質後，再進行該經摻雜之多晶矽導體層之成長。

然而由於做為該N型金氧半電晶體元件(NMOS)源(汲)



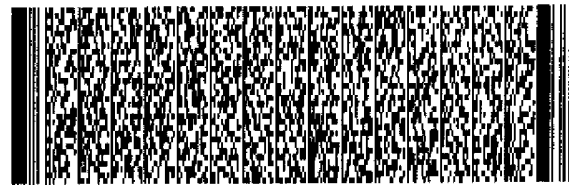
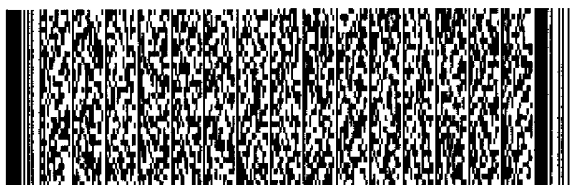
五、發明說明(2)

極區14之經摻雜之矽基板，其摻雜濃度約為 10^{18} (原子/立方公分)，而該經摻雜之多晶矽導體層之摻雜濃度則約為與 10^{20} (原子/立方公分)，因此當經摻雜之多晶矽導體層於該開孔13中成長完成時，其中濃度較高之摻質將因擴散效應而透過該已被清洗乾淨之表面141進入該濃度較低之源(汲)極區14，進而造成源(汲)極區14之摻雜濃度增加，因而導致接面漏電(Junction leakage)之現象趨向顯著，使得所完成之動態隨機存取記憶體(DRAM)具有資料維持時間(data retention time)太短之缺失，而如何解決上述習用技術手段之缺失，並提供一實際技術手段來達成，係為發展本案之一主要目的。

發明概述

本案係為一種接點接觸結構形成方法，應用於半導體元件之製造過程中，本方法包含下列步驟：於一介電層上形成一開孔，用以露出該介電層下一經摻雜之矽基材；透過該開孔對於該經摻雜之矽基材進行一清洗程序，該清洗程序中包含有提供一氧化劑進行作用之步驟；以及於該開孔中形成一經摻雜之多晶矽導體層，用以接觸至進行過該清洗程序之該經摻雜之矽基材。

根據上述構想，接點接觸結構形成方法中該經摻雜之矽基材係為一N型金氧半電晶體元件(NMOS)之源(汲)極區。



五、發明說明(3)

根據上述構想，接點接觸結構形成方法中該經摻雜之多晶矽導體層係用以做為該N型金氧半電晶體元件(NMOS)之源(汲)極區與電容器節點(Capacitor Node)或位元線(Bit Line)接觸導通之用。

根據上述構想，接點接觸結構形成方法中該經摻雜之矽基材與該經摻雜之多晶矽導體層之摻雜濃度分別約為 10^{18} (原子/立方公分)以及 10^{20} (原子/立方公分)。

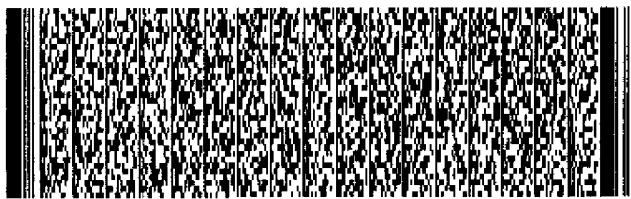
根據上述構想，接點接觸結構形成方法中該清洗程序係包含下列步驟：進行一HPM(Hydrogen chloride + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

根據上述構想，接點接觸結構形成方法中該清洗程序係包含下列步驟：進行一APM(Ammonium hydroxide + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

根據上述構想，接點接觸結構形成方法中該清洗程序係包含下列步驟：進行一SPM(Sulfuric acid + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

根據上述構想，接點接觸結構形成方法中該清洗程序係包含下列步驟：進行一DHF(Dilute Hydrogen Floride)清洗步驟；以及進行一HPM(Hydrogen Chloride + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

根據上述構想，接點接觸結構形成方法中該清洗程序



五、發明說明(4)

係包含下列步驟：進行一DHF(Dilute Hydrogen Floride)清洗步驟；以及進行一APM(Ammonium hydroxide + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

根據上述構想，接點接觸結構形成方法中該清洗程序係包含下列步驟：進行一DHF(Dilute Hydrogen Floride)清洗步驟；以及進行一SPM(Sulfuric acid + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

簡單圖式說明

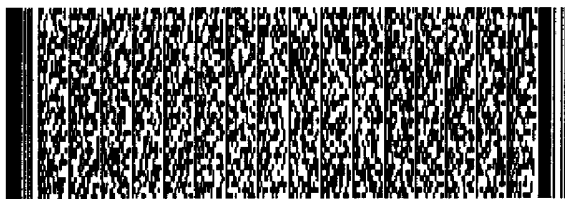
本案得藉由下列圖式及詳細說明，俾得一更深入之了解：

第一圖：其係電容器節點以及位元線以經摻雜之多晶矽導體層來做為接觸導通之結構示意圖

第二圖：其係用以讓經摻雜之多晶矽導體層通過之開孔於介電層形成後之結構示意圖。

本案圖式中所包含之各元件列示如下：

| | |
|----------|-------|
| 電容器節點10 | 位元線11 |
| 開孔12 | 介電層13 |
| 源(汲)極區14 | 表面141 |
| 氧化矽薄層21 | |



五、發明說明 (5)

較佳實施例說明

請參見第二圖，其係用以讓經摻雜之多晶矽導體層通過之開孔12於介電層13形成後之示意圖，本案較佳實施例方法之特徵便為將習用方式所進行對於具有如第二圖所示結構之晶片所進行之DHF(Dilute Hydrogen Floride)清洗步驟加以改變，而以選自下列方法中之一來替代：

(a) 進行一HPM(Hydrogen chloride + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

(b) 進行一APM(Ammonium hydroxide + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

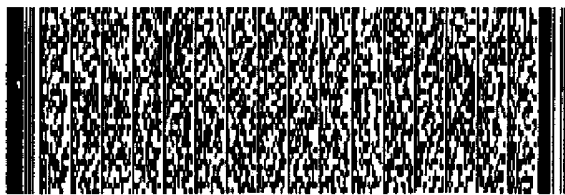
(c) 進行一SPM(Sulfuric acid + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

(d) 進行一DHF(Dilute Hydrogen Floride)清洗步驟後，再進行一HPM(Hydrogen Chloride + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

(e) 進行一DHF(Dilute Hydrogen Floride)清洗步驟；後，再進行一APM(Ammonium hydroxide + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

(f) 進行一DHF(Dilute Hydrogen Floride)清洗步驟；後，再進行一SPM(Sulfuric acid + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

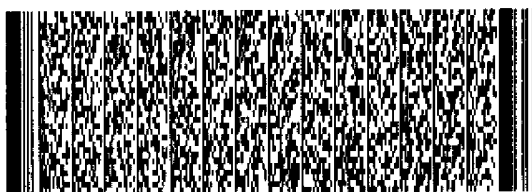
而以上述清洗程序中任一程序來對該N型金氧半電晶



五、發明說明(6)

體元件(NMOS)之源(汲)極區14之表面141進行作用，除了能將蝕刻開孔12所殘留之雜質去除外，尚以其中包含做為氧化劑用途之過氧化氫(H₂O₂)將該源(汲)極區14之表面141處，作用成為一氧化矽(SiO_x)薄層21，而此薄層之厚度係隨清洗時間與源(汲)極區14之材質而有所變化，視需要控制清洗時間以成長一適當厚度之氧化矽(SiO_x)薄層21，將可以有效地遏止當經摻雜之多晶矽導體層於該開孔13中成長完成時，濃度較高之摻質將因擴散效應所可能透過該表面141進入源(汲)極區14之現象，進而使源(汲)極區14之摻雜濃度變化不大，以防止接面漏電(Junction leakage)之現象趨向顯著，使得所完成之動態隨機存取記憶體(DRAM)具有較長之資料維持時間(data retention time)，徹底解決上述習用技術手段之缺失，達成發展本案之一主要目的。

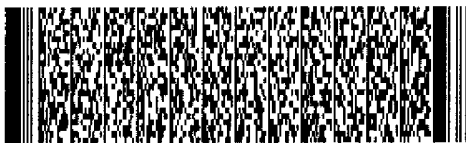
創作本案得由熟習此技藝之人士任施匠思而為諸般修飾，然皆不脫如附申請專利範圍所欲保護者。



圖式簡單說明

第一圖：其係電容器節點以及位元線以經摻雜之多晶矽導體層來做為接觸導通之結構示意圖。

第二圖：其係用以讓經摻雜之多晶矽導體層通過之開孔於介電層形成後之結構示意圖。



四、中文發明摘要 (發明之名稱：一種接點接觸結構形成方法)

一種接點接觸結構形成方法，應用於半導體元件之製造過程中，本方法包含下列步驟：於一介電層上形成一開孔，用以露出該介電層下一經摻雜之矽基材；透過該開孔對於該經摻雜之矽基材進行一清洗程序，該清洗程序中包含有提供一氧化劑進行作用之步驟；以及於該開孔中形成一經摻雜之多晶矽導體層，用以接觸至進行過該清洗程序之該經摻雜之矽基材。

英文發明摘要 (發明之名稱：)



六、申請專利範圍

1. 一種接點接觸結構形成方法，應用於半導體元件之製造過程中，本方法包含下列步驟：

於一介電層上形成一開孔，用以露出該介電層下一經摻雜之矽基材：

透過該開孔對於該經摻雜之矽基材進行一清洗程序，該清洗程序中包含有提供一氧化劑進行作用之步驟；以及於該開孔中形成一經摻雜之多晶矽導體層，用以接觸至進行過該清洗程序之該經摻雜之矽基材。

2. 如申請專利範圍第1項所述之接點接觸結構形成方法，其中該經摻雜之矽基材係為一N型金氧半電晶體元件(NMOS)之源(汲)極區。

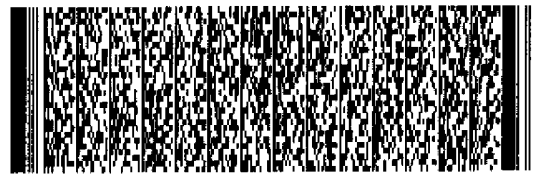
3. 如申請專利範圍第2項所述之接點接觸結構形成方法，其中該經摻雜之多晶矽導體層係用以做為該N型金氧半電晶體元件(NMOS)之源(汲)極區與電容器節點(Capacitor Node)或位元線(Bit Line)接觸導通之用。

4. 如申請專利範圍第1項與第3項中之一項所述之接點接觸結構形成方法，其中該經摻雜之矽基材與該經摻雜之多晶矽導體層之摻雜濃度分別約為 10^{18} (原子/立方公分)以及 10^{20} (原子/立方公分)。

5. 如申請專利範圍第1項所述之接點接觸結構形成方法，其中該清洗程序係包含下列步驟：

進行一HPM(Hydrogen chloride + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

6. 如申請專利範圍第1項所述之接點接觸結構形成方法，



六、申請專利範圍

其中該清洗程序係包含下列步驟：

進行一APM(Ammonium hydroxide + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

7. 如申請專利範圍第1項所述之接點接觸結構形成方法，其中該清洗程序係包含下列步驟：

進行一SPM(Sulfuric acid + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

8. 如申請專利範圍第1項所述之接點接觸結構形成方法，其中該清洗程序係包含下列步驟：

進行一DHF(Dilute Hydrogen Floride)清洗步驟；
以及

進行一HPM(Hydrogen Chloride + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

9. 如申請專利範圍第1項所述之接點接觸結構形成方法，其中該清洗程序係包含下列步驟：

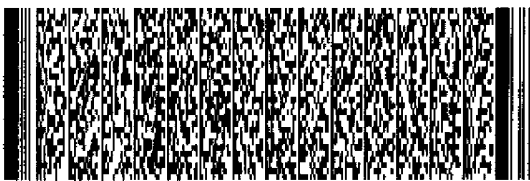
進行一DHF(Dilute Hydrogen Floride)清洗步驟；
以及

進行一APM(Ammonium hydroxide + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

10. 如申請專利範圍第1項所述之接點接觸結構形成方法，其中該清洗程序係包含下列步驟：

進行一DHF(Dilute Hydrogen Floride)清洗步驟；
以及

進行一SPM(Sulfuric acid + Peroxide Mixture)清

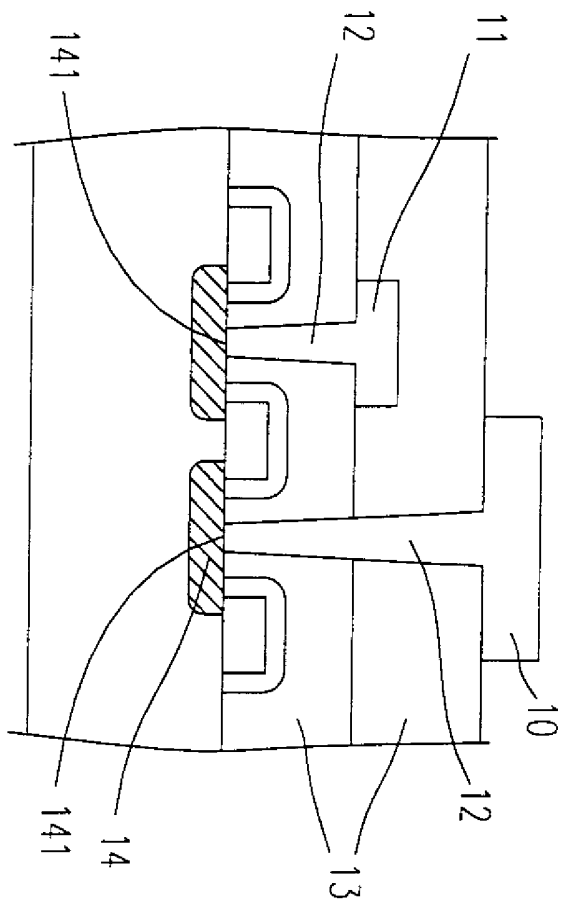


六、申請專利範圍

洗步驟，清洗時間約為10秒至10分鐘之間。

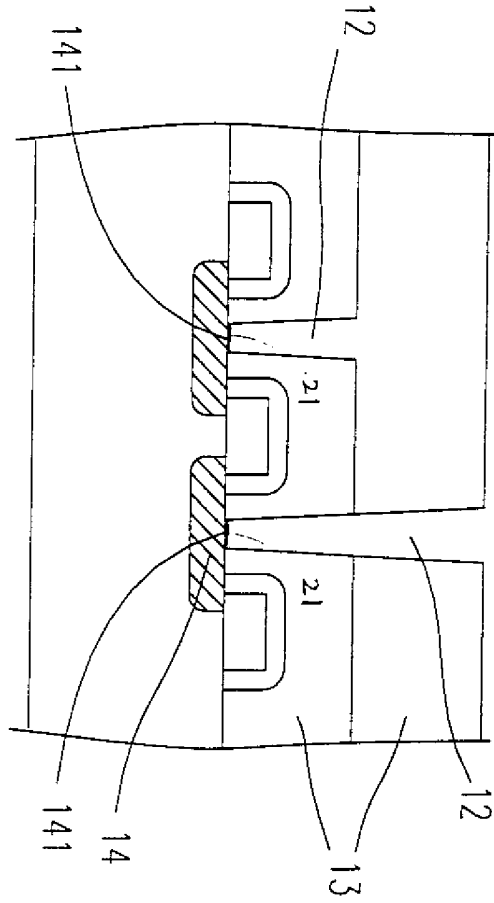


圖式



第一圖

圖式



第二圖

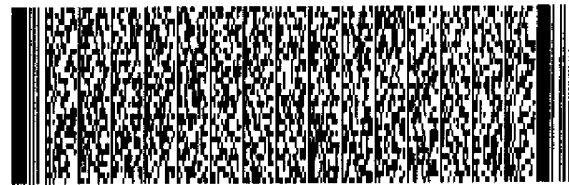
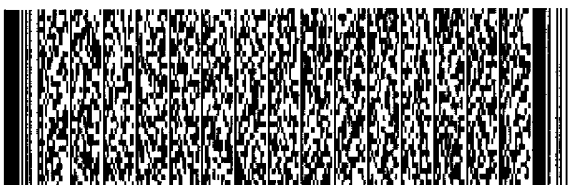
五、發明說明(2)

極區14之經摻雜之矽基板，其摻雜濃度約為 10^{18} (原子/立方公分)，而該經摻雜之多晶矽導體層之摻雜濃度則約為與 10^{20} (原子/立方公分)，因此當經摻雜之多晶矽導體層於該開孔13中成長完成時，其中濃度較高之摻質將因擴散效應而透過該已被清洗乾淨之表面141進入該濃度較低之源(汲)極區14，進而造成源(汲)極區14之摻雜濃度增加，因而導致接面漏電(Junction leakage)之現象趨向顯著，使得所完成之動態隨機存取記憶體(DRAM)具有資料維持時間(data retention time)太短之缺失，而如何解決上述習用技術手段之缺失，並提供一實際技術手段來達成，係為發展本案之一主要目的。

發明概述

本案係為一種接點接觸結構形成方法，應用於半導體元件之製造過程中，本方法包含下列步驟：於一介電層上形成一開孔，用以露出該介電層下一經摻雜之矽基材；透過該開孔對於該經摻雜之矽基材進行一清洗程序，該清洗程序中包含有提供一氧化劑進行作用之步驟；以及於該開孔中形成一經摻雜之多晶矽導體層，用以接觸至進行過該清洗程序之該經摻雜之矽基材。

根據上述構想，接點接觸結構形成方法中該經摻雜之矽基材係為一N型金氧半電晶體元件(NMOS)之源(汲)極區。



五、發明說明(3)

根據上述構想，接點接觸結構形成方法中該經摻雜之多晶矽導體層係用以做為該N型金氧半電晶體元件(NMOS)之源(汲)極區與電容器節點(Capacitor Node)或位元線(Bit Line)接觸導通之用。

根據上述構想，接點接觸結構形成方法中該經摻雜之矽基材與該經摻雜之多晶矽導體層之摻雜濃度分別約為 10^{18} (原子/立方公分)以及 10^{20} (原子/立方公分)。

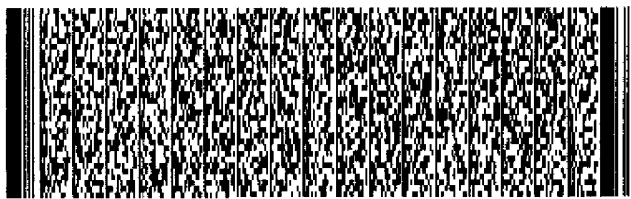
根據上述構想，接點接觸結構形成方法中該清洗程序係包含下列步驟：進行一HPM(Hydrogen chloride + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

根據上述構想，接點接觸結構形成方法中該清洗程序係包含下列步驟：進行一APM(Ammonium hydroxide + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

根據上述構想，接點接觸結構形成方法中該清洗程序係包含下列步驟：進行一SPM(Sulfuric acid + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

根據上述構想，接點接觸結構形成方法中該清洗程序係包含下列步驟：進行一DHF(Dilute Hydrogen Floride)清洗步驟；以及進行一HPM(Hydrogen Chloride + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

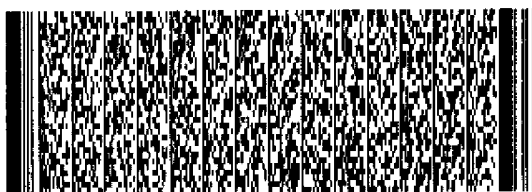
根據上述構想，接點接觸結構形成方法中該清洗程序



五、發明說明(6)

體元件(NMOS)之源(汲)極區14之表面141進行作用，除了能將蝕刻開孔12所殘留之雜質去除外，尚以其中包含做為氧化劑用途之過氧化氫(H₂O₂)將該源(汲)極區14之表面141處，作用成為一氧化矽(SiO_x)薄層21，而此薄層之厚度係隨清洗時間與源(汲)極區14之材質而有所變化，視需要控制清洗時間以成長一適當厚度之氧化矽(SiO_x)薄層21，將可以有效地遏止當經摻雜之多晶矽導體層於該開孔13中成長完成時，濃度較高之摻質將因擴散效應所可能透過該表面141進入源(汲)極區14之現象，進而使源(汲)極區14之摻雜濃度變化不大，以防止接面漏電(Junction leakage)之現象趨向顯著，使得所完成之動態隨機存取記憶體(DRAM)具有較長之資料維持時間(data retention time)，徹底解決上述習用技術手段之缺失，達成發展本案之一主要目的。

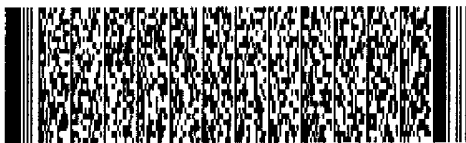
創作本案得由熟習此技藝之人士任施匠思而為諸般修飾，然皆不脫如附申請專利範圍所欲保護者。



圖式簡單說明

第一圖：其係電容器節點以及位元線以經摻雜之多晶矽導體層來做為接觸導通之結構示意圖。

第二圖：其係用以讓經摻雜之多晶矽導體層通過之開孔於介電層形成後之結構示意圖。



六、申請專利範圍

1. 一種接點接觸結構形成方法，應用於半導體元件之製造過程中，本方法包含下列步驟：

於一介電層上形成一開孔，用以露出該介電層下一經摻雜之矽基材：

透過該開孔對於該經摻雜之矽基材進行一清洗程序，該清洗程序中包含有提供一氧化劑進行作用之步驟；以及於該開孔中形成一經摻雜之多晶矽導體層，用以接觸至進行過該清洗程序之該經摻雜之矽基材。

2. 如申請專利範圍第1項所述之接點接觸結構形成方法，其中該經摻雜之矽基材係為一N型金氧半電晶體元件(NMOS)之源(汲)極區。

3. 如申請專利範圍第2項所述之接點接觸結構形成方法，其中該經摻雜之多晶矽導體層係用以做為該N型金氧半電晶體元件(NMOS)之源(汲)極區與電容器節點(Capacitor Node)或位元線(Bit Line)接觸導通之用。

4. 如申請專利範圍第1項與第3項中之一項所述之接點接觸結構形成方法，其中該經摻雜之矽基材與該經摻雜之多晶矽導體層之摻雜濃度分別約為 10^{18} (原子/立方公分)以及 10^{20} (原子/立方公分)。

5. 如申請專利範圍第1項所述之接點接觸結構形成方法，其中該清洗程序係包含下列步驟：

進行一HPM(Hydrogen chloride + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

6. 如申請專利範圍第1項所述之接點接觸結構形成方法，



六、申請專利範圍

其中該清洗程序係包含下列步驟：

進行一APM(Ammonium hydroxide + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

7. 如申請專利範圍第1項所述之接點接觸結構形成方法，其中該清洗程序係包含下列步驟：

進行一SPM(Sulfuric acid + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

8. 如申請專利範圍第1項所述之接點接觸結構形成方法，其中該清洗程序係包含下列步驟：

進行一DHF(Dilute Hydrogen Floride)清洗步驟；
以及

進行一HPM(Hydrogen Chloride + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

9. 如申請專利範圍第1項所述之接點接觸結構形成方法，其中該清洗程序係包含下列步驟：

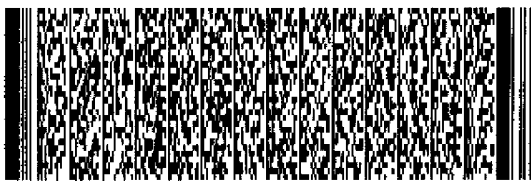
進行一DHF(Dilute Hydrogen Floride)清洗步驟；
以及

進行一APM(Ammonium hydroxide + Peroxide Mixture)清洗步驟，清洗時間約為10秒至10分鐘之間。

10. 如申請專利範圍第1項所述之接點接觸結構形成方法，其中該清洗程序係包含下列步驟：

進行一DHF(Dilute Hydrogen Floride)清洗步驟；
以及

進行一SPM(Sulfuric acid + Peroxide Mixture)清



六、申請專利範圍

洗步驟，清洗時間約為10秒至10分鐘之間。

