



(10) 授权公告号 CN 115242577 B

(45) 授权公告日 2024. 01. 16

(21) 申请号 202210888717.9

(22) 申请日 2022.07.27

(65) 同一申请的已公布的文献号

申请公布号 CN 115242577 A

(43) 申请公布日 2022.10.25

(73) 专利权人 天津津航计算技术研究所

地址 300000 天津市东丽区空港经济区保
税路357号

(72) 发明人 宋旭伟 王玉敬

(74) 专利代理机构 天津市鼎拓知识产权代理有
限公司 12233

专利代理师 蒋舰

(51) Int. Cl.

H04L 12/40 (2006.01)

G04G 7/00 (2006.01)

(56) 对比文件

CN 102221816 A, 2011.10.19

CN 105141406 A, 2015.12.09

CN 106602718 A, 2017.04.26

CN 112034698 A, 2020.12.04

CN 103647614 A, 2014.03.19

CN 104316047 A, 2015.01.28

CN 106789825 A, 2017.05.31

CN 108897210 A, 2018.11.27

CN 110244635 A, 2019.09.17

CN 110933096 A, 2020.03.27

CN 111082917 A, 2020.04.28

CN 112506110 A, 2021.03.16

CN 113608772 A, 2021.11.05

CN 113960413 A, 2022.01.21

何力睿. 守时设备嵌入式软件设计与实现.

《中国优秀硕士学位论文全文数据库》. 2016, 全文.

Sushant Kumar. Impact and Mitigation
of Electric Vehicle Plug-in on the PV fed

DC-bus Charging Station. 《IECON 2018 -

44th Annual Conference of the IEEE

Industrial Electronics Society》. 2018, 全

文. (续)

审查员 彭超

权利要求书2页 说明书8页 附图3页

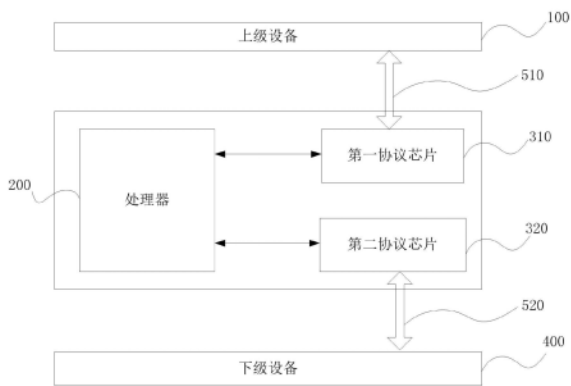
(54) 发明名称

一种总线数据转换装置及其守时、授时的控
制方法

(57) 摘要

本申请提供一种总线数据转换装置及其守
时、授时的控制方法, 其中总线数据转换装置包
括: 第一协议芯片, 第一协议芯片与上级设备电
连接, 第一协议芯片配置用于接收上级设备发送
的第一时间数据并获取与第一时间数据对应的
第一时标; 控制模块, 控制模块包括: 采集单元,
采集单元与第一协议芯片电连接, 采集单元配置
用于获取第二时标并读取第一时间数据和第一
时标; 第一运算单元, 第一运算单元与采集单元
电连接, 第一运算单元配置用于计算得到与所述
第二时标对应的第二时间数据; 使用时, 上级设
备将第一时间数据下发至本装置, 本装置通过

第一时间数据进行补偿, 避免了处理器采集和数
据处理的时间消耗而引起的误差, 进而提高了与
上级设备的一致性。



[转续页]

[接上页]

(56) 对比文件

潘玲娇.一种高精度的PTP授时服务器设计.
卫星电视与宽带多媒体.2020,(第13期),全文.
张新丰;林凯;王建强;杨殿阁;连小珉.基于

CAN网络的整车授时系统设计.电子产品世界
.2006,(第09期),全文.

潘玲娇.一种高精度的PTP授时服务器设计.
卫星电视与宽带多媒体.2020,(第13期),全文.

1. 一种总线数据转换装置,其特征在于,包括:

第一协议芯片(310),所述第一协议芯片与上级设备(100)电连接,所述第一协议芯片(310)配置用于接收所述上级设备(100)发送的第一时间数据并获取与所述第一时间数据对应的第一时标;

控制模块,所述控制模块包括:

采集单元,所述采集单元与所述第一协议芯片(310)电连接,所述采集单元配置用于获取第二时标并读取所述第一时间数据和所述第一时标;

第一运算单元,所述第一运算单元与所述采集单元电连接,所述第一运算单元配置用于计算得到与所述第二时标对应的第二时间数据;

第一计时单元,所述第一计时单元配置用于记录所述控制模块的时间;

第二运算单元,所述第二运算单元与所述第一计时单元和所述第一运算单元电连接,所述第二运算单元配置用于计算获取所述第二时间数据后,多个时间间隔后的第三时间数据;

还包括第二协议芯片(320),所述第二协议芯片(320)的一端与所述第二运算单元电连接,另一端与下级设备(400)电连接;所述第二协议芯片(320)将所述第三时间数据传送至所述下级设备(400)。

2. 根据权利要求1所述的总线数据转换装置,其特征在于:还包括第一传输总线(510),所述第一传输总线(510)的一端与所述上级设备(100)电连接,另一端与所述第一协议芯片(310)电连接。

3. 根据权利要求2所述的总线数据转换装置,其特征在于:所述第一传输总线(510)为1553B总线。

4. 一种如权利要求3所述的总线数据转换装置的守时、授时的控制方法,包括如下步骤:

接收所述上级设备(100)周期发送的所述第一时间数据,所述第一时间数据包括年、月、日、微秒;

获取与所述第一时间数据相对应的所述第一时标;

设定第一间隔时间;

获取所述第一间隔时间后对应的第二时标;

将所述第一时标、所述第二时标以及所述第一时间数据输入至第一时间函数,得到所述第二时间数据。

5. 根据权利要求4所述的总线数据转换装置的守时、授时的控制方法,其特征在于,还包括如下步骤:

获取所述第二时间数据;

获取与所述第二时间数据相对应的第一计时;

设定第二时间间隔;

获取所述第二时间间隔后的第二计时;

将所述第一计时、所述第二计时以及所述第二时间数据输入至第二时间函数,得到所述第三时间数据;

下发所述第三时间数据至所述下级设备(400)。

6. 根据权利要求5所述的总线数据转换装置的守时、授时的控制方法, 其特征在于, 还包括如下步骤:

设定第三时间间隔;

判断所述第三时间间隔内未收到所述第一时间数据;

获取最新的所述第三时间数据和与其对应的第二计时;

设定第四时间间隔;

获取所述第四时间间隔后的第三计时;

将所述第三计时、所述第二计时以及所述第三时间数据输入至所述第二时间函数, 得到第四时间数据;

下发所述第四时间数据至所述下级设备(400)。

7. 根据权利要求4所述的总线数据转换装置的守时、授时的控制方法, 其特征在于: 所述第一时间函数如下式所示:

$$T_2 = T_1 + (t_2 - t_1) * L_1 \quad (1)$$

其中, T_2 代表所述第二时间数据, T_1 代表所述第一时间数据, t_2 代表所述第二时标对应的值, t_1 代表所述第一时标对应的值, L_1 代表第一跳转时间, 所述第一跳转时间为跳转一位地址的时间。

8. 根据权利要求5所述总线数据转换装置的守时、授时的控制方法, 其特征在于: 所述第二时间函数如下式所示:

$$T_3 = T_2 + (t_4 - t_2) * L_2 \quad (2)$$

其中, T_3 代表所述第三时间数据, T_2 代表所述第二时间数据, t_4 代表第二计时对应的值, t_3 代表第一计时对应的值, L_2 代表第二跳转时间, 所述第二跳转时间为跳转一位地址的时间。

一种总线数据转换装置及其守时、授时的控制方法

技术领域

[0001] 本申请涉及航空航天技术领域,具体涉及一种总线数据转换装置及其守时、授时的控制方法。

背景技术

[0002] 飞机各设备的时间统一对于各设备的协同工作异常重要,各级设备相对于上级设备要进行守时,守时的准确性对于各设备都非常重要,是保持与飞机统一性的前提条件。

发明内容

[0003] 鉴于现有技术中的上述缺陷或不足,本申请旨在提供一种总线数据转换装置及其守时、授时的控制方法。

[0004] 第一方面,本申请提出一种总线数据转换装置,包括:

[0005] 第一协议芯片,所述第一协议芯片与上级设备电连接,所述第一协议芯片配置用于接收所述上级设备发送的第一时间数据并获取与所述第一时间数据对应的第一时标;

[0006] 控制模块,所述控制模块包括:

[0007] 采集单元,所述采集单元与所述第一协议芯片电连接,所述采集单元配置用于获取第二时标并读取所述第一时间数据和所述第一时标;

[0008] 第一运算单元,所述第一运算单元与所述采集单元电连接,所述第一运算单元配置用于计算得到与所述第二时标对应的第二时间数据。

[0009] 根据本申请实施例提供的技术方案,还包括第一传输总线,所述第一传输总线的一端与所述上级设备电连接,另一端与所述第一协议芯片电连接。

[0010] 根据本申请实施例提供的技术方案,所述控制模块还包括:

[0011] 第一计时单元,所述第一计时单元配置用于记录所述控制模块的时间;

[0012] 第二运算单元,所述第二运算单元与所述第一计时单元和所述第一运算单元电连接,所述第二运算单元配置用于计算获取所述第二时间数据后,多个时间间隔后的第三时间数据。

[0013] 根据本申请实施例提供的技术方案,还包括第二协议芯片,所述第二协议芯片的一端与所述第二运算单元电连接,另一端与下级设备电连接。

[0014] 根据本申请实施例提供的技术方案,所述第一传输总线为1553B总线。

[0015] 第二方面,本申请提出一种总线数据转换装置的守时、授时的控制方法,包括如下步骤:

[0016] 接收所述上级设备周期发送的所述第一时间数据,所述第一时间数据包括年、月、日、微秒;

[0017] 获取与所述第一时间数据相对应的所述第一时标;

[0018] 设定第一间隔时间;

[0019] 获取所述第一间隔时间后对应的第二时标;

[0020] 将所述第一时标、所述第二时标以及所述第一时间数据输入至第一时间函数,得到所述第二时间数据。

[0021] 根据本申请实施例提供的技术方案,还包括如下步骤:

[0022] 获取所述第二时间数据;

[0023] 获取与所述第二时间数据相对应的第一计时;

[0024] 设定第二时间间隔;

[0025] 获取所述第二时间间隔后的第二计时;

[0026] 将所述第一计时、所述第二计时以及所述第二时间数据输入至第二时间函数,得到所述第三时间数据;

[0027] 下发所述第三时间数据至所述下级设备。

[0028] 根据本申请实施例提供的技术方案,还包括如下步骤:

[0029] 设定第三时间间隔;

[0030] 判断所述第三时间间隔内未收到所述第一时间数据;

[0031] 获取最新的所述第三时间数据和与其对应的第二计时;

[0032] 设定第四时间间隔;

[0033] 获取所述第四时间间隔后的第三计时;

[0034] 将所述第三计时、所述第二计时以及所述第三时间数据输入至所述第二时间函数,得到第四时间数据;

[0035] 下发所述第四时间数据至所述下级设备。

[0036] 根据本申请实施例提供的技术方案,所述第一时间函数如下式所示:

$$T_2 = T_1 + (t_2 - t_1) * L_1 \quad (1)$$

[0038] 其中, T_2 代表所述第二时间数据, T_1 代表所述第一时间数据, t_2 代表所述第二时标对应的值, t_1 代表所述第一时标对应的值, L_1 代表第一跳转时间,所述第一跳转时间为跳转一位地址的时间。

[0039] 根据本申请实施例提供的技术方案,所述第二时间函数如下式所示:

$$T_3 = T_2 + (t_4 - t_2) * L_2 \quad (2)$$

[0041] 其中, T_3 代表所述第三时间数据, T_2 代表所述第二时间数据, t_4 代表第二计时对应的值, t_3 代表第一计时对应的值, L_2 代表第二跳转时间,所述第二跳转时间为跳转一位地址的时间。

[0042] 综上所述,本申请提出一种总线数据转换装置,通过设置第一协议芯片接收来自上级设备下发的第一时间数据,并获取与第一时间数据相对应的第一时标;采集单元采集第一时间数据、第一时标以及获取采集时对应的第二时标,将第一时标、第二时标以及第一时间数据输入至第一运算单元,得到与第二时标相对应的第二时间数据;使用时,上级设备将第一时间数据下发至本装置,本装置通过对第一时间数据进行补偿,避免了处理器采集和数据处理的时间消耗而引起的误差,进而提高了时间的精度,提高了与上级设备的一致性。

附图说明

[0043] 图1为本申请实施例提供的一种总线数据转换装置的结构示意图;

- [0044] 图2为本申请实施例提供的一级守时的流程示意图；
- [0045] 图3为本申请实施例提供的二级守时及授时的流程示意图；
- [0046] 图4为本申请实施例提供的本地授时的流程示意图。
- [0047] 图中所述文字标注表示为：
- [0048] 100、上级设备；200、处理器；310、第一协议芯片；320、第二协议芯片；400、下级设备；510、第一传输总线；520、第二传输总线。

具体实施方式

[0049] 下面结合附图和实施例对本申请作进一步的详细说明。可以理解的是，此处所描述的具体实施例仅仅用于解释相关发明，而非对该发明的限定。另外还需要说明的是，为了便于描述，附图中仅示出了与发明相关的部分。

[0050] 需要说明的是，在不冲突的情况下，本申请中的实施例及实施例中的特征可以相互组合。下面将参考附图并结合实施例来详细说明本申请。

[0051] 实施例1

[0052] 诚如背景技术中提到的，针对现有技术中的问题，本申请提出了一种总线数据转换装置，如图1所示，包括：

[0053] 第一协议芯片310，所述第一协议芯片310与上级设备100电连接，所述第一协议芯片310配置用于接收所述上级设备100发送的第一时间数据并获取与所述第一时间数据对应的第一时标；可选地，所述第一协议芯片310采用61580协议芯片，在某些特定场景下，所述上级设备100为飞机；所述上级设备100通过广播消息周期向所述第一协议芯片310发送数据，可选地，发送周期为500ms，所述第一时间数据包括年、月、日、微秒；

[0054] 控制模块，所述控制模块包括：

[0055] 采集单元，所述采集单元与所述第一协议芯片310电连接，所述采集单元配置用于获取第二时标并读取所述第一时间数据和所述第一时标；

[0056] 具体地，本装置包括处理器200，所述处理器200包括所述控制模块，可选地，所述处理器200的型号为DSP28335，所述处理器200最高主频为150MHz，所述第一协议芯片310和所述处理器200连接；所述处理器200可将所述第一协议芯片配置为BC(总线控制器)、RT(远程终端)和MT(总线监视器)，在本实施例中，所述上级设备100为BC，所述处理器200配置所述第一协议芯片310作为RT；

[0057] 具体地，所述第一协议芯片310中包括缓存、时标寄存器以及中断状态寄存器等，所述缓存配置用于存储所述第一时间数据，所述时标寄存器配置用于存储所述第一时标，所述时标寄存器为16位计数器，通过所述处理器200的软件配置其最低有效位LSB(Least Significant Bit)为64us，故所述时标寄存器的溢出时间为4.194s，所述时标寄存器由0开始计数，直至65535，每跳转一位为64us，直至4.194s后溢出，当所述第一协议芯片310接收到所述第一时间数据后，会自动打上时标，记为第一时标，并将所述第一时标和所述第一时间数据存放至所述缓存内；所述中断状态寄存器内包括用于标识接收到数据的标识位，此数据不限于第一时间数据，当所述标识位置位时，表明有数据产生，所述处理器读取到置位的标识位后，通过所述第一协议芯片310内的堆栈区从所述缓存中获取所述第一时间数据；在某些特定的场景下，所述处理器200读取的时间周期为2.5ms，由于所述时标寄存器始终

在累加计数,故相对于获取所述第一时间数据时的所述第一时标来说,所述第二时标发生变化,为所述处理器200采集时所述时标寄存器的值;

[0058] 当所述处理器200查询到所述第一时间数据时,将所述第一时间数据和所述第一时标存入数据结构体g_sRtTime,所述结构体包括如下程序:

```
typedef struct
{
    unsigned short year;
    unsigned short month;
[0059] unsigned short day;
    unsigned long us;
    unsigned short ttg;
}S_TIME;
```

[0060] 其中,

[0061] unsigned short year代表定义“年”为短整形变量;

[0062] unsigned short month代表定义“月”为短整形变量;

[0063] unsigned short day代表定义“日”为短整形变量;

[0064] unsigned long us代表定义“微秒”为长整形变量;

[0065] unsigned short ttg代表定义“第一时标”为短整形变量;

[0066] 第一运算单元,所述第一运算单元与所述采集单元电连接,所述第一运算单元配置用于计算得到与所述第二时标对应的第二时间数据;其中,获得所述第一时标和所述第二时标的差值,代表接收到所述第一时间数据和查询所述第一时间数据之间所述时标寄存器跳转的差值,由于所述时标寄存器的LSB为64us,即所述时标寄存器跳转一位的时间为64us,故所述第一时标和所述第二时标之间的间隔时间err为二者之差乘以64us,则所述第一时间数据和所述间隔时间之和得到所述第二时间数据,令所述第二时间数据存入结构体g_sRtTime_1内;可选地,令微秒LSB为50us,得到所述第二时间数据的程序包括如下步骤:

[0067] S001、计算err:

[0068] $err = (ttg - g_sRtTime.ttg) * 64us;$

[0069] 如果ttg小于g_sRtTime.ttg,则表述所述时标寄存器出现过溢出翻转,则:

[0070] $err = (65536 - g_sRtTime.ttg + ttg) * 64$

[0071] S002、计算新的us数值:

[0072] $g_sRtTime_1.us = g_sRtTime_1.us + err;$

[0073] 跳转步骤S003;

[0074] S003、计算新的day数值:

[0075] 如果g_sRtTime_1.us大于等于24h,则:

[0076] $g_sRtTime_1.us = g_sRtTime_1.us - 24h / 50us$

[0077] $g_sRtTime_1.day = g_sRtTime_1.day + 1$

[0078] 跳转至步骤S004;

- [0079] 如果g_sRtTime_1.us小于24h,则跳转步骤S006;
- [0080] S004、计算新的day数值
- [0081] 如果g_sRtTime_1.day大于相应月份天数(其中包括区分闰年2月份天数多1天),则:
- [0082] g_sRtTime_1.day=1
- [0083] g_sRtTime_1.month=g_sRtTime_1.month+1
- [0084] 跳转至步骤S005;
- [0085] 如果g_sRtTime_1.day小于相应月份天数,则跳转步骤S006;
- [0086] S005、计算新的month、year
- [0087] 如果g_sRtTime_1.month大于12,则:
- [0088] g_sRtTime_1.month=1
- [0089] g_sRtTime_1.year=g_sRtTime_1.year+1
- [0090] 跳转至步骤S006。
- [0091] S006、得到所述第二时间数据g_sRtTime_1。
- [0092] 本申请补偿了由于所述处理器200采集过程和处理器在处理其他数据中消耗的时间造成的误差,进而提高了时间的精度,提高了与上级设备100的一致性。
- [0093] 进一步地,还包括第一传输总线510,所述第一传输总线510的一端与所述上级设备100电连接,另一端与所述第一协议芯片310电连接;所述第一传输总线510为1553B总线;其中,1553B总线具备较高的可靠性被广泛应用于航空航天领域,通过所述处理器200的配置使得所述61580协议芯片能够实现1553B总线的通信功能,1553B总线中由BC完成总线的调度,RT作为远程终端,能够被动进行发送、接收等功能;本实施例中,所述上级设备100作为BC,本装置作为RT,通过1553B将所述上级设备100和本装置连接,本装置接收来自所述上级设备100下发的多种数据,本实施例中以时间数据为例,接收来自所述上级设备100的所述第一时间数据,并对数据进行补偿完成一级守时。
- [0094] 进一步地,所述控制模块还包括:
- [0095] 第一计时单元,所述第一计时单元配置用于记录所述控制模块的时间;其中,当所述控制模块中的所述第一运算单元计算得到所述第二时间数据后,所述处理器200并不是即刻使用所述第二时间数据,故当所述处理器200要调用所述第二时间数据时,此时的时间已经延后,故所述处理器200内部同样需进行时间的守时;可选地,所述第一计时单元为所述处理器200内部的32为高精度定时器,由于所述处理器200的主频为150MHz,不进行分频,则所述定时器一个计数时间为 $1/150\text{MHz}=6.667\text{ns}$,32位所述定时器溢出时间为 $2^{32}/150\text{MHz}=28.633\text{s}$,即28.633s所述定时器翻转一次;
- [0096] 当所述处理器200获得所述第二时间数据后,所述处理器200读取其内部的所述定时器的时间为第一计时,当所述处理器200需要调用所述第二时间数据时,所述处理器200再次读取所述定时器的时间为第二计时;
- [0097] 第二运算单元,所述第二运算单元与所述第一计时单元和所述第一运算单元电连接,所述第二运算单元配置用于计算获取所述第二时间数据后,多个时间间隔后的第三时间数据;其中,此计算方法与所述第一运算单元获得所述第二时间数据的方法相同,首先,获得所述第一计时和所述第二计时之间的时间间隔,再求所述第二时间数据与此时间间隔

之和,则为所述第三时间数据;本申请利用所述处理器200在其内部进行二级守时,进一步地提高了时间的准确性,且利用的高精度的所述定时器,进一步地提高了时间精度。

[0098] 实施例2

[0099] 在实施例的基础上,进一步地,

[0100] 所述总线数据转换装置还包括第二协议芯片320,所述第二协议芯片320的一端与所述第二运算单元电连接,另一端与下级设备400电连接;其中,所述第二协议芯片320同样为61580协议芯片,在实施例1中,所述处理器200将所述第一协议芯片310配置为RT,通过所述1553B总线完成所述上级设备100与本装置的数据传输,在本实施例中,所述处理器200将所述第二协议芯片320配置为BC,所述下级设备为RT;

[0101] 进一步地,所述第二协议芯片320和所述下级设备400之间通过第二传输总线520连接,所述第二传输总线520与所述第一传输总线510相同,同样是1553B总线,所述处理器200内的多种数据传送至所述第二协议芯片320,再通过所述第二协议芯片320将数据传送至所述下级设备400,本实施例中同样以时间数据为例,所述处理器200将经过两次守时的所述第三时间数据传送至所述下级设备400,提高了所述下级设备400与所述上级设备100之间时间的一致性。

[0102] 实施例3

[0103] 在实施例2的基础上,本申请提出一种总线数据转换装置的守时、授时的控制方法,如图2所示,包括如下步骤:

[0104] S101、接收所述上级设备100周期发送的所述第一时间数据,所述第一时间数据包括年、月、日、微秒;其中,在某些特定的场景下,所述上级设备100为飞机,飞机每隔500ms下发数据,所述上级设备100下发多种总线数据,包括所述第一时间数据;所述上级设备100通过所述1553B总线传送至所述第一协议芯片310,所述第一协议芯片310为所述处理器200配置的RT;

[0105] S102、获取与所述第一时间数据相对应的所述第一时标;当获得所述第一时间数据时,所述第一协议芯片310会自动获取所述时标寄存器中的时标,为所述第一时标;

[0106] S103、设定第一间隔时间;其中,所述第一间隔时间为所述处理器200读取所述第一协议芯片310中的所述第一时间数据的时间,可选地,令所述处理器200每2.5ms读取一次数据,即所述第一间隔时间为2.5ms;

[0107] S104、获取所述第一间隔时间后对应的第二时标;2.5ms后所述处理器200再次读取所述第一协议芯片310中的所述时标寄存器当前的值,为所述第二时标;

[0108] S105、将所述第一时标、所述第二时标以及所述第一时间数据输入至第一时间函数,得到所述第二时间数据;进一步地,所述第一时间函数如下式所示:

$$[0109] \quad T_2 = T_1 + (t_2 - t_1) * L_1 \quad (1)$$

[0110] 其中, T_2 代表所述第二时间数据,单位为us, T_1 代表所述第一时间数据,单位为us, t_2 代表所述第二时标对应的值, t_1 代表所述第一时标对应的值, L_1 代表第一跳转时间,所述第一跳转时间为跳转一位地址的时间,所述第一跳转时间为所述时标寄存器的LSB,为64us;以上为所述第一协议芯片作为RT端时,接收来自所述上级设备100的时间数据并对此数据进行守时的过程。

[0111] 进一步地,如图3所示,还包括如下步骤:

[0112] S201、获取所述第二时间数据；其中，所述处理器200读取所述第一协议芯片310中存储的所述第一时间数据、所述第一时标以及所述第二时标，并在其内的所述第一运算单元通过所述第一时间函数计算得到所述第二时间数据；

[0113] S202、获取与所述第二时间数据相对应的第一计时；通过所述处理器200内的所述定时器获得得到所述第二时间数据时的值，为所述第一计时；

[0114] S203、设定第二时间间隔；所述处理器200并不是在得到所述第二时间数据后即刻将此数据传送出去，所述处理其传送所述第二时间数据时的时间与获得所述第二时间数据之间的时间为所述第二时间间隔；

[0115] S204、获取所述第二时间间隔后的第二计时；当所述处理器200传送所述第二时间数据时，再次读取其内部的所述定时器的值，为所述第二计时；

[0116] S205、将所述第一计时、所述第二计时以及所述第二时间数据输入至第二时间函数，得到所述第三时间数据；进一步地，所述第二时间函数如下式所示：

$$T_3 = T_2 + (t_4 - t_2) * L_2 \quad (2)$$

[0118] 其中， T_3 代表所述第三时间数据， T_2 代表所述第二时间数据， t_4 代表第二计时对应的值， t_3 代表第一计时对应的值， L_2 代表第二跳转时间，所述第二跳转时间为跳转一位地址的时间；由于所述处理器200的主频为150MHz，所述定时器一个计数时间为6.667ns，故所述第二跳转时间为6.667ns；

[0119] S206、下发所述第三时间数据至所述下级设备400；所述处理器200将所述第三时间数据传送至所述第二协议芯片320，所述第二协议芯片320由所述处理器200配置为BC端，所述第二协议芯片320通过所述第二传输总线520将所述第三时间数据传送至所述下级设备400，完成了对所述下级设备400的授时。

[0120] 进一步地，如图4所示，还包括如下步骤：

[0121] S301、设定第三时间间隔；本实施例中设定所述第三间隔时间为2s；

[0122] S302、判断所述第三时间间隔内未收到所述第一时间数据；即所述处理器200在2s内未能通过所述第一协议芯片310内的堆栈区从所述缓存中获取所述第一时间数据；

[0123] S303、获取最新的所述第三时间数据和与其对应的所述第二计时；在所述上级设备100未下发时间数据时，启动本地授时，所述处理器200获取最后一次所述第三时间数据和所述定时器内与其对应的所述第二计时；

[0124] S304、设定第四时间间隔；所述处理器200在本地授时时与获取最新的所述第三时间数据时之间的时间为所述第四时间间隔；

[0125] S305、获取所述第四时间间隔后的第三计时；即所述处理器200获取授时时所述定时器的值，为所述第三计时；

[0126] S306、将所述第三计时、所述第二计时以及所述第三时间数据输入至所述第二时间函数，得到第四时间数据；

[0127] S307、下发所述第四时间数据至所述下级设备400；所述处理器200将所述第四时间数据传送至所述第二协议芯片320，所述第二协议芯片320通过所述1553B总线即刻将所述第四时间数据传送至所述下级设备400；本地授时时，所述处理器200向所述第二协议芯片320周期性地下发时间数据，来减小由于所述上级设备100与所述第一协议芯片310之间通信的中断导致的时间误差；另外，当所述上级设备100恢复后，仍执行步骤S101-S105来获取

取所述第二时间数据,并继续通过步骤S201-S206完成对所述下级设备400的授时。

[0128] 本文中应用了具体个例对本申请的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本申请的方法及其核心思想。以上所述仅是本申请的优选实施方式,应当指出,由于文字表达的有限性,而客观上存在无限的具体结构,对于本技术领域的普通技术人员来说,在不脱离本发明原理的前提下,还可以作出若干改进、润饰或变化,也可以将上述技术特征以适当的方式进行组合;这些改进润饰、变化或组合,或未经改进将发明的构思和技术方案直接应用于其他场合的,均应视为本申请的保护范围。

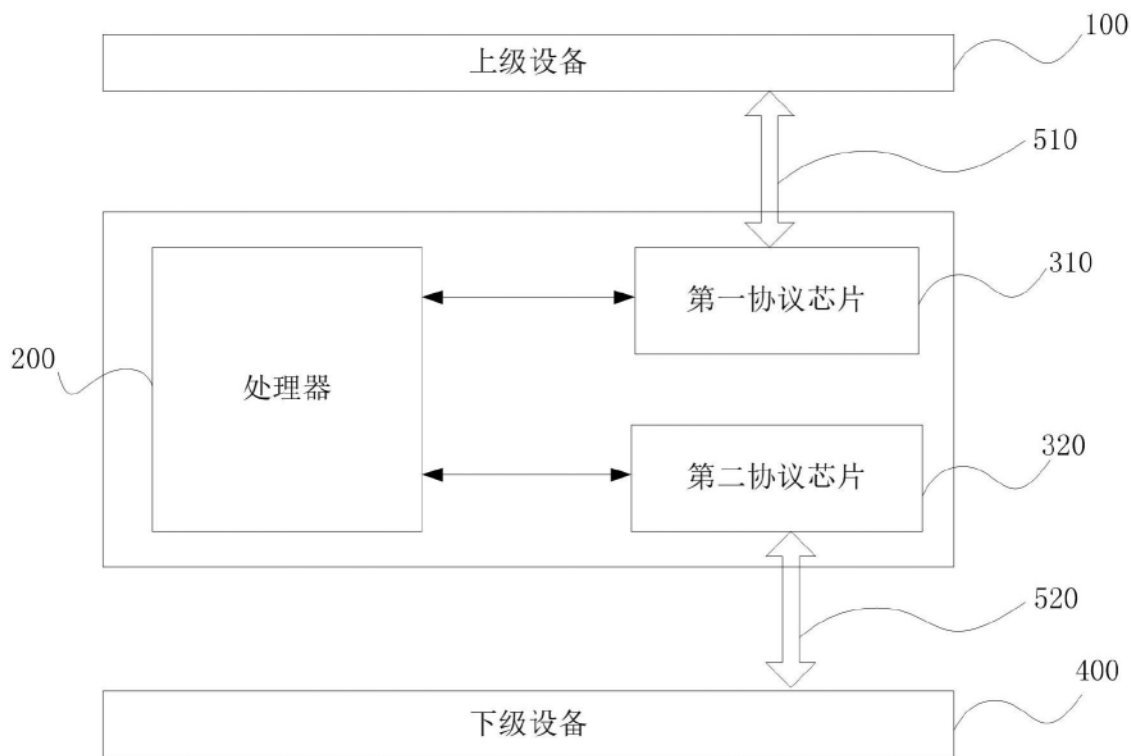


图1

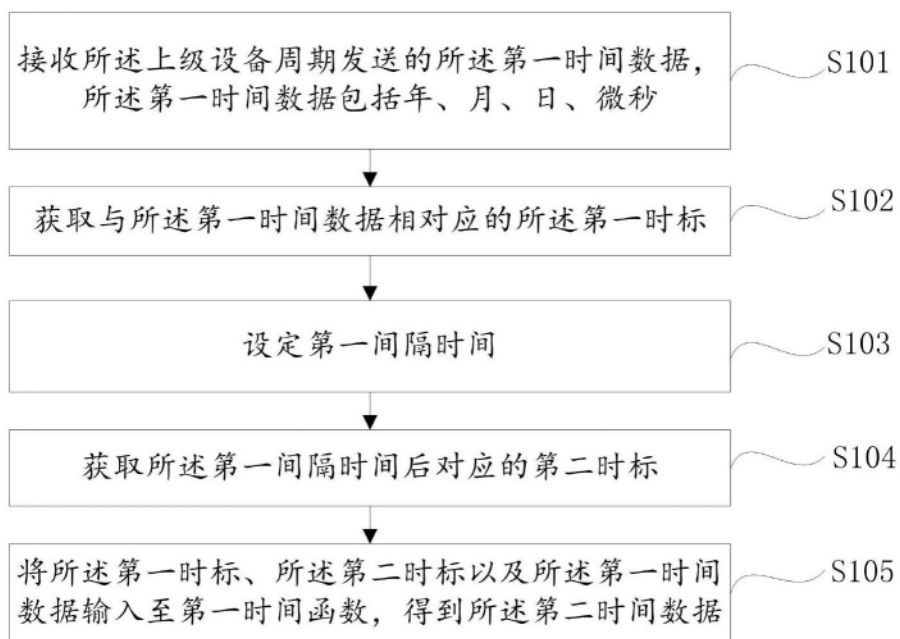


图2

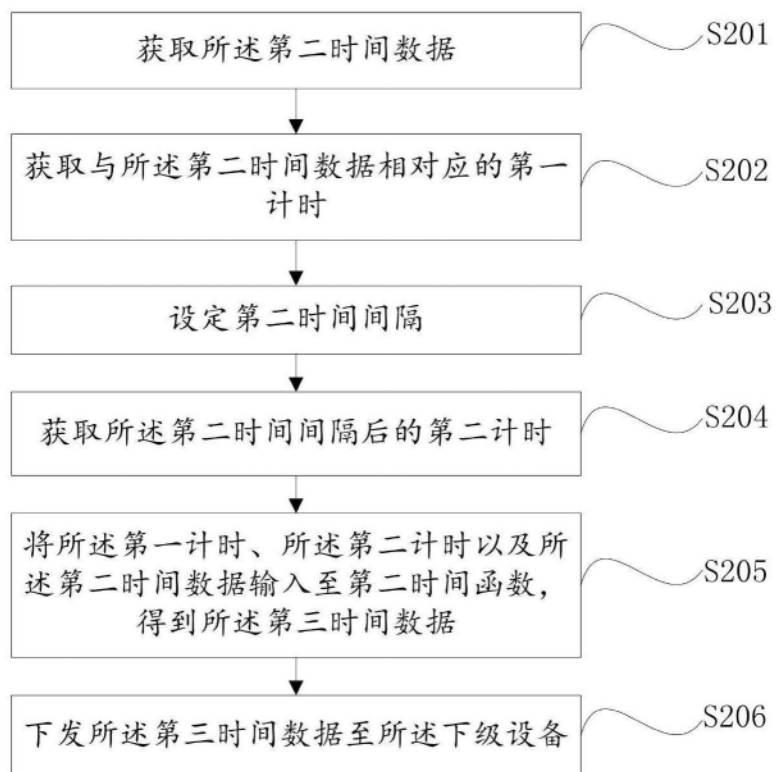


图3

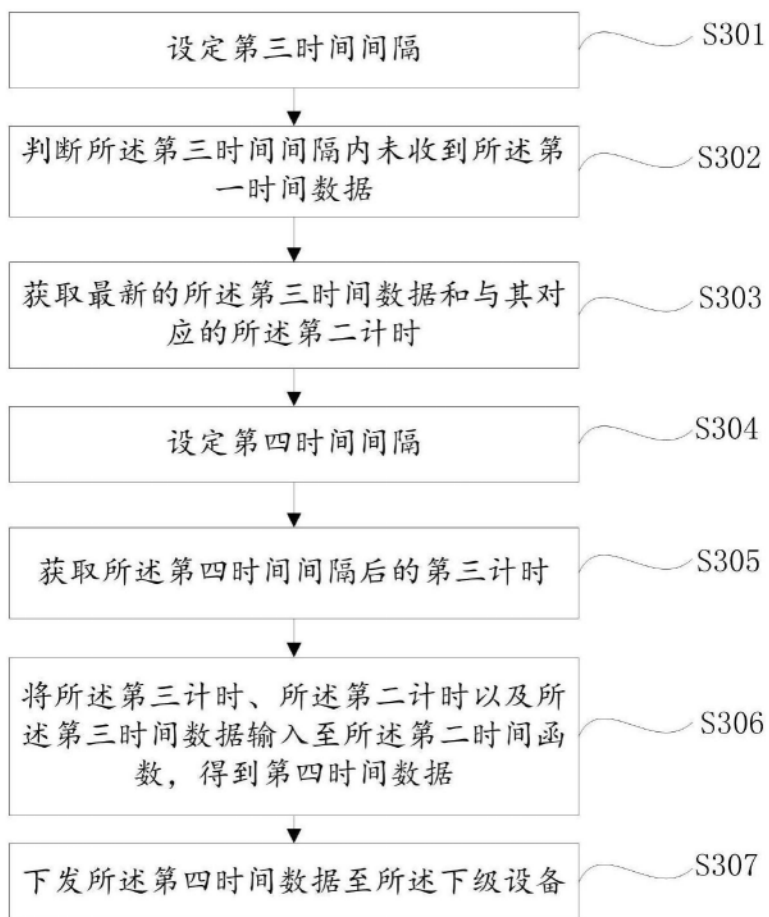


图4