(12) SOLICITUD INTERNACIONAL PUBLICADA EN VIRTUD DEL TRATADO DE COOPERACIÓN EN MATERIA DE PATENTES (PCT)

(19) Organización Mundial de la Propiedad Intelectual
Oficina internacional

(43) Fecha de publicación internacional
15 de noviembre de 2012 (15.11.2012)

WIPO | PCT

(10) Número de Publicación Internacional
WO 2012/152978 A1

(51) Clasificación Internacional de Patentes: *H03K 17/94* (2006.01)

(21) Número de la solicitud internacional: PCT/ES2012/070339

(22) Fecha de presentación internacional: 11 de mayo de 2012 (11.05.2012)

(25) Idioma de presentación: español

(26) Idioma de publicación: español

(30) Datos relativos a la prioridad: P201130750 11 de mayo de 2011 (11.05.2011) ES

(71) Solicitantes *(para todos los Estados designados salvo US)*: **CONSEJO SUPERIOR DE INVESTIGACIONES CIENTÍFICAS (CSIC)** [ES/ES]; C/ Serrano 117, E-28006 Madrid (ES). **NEW INFRARED TECHNOLOGIES, S.L.** [ES/ES]; C/ Vidrieros nº 30, E-28660 Madrid (ES).

(72) Inventores; e

(75) Inventores/Solicitantes *(para US solamente)*: **SERRA GRAELLS, Francesc** [ES/ES]; C/ Serrano, 117, E-28006 Madrid (ES). **MARGARIT TAULE, Josep María** [ES/ES]; C/Serrano, 117, E-28006 Madrid (ES). **DEI, Michele** [IT/ES]; C/Serrano 117, E-28006 Madrid (ES). **TERÉS TERÉS, Lluis** [ES/ES]; C/Serrano, 117, E-28006 Madrid (ES). **MONTOJO SUPERVIELLE, María Teresa** [ES/ES]; C/Vidrieros, 30, E-28660 Boadilla del Monte (Madrid) (ES). **VERGARA OGANDO, Germán** [ES/ES]; C/Vidrieros, 30, E-28660 Boadilla del Monte (Madrid) (ES). **LINARES HERRERO, Rodrigo** [ES/ES]; C/Vidrieros, 30, E-28660 Boadilla del Monte (Madrid) (ES). **GUTIÉRREZ ÁLVAREZ, Raúl** [ES/ES]; C/ Vidrieros 30, Boadilla del Monte, E-28660 Madrid (ES).

(74) Mandatario: **SANTOS LÁZARO, Elisa**; Pº de los Sauces 14 nº 22, E-28660 Boadilla del Monte (Madrid) (ES).

(81) Estados designados *(a menos que se indique otra cosa, para toda clase de protección nacional admisible)*: AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG,

[Continúa en la página siguiente]

(54) Title: INTEGRATED CIRCUIT FOR THE DIGITAL TUNING OF TEMPORAL CONTRAST IN IMAGE SENSORS

(54) Título : CIRCUITO INTEGRADO PARA LA SINTONÍA DIGITAL DEL CONTRASTE TEMPORAL EN SENSORES DE IMAGEN

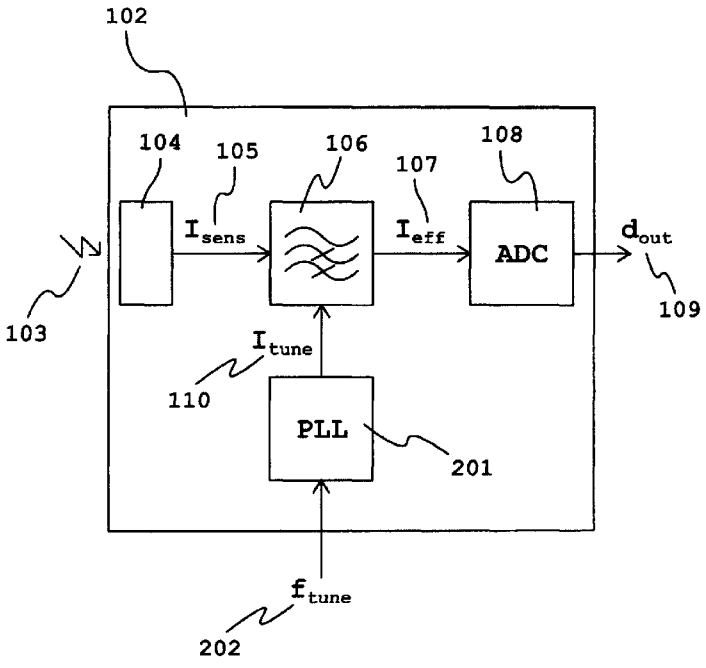


Fig. 2

(57) Abstract: The invention comprises at least one digital active pixel including: an optical sensor which generates a current Isens as a function of an illumination power, a current-tunable high-pass filter which generates an effective current Ieff from the Isens current, and a phase-locked loop which generates a current Itune from a frequency signal ftune generated by external digital control signals, the Itune current being the tuning current of the tunable high-pass filter.

(57) Resumen: Comprende al menos un píxel activo digital que tiene un sensor óptico que genera una corriente Isens en función de una potencia de iluminación, un filtro paso-alto sintonizable por corriente que genera una corriente efectiva Ieff a partir de la corriente Isens y un lazo de enganche de fase que genera una corriente Itune a partir de una señal de frecuencia ftune generada por unas señales digitales externas de control, siendo la corriente Itune la corriente de sintonización del filtro paso-alto sintonizable.

WO 2012/152978 A1

NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Estados designados *(a menos que se indique otra cosa, para toda clase de protección regional admisible)*: ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), euroasiática (AM, AZ, BY, KG, KZ, RU, TJ, TM), europea (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Declaraciónes según la Regla 4.17:

— *sobre el derecho del solicitante para solicitar y que le sea concedida una patente (Regla 4.17(ii))*

— *sobre la calidad de inventor (Regla 4.17(iv))*

Publicada:

— *con informe de búsqueda internacional (Art. 21(3))*

— *antes de la expiración del plazo para modificar las reivindicaciones y para ser republicada si se reciben modificaciones (Regla 48.2(h))*

CIRCUITO INTEGRADO PARA LA SINTONÍA DIGITAL DEL CONTRASTE TEMPORAL EN SENSORES DE IMAGEN

OBJETO DE LA INVENCIÓN

La presente invención, tal y como se expresa en el enunciado de esta memoria descriptiva se refiere a un circuito integrado para la sintonía digital del contraste temporal en sensores de imagen. Introduce una nueva topología para la sintonía del contraste temporal interno de los píxeles activos del plano focal basada en señales digitales de frecuencia variable. Frente a la tecnología actual, la invención presenta la ventaja de aumentar la robustez de dicha sintonía frente a posibles variaciones tanto de la tecnología de integración como de la temperatura de operación del circuito. Además, la invención también introduce una mayor flexibilidad para implementar sintonías dinámicas en tiempo real.

El principal campo de aplicación de la presente invención son los sectores de las tecnologías de la información de las comunicaciones.

Así la presente invención describe un dispositivo microelectrónico específico para la captura digital de imágenes dinámicas. Dichas imágenes se descomponen en píxeles, cuyo valor individual se obtiene de la lectura de un sensor óptico monolítico o híbrido. La agrupación en matriz de estos sensores constituye el plano focal de la imagen a capturar.

ANTECENDENTES DE LA INVENCIÓN

El mercado de los semiconductores está experimentando en estos días una creciente demanda de dispositivos portátiles capaces de capturar imágenes dinámicas en condiciones adversas, como pueden ser aplicaciones como navegación nocturna en automoción, diagnóstico médico o equipamiento estratégico. Estos dispositivos de imagen se basan en matrices de plano focal (Focal Plane Array, FPA) formadas por píxeles activos sensores (Active Pixel Sensor, APS), cada uno conteniendo tanto el elemento sensor óptico, que capta la potencia de iluminación incidente y la convierte a una corriente equivalente Isens, así como su circuito individual de pre-procesado de señal. Las técnicas de diseño modernas para celdas APS incluyen parcialmente (tal como reflejan las patentes US5461425, US6707410, US7023369) o completamente (patente US6741198) el convertidor analógico-digital (Analog-to-Digital Converter, ADC) dentro del propio APS, dando lugar a píxeles activos digitales (Digital Pixel Sensor, DPS) que

suministran directamente a su salida la lectura digital de su iluminación dout. Dadas las restricciones de espacio físico dentro del píxel activo, las arquitecturas ADC mas adoptadas en la actualidad para celdas DPS son de tipo predictivo, frente a las alternativas directas (p.e. paralela) y algorítmicas (p.e. aproximaciones sucesivas), ya que permiten simplificar las partes analógicas del ADC.

Así mismo y con el fin de reducir el consumo de potencia por píxel, dicho ADC suele implementarse mediante técnicas de conversión basadas en tiempo, ya sean de tipo "tiempo a primer suceso" (time to first spike) (patentes US5565915, US6271785, US6377303, US6525304, US6559788, US6969879, US7071982, US7164114) o de tipo "conteo de sucesos (spike counting) (patente US7095439). La ventaja de la segunda estrategia es la baja actividad de conmutación digital durante la conversión analógica-digital, con la consiguiente reducción del ruido electrónico. Independientemente de la técnica de ADC escogida a nivel de DPS, es conveniente intentar reducir la información redundante en la corriente Isens antes de su conversión analógica-digital con el fin de disminuir la capacidad necesaria para el canal de lectura de dout. En este sentido, una de las técnicas más empleadas para eliminar redundancia en imágenes dinámicas es el contraste temporal (patente US5576767), que suprime las componentes de baja frecuencia de las secuencias de imágenes. Para el caso particular del DPS, dicho contraste temporal requiere la inserción de un filtro paso-alto entre la señal captada por el sensor óptico Isens y la señal efectiva Ieff que llega a la etapa ADC. En la práctica, la frecuencia de corte del filtro marca la frontera entre las componentes redundantes y la información útil de la imagen dinámica, siendo por tanto su sintonía de especial importancia. En general, dicha sintonía se implementa a nivel de circuito mediante una corriente programable Itune de muy bajo valor (típicamente <1nA). Las principales desventajas de este mecanismo analógico de sintonía son: dispersión debido a la variabilidad de la tecnología de integración, sensibilidad respecto a la temperatura de operación del circuito, y corrupción debido a acoplamientos (crosstalk) originados en una o varias celdas DPS vecinas.

El circuito integrado presentado en esta memoria de invención trata de resolver estos efectos indeseados en la sintonía analógica del contraste temporal dentro de la celda DPS por medio de una topología alternativa de sintonía basada en señales digitales de frecuencia variable (típicamente <1KHz). Esta nueva estrategia permite aumentar la robustez de dicha sintonía frente a posibles variaciones tanto de la tecnología de integración como de la temperatura de operación del circuito, así como permite aislar las sintonías de cada celda DPS para evitar acoplamiento (crosstalk) entre píxeles del plano

focal. Además, la invención también introduce una mayor flexibilidad de cara a implementar una sintonía variable en tiempo real en función del propio contenido y evolución de las imágenes.

DESCRIPCIÓN DE LA INVENCIÓN

Para lograr los objetivos y evitar los inconvenientes indicados anteriormente, la presente invención consiste en un circuito integrado para la sintonía digital del contraste temporal en sensores de imagen que comprende un píxel activo digital (DPS) que incorpora, un sensor óptico, un filtro paso-alto para el contraste temporal, un ADC, y un lazo de enganche de fase (Phase-Locked Loop, PLL) para la sintonía digital de filtro paso-alto. Dicho PLL se encarga de generar localmente dentro de cada celda DPS la corriente de sintonía Itune necesaria para el filtro paso-alto de contraste temporal según la frecuencia ftune de las señales digitales externas de control.

En comparación con las referencias del estado de la técnica actual ya mencionadas anteriormente la invención permite incrementar la robustez de la sintonía del contraste temporal de cada DPS, ya que a nivel de plano focal se distribuye uno o varios relojes digitales de frecuencia ftune en vez de una corriente analógica Itune de integridad más débil. Así mismo, mediante el aparejamiento por diseño del filtro paso-alto y de su PLL correspondiente se puede obtener una baja sensibilidad de la sintonía del contraste temporal respecto a las variaciones tanto de la tecnología de integración como de la temperatura de operación.

A su vez, el bloque PLL de sintonía digital incorpora un detector de fase y frecuencia (Phase-Frequency Detector, PFD), una bomba de carga (Charge-Pump, CP), una capacidad de lazo, un convertidor tensión-corriente (V/I), y un oscilador controlado por corriente (Current-Controlled Oscillator, CCO).

El principio de funcionamiento del bloque PLL de sintonía digital del contraste temporal es el siguiente: la frecuencia ftune de las señales digitales de control externas a la celda DPS se compara con la propia frecuencia interna del CCO local mediante el PFD; la señal de error en fase resultante se envía a la CP para ser amplificada en la capacidad en forma de tensión de sintonía Vtune; dicha tensión se convierte luego a la corriente Itune utilizando el convertidor V/I; la corriente de sintonía resultante se deriva hacia el filtro paso-alto para la sintonía del contraste temporal pero también hacia el CCO. Gracias a la operación en lazo cerrado con realimentación negativa de todo el bloque PLL y

asegurando unas constantes de tiempo adecuadas, la frecuencia de oscilación del CCO se engancha a la frecuencia ftune de las señales digitales externas de control. Por lo tanto, asegurando un aparejamiento por diseño del filtro paso-alto y del CCO, se puede obtener una sintonía de la frecuencia de corte del contraste temporal en función de la propia frecuencia externa ftune. A diferencia de la sintonía comentada en el Estado de la Técnica Actual, en el nuevo esquema de la presente invención no es necesario distribuir dentro del plano focal la corriente analógica de sintonía Itune , puesto que ésta se genera localmente dentro de cada celda DPS en función de la frecuencia ftune de las señales digitales de control externas al plano focal. El cambio del dominio analógico al digital de la sintonía del contraste temporal ya permite aumentar intrínsecamente su integridad frente a acoplamientos (crosstalk) debidos a otras celdas DPS. Además, la corriente Itune generada mediante el esquema de la nueva invención, puede ser ligeramente diferente en cada celda DPS si así lo requiere cada filtro paso-alto, caso no posible mediante las invenciones del Estado de la Técnica. Por lo tanto, el nuevo sistema de sintonía digital del contraste temporal también permite la compensación de las derivas causadas por desviaciones de la tecnología de integración o por la simple fluctuación de la temperatura de operación del plano focal.

Así pues, el circuito integrado para la sintonía digital del contraste temporal en sensores de imagen descrito en la presente solicitud comprende al menos un píxel activo digital donde cada píxel activo digital comprende al menos:

i) Un sensor óptico que genera como salida una corriente Isens en función de una potencia de iluminación incidente captada por el sensor;

ii) Un filtro paso-alto sintonizable por corriente que genera una corriente efectiva Ieff a partir de la corriente Isens de entrada, siendo la corriente efectiva Ieff la salida del circuito integrado que proporciona una medida del contraste temporal del píxel activo digital;

que adicionalmente comprende un lazo de enganche de fase que genera una corriente Itune a partir de una señal de frecuencia ftune generada por una señales digitales externas de control, siendo la corriente Itune la corriente de sintonización del filtro paso-alto sintonizable.

En una realización de la invención, el lazo de enganche de fase del circuito al menos comprende:

iii) un detector de fase y frecuencia que recibe como entrada la señal de frecuencia ftune procedente de las señales digitales externas de control y una señal de frecuencia fcco procedente de un oscilador controlado por corriente y genera como salida una señal digital de error de fase;

iv) una bomba de carga que recibe como entrada la señal digital de error de fase y genera una señal de error en corriente a la salida;

v) una capacidad de lazo que recibe como entrada la señal de error en corriente y la integra en forma de tensión Vtune;

vi) un convertidor tensión-corriente que transforma la tensión Vtune que recibe a la entrada en la corriente Itune de salida, siendo la corriente Itune la corriente que sintoniza el filtro paso-alto sintonizable;

vii) el oscilador controlado por corriente que recibe como entrada la corriente Itune de salida del convertidor-tensión corriente y genera como salida la señal de frecuencia fcco.

En otra realización de la invención, el filtro paso-alto sintonizable por la corriente Itune y el oscilador controlado por la misma corriente Itune están constituidos por las mismas estructuras tecnológicas básicas y operan a la misma temperatura.

En otra realización de la invención, el circuito integrado para la sintonía digital del contraste temporal comprende un convertidor analógico/digital situado a la salida del filtro paso-alto sintonizable para generar un valor de lectura digital de iluminación dout a partir de la corriente efectiva Ieff de entrada.

BREVE DESCRIPCIÓN DE LAS FIGURAS

Figura 1: Muestra un esquema general de la matriz de plano focal formada por píxeles activos digitales. En la misma figura se describe la estructura interna de la celda DPS tal y cómo se fabrica actualmente.

Figura 2: Muestra la nueva topología para la sintonía digital del contraste temporal propuesta en la invención.

Figura 3: Muestra la estructura interna del PLL para la sintonía digital del filtro paso-alto.

Figura 4a: Muestra un ejemplo de realización del filtro paso alto sintonizable para el circuito de sintonía digital del contraste temporal propuesto en la invención.

Figura 4b: Muestra un ejemplo de realización del PLL para el circuito de sintonía digital del contraste temporal propuesto en la invención.

Figura 5: Muestra el funcionamiento del ejemplo de realización de la nueva topología para la sintonía digital del contraste temporal propuesta en la invención y descrita en la Figura 4.

Figura 6: Muestra un ejemplo de los resultados de simulación eléctrica del ejemplo de realización de la nueva topología para la sintonía digital del contraste temporal propuesta en la invención.

DESCRIPCIÓN DE VARIOS EJEMPLOS DE REALIZACIÓN DE LA INVENCIÓN

Seguidamente se realizan, con carácter ilustrativo y no limitativo, una descripción de varios ejemplos de realización de la invención, haciendo referencia a la numeración adoptada en las figuras.

La figura 1 muestra un ejemplo de realización de un dispositivo perteneciente al estado de la técnica donde la matriz de plano focal (101) está formada por píxeles activos sensores (102), cada uno conteniendo tanto el elemento sensor óptico (104), que capta la potencia de iluminación incidente (103) y la convierte a una corriente equivalente Isens (105), así como su circuito individual de pre-procesado de señal. Dicho dispositivo comprende tener el convertidor analógico-digital (108) dentro del propio APS (102), dando lugar a píxeles activos digitales (102) que suministran directamente a su salida la lectura digital de su iluminación dout (109). Además comprende un filtro paso-alto (106) entre la señal captada por el sensor óptico Isens (105) y la señal efectiva Ieff (107) que llega a la etapa ADC (108).

La figura 2 muestra un ejemplo de realización de la presente invención para celdas DPS (102), en el que se detalla una posible implementación circuital de la nueva sintonía digital del contraste temporal mediante PLL (201), incluyendo también el propio filtro paso-alto (106). Este ejemplo de realización se ha diseñado y simulado eléctricamente para una tecnología CMOS de 0.35µm alimentada a 3.3V, aunque la misma invención es válida para una tecnología CMOS más moderna de 0.15µm alimentada a 1.8V.

Dicho ejemplo de realización circuito comprende un píxel activo digital que incorpora, un sensor óptico (104), un filtro paso-alto (106) para el contraste temporal, un ADC (108), y un lazo de enganche de fase (PLL) (201) para la sintonía digital del filtro paso-alto (106). Dicho PLL (201) se encarga de generar localmente en cada celda DPS (102) la corriente de sintonía Itune (110) necesaria para el filtro paso-alto (106) de contraste temporal según la frecuencia ftune (202) de las señales digitales externas de control.

La figura 3 muestra el ejemplo de realización con una vista del PLL más detallada. Así, el bloque PLL (201) de sintonía digital incorpora a su vez un detector de fase y frecuencia (PFD) (302), una bomba de carga (CP) (303), una capacidad de lazo (304), un convertidor tensión-corriente (V/I) (306), y un oscilador controlado por corriente (CCO) (301).

El principio de funcionamiento del ejemplo de realización de la invención es el siguiente: la frecuencia ftune (202) de las señales digitales de control externas a la celda DPS (102) se compara con la propia frecuencia interna del CCO (301) local mediante el PFD (302); la señal de error en fase resultante se envía a la CP (303) para ser amplificada en la capacidad (304) en forma de tensión de sintonía Vtune (305); dicha tensión se convierte luego a la corriente Itune (110) utilizando el convertidor V/I (306); la corriente de sintonía resultante se deriva hacia el filtro paso-alto (106) para la sintonía del contraste temporal pero también hacia el CCO (301). Gracias a la operación en lazo cerrado con realimentación negativa de todo el bloque PLL (201) y asegurando unas constantes de tiempo adecuadas, la frecuencia de oscilación del CCO (301) se engancha a la frecuencia ftune (202) de las señales digitales externas de control. Por lo tanto, asegurando un aparejamiento por diseño del filtro paso-alto (106) y del CCO (301), se puede obtener una sintonía de la frecuencia de corte del contraste temporal en función de la propia frecuencia externa ftune (202).

Según se muestra en las figura 4a y 4b, el bloque filtro paso-alto (106), más concretamente mostrado en la figura 4a, para el contraste temporal se implementa en este caso mediante un filtro paso-bajo que realimenta las componentes de baja frecuencia Ibias (401) para ser sustraídas de la señal Isens (105) generada por el sensor óptico (104) con el fin de obtener la señal efectiva Ieff (107). Esta señal efectiva se integra en Cint (412) para ser enviada a la etapa de conversión analógico-digital en forma de tensión Veff (413). El filtro paso-bajo de realimentación se realiza en este caso mediante técnicas de diseño del dominio logarítmico y se compone de: el compresor de entrada implementado mediante el transistor MOS de efecto campo tipo N (Ntype MOS

Fiel Effect Transistor, NMOSFET) M1 (409) encargado de calcular la tensión equivalente logarítmica Vsens (408); la red MOS-C paso-bajo implementada mediante el NMOSFET M3 (406) y la propia capacidad NMOS Cbias (404) que realiza el filtrado de Vsens (408) en el dominio logarítmico para obtener Vbias (403); y finalmente el expansor M2 (402) que obtiene las componentes de baja frecuencia Ibias (401) de vuelta en el dominio de la corriente para ser extraídas de Isens (105). Los espejos de corriente formados por los transistores M5 (405), M6 (410) y M7 (411) tienen una doble funcionalidad: llevar a cabo la sustracción simétrica de Ibias (401) a la salida, así como copiar opcionalmente dicha Ibias (401) para ser reutilizadas como corriente de polarización en otros circuitos de la celda DPS (102). Para este ejemplo de realización del filtro paso-alto, la sintonía analógica del contraste temporal viene dada por el nivel de corriente Itune (110) que, mediante el NMOSFET M4 (407), se encarga de modular la resistencia no-lineal del dispositivo M3 (406) con el fin de controlar la frecuencia de corte del filtro paso-alto (106) del contraste temporal.

Justamente, el nivel de corriente Itune (110) de sintonía se genera localmente a través de la implementación propuesta en la figura 4b para el bloque PLL (201) y que se compone: una puerta lógica tipo NOR (416) y otra de tipo NAND (417) para la función de PFD (302) con las correspondientes señales digitales de retroceso slow (418) y de avance fast (419) de fase y frecuencia; los transistores MOS tipo-P M8 (420) y tipo-N M9 (421) que implementan la CP (303) encargada de cargar y descargar la capacidad MOS de lazo (304) y controlar así la tensión de sintonía Vtune (305); los transistores MOS tipo-P M10 (422), M11 (423) y M12 (424) que llevan a cabo la conversión V/I (306) para generar la corriente de sintonía Itune (110) tanto del filtro paso-alto (106) para contraste temporal como del oscilador controlado por corriente (301); y finalmente el propio oscilador controlado por corriente (301) implementado en este caso por la red de relajación M13 (425), M14 (426), M15 (427), Ccco (431) y los interruptores (428,429) que generan la frecuencia de la señal digital cco (432) a través de su representación analógica Vcco (430).

El principio básico de funcionamiento del ejemplo de realización de la invención se ilustra mediante el cronograma de la Figura 5. En base a la diferencia de fase y frecuencia entre las señales digitales cco (432), del oscilador interno (301), y tune2 (415), de la sintonía externa, se generan los controles digitales de retroceso slow (418) y de avance fast (419). Dado que el umbral de cruce por cero Vth (501) del oscilador de relajación es fijo así como el intervalo de cruce definido por túnel (414), el cambio de frecuencia de Vcco (430), y en consecuencia de cco (432), se realiza mediante la modulación de la corriente

Itune (110) que controla a su vez al propio filtro paso-alto (106) de contraste temporal. En consecuencia, la frecuencia fc de corte a -3dB de dicho filtro paso-alto (106) de contraste temporal se sintoniza automáticamente a fc=(1/n)*(Ccco/Cbias)*1n(1+Y)/(1+1/X)*ftune.

En base al circuito descrito en la Figura 4 y el principio de operación de la Figura 5, los resultados de la simulación eléctrica para el caso de diseño (Ccco/Cbias)=15, X=1 e Y=2 se presentan en la Figura 6. El gráfico demuestra la linealidad que presenta la frecuencia fc (601) de corte a -3dB del filtro paso-alto (106) de contraste temporal de la celda DPS (102) respecto a la frecuencia ftune (202) de las señales digitales externas de sintonía. Además, dicha linealidad se mantiene en un amplio rango de frecuencias no solo para el caso típico de la tecnología CMOS empleada y para temperatura ambiente de 27ºC (602), sino también para 60ºC (603) y para el caso más lento de la tecnología CMOS (604). Esta robustez no se obtiene mediante la solución clásica del Estado de la Técnica actual ilustrada en la Figura 1.

REIVINDICACIONES

1. Circuito integrado para la sintonía digital del contraste temporal en sensores de imagen que comprende al menos un píxel activo digital donde cada píxel activo digital comprende al menos:

i) Un sensor óptico que genera como salida una corriente Isens en función de una potencia de iluminación incidente captada por el sensor;

ii) Un filtro paso-alto sintonizable por corriente que genera una corriente efectiva Ieff a partir de la corriente Isens de entrada, siendo la corriente efectiva Ieff la salida del circuito integrado que proporciona una medida del contraste temporal del píxel activo digital,

caracterizado porque comprende un lazo de enganche de fase que genera una corriente Itune a partir de una señal de frecuencia ftune generada por una señales digitales externas de control, siendo la corriente Itune la corriente de sintonización del filtro paso-alto sintonizable.

2. Circuito integrado para la sintonía digital del contraste temporal en sensores de imagen, según la reivindicación 1, caracterizado porque el lazo de enganche de fase al menos comprende:

i) Un detector de fase y frecuencia que recibe como entrada la señal de frecuencia ftunes procedente de las señales digitales externas de control y una señal de frecuencia fcco procedente de un oscilador controlado por corriente y genera como salida una señal digital de error de fase;

ii) Una bomba de carga que recibe como entrada la señal digital de error de fase y genera una señal de error en corriente a la salida;

iii) Una capacidad de lazo que recibe como entrada la señal de error en corriente y la integra en forma de tensión Vtune.

iv) Un convertidor tensión-corriente que transforma la tensión Vtune que recibe a la entrada en la corriente Itune de salida, siendo la corriente Itune la corriente que sintoniza el filtro paso-alto sintonizable;

v) el oscilador controlado por corriente que recibe como entrada la corriente Itune de salida del convertidor-tensión corriente y genera como salida la señal de frecuencia fcco.

3. Circuito integrado para la sintonía digital del contraste temporal en sensores de imagen, según la reivindicación 2, caracterizado porque el filtro paso-alto sintonizable por la corriente Itune y el oscilador controlado por la misma corriente Itune están constituidos por las mismas estructuras tecnológicas básicas y operan a la misma temperatura.

4. Circuito integrado para la sintonía digital del contraste temporal en sensores de imagen, según la reivindicación 1, caracterizado porque comprende un convertidor analógico/digital situado a la salida del filtro paso-alto sintonizable que genera un valor de lectura digital de iluminación dout a partir de la corriente efectiva Ieff de entrada.

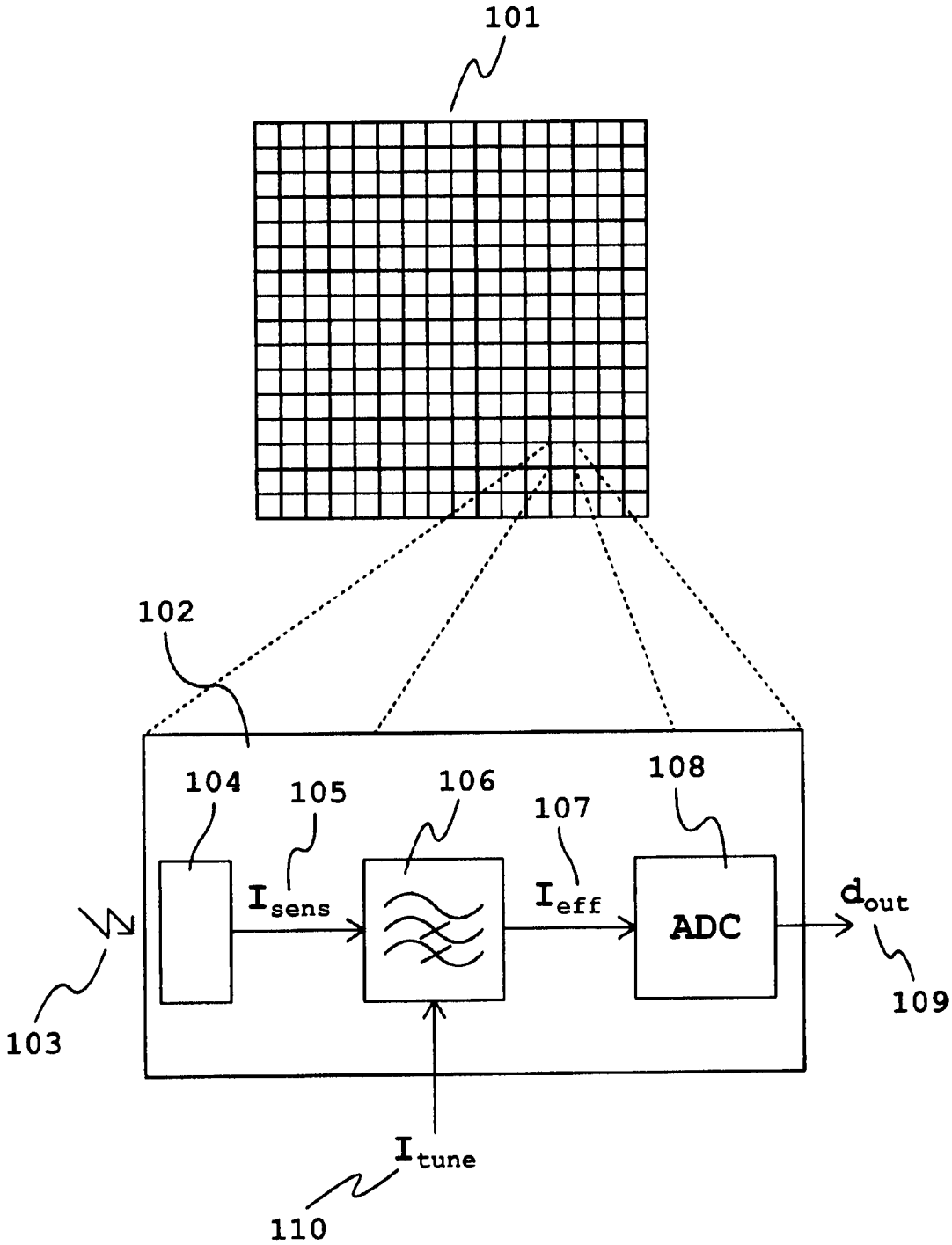

101
102
104
105
106
107
108
I_{sens}
I_{eff}
ADC
d_{out}
103
109
I_{tune}
110

Fig. 1

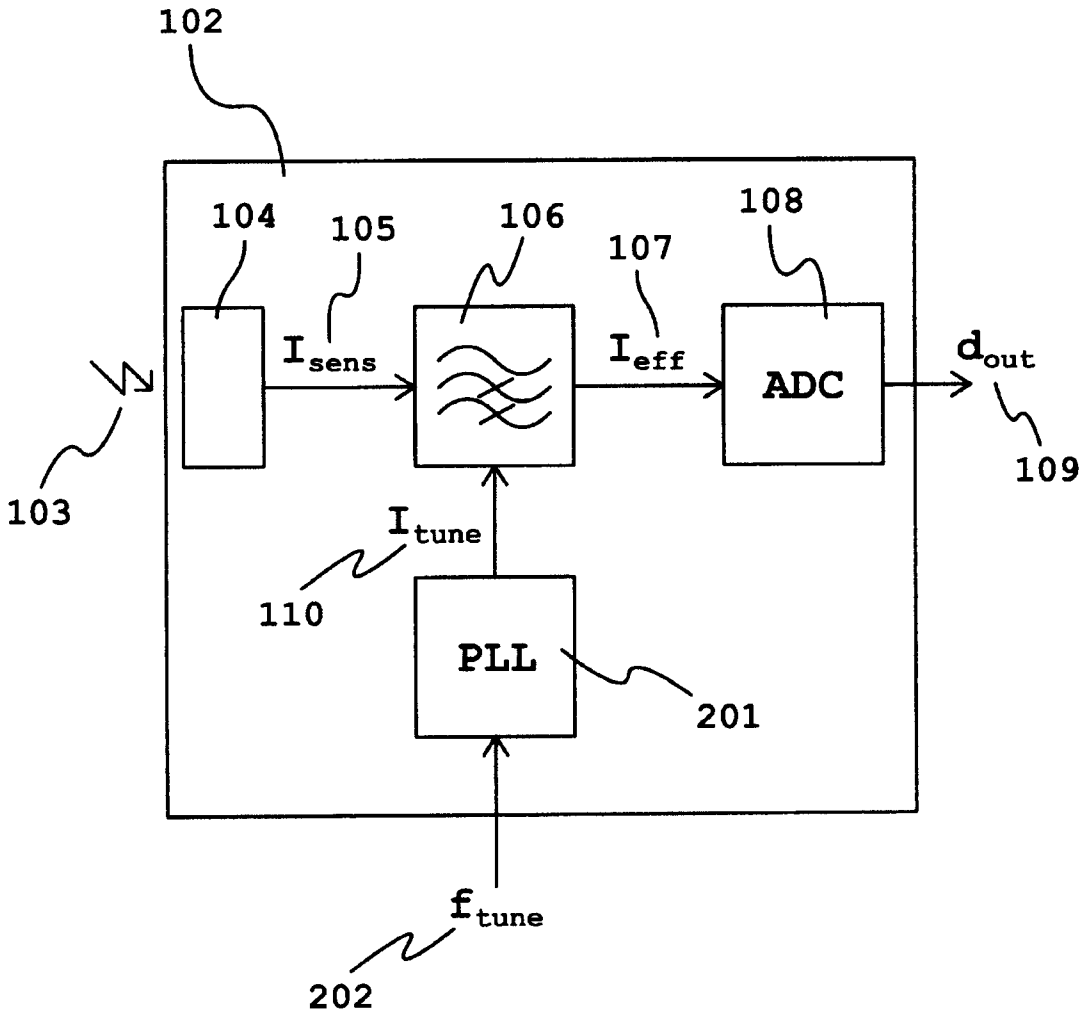

102
104
105
106
107
108
I_{sens}
I_{eff}
ADC
d_{out}
109
103
I_{tune}
110
PLL
201
f_{tune}
202

Fig. 2

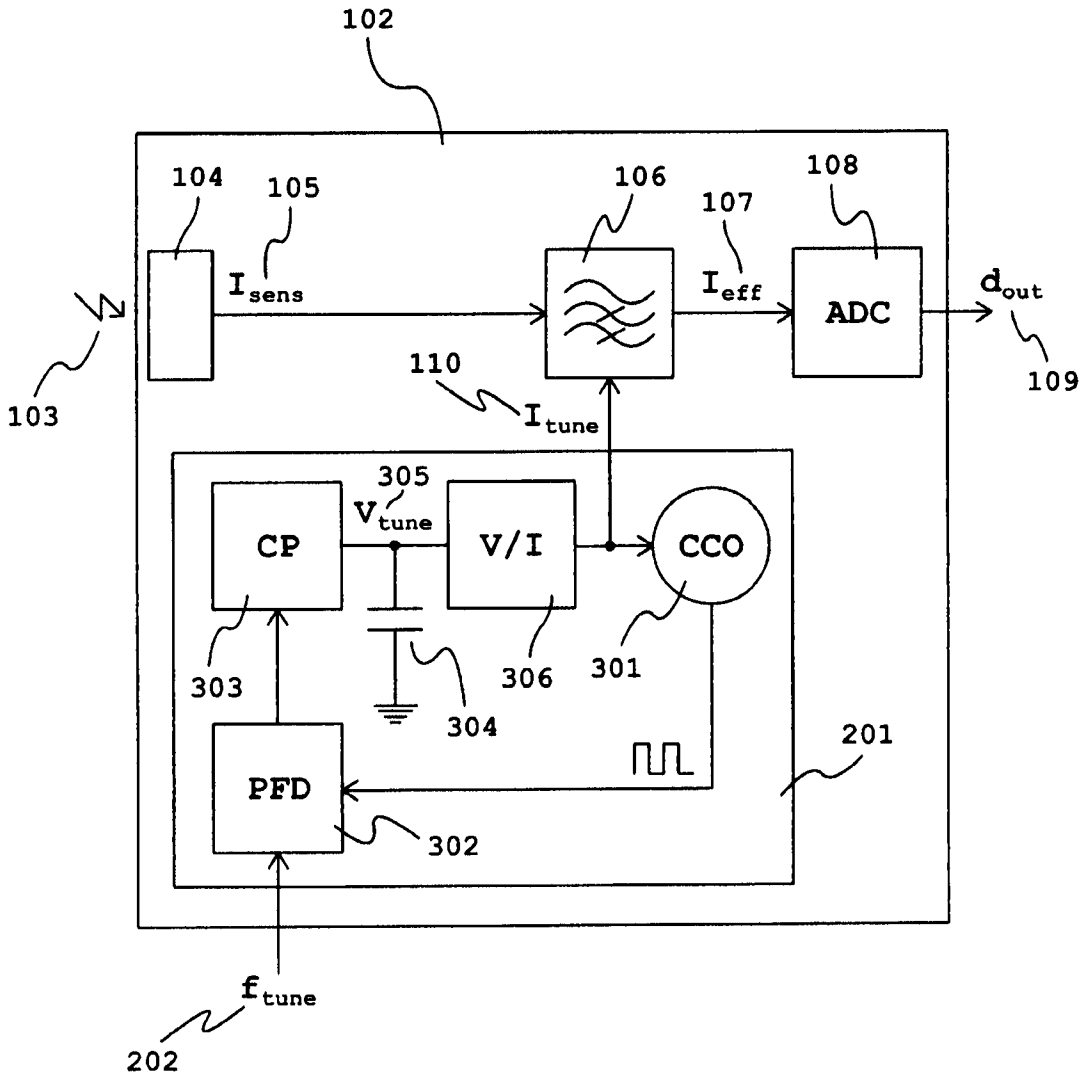

102
104
105
106
107
108
I_{sens}
I_{eff}
ADC
d_{out}
103
109
110
I_{tune}
305
V_{tune}
CP
V/I
CCO
303
306
301
304
201
PFD
302
f_{tune}
202

Fig. 3

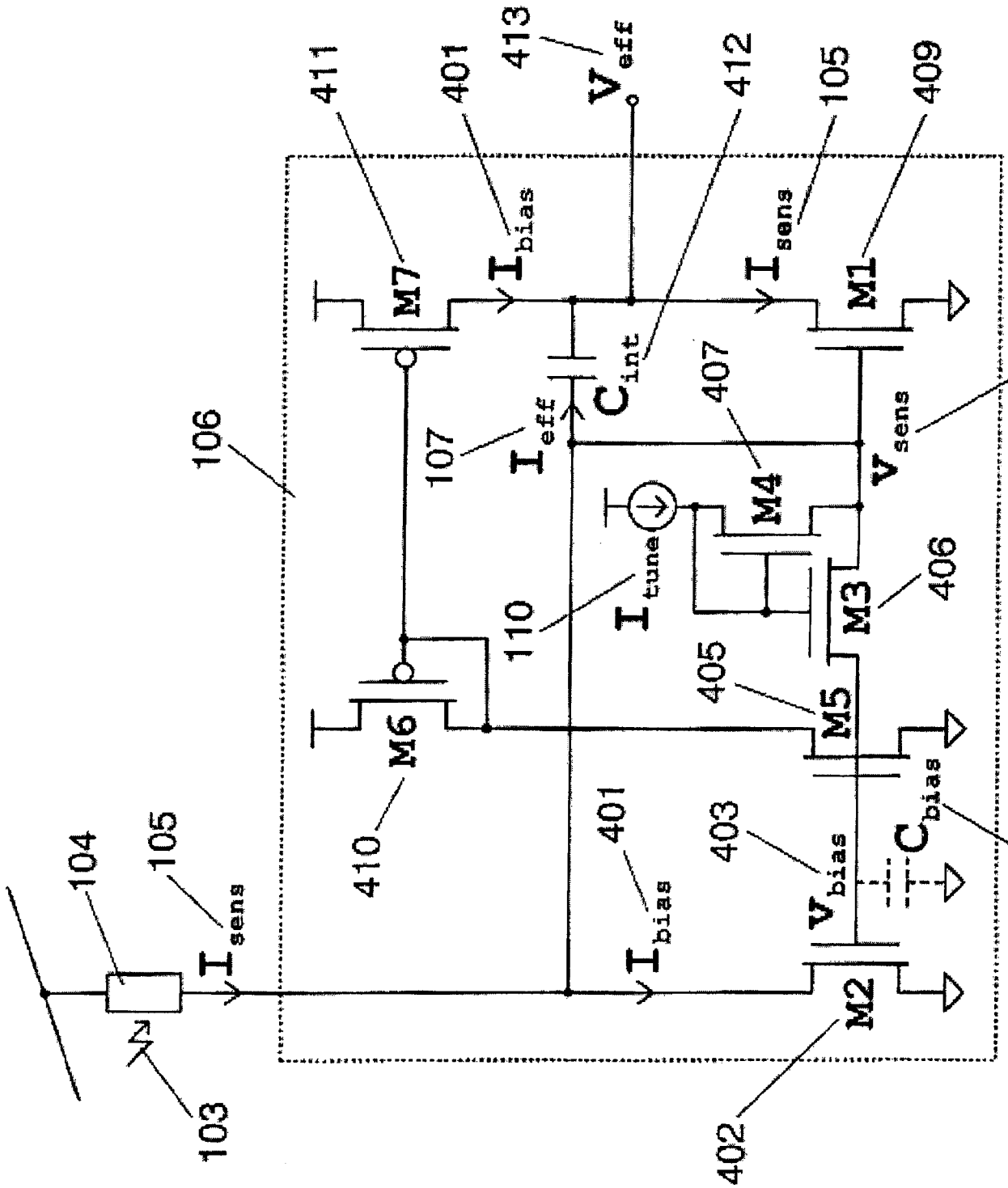

103
104
105
I_{sens}
106
107
I_{eff}
110
I_{tune}
I_{bias}
V_{eff}
C_{int}
C_{bias}
V_{bias}
V_{sens}
M1
M2
M3
M4
M5
M6
M7
401
402
403
404
405
406
407
408
409
410
411
412
413

FIG. 4a

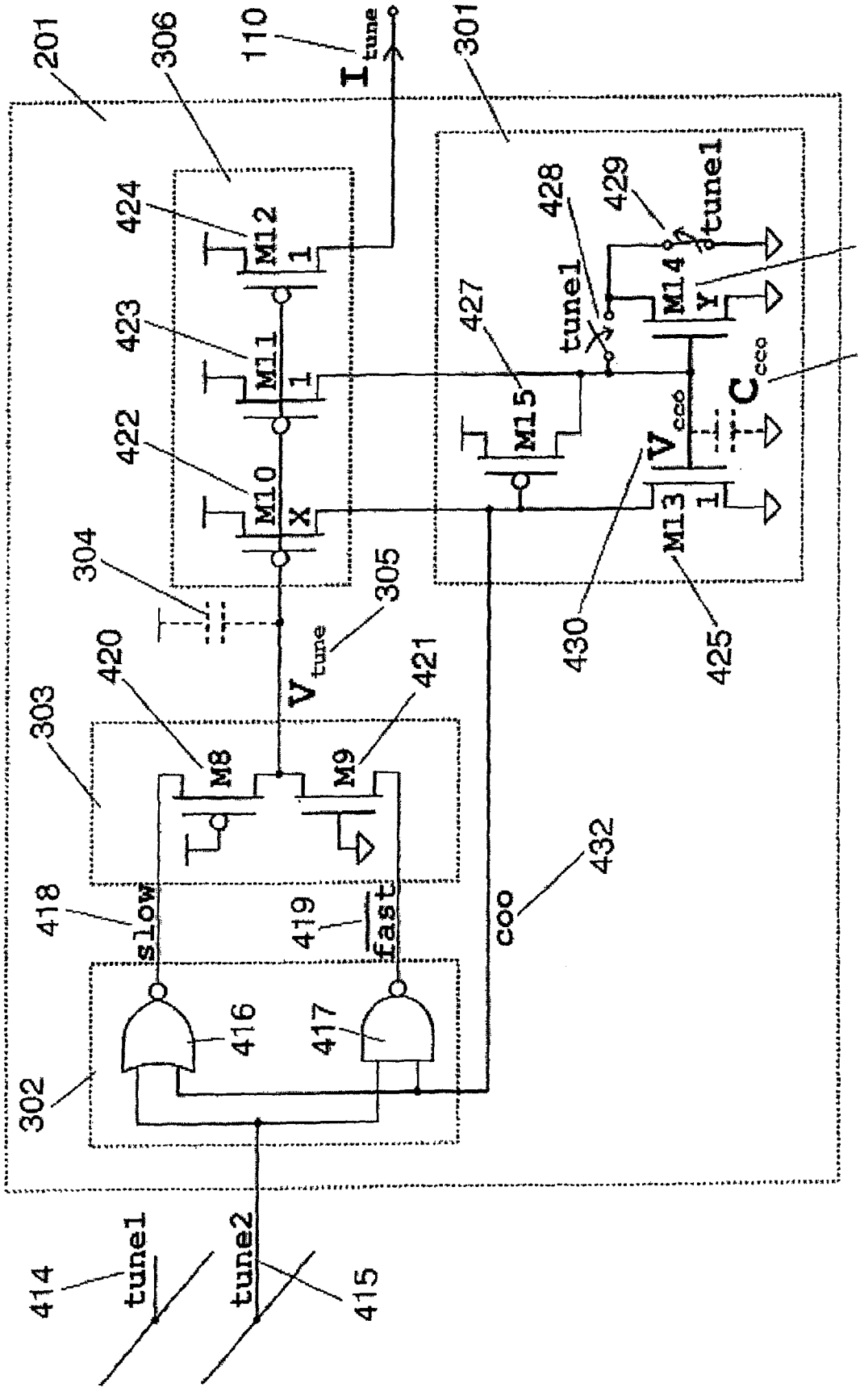

201
306
110
I tune
301
424
M12
1
423
M11
1
422
M10
X
304
305
V tune
420
421
303
M8
M9
418
slow
419
fast
416
417
302
414
tune1
tune2
415
coo
432
428
429
tune1
426
427
tune1
M14
Y
M15
V cco
C cco
431
M13
1
430
425

FIG. 4b

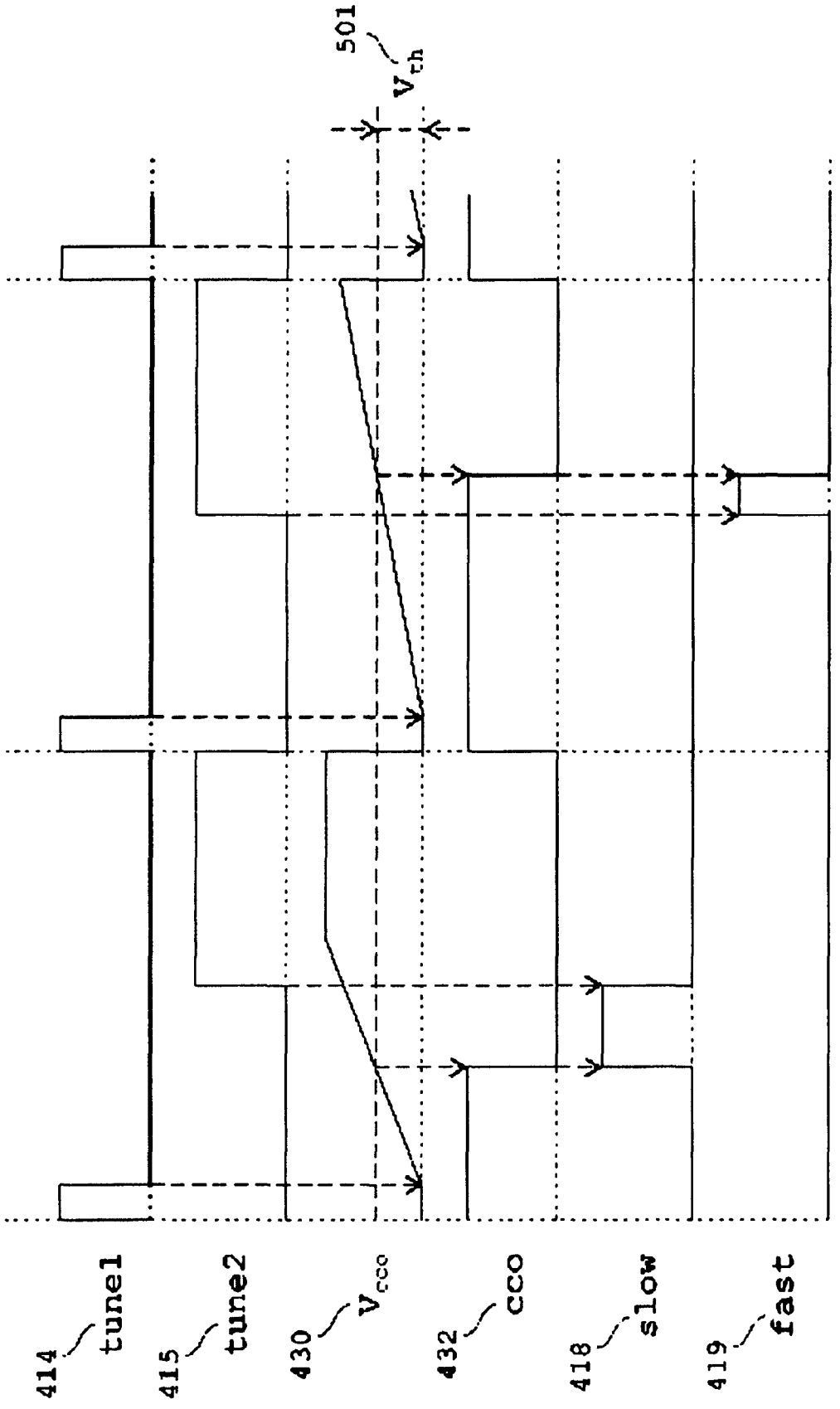


Fig. 5

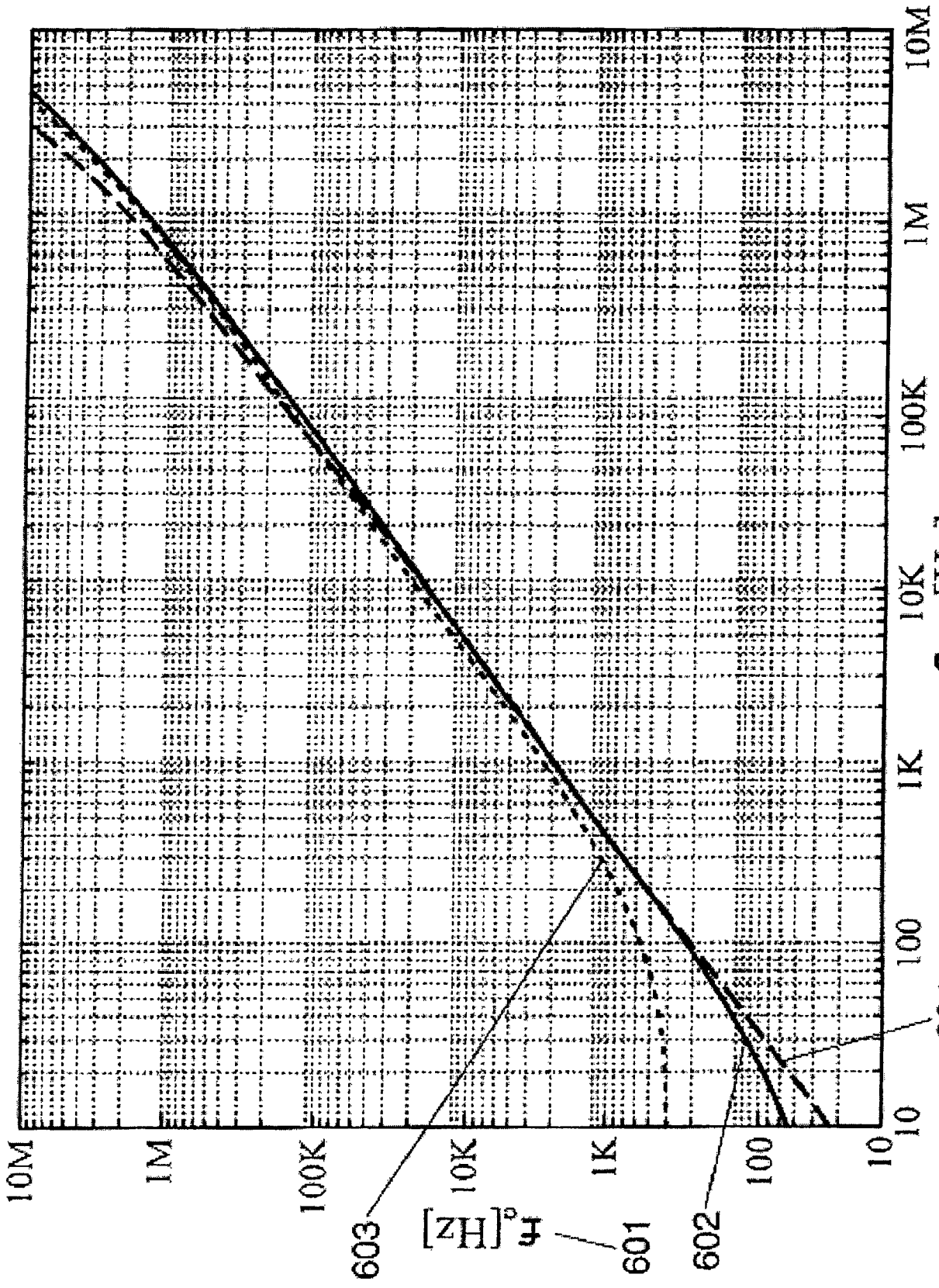


FIG. 6

INTERNATIONAL SEARCH REPORT

International application No.
PCT/ES2012/070339

A. CLASSIFICATION OF SUBJECT MATTER

H03K17/94 (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H03K H04N

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPODOC, INVENES

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2005270084 A1 (LAI CHENG-HSIAO ET AL.) 08/12/2005,	1
A	US 2003189657 A1 (HAMMADOU TARIK) 09/10/2003,	1
A	US 5461425 A (FOWLER BOYD ET AL.) 24/10/1995,	1
A	US 2002196170 A1 (MCILRATH LISA G) 26/12/2002,	1

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance.
"E" earlier document but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure use, exhibition, or other means.
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other documents , such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
25/07/2012	**(31/08/2012)**
Name and mailing address of the ISA/ OFICINA ESPAÑOLA DE PATENTES Y MARCAS Paseo de la Castellana, 75 - 28071 Madrid (España) Facsimile No.: 91 349 53 04	Authorized officer M. González Vasserot Telephone No. 91 3493087

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.
PCT/ES2012/070339

Patent document cited in the search report	Publication date	Patent family member(s)	Publication date
US2005270084 A	08.12.2005	CN1649396 A	03.08.2005
		CN100403779 C	16.07.2008
		US7164114 B	16.01.2007
		TWI249947 B	21.02.2006
US2003189657 A	09.10.2003	US7095439 B	22.08.2006
		WO03085699 A	16.10.2003
		AU2003220372 A	20.10.2003
		CN1659860 A	24.08.2005
		CN1659860 B	16.06.2010
US5461425 A	24.10.1995	WO9522180 A	17.08.1995
US2002196170 A	26.12.2002	US6741198 B	25.05.2004
		WO03001567 A	03.01.2003
		AU2002318357 A	08.01.2003

INFORME DE BÚSQUEDA INTERNACIONAL

Solicitud internacional nº
PCT/ES2012/070339

A. CLASIFICACIÓN DEL OBJETO DE LA SOLICITUD
H03K17/94 (2006.01)

De acuerdo con la Clasificación Internacional de Patentes (CIP) o según la clasificación nacional y CIP.

B. SECTORES COMPRENDIDOS POR LA BÚSQUEDA

Documentación mínima buscada (sistema de clasificación seguido de los símbolos de clasificación)
H03K H04N

Otra documentación consultada, además de la documentación mínima, en la medida en que tales documentos formen parte de los sectores comprendidos por la búsqueda

Bases de datos electrónicas consultadas durante la búsqueda internacional (nombre de la base de datos y, si es posible, términos de búsqueda utilizados)
EPODOC, INVENES

C. DOCUMENTOS CONSIDERADOS RELEVANTES

Categoría*	Documentos citados, con indicación, si procede, de las partes relevantes	Relevante para las reivindicaciones nº
A	US 2005270084 A1 (LAI CHENG-HSIAO ET AL.) 08/12/2005,	1
A	US 2003189657 A1 (HAMMADOU TARIK) 09/10/2003,	1
A	US 5461425 A (FOWLER BOYD ET AL.) 24/10/1995,	1
A	US 2002196170 A1 (MCILRATH LISA G) 26/12/2002,	1

☐ En la continuación del recuadro C se relacionan otros documentos ☒ Los documentos de familias de patentes se indican en el anexo

* Categorías especiales de documentos citados:

"A" documento que define el estado general de la técnica no considerado como particularmente relevante.

"E" solicitud de patente o patente anterior pero publicada en la fecha de presentación internacional o en fecha posterior.

"L" documento que puede plantear dudas sobre una reivindicación de prioridad o que se cita para determinar la fecha de publicación de otra cita o por una razón especial (como la indicada).

"O" documento que se refiere a una divulgación oral, a una utilización, a una exposición o a cualquier otro medio.

"P" documento publicado antes de la fecha de presentación internacional pero con posterioridad a la fecha de prioridad reivindicada.

"T" documento ulterior publicado con posterioridad a la fecha de presentación internacional o de prioridad que no pertenece al estado de la técnica pertinente pero que se cita por permitir la comprensión del principio o teoría que constituye la base de la invención.

"X" documento particularmente relevante; la invención reivindicada no puede considerarse nueva o que implique una actividad inventiva por referencia al documento aisladamente considerado.

"Y" documento particularmente relevante; la invención reivindicada no puede considerarse que implique una actividad inventiva cuando el documento se asocia a otro u otros documentos de la misma naturaleza, cuya combinación resulta evidente para un experto en la materia.

"&" documento que forma parte de la misma familia de patentes.

Fecha en que se ha concluido efectivamente la búsqueda internacional.	Fecha de expedición del informe de búsqueda internacional.
25/07/2012	**31-AGOSTO-2012 (31/08/2012)**
Nombre y dirección postal de la Administración encargada de la búsqueda internacional OFICINA ESPAÑOLA DE PATENTES Y MARCAS Paseo de la Castellana, 75 - 28071 Madrid (España) Nº de fax: 91 349 53 04	Funcionario autorizado M. González Vasserot Nº de teléfono 91 3493087

INFORME DE BÚSQUEDA INTERNACIONAL

Informaciones relativas a los miembros de familias de patentes

Solicitud internacional nº

PCT/ES2012/070339

Documento de patente citado en el informe de búsqueda	Fecha de Publicación	Miembro(s) de la familia de patentes	Fecha de Publicación
US2005270084 A	08.12.2005	CN1649396 A	03.08.2005
		CN100403779 C	16.07.2008
		US7164114 B	16.01.2007
		TWI249947 B	21.02.2006
US2003189657 A	09.10.2003	US7095439 B	22.08.2006
		WO03085699 A	16.10.2003
		AU2003220372 A	20.10.2003
		CN1659860 A	24.08.2005
		CN1659860 B	16.06.2010
US5461425 A	24.10.1995	WO9522180 A	17.08.1995
US2002196170 A	26.12.2002	US6741198 B	25.05.2004
		WO03001567 A	03.01.2003
		AU2002318357 A	08.01.2003