

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5723635号  
(P5723635)

(45) 発行日 平成27年5月27日(2015.5.27)

(24) 登録日 平成27年4月3日(2015.4.3)

(51) Int.Cl.

F I

H O 4 N 5/361 (2011.01)

H O 4 N 5/335 6 1 0

H O 1 L 27/146 (2006.01)

H O 1 L 27/14 C

請求項の数 5 (全 22 頁)

(21) 出願番号 特願2011-49034 (P2011-49034)  
 (22) 出願日 平成23年3月7日(2011.3.7)  
 (65) 公開番号 特開2011-211697 (P2011-211697A)  
 (43) 公開日 平成23年10月20日(2011.10.20)  
 審査請求日 平成25年12月20日(2013.12.20)  
 (31) 優先権主張番号 特願2010-50776 (P2010-50776)  
 (32) 優先日 平成22年3月8日(2010.3.8)  
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷398番地  
 (72) 発明者 黒川 義元  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 池田 隆之  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 上妻 宗広  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 青木 健  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

フォトダイオード、第1のトランジスタ、第2のトランジスタ、第3のトランジスタ、及び第4のトランジスタを有し、

前記フォトダイオードは、入射光に応じた電荷を前記第2のトランジスタを介して前記第1のトランジスタのゲートに供給する機能を有し、

前記第1のトランジスタは、ゲートに供給された電荷を蓄積する機能と、前記蓄積された電荷を出力信号に変換する機能を有し、

前記第2のトランジスタは、前記第1のトランジスタのゲートに蓄積された電荷を保持する機能を有し、

前記第3のトランジスタは、前記第1のトランジスタのゲートに蓄積された電荷を放電する機能と、前記第1のトランジスタのゲートに蓄積された電荷を保持する機能を有し、

前記第4のトランジスタは、前記出力信号の読み出しを制御する機能を有し、

前記フォトダイオードを覆う絶縁膜を有し、

前記第2のトランジスタは、前記絶縁膜を介して前記フォトダイオードの上方に位置し

、

前記第2のトランジスタのソース又はドレインの一方と、前記フォトダイオードの電極の一方とは、前記絶縁膜のコンタクトホールを介して電気的に接続され、

前記第2のトランジスタの半導体層は、酸化物半導体を有し、

前記第2のトランジスタ側から、被検出物からの光が、前記フォトダイオードに入射さ

れることを特徴とする半導体装置。

【請求項 2】

請求項 1において、

前記第 2 のトランジスタは、前記絶縁膜を介して前記第 1 のトランジスタの上方に位置することを特徴とする半導体装置。

【請求項 3】

請求項 1 又は請求項 2において、

前記フォトダイオードの下方に、遮光膜を有し、

前記遮光膜は、前記第 2 のトランジスタと重なる領域を有することを特徴とする半導体装置。

10

【請求項 4】

請求項 1 乃至請求項 3のいずれかーにおいて、

前記第 2 のトランジスタ及び前記第 3 のトランジスタを非導通状態とする期間において、前記第 2 のトランジスタ及び前記第 3 のトランジスタのゲートに印加される電圧の電圧レベルは、前記第 2 のトランジスタ及び前記第 3 のトランジスタのソース及びドレインの低電圧の側の電圧レベルより小さいことを特徴とする半導体装置。

【請求項 5】

請求項 1 乃至請求項 4のいずれかーにおいて、

前記第 1 のトランジスタのゲートに電気的に接続される前記第 3 のトランジスタの半導体層は、酸化物半導体を有することを特徴とする半導体装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

技術分野は、フォトセンサ及びその駆動方法に関する。また、フォトセンサを有する表示装置及びその駆動方法に関する。また、フォトセンサを有する半導体装置及びその駆動方法に関する。

【背景技術】

【0002】

近年、光を検出するセンサ（「フォトセンサ」ともいう）を搭載した表示装置が注目されている。フォトセンサを表示装置に設けることにより、表示画面が入力領域を兼ねる。一例として、画像取り込み機能を備えた表示装置が挙げられる（例えば、特許文献 1 を参照）。

30

【0003】

また、フォトセンサを有する半導体装置として、CCD方式のイメージセンサやCMOS方式のイメージセンサなどが挙げられる。これらのイメージセンサは、例えば、デジタルスチルカメラや携帯電話などの電子機器に用いられている。

【0004】

フォトセンサを搭載した表示装置では、まず、表示装置から光を発する。被検出物が存在する領域に入射した光は被検出物によって遮断され、一部の光が反射される。表示装置内の画素に設けられたフォトセンサが、被検出物から反射された光を検出することで、当該領域に被検出物が存在することを認識することができる。

40

【0005】

また、フォトセンサを搭載した半導体装置では、被検出物から発せられる光もしくは被検出物で外光などが反射した光を、フォトセンサで直接検出もしくは光学レンズなどを用いて集光した後に検出する。

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開 2001 - 292276 号公報

【発明の概要】

50

## 【発明が解決しようとする課題】

## 【0007】

フォトセンサを搭載した半導体装置では、各画素に設けられたフォトセンサが光を検出して生成した電気信号を収集するため、各画素にトランジスタを用いた回路が設けられている。

## 【0008】

しかしながら各画素に配置されるトランジスタは、しきい値電圧等の電気的特性のばらつきにより、入射光を正確に電気信号に変換することが難しい。

## 【0009】

本発明の一態様は、フォトセンサにおいて、入射光を正確に電気信号に変換することができる半導体装置を提供することを課題の一とする。

10

## 【課題を解決するための手段】

## 【0010】

本発明の一態様は、フォトダイオード、第1のトランジスタ、第2のトランジスタ、第3のトランジスタ、及び第4のトランジスタを有し、フォトダイオードは、入射光に応じた電荷を第2のトランジスタを介して第1のトランジスタのゲートに供給する機能を有し、第1のトランジスタは、ゲートに供給された電荷を蓄積する機能と、蓄積された電荷を出力信号に変換する機能を有し、第2のトランジスタは、第1のトランジスタのゲートに蓄積された電荷を保持する機能を有し、第3のトランジスタは、第1のトランジスタのゲートに蓄積された電荷を放電する機能と、第1のトランジスタのゲートに蓄積された電荷を保持する機能を有し、第4のトランジスタは、出力信号の読み出しを制御する機能を有し、第2のトランジスタ及び第3のトランジスタを非導通状態とする期間において、第2のトランジスタ及び第3のトランジスタのゲートに印加される電圧の電圧レベルは、各々第2のトランジスタ及び第3のトランジスタのソースの電圧レベル及びドレインの電圧レベルより小さい半導体装置である。

20

## 【0011】

本発明の一態様は、フォトダイオード、第1のトランジスタ、第2のトランジスタ、第3のトランジスタ、及び第4のトランジスタを有し、フォトダイオードは、入射光に応じた電荷を第2のトランジスタを介して第1のトランジスタのゲートに供給する機能を有し、第1のトランジスタは、ゲートに供給された電荷を蓄積する機能と、蓄積された電荷を出力信号に変換する機能を有し、第2のトランジスタは、第1のトランジスタのゲートに蓄積された電荷を保持する機能を有し、第3のトランジスタは、第1のトランジスタのゲートに蓄積された電荷を放電する機能を有し、第4のトランジスタは、出力信号の読み出しを制御する機能を有し、第2のトランジスタ及び第3のトランジスタを非導通状態とする期間において、第2のトランジスタ及び第3のトランジスタのゲートに印加される電圧の電圧レベルは、フォトダイオードに電気的に接続された配線の電圧レベル及びフォトセンサ基準信号線の電圧レベルより小さい半導体装置である。

30

## 【0012】

本発明の一態様は、フォトダイオード、第1のトランジスタ、第2のトランジスタ、第3のトランジスタ、及び第4のトランジスタを有し、フォトダイオードは、入射光に応じた電荷を第2のトランジスタを介して第1のトランジスタのゲートに供給する機能を有し、第1のトランジスタは、ゲートに供給された電荷を蓄積する機能と、蓄積された電荷を出力信号に変換する機能を有し、第2のトランジスタは、第1のトランジスタのゲートに蓄積された電荷を保持する機能を有し、第3のトランジスタは、第1のトランジスタのゲートに蓄積された電荷を放電する機能と、第1のトランジスタのゲートに蓄積された電荷を保持する機能を有し、第4のトランジスタは、出力信号の読み出しを制御する機能を有し、第1のトランジスタのゲートに電気的に接続される、第2のトランジスタ及び第3のトランジスタの半導体層は、酸化物半導体で形成されており、第2のトランジスタ及び第3のトランジスタを非導通状態とする期間において、第2のトランジスタ及び第3のトランジスタのゲートに印加される電圧の電圧レベルは、第2のトランジスタ及び第3のトラン

40

50

ジスタのソース及びドレインの低電圧の側の電圧レベルより小さい半導体装置である。

【0013】

本発明の一態様は、フォトダイオード、第1のトランジスタ、第2のトランジスタ、第3のトランジスタ、及び第4のトランジスタを有し、フォトダイオードは、入射光に応じた電荷を第2のトランジスタを介して第1のトランジスタのゲートに供給する機能を有し、第1のトランジスタは、ゲートに供給された電荷を蓄積する機能と、蓄積された電荷を出力信号に変換する機能を有し、第2のトランジスタは、第1のトランジスタのゲートに蓄積された電荷を保持する機能を有し、第3のトランジスタは、第1のトランジスタのゲートに蓄積された電荷を放電する機能を有し、第4のトランジスタは、出力信号の読み出しを制御する機能を有し、第1のトランジスタのゲートに電氣的に接続される、第2のトランジスタ及び第3のトランジスタの半導体層は、酸化物半導体で形成されており、第2のトランジスタ及び第3のトランジスタを非導通状態とする期間において、第2のトランジスタ及び第3のトランジスタのゲートに印加される電圧の電圧レベルは、フォトダイオードに電氣的に接続された配線の電圧レベル及びフォトセンサ基準信号線の電圧レベルより小さい半導体装置である。

10

【0014】

なお、半導体装置とは、半導体の性質を持つ物及びそれを有する物全般を指す。例えば、トランジスタを有する表示装置を単に半導体装置と呼ぶこともある。

【発明の効果】

【0015】

フォトセンサにおいて、入射光を正確に電気信号に変換することができる半導体装置を提供することができる。

20

【0016】

また、複数のフォトセンサの累積動作を同時に行うため、累積動作を短時間で行うことができ、高速で移動する被検出物に対しても、歪みの少ない画像を取得することができる。

【0017】

また、累積動作を制御するトランジスタは、酸化物半導体を用いて形成されているため、オフ電流が極めて小さい。そのため、フォトセンサの数が増加し、選択動作に要する時間が長くなっても、入射光を正確に電気信号に変換することができる。したがって、高解像度の撮像が可能となる。

30

【図面の簡単な説明】

【0018】

【図1】本発明の一形態における表示装置の一例を示す図。

【図2】本発明の一形態における表示装置の一例を示す図。

【図3】本発明の一形態におけるタイミングチャート図。

【図4】本発明の一形態におけるタイミングチャート図。

【図5】本発明の一形態におけるタイミングチャート図。

【図6】本発明の一形態におけるフォトセンサの一例を示す回路図。

【図7】本発明の一形態における半導体装置の一例を示す図。

【図8】トランジスタの電気特性を示す図。

40

【図9】本発明の一形態における半導体装置の一例を示す図。

【図10】本発明の一形態におけるタイミングチャート図。

【発明を実施するための形態】

【0019】

以下に、実施の形態について、図面を用いて詳細に説明する。但し、以下の実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。従って、以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、実施の形態を説明するための全図において、同一部分又は同様な機能を有する部分には同一の符号を付し、その繰り返しの説明は省略する。

50

## 【 0 0 2 0 】

## ( 実施の形態 1 )

本実施の形態では、フォトセンサを具備する半導体装置である表示装置の構成及び動作について、図 1 乃至図 3 を参照して説明する。なおフォトセンサを具備する表示装置は、光学式タッチセンサとして利用できる。

## 【 0 0 2 1 】

表示装置の構成について、図 1 を参照して説明する。表示パネル 1 0 0 は、画素回路 1 0 1、表示素子制御回路 1 0 2 及びフォトセンサ制御回路 1 0 3 を有する。

## 【 0 0 2 2 】

画素回路 1 0 1 は、行列方向にマトリクス状に配置された複数の画素 1 0 4 を有する。各々の画素 1 0 4 は、表示素子 1 0 5 とフォトセンサ 1 0 6 を有する。全ての画素 1 0 4 にフォトセンサを設けず、複数の画素毎に設けてもよい。また、画素 1 0 4 の外にフォトセンサを設けてもよい。

10

## 【 0 0 2 3 】

画素 1 0 4 の回路図について、図 2 を用いて説明する。画素 1 0 4 は、トランジスタ 2 0 1 ( 画素トランジスタともいう )、保持容量 2 0 2 及び液晶素子 2 0 3 を有する表示素子 1 0 5 と、受光素子であるフォトダイオード 2 0 4、トランジスタ 2 0 5 ( 第 1 のトランジスタともいう )、トランジスタ 2 0 6 ( 第 2 のトランジスタともいう )、トランジスタ 2 0 7 ( 第 3 のトランジスタともいう )、トランジスタ 2 0 8 ( 第 4 のトランジスタともいう ) を有するフォトセンサ 1 0 6 とを有する。

20

## 【 0 0 2 4 】

表示素子 1 0 5 において、トランジスタ 2 0 1 は、ゲートがゲート信号線 2 0 9 に、ソース又はドレインの一方がビデオデータ信号線 2 1 0 に、ソース又はドレインの他方が保持容量 2 0 2 の一方の電極と液晶素子 2 0 3 の一方の電極に接続されている。保持容量 2 0 2 の他方の電極と液晶素子 2 0 3 の他方の電極は一定の電圧レベルに保たれている。液晶素子 2 0 3 は、一対の電極と、該一対の電極の間に液晶層を含む素子である。

## 【 0 0 2 5 】

なお、A と B とが接続されている、と明示的に記載する場合は、A と B とが電氣的に接続されている場合と、A と B とが機能的に接続されている場合と、A と B とが直接接続されている場合とを含むものとする。

30

## 【 0 0 2 6 】

トランジスタ 2 0 1 は、保持容量 2 0 2 への電荷の注入もしくは放出を制御する機能を有する。例えば、ゲート信号線 2 0 9 に高レベルの電圧が印加されると、ビデオデータ信号線 2 1 0 の電圧レベルの電圧を保持容量 2 0 2 と液晶素子 2 0 3 に印加する。保持容量 2 0 2 は、液晶素子 2 0 3 に印加する電圧に相当する電荷を保持する機能を有する。液晶素子 2 0 3 に電圧を印加することで偏光方向が変化することを利用して、液晶素子 2 0 3 を透過する光の明暗 ( 階調 ) を作ることで、画像表示が実現される。液晶素子 2 0 3 を透過する光には、光源 ( バックライト ) によって表示装置の裏面から照射される光を用いる。

## 【 0 0 2 7 】

トランジスタ 2 0 1 は、非晶質半導体、微結晶半導体、多結晶半導体、酸化物半導体、又は単結晶半導体などを用いることができる。特に、酸化物半導体を用い、オフ電流が極めて小さいトランジスタとすることで、表示品質を高めることができる。

40

## 【 0 0 2 8 】

なお、ここでは、表示素子 1 0 5 が液晶素子を有する場合について説明したが、発光素子などの他の素子を有していてもよい。発光素子は、電流または電圧によって輝度が制御される素子であり、具体的には発光ダイオード、O L E D ( O r g a n i c L i g h t E m i t t i n g D i o d e ) 等が挙げられる。なお本実施の形態の構成では、画素に表示素子 1 0 5 とフォトセンサ 1 0 6 を備えた光学式タッチセンサ ( 光学式タッチパネルともいう ) の構成について示し説明しているが、画素から表示素子を除いた構成とする

50

こともできる。この場合、フォトセンサが複数設けられた、イメージセンサとしての構成とすることができる。

【0029】

フォトセンサ106において、フォトダイオード204は、一方の電極が配線211（グラウンド線ともいう）に、他方の電極がトランジスタ206のソース又はドレインの一方に接続されている。トランジスタ205は、ソース又はドレインの一方がフォトセンサ基準信号線212に、ソース又はドレインの他方がトランジスタ208のソース又はドレインの一方に接続されている。トランジスタ206は、ゲートがゲート信号線213に、ソース又はドレインの他方がトランジスタ205のゲート、及びトランジスタ207のソース又はドレインの一方に接続されている。トランジスタ207は、ゲートがフォトダイオードリセット信号線214に、ソース又はドレインの他方がフォトセンサ基準信号線212に接続されている。トランジスタ208は、ゲートがゲート信号線215に、ソース又はドレインの他方がフォトセンサ出力信号線216に接続されている。

10

【0030】

フォトダイオード204は、非晶質半導体、微結晶半導体、多結晶半導体、酸化物半導体、又は単結晶半導体などを用いることができる。特に、入射光から生成される電気信号の割合（量子効率）を向上させるために、結晶欠陥の少ない単結晶半導体（例えば単結晶シリコン）を用いることが望ましい。また、半導体材料は、結晶性を向上させることが容易であるシリコン又はシリコンゲルマニウム等のシリコン半導体を用いることが好ましい。

20

【0031】

トランジスタ205は、非晶質半導体、微結晶半導体、多結晶半導体、酸化物半導体、又は単結晶半導体などを用いることができる。特にトランジスタ205は、フォトダイオード204からトランジスタ206を介して供給される電荷をゲートが接続されたノードに蓄積し、蓄積された電荷を出力信号に変換する機能を有する。そのため、単結晶半導体を用い、移動度の高いトランジスタとすることが望ましい。また、半導体材料は、結晶性を向上させることが容易であるシリコン又はシリコンゲルマニウム等のシリコン半導体を用いることが好ましい。

【0032】

トランジスタ206は、非晶質半導体、微結晶半導体、多結晶半導体、酸化物半導体、又は単結晶半導体などを用いることができる。特にトランジスタ206は、トランジスタ206の導通または非導通を制御することにより、トランジスタ205のゲートの電荷を保持する機能を有する。そのため、酸化物半導体を用い、オフ電流が極めて小さいトランジスタとすることが好ましい。

30

【0033】

トランジスタ207は、非晶質半導体、微結晶半導体、多結晶半導体、酸化物半導体、又は単結晶半導体などを用いることができる。特にトランジスタ207は、トランジスタ207の導通または非導通を制御することにより、トランジスタ205のゲートの電荷を放電する機能、及びゲートの電荷を保持する機能を有する。そのため、酸化物半導体を用い、オフ電流が極めて小さいトランジスタとすることが好ましい。

40

【0034】

トランジスタ208は、非晶質半導体、微結晶半導体、多結晶半導体、酸化物半導体、又は単結晶半導体などを用いることができる。特にトランジスタ208は、フォトセンサ出力信号線216にトランジスタ205の出力信号を供給する機能を有するため、単結晶半導体を用い、移動度の高いトランジスタとすることが望ましい。また、半導体材料は、結晶性を向上させることが容易であるシリコン又はシリコンゲルマニウム等のシリコン半導体を用いることが好ましい。

【0035】

表示素子制御回路102は、表示素子105を制御するための回路であり、ビデオデータ信号線などの信号線（「ソース信号線」ともいう。）を介して表示素子105に信号を

50

入力する表示素子駆動回路 107 と、走査線（「ゲート信号線」ともいう。）を介して表示素子 105 に信号を入力する表示素子駆動回路 108 を有する。例えば、走査線側の表示素子駆動回路 108 は、特定の行に配置された画素が有する表示素子を選択する機能を有する。また、信号線側の表示素子駆動回路 107 は、選択された行の画素が有する表示素子に任意のレベルの電圧を与える機能を有する。なお、走査線側の表示素子駆動回路 108 によりゲート信号線に高レベルの電圧を印加された表示素子 105 では、トランジスタが導通状態となり、信号線側の表示素子駆動回路 107 によりビデオデータ信号線に与えられる電圧レベルの電圧が供給される。

【0036】

フォトセンサ制御回路 103 は、フォトセンサ 106 を制御するための回路であり、フォトセンサ出力信号線、フォトセンサ基準信号線等の信号線側のフォトセンサ読み出し回路 109 と、走査線側のフォトセンサ駆動回路 110 を有する。

10

【0037】

フォトセンサ駆動回路 110 は、特定の行に配置された画素が有するフォトセンサ 106 に対して、後述するリセット動作と累積動作と選択動作とを行う機能を有する。

【0038】

また、フォトセンサ読み出し回路 109 は、選択された行の画素が有するフォトセンサ 106 の出力信号を取り出す機能を有する。なお、フォトセンサ読み出し回路 109 は、アナログ信号であるフォトセンサ 106 の出力を、OP アンプを用いてアナログ信号のまま表示パネル外部に取り出す。もしくは、A/D 変換回路を用いてデジタル信号に変換してから表示パネル外部に取り出す。

20

【0039】

フォトセンサ読み出し回路 109 を構成するプリチャージ回路について、図 2 を用いて説明する。図 2 において、画素 1 列分のプリチャージ回路 200 は、トランジスタ 217、プリチャージ信号線 218 から構成される。なお、プリチャージ回路 200 の後段に、OP アンプや A/D 変換回路を接続して、フォトセンサ読み出し回路 109 を構成することができる。

【0040】

プリチャージ回路 200 では、画素内におけるフォトセンサの動作に先立ち、フォトセンサ出力信号線の電圧レベルを基準電圧レベルに設定する。図 2 では、プリチャージ信号線 218 を H レベル（以下、「H」と略記）とし、トランジスタ 217 を導通させることで、フォトセンサ出力信号線 216 の電圧レベルを基準電圧レベル（ここでは低電圧レベルとする）に設定することができる。なお、フォトセンサ出力信号線 216 の電圧レベルを安定させるために、フォトセンサ出力信号線 216 に保持容量を設けることも有効である。なお、基準電圧レベルは、高電圧レベルとする構成とすることができる。この場合、トランジスタ 217 は、図 2 と逆極性とし、プリチャージ信号線 218 を L レベル（以下、「L」と略記）とすることで、フォトセンサ出力信号線 216 の電圧レベルを基準電圧レベルに設定することができる。

30

【0041】

なお、本実施の形態における H レベル、及び L レベルの電圧レベルとは、それぞれ、高電源電圧レベルに基づく電圧レベル、低電源電圧レベルに基づく電圧レベルに相当する。すなわち、H レベルであれば、3 V 乃至 20 V の定電圧であり、L レベルであれば、0 V（基準電圧レベル、グラウンド電圧レベルともいう）の定電圧である。

40

【0042】

次に、フォトセンサ 106 の動作について、図 3 のタイミングチャートを用いて説明する。図 3 において、信号 301、信号 302、信号 303 は、図 2 におけるゲート信号線 213、リセット信号線 214、ゲート信号線 215 の電圧レベルに相当する。また信号 304 A 乃至 304 C は、トランジスタ 205 のゲートの電圧レベル（図 2 中のノード 219 の電圧レベル）に相当し、信号 304 A がフォトダイオード 204 に入射される光の照度が大きい場合（以下、照度大）、信号 304 B がフォトダイオード 204 に入射され

50

る光の照度が中程度の場合（以下、照度中）、信号 3 0 4 C がフォトダイオード 2 0 4 に入射される光の照度が小さい場合（以下、照度小）について表している。また、信号 3 0 5 A 乃至 3 0 5 C は、フォトセンサ出力信号線 2 1 6 の電圧レベルに相当し、信号 3 0 5 A が照度大、信号 3 0 5 B が照度中、信号 3 0 5 C が照度小について表している。

【 0 0 4 3 】

期間 A において、ゲート信号線 2 1 3 の電圧レベル（信号 3 0 1 ）を " H "、リセット信号線 2 1 4 の電圧レベル（信号 3 0 2 ）を 0 V 未満の電圧レベル（以下 " L 2 " と略記）、ゲート信号線 2 1 5 の電圧レベル（信号 3 0 3 ）を " L "、とする。次いで、期間 B において、ゲート信号線 2 1 3 の電圧レベル（信号 3 0 1 ）を " H "、リセット信号線 2 1 4 の電圧レベル（信号 3 0 2 ）を " H "、ゲート信号線 2 1 5 の電圧レベル（信号 3 0 3 ）を " L "、とする。その結果、フォトダイオード 2 0 4 が導通及びトランジスタ 2 0 6 が導通状態となり、ノード 2 1 9 の電圧レベル（信号 3 0 4 A 乃至 3 0 4 C ）が " H " となる。このとき、フォトダイオード 2 0 4 には逆バイアスが印加される状態となる。また、プリチャージ信号線 2 1 8 の電圧レベルを H レベルとすると、フォトセンサ出力信号線 2 1 6 の電圧レベル（信号 3 0 5 A 乃至信号 3 0 5 C ）は " L " にプリチャージされる。以上、期間 A、期間 B がリセット動作期間となる。

【 0 0 4 4 】

なお、本明細書において、0 V 未満の電圧レベルとは、具体的には、トランジスタ 2 0 6 及びトランジスタ 2 0 7 のソースの電圧レベル及びドレインの電圧レベルより小さい電圧レベルのことをいう。本実施の形態では、トランジスタ 2 0 6 及びトランジスタ 2 0 7 のソース及びドレインの低電圧の側の電圧レベルは、グラウンド線の電圧レベルとなる 0 V であり、所定の期間におけるゲート信号線 2 1 3 の電圧レベル、リセット信号線 2 1 4 の電圧レベルを、0 V 未満の電圧レベルと呼ぶことがある。また、トランジスタ 2 0 6 及びトランジスタ 2 0 7 のソース及びドレインの低電圧の側の電圧レベルは、図 2 に示す回路構成に基づいて、フォトダイオード 2 0 4 に接続された配線 2 1 1 の電圧レベル及びフォトセンサ基準信号線 2 1 2 の電圧レベルと換言することもできる。

【 0 0 4 5 】

次いで期間 C において、ゲート信号線 2 1 3 の電圧レベル（信号 3 0 1 ）を " H "、リセット信号線 2 1 4 の電圧レベル（信号 3 0 2 ）を " L 2 "、ゲート信号線 2 1 5 の電圧レベル（信号 3 0 3 ）を " L "、とする。その結果、フォトダイオード 2 0 4 への光照射による電流（以下、光電流という）により、ノード 2 1 9 の電圧レベル（信号 3 0 4 A 乃至 3 0 4 C ）が低下し始める。フォトダイオード 2 0 4 は、入射光の光量の増加に応じて光電流が増加するので、入射光の光量に応じてノード 2 1 9 の電圧レベル（信号 3 0 4 A 乃至 3 0 4 C ）は変化する。具体的には、入射光の光量が大きい信号 3 0 4 A では、光電流が大きく増加することで、ノード 2 1 9 の電圧レベルである信号 3 0 4 A は、期間 C で大きく減少することとなる。また入射光の光量が小さい信号 3 0 4 C では、光電流がほとんど流れないことで、ノード 2 1 9 の電圧レベルである信号 3 0 4 C は、期間 C でほとんど変化しないこととなる。また入射光の光量が中程度の信号 3 0 4 B では、光電流が信号 3 0 4 A と信号 3 0 4 C での中間程度に増加することで、ノード 2 1 9 の電圧レベルである信号 3 0 4 B は、信号 3 0 4 A と信号 3 0 4 C での中間程度に減少することとなる。すなわち、フォトダイオード 2 0 4 は、入射光に応じてトランジスタ 2 0 5 のゲートに対し、トランジスタ 2 0 6 を介して、電荷を供給する機能を有している。そして、トランジスタ 2 0 5 のソースとドレイン間のチャネル抵抗が変化する。以上期間 C が累積動作期間となる。

【 0 0 4 6 】

次いで期間 D において、ゲート信号線 2 1 3 の電圧レベル（信号 3 0 1 ）を " L 2 "、リセット信号線 2 1 4 の電圧レベル（信号 3 0 2 ）を " L 2 "、ゲート信号線 2 1 5 の電圧レベル（信号 3 0 3 ）を " L "、とする。ノード 2 1 9 の電圧レベルである信号 3 0 4 A 乃至 3 0 4 C は一定となる。ここで、期間 D での信号 3 0 4 A 乃至 3 0 4 C の電圧レベルは、前述の累積動作期間（期間 C ）中にフォトダイオード 2 0 4 の光電流の大きさによ

10

20

30

40

50



り決まる。すなわち、フォトダイオード204への入射光に応じてノード219に蓄積される電荷が変化する。なお、トランジスタ206及びトランジスタ207の半導体層には、酸化物半導体を用い、オフ電流が極めて小さいトランジスタとすることにより、後の選択動作を行うまで、蓄積された電荷を一定に保つことができる。

#### 【0047】

次いで期間Eにおいて、ゲート信号線213の電圧レベル(信号301)を" L 2 "、リセット信号線214の電圧レベル(信号302)を" L 2 "、ゲート信号線215の電圧レベル(信号303)を" H "、とする。その結果、トランジスタ208が導通し、フォトセンサ基準信号線212とフォトセンサ出力信号線216とが、トランジスタ205とトランジスタ208とを介して導通する。すると、フォトセンサ出力信号線216の電圧レベル(信号305A乃至305C)は、前述のフォトダイオード204への入射光に応じて上昇していく。なお、期間Eより前の期間で、プリチャージ信号線218の電圧レベルは" H "とし、フォトセンサ出力信号線216のプリチャージを終了しておく。ここで、フォトセンサ出力信号線216の電圧レベル(信号305A乃至305C)が上昇する速さは、トランジスタ205のソースとドレイン間を流れる電流に依存する。すなわち、累積動作期間である期間C中にフォトダイオード204に照射されている入射光の光量に応じて変化する。以上、期間Eが選択動作期間である。

10

#### 【0048】

次いで期間Fにおいて、ゲート信号線213の電圧レベル(信号301)を" L 2 "、リセット信号線214の電圧レベル(信号302)を" L 2 "、ゲート信号線215の電圧レベル(信号303)を" L "、とする。その結果、トランジスタ208が非導通状態となり、フォトセンサ出力信号線216の電圧レベル(信号305A乃至305C)は、一定値となる。ここで、一定値となる値は、フォトダイオード204に照射されている入射光の光量に応じて決まる。従って、フォトセンサ出力信号線216の電圧レベルを取得することで、累積動作中におけるフォトダイオード204への入射光の量を知ることができる。以上、期間Fが読み取り動作期間である。

20

#### 【0049】

以上説明したように、本実施の形態における半導体装置は、トランジスタ206の非導通状態の期間となる期間D、期間E、及び期間F、並びにトランジスタ207の非導通状態の期間となる期間A、期間D、期間E、及び期間Fにおいて、トランジスタ206及びトランジスタ207のゲートに印加される電圧の電圧レベルを0V未満とすることを特徴とする。すなわち、トランジスタ206のゲートとソースの間に印加される電圧の電圧レベルをトランジスタ206のしきい値電圧以下、及びトランジスタ207のゲートとソースの間に印加される電圧の電圧レベルを、トランジスタ207のしきい値電圧以下となる電圧レベルとすることを特徴とする。その結果、トランジスタ205のゲートに保持された電荷を保持する機能を向上することができる。

30

#### 【0050】

より具体的にいえば、個々のフォトセンサの動作は、リセット動作と累積動作と選択動作と読み取り動作とを繰り返すことで実現される。上述したように、本実施の形態におけるトランジスタ206及びトランジスタ207は、非導通状態とする期間において、ゲートに印加される電圧の電圧レベルを0V未満とするものである。そのためトランジスタ206及びトランジスタ207の非導通状態をより確実に行うことができ、累積動作及び読み取り動作時にトランジスタ205のゲートに保持された電荷を保持する機能を向上することができる。またフォトセンサにおける入射光を正確に電気信号に変換できるといった機能を向上させることができる。さらにトランジスタ206及びトランジスタ207の半導体層を酸化物半導体を用いて形成し、オフ電流を極めて小さくする構成も好適である。当該構成により、フォトセンサにおける入射光をより正確に電気信号に変換できるといった機能を向上させることができる。

40

#### 【0051】

本実施の形態は、他の実施の形態と適宜組み合わせて実施することができる。

50

## 【 0 0 5 2 】

## ( 実施の形態 2 )

本実施の形態では、複数のフォトセンサを用いた場合の駆動方法について説明する。

## 【 0 0 5 3 】

まず、図 4 に示すタイミングチャートのような駆動方法を考える。図 4 において、信号 4 0 1、信号 4 0 2、信号 4 0 3 は、各々第 1 行、第 2 行、第 3 行のフォトセンサにおけるリセット信号線 2 1 4 の電位変化を示す信号である。また、信号 4 0 4、信号 4 0 5、信号 4 0 6 は、各々第 1 行、第 2 行、第 3 行のフォトセンサにおけるゲート信号線 2 1 3 の電位変化を示す信号である。また、信号 4 0 7、信号 4 0 8、信号 4 0 9 は、各々第 1 行、第 2 行、第 3 行のフォトセンサにおけるゲート信号線 2 1 5 の電位変化を示す信号である。期間 4 1 0 は、1 回の撮像に要する期間である。また、期間 4 1 1、期間 4 1 2、期間 4 1 3 は、第 2 行のフォトセンサが、各々リセット動作、累積動作、選択動作を行っている期間である。このように、各行のフォトセンサを順に駆動していくことで、撮像が可能になる。

10

## 【 0 0 5 4 】

ここで、各行のフォトセンサにおける累積動作について、時間的なズレが生じていることがわかる。すなわち、各行のフォトセンサにおける撮像の同時性が損なわれる。そのため、撮像画像に歪みが生じることになる。特に、第 1 行から第 3 行の方向に高速に移動する被検出物に対しては、尾を引くように、拡大されたような形状の撮像画像になり、逆方向に移動する被検出物に対しては、縮小されたような形状の撮像画像になるなど、形状が歪みやすい。

20

## 【 0 0 5 5 】

各行のフォトセンサにおける累積動作に時間的なズレを生じさせないためには、各行のフォトセンサを順に駆動する周期を短くすることが有効である。しかしながら、この場合、フォトセンサの出力信号を O P アンプもしくは A / D 変換回路で非常に高速度に取得する必要がある。したがって、消費電力の増大を招く。特に、高解像度の画像を取得する場合には、非常に困難となる。

## 【 0 0 5 6 】

そこで、図 5 に示すタイミングチャートのような駆動方法を提案する。図 5 において、信号 5 0 1、信号 5 0 2、信号 5 0 3 は、各々第 1 行、第 2 行、第 3 行のフォトセンサにおけるリセット信号線 2 1 4 の電位変化を示す信号である。また、信号 5 0 4、信号 5 0 5、信号 5 0 6 は、各々第 1 行、第 2 行、第 3 行のフォトセンサにおけるゲート信号線 2 1 3 の電位変化を示す信号である。また、信号 5 0 7、信号 5 0 8、信号 5 0 9 は、各々第 1 行、第 2 行、第 3 行のフォトセンサにおけるゲート信号線 2 1 5 の電位変化を示す信号である。期間 5 1 0 は、1 回の撮像に要する期間である。また、期間 5 1 1、期間 5 1 2、期間 5 1 3 は、第 2 行のフォトセンサが、各々リセット動作（他の行でも共通）、累積動作（他の行でも共通）、選択動作を行っている期間である。

30

## 【 0 0 5 7 】

図 5 において、図 4 と異なるのは、全行のフォトセンサについて、リセット動作と累積動作とが共通の時間に行われ、累積動作終了後に累積動作とは非同期に、各行で順に選択動作を行う点である。累積動作を共通の期間にすることで、各行のフォトセンサにおける撮像の同時性が確保され、高速に移動する被検出物に対しても、歪みが少ない画像を容易に得ることができる。累積動作を共通にすることで、各フォトセンサのリセット信号線 2 1 4 の駆動回路を共通にすることができる。また、各フォトセンサのゲート信号線 2 1 3 の駆動回路も共通にすることができる。このように駆動回路を共通にすることは、周辺回路の削減や低消費電力化に有効である。さらに、選択動作を各行で順次行うことで、フォトセンサの出力信号を取得する際に、O P アンプもしくは A / D 変換回路の動作速度を遅くすることができる。その際、選択動作に要する合計の時間を、累積動作に要する時間より長くすることが好ましい。特に、高解像度の画像を取得する場合には、非常に有効である。

40

50

## 【 0 0 5 8 】

なお、図 5 では、各行のフォトセンサを順次駆動する駆動方法について、タイミングチャートを示したが、特定の領域における画像を取得するために、特定の行におけるフォトセンサのみを順次駆動する駆動方法も有効である。これにより、OP アンプもしくは A / D 変換回路の動作を軽減し、消費電力を低減しながら、必要な画像を取得することができる。また、数行おきにフォトセンサを駆動する駆動方法も有効である。すなわち、複数のフォトセンサの一部を駆動させる。これにより、OP アンプもしくは A / D 変換回路の動作を軽減し、消費電力を低減しながら、必要な解像度の画像を取得することができる。

## 【 0 0 5 9 】

以上のような駆動方法を実現するためには、累積動作が終了した後も、各フォトセンサにおけるトランジスタ 2 0 5 のゲートの電圧レベルを一定に保つ必要がある。したがって、上記実施の形態で説明したように、トランジスタ 2 0 7 は、酸化物半導体を用いて形成され、オフ電流が極めて小さいことが好ましい。

## 【 0 0 6 0 】

以上のような形態とすることで、高速で移動する被検出物に対しても歪みが少なく、高解像度の撮像が実現でき、且つ低消費電力の表示装置又は半導体装置を提供することができる。

## 【 0 0 6 1 】

本実施の形態は、他の実施の形態と適宜組み合わせて実施することができる。

## 【 0 0 6 2 】

( 実施の形態 3 )

本実施の形態では、図 2 におけるフォトセンサ 1 0 6 の回路構成の変形例について説明する。

## 【 0 0 6 3 】

図 6 ( A ) は、図 2 においてトランジスタ 2 0 5 のゲートに接続された、フォトセンサのリセット動作を制御するためのトランジスタ 2 0 7 を省略した構成を示している。図 6 ( A ) の構成では、フォトセンサのリセット動作を行う際、配線 2 1 1 の電圧レベルを変化させることでトランジスタ 2 0 5 のゲートに蓄積された電荷の放電を行う構成とすればよい。

## 【 0 0 6 4 】

図 6 ( B ) は、図 2 におけるフォトセンサ 1 0 6 の構成においてトランジスタ 2 0 5 とトランジスタ 2 0 8 との接続関係を逆にした構成を示している。具体的には、トランジスタ 2 0 5 のソース又はドレインの一方がフォトセンサ出力信号線 2 1 6 に接続され、トランジスタ 2 0 8 のソース又はドレインの一方が、フォトセンサ基準信号線 2 1 2 に接続されている。

## 【 0 0 6 5 】

図 6 ( C ) は、図 2 におけるフォトセンサ 1 0 6 の構成においてトランジスタ 2 0 8 を省略した構成を示す。図 6 ( C ) の構成では、上記説明した図 2、図 6 ( A )、( B )とは異なり、フォトセンサの選択動作及び読み取り動作を行う際、フォトセンサ基準信号線 2 1 2 の電圧レベルを変化させることでトランジスタ 2 0 5 のゲートに蓄積された電荷に応じた信号の変化を読み取る構成とすればよい。

## 【 0 0 6 6 】

図 6 ( C ) に示すフォトセンサ 1 0 6 の動作に関し、タイミングチャートを図 1 0 に示す。図 1 0 において、信号 6 0 1、信号 6 0 2、信号 6 0 3 は、図 6 ( C ) におけるゲート信号線 2 1 3、リセット信号線 2 1 4、フォトセンサ基準信号線 2 1 2 の電圧レベルに相当する。また信号 6 0 4 は、トランジスタ 2 0 5 のゲートの電圧レベルに相当し、フォトダイオード 2 0 4 に入射される光の照度が中程度の場合 ( 以下、照度中 ) について表している。また、信号 6 0 5 は、フォトセンサ出力信号線 2 1 6 の電圧レベルについて表している。また、信号 6 0 6 は、図 6 ( C ) 中のノード 6 1 1 の電圧レベルについて表している。

10

20

30

40

50

## 【 0 0 6 7 】

次いで図 10 のタイミングチャートについて説明する。期間 A において、信号 6 0 1 と信号 6 0 3 の電圧レベルを " H "、信号 6 0 2 の電圧レベルを " L 2 " にする。そして期間 B において、信号 6 0 2 の電圧レベルを " H " にすると、信号 6 0 4 の電圧レベルがリセットされ、信号 6 0 5 及び信号 6 0 6 の電圧レベルが上昇する。以上、期間 A、期間 B がリセット動作期間となる。次いで、期間 C において、信号 6 0 1 の電圧レベルを " L 2 " にすると、信号 6 0 6 の電圧レベルが下降する。そして期間 D において、信号 6 0 2 及び信号 6 0 3 の電圧レベルを " L 2 " にする。以上、期間 C、期間 D が累積動作期間となる。次いで、期間 E において、信号 6 0 1 と信号 6 0 3 の電圧レベルを " H " にすると、信号 6 0 4 と信号 6 0 6 との電圧レベルが同じ電圧レベルとなり、信号 6 0 5 ではフォトセンサの出力信号に応じて電圧レベルが変化する。以上期間 E が選択動作期間となる。そして期間 F において、信号 6 0 1 と信号 6 0 3 の電圧レベルを " L 2 " にし、信号 6 0 5 の電圧レベルを読み取る。以上、期間 F が読み取り動作期間である。以上のようにして、図 6 ( C ) に示すフォトセンサ 1 0 6 を動作させればよい。

10

## 【 0 0 6 8 】

本実施の形態は、他の実施の形態と適宜組み合わせ実施することができる。

## 【 0 0 6 9 】

( 実施の形態 4 )

本実施の形態では、フォトセンサを有する半導体装置の構造及び作製方法について説明する。図 7 に半導体装置の断面図を示す。なお、表示装置を構成する場合も、以下の半導体装置を用いることができる。

20

## 【 0 0 7 0 】

図 7 では、絶縁表面を有する基板 1 0 0 1 上に、フォトダイオード 1 0 0 2、トランジスタ 1 0 0 3、及びトランジスタ 1 0 0 4 が設けられている。それぞれ、図 2 における、フォトダイオード 2 0 4、トランジスタ 2 0 5、及びトランジスタ 2 0 6 の断面図を示している。被検出物 1 2 0 1 から発せられる光 1 2 0 2、被検出物 1 2 0 1 で外光が反射した光 1 2 0 2、又は装置内部から発せられた光が被検出物 1 2 0 1 で反射した光 1 2 0 2 が、フォトダイオード 1 0 0 2 に入射される。基板 1 0 0 1 側の被検出物を撮像する構成としてもよい。

## 【 0 0 7 1 】

30

基板 1 0 0 1 は、絶縁性基板（例えばガラス基板又はプラスチック基板）、該絶縁性基板上に絶縁膜（例えば酸化珪素膜又は窒化珪素膜）を形成したもの、半導体基板（例えばシリコン基板）上に該絶縁膜を形成したもの、又は金属基板（例えばアルミニウム基板）上に該絶縁膜を形成したものを有することができる。

## 【 0 0 7 2 】

フォトダイオード 1 0 0 2 は、横型接合タイプの p i n ダイオードであり、半導体膜 1 0 0 5 を有している。半導体膜 1 0 0 5 は、p 型の導電性を有する領域（p 層 1 0 2 1）と、i 型の導電性を有する領域（i 層 1 0 2 2）と、n 型の導電性を有する領域（n 層 1 0 2 3）とを有している。なお、フォトダイオード 1 0 0 2 は、p n ダイオードであっても良い。

40

## 【 0 0 7 3 】

横型接合タイプの p i n ダイオード又は p n ダイオードは、p 型を付与する不純物と、n 型を付与する不純物とを、それぞれ半導体膜 1 0 0 5 の特定の領域に添加することで、形成することが出来る。

## 【 0 0 7 4 】

フォトダイオード 1 0 0 2 は、入射光から生成される電気信号の割合（量子効率）を向上させるために、結晶欠陥の少ない単結晶半導体（例えば単結晶シリコン）を用いて半導体膜 1 0 0 5 を形成することが好ましい。

## 【 0 0 7 5 】

トランジスタ 1 0 0 3 は、トップゲート型の薄膜トランジスタであり、半導体膜 1 0 0

50

6、ゲート絶縁膜 1007、及びゲート電極 1008 を有している。

【0076】

トランジスタ 1003 は、フォトダイオード 1002 から供給される電荷を出力信号に変換する機能を有する。そのため、単結晶半導体（例えば単結晶シリコン）を用いて半導体膜 1006 を形成し、移動度の高いトランジスタとすることが好ましい。

【0077】

半導体膜 1005 及び半導体膜 1006 を、単結晶半導体を用いて形成する例を示す。単結晶半導体基板（例えば単結晶シリコン基板）の所望の深さに、イオン照射等を行い損傷領域を形成する。当該単結晶半導体基板と基板 1001 とを絶縁膜を介して貼り合わせた後、損傷領域から単結晶半導体基板を分離して、基板 1001 上に半導体膜を形成する。当該半導体膜をエッチングなどにより所望の形状に加工（パターニング）することで、半導体膜 1005 及び半導体膜 1006 を形成する。半導体膜 1005 と半導体膜 1006 を同一工程で形成することができるため、コストを低減できる。これにより、フォトダイオード 1002 とトランジスタ 1003 とは同一表面上に形成されることになる。

【0078】

なお、半導体膜 1005 及び半導体膜 1006 は、非晶質半導体、微結晶半導体、多結晶半導体、酸化物半導体などを用いて形成することもできる。特に、単結晶半導体を用いることで移動度の高いトランジスタとすることが望ましい。また、半導体材料は、結晶性を向上させることが容易であるシリコン又はシリコンゲルマニウム等のシリコン半導体を用いることが好ましい。

【0079】

ここで、フォトダイオード 1002 の量子効率を向上させるため、半導体膜 1005 を厚く形成することが好ましい。更に、トランジスタ 1003 の S 値等の電気特性を良好にするため、半導体膜 1006 を薄く形成することが好ましい。この場合、半導体膜 1005 は、半導体膜 1006 より厚く形成すればよい。

【0080】

また、図 2 におけるトランジスタ 208 についても、結晶性半導体を用い、移動度が高いトランジスタとすることが望ましい。トランジスタ 1003 と同じ半導体材料を用いることで、トランジスタ 1003 と同一工程で形成することができ、コストを低減できる。

【0081】

なお、ゲート絶縁膜 1007 は、酸化珪素膜又は窒化珪素膜等を用いて、単層又は積層で形成する。プラズマ CVD 法又はスパッタリング法を用いて形成すればよい。

【0082】

なお、ゲート電極 1008 は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料、又はこれらを主成分とする合金材料を用いて、単層又は積層で形成する。スパッタリング法又は真空蒸着法を用いて形成すればよい。

【0083】

また、フォトダイオード 1002 は、横型接合タイプとせずに、p 層、i 層、及び n 層を積層させた構造を採用することもできる。また、トランジスタ 1003 は、ボトムゲート型としてもよく、チャネルストップ構造又はチャネルエッチ構造とすることもできる。

【0084】

なお、図 9 のように、フォトダイオード 1002 の下部に遮光膜 1301 を設け、検出すべき光以外を遮る構成としてもよい。フォトダイオード 1002 の上部に遮光膜を設けてもよい。その場合、フォトダイオード 1002 が形成された基板 1001 と対向する基板 1302 に遮光膜を設ければよい。

【0085】

トランジスタ 1004 は、ボトムゲート型の逆スタガ構造の薄膜トランジスタであり、ゲート電極 1010、ゲート絶縁膜 1011、半導体膜 1012、電極 1013、電極 1014 を有する。また、トランジスタ 1004 上に絶縁膜 1015 を有する。なお、トラ

10

20

30

40

50

ンジスタ１００４は、トップゲート型としてもよい。

【００８６】

ここでトランジスタ１００４は、フォトダイオード１００２及びトランジスタ１００３の上方に絶縁膜１００９を介して形成されていることを特徴とする。このようにトランジスタ１００４をフォトダイオード１００２と異なる層に形成することで、フォトダイオード１００２の面積を拡大することが可能となり、フォトダイオード１００２の受光量を大きくすることができる。

【００８７】

また、トランジスタ１００４の一部又は全部が、フォトダイオード１００２のｎ層１０２３又はｐ層１０２１のいずれかと重なるように形成することが好ましい。フォトダイオード１００２の面積を拡大できるとともに、トランジスタ１００４とｉ層１０２２との重なりを極力小さくすることで効率よく受光を行うことができるからである。ｐｎダイオードの場合も、トランジスタ１００４とｐｎ接合部との重なりを小さくすることで効率よく受光を行うことができる。

【００８８】

トランジスタ１００４は、フォトダイオード１００２の出力信号をトランジスタ１００３のゲートに電荷として累積し、また、当該電荷を保持する機能を有する。そのため、酸化物半導体を用いて半導体膜１０１２を形成し、オフ電流が極めて低いトランジスタとすることが好ましい。

【００８９】

また、図２におけるトランジスタ２０７についても、酸化物半導体を用いたオフ電流が極めて低いトランジスタを用いることが望ましい。トランジスタ１００４と同じ半導体材料を用いることで、トランジスタ１００４と同一工程で形成することができ、コストを低減できる。なお、上記の各半導体素子について、薄膜半導体を用いても、バルク半導体を用いてもよい。

【００９０】

以下に、半導体膜１０１２を、酸化物半導体を用いて形成する例を示す。

【００９１】

トランジスタのオフ電流を大きくする要因として、酸化物半導体中に水素等の不純物（例えば水素、水、又は水酸基）が含まれていることが挙げられる。水素等は、酸化物半導体中でキャリアの供与体（ドナー）になる可能性があり、オフ状態においても電流を発生させる要因となる。すなわち、酸化物半導体中に水素等が多量に含まれていると、酸化物半導体がＮ型化されてしまう。

【００９２】

そこで、以下で示す作製方法は、酸化物半導体中の水素を極力低減し、且つ、構成元素である酸素の濃度を高くすることで、酸化物半導体を高純度化するものである。高純度化された酸化物半導体は、真性又は実質的に真性な半導体であり、オフ電流を小さくすることができる。

【００９３】

まず、絶縁膜１００９上に、酸化物半導体膜をスパッタリング法により形成する。

【００９４】

酸化物半導体膜のターゲットとしては、酸化亜鉛を主成分とする金属酸化物のターゲットを用いることができる。例えば、組成比として、 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ 、すなわち、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 0.5$ のターゲットを用いることができる。また、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1$ 、又は $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 2$ の組成比を有するターゲットを用いることもできる。また、 $\text{SiO}_2$ を２重量％以上１０重量％以下含むターゲットを用いることもできる。

【００９５】

なお、酸化物半導体膜の成膜の際は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、または希ガス及び酸素混合雰囲気下とすればよい。ここで、酸化物半導体膜を成

10

20

30

40

50

膜する際に用いるスパッタガスは、水素、水、水酸基又は水素化物などの不純物の濃度がppmレベル、好ましくはppbレベルまで除去された高純度ガスを用いる。

【0096】

酸化物半導体膜は、処理室内の残留水分を除去しつつ水素及び水分が除去されたスパッタガスを導入して成膜する。処理室内の残留水分を除去するためには、吸着型の真空ポンプを用いることが好ましい。例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。

【0097】

酸化物半導体膜の膜厚は、2nm以上200nm以下とすればよく、好ましくは5nm以上30nm以下とする。そして、酸化物半導体膜にエッチング等を行い、所望の形状に加工（パターニング）して半導体膜1012とする。

10

【0098】

以上では、酸化物半導体膜としてIn-Ga-Zn-Oを用いる例を示したが、その他にも、In-Sn-Ga-Zn-O、In-Sn-Zn-O、In-Al-Zn-O、Sn-Ga-Zn-O、Al-Ga-Zn-O、Sn-Al-Zn-O、In-Zn-O、Sn-Zn-O、Al-Zn-O、Zn-Mg-O、Sn-Mg-O、In-Mg-O、In-O、Sn-O、又はZn-Oなどを用いることができる。また、上記酸化物半導体膜はSiを含んでいてもよい。また、これらの酸化物半導体膜は、非晶質であってもよいし、結晶質であってもよい。または、非単結晶であってもよいし、単結晶であってもよい。

20

【0099】

また、酸化物半導体膜として、 $\text{InMO}_3(\text{ZnO})_m$  ( $m > 0$ ) で表記される薄膜を用いることもできる。ここで、Mは、Ga、Al、MnおよびCoから選ばれた一または複数の金属元素である。例えば、Mとして、Ga、Ga及びAl、Ga及びMn、またはGa及びCoが挙げられる。

【0100】

次に、酸化物半導体膜（半導体膜1012）に第1の加熱処理を行う。第1の加熱処理の温度は、400 以上750 以下、好ましくは400 以上基板の歪み点未満とする。

【0101】

第1の加熱処理によって酸化物半導体膜（半導体膜1012）から水素、水、及び水酸基等の除去（脱水素化処理）を行うことができる。これらが酸化物半導体膜に含まれると、ドナーとなりトランジスタのオフ電流を増大させるため、第1の加熱処理による脱水素化処理は極めて有効である。

30

【0102】

なお、第1の加熱処理は、電気炉を用いることができる。また、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって加熱してもよい。その場合、例えばGRTA (Gas Rapid Thermal Anneal) 装置、LRTA (Lamp Rapid Thermal Anneal) 装置等のRTA (Rapid Thermal Anneal) 装置を用いることができる。

40

【0103】

LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光（電磁波）の輻射により、被処理物を加熱する装置である。

【0104】

GRTA装置は、高温のガスを用いて加熱処理を行う装置である。気体としては、不活性ガス（代表的には、アルゴン等の希ガス）または窒素ガスを用いることができる。GRTA装置を用いることで、短時間で高温の加熱処理が可能となるため、特に有効である。

【0105】

また、第1の加熱処理は、パターニングを行う前に行ってもよいし、電極1013及び

50

電極 1014 を形成した後に行ってもよいし、絶縁膜 1015 を形成した後に行ってもよい。ただ、電極 1013 及び電極 1014 が第 1 の加熱処理によってダメージを受けることを避けるため、当該電極を形成する前に行うことが好ましい。

#### 【0106】

ここで、第 1 の加熱処理において、酸化物半導体に酸素欠損が生じてしまうおそれがある。そのため、第 1 の加熱処理の後に、酸化物半導体に酸素の導入（加酸化処理）を行い、構成元素である酸素の濃度を高くすることで、酸化物半導体の高純度化を行うことが好ましい。

#### 【0107】

加酸化処理の具体例としては、第 1 の加熱処理の後、連続して、窒素及び / 又は酸素を含む雰囲気（たとえば、窒素：酸素の体積比 = 4 : 1）中、又は酸素雰囲気中において、第 2 の加熱処理を行う方法が挙げられる。また、酸素雰囲気下でのプラズマ処理を行う方法を用いることもできる。酸化物半導体膜中の酸素濃度を向上させ、高純度化することができる。第 2 の加熱処理の温度は、200 以上 400 以下、好ましくは 250 以上 350 以下とする。

#### 【0108】

また、加酸化処理の別の例としては、半導体膜 1012 上に接して酸化珪素膜等の酸化絶縁膜（絶縁膜 1015）を形成し、第 3 の加熱処理を行う。この絶縁膜 1015 中の酸素が半導体膜 1012 に移動し、酸化物半導体の酸素濃度を向上させ、高純度化することができる。第 3 の加熱処理の温度は、200 以上 400 以下、好ましくは 250 以上 350 以下とする。なお、トップゲート型とした場合においても、半導体膜 1012 上部に接するゲート絶縁膜を、酸化珪素膜等で形成し、同様の加熱処理を行うことで、酸化物半導体を高純度化することができる。

#### 【0109】

以上のように、第 1 の加熱処理により脱水素化処理を行った後、第 2 の加熱処理又は第 3 の加熱処理により加酸化処理を行うことで、酸化物半導体膜を高純度化することができる。高純度化することで、酸化物半導体を真性又は実質的に真性とすることができ、トランジスタ 1004 のオフ電流を低減することができる。

#### 【0110】

なお、絶縁膜 1009 は、フォトダイオード 1002 及びトランジスタ 1003 上に、酸化珪素膜、窒化珪素膜等を用いて、単層又は積層で形成する。プラズマ CVD 法、スパッタリング法を用いて形成すればよい。ポリイミド等の樹脂膜を塗布法等により形成してもよい。

#### 【0111】

また、ゲート電極 1010 は、絶縁膜 1009 上に、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料、又はこれらを主成分とする合金材料を用いて、単層又は積層で形成する。スパッタリング法又は真空蒸着法を用いて形成すればよい。

#### 【0112】

また、ゲート絶縁膜 1011 は、酸化珪素膜又は窒化珪素膜等を用いて、単層又は積層で形成する。プラズマ CVD 法又はスパッタリング法を用いて形成すればよい。

#### 【0113】

また、電極 1013 及び電極 1014 は、ゲート絶縁膜 1011 及び半導体膜 1012 上に、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、イットリウムなどの金属、これらを主成分とする合金材料、又は酸化インジウム等の導電性を有する金属酸化物等を用いて、単層又は積層で形成する。スパッタリング法又は真空蒸着法を用いて形成すればよい。ここで、電極 1013 は、ゲート絶縁膜 1007、絶縁膜 1009、ゲート絶縁膜 1011 に形成されたコンタクトホールを介して、フォトダイオード 1002 の n 層 1023 と接続されることが好ましい。

#### 【0114】



以下に、高純度化された酸化物半導体、及びそれを用いたトランジスタについて、詳細に説明する。

【0115】

高純度化された酸化物半導体の一例としては、キャリア濃度が  $1 \times 10^{14} / \text{cm}^3$  未満、好ましくは  $1 \times 10^{12} / \text{cm}^3$  未満、さらに好ましくは  $1 \times 10^{11} / \text{cm}^3$  未満、または  $6.0 \times 10^{10} / \text{cm}^3$  未満である酸化物半導体が挙げられる。

【0116】

高純度化された酸化物半導体を用いたトランジスタは、シリコンを用いた半導体を有するトランジスタ等に比較して、オフ電流が非常に小さいという特徴を有している。

【0117】

トランジスタのオフ電流特性について、評価用素子 (TEG と呼ぶ) を用いて測定した結果を以下に示す。なお、ここでは、nチャネル型のトランジスタであるものとして説明する。

【0118】

TEG には、 $L/W = 3 \mu\text{m} / 50 \mu\text{m}$  (膜厚  $d : 30 \text{nm}$ ) のトランジスタを 200 個並列に接続して作製された  $L/W = 3 \mu\text{m} / 10000 \mu\text{m}$  のトランジスタを設けた。その初期特性を図 8 に示す。ここでは、 $V_G$  を  $-20 \text{V}$  以上  $+5 \text{V}$  以下までの範囲で示している。トランジスタの初期特性を測定するため、基板温度を室温とし、ソース・ドレイン間電圧 (以下、ドレイン電圧または  $V_D$  という) を  $1 \text{V}$  または  $10 \text{V}$  とし、ソース・ゲート間電圧 (以下、ゲート電圧または  $V_G$  という) を  $-20 \text{V} \sim +20 \text{V}$  まで変化させたときのソース・ドレイン電流 (以下、ドレイン電流または  $I_D$  という) の変化特性、すなわち  $V_G - I_D$  特性を測定した。

【0119】

図 8 に示すように、チャネル幅  $W$  が  $10000 \mu\text{m}$  のトランジスタは、 $V_D$  が  $1 \text{V}$  及び  $10 \text{V}$  のいずれにおいても、オフ電流は  $1 \times 10^{-13} \text{A}$  以下となっており、測定機 (半導体パラメータ・アナライザ、Agilent 4156C; Agilent 社製) の分解能 ( $100 \text{fA}$ ) 以下となっている。このオフ電流値は、チャネル幅  $1 \mu\text{m}$  に換算すると、 $10 \text{aA} / \mu\text{m}$  に相当する。

【0120】

なお、本明細書においてオフ電流 (リーク電流ともいう) とは、nチャネル型のトランジスタでしきい値  $V_{th}$  が正である場合、室温において  $-20 \text{V}$  以上  $-5 \text{V}$  以下の範囲の任意のゲート電圧を印加したときにトランジスタのソース・ドレイン間を流れる電流のことを指す。なお、室温は、 $15$  度以上  $25$  度以下とする。本明細書に開示する酸化物半導体を用いたトランジスタは、室温において、単位チャネル幅 ( $W$ ) あたりの電流値が  $100 \text{aA} / \mu\text{m}$  以下、好ましくは  $1 \text{aA} / \mu\text{m}$  以下、さらに好ましくは  $10 \text{zA} / \mu\text{m}$  以下である。

【0121】

また、高純度の酸化物半導体を用いたトランジスタは温度特性が良好である。代表的には、 $-25$  から  $150$  までの温度範囲におけるトランジスタの電流電圧特性において、オン電流、オフ電流、電界効果移動度、 $S$  値、及びしきい値電圧の変動がほとんどなく、温度による電流電圧特性の劣化がほとんど見られない。

【0122】

本実施の形態は、他の実施の形態と適宜組み合わせて実施することができる。

【符号の説明】

【0123】

- 100 表示パネル
- 101 画素回路
- 102 表示素子制御回路
- 103 フォトセンサ制御回路
- 104 画素

10

20

30

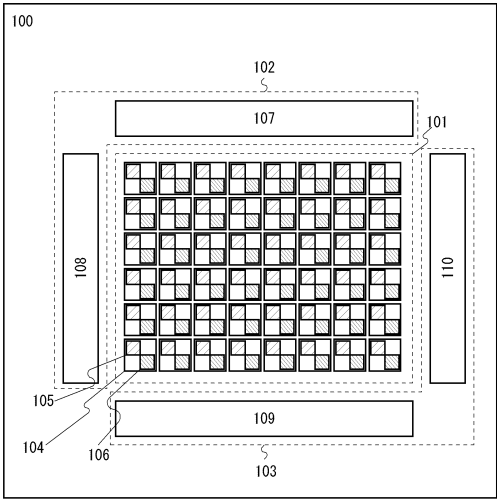
40

50

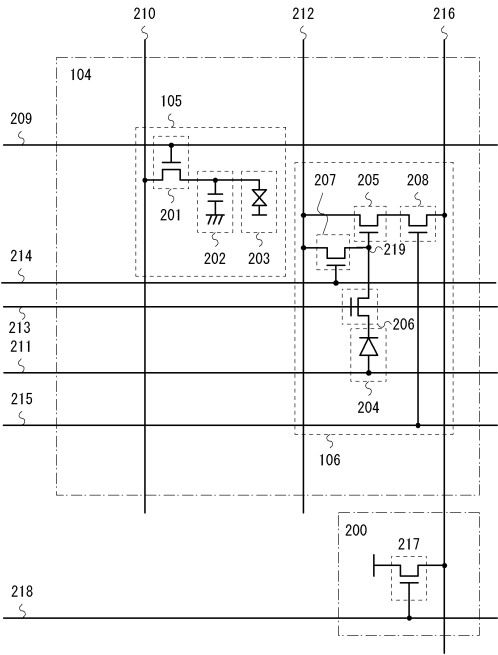
1 0 5	表示素子	
1 0 6	フォトセンサ	
1 0 7	表示素子駆動回路	
1 0 8	表示素子駆動回路	
1 0 9	フォトセンサ読み出し回路	
1 1 0	フォトセンサ駆動回路	
2 0 0	プリチャージ回路	
2 0 1	トランジスタ	
2 0 2	保持容量	
2 0 3	液晶素子	10
2 0 4	フォトダイオード	
2 0 5	トランジスタ	
2 0 6	トランジスタ	
2 0 7	トランジスタ	
2 0 8	トランジスタ	
2 0 9	ゲート信号線	
2 1 0	ビデオデータ信号線	
2 1 1	配線	
2 1 2	フォトセンサ基準信号線	
2 1 3	ゲート信号線	20
2 1 4	リセット信号線	
2 1 5	ゲート信号線	
2 1 6	フォトセンサ出力信号線	
2 1 7	トランジスタ	
2 1 8	プリチャージ信号線	
2 1 9	ノード	
3 0 1 ~ 3 0 5	信号	
4 0 1 ~ 4 0 9	信号	
4 1 0 ~ 4 1 3	期間	
5 0 1 ~ 5 0 9	信号	30
5 1 0 ~ 5 1 3	期間	
6 0 1 ~ 6 0 6	信号	
6 1 1	ノード	
1 0 0 1	基板	
1 0 0 2	フォトダイオード	
1 0 0 3	トランジスタ	
1 0 0 4	トランジスタ	
1 0 0 5	半導体膜	
1 0 0 6	半導体膜	
1 0 0 7	ゲート絶縁膜	40
1 0 0 8	ゲート電極	
1 0 0 9	絶縁膜	
1 0 1 0	ゲート電極	
1 0 1 1	ゲート絶縁膜	
1 0 1 2	半導体膜	
1 0 1 3	電極	
1 0 1 4	電極	
1 0 1 5	絶縁膜	
1 0 2 1	p 層	
1 0 2 2	i 層	50

- 1 0 2 3    n 層
- 1 2 0 1    被検出物
- 1 2 0 2    光
- 1 3 0 1    遮光膜
- 1 3 0 2    基板

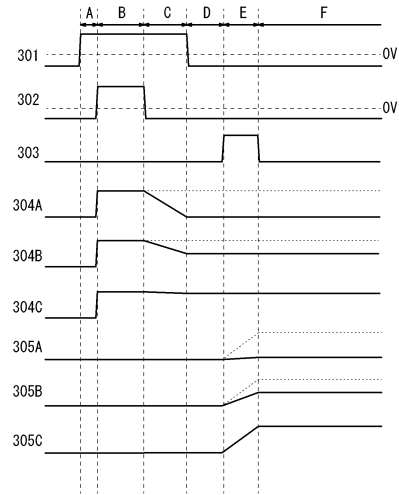
【図 1】



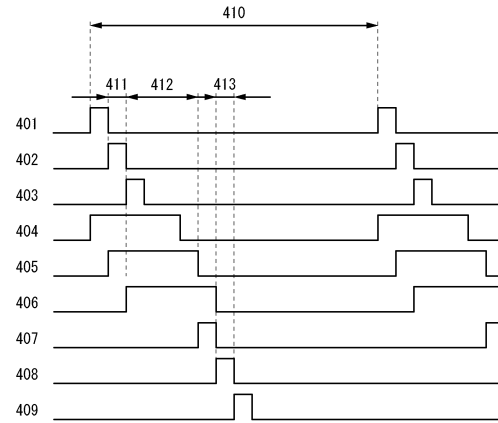
【図 2】



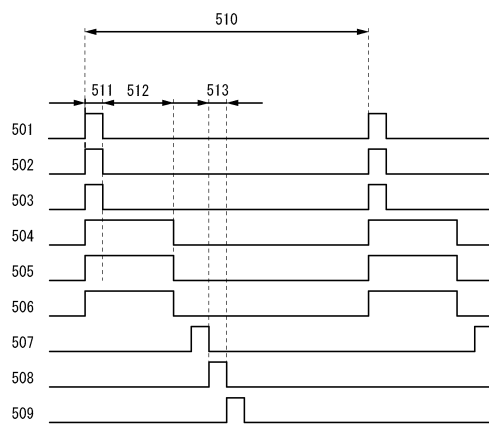
【図 3】



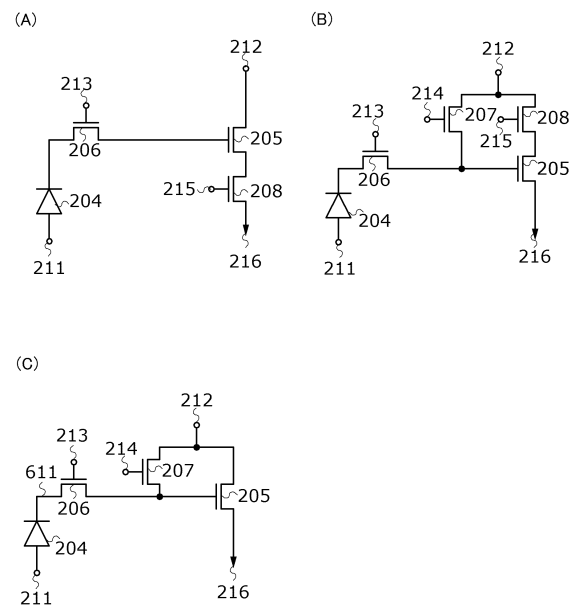
【図 4】



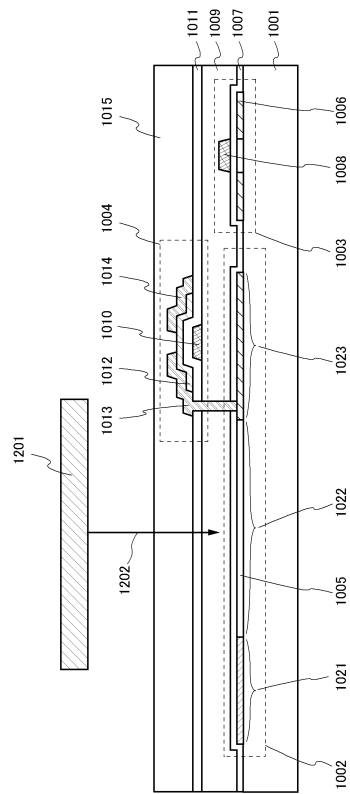
【図 5】



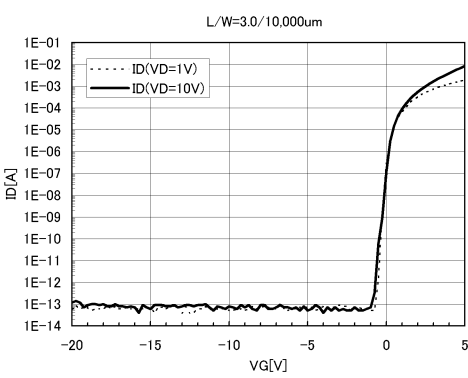
【図 6】



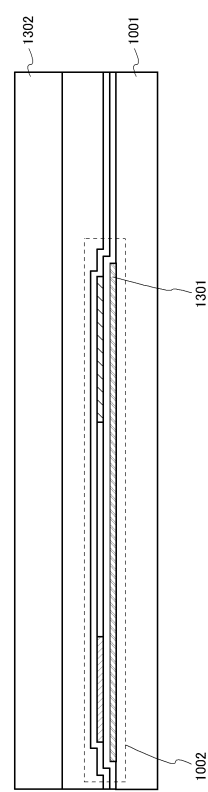
【図 7】



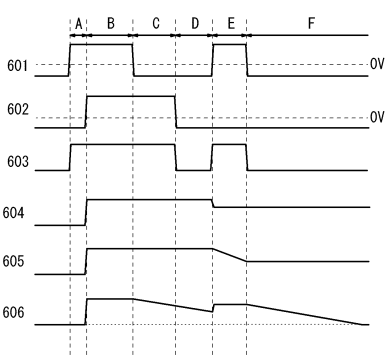
【図 8】



【図 9】



【図 10】



---

フロントページの続き

審査官 内田 勝久

(56)参考文献 特表2009-535819(JP,A)  
特開2005-134809(JP,A)  
特開2007-129288(JP,A)  
特開2002-016243(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/30 ~ 5/378  
H01L 27/14 ~ 27/148