

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4909077号  
(P4909077)

(45) 発行日 平成24年4月4日(2012.4.4)

(24) 登録日 平成24年1月20日(2012.1.20)

(51) Int. Cl. F I  
 HO 1 C 7/00 (2006.01) HO 1 C 7/00 B  
 HO 1 C 1/14 (2006.01) HO 1 C 1/14 Z

請求項の数 1 (全 20 頁)

(21) 出願番号	特願2006-535835 (P2006-535835)	(73) 特許権者	000005821
(86) (22) 出願日	平成17年9月9日(2005.9.9)		パナソニック株式会社
(86) 国際出願番号	PCT/JP2005/016597		大阪府門真市大字門真1006番地
(87) 国際公開番号	W02006/030705	(74) 代理人	100067828
(87) 国際公開日	平成18年3月23日(2006.3.23)		弁理士 小谷 悦司
審査請求日	平成20年9月1日(2008.9.1)	(74) 代理人	100115381
(31) 優先権主張番号	特願2004-267926 (P2004-267926)		弁理士 小谷 昌崇
(32) 優先日	平成16年9月15日(2004.9.15)	(74) 代理人	100109438
(33) 優先権主張国	日本国(JP)		弁理士 大月 伸介
(31) 優先権主張番号	特願2004-267927 (P2004-267927)	(72) 発明者	木下 泰治
(32) 優先日	平成16年9月15日(2004.9.15)		大阪府門真市大字門真1006番地 パナソニックエレクトロニクス株式会社 社内
(33) 優先権主張国	日本国(JP)		
前置審査			

最終頁に続く

(54) 【発明の名称】 チップ抵抗器

(57) 【特許請求の範囲】

【請求項 1】

基板と、この基板の上面に設けられた一对の第1の上面電極と、この一对の第1の上面電極の上に重ねて形成された一对の第2の上面電極と、前記一对の第1の上面電極と電氣的に接続されるように設けられた抵抗体と、前記基板の裏面側における前記一对の第1の上面電極と対向する位置に設けられた一对の裏面電極と、前記一对の第1の上面電極の各々とこれに対向する裏面電極とに電氣的に接続されるように前記基板の端面に設けられた一对の端面電極と、少なくとも前記抵抗体を覆うように設けられた樹脂からなる保護膜と、少なくとも前記一对の上面電極の各々を覆うように形成されためっき層とを備え、

前記一对の第2の上面電極の一部は前記保護膜を覆い、前記めっき層は、少なくとも前記一对の第2の上面電極の各々を覆う第1のめっき層と、この第1のめっき層を覆い、かつこの第1のめっき層よりも硬度が低くて柔らかい第2のめっき層とで構成されており、さらに、前記第1のめっき層の厚みは、前記第2のめっき層の厚みよりも厚く設定され、前記第1のめっき層および第2のめっき層のうち、前記第2の上面電極における前記保護膜の上に重なる端部の上方に位置する部分が、前記基板の上方からの荷重に対して当該荷重を2点で受けるように前記保護膜よりも上方に突出する突出部となり、この突出部は、前記一对の裏面電極の上方に対応する箇所に位置し、上面視にて前記裏面電極と重なっていることを特徴とするチップ抵抗器。

【発明の詳細な説明】

【技術分野】

10

20

## 【0001】

本発明は、各種電子機器に採用されるチップ抵抗器に関するものである。

## 【背景技術】

## 【0002】

以下、従来のチップ抵抗器について、図面を参照しながら説明する。

## 【0003】

図11は従来のチップ抵抗器の断面図を示したもので、基板1はアルミナ等の磁器からなる絶縁性を有するものである。この基板1の厚みは微小なチップ抵抗器ほど薄く、例えば、製品の外形寸法が0.6mm×0.3mmである0603チップ抵抗器では基板1の厚みは0.2mm、一方、製品の外形寸法が0.4mm×0.2mmである0402チップ抵抗器では基板1の厚みは0.1mmが標準となっている。

10

## 【0004】

前記基板1の上面の左右両端部には一对の上面電極2が設けられている。この一对の上面電極2の膜厚は通常8μm程度である。前記基板1の上面には前記一对の上面電極2に両端部が重なるように抵抗体3が設けられている。この抵抗体3の厚みは通常8μm程度である。また、前記抵抗体3を覆うようにプリコートガラス層4が設けられている。このプリコートガラス層4の厚みは通常8μm程度である。また、前記抵抗体3の全体を覆うように保護膜6が設けられている。この保護膜6は、抵抗体3の上方に位置する部分で10μm～30μmの厚さがあるため、表面張力によって中央付近がかまぼこ状に盛り上がった断面形状になっている。

20

## 【0005】

前記基板1の裏面には前記一对の上面電極2と対向するように一对の裏面電極5が設けられている。前記基板1の両端面には前記一对の上面電極2および一对の裏面電極5と電気的に接続されるように一对の端面電極7が設けられている。前記一对の上面電極2の表面の一部、一对の端面電極7の表面および一对の裏面電極5の表面にはニッケルめっき層8が設けられている。また、ニッケルめっき層8を覆うようにはんだめっき層9が設けられている。このはんだめっき層9は前記保護膜5の中央部よりも低く設けられている。

## 【0006】

次に、従来のチップ抵抗器の製造方法について、図面を参照しながら説明する。

## 【0007】

図12(a)～(c)および図13(a)～(c)は従来のチップ抵抗器の製造工程図を示したもので、この図12(a)～(c)および図13(a)～(c)に基づいて、その製造方法を以下に説明する。

30

## 【0008】

まず、図12(a)に示すように、上面と裏面にそれぞれ1次分割溝1aと2次分割溝1bをあらかじめ形成したアルミナ等の磁器からなる絶縁性を有するシート状の基板1cを用意し、そしてこのシート状の基板1cの上面に、前記1次分割溝1aを跨ぐように複数の上面電極2をスクリーン印刷法で形成する。なお、図示していないが、シート状の基板1cの裏面にも、前記1次分割溝1aを跨ぐように複数の裏面電極5をスクリーン印刷法で形成する。

40

## 【0009】

次に、図12(b)に示すように、複数の上面電極2に一部が重なるように前記シート状の基板1cの上面に抵抗体3をスクリーン印刷法で形成するとともに、この抵抗体3を覆うようにプリコートガラス層4をスクリーン印刷法で形成し、さらに前記抵抗体3における全抵抗値が所定の抵抗値の範囲内に入るようにレーザー等によりプリコートガラス層4の上から抵抗体3にトリミング溝3aを施す。

## 【0010】

次に、図12(c)に示すように、複数の抵抗体3を覆うように保護膜6をスクリーン印刷法で形成する。

## 【0011】

50

次に、図12(c)に示す1次分割溝1aの部分で分割することにより、図13(a)に示すような短冊状の基板1dを構成するとともに、短冊状の基板1dの両端面に、上面電極2および裏面電極4と電氣的に接続されるように端面電極7を塗着形成する。

【0012】

次に、図13(a)に示す短冊状の基板1dを2次分割溝1bの部分で分割することにより、図13(b)に示すような個片状の基板1eを構成する。

【0013】

最後に、図13(c)に示すように、上面電極2の表面の一部と裏面電極5の表面および端面電極7の表面にニッケルめっき層8(図示せず)を形成した後、その上にはんだめっき層9を形成することにより、従来のチップ抵抗器を製造していた。

【0014】

なお、この出願の発明に関連する先行技術文献情報としては、例えば、特許文献1が知られている。

【特許文献1】特開平7-86003号公報

【発明の開示】

【発明が解決しようとする課題】

【0015】

上記した従来のチップ抵抗器を電子機器のプリント基板に実装する場合は、図14に示すように、プリント基板10aの電極ランド10bにチップ抵抗器の裏面電極5をはんだ付けすることにより実装しているが、この場合、実装ノズル10cで保護膜6の上面を吸着し、そしてこの実装ノズル10cでチップ抵抗器の裏面電極5をプリント基板10aの電極ランド10bに位置合わせするようにしている。このため、従来のチップ抵抗器においては、チップ抵抗器の上面側の突出部である保護膜6の中央付近に押し込む力が集中し、チップ抵抗器の裏面側の突出部である一对の裏面電極5が受ける反発力とが合わさって、基板1を折る力が強く働いて基板1に大きな曲げ応力が作用することになり、これにより、図15に示すように、基板1が割れてしまうという課題を有していた。特に、この基板1の割れは、基板1の厚みが薄い微小なチップ抵抗器、例えば、製品の外形寸法が0.6mm×0.3mmである0603チップ抵抗器や、製品の外形寸法が0.4mm×0.2mmである0402チップ抵抗器においては、大きな課題となっていた。

【0016】

本発明は上記従来の課題を解決するもので、実装ノズルを用いてチップ抵抗器を電子機器のプリント基板に実装する場合、実装時の応力により基板が割れることを抑制することができる微小サイズのチップ抵抗器を提供することを目的とするものである。

【課題を解決するための手段】

【0017】

上記目的を達成するために、本発明に係るチップ抵抗器は、基板と、この基板の上面に設けられた一对の第1の上面電極と、この一对の第1の上面電極の上に重ねて形成された一对の第2の上面電極と、前記一对の第1の上面電極と電氣的に接続されるように設けられた抵抗体と、前記基板の裏面側における前記一对の第1の上面電極と対向する位置に設けられた一对の裏面電極と、前記一对の第1の上面電極の各々とこれに対向する裏面電極とに電氣的に接続されるように前記基板の端面に設けられた一对の端面電極と、少なくとも前記抵抗体を覆うように設けられた樹脂からなる保護膜と、少なくとも前記一对の上面電極の各々を覆うように形成されためっき層とを備え、前記一对の第2の上面電極の一部は前記保護膜を覆い、前記めっき層は、少なくとも前記一对の第2の上面電極の各々を覆う第1のめっき層と、この第1のめっき層を覆い、かつこの第1のめっき層よりも硬度が低くて柔らかい第2のめっき層とで構成されており、さらに、前記第1のめっき層の厚みは、前記第2のめっき層の厚みよりも厚く設定され、前記第1のめっき層および第2のめっき層のうち、前記第2の上面電極における前記保護膜の上に重なる端部の上方に位置する部分が、前記基板の上方からの荷重に対して当該荷重を2点で受けるように前記保護膜よりも上方に突出する突出部となり、この突出部は、前記一对の裏面電極の上方に対応す

10

20

30

40

50

る箇所位置し、上面視にて前記裏面電極と重なっていることを特徴とするものである。

【発明の効果】

【0018】

この構成によれば、チップ抵抗器を実装ノズルで吸着して電子機器のプリント基板に実装する場合、実装ノズルの押し込み力は少なくとも2点に分散されるため、基板に作用する曲げ応力が低減され、さらに、第1のめっき層よりも硬度が低くて柔らかい第2のめっき層の厚みを第1のめっき層の厚みよりも薄く設定しているため、第2のめっき層の変形の影響を抑制できて基板割れが発生しにくくなるものである。

【発明を実施するための最良の形態】

【0019】

以下、本発明の実施の形態におけるチップ抵抗器について、図面を参照しながら説明する。

【0020】

(第1実施形態)

図1は本発明の第1実施形態におけるチップ抵抗器の断面図を示したもので、基板11は焼成済みのアルミナ等の磁器からなる絶縁性を有するものである。この基板11の厚みは微小なチップ抵抗器ほど薄く、例えば、製品の外形寸法が0.6mm×0.3mmである0603チップ抵抗器では基板11の厚みは0.2mm、一方、製品の外形寸法が0.4mm×0.2mmである0402チップ抵抗器では基板11の厚みは0.1mmが標準となっている。

【0021】

前記基板11の上面の左右両端部には一対の第1の上面電極12が設けられている。この一対の第1の上面電極12は金を含有した金レジネートペーストにより構成されている。前記基板11の上面には前記第1の上面電極12に両端部が重なるように酸化ルテニウム系の抵抗体13が設けられている。また、前記抵抗体13の少なくとも一部を覆うようにガラス層14が設けられている。前記抵抗体13およびガラス層14には抵抗値を所望の値に調整するためのトリミング溝15が形成されている。また、前記抵抗体13を覆うようにエポキシ系樹脂を主成分とする保護膜16が設けられている。この保護膜16は左右両端部が前記一対の第1の上面電極12の上に重なるように設けられている。そしてこの保護膜16の基板11の上面からの高さは最も高いところで約10μmとなっている。

【0022】

前記基板11の裏面には前記一対の第1の上面電極12と対向するように一対の裏面電極17が設けられている。この一対の裏面電極17は、スパッタ等の薄膜形成技術を用いて基板11の裏面から端面にかけて略L字形に形成されるもので、その構成は、クロムからなる第1層と、銅ニッケル合金からなる第2層の2層構造となっている。なお、この裏面電極17は基板11の端面に位置する部分が端面電極18を構成するものであり、その上端部は前記第1の上面電極12に電氣的に接続されている。また、裏面電極17における基板11の裏面に位置する部分は、前記上面電極12よりも大きな面積を有して、他方の裏面電極17に対向する側の端部が左右方向で上面電極12よりも内側に張り出している。

【0023】

前記一対の第1の上面電極12の上には一対の第2の上面電極19が重ねて形成されている。この一対の第2の上面電極19は、スパッタ等の薄膜形成技術を用いて基板11の上面側から端面側にかけて略L字形に形成されるもので、その構成は、クロムからなる第1層と、銅ニッケル合金からなる第2層の2層構造となっている。そしてこの第2の上面電極19における基板11の端面側に位置する部分は、前記裏面電極17における端面電極18を構成する部分に電氣的に接続されている。また、この第2の上面電極19における基板11の上面側に位置する部分は、前記第1の上面電極12の上に重なり、他方の第2の上面電極19に対向する側の端部が前記保護膜16の上に重なっている。

【0024】

10

20

30

40

50

前記一对の第2の上面電極19の表面、一对の端面電極18の表面および一对の裏面電極17の表面の露出部分は、一对の第1のめっき層20で覆われている。この一对の第1のめっき層20はニッケルから成り、その厚みは約10 $\mu\text{m}$ である。前記一对の第1のめっき層20の表面は一对の第2のめっき層21で覆われている。この一对の第2のめっき層21は錫から成り、その厚みは約6 $\mu\text{m}$ である。このように、前記第2のめっき層21の厚みは、第1のめっき層20の厚みよりも薄く設定されている。

【0025】

そして前記第1のめっき層20および第2のめっき層21のうち、第2の上面電極19における保護膜16の上に重なる端部の上方に位置する部分が保護膜16よりも上方に突出する突出部22となっていて、チップ抵抗器の実装時にはこの突出部22に実装ノズルが当接するようになっている。この突出部22は、一对の裏面電極17の上方に対応する位置で基板11の前後方向(図1では紙面に垂直な方向)に延びる突条となっている。この突出部22において、第1のめっき層20の最上点は保護膜16の最も高い部分よりも約4 $\mu\text{m}$ 上方に位置しており、さらに第2のめっき層21の最上点は保護膜16の最も高い部分よりも約10 $\mu\text{m}$ 上方に位置している。

【0026】

なお、上記第1のめっき層20を構成するニッケルのモース硬度は3.5、第2のめっき層21を構成する錫のモース硬度は1.8であり、前記第1のめっき層20は第2のめっき層21に比べて硬度が高くて硬い。一方、第2のめっき層21は第1のめっき層20に比べて硬度が低くて柔らかい。

【0027】

上記本発明の第1実施形態においては、第1のめっき層20および第2のめっき層21で構成されるめっき層が保護膜16よりも上方に突出した構造となっているため、図5に示すように、例えば、製品の外形寸法が0.6mm $\times$ 0.3mmである0603チップ抵抗器や、製品の外形寸法が0.4mm $\times$ 0.2mmである0402チップ抵抗器の基板の厚みが極めて薄い微小なチップ抵抗器を電子機器のプリント基板23の電極ランド23aに実装ノズル24を用いて実装する場合、実装ノズル24が両突出部22に当接するようになる。従って、実装ノズルの押し込み力は両突出部22に分散されて基板11に作用する曲げ応力が低減されるため、基板割れが発生しにくくなる。しかも、第1のめっき層20は第2のめっき層21よりも硬度が高くて硬いので、実装ノズル24の押し込み力が強くても突出部22における硬度が低くて柔らかい第2のめっき層21が変形してしまっても、硬度が高くて硬い第1のめっき層20でその押し込み力を受け止めることができるため、基板11を折る力は働かず、その結果、通常の実装衝撃では基板11が割れることはないという効果が得られる。

【0028】

また、上記本発明の第1実施形態においては、最外装の第2のめっき層21を低温で溶融する錫で形成しているため、プリント基板23に低融点金属(錫-鉛合金や錫-銀-銅合金など)によるはんだ実装を行うとき、最外装の第2のめっき層21と低融点金属は容易に融合することになり、これにより、はんだ濡れ性不良の発生を防止することができる。さらに、ニッケルから成る第1のめっき層20は融点が高く、はんだ実装時も溶融して合金化することがないため、裏面電極17や端面電極18が低融点金属に溶融してしまうのを防止するバリア層として働くことになり、これにより、接続信頼性を高めることができるという効果が得られる。

【0029】

なお、基板11は、上記のように通常の実装衝撃によっては割れることはないが、それよりも大きな荷重が作用したときには割れるおそれがある。(表1)は、第1のめっき層20の厚みと第2のめっき層21の厚みがそれぞれ6 $\mu\text{m}$ /10 $\mu\text{m}$ 、8 $\mu\text{m}$ /8 $\mu\text{m}$ 、10 $\mu\text{m}$ /6 $\mu\text{m}$ に設定されたチップ抵抗器に対して上方から荷重を負荷したときに、基板11が割れる時の荷重値を示したものである。

【0030】

【表 1】

第1のめっき層の厚み	第2のめっき層の厚み	第1のめっき層と第2のめっき層の総厚み	基板割れが発生する荷重値
6 $\mu$ m	10 $\mu$ m	16 $\mu$ m	16N
8 $\mu$ m	8 $\mu$ m	16 $\mu$ m	21N
10 $\mu$ m	6 $\mu$ m	16 $\mu$ m	26N

10

## 【0031】

この(表1)から明らかなように、第1のめっき層20と第2のめっき層21の総厚み(厚みの総和)はいずれも16  $\mu$ mであり、第2のめっき層21の保護膜16からの突出量はいずれの条件でも同等であるが、第1のめっき層20が厚いほど、基板11を割るのに必要な荷重値は高くなっているもので、このことから、第1のめっき層20の厚みは、第2のめっき層21の厚みに比べて厚い程、何らかの要因によって実装ノズルの押し込み力が通常時よりも大きくなった場合でも基板11の割れが発生しにくく、好ましいものである。

## 【0032】

なお、上記本発明の第1実施形態においては、第1のめっき層20を保護膜16よりも上方に突出させた場合について説明したが、少なくとも第2のめっき層21が保護膜16よりも上方に突出していれば、実装ノズルの押し込み力による基板11の割れを防止する効果は得られるものである。この場合、硬度が高くて硬い第1のめっき層20の厚みは、硬度が低くて柔らかい第2のめっき層21の厚みよりも厚くした方が、第2のめっき層21の変形の影響を抑制できるため、基板11の割れを防止する効果は大きくなる。

20

## 【0033】

また、バラツキを考慮した上で基板11の実装割れに対する効果を得るためには、第2のめっき層21を保護膜16よりも平均で少なくとも8  $\mu$ m程度高くすることが望ましく、そのためには第1のめっき層20と第2のめっき層21の総厚みの平均値を少なくとも14  $\mu$ m程度にする必要がある。ただ、厚みは、厚くすればするほどコストがかかるため、基板11の実装割れに対する効果が得られる範囲内で薄くした方が良い。また、第2のめっき層21の厚みを薄くしすぎると、はんだ濡れ不良が発生しやすくなるため、錫めっきやはんだめっきの場合は厚みを最低3  $\mu$ m以上とする必要があり、そしてバラツキを考慮すると、第2のめっき層21の厚みは平均で5  $\mu$ m以上とする必要がある。実装ノズルの押し込み力による基板11の割れを抑制するためには、第1のめっき層20の厚みが第2のめっき層21の厚みよりも厚い方が有利であるため、めっき厚みの平均値としては、第2のめっき層21を6  $\mu$ m  $\pm$  1  $\mu$ m、第1のめっき層20を10  $\mu$ m  $\pm$  1  $\mu$ mの範囲内に設定するのが最適である。あるいは、製造工程でのばらつきを考慮して、第1のめっき層20を10  $\mu$ m  $\pm$  4  $\mu$ m、第2のめっき層21を6  $\mu$ m  $\pm$  3  $\mu$ mの範囲内に設定してもよい。

30

40

## 【0034】

そして、上記本発明の第1実施形態のように、第1のめっき層20および第2のめっき層21で構成されるめっき層を部分的に突出する突出部22を有した形状に形成することにより、第1のめっき層20および第2のめっき層21を構成する材料を節約しながら基板11の割れを防ぐことができる。

## 【0035】

なお、上記本発明の第1実施形態では、突出部22が突条となっている形態を示したが、突出部22は必ずしも突条となっている必要はなく、基板11の前後方向においても上方に突となる突起となっていて、基板11の前後方向に点在していてもよく、あるいは1

50

点だけ設けられていてもよい。すなわち、突出部 2 2 は、基板 1 1 の上方からの荷重に対して、当該荷重を左右方向に離間する少なくとも 2 点で受けることができるようになっていけばよい。

【 0 0 3 6 】

また、上記本発明の第 1 実施形態では、一对の突出部 2 2 の各々が一对の裏面電極 1 7 の上方に位置していて、左右方向における突出部 2 2 の最上点、すなわち上方からの荷重を受ける作用点同士の間隔が一对の裏面電極 1 7 の対向する端部同士の間隔よりも僅かに大きくなっているが、突出部 2 2 の最上点同士の間隔は、一对の裏面電極 1 7 の対向する端部同士の間隔の 2 分の 1 以上であれば、本発明の効果を顕著に得ることができる。ただし、上記実施形態のように、一对の突出部 2 2 の各々が一对の裏面電極 1 7 の上方に位置していれば、基板 1 1 には曲げ応力がほとんど作用しなくなるため、本発明の効果をさらに顕著に得ることができる。

10

【 0 0 3 7 】

次に、本発明の第 1 実施形態におけるチップ抵抗器の製造方法について、図面を参照しながら説明する。

【 0 0 3 8 】

図 2 ( a ) ~ ( c )、図 3 ( a ) ~ ( c ) および図 4 ( a ) ~ ( d ) は本発明の第 1 実施形態におけるチップ抵抗器の製造方法を示す製造工程図である。

【 0 0 3 9 】

まず、図 2 ( a ) に示すように、焼成済みのアルミナ等の磁器からなる絶縁性を有するシート状の基板 1 1 a を用意し、そしてこのシート状の基板 1 1 a の上面に、金を含有した金レジネートペーストをスクリーン印刷し、ピーク温度 8 5 0 の焼成プロファイルで焼成することにより、複数の第 1 の上面電極 1 2 を升目状に並べて形成する。なお、シート状の基板 1 1 a の周辺部には、第 1 の上面電極 1 2 を形成しない領域を設けておく。

20

【 0 0 4 0 】

次に、図 2 ( b ) に示すように、複数の第 1 の上面電極 1 2 に一部が重なるように、すなわち複数の第 1 の上面電極 1 2 と電氣的に接続されるように、スクリーン印刷工法により酸化ルテニウム系の複数の抵抗体 1 3 を前記シート状の基板 1 1 a の上面に形成し、ピーク温度 8 5 0 の焼成プロファイルで焼成することにより、抵抗体 1 3 を安定な膜とする。この抵抗体 1 3 の形成により、抵抗体 1 3 と前記第 1 の上面電極 1 2 は一列につながって形成されることになり、この列を多数、平行に並べて形成する。また、この抵抗体 1 3 を形成する際に同時に、抵抗体 1 3 と同じ材料を用いて位置合わせマーク 1 1 b を形成する。

30

【 0 0 4 1 】

次に、図 2 ( c ) に示すように、複数の第 1 の上面電極 1 2 間の抵抗体 1 3 を覆うように、スクリーン印刷工法により鉛硼珪酸ガラス系のガラス層 1 4 を前記シート状の基板 1 1 a の上面に形成し、ピーク温度 6 0 0 の焼成プロファイルで焼結することにより、ガラス層 1 4 を安定な膜とし、さらに、複数の第 1 の上面電極 1 2 間の抵抗体 1 3 の抵抗値を一定の値に調整するために、レーザトリミング工法によりガラス層 1 4 の上から抵抗体 1 3 にトリミングを行い、トリミング溝 1 5 を形成する。

40

【 0 0 4 2 】

次に、図 3 ( a ) に示すように、複数の抵抗体 1 3 を覆うように、スクリーン印刷工法によりエポキシ系樹脂を主成分とする保護膜 1 6 を形成し、ピーク温度 2 0 0 の硬化プロファイルで硬化することにより、保護膜 1 6 を安定な膜とする。

【 0 0 4 3 】

次に、図 3 ( b ) に示すように、シート状の基板 1 1 a を第 1 の上面電極 1 2 を形成した面を上にして UV テープ ( 図示せず ) に貼り付け、そして位置合わせマーク 1 1 b を基準にして、高速回転するブレードによるダイシング工法により、抵抗体 1 3 と第 1 の上面電極 1 2 からなる列と直交する方向に、第 1 の上面電極 1 2 が切断されるようにシート状の基板 1 1 a に第 1 のスリット溝 1 1 c を形成する。なお、この第 1 のスリット溝 1 1 c

50

は、シート状の基板 11a の周辺部を残して形成し、かつその溝幅はシート状の基板 11a の厚みの 0.5 ~ 2 倍程度にする。

【0044】

次に、シート状の基板 11a を UV テープ ( 図示せず ) から引き剥がす。

【0045】

次に、図 3 ( c ) に示すように、メタルマスク ( 図示せず ) によってシート状の基板 11a の裏面側における各第 1 のスリット溝 11c の間に位置する部分をマスクした状態で、シート状の基板 11a の裏面側から薄膜形成技術であるスパッタを行うことにより、シート状の基板 11a の裏面の一部と第 1 のスリット溝 11c の壁面に裏面電極 17 を形成する。この裏面電極 17 は、クロムからなる第 1 層と、銅ニッケル合金からなる第 2 層の 2 層構造となっている。なお、第 1 のスリット溝 11c の壁面に位置する裏面電極 17 は端面電極 18 を構成するものである。

10

【0046】

次に、図 4 ( a ) に示すように、メタルマスク ( 図示せず ) によってシート状の基板 11a の上面側における各第 1 のスリット溝 11c の間に位置する部分をマスクした状態で、シート状の基板 11a の上面側から薄膜形成技術であるスパッタを行うことにより、シート状の基板 11a の上面の一部と第 1 のスリット溝 11c の壁面に第 2 の上面電極 19 を形成する。この第 2 の上面電極 19 も、前記裏面電極 17 と同様に、クロムからなる第 1 層と、銅ニッケル合金からなる第 2 層の 2 層構造となっている。なお、第 1 のスリット溝 11c の壁面に位置する第 2 の上面電極 19 は、前記裏面電極 17 における端面電極 18 を構成する部分に電氣的に接続されるものである。また、前記第 2 の上面電極 19 は、シート状の基板 11a の上面側において、第 1 の上面電極 12 の露出部分と、保護膜 16 の一部を覆うように形成される。

20

【0047】

なお、前記図 3 ( c ) に示す裏面電極 17 と、図 4 ( a ) に示す第 2 の上面電極 19 を形成する順番は、本発明の第 1 実施形態の順番に限定されるものではなく、逆の順番、すなわち、図 4 ( a ) に示す第 2 の上面電極 19 を先に形成し、その後、図 3 ( c ) に示す裏面電極 17 を形成するようにしても、特に問題が生じることはない。また、裏面電極 17 と第 2 の上面電極 19 は、いずれもクロムからなる第 1 層と、銅ニッケル合金からなる第 2 層の 2 層構造としているが、これらは、例えば、ニッケルクロム合金の 1 層構造で形成してもよいものである。

30

【0048】

次に、図 4 ( b ) に示すように、シート状の基板 11a を第 1 の上面電極 12 が形成された面を上にして UV テープ ( 図示せず ) に貼り付け、そして位置合わせマーク 11b を基準にして、高速回転するブレードによるダイシング工法により、抵抗体 13 と第 1 の上面電極 12 からなる列と平行な方向に、抵抗体 13 を切断しないようにしながら、シート状の基板 11a に第 2 のスリット溝 11d を形成する。この第 2 のスリット溝 11d が形成されると、個片化されて複数の基板 11 に分離される。

【0049】

次に、UV テープ ( 図示せず ) から、第 1 のスリット溝 11c と第 2 のスリット溝 11d の形成により切断されて個片化された複数の基板 11 を剥離して、図 4 ( c ) に示すような個片化されたチップ抵抗器本体 11e を得る。

40

【0050】

最後に、図 4 ( d ) に示すように、チップ抵抗器本体 11e における第 2 の上面電極 19 の表面、端面電極 18 の表面および裏面電極 17 の表面にバレルめっき法により、ニッケルからなる第 1 のめっき層 20 と、錫からなる第 2 のめっき層 21 を形成して、図 1 に示すようなチップ抵抗器を製造する。

【0051】

なお、上記本発明の第 1 実施形態においては、第 1 の上面電極 12 と第 2 の上面電極 19 で上面電極を構成する例で説明したが、第 1 の上面電極 12 だけで上面電極を構成して

50



も良い。

【 0 0 5 2 】

また、抵抗体 1 3 をガラス層 1 4 と保護膜 1 6 の 2 層で覆う構成について説明したが、ガラス層 1 4 をなくして保護膜 1 6 のみで抵抗体 1 3 を覆う構成にしてもよい。

【 0 0 5 3 】

そしてまた、第 1 のめっき層 2 0 はニッケルで形成した場合について説明したが、この第 1 のめっき層 2 0 は硬度が高く、はんだ実装時にバリア層となる材料で構成すれば同様の効果が期待できるもので、例えばモース硬度が 3 . 0 である銅で第 1 のめっき層 2 0 を形成しても良く、また、ニッケルめっき層と銅めっき層あるいは銅めっき層とニッケルめっき層の複合層で第 1 のめっき層 2 0 を形成しても良いものである。

10

【 0 0 5 4 】

さらに、第 2 のめっき層 2 1 は錫めっきで形成した場合について説明したが、この第 2 のめっき層 2 1 は第 1 のめっき層よりも硬度が低くかつはんだ濡れ性の良い材料で構成すれば同様の効果が期待できるもので、例えばはんだ（錫 - 鉛合金）や金で第 2 のめっき層 2 1 を形成しても良いものである。

【 0 0 5 5 】

（第 2 実施形態）

図 6 は本発明の第 2 実施形態におけるチップ抵抗器の断面図を示したもので、基板 3 1 は焼成済みのアルミナ等の磁器からなる絶縁性を有するものである。この基板 3 1 の厚みは微小なチップ抵抗器ほど薄く、例えば、製品の外形寸法が 0 . 6 mm × 0 . 3 mm である 0 6 0 3 チップ抵抗器では基板 3 1 の厚みは 0 . 2 mm、一方、製品の外形寸法が 0 . 4 mm × 0 . 2 mm である 0 4 0 2 チップ抵抗器では基板 3 1 の厚みは 0 . 1 mm が標準となっている。

20

【 0 0 5 6 】

前記基板 3 1 の上面の左右両端部には一对の上面電極 3 2 が設けられている。この一对の上面電極 3 2 は金を含有した金レジネートペーストにより構成され、かつその厚みは約 1 μm である。前記基板 3 1 の上面には前記第 1 の上面電極 3 2 に両端部が重なるように酸化ルテニウム系の抵抗体 3 3 が設けられている。この抵抗体 3 3 の厚みは 3 μm ~ 5 μm である。また、前記抵抗体 3 3 の少なくとも一部を覆うようにプリコートガラス層 3 4 が設けられている。このプリコートガラス層 3 4 の厚みは約 2 μm である。前記抵抗体 3 3 およびプリコートガラス層 3 4 には抵抗値を所望の値に調整するためのトリミング溝 3 5 が形成されている。

30

【 0 0 5 7 】

また、前記抵抗体 3 3 を覆うようにエポキシ系樹脂を主成分とする保護膜 3 6 が設けられている。この保護膜 3 6 は左右両端部が前記一对の第 1 の上面電極 3 2 の上に重なるように設けられている。そして前記抵抗体 3 3 の上方に位置する部分の保護膜 3 6 の厚みは約 4 ~ 7 μm と従来よりも薄く設定されている。

【 0 0 5 8 】

通常、保護膜 3 6 を樹脂系材料で構成した場合、保護膜 3 6 は樹脂系材料の表面張力によって、中央付近ほど厚いかまぼこ状の形状になる。この傾向は保護膜 3 6 の幅が狭いほど、また保護膜 3 6 の厚みが厚いほど顕著になるため、特に微小のチップ抵抗器においては、保護膜 3 6 の中央部はかまぼこ状に盛り上がった形状になりやすい。しかしながら、本発明の第 2 実施形態においては、抵抗体 3 3 の上方に位置する部分の保護膜 3 6 の厚みを最大で 7 μm と非常に薄く仕上げているため、保護膜 3 6 は中央部が盛り上がることなく、上面をほぼフラットにすることができる。この保護膜 3 6 は、図 6 に示す断面形状のまま基板 3 1 の前後方向（図 6 では紙面と垂直な方向）に存在して、前記のほぼフラットな上面は、平面視で略矩形形状をなしている。

40

【 0 0 5 9 】

前記基板 3 1 の裏面には前記一对の上面電極 3 2 と対向するように一对の裏面電極 3 7 が設けられている。この一对の裏面電極 3 7 は銀系厚膜材料により構成されている。そし

50

て、この裏面電極 3 7 の上方に、前記保護膜 3 6 におけるほぼフラットな上面の左右両端部が位置している。

【 0 0 6 0 】

前記基板 3 1 の端面には前記一对の上面電極 3 2 および一对の裏面電極 3 7 と電氣的に接続されるように一对の端面電極 3 8 が設けられている。この一对の端面電極 3 8 は銀系の導電性樹脂材料により構成されている。

【 0 0 6 1 】

前記一对の上面電極 3 2 の表面、一对の端面電極 3 8 の表面および一对の裏面電極 3 7 の表面の露出部分は、一对の第 1 のめっき層 3 9 で覆われている。この一对の第 1 のめっき層はニッケルから成っている。前記一对の第 1 のめっき層 3 9 の表面は一对の第 2 のめっき層 4 0 で覆われている。この一对の第 2 のめっき層 4 0 は錫から成っている。そして、第 1 のめっき層 3 9 および第 2 のめっき層 4 0 の厚みは、それぞれの厚みが  $3 \mu\text{m} \sim 10 \mu\text{m}$  の範囲に収まり、かつ、前記基板 3 1 の上面から第 2 のめっき層 4 0 の上面までの高さが  $7 \mu\text{m} \sim 12 \mu\text{m}$  の範囲内で、前記基板 3 1 の上面から保護膜 3 6 の上面までの高さ  $10 \mu\text{m} \sim 14 \mu\text{m}$  よりも低くなるように設定されている。換言すれば、保護膜 3 6 は、第 1 のめっき層 3 9 および第 2 のめっき層 4 0 で構成されるめっき層よりも上方に突出しており、チップ抵抗器の実装時には、保護膜 3 6 の上面に実装ノズルが当接し、実装ノズルの押し込み力が保護膜 3 6 の上面に作用するようになる。すなわち、チップ抵抗器の実装時には、保護膜 3 6 の上面に上方からの荷重を受ける多数の作用点が存在することになる。

【 0 0 6 2 】

次に、本発明の第 2 実施形態におけるチップ抵抗器の製造方法について、図面を参照しながら説明する。

【 0 0 6 3 】

図 7 ( a ) ~ ( c ) および図 8 ( a ) ~ ( d ) は本発明の第 2 実施形態におけるチップ抵抗器の製造方法を示す製造工程図である。

【 0 0 6 4 】

まず、図 7 ( a ) に示すように、上面と裏面にそれぞれ 1 次分割溝 3 1 a と 2 次分割溝 3 1 b をあらかじめ形成したアルミナ等の磁器からなる絶縁性を有するシート状の基板 3 1 c を用意し、そしてこのシート状の基板 3 1 c の上面に、前記 1 次分割溝 3 1 a を跨ぐように金を含有した金レジネートペーストをスクリーン印刷し、ピーク温度  $850$  の焼成プロファイルで焼成することにより、複数の上面電極 3 2 を升目状に並べて形成する。なお、図示していないが、シート状の基板 3 1 c の裏面にも、前記 1 次分割溝 3 1 a を跨ぐように銀電極ペーストをスクリーン印刷し、ピーク温度  $850$  の焼成プロファイルで焼成することにより複数の裏面電極 3 7 ( 図示せず ) を形成する。

【 0 0 6 5 】

次に、図 7 ( b ) に示すように、複数の上面電極 3 2 に一部が重なるように前記シート状の基板 3 1 c の上面に酸化ルテニウム系の抵抗ペーストをスクリーン印刷し、ピーク温度  $850$  の焼成プロファイルで焼成することにより抵抗体 3 3 を形成する。

【 0 0 6 6 】

次に、図 7 ( c ) に示すように、複数の上面電極 3 2 間の抵抗体 3 3 を覆うように、スクリーン印刷工法により鉛硼珪酸ガラス系のプリコートガラス層 3 4 を前記シート状の基板 3 1 c の上面に形成し、ピーク温度  $600$  の焼成プロファイルで焼成することにより、プリコートガラス層 3 4 を安定な膜とし、さらに、複数の上面電極 3 2 間の抵抗体 3 3 の抵抗値を測定しながら、レーザトリミング工法によりプリコートガラス層 3 4 の上から抵抗体 3 3 にトリミング溝 3 5 を形成することによって、抵抗値を所望の値に高精度で調整する。

【 0 0 6 7 】

次に、図 8 ( a ) に示すように、複数の抵抗体 3 3 を覆うように、スクリーン印刷工法によりエポキシ系樹脂を主成分とする保護膜 3 6 を形成し、ピーク温度  $200$  の硬化プ

10

20

30

40

50

ロファイルで硬化することにより、保護膜 36 を安定な膜とする。

【0068】

次に、図 8 ( a ) に示す 1 次分割溝 31 a の部分でシート状の基板 31 c を分割することにより、図 8 ( b ) に示すような短冊状の基板 31 d を構成するとともに、短冊状の基板 31 d の両端面に、上面電極 32 および裏面電極 37 と電気的に接続されるように導電性樹脂電極を塗布して硬化することにより端面電極 38 を形成する。

【0069】

次に、図 8 ( b ) に示す短冊状の基板 31 d における 2 次分割溝 31 b の部分で分割することにより、図 8 ( c ) に示すような個片状の基板 31 e を構成する。

【0070】

最後に、図 8 ( d ) に示すように、上面電極 32 の表面の一部と裏面電極 37 の表面および端面電極 38 の表面にパレルめっき法により、ニッケルからなる第 1 のめっき層 39 と、錫からなる第 2 のめっき層 40 を形成して、図 6 に示すようなチップ抵抗器を製造する。

【0071】

上記本発明の第 2 実施形態においては、抵抗体 33 の厚みを  $3\mu\text{m} \sim 5\mu\text{m}$  とし、かつプリコートガラス層 34 の厚みを  $2\mu\text{m}$  とし、抵抗体 33 とプリコートガラス層 34 の総厚みを  $5\mu\text{m} \sim 7\mu\text{m}$  と薄く形成しているため、トリミング溝 35 の段差、すなわち、抵抗体 33 とプリコートガラス層 34 の総厚みを低く抑えることができ、これにより、薄い保護膜 36 を用いても、トリミング溝 35 を完全に保護膜 36 で覆うことができるため、耐環境性の低下が起こることはない。

【0072】

また、図 9 に示すように、例えば、製品の外形寸法が  $0.6\text{mm} \times 0.3\text{mm}$  である 0603 チップ抵抗器や、製品の外形寸法が  $0.4\text{mm} \times 0.2\text{mm}$  である 0402 チップ抵抗器等の基板の厚みが極めて薄い微小なチップ抵抗器を電子機器のプリント基板 41 a の電極ランド 41 b に実装ノズル 42 を用いて実装する場合、実装ノズル 42 の押し込み力は、チップ抵抗器の上面側で最も高い部分である保護膜 36 に負荷される。そして保護膜 36 が受ける押し込み力と、裏面側の突出部である一対の裏面電極 37 が受ける反発力とが基板 31 を折る力として働くが、上記本発明の第 2 実施形態においては、抵抗体 33 の上方に位置する部分の保護膜 36 の厚みを約  $4 \sim 7\mu\text{m}$  と従来よりも薄く設定することにより保護膜 36 の上面がほぼフラットになっているため、実装ノズル 42 の押し込み力が保護膜 36 に負荷されたとしても、従来のチップ抵抗器のように実装ノズル 42 の押し込み力が保護膜 36 の中央部に集中することはなく、実装ノズル 42 の押し込み力は保護膜 36 の上面のほぼ全面に分散される。これにより、基板 31 に作用する曲げ応力が低減されて、従来のチップ抵抗器に比べて基板 31 の割れが発生しにくくなる。

【0073】

(表 2) は、抵抗体 33 の上方に位置する部分の保護膜 36 の厚みと、基板 31 の割れが発生する荷重値 (平均) を示したものである。

【0074】

【表 2】

抵抗体の上方の 保護膜の厚み	基板割れが発生する荷重値 (平均)
$3\mu\text{m} \sim 5\mu\text{m}$	12.2N
$4\mu\text{m} \sim 7\mu\text{m}$	11.5N
$8\mu\text{m} \sim 12\mu\text{m}$	5.1N

【0075】

この(表2)から明らかなように、上記保護膜36の厚みが7 $\mu$ m以下では、保護膜36の厚みが8 $\mu$ m~12 $\mu$ mの場合と比べて、基板31の割れが発生する荷重値が顕著に大きくなっているもので、このことから、基板31の割れが発生しにくくなっていることがわかる。このことは、保護膜36の厚みが7 $\mu$ m以下であれば、保護膜36の表面がほぼフラットになっていることを示している。

【0076】

なお、トリミング溝35の段差、すなわち、抵抗体33とプリコートガラス層34の総厚みが保護膜36の厚みの2倍を超えると、保護膜36がトリミング溝35を完全に埋めることができずに抵抗体33が部分的に露出してしまうため、耐環境性が劣化する場合があります。そのため、トリミング溝35を形成し、かつ保護膜36を薄くする場合は、抵抗体33とプリコートガラス層34の総厚みを保護膜36の厚みの2倍以下にする必要がある。保護膜36の厚みの下限は4 $\mu$ mであるため、抵抗体33とプリコートガラス層34の総厚みは8 $\mu$ m以下とする必要がある。

10

【0077】

また、保護膜36の厚みが3 $\mu$ m以下になると、衝撃荷重が加わったときの保護膜36のクッション効果が弱まるため、保護膜36の欠けが発生しやすくなる。よって、保護膜36の膜厚は4 $\mu$ m以上7 $\mu$ m以下とすることが望ましい。

【0078】

そしてまた、トリミング溝35を形成しない場合は、抵抗体33とプリコートガラス層34の総厚みが保護膜36の厚みの2倍以上であっても信頼性上の問題は特に発生しないが、抵抗値精度が非常に悪くなり、歩留まりに悪影響を与える。したがって、抵抗体33とプリコートガラス層34の厚みの総和を保護膜36の厚みの2倍以下とすることが望ましい。

20

【0079】

なお、上記本発明の第2実施形態においては、抵抗体33の上方に位置する部分の保護膜36の厚みを7 $\mu$ m以下にすることにより当該保護膜36の上面をほぼフラットにする形態を示したが、それ以外の研磨などの方法によって保護膜36の上面をほぼフラットにしてもよい。この場合には、保護膜36の上面のフラットな部分における前記一对の裏面電極37が互いに離間する方向(図6では左右方向)の距離、換言すれば保護膜36の上面に分布する上方からの荷重を受ける多数の作用点のうち最も外側に位置する作用点同士の間の距離が前記一对の裏面電極37の対向する端部同士の間の距離の2分の1以上になるようにすれば、本発明の効果を顕著に得ることができる。ただし、図6で示したように、保護膜36におけるほぼフラットな上面の左右両端部が一对の裏面電極37の上方に位置していれば、基板31に作用する曲げ応力が極めて小さくなるため、本発明の効果をさらに顕著に得ることができる。

30

【0080】

なお、上記本発明の第2実施形態においては、抵抗体33をプリコートガラス層34と保護膜36の2層で覆う構成について説明したが、プリコートガラス層34をなくして保護膜36のみで抵抗体33を覆う構成にしても良く、これにおいて、トリミング溝35を抵抗体33に形成する場合は、抵抗体33の厚みを保護膜36の2倍以内にすれば良いものである。

40

【0081】

また、抵抗体33はスクリーン印刷工法で形成した場合について説明したが、スパッタなどの薄膜工法で形成しても良く、この場合は、非常に薄い抵抗体33の膜を形成することができ、保護膜36の表面のフラット性をさらに向上させることができるものである。

【0082】

そしてまた、端面電極38は導電性樹脂電極を塗布して形成した場合について説明したが、スパッタなどの薄膜技術で端面電極38を形成しても良いものである。

【0083】

さらに、上記本発明の第2実施形態に係るチップ抵抗器の製造方法として、上記本発明

50

の第1実施形態で示した製造方法を採用することも可能であるし、逆に上記本発明の第1実施形態に係るチップ抵抗器の製造方法として、上記本発明の第2実施形態で示した製造方法を採用することも可能である。

【0084】

(第3実施形態)

図10は本発明の第3実施形態におけるチップ抵抗器の断面図を示したものである。この第3実施形態は、上記第2実施形態に上記第1実施形態の変形例の形態を組み合わせたものであり、第2実施形態と同一構成部分には同一符号を付している。

【0085】

すなわち、抵抗体33の上方に位置する部分の保護膜36の厚みが7 $\mu$ m以下に設定されることにより保護膜36の上面がほぼフラットになっているとともに、前記基板31の上面から第2のめっき層40の上面までの高さが12 $\mu$ m~21 $\mu$ mの範囲内で、前記基板31の上面から保護膜36の上面までの高さ10 $\mu$ m~14 $\mu$ mよりも高くなるように第1のめっき層39および第2のめっき層40の厚みが設定されていて、第1のめっき層39および第2のめっき層40で構成されるめっき層が保護膜36よりも上方に突出している。なお、第2のめっき層40の上面はほぼフラットになっている。

【0086】

このように、抵抗体33の上方に位置する部分の保護膜36の厚みを薄く形成していることを利用すれば、第2のめっき層40の厚みを若干厚くするだけで、容易に第2のめっき層40を保護膜36よりも高くすることができる。具体的には、上面電極32や第1のめっき層39、第2のめっき層40の厚みを累計で4 $\mu$ m程度厚くすれば良く、その場合は、図10に示すように、第2のめっき層40が受ける押し込み力と、裏面側の突出部である一对の裏面電極37が受ける反発力とが略同じ位置にかかるため、基板31を折る力が働かず、基板割れが発生しないので、より好ましいと言える。

【0087】

さらに、本実施形態のように、第2のめっき層40の上面がほぼフラットになっていれば、当該上面に実装ノズルの押し込み力が分散されるため、第2のめっき層40の変形量を小さくすることができる。

【0088】

上述したように、本発明に係るチップ抵抗器は、基板と、この基板の上面に設けられた一对の上面電極と、この一对の上面電極と電気的に接続されるように設けられた抵抗体と、前記基板の裏面側における前記一对の上面電極と対向する位置に設けられた一对の裏面電極と、前記一对の上面電極の各々とこれに対向する裏面電極とに電気的に接続されるように前記基板の端面に設けられた一对の端面電極と、少なくとも前記抵抗体を覆うように設けられた樹脂からなる保護膜と、少なくとも前記一对の上面電極の各々を覆うように形成されためっき層とを備え、前記保護膜またはめっき層は、前記基板の上方からの荷重に対して、当該荷重を少なくとも2点で受け、前記めっき層は、少なくとも前記一对の上面電極の各々を覆う第1のめっき層と、この第1のめっき層を覆い、かつこの第1のめっき層よりも硬度が低くて柔らかい第2のめっき層とで構成されており、さらに、前記第1のめっき層の厚みは、前記第2のめっき層の厚みよりも厚く設定されていることを特徴とするものである。

【0089】

この構成によれば、チップ形電子部品を実装ノズルで吸着して電子機器のプリント基板に実装する場合、実装ノズルの押し込み力は少なくとも2点に分散されて基板に作用する曲げ応力が低減されるため、基板割れが発生しにくくなる。また、第1のめっき層の厚みを第2のめっき層の厚みよりも厚く設定しているため、第1のめっき層よりも硬度が低くて柔らかい第2のめっき層の変形の影響を抑制でき、これにより、基板の割れを防止する効果が大きくなる。

【0090】

前記チップ抵抗器において、前記第1のめっき層の厚みは、10 $\mu$ m $\pm$ 1 $\mu$ mの範囲内

10

20

30

40

50

に設定され、前記第2のめっき層の厚みは、 $6\ \mu\text{m} \pm 1\ \mu\text{m}$ の範囲内に設定されていることが好ましい。

【0091】

この構成によれば、コストを抑えながら基板割れを有効に抑制することができる。

【0092】

あるいは、製造工程でのばらつきを考慮して、前記第1のめっき層の厚みは、 $10\ \mu\text{m} \pm 4\ \mu\text{m}$ の範囲内に設定され、前記第2のめっき層の厚みは、 $6\ \mu\text{m} \pm 3\ \mu\text{m}$ の範囲内に設定されていてもよい。

【0093】

また、前記チップ抵抗器においては、前記保護膜は、前記めっき層よりも上方に突出し、かつ、上面が略フラットになるように形成されており、この保護膜の上面に前記荷重が作用し、前記保護膜の略フラットな上面における前記一对の裏面電極が互いに離間する方向の両端部は、前記一对の裏面電極の上方に位置し、さらに、前記保護膜における前記抵抗体の上方に位置する部分の厚みを $4\ \mu\text{m}$ 以上 $7\ \mu\text{m}$ 以下とし、前記抵抗体の厚みを前記保護膜の厚みの2倍以下とすることが好ましい。

10

【0094】

この構成によれば、保護膜がめっき層よりも上方に突出しているため、保護膜の上面に荷重を作用させることができる。また、この構成によれば、基板に作用する曲げ応力が極めて小さくなるため、本発明の効果をさらに顕著に得ることができる。そしてまた、この構成によれば、保護膜の厚みを設定することによって保護膜の上面をほぼフラットにすることができ、さらにまた、この構成によれば、抵抗体にトリミング溝を形成した場合に、保護膜でトリミング溝を完全に埋めることができるため、保護膜から抵抗体が部分的に露出することを防止することができる。

20

【0095】

そしてまた、前記チップ抵抗器において、前記抵抗体はプリコートガラス層を介して前記保護膜に覆われており、この抵抗体とプリコートガラス層の厚みの総和が前記保護膜の厚みの2倍以下になるように構成されていることが好ましい。

【0096】

この構成によれば、プリコートガラス層で覆われた抵抗体にトリミング溝を形成した場合にも、保護膜でトリミング溝を完全に埋めることができるため、保護膜から抵抗体が部分的に露出することを防止することができる。

30

【産業上の利用可能性】

【0097】

本発明にかかるチップ抵抗器は、実装時に実装ノズルから受ける荷重に起因する基板割れを抑制できるという効果を有し、特に、微小のチップ抵抗器に適用することにより有用となるものである。

【図面の簡単な説明】

【0098】

【図1】図1は、本発明の第1実施形態におけるチップ抵抗器の断面図である。

【図2】図2(a)~(c)は、同チップ抵抗器の製造方法を示す製造工程図である。

40

【図3】図3(a)~(c)は、同チップ抵抗器の製造方法を示す製造工程図である。

【図4】図4(a)~(d)は、同チップ抵抗器の製造方法を示す製造工程図である。

【図5】図5は、同チップ抵抗器を電子機器のプリント基板に実装した時の状態を示す縦断面図である。

【図6】図6は、本発明の第2実施形態におけるチップ抵抗器の断面図である。

【図7】図7(a)~(c)は、同チップ抵抗器の製造方法を示す製造工程図である。

【図8】図8(a)~(d)は、同チップ抵抗器の製造方法を示す製造工程図である。

【図9】図9は、保護膜が実装ノズルに当接する同チップ抵抗器を電子機器のプリント基板に実装した時の状態を示す縦断面図である。

【図10】図10は、本発明の第3実施形態におけるチップ抵抗器の断面図である。

50

【図11】図11は、従来のチップ抵抗器の断面図である。

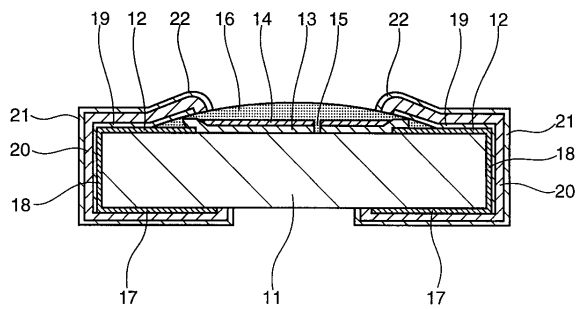
【図12】図12(a)~(c)は、同チップ抵抗器の製造方法を示す製造工程図である。

【図13】図13(a)~(c)は、同チップ抵抗器の製造方法を示す製造工程図である。

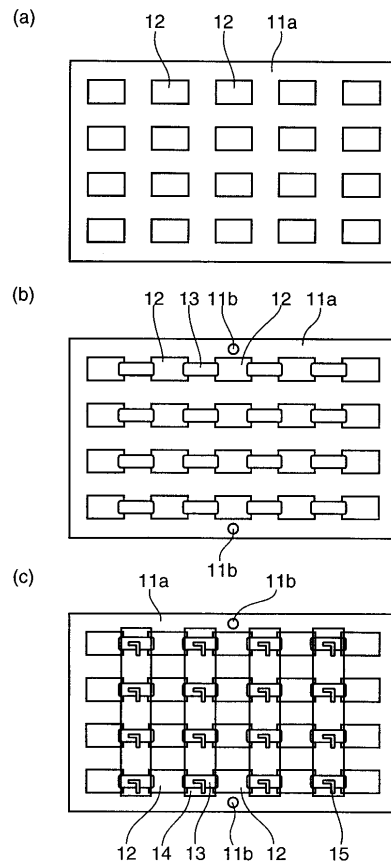
【図14】図14は、同チップ抵抗器を電子機器のプリント基板に実装した時の状態を示す縦断面図である。

【図15】図15は、同チップ抵抗器を電子機器のプリント基板に実装した時、基板が割れた状態を示す縦断面図である。

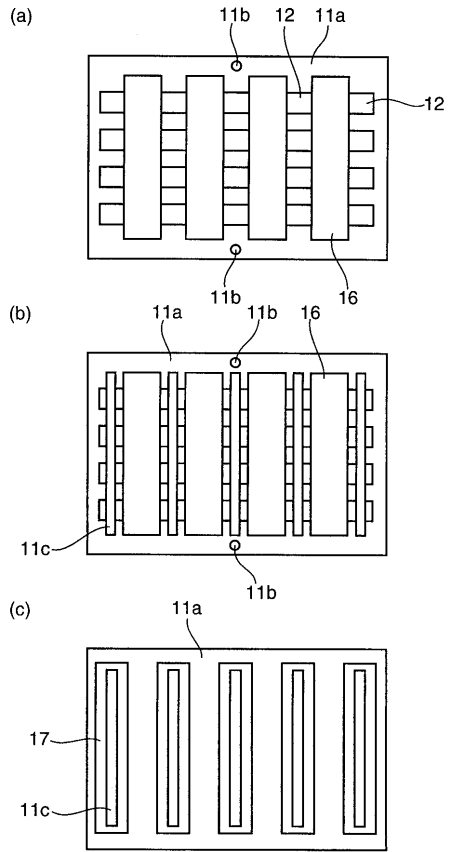
【図1】



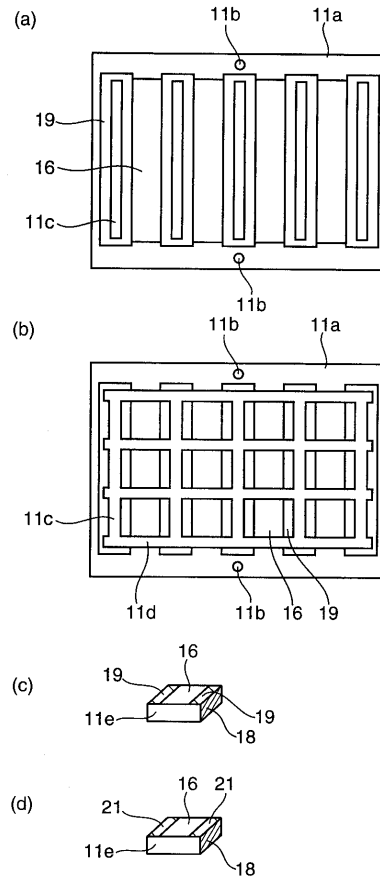
【図2】



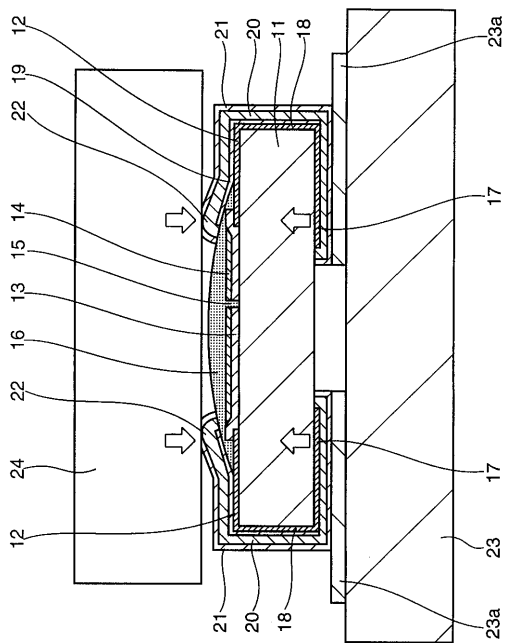
【 図 3 】



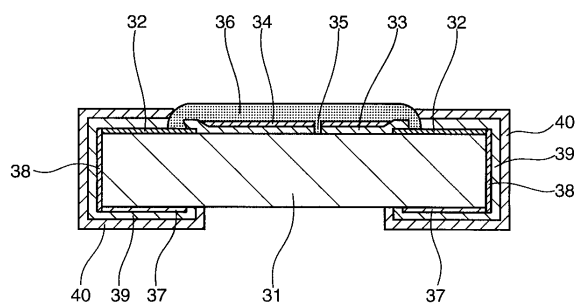
【 図 4 】



【 図 5 】

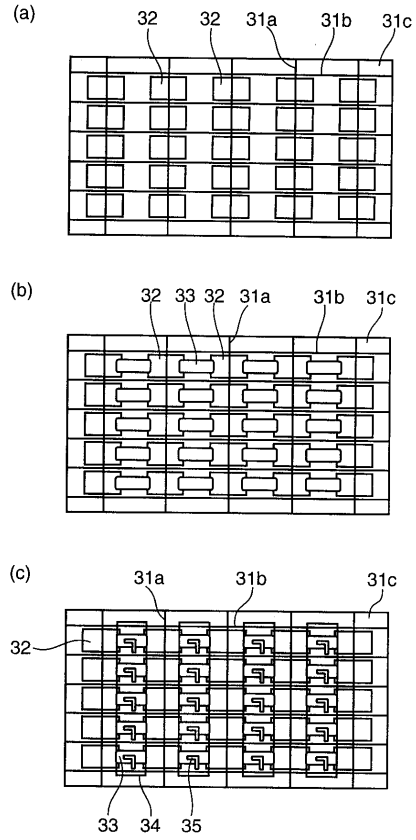


【 図 6 】

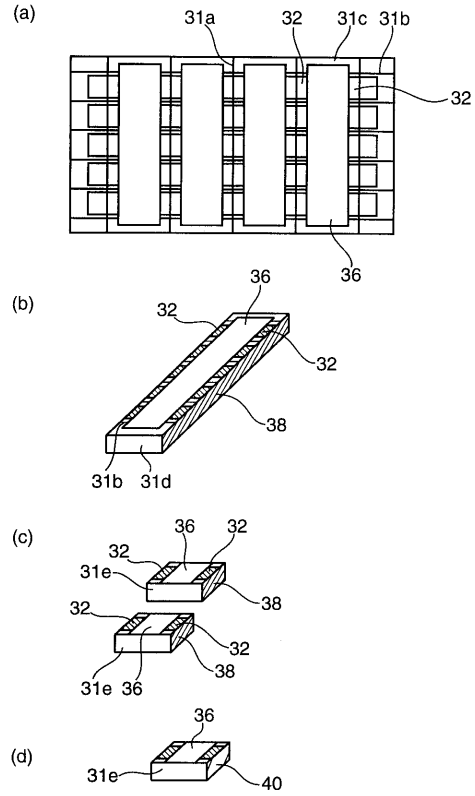




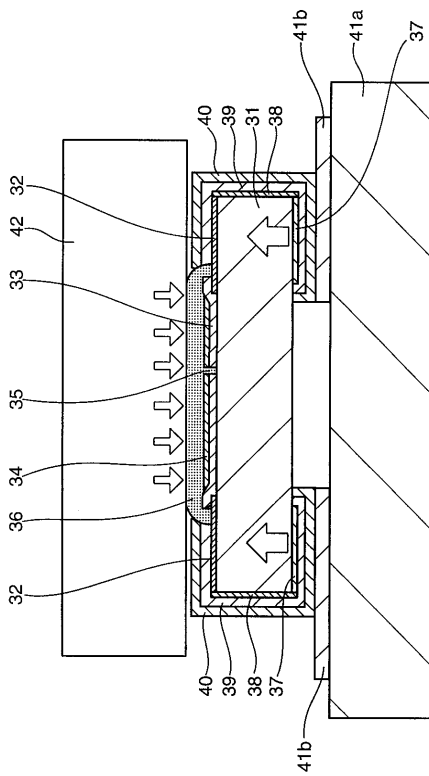
【 図 7 】



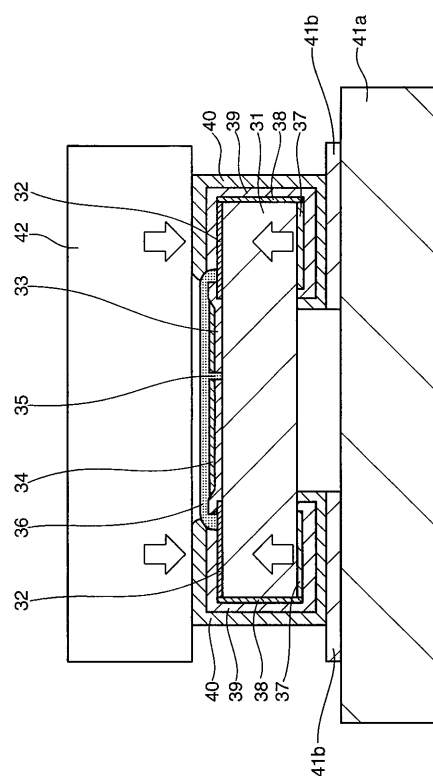
【 図 8 】



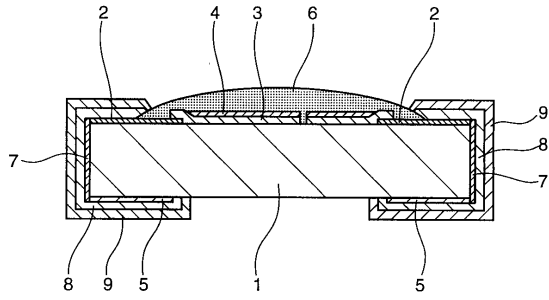
【 図 9 】



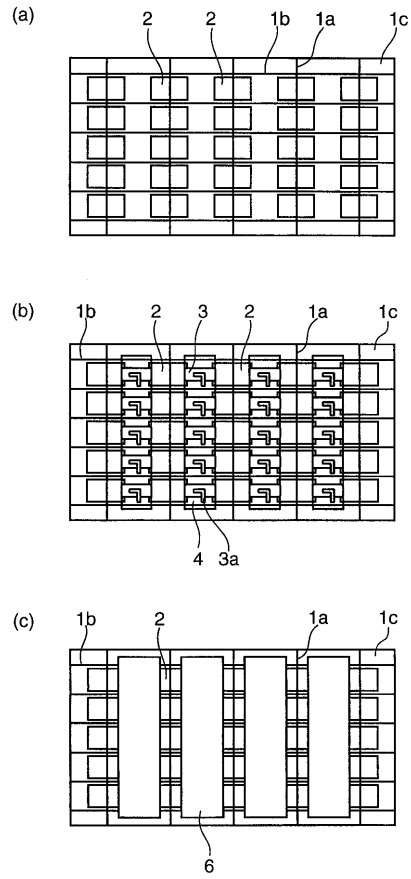
【 図 10 】



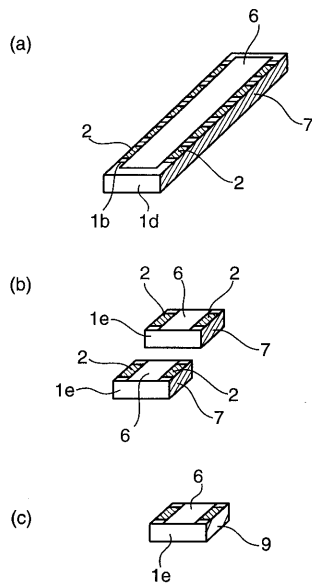
【図 1 1】



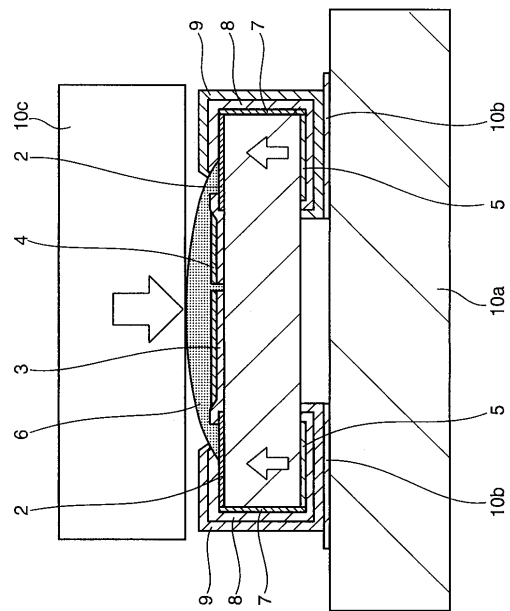
【図 1 2】



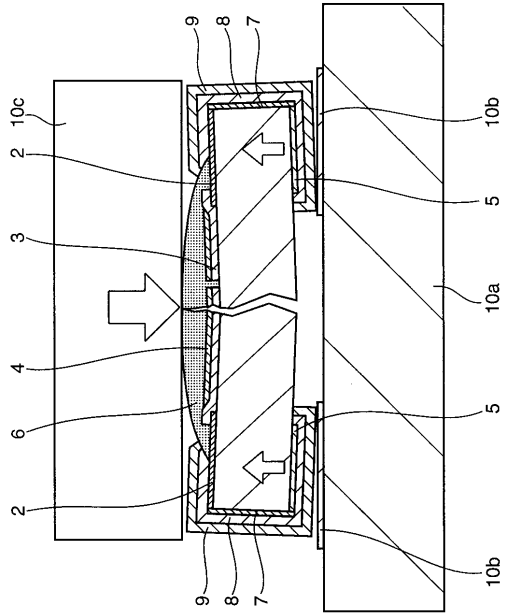
【図 1 3】



【図 1 4】



【 図 15 】



---

フロントページの続き

- (72)発明者 松川 俊樹  
大阪府門真市大字門真1006番地 パナソニックエレクトロニックデバイス株式会社内
- (72)発明者 渋谷 直樹  
大阪府門真市大字門真1006番地 パナソニックエレクトロニックデバイス株式会社内
- (72)発明者 星徳 聖治  
大阪府門真市大字門真1006番地 パナソニックエレクトロニックデバイス株式会社内

審査官 重田 尚郎

- (56)参考文献 特開2003-282304(JP,A)  
特開昭62-274614(JP,A)  
特開平07-230904(JP,A)  
特許第2535441(JP,B2)  
特開2000-195701(JP,A)  
特開2002-231502(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01C 7/00  
H01C 1/14