(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2009-266994
(P2009-266994A)
(43)公開日　平成21年11月12日(2009.11.12)

(51)Int.Cl.		F I			テーマコード（参考）
H01L 23/12	(2006.01)	H01L	23/12	501P	5F044
H01L 21/60	(2006.01)	H01L	21/60	311Q	

審査請求 未請求　請求項の数 10　ＯＬ　（全 8 頁）

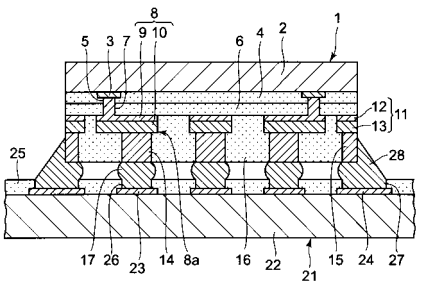
(21)出願番号　特願2008-113508 (P2008-113508)
(22)出願日　平成20年4月24日 (2008.4.24)

(71)出願人　000001443
カシオ計算機株式会社
東京都渋谷区本町１丁目６番２号
(72)発明者　江塚　正博
東京都青梅市藤橋３丁目３番地の２
カシオ計算機株式会社
青梅事業所第二工場内

Ｆターム(参考)　5F044 KK02　KK14　LL01　QQ06

(54)【発明の名称】半導体装置およびその実装構造

(57)【要約】
【課題】　実装時の接合力を高めるためのダミー柱状電極を有しても、本来の柱状電極の配置領域に制限を受けにくいようにする。
【解決手段】　半導体装置１において、シリコン基板２下の周辺部にダミー柱状電極１５を設け、シリコン基板２下の周辺部以外の領域に柱状電極１４を設けているので、本来の柱状電極１４の配置領域に制限を受けにくいようにすることができる。そして、半導体装置１のダミー柱状電極１５を回路基板２１のダミー接続パッド２４に半田２８を介して接合すると、実装時の接合力を高めることができる。
【選択図】　図２



【特許請求の範囲】
【請求項１】
下面に集積回路を有する半導体基板と、前記半導体基板下の周辺部以外の領域に設けられ、それぞれ、前記集積回路に接続された複数の柱状電極と、前記半導体基板下の周辺部に設けられた複数のダミー柱状電極と、前記柱状電極および前記ダミー柱状電極の周囲に設けられた封止膜とを備え、前記ダミー柱状電極の側面は前記半導体基板および前記封止膜の側面と面一とされて外部に露出されていることを特徴とする半導体装置。
【請求項２】
請求項１に記載の発明において、前記柱状電極は円柱形状であり、前記ダミー柱状電極は半円形の側面と平面状の側面とからなる外周を有する半円柱形状であり、前記ダミー柱状電極の平面状の側面が外部に露出されていることを特徴とする半導体装置。
【請求項３】
請求項１に記載の発明において、前記柱状電極は前記半導体基板下の周辺部以外の領域に設けられた配線の接続パッド部下に設けられ、前記ダミー柱状電極は、前記半導体基板下の周辺部に設けられ、側面が前記半導体基板の側面と面一とされて外部に露出されたダミー接続パッド部下に設けられていることを特徴とする半導体装置。
【請求項４】
請求項１に記載の発明において、前記柱状電極下に半田ボールが設けられていることを特徴とする半導体装置。
【請求項５】
請求項４に記載の発明において、前記ダミー柱状電極下には半田ボールが設けられていないことを特徴とする半導体装置。
【請求項６】
半導体装置が回路基板上にフェースダウン方式で搭載された半導体装置の実装構造において、
前記半導体装置は、下面に終戦回路を有する半導体基板と、前記半導体基板下の周辺部以外の領域に設けられ、それぞれ、前記集積回路に接続された複数の柱状電極と、前記半導体基板下の周辺部に設けられた複数のダミー柱状電極と、前記柱状電極および前記ダミー柱状電極の周囲に設けられた封止膜と、前記柱状電極下に設けられた半田ボールとを備え、前記ダミー柱状電極の側面が前記半導体基板および前記封止膜の側面と面一とされて外部に露出されたものからなり、
前記回路基板は、絶縁基板と、前記絶縁基板上に設けられた複数の接続パッドと、前記接続パッドの配置領域の外側における前記絶縁基板上に設けられた複数のダミー接続パッドとを備えたものからなり、
前記半導体装置は、その半田ボールが前記回路基板の接続パッドに接合され、且つ、そのダミー柱状電極が前記回路基板のダミー接続パッドに半田を介して接合されていることにより、前記回路基板上にフェースダウン方式で搭載されていることを特徴とする半導体装置の実装構造。
【請求項７】
請求項６に記載の発明において、前記半導体装置において、前記柱状電極は円柱形状であり、前記ダミー柱状電極は半円形の側面と平面状の側面とからなる外周を有する半円柱形状であり、前記ダミー柱状電極の平面状の側面が外部に露出されていることを特徴とする半導体装置の実装構造。
【請求項８】
請求項６または７に記載の発明において、前記半田は前記半導体装置のダミー柱状電極の露出された側面に傾斜状に形成されていることを特徴とする半導体装置の実装構造。
【請求項９】
請求項６に記載の発明において、前記半導体装置において、前記柱状電極は前記半導体基板下の周辺部以外の領域に設けられた配線の接続パッド部下に設けられ、前記ダミー柱状電極は、前記半導体基板下の周辺部に設けられ、側面が前記半導体基板の側面と面一と

されて外部に露出されたダミー接続パッド部下に設けられていることを特徴とする半導体装置の実装構造。
【請求項１０】
請求項６に記載の発明において、前記回路基板において、前記接続パッドおよび前記ダミー接続パッドの中央部を除く前記絶縁基板上にオーバーコート膜が設けられていることを特徴とする半導体装置の実装構造。
【発明の詳細な説明】
【技術分野】
【０００１】
この発明は半導体装置およびその実装構造に関する。
【背景技術】
【０００２】
従来の半導体装置には、ＣＳＰ(chip size package)と呼ばれるもので、半導体基板上に複数の配線が設けられ、配線の接続パッド部上に柱状電極が設けられ、柱状電極の周囲に封止膜が設けられ、柱状電極上に半田ボールが設けられたものがある。このような半導体装置を回路基板上に実装する場合は、回路基板の実装面に形成された接続端子に上記半導体装置の半田ボールを位置合せして搭載し、リフロー炉に導入して半田付けするのが一般的である。
【０００３】
しかるに、近年では、回路基板の実装密度が高まり、配線の幅および接続端子の径が小さくなっており、これに対応して半導体装置の外部接続用電極である柱状電極の径が小さくなり、これに合わせて、半田ボールの径も小さくなっている。このような場合、回路基板の接続端子と半導体装置との半田付けの総面積が小さくなるため、半田付けの接合強度が不足する傾向が生じている。
【０００４】
この対策として、半導体基板上の中央部に、半導体装置の集積回路に接続されないダミー外部端子を設け、このダミー外部端子上にダミー半田ボールを設け、このダミー半田ボールを回路基板のダミー接続端子に接合することにより半田付けの接合強度不足の解消を図ったものもある（例えば、特許文献１参照）。
【０００５】
【特許文献１】特開２００７－２８８０３８号公報
【発明の開示】
【発明が解決しようとする課題】
【０００６】
しかしながら、上記従来の半導体装置の実装構造では、半導体基板の中央部にダミー半田ボールを設けているので、本来の半田ボールつまり半導体装置の集積回路に接続された柱状電極の配置領域が半導体基板の中央部以外の領域に限定されてしまうという問題があった。
【０００７】
そこで、この発明は、柱状電極の配置領域に制限を受けにくいようにすることができる半導体装置およびその実装構造を提供することを目的とする。
【課題を解決するための手段】
【０００８】
請求項１に記載の発明に係る半導体装置は、下面に集積回路を有する半導体基板と、前記半導体基板下の周辺部以外の領域に設けられ、それぞれ、前記集積回路に接続された複数の柱状電極と、前記半導体基板下の周辺部に設けられた複数のダミー柱状電極と、前記柱状電極および前記ダミー柱状電極の周囲に設けられた封止膜とを備え、前記ダミー柱状電極の側面は前記半導体基板および前記封止膜の側面と面一とされて外部に露出されていることを特徴とするものである。
請求項２に記載の発明に係る半導体装置は、請求項１に記載の発明において、前記柱状

電極は円柱形状であり、前記ダミー柱状電極は半円形の側面と平面状の側面とからなる外周を有する半円柱形状であり、前記ダミー柱状電極の平面状の側面が外部に露出されていることを特徴とするものである。

請求項３に記載の発明に係る半導体装置は、請求項１に記載の発明において、前記柱状電極は前記半導体基板下の周辺部以外の領域に設けられた配線の接続パッド部下に設けられ、前記ダミー柱状電極は、前記半導体基板下の周辺部に設けられ、側面が前記半導体基板の側面と面一とされて外部に露出されたダミー接続パッド部下に設けられていることを特徴とするものである。

請求項４に記載の発明に係る半導体装置は、請求項１に記載の発明において、前記柱状電極下に半田ボールが設けられていることを特徴とするものである。

請求項５に記載の発明に係る半導体装置は、請求項４に記載の発明において、前記ダミー柱状電極下には半田ボールが設けられていないことを特徴とするものである。

請求項６に記載の発明に係る半導体装置の実装構造は、半導体装置が回路基板上にフェースダウン方式で搭載された半導体装置の実装構造において、前記半導体装置は、下面に終戦回路を有する半導体基板と、前記半導体基板下の周辺部以外の領域に設けられ、それぞれ、前記集積回路に接続された複数の柱状電極と、前記半導体基板下の周辺部に設けられた複数のダミー柱状電極と、前記柱状電極および前記ダミー柱状電極の周囲に設けられた封止膜と、前記柱状電極下に設けられた半田ボールとを備え、前記ダミー柱状電極の側面が前記半導体基板および前記封止膜の側面と面一とされて外部に露出されたものからなり、前記回路基板は、絶縁基板と、前記絶縁基板上に設けられた複数の接続パッドと、前記接続パッドの配置領域の外側における前記絶縁基板上に設けられた複数のダミー接続パッドとを備えたものからなり、前記半導体装置は、その半田ボールが前記回路基板の接続パッドに接合され、且つ、そのダミー柱状電極が前記回路基板のダミー接続パッドに半田を介して接合されていることにより、前記回路基板上にフェースダウン方式で搭載されていることを特徴とするものである。

請求項７に記載の発明に係る半導体装置の実装構造は、請求項６に記載の発明において、前記半導体装置において、前記柱状電極は円柱形状であり、前記ダミー柱状電極は半円形の側面と平面状の側面とからなる外周を有する半円柱形状であり、前記ダミー柱状電極の平面状の側面が外部に露出されていることを特徴とするものである。

請求項８に記載の発明に係る半導体装置の実装構造は、請求項６または７に記載の発明において、前記半田は前記半導体装置のダミー柱状電極の露出された側面に傾斜状に形成されていることを特徴とするものである。

請求項９に記載の発明に係る半導体装置の実装構造は、請求項６に記載の発明において、前記半導体装置において、前記柱状電極は前記半導体基板下の周辺部以外の領域に設けられた配線の接続パッド部下に設けられ、前記ダミー柱状電極は、前記半導体基板下の周辺部に設けられ、側面が前記半導体基板の側面と面一とされて外部に露出されたダミー接続パッド部下に設けられていることを特徴とするものである。

請求項１０に記載の発明に係る半導体装置の実装構造は、請求項６に記載の発明において、前記回路基板において、前記接続パッドおよび前記ダミー接続パッドの中央部を除く前記絶縁基板上にオーバーコート膜が設けられていることを特徴とするものである。

【発明の効果】

【０００９】

この発明によれば、半導体装置において、半導体基板下の周辺部にダミー柱状電極を設け、半導体基板下の周辺部以外の領域に柱状電極を設けているので、本来の柱状電極の配置領域に制限を受けにくいようにすることができる。そして、半導体装置のダミー柱状電極を回路基板のダミー接続パッドに半田を介して接合すると、実装時の接合力を高めることができる。

【発明を実施するための最良の形態】

【００１０】

（第１実施形態）

図１はこの発明の第１実施形態としての半導体装置の実装構造の要部の平面図を示し、図２は図１のII－II線に沿う断面図を示す。まず、図２を参照して説明すると、半導体装置１は、一般的にはＣＳＰと呼ばれるものであり、平面長方形状のシリコン基板（半導体基板）２を備えている。シリコン基板２の一面側（図２では下面側）には所定の機能の集積回路（図示せず）が設けられ、下面周辺部にはアルミニウム系金属等からなる複数の接続パッド３が集積回路に接続されて設けられている。

【００１１】

接続パッド３の中央部を除くシリコン基板２の下面には酸化シリコン等からなる絶縁膜４が設けられ、接続パッド３の中央部は絶縁膜４に設けられた開口部５を介して露出されている。絶縁膜４の下面にはポリイミド系樹脂等からなる保護膜６が設けられている。絶縁膜４の開口部５に対応する部分における保護膜６には開口部７が設けられている。

【００１２】

保護膜６の下面には配線８が設けられている。配線８は、保護膜６の下面に設けられた銅等からなる下地金属層９と、下地金属層９の下面に設けられた銅からなる上部金属層１０との２層構造となっている。配線８の一端部は、絶縁膜４および保護膜６の開口部５、７を介して接続パッド３に接続されている。

【００１３】

ここで、図１に示すように、複数の配線８の他端部からなる円形状の接続パッド部８ａは、シリコン基板２下において左右辺部を除く領域にマトリクス状に配置されている。そして、図１および図２に示すように、保護膜６の下面の左右辺部にはそれぞれ複数の半円形状のダミー接続パッド部１１が設けられている。

【００１４】

図２に示すように、ダミー接続パッド部１１は、配線８と同様に、保護膜６の下面の左右辺部に設けられた銅等からなる下地金属層１２と、下地金属層１２の下面に設けられた銅からなる上部金属層１３との２層構造となっている。シリコン基板２上には、ダミー接続パッド部１１に接続される接続パッド３は形成されておらず、絶縁膜４および保護膜６にも、対応する開口部５、７は形成されていない。すなわち、ダミー接続パッド部１１は、島状に設けられ、シリコン基板１の下面側に設けられた図示しない集積回路には接続されていない。

【００１５】

配線８の接続パッド部８ａの下面には銅からなる円柱形状の柱状電極１４が設けられている。この場合、図１に示すように、複数の配線８の接続パッド部８ａはシリコン基板２下において左右辺部を除く領域にマトリクス状に配置されているため、複数の柱状電極１４も同様に配置されている。ダミー接続パッド部１１の下面には銅からなる半円柱形状のダミー柱状電極１５が設けられている。半円柱形状のダミー柱状電極１５は、後述する如く、円柱状の電極を中心軸を通る面で切断したもので、半円形の側面と平面状の側面とからなる外周を有する。半円形の側面はシリコン基板２の内側に、平面状の側面はシリコン基板２の外側に向けて形成されている。

【００１６】

配線８を含む保護膜６の下面にはエポキシ系樹脂等からなる封止膜１６がその下面が柱状電極１４およびダミー柱状電極１５の下面と面一となるように設けられている。柱状電極１４の下面には半田ボール１７が設けられている。ダミー柱状電極１５の下面にはダミー半田ボールは設けられていない。

【００１７】

ここで、ダミー接続パッド部１１およびダミー柱状電極１５の半円形の下面および直線状の側面は、シリコン基板２、絶縁膜４、保護膜６および封止膜１６の側面と面一とされ、外部に露出されている。

【００１８】

一方、回路基板２１は、ガラス布基材エポキシ樹脂等からなる絶縁基板２２を備えている。絶縁基板２２の上面には円形状の複数の接続パッド２３がマトリクス状に設けられて

いる。接続パッド２３は、回路基板２１の上面に設けられた配線（図示せず）の一端部に接続されている。

【００１９】

接続パッド２３の配置領域の図１の左右両側における絶縁基板２２の上面には複数のダミー接続パッド２４が設けられている。ダミー接続パッド２４は、接続パッド２３の配置領域側を半円形状とされ、その反対側を方形状とされている。ダミー接続パッド２４は、島状に設けられ、絶縁基板２２の上面においてはどことも接続されていない。

【００２０】

接続パッド２３およびダミー接続パッド２４の中央部を除く絶縁基板２２の上面にはソルダーレジスト等からなるオーバーコート膜２５が設けられ、接続パッド２３およびダミー接続パッド２４の中央部はオーバーコート膜２５に形成された開口部２６、２７を介して露出されている。この場合、開口部２６は円形状となっている。開口部２７は、接続パッド２３の配置領域側を半円形状とされ、その反対側を方形状とされている。

【００２１】

そして、半導体装置１は、各半田ボール１７がそれぞれ対応する各接続パッド２３に接合され、且つ、各ダミー柱状電極１５がそれぞれ対応する各ダミー接続パッド２４に半田２８を介して接合されていることにより、回路基板２１上にフェースダウン方式で搭載されている。この場合、半田２８はダミー柱状電極１５の半円形の下面および平面状の側面に接合されている。この場合、半田２８はダミー柱状電極１５の平面状の側面においては、ダミー接続パッド２４に向かって漸次厚くなる傾斜状に形成されている。

【００２２】

以上のように、半導体装置１において、シリコン基板２下の周辺部にダミー柱状電極１５を設け、シリコン基板２下の周辺部以外の領域に柱状電極１４を設けているので、本来の柱状電極１４の配置領域に制限を受けにくいようにすることができる。また、半導体装置１の実装構造では、半導体装置１のダミー柱状電極１５を回路基板２１のダミー接続パッド２４に半田２８を介して接合しているので、実装時の接合力を高めることができる。

【００２３】

また、この半導体装置の実装構造では、半導体構成体１のダミー柱状電極１５の平面状の側面が露出されているので、半導体装置１からの放熱性を良くすることができる。この場合、さらに放熱性を高めたい場合には、ダミー柱状電極１５全体に対応する面積を有するに放熱板を各ダミー柱状電極１５の平面状の側面に接触させて半田付けする構造としてもよい。放熱板は、半導体装置を外部の電磁波からシールドするためのシールドケースで兼用させてもよい。

【００２４】

次に、半導体装置１を回路基板２１上に実装する場合の一例について説明する。まず、回路基板２１のダミー接続パッド２４の上面に、スクリーン印刷法等により半田ペーストを塗布することにより、半田層を形成する。この場合、半田層の厚さは、半導体装置１の柱状電極下に形成された半田ボール１４の高さよりもある程度厚くなるようにする。

【００２５】

次に、半田層の上面に半導体装置１のダミー柱状電極２７の部分を載置する。この状態では、半田層の厚さが半導体装置１の柱状電極下に形成された半田ボール１４の高さよりもある程度厚くなっているので、半導体装置１の柱状電極下に形成された半田ボール１４は回路基板２１のオーバーコート膜２５のやや上方に位置して浮いた状態となっている。

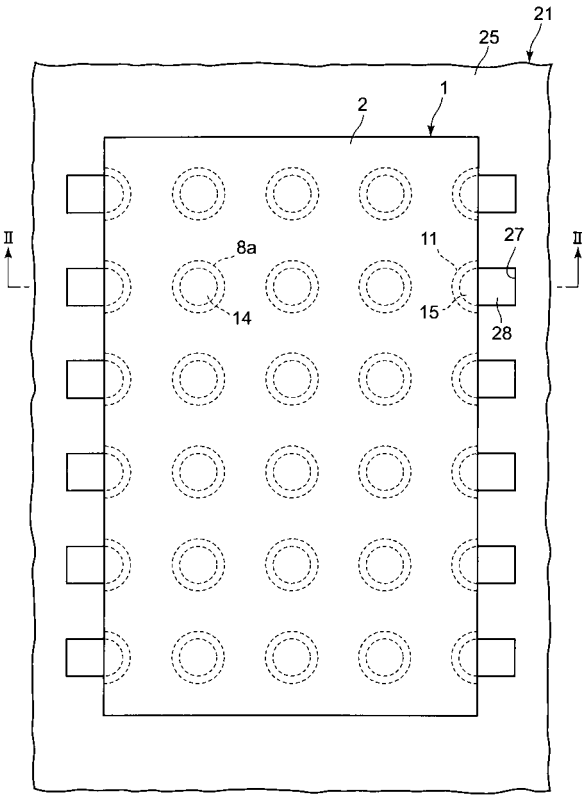
【００２６】

次に、リフロー処理を行なうと、半田層が溶融することにより、半導体装置１が下降し、半導体装置１の各半田ボール１７がそれぞれ対応する各接続パッド２３に接合され、且つ、半導体装置１の各ダミー柱状電極１５がそれぞれ対応する各ダミー接続パッド２４に半田２８を介して接合されることにより、半導体装置１が回路基板２１上にフェースダウン方式で搭載される。

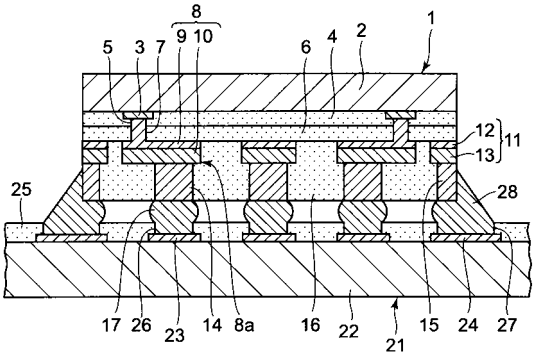
【００２７】

（第２実施形態）
図３はこの発明の第２実施形態としての半導体装置の実装構造の要部の平面図を示す。この場合の半導体装置１において、図１に示す半導体装置１と異なる点は、シリコン基板２下において四辺部を除く領域に配線８の接続パッド部８ａおよび柱状電極１４をジグザグ状に配置し、且つ、シリコン基板２下の四辺部にそれぞれダミー接続パッド部１１およびダミー柱状電極１５を配置した点である。
【００２８】
そして、半導体装置１は、図２に示す場合と同様に、各半田ボール１７がそれぞれ対応する各接続パッド２３に接合され、且つ、各ダミー柱状電極１５がそれぞれ対応する各ダミー接続パッド２４に半田２８を介して接合されていることにより、回路基板２１上にフェースダウン方式で搭載されている。
【００２９】
なお、上記実施形態においては、ダミー柱状電極１５は、平面状の側面を外部に露出する場合で説明したが、ダミー状柱状電極１５を平面形状が方形のシリコン基板２の角部に設けてもよく、この場合は、ダミー柱状電極１５は、９０度の円弧状の側面と、相互に直交する方向に配置された二つの平面状の側面とからなる外周を有する円弧状柱状電極として形成され、その円弧状柱状電極の二つの平面状の側面は、それぞれ、シリコン基板２の当該角部に隣接する二辺と面一となるように形成される。
【図面の簡単な説明】
【００３０】
【図１】この発明の第１実施形態としての半導体装置の実装構造の要部の平面図。
【図２】図１のII－II線に沿う断面図。
【図３】この発明の第２実施形態としての半導体装置の実装構造の要部の平面図。
【符号の説明】
【００３１】
１　半導体装置
２　シリコン基板
３　接続パッド
４　絶縁膜
６　保護膜
８　配線
８ａ　接続パッド部
１１　ダミー接続パッド部
１４　柱状電極
１５　ダミー柱状電極
１６　封止膜
１７　半田ボール
２１　回路基板
２２　絶縁基板
２３　接続パッド
２４　ダミー接続パッド
２５　オーバーコート膜
２８　半田

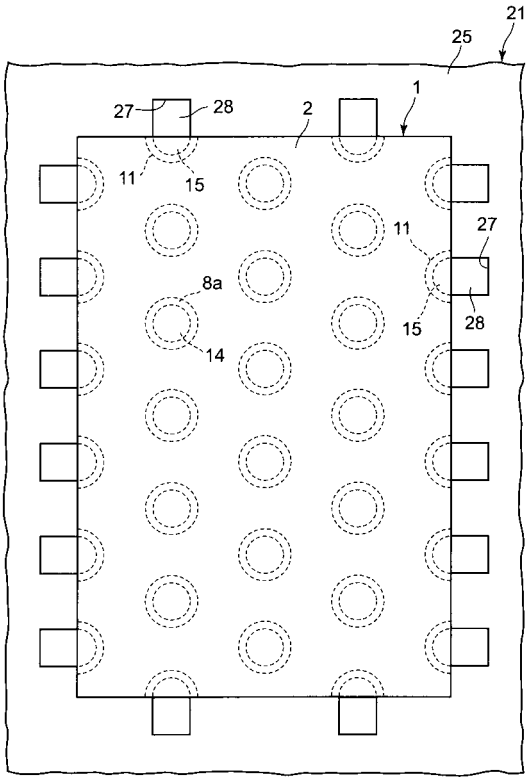
【図１】


21
25
1
2
Ⅱ
Ⅱ
8a
11
27
14
15
28

【図２】


8
9 10
5
3
7
6
4
2
1
12
13
11
25
28
17
26
23
14
8a
16
22
21
15
24
27

【図３】


21
25
1
27
28
2
11
15
11
27
8a
15
28
14