

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7544131号  
(P7544131)

(45)発行日 令和6年9月3日(2024.9.3)

(24)登録日 令和6年8月26日(2024.8.26)

(51)国際特許分類

F I

H O 4 W 72/25 (2023.01)

H O 4 W 72/25

H O 4 W 72/0446(2023.01)

H O 4 W 72/0446

請求項の数 40 (全70頁)

|             |                               |          |                         |
|-------------|-------------------------------|----------|-------------------------|
| (21)出願番号    | 特願2022-549090(P2022-549090)   | (73)特許権者 | 504161984               |
| (86)(22)出願日 | 令和2年2月14日(2020.2.14)          |          | ホアウェイ・テクノロジーズ・カンパニ      |
| (65)公表番号    | 特表2023-513600(P2023-513600 A) |          | ー・リミテッド                 |
| (43)公表日     | 令和5年3月31日(2023.3.31)          |          | 中華人民共和国・5 1 8 1 2 9・グァン |
| (86)国際出願番号  | PCT/CN2020/075430             |          | ドン・シェンツェン・ロンガン・ディス      |
| (87)国際公開番号  | WO2021/159532                 |          | トリクト・バンティアン・(番地なし)      |
| (87)国際公開日   | 令和3年8月19日(2021.8.19)          |          | ・ホアウェイ・アドミニストレーション      |
| 審査請求日       | 令和4年10月5日(2022.10.5)          | (74)代理人  | 110000877               |
|             |                               |          | 弁理士法人 R Y U K A 国際特許事務所 |
|             |                               | (72)発明者  | ジャオ、チュンシュ               |
|             |                               |          | 中華人民共和国・5 1 8 1 2 9・グァン |
|             |                               |          | ドン・シェンツェン・ロンガン・ディス      |
|             |                               |          | トリクト・バンティアン・(番地なし)      |
|             |                               |          | ・ホアウェイ・アドミニストレーション      |
|             |                               |          | 最終頁に続く                  |

(54)【発明の名称】 構成情報指示方法及び装置

(57)【特許請求の範囲】

【請求項1】

ネットワークデバイスからアップリンカーダウンリンク時分割複信（TDD）構成を受信する段階であって、前記アップリンカーダウンリンクTDD構成は、TDDパターンの数及びTDDパターン周期を含む、受信する段階と、

前記アップリンカーダウンリンクTDD構成に基づいて第2の端末デバイスに指示情報を送信する段階であって、前記指示情報は、12ビットを有するビットシーケンスであり、前記ビットシーケンスは、第1のビットシーケンス及び第2のビットシーケンスを含み、前記第1のビットシーケンスにおけるビットの第1の部分は、前記TDDパターンの数が1又は2であることを示し、前記第1のビットシーケンスにおけるビットの第2の部分は、前記TDDパターンの各々の前記TDDパターン周期を示し、前記第2のビットシーケンスは、前記TDDパターンの各々の前記TDDパターン周期におけるアップリンク（UL）送信継続時間を示す、送信する段階と

を備え、

前記第1のビットシーケンスにおけるビットの前記第1の部分は、1ビットであり、前記第1のビットシーケンスにおけるビットの前記第2の部分は、4ビットであり、前記第2のビットシーケンスは、7ビットである、構成情報指示方法。

【請求項2】

前記指示情報が、前記TDDパターンの前記数が1であることを示す場合、前記TDDパターンはパターン1であり、前記4ビットはパターン1の周期を示し、

前記指示情報が、前記 T D D パターンの前記数が 2 であることを示す場合、前記 T D D パターンはパターン 1 及びパターン 2 であり、前記 4 ビットは、前記パターン 1 の第 1 の周期 P 及び前記パターン 2 の第 2 の周期 P<sub>2</sub> の周期の組み合わせを示す、請求項 1 に記載の構成情報指示方法。

【請求項 3】

前記指示情報は、前記 T D D パターンの数が 2 であることを示し、前記 T D D パターンは、パターン 1 及びパターン 2 であり、前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、パターン 1 の第 1 の周期 P とパターン 2 の第 2 の周期 P<sub>2</sub> との周期組み合わせに対応するインデックスを示し、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 0 であることを示し、前記第 1 の周期 P は、0.5 ms であり、前記第 2 の周期 P<sub>2</sub> は、0.5 ms である、

10

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 1 であることを示し、前記第 1 の周期 P は、0.625 ms であり、前記第 2 の周期 P<sub>2</sub> は、0.625 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 2 であることを示し、前記第 1 の周期 P は、1 ms であり、前記第 2 の周期 P<sub>2</sub> は、1 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 3 であることを示し、前記第 1 の周期 P は、0.5 ms であり、前記第 2 の周期 P<sub>2</sub> は、2 ms である、

20

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 4 であることを示し、前記第 1 の周期 P は、1.25 ms であり、前記第 2 の周期 P<sub>2</sub> は、1.25 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 5 であることを示し、前記第 1 の周期 P は、2 ms であり、前記第 2 の周期 P<sub>2</sub> は、0.5 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 6 であることを示し、前記第 1 の周期 P は、1 ms であり、前記第 2 の周期 P<sub>2</sub> は、3 ms である、

30

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 7 であることを示し、前記第 1 の周期 P は、2 ms であり、前記第 2 の周期 P<sub>2</sub> は、2 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 8 であることを示し、前記第 1 の周期 P は、3 ms であり、前記第 2 の周期 P<sub>2</sub> は、1 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 9 であることを示し、前記第 1 の周期 P は、1 ms であり、前記第 2 の周期 P<sub>2</sub> は、4 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 10 であることを示し、前記第 1 の周期 P は、2 ms であり、前記第 2 の周期 P<sub>2</sub> は、3 ms である、

40

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 11 であることを示し、前記第 1 の周期 P は、2.5 ms であり、前記第 2 の周期 P<sub>2</sub> は、2.5 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 12 であることを示し、前記第 1 の周期 P は、3 ms であり、前記第 2 の周期 P<sub>2</sub> は、2 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 13 であることを示し、前記第 1 の周期 P は、4 ms であり、前記第 2 の周期 P<sub>2</sub>

50

は、1 msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が14であることを示し、前記第1の周期Pは、5 msであり、前記第2の周期P<sub>2</sub>は、5 msである、又は、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が15であることを示し、前記第1の周期Pは、10 msであり、前記第2の周期P<sub>2</sub>は、10 msである、

請求項1又は2に記載の構成情報指示方法。

【請求項4】

前記ビットの第1の部分の値1は、前記TDDパターンの数が2であることを示す、請求項1から3のいずれか1項に記載の構成情報指示方法。

【請求項5】

前記第2のビットシーケンスは、各TDDパターンの周期における前記UL送信継続時間に対応するスロットの数を示す、

請求項1から4のいずれか1項に記載の構成情報指示方法。

【請求項6】

前記指示情報は、サイドリンク同期信号ブロック（S-SB）の物理サイドリンクブロードキャストチャネル（PSBCH）上に保持され、

前記TDDパターン周期における前記UL送信継続時間は、前記アップリンク・ダウンリンクTDD構成に含まれる参照SCSに対する前記S-SBのサブキャリア間隔（SCS）の比に関係する、

請求項1から5のいずれか1項に記載の構成情報指示方法。

【請求項7】

前記S-SBの前記SCSは、サイドリンク帯域幅部分（BWP）上で構成されたSCSである、請求項6に記載の構成情報指示方法。

【請求項8】

前記指示情報は、サイドリンク同期信号ブロック（S-SB）の物理サイドリンクブロードキャストチャネル（PSBCH）上に保持される、請求項1から7のいずれか1項に記載の構成情報指示方法。

【請求項9】

第1の端末デバイスから指示情報を受信する段階であって、前記指示情報は、12ビットを有するビットシーケンスであり、前記ビットシーケンスは、第1のビットシーケンス及び第2のビットシーケンスを含み、前記第1のビットシーケンスにおけるビットの第1の部分は、TDDパターンの数が1又は2であることを示し、前記第1のビットシーケンスにおけるビットの第2の部分は、前記TDDパターンの各々のTDDパターン周期を示し、前記第2のビットシーケンスは、前記TDDパターンの各々の前記TDDパターン周期におけるアップリンク（UL）送信継続時間を示し、前記第1のビットシーケンスにおけるビットの前記第1の部分は、1ビットであり、前記第1のビットシーケンスにおけるビットの前記第2の部分は、4ビットであり、前記第2のビットシーケンスは、7ビットである、受信する段階と、

前記指示情報に基づいて前記TDDパターンの数及び前記TDDパターン周期を判定する段階と

を備える構成情報指示方法。

【請求項10】

前記指示情報が、前記TDDパターンの前記数が1であることを示す場合、前記TDDパターン周期はパターン1であり、前記4ビットは、パターン1の周期を示し、

前記指示情報が、前記TDDパターンの前記数が2であることを示す場合、前記TDDパターンはパターン1及びパターン2であり、前記4ビットは、前記パターン1の第1の周期P及び前記パターン2の第2の周期P<sub>2</sub>の周期の組み合わせを示す、請求項9に記載の構成情報指示方法。

## 【請求項 11】

前記指示情報は、前記 TDD パターンの数が 2 であることを示し、前記 TDD パターンは、パターン 1 及びパターン 2 であり、前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、パターン 1 の第 1 の周期 P とパターン 2 の第 2 の周期  $P_2$  との周期組み合わせに対応するインデックスを示し、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 0 であることを示し、前記第 1 の周期 P は、0.5 ms であり、前記第 2 の周期  $P_2$  は、0.5 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 1 であることを示し、前記第 1 の周期 P は、0.625 ms であり、前記第 2 の周期  $P_2$  は、0.625 ms である、

10

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 2 であることを示し、前記第 1 の周期 P は、1 ms であり、前記第 2 の周期  $P_2$  は、1 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 3 であることを示し、前記第 1 の周期 P は、0.5 ms であり、前記第 2 の周期  $P_2$  は、2 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 4 であることを示し、前記第 1 の周期 P は、1.25 ms であり、前記第 2 の周期  $P_2$  は、1.25 ms である、

20

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 5 であることを示し、前記第 1 の周期 P は、2 ms であり、前記第 2 の周期  $P_2$  は、0.5 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 6 であることを示し、前記第 1 の周期 P は、1 ms であり、前記第 2 の周期  $P_2$  は、3 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 7 であることを示し、前記第 1 の周期 P は、2 ms であり、前記第 2 の周期  $P_2$  は、2 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 8 であることを示し、前記第 1 の周期 P は、3 ms であり、前記第 2 の周期  $P_2$  は、1 ms である、

30

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 9 であることを示し、前記第 1 の周期 P は、1 ms であり、前記第 2 の周期  $P_2$  は、4 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 10 であることを示し、前記第 1 の周期 P は、2 ms であり、前記第 2 の周期  $P_2$  は、3 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 11 であることを示し、前記第 1 の周期 P は、2.5 ms であり、前記第 2 の周期  $P_2$  は、2.5 ms である、

40

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 12 であることを示し、前記第 1 の周期 P は、3 ms であり、前記第 2 の周期  $P_2$  は、2 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 13 であることを示し、前記第 1 の周期 P は、4 ms であり、前記第 2 の周期  $P_2$  は、1 ms である、

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 14 であることを示し、前記第 1 の周期 P は、5 ms であり、前記第 2 の周期  $P_2$  は、5 ms である、又は、

50

前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、前記インデックスの番号が 15であることを示し、前記第 1 の周期  $P$  は、10msであり、前記第 2 の周期  $P_2$  は、10msである、

請求項 9 又は 10 に記載の構成情報指示方法。

【請求項 12】

前記ビットの第 1 の部分の値 1 は、前記 TDD パターンの数が 2 であることを示す、請求項 9 から 11 のいずれか 1 項に記載の構成情報指示方法。

【請求項 13】

前記第 2 のビットシーケンスは、各 TDD パターンの周期における前記 UL 送信継続時間に対応するスロットの数を示すために使用される、

請求項 9 から 12 のいずれか 1 項に記載の構成情報指示方法。

【請求項 14】

前記指示情報は、サイドリンク同期信号ブロック (SSB) の物理サイドリンクブロードキャストチャネル (PSBCH) 上に保持され、前記 TDD パターン周期における前記 UL 送信継続時間は、参照 SCSS に対する前記 SSB のサブキャリア間隔 (SCS) の比に関係する、請求項 9 から 13 のいずれか 1 項に記載の構成情報指示方法。

【請求項 15】

前記 SSB の前記 SCSS は、サイドリンク帯域幅部分 (BWP) 上で構成された SCSS である、請求項 14 に記載の構成情報指示方法。

【請求項 16】

前記指示情報は、サイドリンク同期信号ブロック (SSB) の物理サイドリンクブロードキャストチャネル (PSBCH) 上に保持される、請求項 9 から 15 のいずれか 1 項に記載の構成情報指示方法。

【請求項 17】

ネットワークデバイスからアップリンク-ダウンリンク時分割複信 (TDD) 構成を受信するように構成されている受信モジュールであって、前記アップリンク-ダウンリンク TDD 構成は、TDD パターンの数及び TDD パターン周期を含む、受信モジュールと、

前記アップリンク-ダウンリンク TDD 構成に基づいて第 2 の端末デバイスに指示情報を送信するように構成されている送信モジュールであって、前記指示情報は、12 ビットを有するビットシーケンスであり、前記ビットシーケンスは、第 1 のビットシーケンス及び第 2 のビットシーケンスを含み、前記第 1 のビットシーケンスにおけるビットの第 1 の部分は、前記 TDD パターンの数が 1 又は 2 であることを示し、前記第 1 のビットシーケンスにおけるビットの第 2 の部分は、前記 TDD パターンの各々の前記 TDD パターン周期を示し、前記第 2 のビットシーケンスは、前記 TDD パターンの各々の前記 TDD パターン周期におけるアップリンク (UL) 送信継続時間を示す、送信モジュールと

を備え、

前記第 1 のビットシーケンスにおけるビットの前記第 1 の部分は、1 ビットであり、前記第 1 のビットシーケンスにおけるビットの前記第 2 の部分は、4 ビットであり、前記第 2 のビットシーケンスは、7 ビットである、構成情報指示装置。

【請求項 18】

前記指示情報が、前記 TDD パターンの前記数が 1 又は 2 であることを示す場合、前記 TDD パターンはパターン 1 であり、前記 4 ビットはパターン 1 の周期を示し、

前記指示情報が、前記 TDD パターンの前記数が 2 であることを示す場合、前記 TDD パターンはパターン 1 及びパターン 2 であり、前記 4 ビットは、前記パターン 1 の第 1 の周期  $P$  及び前記パターン 2 の第 2 の周期  $P_2$  の周期の組み合わせを示す、請求項 17 に記載の構成情報指示装置。

【請求項 19】

前記指示情報は、前記 TDD パターンの数が 2 であることを示し、前記 TDD パターンは、パターン 1 及びパターン 2 であり、前記第 1 のビットシーケンスにおける前記ビットの第 2 の部分は、パターン 1 の第 1 の周期  $P$  とパターン 2 の第 2 の周期  $P_2$  との周期組み

10

20

30

40

50

合わせに対応するインデックスを示し、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が0であることを示し、前記第1の周期Pは、0.5msであり、前記第2の周期P<sub>2</sub>は、0.5msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が1であることを示し、前記第1の周期Pは、0.625msであり、前記第2の周期P<sub>2</sub>は、0.625msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が2であることを示し、前記第1の周期Pは、1msであり、前記第2の周期P<sub>2</sub>は、1msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が3であることを示し、前記第1の周期Pは、0.5msであり、前記第2の周期P<sub>2</sub>は、2msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が4であることを示し、前記第1の周期Pは、1.25msであり、前記第2の周期P<sub>2</sub>は、1.25msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が5であることを示し、前記第1の周期Pは、2msであり、前記第2の周期P<sub>2</sub>は、0.5msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が6であることを示し、前記第1の周期Pは、1msであり、前記第2の周期P<sub>2</sub>は、3msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が7であることを示し、前記第1の周期Pは、2msであり、前記第2の周期P<sub>2</sub>は、2msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が8であることを示し、前記第1の周期Pは、3msであり、前記第2の周期P<sub>2</sub>は、1msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が9であることを示し、前記第1の周期Pは、1msであり、前記第2の周期P<sub>2</sub>は、4msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が10であることを示し、前記第1の周期Pは、2msであり、前記第2の周期P<sub>2</sub>は、3msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が11であることを示し、前記第1の周期Pは、2.5msであり、前記第2の周期P<sub>2</sub>は、2.5msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が12であることを示し、前記第1の周期Pは、3msであり、前記第2の周期P<sub>2</sub>は、2msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が13であることを示し、前記第1の周期Pは、4msであり、前記第2の周期P<sub>2</sub>は、1msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が14であることを示し、前記第1の周期Pは、5msであり、前記第2の周期P<sub>2</sub>は、5msである、又は、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が15であることを示し、前記第1の周期Pは、10msであり、前記第2の周期P<sub>2</sub>は、10msである、

請求項17又は18に記載の構成情報指示装置。

10

20

30

40

50

## 【請求項 20】

前記ビットの第1の部分の値1は、前記TDDパターン数が2であることを示す、請求項17から19のいずれか1項に記載の構成情報指示装置。

## 【請求項 21】

前記第2のビットシーケンスは、各TDDパターンの周期における前記UL送信継続時間に対応するスロットの数を示すために使用される、

請求項17から20のいずれか1項に記載の構成情報指示装置。

## 【請求項 22】

前記指示情報は、サイドリンク同期信号ブロック（S-SB）の物理サイドリンクブロードキャストチャネル（PSBCH）上に保持され、前記TDDパターン周期における前記UL送信継続時間は、前記アップリンク・ダウンリンクTDD構成に含まれる参照SCSに対する前記S-SBのサブキャリア間隔（SCS）の比に関係する、

請求項17から21のいずれか1項に記載の構成情報指示装置。

## 【請求項 23】

前記S-SBの前記SCSは、サイドリンク帯域幅部分（BWP）上で構成されたSCSである、請求項22に記載の構成情報指示装置。

## 【請求項 24】

前記指示情報は、サイドリンク同期信号ブロック（S-SB）の物理サイドリンクブロードキャストチャネル（PSBCH）上に保持される、請求項17から23のいずれか1項に記載の構成情報指示装置。

## 【請求項 25】

第1の端末デバイスから指示情報を受信するように構成されている受信モジュールであって、前記指示情報は、12ビットを有するビットシーケンスであり、前記ビットシーケンスは、第1のビットシーケンス及び第2のビットシーケンスを含み、前記第1のビットシーケンスにおけるビットの第1の部分は、TDDパターン数が1又は2であることを示すために使用され、前記第1のビットシーケンスにおけるビットの第2の部分は、前記TDDパターンの各々のTDDパターン周期を示すために使用され、前記第2のビットシーケンスは、前記TDDパターンの各々の前記TDDパターン周期におけるアップリンク（UL）送信継続時間を示し、前記第1のビットシーケンスにおけるビットの前記第1の部分は、1ビットであり、前記第1のビットシーケンスにおけるビットの前記第2の部分は、4ビットであり、前記第2のビットシーケンスは、7ビットである、受信モジュールと、

前記指示情報に基づいて前記TDDパターン数及び前記TDDパターン周期を判定するように構成されている処理モジュールと

を備える構成情報指示装置。

## 【請求項 26】

前記指示情報が、前記TDDパターンの前記数が1であることを示し、前記TDDパターンはパターン1であり、前記4ビットはパターン1の周期を示し、

前記指示情報が、前記TDDパターンの前記数が2であることを示す場合、前記TDDパターンはパターン1及びパターン2であり、前記4ビットは、前記パターン1の第1の周期 $P$ 及び前記パターン2の第2の周期 $P_2$ の周期の組み合わせを示す、請求項25に記載の構成情報指示装置。

## 【請求項 27】

前記指示情報は、前記TDDパターン数が2であることを示し、前記TDDパターンは、パターン1及びパターン2であり、前記第1のビットシーケンスにおける前記ビットの第2の部分は、パターン1の第1の周期 $P$ とパターン2の第2の周期 $P_2$ との周期組み合わせに対応するインデックスを示し、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が0であることを示し、前記第1の周期 $P$ は、0.5msであり、前記第2の周期 $P_2$ は、0.5msである、

10

20

30

40

50

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が1であることを示し、前記第1の周期Pは、0.625msであり、前記第2の周期P<sub>2</sub>は、0.625msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が2であることを示し、前記第1の周期Pは、1msであり、前記第2の周期P<sub>2</sub>は、1msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が3であることを示し、前記第1の周期Pは、0.5msであり、前記第2の周期P<sub>2</sub>は、2msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が4であることを示し、前記第1の周期Pは、1.25msであり、前記第2の周期P<sub>2</sub>は、1.25msである、

10

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が5であることを示し、前記第1の周期Pは、2msであり、前記第2の周期P<sub>2</sub>は、0.5msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が6であることを示し、前記第1の周期Pは、1msであり、前記第2の周期P<sub>2</sub>は、3msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が7であることを示し、前記第1の周期Pは、2msであり、前記第2の周期P<sub>2</sub>は、2msである、

20

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が8であることを示し、前記第1の周期Pは、3msであり、前記第2の周期P<sub>2</sub>は、1msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が9であることを示し、前記第1の周期Pは、1msであり、前記第2の周期P<sub>2</sub>は、4msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が10であることを示し、前記第1の周期Pは、2msであり、前記第2の周期P<sub>2</sub>は、3msである、

30

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が11であることを示し、前記第1の周期Pは、2.5msであり、前記第2の周期P<sub>2</sub>は、2.5msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が12であることを示し、前記第1の周期Pは、3msであり、前記第2の周期P<sub>2</sub>は、2msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が13であることを示し、前記第1の周期Pは、4msであり、前記第2の周期P<sub>2</sub>は、1msである、

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が14であることを示し、前記第1の周期Pは、5msであり、前記第2の周期P<sub>2</sub>は、5msである、又は、

40

前記第1のビットシーケンスにおける前記ビットの第2の部分は、前記インデックスの番号が15であることを示し、前記第1の周期Pは、10msであり、前記第2の周期P<sub>2</sub>は、10msである、

請求項25又は26に記載の構成情報指示装置。

【請求項28】

前記ビットの第1の部分の値1は、前記TDDパターン数が2であることを示す、請求項25から27のいずれか1項に記載の構成情報指示装置。

【請求項29】

50

前記第 2 のビットシーケンスは、各 TDD パターンの周期における前記 UL 送信継続時間に対応するスロットの数を示すために使用される、

請求項 25 から 28 のいずれか 1 項に記載の構成情報指示装置。

【請求項 30】

前記指示情報は、サイドリンク同期信号ブロック (S-SB) の物理サイドリンクブロードキャストチャネル (PSBCH) 上に保持され、前記 TDD パターン周期における前記 UL 送信継続時間は、参照 SCS に対する前記 S-SB のサブキャリア間隔 (SCS) の比に関係する、請求項 25 から 29 のいずれか 1 項に記載の構成情報指示装置。

【請求項 31】

前記 S-SB の前記 SCS は、サイドリンク帯域幅部分 (BWP) 上で構成された SCS である、請求項 30 に記載の構成情報指示装置。

【請求項 32】

前記指示情報は、サイドリンク同期信号ブロック (S-SB) の物理サイドリンクブロードキャストチャネル (PSBCH) 上に保持される、請求項 25 から 31 のいずれか 1 項に記載の構成情報指示装置。

【請求項 33】

プロセッサを備える通信装置であって、前記プロセッサは、メモリ内の命令を実行するとき、請求項 1 から 8 のいずれか 1 項に記載の構成情報指示方法を実装するよう構成される、通信装置。

【請求項 34】

プロセッサを備える通信装置であって、前記プロセッサは、メモリ内の命令を実行するとき、請求項 9 から 16 のいずれか 1 項に記載の構成情報指示方法を実装するよう構成される、通信装置。

【請求項 35】

プロセッサと、インタフェース回路とを備える通信装置であって、前記インタフェース回路は、コード命令を受信して、前記コード命令を前記プロセッサに送信するように構成されており、

前記プロセッサは、請求項 1 から 8 のいずれか 1 項に記載の構成情報指示方法を行うように、前記コード命令を実行するように構成されている、通信装置。

【請求項 36】

プロセッサと、インタフェース回路とを備える通信装置であって、前記インタフェース回路は、コード命令を受信して、前記コード命令を前記プロセッサに送信するように構成されており、

前記プロセッサは、請求項 9 から 16 のいずれか 1 項に記載の構成情報指示方法を行うように、前記コード命令を実行するように構成されている、通信装置。

【請求項 37】

命令を記憶するように構成されているコンピュータ可読記憶媒体であって、前記命令が実行されると、請求項 1 から 8 のいずれか 1 項に記載の構成情報指示方法が実装される、コンピュータ可読記憶媒体。

【請求項 38】

命令を記憶するように構成されているコンピュータ可読記憶媒体であって、前記命令が実行されると、請求項 9 から 16 のいずれか 1 項に記載の構成情報指示方法が実装される、コンピュータ可読記憶媒体。

【請求項 39】

命令を備えるコンピュータプログラムであって、前記命令がコンピュータ上で実行されると、請求項 1 から 8 のいずれか 1 項に記載の構成情報指示方法が実装される、コンピュータプログラム。

【請求項 40】

命令を備えるコンピュータプログラムであって、前記命令がコンピュータ上で実行されると、請求項 9 から 16 のいずれか 1 項に記載の構成情報指示方法が実装される、コンピ

10

20

30

40

50

ユータプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本願は、通信技術の分野に関し、特に、構成情報指示方法及び装置に関する。

【背景技術】

【0002】

第5世代(5th generation、5G)移動体通信ネットワークの新無線(new radio、NR)システムにおいて、5G基地局(次世代NodeB、gNB)は、Uuインタフェース上でアップリンク-ダウンリンク時分割複信(time division duplex、TDD)構成を送信することによって、時間範囲内のダウンリンク(downlink、DL)及びアップリンク(uplink、UL)の時間割り当て方をUEに示す。UEは、DL送信継続時間内でgNBからDLデータを受信しよく、UL送信継続時間内でgNBにULデータを送信してよい。

【0003】

UE間の通信に使用されるPC5インタフェース及びUuインタフェース上でのデータ送信は、同じキャリア周波数で実行されてよいが、PC5インタフェース上でのサイドリンク(sidelink、SL)送信は、DL送信継続時間を占有することができない。既存の技術において、アップリンク-ダウンリンクTDD構成は、UEに示されない。結果として、アップリンク-ダウンリンクTDD構成が考慮されないので、UE間で実行されるSL送信は、DL送信継続時間を占有する。これが、DL送信に対する干渉を引き起こす。

【発明の概要】

【0004】

本願の実施形態は、構成情報指示方法及び装置を提供し、これらは、SL送信がDL送信に対する干渉を引き起こすという既存技術の問題を解決するために、ビークルツーエブリシング(vehicle to everything、V2X)、インテリジェントコネクテッドビークル、運転支援、及びインテリジェントドライビング等の分野に適用可能である。

【0005】

第1の態様によれば、本願の一実施形態は、第1の端末デバイスに適用され、ネットワークデバイスからアップリンク-ダウンリンク時分割複信TDD構成を受信する段階と、

アップリンク-ダウンリンクTDD構成に基づいて第2の端末デバイスに指示情報を送信する段階であって、指示情報は、サイドリンク同期信号ブロックS-SBの物理サイドリンクブロードキャストチャネルPSBCH上に保持され、指示情報は、アップリンク-ダウンリンクTDD構成に含まれる周期情報を示すために使用される、送信する段階とを備える構成情報指示方法を提供する。

【0006】

本願のこの実施形態において、第2の端末デバイスが、DL送信に対する干渉を引き起こすことを回避するように指示に基づいてSL送信を実行し、かつシグナリングオーバーヘッドを有効に節減するようにアップリンク-ダウンリンクTDD構成についての簡略化された指示を実行するように、第1の端末デバイスは、S-SBのPSBCHを通して第2の端末デバイスにアップリンク-ダウンリンクTDD構成を示す。

【0007】

任意選択の実装において、周期情報は、TDDパターンの数及び／又はTDDパターン周期を含む。

【0008】

任意選択の実装において、指示情報は、TDDパターン周期におけるUL送信継続時間を示すために更に使用される。

10

20

30

40

50

## 【0009】

本願のこの実施形態において、DL送信に対する干渉を引き起こすことを更に回避するために、第2の端末デバイスがUL送信継続時間内でSL送信を実行できるように、UL送信継続時間が第2の端末デバイスに示される。

## 【0010】

任意選択の実装において、指示情報は、第1のビットシーケンスを含み、第1のビットシーケンスは、TDDパターン周期を示すために使用される。

## 【0011】

任意選択の実装において、指示情報は、第1のビットシーケンスを含み、第1のビットシーケンスにおけるビットの第1の部分は、TDDパターンの数を示すために使用され、第1のビットシーケンスにおけるビットの第2の部分は、TDDパターン周期を示すために使用される。

10

## 【0012】

任意選択の実装において、指示情報は、第2のビットシーケンスを含み、アップリンカーダウンリンクTDD構成に含まれるTDDパターンの数が1である場合、第2のビットシーケンスは、TDDパターンの周期におけるUL送信継続時間を示すために使用される、又は、

アップリンカーダウンリンクTDD構成に含まれるTDDパターンの数がNである場合、第2のビットシーケンスは、NのTDDパターンの各々の周期におけるUL送信継続時間を示すために使用され、Nは、1よりも大きい整数である。

20

## 【0013】

任意選択の実装において、指示情報は、第2のビットシーケンスを含み、アップリンカーダウンリンクTDD構成に含まれるTDDパターンの数がNである場合、第2のビットシーケンスにおけるビットの第1の部分は、NのTDDパターンにおける第1のTDDパターンを示すために使用され、第2のビットシーケンスにおけるビットの第2の部分は、第1のTDDパターンの周期におけるUL送信継続時間を示すために使用される。

## 【0014】

任意選択の実装において、第1のTDDパターンの周期におけるUL送信継続時間は、第2のTDDパターンの周期におけるUL送信継続時間よりも大きく、第2のTDDパターンは、第1のTDDパターンを除くNのTDDパターンのいずれか1つである。

30

## 【0015】

本願のこの実施形態において、第1のビットシーケンス及び／又は第2のビットシーケンスにおける限られたビットが、指示情報を表すために使用される。これにより、パースが容易になり、端末デバイス間の通信のシグナリングオーバーヘッドを低減できる。

## 【0016】

任意選択の実装において、方法は、アップリンカーダウンリンクTDD構成に含まれる参照SCSに対するS-SSBのサブキャリア間隔SCSの比に基づいて、第1のUL送信継続時間を判定する段階であって、第1のUL送信継続時間は、NのTDDパターンのいずれか1つの周期におけるUL送信継続時間である、判定する段階

40

を更に備える。

## 【0017】

本願のこの実施形態において、第1のUL送信継続時間は、アップリンカーダウンリンクTDD構成における参照データ、例えば、参照SCS又は参照UL送信継続時間が、第2の端末デバイスに直接送信される方式の代わりに、端末デバイス間でやりとりされるS-SSBのSCSとアップリンカーダウンリンクTDD構成における参照SCSとに基づいて判定される。これは、実際の通信により柔軟に適用可能であり、DL送信に対する干渉を引き起こすことを回避するために、対応するUL送信継続時間内でSL送信を実行するよう第2の端末デバイスに指示することができる。

50

## 【0018】

任意選択の実装において、方法は、

S-S-S-Bのサブキャリア間隔SCSをSCS閾値と比較する段階であって、SCS閾値は、第1のUL送信継続時間を示すために使用されるビットの数に関係し、第1のUL送信継続時間は、NのTDDパターンのいずれか1つの周期におけるUL送信継続時間である、比較する段階と、

比較の結果に基づいて第1のUL送信継続時間を判定する段階とを更に備える。

## 【0019】

本願のこの実施形態において、UL送信継続時間が、SCS閾値と端末デバイス間でやりとりされるS-S-S-BのSCSとに基づいて判定されるように、SCS閾値は、UL送信継続時間を示すために使用されるビットの数を考慮することによって判定される。これは、実際の通信により柔軟に適用可能とすることができ、DL送信に対する干渉を引き起こすことを回避するために、第2の端末デバイスが対応するUL送信継続時間内でSL送信を実行するように、限られたビットを、UL送信継続時間を示すために適切に使用することができる。

## 【0020】

任意選択の実装において、比較の結果に基づいて第1のUL送信継続時間を判定する段階は、

S-S-S-BのSCSがSCS閾値よりも小さい若しくはそれに等しい場合、アップリンク-ダウンリンクTDD構成に含まれる参照SCSに対するS-S-S-BのSCSの比に基づいて第1のUL送信継続時間を判定する段階、又は、

S-S-S-BのSCSがSCS閾値よりも大きい場合、アップリンク-ダウンリンクTDD構成情報に含まれる参照SCSに対するSCS閾値の比に基づいて第1のUL送信継続時間を判定する段階とを含む。

## 【0021】

任意選択の実装において、比較の結果に基づいて第1のUL送信継続時間を判定する段階は、

S-S-S-BのSCSがSCS閾値よりも大きい場合、アップリンク-ダウンリンクTDD構成情報に含まれる参照SCSに対するS-S-S-BのSCSの比に基づいて第2のUL送信継続時間を判定する段階と、

第2のUL送信継続時間が時間閾値よりも大きい場合、時間閾値に基づいて第1のUL送信継続時間を判定する段階、又は、

第2のUL送信継続時間が時間閾値よりも小さい若しくはそれに等しい場合、第2のUL送信継続時間に基づいて第1のUL送信継続時間を判定する段階とを含む、

時間閾値は、第1のUL送信継続時間を示すために使用されるビットによって示すことができる最大のUL送信継続時間である。

## 【0022】

任意選択の実装において、比較の結果に基づいて第1のUL送信継続時間を判定する段階は、

S-S-S-BのSCSがSCS閾値よりも大きい場合、アップリンク-ダウンリンクTDD構成に含まれる参照SCSに対するS-S-S-BのSCSの比に基づいて第2のUL送信継続時間を判定する段階と、

予め設定された段階に基づいて第2のUL送信継続時間をスケールダウンする段階と、スケールダウンされた第2のUL送信継続時間に基づいて第1のUL送信継続時間を判定する段階と

を含む。

## 【0023】

第2の態様によれば、本願の一実施形態は、第2の端末デバイスに適用され、

第1の端末デバイスから指示情報を受信する段階であって、指示情報は、サイドリンク同期信号ブロックS-SBの物理サイドリンクブロードキャストチャネルPSBCH上に保持され、指示情報は、第1の端末デバイスによって受信されたアップリンク・ダウンリンク時分割複信TDD構成に含まれる周期情報を示すために使用される、受信する段階を備える構成情報指示方法を提供する。

【0024】

本願のこの実施形態において、第2の端末デバイスは、第1の端末デバイスから指示情報を受信し、指示情報は、第1の端末デバイスによって受信されたアップリンク・ダウンリンクTDD構成に関係する。このケースにおいて、第2の端末デバイスは、端末デバイス間のSL送信によって引き起こされる、ネットワークデバイスと端末デバイスとの間のDL送信に対する干渉を回避するように、指示情報に基づいて別の端末デバイスとSL送信を実行してよい。

10

【0025】

任意選択の実装において、周期情報は、TDDパターンの数及び／又はTDDパターン周期を含む。

【0026】

任意選択の実装において、指示情報は、TDDパターン周期におけるUL送信継続時間を示すために更に使用される。

【0027】

本願のこの実施形態において、DL送信に対する干渉を引き起こすことを更に回避するために、第2の端末デバイスは、指示情報によって示されるUL送信継続時間に基づいてSL送信を実行してよい。

20

【0028】

任意選択の実装において、指示情報は、第1のビットシーケンスを含み、第1のビットシーケンスは、TDDパターン周期を示すために使用される。

【0029】

任意選択の実装において、指示情報は、第1のビットシーケンスを含み、第1のビットシーケンスにおけるビットの第1の部分は、TDDパターン数を示すために使用され、第1のビットシーケンスにおけるビットの第2の部分は、TDDパターン周期を示すために使用される。

30

【0030】

任意選択の実装において、指示情報は、第2のビットシーケンスを含み、アップリンク・ダウンリンクTDD構成に含まれるTDDパターン数が1である場合、第2のビットシーケンスは、TDDパターン周期におけるUL送信継続時間を示すために使用される、又は、

アップリンク・ダウンリンクTDD構成に含まれるTDDパターン数がNである場合、第2のビットシーケンスは、NのTDDパターンの各々の周期におけるUL送信継続時間を示すために使用され、Nは、1よりも大きい整数である。

【0031】

任意選択の実装において、指示情報は、第2のビットシーケンスを含み、アップリンク・ダウンリンクTDD構成に含まれるTDDパターン数がNである場合、第2のビットシーケンスにおけるビットの第1の部分は、NのTDDパターンにおける第1のTDDパターンを示すために使用され、第2のビットシーケンスにおけるビットの第2の部分は、第1のTDDパターン周期におけるUL送信継続時間を示すために使用される。

40

【0032】

任意選択の実装において、第1のTDDパターン周期におけるUL送信継続時間は、第2のTDDパターン周期におけるUL送信継続時間よりも大きく、第2のTDDパターンは、第1のTDDパターンを除くNのTDDパターンのいずれか1つである。

50

## 【0033】

本願のこの実施形態において、第1のビットシーケンス及び／又は第2のビットシーケンスにおける限られたビットが、指示情報を表すために使用される。これにより、パースが容易になり、端末デバイス間の通信のシグナリングオーバーヘッドを低減できる。

## 【0034】

任意選択の実装において、NのTDDパターンのいずれか1つの周期におけるUL送信継続時間は、アップリンク・ダウンリンクTDD構成に含まれる参照SCSに対するS-SBのサブキャリア間隔SCSの比に基づいて判定される。

## 【0035】

本願のこの実施形態において、第1のUL送信継続時間は、アップリンク・ダウンリンクTDD構成における参照データ、例えば、参照SCS又は参照UL送信継続時間が、第2の端末デバイスに直接送信される方式の代わりに、端末デバイス間でやりとりされるS-SBのSCSとアップリンク・ダウンリンクTDD構成における参照SCSとに基づいて判定される。これは、実際の通信により柔軟に適用可能であり、DL送信に対する干渉を引き起こすことを回避するために、対応するUL送信継続時間内でSL送信を実行するよう第2の端末デバイスに指示することができる。

10

## 【0036】

任意選択の実装において、NのTDDパターンのいずれか1つの周期におけるUL送信継続時間は、S-SBのサブキャリア間隔SCSをSCS閾値と比較した結果に基づいて判定され、SCS閾値は、ビットの第1の数に関係し、ビットの第1の数は、TDDパターンの周期におけるUL送信継続時間を示すために使用されるビットの数である。

20

## 【0037】

本願のこの実施形態において、UL送信継続時間が、SCS閾値と端末デバイス間でやりとりされるS-SBのSCSとに基づいて判定されるように、SCS閾値は、UL送信継続時間を示すために使用されるビットの数を考慮することによって判定される。これは、実際の通信により柔軟に適用可能とすることができ、DL送信に対する干渉を引き起こすことを回避するために、第2の端末デバイスが対応するUL送信継続時間内でSL送信を実行するように、限られたビットを、UL送信継続時間を示すために適切に使用することができる。

## 【0038】

第3の態様によれば、本願の一実施形態は、ネットワークデバイスからアップリンク・ダウンリンク時分割複信TDD構成を受信するように構成されている受信モジュールと、アップリンク・ダウンリンクTDD構成に基づいて第2の端末デバイスに指示情報を送信するように構成されている送信モジュールであって、指示情報は、サイドリンク同期信号ブロックS-SBの物理サイドリンクブロードキャストチャネルPSBCH上に保持され、指示情報は、アップリンク・ダウンリンクTDD構成に含まれる周期情報を示すために使用される、送信モジュールと

30

を備える構成情報指示装置を提供する。

## 【0039】

本願のこの実施形態において、第2の端末デバイスが、DL送信に対する干渉を引き起こすことを回避するように指示に基づいてSL送信を実行し、かつシグナリングオーバーヘッドを有効に節減するようにアップリンク・ダウンリンクTDD構成についての簡略化された指示を実行するように、第1の端末デバイスは、S-SBのPSBCHを通して第2の端末デバイスにアップリンク・ダウンリンクTDD構成を示す。

40

## 【0040】

任意選択の実装において、周期情報は、TDDパターンの数及び／又はTDDパターン周期を含む。

## 【0041】

任意選択の実装において、指示情報は、TDDパターン周期におけるUL送信継続時間

50

を示すために更に使用される。

【0042】

本願のこの実施形態において、DL送信に対する干渉を引き起こすことを更に回避するために、第2の端末デバイスがUL送信継続時間内でSL送信を実行できるように、UL送信継続時間が第2の端末デバイスに示される。

【0043】

任意選択の実装において、指示情報は、第1のビットシーケンスを含み、第1のビットシーケンスは、TDDパターン周期を示すために使用される。

【0044】

任意選択の実装において、指示情報は、第1のビットシーケンスを含み、第1のビットシーケンスにおけるビットの第1の部分は、TDDパターンの数を示すために使用され、第1のビットシーケンスにおけるビットの第2の部分は、TDDパターン周期を示すために使用される。

10

【0045】

任意選択の実装において、指示情報は、第2のビットシーケンスを含み、アップリンカーダウンリンクTDD構成に含まれるTDDパターンの数が1である場合、第2のビットシーケンスは、TDDパターンの周期におけるUL送信継続時間を示すために使用される、又は、

アップリンカーダウンリンクTDD構成に含まれるTDDパターンの数がNである場合、第2のビットシーケンスは、NのTDDパターンの各々の周期におけるUL送信継続時間を示すために使用され、Nは、1よりも大きい整数である。

20

【0046】

任意選択の実装において、指示情報は、第2のビットシーケンスを含み、アップリンカーダウンリンクTDD構成に含まれるTDDパターンの数がNである場合、第2のビットシーケンスにおけるビットの第1の部分は、NのTDDパターンにおける第1のTDDパターンを示すために使用され、第2のビットシーケンスにおけるビットの第2の部分は、第1のTDDパターンの周期におけるUL送信継続時間を示すために使用される。

【0047】

任意選択の実装において、第1のTDDパターンの周期におけるUL送信継続時間は、第2のTDDパターンの周期におけるUL送信継続時間よりも大きく、第2のTDDパターンは、第1のTDDパターンを除くNのTDDパターンのいずれか1つである。

30

【0048】

本願のこの実施形態において、第1のビットシーケンス及び／又は第2のビットシーケンスにおける限られたビットが、指示情報を表すために使用される。これにより、パースが容易になり、端末デバイス間の通信のシグナリングオーバーヘッドを低減できる。

【0049】

任意選択の実装において、装置は、アップリンカーダウンリンクTDD構成に含まれる参照SCSに対するS-SBのサブキャリア間隔SCSの比に基づいて第1のUL送信継続時間を判定するように構成されている処理モジュールであって、第1のUL送信継続時間は、NのTDDパターンのいずれか1つの周期におけるUL送信継続時間である、処理モジュール

40

を更に備える。

【0050】

本願のこの実施形態において、第1のUL送信継続時間は、アップリンカーダウンリンクTDD構成における参照データ、例えば、参照SCS又は参照UL送信継続時間が、第2の端末デバイスに直接送信される方式の代わりに、端末デバイス間でやりとりされるS-SBのSCSとアップリンカーダウンリンクTDD構成における参照SCSとに基づいて判定される。これは、実際の通信により柔軟に適用可能であり、DL送信に対する干渉を引き起こすことを回避するために、対応するUL送信継続時間内でSL送信を実行す

50

るよう第2の端末デバイスに指示することができる。

【0051】

任意選択の実装において、装置は、

S-S-S-Bのサブキャリア間隔SCSをSCS閾値と比較し、SCS閾値は、第1のUL送信継続時間を示すために使用されるビットの数に関係し、第1のUL送信継続時間は、NのTDDパターンのいずれか1つの周期におけるUL送信継続時間であり、かつ、比較の結果に基づいて第1のUL送信継続時間を判定するように構成されている処理モジュール

を更に備える。

【0052】

本願のこの実施形態において、UL送信継続時間が、SCS閾値と端末デバイス間でやりとりされるS-S-S-BのSCSとに基づいて判定されるように、SCS閾値は、UL送信継続時間を示すために使用されるビットの数を考慮することによって判定される。これは、実際の通信により柔軟に適用可能とすることができ、DL送信に対する干渉を引き起こすことを回避するために、第2の端末デバイスが対応するUL送信継続時間内でSL送信を実行するように、限られたビットを、UL送信継続時間を示すために適切に使用することができる。

【0053】

任意選択の実装において、処理モジュールは、

S-S-S-BのSCSが、SCS閾値よりも小さい若しくはそれに等しい場合、アップリンク-ダウンリンクTDD構成に含まれる参照SCSに対するS-S-S-BのSCSの比に基づいて第1のUL送信継続時間を判定する、又は、

S-S-S-BのSCSがSCS閾値よりも大きい場合、アップリンク-ダウンリンクTDD構成情報に含まれる参照SCSに対するSCS閾値の比に基づいて第1のUL送信継続時間を判定する

ように更に構成されている。

【0054】

任意選択の実装において、処理モジュールは、

S-S-S-BのSCSがSCS閾値よりも大きい場合、アップリンク-ダウンリンクTDD構成情報に含まれる参照SCSに対するS-S-S-BのSCSの比に基づいて第2のUL送信継続時間を判定し、

第2のUL送信継続時間が時間閾値よりも大きい場合、時間閾値に基づいて第1のUL送信継続時間を判定する、又は、

第2のUL送信継続時間が時間閾値よりも小さい若しくはそれに等しい場合、第2のUL送信継続時間に基づいて第1のUL送信継続時間を判定する

ように更に構成されており、

時間閾値は、第1のUL送信継続時間を示すために使用されるビットによって示すことができる最大のUL送信継続時間である。

【0055】

任意選択の実装において、処理モジュールは、

S-S-S-BのSCSがSCS閾値よりも大きい場合、アップリンク-ダウンリンクTDD構成に含まれる参照SCSに対するS-S-S-BのSCSの比に基づいて第2のUL送信継続時間を判定し、

予め設定された段階に基づいて第2のUL送信継続時間をスケールダウンし、

スケールダウンされた第2のUL送信継続時間に基づいて第1のUL送信継続時間を判定する

ように更に構成されている。

【0056】

第4の態様によれば、本願の一実施形態は、

第1の端末デバイスから指示情報を受信するように構成されている受信モジュールであ

10

20

30

40

50

って、指示情報は、サイドリンク同期信号ブロック  $S-S S B$  の物理サイドリンクブロードキャストチャネル  $P S B C H$  上に保持され、指示情報は、第 1 の端末デバイスによって受信されたアップリンカーダウンリンク時分割複信  $T D D$  構成に含まれる周期情報を示すために使用される、受信モジュールを備える構成情報指示装置を提供する。

【0057】

本願のこの実施形態において、第 2 の端末デバイスは、第 1 の端末デバイスから指示情報を受信し、指示情報は、第 1 の端末デバイスによって受信されたアップリンカーダウンリンク  $T D D$  構成に関係する。このケースにおいて、第 2 の端末デバイスは、端末デバイス間の  $S L$  送信によって引き起こされる、ネットワークデバイスと端末デバイスとの間の  $D L$  送信に対する干渉を回避するように、指示情報に基づいて別の端末デバイスと  $S L$  送信を実行してよい。

10

【0058】

任意選択の実装において、周期情報は、 $T D D$  パターンの数及び／又は  $T D D$  パターン周期を含む。

【0059】

任意選択の実装において、指示情報は、 $T D D$  パターン周期における  $U L$  送信継続時間を示すために更に使用される。

【0060】

本願のこの実施形態において、 $D L$  送信に対する干渉を引き起こすことを回避するために、第 2 の端末デバイスは、指示情報によって示される  $U L$  送信継続時間に基づいて  $S L$  送信を実行してよい。

20

【0061】

任意選択の実装において、指示情報は、第 1 のビットシーケンスを含み、第 1 のビットシーケンスは、 $T D D$  パターン周期を示すために使用される。

【0062】

任意選択の実装において、指示情報は、第 1 のビットシーケンスを含み、第 1 のビットシーケンスにおけるビットの第 1 の部分は、 $T D D$  パターンの数を示すために使用され、第 1 のビットシーケンスにおけるビットの第 2 の部分は、 $T D D$  パターン周期を示すために使用される。

【0063】

任意選択の実装において、指示情報は、第 2 のビットシーケンスを含み、アップリンカーダウンリンク  $T D D$  構成に含まれる  $T D D$  パターンの数が 1 である場合、第 2 のビットシーケンスは、 $T D D$  パターンの周期における  $U L$  送信継続時間を示すために使用される、又は、

30

アップリンカーダウンリンク  $T D D$  構成に含まれる  $T D D$  パターンの数が  $N$  である場合、第 2 のビットシーケンスは、 $N$  の  $T D D$  パターンの各々の周期における  $U L$  送信継続時間を示すために使用され、 $N$  は、1 よりも大きい整数である。

【0064】

任意選択の実装において、指示情報は、第 2 のビットシーケンスを含み、アップリンカーダウンリンク  $T D D$  構成に含まれる  $T D D$  パターンの数が  $N$  である場合、第 2 のビットシーケンスにおけるビットの第 1 の部分は、 $N$  の  $T D D$  パターンにおける第 1 の  $T D D$  パターンを示すために使用され、第 2 のビットシーケンスにおけるビットの第 2 の部分は、第 1 の  $T D D$  パターンの周期における  $U L$  送信継続時間を示すために使用される。

40

【0065】

任意選択の実装において、第 1 の  $T D D$  パターンの周期における  $U L$  送信継続時間は、第 2 の  $T D D$  パターンの周期における  $U L$  送信継続時間よりも大きく、第 2 の  $T D D$  パターンは、第 1 の  $T D D$  パターンを除く  $N$  の  $T D D$  パターンのいずれか 1 つである。

【0066】

本願のこの実施形態において、第 1 のビットシーケンス及び／又は第 2 のビットシーケ

50

ンスにおける限られたビットが、指示情報を表すために使用される。これにより、パースが容易になり、端末デバイス間の通信のシグナリングオーバーヘッドを低減できる。

【0067】

任意選択の実装において、NのTDDパターンのいずれか1つの周期におけるUL送信継続時間は、アップリンクーダウンリンクTDD構成に含まれる参照SCSに対するS-SBのサブキャリア間隔SCSの比に基づいて判定される。

【0068】

本願のこの実施形態において、第1のUL送信継続時間は、アップリンクーダウンリンクTDD構成における参照データ、例えば、参照SCS又は参照UL送信継続時間が、第2の端末デバイスに直接送信される方式の代わりに、端末デバイス間でやりとりされるS-SBのSCSとアップリンクーダウンリンクTDD構成における参照SCSとに基づいて判定される。これは、実際の通信により柔軟に適用可能であり、DL送信に対する干渉を引き起こすことを回避するために、対応するUL送信継続時間内でSL送信を実行するよう第2の端末デバイスに指示することができる。

【0069】

任意選択の実装において、NのTDDパターンのいずれか1つの周期におけるUL送信継続時間は、S-SBのサブキャリア間隔SCSをSCS閾値と比較した結果に基づいて判定され、SCS閾値は、ビットの第1の数に関係し、ビットの第1の数は、TDDパターンの周期におけるUL送信継続時間を示すために使用されるビットの数である。

【0070】

本願のこの実施形態において、UL送信継続時間が、SCS閾値と端末デバイス間でやりとりされるS-SBのSCSとに基づいて判定されるように、SCS閾値は、UL送信継続時間を示すために使用されるビットの数を考慮することによって判定される。これは、実際の通信により柔軟に適用可能とすることができ、DL送信に対する干渉を引き起こすことを回避するために、第2の端末デバイスが対応するUL送信継続時間内でSL送信を実行するように、限られたビットを、UL送信継続時間を示すために適切に使用することができる。

【0071】

第5の態様によれば、本願の一実施形態は、プロセッサと、メモリとを備える通信装置であって、

メモリは、コンピュータプログラムを記憶するように構成されており、

プロセッサは、通信装置が第1の態様における任意の可能な実装における方法を行う又は第2の態様における任意の可能な実装における方法を行うことを可能にするように、メモリに記憶されているコンピュータプログラムを実行するように構成されている、通信装置を提供する。

【0072】

第6の態様によれば、本願の一実施形態は、プロセッサと、インタフェース回路とを備える通信装置であって、

インタフェース回路は、コード命令を受信して、コード命令をプロセッサに送信するように構成されており、

プロセッサは、第1の態様における任意の可能な実装における方法を行う又は第2の態様における任意の可能な実装における方法を行うように、コード命令を実行するように構成されている、通信装置を提供する。

【0073】

第7の態様によれば、本願の一実施形態は、命令を記憶する可読記憶媒体であって、命令が実行されると、第1の態様における任意の可能な実装における方法が実装される、又は、第2の態様における任意の可能な実装における方法が実装される、可読記憶媒体を提供する。

【0074】

第8の態様によれば、本願の一実施形態は、コンピュータプログラムコードを備えるコ

10

20

30

40

50

ンピュータプログラム製品であって、コンピュータプログラムコードが通信装置のプロセッサによって実行されると、通信装置は、第1の態様における任意の可能な実装における方法又は第2の態様における任意の可能な実装における方法を実行することが可能になる、コンピュータプログラム製品を提供する。

【0075】

第9の態様によれば、本願の一実施形態は、第3の態様における構成情報指示装置及び第4の態様における構成情報指示装置を備える通信システムを提供する。

【図面の簡単な説明】

【0076】

【図1】本願の一実施形態に係る時間割り当ての概略図である。

10

【0077】

【図2】本願の一実施形態に係るアップリンクーダウンリンクTDD構成の概略図である。

【0078】

【図3】本願の一実施形態に係る通信システムのアーキテクチャの概略図である。

【0079】

【図4】本願の一実施形態に係る応用シナリオの概略図である。

【0080】

【図5】本願の一実施形態に係る送信端UEのハードウェアモジュールの図である。

【0081】

【図6】本願の一実施形態に係る受信端UEのハードウェアモジュールの図である。

20

【0082】

【図7】本願の一実施形態に係る構成情報指示方法の概略フローチャートである。

【0083】

【図8】本願の一実施形態に係る第1のUL送信継続時間指示の概略図である。

【0084】

【図9】本願の一実施形態に係る第2のUL送信継続時間指示の概略図である。

【0085】

【図10】本願の一実施形態に係る第3のUL送信継続時間指示の概略図である。

【0086】

【図11】本願の一実施形態に係る第4のUL送信継続時間指示の概略図である。

30

【0087】

【図12】本願の一実施形態に係る第5のUL送信継続時間指示の概略図である。

【0088】

【図13】本願の一実施形態に係るULスロットの数の概略比較図である。

【0089】

【図14】本願の一実施形態に係るULスロットの数の別の概略比較図である。

【0090】

【図15】本願の一実施形態に係る別の構成情報指示方法の概略フローチャートである。

【0091】

【図16】本願の一実施形態に係る構成情報指示装置の構造の概略図である。

40

【0092】

【図17】本願の一実施形態に係る別の構成情報指示装置の構造の概略図である。

【0093】

【図18】本願の一実施形態に係る通信装置の構造の概略図である。

【0094】

【図19】本願の一実施形態に係る別の通信装置の構造の概略図である。

【発明を実施するための形態】

【0095】

本願の目的、技術的解決策、及び利点をより明確にするために、以下では、添付図面を参照しながら本願について更に詳細に説明する。説明される実施形態は、本願の実施形態

50

の全てではなく一部に過ぎないことが明らかである。当業者が本願の実施形態に基づいて創造的な努力無くして得る全ての他の実施形態が、本願の保護範囲に含まれるものとする。

【0096】

本願の実施形態は、SL送信がDL送信に対する干渉を引き起こすという既存技術の問題を解決するために、構成情報指示方法及び装置を提供する。方法及び装置の問題解決原理は同じであるので、方法の実施形態及び装置の実施形態に対して相互に参照がなされてよく、繰り返しの説明は提供されない。

【0097】

本願におけるいくつかの用語は、当業者がより良い理解を得るのを助けるように、下に記載される。

【0098】

(1) ネットワークデバイス

【0099】

ネットワークデバイスは、基地局又はアクセスノード (access node、AN) であってよく、端末のための無線アクセスサービスを提供する。ネットワークデバイスは、具体的には、グローバルシステムフォーモバイルコミュニケーションズ (global system for mobile communications、GSM (登録商標)) 若しくは符号分割多重アクセス (code division multiple access、CDMA) システムにおけるベーストランシーバ基地局 (base transceiver station、BTS) であってよく、ワイドバンド符号分割多重アクセス (wideband code division multiple access、WCDMA (登録商標)) システムにおける基地局 (NodeB) であってよく、又は、5Gネットワークにおける、基地局デバイス (gNB)、スモールセルデバイス、無線アクセスポイント (Wi-Fi (登録商標) AP)、ワールドワイドインターオペラビリティフォーマイクロウェーブアクセス基地局 (worldwide interoperability for microwave access base station、WiMAX BS) 等であってよい。これは、本願において限定されるものではない。

【0100】

(2) 端末デバイス

【0101】

端末デバイスは、端末、ユーザ機器 (user equipment、UE)、移動局 (mobile station、MS)、モバイル端末 (mobile terminal、MT) 等とも称され、音声及び／又はデータ接続をユーザに提供するデバイス、例えば、無線接続機能を有するハンドヘルドデバイス、車載デバイス、ウェアラブルデバイス、コンピューティングデバイス、若しくは無線モデムに接続された別の処理デバイス、又は様々な形態のユーザ機器である。端末デバイスは、局 (英語: station、略してSTA)、移動局 (mobile station、MS)、加入者ユニット (subscriber unit、SU)、パーソナルコンピュータ (英語: personal computer、略してPC)、ラップトップコンピュータ (laptop computer、LC)、タブレットコンピュータ (英語: tablet computer、略してTC)、ネットブック (netbook)、端末 (terminal)、パーソナルデジタルアシスタント (英語: personal digital assistant、略してPDA)、モバイルWi-Fi (登録商標) ホットスポットデバイス (MiFi device)、スマートウォッチ、スマートグラス等を含むが、これらに限定されるものではない。前述した端末デバイスは、ネットワーク全体に分散されてよい。説明しやすさのために、本願において、端末デバイスは、端末デバイス又は略してUEと称される。

【0102】

(3) 時分割複信及びアップリンクーダウンリンク時分割複信構成

【0103】

10

20

30

40

50

時分割複信 (time division duplex、TDD) は、無線通信において広く使用されるデュプレックスモードである。これに基づき、ネットワークデバイスと端末デバイスとの間の通信に使用される通信インタフェース、すなわち、Uuインタフェース (Uu interface) 上でのダウンリンク (downlink、DL) 送信及びアップリンク (uplink、UL) 送信は、同じキャリア周波数で、時分割方式で実行されてよい。

【0104】

特に、超高信頼低遅延通信 (ultra-reliable low-latency communication、URLLC) サービスの超低遅延要件に適合するように、低遅延送信を実装するために、5G基地局 (次世代NodeB、gNB) は、時間範囲内のDL及びULの時間割り当て方式をUEに示すために、Uuインタフェース上でアップリンク-ダウンリンクTDD構成を送信する。図1は、時間割り当ての概略図である。UEは、アップリンク-ダウンリンクTDD構成に基づいてアップリンク-ダウンリンクスイッチングを頻繁に実行してよく、DL時間内にgNBからDLデータを受信してよく、UL時間内にgNBにULデータを送信してよい。

【0105】

アップリンク-ダウンリンクTDD構成は、セルレベルアップリンク-ダウンリンクTDD構成と、UEレベルアップリンク-ダウンリンクTDD構成とに分類される。セルレベルアップリンク-ダウンリンクTDD構成は、gNBのカバレッジエリア内にある全てのUEに適用可能である。セルレベルアップリンク-ダウンリンクTDD構成は、DLスロットの数及びULスロットの数をスロット (slot) 粒度で示し、DLシンボルの数及びULシンボルの数を直交周波数分割多重 (orthogonal frequency division multiplexing、OFDM) シンボル粒度で示す。UEレベルアップリンク-ダウンリンクTDD構成は、gNBのカバレッジエリア内にあるUEに適用可能である。セルレベルアップリンク-ダウンリンクTDD構成に基づいて、構成可能なスロットが更に使用される。具体的には、Dで表されるDLスロット及びUで表されるULスロットに加えて、Fで表される構成可能なスロットが更に使用される。構成可能なスロット内のアップリンク-ダウンリンクTDD構成の粒度は、OFDMシンボルである。具体的には、同じスロット内の異なるシンボルは、異なるアップリンク状態及びダウンリンク状態にあってよい。構成可能なスロット内の全てのOFDMシンボルは、ULシンボル又はDLシンボルとして構成されてよい。

【0106】

gNBは、無線リソース制御 (radio resource control、RRC) シグナリングを使用することによって、対応するアップリンク-ダウンリンクTDD構成をUEに送信する。具体的には、gNBは、RRCシグナリングにおいて情報要素TDD-UL-DL-ConfigCommonを使用することによって、gNBのカバレッジエリア内にある又はセル内にあるUEに指示を提供する。3GPP (登録商標) 38.331 V15.7.0規格において記載されているように、情報要素TDD-UL-DL-ConfigCommonの指示内容は、以下のとおりである。

```
TDD-UL-DL-ConfigCommon:  = SEQUENCE {
  referenceSubcarrierSpacing Subcarrier
Spacing,
  pattern1                    TDD-UL-DL-Pattern,
  pattern2                    TDD-UL-DL-Pattern
OPTIONAL, --Need R
...
}
```

【0107】

情報要素TDD-UL-DL-ConfigCommonは、2の情報要素又は3の情報要素を更に含み、これらは以下のとおりに説明される。

## 【0108】

【1】 `referenceSubcarrierSpacing` は、参照サブキャリア間隔 (`subcarrier spacing`、SCS)

【数1】

$$15\text{kHz} \cdot 2^{\mu_{ref}}$$

を提供し、その値は、以下：15kHz、30kHz、60kHz、120kHz、又は240kHzのうちの1つであってよい。アップリンク・ダウンリンクTDD構成において、参照SCSは、DL送信及びUL送信の時間境界を判定するために使用される。参照SCSは、Uuインタフェース上でのデータ送信に使用される実際のSCSとは異なっ

10

## 【0109】

【2】 `pattern1` は、アップリンク・ダウンリンクTDD構成の1のTDDパターン (`pattern`) を提供し、`pattern1` は、情報要素TDD-UL-DL-Patternを指し示し続け、情報要素TDD-UL-DL-Patternは、`pattern1` の特定のパラメータを提供する。

## 【0110】

【3】 `pattern2` は、任意選択の情報要素である。情報要素TDD-UL-DL-ConfigCommonがこの情報要素を含まない場合、それは、アップリンク・ダウンリンクTDD構成が1のTDDパターン：`pattern1` のみを含むことを示す。情報要素TDD-UL-DL-ConfigCommonが情報要素`pattern2` を含む場合、それは、アップリンク・ダウンリンクTDD構成が2のTDDパターン：`pattern1` 及び`pattern2` によって合同で判定されることを示し、`pattern2` は、情報要素TDD-UL-DL-Patternを指し示し続け、情報要素TDD-UL-DL-Patternは、`pattern2` の特定のパラメータを提供する。

20

## 【0111】

`pattern1` 及び`pattern2` の両方が情報要素TDD-UL-DL-Patternを指し示し続ける。3GPP (登録商標) 38.331 V15.7.0規格において記載されているように、情報要素TDD-UL-DL-Patternの指示内容は、以下のとおりである。

30

```

TDD-UL-DL-Pattern: : =                               SEQUENCE {
  dl-UL-TransmissionPeriodicity      ENUMERATED {ms0p5, ms0p625, ms1, ms1p25, ms2, ms2p5, ms5, ms10},
  nrofDownlinkSlots                   INTEGER (0...maxNrofSlots),
  nrofDownlinkSymbols                  INTEGER (0...maxNrofSymbols-1),
  nrofUplinkSlots                      INTEGER (0...maxNrofSlots),
  nrofUplinkSymbols                    INTEGER (0...maxNrofSymbols-1),
  ...,
  [ [
    dl-UL-TransmissionPeriodicity-v1530 ENUMERATED {ms3, ms4} OPTIONAL,
    -- Need R
  ] ]
}

```

40

## 【0112】

50

情報要素 `TDD-UL-DL-Pattern` は、5 の情報要素又は 6 の情報要素を更に含み、これらは以下のとおりに説明される。

【0113】

【1】 `dl-UL-TransmissionPeriodicity` は、`Pms` として表され、アップリンク・ダウンリンク `TDD` 構成における 1 のパターンの周期を示すために使用される。その値は、以下：0.5ms、0.625ms、1ms、1.25ms、2ms、2.5ms、5ms、又は 10ms のうちの 1 つであってよい。情報要素 `TDD-UL-DL-Pattern` において情報要素 `dl-UL-TransmissionPeriodicity-v1530` が追加で構成される場合、UE は、情報要素 `dl-UL-TransmissionPeriodicity` の指示内容を見捨てる。

10

【0114】

【2】 `nrofDownlinkSlots` は、`dslots` として表され、アップリンク・ダウンリンク `TDD` 構成における 1 のパターンにおける DL スロットの数を示すために使用される。その値は、0～320 の整数であってよい。

【0115】

【3】 `nrofDownlinkSymbols` は、`dsym` として表され、アップリンク・ダウンリンク `TDD` 構成における 1 の `TDD` パターンにおける DL シンボルの数を示すために使用される。その値は、0～13 の整数であってよい。

【0116】

【4】 `nrofUplinkSlots` は、`uslots` として表され、アップリンク・ダウンリンク `TDD` 構成における 1 の `TDD` パターンにおける UL スロットの数を示すために使用される。その値は、0～320 の整数であってよい。

20

【0117】

【5】 `nrofUplinkSymbols` は、`usym` として表され、アップリンク・ダウンリンク `TDD` 構成における 1 の `TDD` パターンにおける UL シンボルの数を示すために使用される。その値は、0～13 の整数であってよい。

【0118】

【6】 `dl-UL-TransmissionPeriodicity-v1530` は、任意選択の情報要素であり、その値は、3ms 又は 4ms であってよい。情報要素 `TDD-UL-DL-Pattern` が情報要素 `dl-UL-TransmissionPeriodicity-v1530` を含まない場合、UE は、情報要素 `dl-UL-TransmissionPeriodicity` を使用することによって、アップリンク・ダウンリンク `TDD` 構成における 1 のパターンの周期を判定する、又は、情報要素 `TDD-UL-DL-Pattern` が情報要素 `dl-UL-TransmissionPeriodicity-v1530` を含む場合、UE は、情報要素 `dl-UL-TransmissionPeriodicity` の内容を見捨てる、情報要素 `dl-UL-TransmissionPeriodicity-v1530` を使用することによって、アップリンク・ダウンリンク `TDD` 構成における 1 の `TDD` パターンの周期を判定する。

30

【0119】

3GPP（登録商標） 38.213 V16.0.0 規格において提供されるスロット構成期間（`slot configuration period`）の仕様によれば、前述したパラメータ `P`、`dslots`、`dsym`、`uslots`、及び `usym` は、以下のとおりに使用される：アップリンク・ダウンリンク `TDD` 構成に含まれる 1 の `TDD` パターンにおいて、参照 `SCS`（すなわち、

40

【数 2】

$$15\text{kHz} \cdot 2^{\mu_{\text{ref}}}$$

）に基づいて、スロット構成期間 `Pms` 内に、

【数 3】

$$S = P \cdot 2^{\mu_{\text{ref}}}$$

50

の参照スロットが含まれる。Sの参照スロットにおいて、最初の $d_{slots}$ スロットは、DLスロットであり、最後の $u_{slots}$ スロットは、ULスロットである。最初の $d_{slots}$ スロットに続く $d_{sym}$ シンボルは、DLシンボルであり、最後の $u_{slots}$ スロットの前の $u_{sym}$ シンボルは、ULシンボルであり、残りの

【数4】

$$(S - d_{slots} - u_{slots}) \cdot N_{symb}^{slot} - d_{sym} - u_{sym}$$

シンボルは、構成可能なシンボルである。

【数5】

$$N_{symb}^{slot}$$

10

は、1つのスロット内のOFDMシンボルの数を表す。ノーマルサイクリックプレフィックス (normal cyclic prefix、NCP) が使用される場合、

【数6】

$$N_{symb}^{slot} = 14$$

である。エクステンデッドサイクリックプレフィックス (extended cyclic prefix、ECP) が使用される場合、

20

【数7】

$$N_{symb}^{slot} = 12$$

である。理解しやすさのために、図2は、本願の一実施形態に係るアップリンカーダウンリンクTDD構成の概略図である。図2は、アップリンカーダウンリンクTDD構成におけるTDDパターンの周期と、この周期における時間割り当て方式とを具体的に示しており、これらは以下のとおりである：情報要素TDD-UL-DL-ConfigCommonによって示される参照SCSは、30kHzであり、情報要素pattern1のみが含まれる。pattern1に対応する情報要素TDD-UL-DL-Patternにおけるパラメータの値は、 $P = 5\text{ms}$ 、 $d_{slots} = 5$ 、 $d_{sym} = 4$ 、 $u_{slots} = 2$ 、及び $u_{sym} = 8$ である。

30

【0120】

加えて、情報要素TDD-UL-DL-ConfigCommonがpattern1及びpattern2の両方を含む場合、アップリンカーダウンリンクTDD構成の合計周期は、2の周期の和、すなわち、 $(P + P_2)\text{ms}$ であり、 $P_2$ は、pattern2に対応する情報要素TDD-UL-DL-Patternによって示される周期を表すことに留意されたい。合計周期内で、pattern1に対応するアップリンカーダウンリンクTDD構成が、最初の $P\text{ms}$ において使用され、pattern2に対応するアップリンカーダウンリンクTDD構成が、最後の $P_2\text{ms}$ において使用される。単一の周期におけるアップリンクスロット及びダウンリンクスロットの数並びにアップリンクシンボル及びダウンリンクシンボルの数を構成する方式は、上で説明されるものと同じである。詳細については、再度ここで説明しない。

40

【0121】

(4) スロット及びサブキャリア間隔

【0122】

スロットは、DLデータ、ULデータ、又はSLデータの送信において使用される時間単位である。任意選択で、スロットは、14又は12のOFDMシンボルを含む。5G NRシステムでは、異なるサブキャリア間隔 (subcarrier spacings

50

、SCS)について、1のフレーム (frame) も異なる数のスロットを含む。1のフレームが10msであると指定され、NCPが使用されることが想定される。このケースにおいて、

SCSが15kHzである場合、10msのフレームは、10のスロットを含み、単一のスロットは、1msに対応する、

SCSが30kHzである場合、10msのフレームは、20のスロットを含み、単一のスロットは、0.5msに対応する、

SCSが60kHzである場合、10msのフレームは、40のスロットを含み、単一のスロットは、0.25msに対応する、又は、

SCSが120kHzである場合、10msのフレームは、80のスロットを含み、単一のスロットは、0.125msに対応する。

【0123】

ECPが使用される場合、以下のケースのみがサポートされる：SCSが60kHzであり、10msのフレームが40のスロットを含み、単一のスロットが0.25msに対応する。

【0124】

(5) 本願の実施形態における「及び／又は」という用語は、関連するオブジェクト間の対応関係のみを説明するものであり、3つの関係が存在し得ることを表す。例えば、A及び／又はBは、以下の3つのケース：すなわち、Aのみが存在する、A及びBの両方が存在する、並びに、Bのみが存在するを表し得る。記号「／」は、通例、関連するオブジェクト間の「又は」の関係を示す。「複数の」は、2つ又は2つより多いことを意味する。加えて、本願の実施形態の説明において、「第1」及び「第2」等の用語は、区別された説明を与える目的で意図されているものに過ぎず、相対的な重要性の指示若しくは示唆、又は、順序の指示若しくは示唆として解釈されるべきでないことを理解すべきである。

【0125】

以下では更に、添付図面を参照して本願の実施形態を詳細に説明する。

【0126】

まず、図3は、通信システムのアーキテクチャの一例を示している。通信システムは、第1の端末デバイスと、第2の端末デバイスとを備える。

【0127】

第1の端末デバイスは、ネットワークデバイス（例えば、前述したgNB）からアップリンク-ダウンリンクTDD構成を受信して、アップリンク-ダウンリンクTDD構成を第2の端末デバイスに示すように構成されている。

【0128】

第2の端末デバイスは、第1の端末デバイスの指示に基づいて、サイドリンク (sidelink、SL) 送信に使用できる持続時間を判定するように構成されている。

【0129】

本願のこの実施形態において、第1の端末デバイスは、端末デバイス間のSL送信によって引き起こされる、ネットワークデバイスと端末デバイスとの間のDL送信に対する干渉を回避するように、第2の端末デバイスに、第1の端末デバイスによって受信されたアップリンク-ダウンリンクTDD構成を示す。加えて、図3は、ネットワークデバイスを更に示している。

【0130】

本願のこの実施形態において、UL送信継続時間を示すことは、SL送信継続時間を示すこととして理解されてもよい。これは、ここでは限定されるものではない。

【0131】

任意選択の実装において、第2の端末デバイスは、第1の端末デバイスの指示を別の端末デバイスに更に送信してよい。

【0132】

任意選択の実装において、第1の端末デバイスは、無線信号を第2の端末デバイスに送

10

20

30

40

50

信することによって、アップリンク－ダウンリンクTDD構成を第2の端末デバイスに直接示してよい。別の任意選択の実装において、第1の端末デバイスは、中間デバイスを介して、アップリンク－ダウンリンクTDD構成を第2の端末デバイスに間接的に示してよい。具体的には、第1の端末デバイスは、まず、中間デバイスにアップリンク－ダウンリンクTDD構成を示すように中間デバイスに無線信号を送信し、中間デバイスは、アップリンク－ダウンリンクTDD構成の関係する指示情報を第2の端末デバイスに転送する。

#### 【0133】

任意選択の実装において、第1の端末デバイスは、ネットワークデバイスのカバレッジエリア内にあるエッジデバイスであってよく、第2の端末デバイスは、エッジデバイスとネットワークデバイスのカバレッジエリア外のデバイスとの間のSL送信によって引き起こされる、カバレッジエリア内のDL送信に対する干渉を回避するように、第1の端末デバイスとの無線通信を直接又は間接的に実行できる、カバレッジエリア外に位置するデバイスであってよい。

#### 【0134】

任意選択の実装において、第1の端末デバイスは、PC5インタフェースを通して第2の端末デバイスに、アップリンク－ダウンリンクTDD構成の関係する指示情報を保持するサイドリンク同期信号ブロック(sidelink synchronization signal block、S-SSB)を送信してよい。これに基づき、本願のこの実施形態は、SLシナリオにおけるS-SSB送信及び受信シナリオに適用されてよい。SLシナリオは、ビークルツーエブリシング(vehicle to everything、V2X)通信シナリオ、デバイスツーデバイス(device-to-device、D2D)通信シナリオ等を含む。S-SSBは、サイドリンク同期信号／物理サイドリンクブロードキャストチャネルブロック(S-SS/PSSCHブロック)と称されてもよいことに留意すべきである。

#### 【0135】

理解しやすさのために、本願の実施形態において、ビークルツーエブリシング通信におけるビークルツービークル(vehicle to vehicle、V2V)シナリオを使用することによって、応用シナリオの概略図が一例として具体的に提供される。図4に示すように、シナリオは、送信端UE(すなわち、前述した第1の端末デバイス)と、受信端UE(すなわち、前述した第2の端末デバイス)とを含む。送信端UE及び受信端UEの両方がビークルUEである一例が、図4において使用されている。実際の応用シナリオにおける送信端UE及び受信端UEは、任意の形態の端末デバイスであってよいことに留意されたい。これは、ここでは限定されるものではない。

#### 【0136】

送信端UEは、SLシナリオにおけるS-SSBの送信エンティティである。S-SSBを送信することによって、送信端UEは、SL通信機能を実装するために、別の端末デバイスが送信端UEとの時間同期を実施することを可能にしてよい。加えて、送信端UEは、S-SSBを送信することによって、アップリンク－ダウンリンクTDD構成の関係する指示情報を更に送信する。

#### 【0137】

受信端UEは、SLシナリオにおけるS-SSBの受信エンティティである。S-SSBを受信することによって、受信端UEは、SL通信機能を実装するために、別の端末デバイスが受信端UEとの時間同期を実施することを可能にしてよい。加えて、受信端UEは、S-SSBにおいて送信されるアップリンク－ダウンリンクTDD構成の関係する指示情報をパースしてよい。SL送信を実行するとき、受信端UEは、アップリンク－ダウンリンクTDD構成の関係する指示情報に基づいて、DL送信に対する干渉を回避してよい。

#### 【0138】

具体的には、図5は、送信端UEのハードウェアモジュールの図であり、送信端UEは、処理モジュールと、通信モジュールとを備える。処理モジュールは、通信プロセスにお

10

20

30

40

50

いて使用されるアルゴリズム、ソフトウェア、プログラム、ストレージ等処理するように構成されている。通信モジュールは、送信モジュールと、受信モジュールとを含む。送信モジュールは、 $S-S S B$ 、 $S L$ データ、又は $U L$ データ等の無線信号を送信するように構成されている。受信モジュールは、 $S-S S B$ 、 $S L$ データ、又は $D L$ データ等の無線信号を受信するように構成されている。図6は、受信端 $U E$ のハードウェアモジュールの図である。受信端 $U E$ は、処理モジュールと、通信モジュールとを備える。処理モジュールは、通信プロセスにおいて使用されるアルゴリズム、ソフトウェア、プログラム、ストレージ等処理するように構成されている。通信モジュールは、送信モジュールと、受信モジュールとを含む。送信モジュールは、 $S-S S B$ 又は $S L$ データ等の無線信号を送信するように構成されている。受信モジュールは、 $S-S S B$ 又は $S L$ データ等の無線信号を受信するように構成されている。

10

#### 【0139】

更に、ネットワークデバイスが、 $R R C$ シグナリングを使用することによって第1の端末デバイスにアップリンク-ダウンリンク $T D D$ 構成を示すことを考慮すると、情報要素 $T D D-U L-D L-C o n f i g C o m m o n$ のシグナリングオーバーヘッドは大きい。第1の端末デバイスが、別の $U E$ 、例えば、第2の端末デバイスにアップリンク-ダウンリンク $T D D$ 構成を直接送信する場合、大きなシグナリングオーバーヘッドが同様に生成される。任意選択で、本願の実施形態において、 $D L$ 送信に対する干渉を引き起こすことを回避するために、別の $U E$ が指示に基づいて $S L$ 送信を実行することを確実にするように、アップリンク-ダウンリンク $T D D$ 構成に基づいて簡単な構成が別の $U E$ に示されてよい。

20

#### 【0140】

図7を参照されたい。本願の一実施形態は、構成情報指示方法を提供する。方法は、第1の端末デバイスに適用され、以下の段階を備える。

#### 【0141】

段階 $S 7 0 1$ ：ネットワークデバイスからアップリンク-ダウンリンク時分割複信 $T D D$ 構成を受信する。

#### 【0142】

段階 $S 7 0 2$ ：アップリンク-ダウンリンク $T D D$ 構成に基づいて第2の端末デバイスに指示情報を送信し、ここで、指示情報は、サイドリンク同期信号ブロック $S-S S B$ の物理サイドリンクブロードキャストチャネル $P S B C H$ 上に保持され、指示情報は、アップリンク-ダウンリンク $T D D$ 構成に含まれる周期情報を示すために使用される。

30

#### 【0143】

本願のこの実施形態において、 $S-S S B$ の $P S B C H$ を通してアップリンク-ダウンリンク $T D D$ 構成を示すとき、第1の端末デバイスは、アップリンク-ダウンリンク $T D D$ 構成についての簡略化された指示も実行する、すなわち、アップリンク-ダウンリンク $T D D$ 構成に含まれる周期情報を示す。これにより、アップリンク-ダウンリンク $T D D$ 構成が直接送信されるケースと比較して、シグナリングオーバーヘッドを低減できる。

#### 【0144】

任意選択の実装において、指示情報は、 $S L$ 送信が $D L$ 送信継続時間を占有することが原因で引き起こされる干渉を回避するように、第2の端末デバイスに $U L$ 送信継続時間内で $S L$ 送信を実行するよう指示するために、 $T D D$ パターン周期における $U L$ 送信継続時間を示すために更に使用される。 $U L$ 送信継続時間は、 $U L$ スロットの数及び／又は $U L$ シンボルの数を含む。

40

#### 【0145】

任意選択の実装において、指示情報は、具体的には、サイドリンク同期信号ブロック $S-S S B$ の $P S B C H$ ペイロード ( $p a y l o a d$ ) 内に保持されてよい。具体的な実装中、 $P S B C H$ ペイロードにおけるいくつかのビットは、指示情報を保持するために使用されてよい。例えば、 $P S B C H$ ペイロードにおける $W$ ビットが、指示情報を保持するために使用される。 $W$ ビットにおける $X$ ビットビットシーケンスが、周期情報を示すために

50

使用され、WビットにおけるYビットビットシーケンスが、UL送信継続時間を示すために使用され、Wは、0よりも大きい又はそれに等しい整数であり、Xは、0よりも大きい又はそれに等しく且つWよりも小さい又はそれに等しい整数であり、Yは、0よりも大きい又はそれに等しく且つWよりも小さい又はそれに等しい整数である。

#### 【0146】

任意選択の実装において、周期情報は、TDDパターンの数及び／又はTDDパターン周期を含み、TDDパターン数は、1又は複数であり、TDDパターン周期は、1又は複数のTDDパターンの各々の周期を含む。

#### 【0147】

任意選択の実装において、指示情報は、第1のビットシーケンスを含み、第1のビットシーケンスは、周期情報に対応する。具体的な指示方式については、以下の2つの実装を参照されたい。

#### 【0148】

##### 第1の実装

#### 【0149】

第1のビットシーケンスにおけるビットの第1の部分は、TDDパターン数を示すために使用され、第1のビットシーケンスにおけるビットの第2の部分は、TDDパターン周期を示すために使用され、TDDパターン周期は、TDDパターンの数に関係する。例えば、3GPP（登録商標） 38.331 V15.7.0規格における情報要素TDD-UL-DL-ConfigCommonの指示内容に基づいて、アップリンカーダウンリンクTDD構成がpattern1のみを含む場合、それは、TDDパターンの数が1であり、TDDパターン周期がpattern1の周期のみを含むことを示す、又は、アップリンカーダウンリンクTDD構成がpattern1及びpattern2を含む場合、それは、TDDパターンの数が2であり、TDDパターン周期がpattern1の周期及びpattern2の周期を含むことを示す。すなわち、TDDパターンの数の値が1又は2である場合、ビットの第1の部分の指示に基づいて、アップリンカーダウンリンクTDD構成がpattern2を含むか否かが判定されてよい。

#### 【0150】

具体的な実装中、TDDパターン周期を示すために、周期インデックステーブルが第1の端末デバイス及び第2の端末デバイス内に構成されてよく、TDDパターン周期に対応するインデックスに基づいて、第1のビットシーケンスにおけるビットの第2の部分に値が割り当てられる。

#### 【0151】

理解しやすさのために、3GPP（登録商標） 38.331 V15.7.0規格における情報要素TDD-UL-DL-Patternに含まれる周期が、説明のために下で一例として使用される。

#### 【0152】

任意選択で、第1のビットシーケンスにおけるビットの第1の部分は、1ビットを含む。1ビットの値が0である場合、それは、アップリンカーダウンリンクTDD構成に含まれるTDDパターンの数が1であること、すなわち、アップリンカーダウンリンクTDD構成がpattern1のみを含むことを示す、又は、1ビットの値が1である場合、それは、アップリンカーダウンリンクTDD構成に含まれるTDDパターンの数が2である、すなわち、アップリンカーダウンリンクTDD構成がpattern1及びpattern2を含むことを示す。代替的に、1ビットの値が1である場合、それは、アップリンカーダウンリンクTDD構成に含まれるTDDパターンの数が1である、すなわち、アップリンカーダウンリンクTDD構成がpattern1のみを含むことを示す、又は、1ビットの値が0である場合、それは、アップリンカーダウンリンクTDD構成に含まれるTDDパターンの数が2である、すなわち、アップリンカーダウンリンクTDD構成がpattern1及びpattern2を含むことを示す。

#### 【0153】

任意選択で、この1ビットを除く第1のビットシーケンスにおける残りのビットは、ビットの第2の部分として使用され、`pattern 1`の周期、又は`pattern 1`の周期及び`pattern 2`の周期を示すために使用される。

【0154】

例えば、第1のビットシーケンスがPSBCHペイロードにおける前述したXビットビットシーケンスである場合、Xビットにおける1ビットは、TDDパターン数を示すために使用され、X-1ビットは、アップリンク-ダウンリンクTDD構成における1又は2の周期を示すために使用される。TDDパターンの数が1である場合、X-1ビットは、アップリンク-ダウンリンクTDD構成における1の周期、すなわち、`pattern 1`の周期を示す、又は、TDDパターンの数が2である場合、X-1ビットは、アップリンク-ダウンリンクTDD構成における2の周期、すなわち、`pattern 1`の周期及び`pattern 2`の周期を示す。

10

【0155】

例えば、TDDパターンの数が1である場合、X-1ビットは、周期範囲{0.5ms、0.625ms、1ms、1.25ms、2ms、2.5ms、3ms、4ms、5ms、10ms}における1の周期を示すために使用されてよい。代替的に、2の任意選択の周期3ms及び4msが考慮されない場合、X-1ビットは、周期範囲{0.5ms、0.625ms、1ms、1.25ms、2ms、2.5ms、5ms、10ms}における1の周期を示すために使用されてよい。具体的には、表1及び表2に示すテーブルを使用することによって、1の周期が示されてよい。

20

【0156】

表1に示す周期範囲は、{0.5ms、0.625ms、1ms、1.25ms、2ms、2.5ms、3ms、4ms、5ms、10ms}であり、X-1ビットを使用することによって、1の番号（すなわち、前述したインデックス）が示される、すなわち、1の周期が示される。詳細は以下のとおりである。

表1

【表1】

| 番号    | 周期 P (ms) |
|-------|-----------|
| 0     | 0.5       |
| 1     | 0.625     |
| 2     | 1         |
| 3     | 1.25      |
| 4     | 2         |
| 5     | 2.5       |
| 6     | 3         |
| 7     | 4         |
| 8     | 5         |
| 9     | 10        |
| 10~15 | 予約済       |

30

40

【0157】

表2に示す周期範囲は、{0.5ms、0.625ms、1ms、1.25ms、2m

50

s、2.5ms、5ms、10ms} であり、X-1ビットを使用することによって、1の番号（すなわち、前述したインデックス）が示される、すなわち、1の周期が示される。詳細は以下のとおりである。

表 2

【表 2】

| 番号   | 周期 P (ms) |
|------|-----------|
| 0    | 0.5       |
| 1    | 0.625     |
| 2    | 1         |
| 3    | 1.25      |
| 4    | 2         |
| 5    | 2.5       |
| 6    | 5         |
| 7    | 10        |
| 8~15 | 予約済       |

## 【0158】

表 1 及び表 2 における番号と周期との対応関係は、限定されるものではないことに留意されたい。加えて、実際に使用される周期は、テーブルに示す 1 つの行若しくはいくつかの行、テーブルにおける全ての行、又はテーブルに示す行よりも多い行であってよい。任意選択で、X の値は 5 である。

## 【0159】

例えば、TDD パターンの数が 2 である場合、X-1 ビットは、2 の周期の組み合わせを示すために使用されてよい。NR-Uu インタフェースにおいて、アップリンク-ダウンリンク TDD 構成における TDD パターンの数が 2 であり、2 の TDD パターンの周期がそれぞれ P ms 及び P<sub>2</sub> ms である場合、P + P<sub>2</sub> は、20 ms でちょうど割ることが可能であるべきである、すなわち、20 ms / (P + P<sub>2</sub>) は整数であることが規定されている。この条件では、2 の任意選択の周期 3 ms 及び 4 ms が考慮される場合、2 の周期の 16 の組み合わせが存在する、又は、2 の任意選択の周期 3 ms 及び 4 ms が考慮されない場合、2 の周期の 10 の組み合わせが存在する。具体的には、1 の周期は、表 3 及び表 4 に示すテーブルを使用することによって示されてよい。

## 【0160】

表 3 において、2 の任意選択の周期 3 ms 及び 4 ms は考慮され、第 1 の周期及び第 2 の周期は、アップリンク-ダウンリンク TDD 構成における pattern 1 の周期及び pattern 2 の周期にそれぞれ対応し、第 1 の周期及び第 2 の周期は、値範囲 {0.5 ms、0.625 ms、1 ms、1.25 ms、2 ms、2.5 ms、3 ms、4 ms、5 ms、10 ms} に対応する。したがって、16 の周期組み合わせが存在し、X-1 ビットを使用することによって、1 の番号（すなわち、前述したインデックス）が示される、すなわち、1 の周期組み合わせが示される。詳細は以下のとおりである。

表 3

10

20

30

40

50

【表 3】

| 番号 | 合計周期 $P+P_2$ (ms) | 第 1 の周期 $P$ (ms) | 第 2 の周期 $P_2$ (ms) |
|----|-------------------|------------------|--------------------|
| 0  | 1                 | 0.5              | 0.5                |
| 1  | 1.25              | 0.625            | 0.625              |
| 2  | 2                 | 1                | 1                  |
| 3  | 2.5               | 0.5              | 2                  |
| 4  | 2.5               | 1.25             | 1.25               |
| 5  | 2.5               | 2                | 0.5                |
| 6  | 4                 | 1                | 3                  |
| 7  | 4                 | 2                | 2                  |
| 8  | 4                 | 3                | 1                  |
| 9  | 5                 | 1                | 4                  |
| 10 | 5                 | 2                | 3                  |
| 11 | 5                 | 2.5              | 2.5                |
| 12 | 5                 | 3                | 2                  |
| 13 | 5                 | 4                | 1                  |
| 14 | 10                | 5                | 5                  |
| 15 | 20                | 10               | 10                 |

【 0 1 6 1 】

表 4 において、2 の任意選択の周期 3 ms 及び 4 ms は考慮されず、第 1 の周期及び第 2 の周期は、アップリンクーダウンリンク TDD 構成における pattern 1 の周期及び pattern 2 の周期にそれぞれ対応し、第 1 の周期及び第 2 の周期は、値範囲 { 0.5 ms、0.625 ms、1 ms、1.25 ms、2 ms、2.5 ms、5 ms、10 ms } に対応する。したがって、10 の周期組み合わせが存在し、X-1 ビットを使用することによって、1 の番号（すなわち、前述したインデックス）が示される、すなわち、1 の周期組み合わせが示される。詳細は以下のとおりである。

表 4

10

20

30

40

50

【表 4】

| 番号    | 合計周期 $P+P_2$ (ms) | 第 1 の周期 $P$ (ms) | 第 2 の周期 $P_2$ (ms) |
|-------|-------------------|------------------|--------------------|
| 0     | 1                 | 0.5              | 0.5                |
| 1     | 1.25              | 0.625            | 0.625              |
| 2     | 2                 | 1                | 1                  |
| 3     | 2.5               | 0.5              | 2                  |
| 4     | 2.5               | 1.25             | 1.25               |
| 5     | 2.5               | 2                | 0.5                |
| 6     | 4                 | 2                | 2                  |
| 7     | 5                 | 2.5              | 2.5                |
| 8     | 10                | 5                | 5                  |
| 9     | 20                | 10               | 10                 |
| 10～15 | 予約済               |                  |                    |

10

20

## 【0162】

表 3 及び表 4 における番号と周期組み合わせとの対応関係は、限定されるものではないことに留意されたい。加えて、実際に使用される周期組み合わせは、テーブルに示す 1 つの行若しくはいくつかの行、テーブルにおける全ての行、又はテーブルに示す行よりも多い行であってよい。任意選択で、 $X$  の値は 5 である。

## 【0163】

## 第 2 の実装

## 【0164】

第 1 のビットシーケンスは、TDD パターン周期を示すために使用され、TDD パターン周期は、TDD パターンの数に関係する。例えば、3GPP (登録商標) 38.331 V15.7.0 規格における情報要素 TDD-UL-DL-ConfigCommon の指示内容に基づいて、アップリンクダウンリンク TDD 構成が pattern1 のみを含む場合、それは、TDD パターンの数が 1 であり、TDD パターン周期が pattern1 の周期のみを含むことを示す、又は、アップリンクダウンリンク TDD 構成が pattern1 及び pattern2 を含む場合、それは、TDD パターンの数が 2 であり、TDD パターン周期が pattern1 の周期及び pattern2 の周期を含むことを示す。

30

## 【0165】

具体的な実装中、TDD パターン周期を示すために、周期インデックステーブルが第 1 の端末デバイス及び第 2 の端末デバイス内に構成されてよく、TDD パターン周期に対応するインデックスに基づいて、第 1 のビットシーケンスに値が割り当てられる。

40

## 【0166】

理解しやすさのために、3GPP (登録商標) 38.331 V15.7.0 規格における情報要素 TDD-UL-DL-Pattern に含まれる周期が、説明のために下で一例として使用される。

## 【0167】

例えば、PSBCH ペイロードにおける前述した  $X$  ビットビットシーケンスは、アップリンクダウンリンク TDD 構成における 1 又は 2 の周期を示すために使用されてよい。

50

TDD パターンの数が1である場合、Xビットは、アップリンクーダウンリンクTDD構成における1の周期、すなわち、`pattern 1`の周期を示す、又は、TDD パターンの数が2である場合、Xビットは、アップリンクーダウンリンクTDD構成における2の周期、すなわち、`pattern 1`の周期及び`pattern 2`の周期を示す。

【0168】

例えば、Xビットは、周期範囲 {0.5ms、0.625ms、1ms、1.25ms、2ms、2.5ms、3ms、4ms、5ms、10ms} における1又は2の周期を示すために使用されてよい。代替的に、2の任意選択の周期3ms及び4msが考慮されない場合、Xビットは、周期範囲 {0.5ms、0.625ms、1ms、1.25ms、2ms、2.5ms、5ms、10ms} における1又は2の周期を示すために使用されてよい。

10

【0169】

例えば、表5において、2の任意選択の周期3ms及び4msが考慮される。TDD パターンの数が1である場合、テーブルにおける合計周期は、`pattern 1`の周期を表し、第1の周期は、`pattern 1`の周期を表し、第2の周期は、「N/A」として印され、これは、`pattern 2`の周期がこの条件では存在しないことを示すために使用される。TDD パターンの数が2である場合、テーブルにおける合計周期は、`pattern 1`の周期及び`pattern 2`の周期の和を表し、第1の周期は、`pattern 1`の周期を表し、第2の周期は、`pattern 2`の周期を表す。第1の周期及び第2の周期は、値範囲 {0.5ms、0.625ms、1ms、1.25ms、2ms、2.5ms、3ms、4ms、5ms、10ms} に対応する。TDD パターンの数が1であるケース及びTDD パターンの数が2であるケースを考慮すると、合計で26の周期組み合わせが存在する。Xビットを使用することによって、1の番号（すなわち、前述したインデックス）が示される、すなわち、1の周期組み合わせが示される。詳細は以下のとおりである。

20

表5

30

40

50

【表 5】

| 番号    | 合計周期 P 又は P+P <sub>2</sub> (ms) | 第 1 の周期 P (ms) | 第 2 の周期 P <sub>2</sub> (ms) |
|-------|---------------------------------|----------------|-----------------------------|
| 0     | 0.5                             | 0.5            | N/A                         |
| 1     | 0.625                           | 0.625          | N/A                         |
| 2     | 1                               | 1              | N/A                         |
| 3     | 1.25                            | 1.25           | N/A                         |
| 4     | 2                               | 2              | N/A                         |
| 5     | 2.5                             | 2.5            | N/A                         |
| 6     | 3                               | 3              | N/A                         |
| 7     | 4                               | 4              | N/A                         |
| 8     | 5                               | 5              | N/A                         |
| 9     | 10                              | 10             | N/A                         |
| 10    | 1                               | 0.5            | 0.5                         |
| 11    | 1.25                            | 0.625          | 0.625                       |
| 12    | 2                               | 1              | 1                           |
| 13    | 2.5                             | 0.5            | 2                           |
| 14    | 2.5                             | 1.25           | 1.25                        |
| 15    | 2.5                             | 2              | 0.5                         |
| 16    | 4                               | 1              | 3                           |
| 17    | 4                               | 2              | 2                           |
| 18    | 4                               | 3              | 1                           |
| 19    | 5                               | 1              | 4                           |
| 20    | 5                               | 2              | 3                           |
| 21    | 5                               | 2.5            | 2.5                         |
| 22    | 5                               | 3              | 2                           |
| 23    | 5                               | 4              | 1                           |
| 24    | 10                              | 5              | 5                           |
| 25    | 20                              | 10             | 10                          |
| 26～31 | 予約済                             |                |                             |

## 【0170】

別の例に関して、表 6 において、2 の任意選択の周期 3 ms 及び 4 ms は考慮されない。TDD パターンの数が 1 である場合、テーブルにおける合計周期は、pattern 1 の周期を表し、第 1 の周期は、pattern 1 の周期を表し、第 2 の周期は、「N/A」として印されてよく、これは、この条件では pattern 2 の周期が存在しないことを示すために使用される。TDD パターンの数が 2 である場合、テーブルにおける合計周期は、pattern 1 の周期及び pattern 2 の周期の和を表し、第 1 の周期は、pattern 1 の周期を表し、第 2 の周期は、pattern 2 の周期を表す。第 1 の周期及び第 2 の周期は、値範囲 {0.5 ms、0.625 ms、1 ms、1.25 ms、

2ms、2.5ms、5ms、10ms} に対応する。TDDパターンの数が1であるケース及びTDDパターンの数が2であるケースを考慮すると、合計で18の周期組み合わせが存在する。Xビットを使用することによって、1の番号（すなわち、前述したインデックス）が示される、すなわち、1の周期組み合わせが示される。詳細は以下のとおりである。

表 6

【表 6】

| 番号    | 合計周期 P 又は $P+P_2$ (ms) | 第 1 の周期 P (ms) | 第 2 の周期 $P_2$ (ms) |
|-------|------------------------|----------------|--------------------|
| 0     | 0.5                    | 0.5            | N/A                |
| 1     | 0.625                  | 0.625          | N/A                |
| 2     | 1                      | 1              | N/A                |
| 3     | 1.25                   | 1.25           | N/A                |
| 4     | 2                      | 2              | N/A                |
| 5     | 2.5                    | 2.5            | N/A                |
| 6     | 5                      | 5              | N/A                |
| 7     | 10                     | 10             | N/A                |
| 8     | 1                      | 0.5            | 0.5                |
| 9     | 1.25                   | 0.625          | 0.625              |
| 10    | 2                      | 1              | 1                  |
| 11    | 2.5                    | 0.5            | 2                  |
| 12    | 2.5                    | 1.25           | 1.25               |
| 13    | 2.5                    | 2              | 0.5                |
| 14    | 4                      | 2              | 2                  |
| 15    | 5                      | 2.5            | 2.5                |
| 16    | 10                     | 5              | 5                  |
| 17    | 20                     | 10             | 10                 |
| 18～31 | 予約済                    |                |                    |

## 【0171】

表 5 及び表 6 における番号と周期組み合わせとの対応関係は、限定されるものではないことに留意されたい。加えて、実際に使用される周期組み合わせは、テーブルに示す1つの行若しくはいくつかの行、テーブルにおける全ての行、又はテーブルに示す行よりも多い行であってよい。任意選択で、Xの値は5である。

## 【0172】

任意選択の実装において、前述した指示情報は、第2のビットシーケンスを含み、第2のビットシーケンスは、前述したUL送信継続時間に対応する。具体的な指示方式につい

ては、以下の４つの実装を参照されたい。

【０１７３】

第１の実装

【０１７４】

アップリンクーダウンリンクＴＤＤ構成に含まれるＴＤＤパターンの数が１である場合、第２のビットシーケンスは、ＴＤＤパターンの周期におけるＵＬ送信継続時間を示すために使用される。

【０１７５】

任意選択で、第２のビットシーケンスは、ＵＬ送信継続時間に対応する数の二進表現である。

【０１７６】

理解しやすさのために、例えば、ＵＬ送信継続時間は、ＵＬスロットの数を含み、第２のビットシーケンスは、ＰＳＢＣＨペイロードにおける前述したＹビットビットシーケンスであり、具体的には、ＵＬスロットの数

【数８】

$$u_{slots}^{S-SSB}$$

の二進表現である。図８は、本願の一実施形態に係る第１のＵＬ送信継続時間指示の概略図である。図８は、

【数９】

$$u_{slots}^{S-SSB}$$

を示すために、ＰＳＢＣＨペイロードにおいてＹ＝７ビットが使用され、周期Ｐは、１０ｍｓであり、周期において示される必要があるＵＬスロットの数は、

【数１０】

$$u_{slots}^{S-SSB} = 7$$

であることを示している。このケースにおいて、ＰＳＢＣＨペイロードにおけるＹ＝７ビットは、値７の二進形式であってよく、これは、００００１１１として表される。

【０１７７】

任意選択で、第２のビットシーケンスにおけるいくつかのビットは、ＵＬ送信継続時間に対応する数の二進表現である。

【０１７８】

理解しやすさのために、例えば、ＵＬ送信継続時間は、ＵＬスロットの数を含み、第２のビットシーケンスは、ＰＳＢＣＨペイロードにおける前述したＹビットビットシーケンスであり、第２のビットシーケンスにおけるＹ－１ビットは、ＵＬスロットの数

【数１１】

$$u_{slots}^{S-SSB}$$

の二進表現である。例えば、

【数１２】

$$u_{slots}^{S-SSB}$$

を示すために、ＰＳＢＣＨペイロードにおいてＹ＝７ビットが使用され、周期Ｐは、１０ｍｓであり、周期において示される必要があるＵＬスロットの数は、

【数 13】

$$u_{slots}^{S-SSB} = 7$$

である。このケースにおいて、P S B C Hペイロードにおける $Y - 1 = 6$ ビットは、値7の二進形式であってよく、これは、0 0 0 1 1 1として表される。

【0 1 7 9】

第2の実装

【0 1 8 0】

アップリンク-ダウンリンクT D D構成に含まれるT D Dパターンの数がNである場合、第2のビットシーケンスは、NのT D Dパターンの各々の周期におけるU L送信継続時間を示すために使用され、Nは、1よりも大きい整数である。

【0 1 8 1】

理解しやすさのために、例えば、Nは、2であり、U L送信継続時間は、U Lスロットの数を含み、第2のビットシーケンスは、P S B C Hペイロードにおける前述したYビットシーケンスである。第2のビットシーケンスは、アップリンク-ダウンリンクT D D構成に含まれる2のT D Dパターンに対応するU Lスロットの2の数を示すために使用されてよく、2の数は、

【数 14】

$$u_{slots}^{S-SSB}$$

及び

【数 15】

$$u_{slots,2}^{S-SSB}$$

としてそれぞれ表される。

【0 1 8 2】

任意選択で、Yビットにおける $y_1$ ビットは、アップリンク-ダウンリンクT D D構成に含まれる1のT D Dパターンに対応するU Lスロットの数を示すために使用され、 $y_2$ ビットは、アップリンク-ダウンリンクT D D構成に含まれる他のT D Dパターンに対応するU Lスロットの数を示すために使用される。例えば、 $y_1$ ビットは、

【数 16】

$$u_{slots}^{S-SSB}$$

の二進表現であり、 $y_2$ ビットは、

【数 17】

$$u_{slots,2}^{S-SSB}$$

の二進表現であり、 $y_1$ は、0よりも大きい又はそれに等しく且つYよりも小さい又はそれに等しい整数であり、 $y_2$ は、0よりも大きい又はそれに等しく且つYよりも小さい又はそれに等しい整数であり、 $Y = y_1 + y_2$ である。更に、任意選択で、単一のT D Dパターンに対応するU Lスロットの数を示すために $y_1$ ビット又は $y_2$ ビットが使用される方式は、アップリンク-ダウンリンクT D D構成におけるT D Dパターンの数が1である場合に、単一のT D Dパターンに対応するU Lスロットの数を示すためにYビットが使用される方式と同じであってよい。詳細については、再度ここで説明しない。

【0 1 8 3】

例えば、Yは7であり、 $y_1$ は3であり、 $y_2$ は4である。図9は、本願の一実施形態に係る第2のUL送信継続時間指示の概略図である。図9は、アップリンク-ダウンリンクTDD構成における2のTDDパターンに対応するULスロットの2の数

【数18】

$$u_{slots}^{S-SSB}$$

及び

【数19】

$$u_{slots,2}^{S-SSB}$$

10

をそれぞれ示すために、3ビット及び4ビットが使用され、アップリンク-ダウンリンクTDD構成における2のTDDパターンの周期は、それぞれ $P=5ms$ 及び $P_2=5ms$ であり、PSBCHペイロードにおいて示される必要があるULスロットの2の数は、それぞれ

【数20】

$$u_{slots}^{S-SSB} = 4$$

20

及び

【数21】

$$u_{slots,2}^{S-SSB} = 5$$

であることを示している。このケースにおいて、PSBCHペイロードにおける7ビットの中で、3ビットが100として表されてよく、4ビットが0101として表されてよい。それに対応して、PSBCHペイロードにおける7ビットは、1000101として表されてよい。

【0184】

30

第3の実装

【0185】

アップリンク-ダウンリンクTDD構成に含まれるTDDパターンの数がNである場合、第2のビットシーケンスは、NのTDDパターンにおける指定されたTDDパターンの周期におけるUL送信継続時間を示すために使用され、Nは、1よりも大きい整数である。

【0186】

理解しやすさのために、例えば、Nは、2であり、UL送信継続時間は、ULスロットの数を含み、第2のビットシーケンスは、PSBCHペイロードにおける前述したYビットシーケンスである。第2のビットシーケンスは、アップリンク-ダウンリンクTDD構成に含まれる2のTDDパターンにおける1つ目のTDDパターンに対応するULスロットの数

40

【数22】

$$u_{slots}^{S-SSB}$$

、又は、2つ目のTDDパターンに対応するULスロットの数

【数23】

$$u_{slots,2}^{S-SSB}$$

50

を示すために使用されてよい。すなわち、例えば、Yビットは、

【数 2 4】

$$u_{slots}^{S-SSB}$$

又は

【数 2 5】

$$u_{slots,2}^{S-SSB}$$

の二進表現である。更に、任意選択で、TDDパターンに対応するULスロットの数を示すためにYビットが使用される方式は、アップリンクーダウンリンクTDD構成におけるTDDパターンの数が1である場合に、単一のTDDパターンに対応するULスロットの数を示すためにYビットが使用される方式と同じであってよい。詳細については、再度ここで説明しない。

【0187】

例えば、Yは、7であり、Yビットは、アップリンクーダウンリンクTDD構成における2つ目のTDDパターンに対応するULスロットの数

【数 2 6】

$$u_{slots,2}^{S-SSB}$$

を示すために使用される。図10は、本願の一実施形態に係る第3のUL送信継続時間指示の概略図である。アップリンクーダウンリンクTDD構成における2のTDDパターンの周期は、それぞれ $P = 5\text{ms}$ 及び $P_2 = 5\text{ms}$ である。図10は、2つ目のTDDパターンに対応するULスロットの数

【数 2 7】

$$u_{slots,2}^{S-SSB}$$

を示すために7ビットが使用され、PSBCHペイロードに示される必要がある、2つ目のTDDパターンに対応するULスロットの数

【数 2 8】

$$u_{slots,2}^{S-SSB}$$

が5であることを具体的に示している。このケースにおいて、PSBCHペイロードにおける7ビットは、0000101として表されてよい。

【0188】

第4の実装

【0189】

アップリンクーダウンリンクTDD構成に含まれるTDDパターンの数がNである場合、第2のビットシーケンスにおけるビットの第1の部分は、NのTDDパターンにおける第1のTDDパターンを示すために使用され、第2のビットシーケンスにおけるビットの第2の部分は、第1のTDDパターンの周期におけるUL送信継続時間を示すために使用され、Nは、1よりも大きい整数である。

【0190】

第1のTDDパターンは、NのTDDパターンのいずれか1つであってよい。任意選択で、第1のTDDパターンは、NのTDDパターンの対応する周期における最大のUL送信継続時間を伴うTDDパターンである、すなわち、第1のTDDパターンの周期におけ

10

20

30

40

50

るUL送信継続時間は、第2のTDDパターンの周期におけるUL送信継続時間よりも大きく、第2のTDDパターンは、第1のTDDパターンを除くNのTDDパターンのいずれか1つである。

【0191】

理解しやすさのために、例えば、Nは、2であり、UL送信継続時間は、ULスロットの数を含み、第2のビットシーケンスは、PSBCHペイロードにおける前述したYビットビットシーケンスである。第2のビットシーケンスにおける1ビットが、アップリンク・ダウンリンクTDD構成に含まれる2のTDDパターンにおける第1のTDDパターンを示すために使用されてよく、第1のTDDパターンは、2のTDDパターンにおける1つ目のTDDパターン又は2つ目のTDDパターンであってよく、第2のビットシーケンスにおけるY-1ビットは、第1のTDDパターンに対応するULスロットの数を示すために使用される。

10

【0192】

具体的には、1ビットの値が0に設定され得る場合、1ビットによって示される第1のTDDパターンは、1つ目のTDDパターンである、又は、1ビットの値が1である場合、1ビットによって示される第1のTDDパターンは、2つ目のTDDパターンである。更に、任意選択で、TDDパターンに対応するULスロットの数を示すためにY-1ビットが使用される方式は、アップリンク・ダウンリンクTDD構成におけるTDDパターンの数が1である場合に、単一のTDDパターンに対応するULスロットの数を示すためにYビットが使用される方式と同じであってよい。例えば、Y-1ビットは、第1のTDDパターンに対応するULスロットの数の二進表現である。詳細については、再度ここで説明しない。

20

【0193】

例えば、Yは、7であり、PSBCHペイロードは、アップリンク・ダウンリンクTDD構成における2のTDDパターンにおける1つ目のTDDパターンに対応するULスロットの数を示すために使用され、Yビットにおける1ビットの値は、0である。図11は、本願の一実施形態に係る第4のUL送信継続時間指示の概略図である。図11は、アップリンク・ダウンリンクTDD構成における2のTDDパターンの周期が、それぞれ $P = 5\text{ ms}$ 及び $P_2 = 5\text{ ms}$ であり、7ビットにおける残りの6ビットは、アップリンク・ダウンリンクTDD構成における2のTDDパターンにおける1つ目のTDDパターンに対応するULスロットの数

30

【数29】

$$u_{\text{slots}}^{S\text{-SSB}}$$

を示すために使用され、PSBCHペイロードにおいて示される必要があるULスロットの数

【数30】

$$u_{\text{slots}}^{S\text{-SSB}}$$

40

は、5であることを示している。このケースにおいて、PSBCHペイロードにおける7ビットは、0000101として表されてよい。

【0194】

例えば、Yは、7であり、PSBCHペイロードは、アップリンク・ダウンリンクTDD構成における2のTDDパターンにおける2つ目のTDDパターンに対応するULスロットの数を示すために使用され、Yビットにおける1ビットの値は、1である。図12は、本願の一実施形態に係る第5のUL送信継続時間指示の概略図である。図12は、アップリンク・ダウンリンクTDD構成における2のTDDパターンの周期が、それぞれ $P = 5\text{ ms}$ 及び $P_2 = 5\text{ ms}$ であり、7ビットにおける残りの6ビットは、アップリンク・ダ

50

ウンリンク TDD 構成における 2 の TDD パターンにおける 2 つ目の TDD パターンに対応する UL スロットの数

【数 3 1】

$$u_{slots}^{S-SSB}$$

を示すために使用され、PSSCH ペイロードにおいて示される必要がある UL スロットの数

【数 3 2】

$$u_{slots}^{S-SSB}$$

10

は、5であることを示している。このケースにおいて、PSSCH ペイロードにおける 7 ビットは、1000101 として表されてよい。

【0195】

更に、指示情報によって示される UL 送信継続時間は、アップリンク・ダウンリンク TDD 構成に含まれる参照 UL 送信継続時間であってよく、又は、実際の通信パラメータに基づいて参照 UL 送信継続時間を調整することによって判定されてよい。参照 UL 送信継続時間は、アップリンク・ダウンリンク TDD 構成における UL スロットの数及び／又は UL シンボルの数を含む。

20

【0196】

UL 送信継続時間を判定するために使用される通信パラメータは、指示情報及び／又は指示情報内にあり UL 送信継続時間を示すために使用されるビットの数を保持するために使用される S-SSB のサブキャリア間隔 SCS を含む。具体的には、指示情報によって示される UL 送信継続時間は、以下の任意選択の実装を参照して判定されてよい。

【0197】

任意選択の実装において、第 1 の UL 送信継続時間は、アップリンク・ダウンリンク TDD 構成に含まれる参照 SCS に対する S-SSB のサブキャリア間隔 SCS の比に基づいて判定されてよく、第 1 の UL 送信継続時間は、1 又は N の TDD パターンのいずれか 1 つの周期における UL 送信継続時間である。

30

【0198】

任意選択で、S-SSB のサブキャリア間隔 SCS は、SL 帯域幅部分 (bandwidth part、BWP) 上で構成された SCS である。

【0199】

実装しやすさのために、本願のこの実施形態において、第 1 の UL 送信継続時間を判定する方式を提供するために、第 1 の UL 送信継続時間が UL スロットの数を含む一例が使用され、これは、以下のとおりに記述され、

【数 3 3】

$$u_{slots}^{S-SSB} = \left\lfloor u_{slots} \cdot 2^{\mu_{ref}^{S-SSB}} / 2^{\mu_{ref}} \right\rfloor$$

40

、

【数 3 4】

$$u_{slots}^{S-SSB}$$

は、第 1 の UL 送信継続時間に含まれる UL スロットの数を表し、

【数 3 5】

50

〔〕

は、丸めを表し、 $u_{slots}$ は、アップリンク・ダウンリンクTDD構成に含まれる参照ULスロットの数を表し、参照ULスロットの数が属する周期が、前述した第1のUL送信継続時間に含まれるULスロットの数が属する周期と一致し、

【数36】

$$15kHz \cdot 2^{\mu_{ref}^{S-SSB}}$$

10

は、 $S-SSB$ のSCSを表し、

【数37】

$$15kHz \cdot 2^{\mu_{ref}}$$

は、アップリンク・ダウンリンクTDD構成に含まれる参照SCSを表し、

【数38】

$$2^{\mu_{ref}^{S-SSB}} / 2^{\mu_{ref}}$$

は、参照SCSに対する $S-SSB$ のSCSの比を表す。

20

【0200】

例えば、RRCシグナリングにおいて示される参照SCSは、

【数39】

$$15kHz \cdot 2^{\mu_{ref}} = 15kHz$$

であり、 $u_{slots} = 2$ であり、周期Pは、10msであり、 $S-SSB$ のSCSは、

【数40】

$$15kHz \cdot 2^{\mu_{ref}^{S-SSB}} = 30kHz$$

30

であることが想定される。このケースにおいて、

【数41】

$$u_{slots}^{S-SSB} = \lfloor 2 \cdot 2 \rfloor = 4$$

である。前述したパラメータ設定に基づいて、図13は、本願の一実施形態に係るULスロットの数の概略比較図であり、アップリンク・ダウンリンクTDD構成における参照ULスロットの数と、PSBCH上の指示情報において示されるULスロットの数との対応関係を具体的に示している。

40

【0201】

例えば、RRCシグナリングにおける参照SCSは、

【数42】

$$15kHz \cdot 2^{\mu_{ref}} = 120kHz$$

であり、 $u_{slots} = 13$ であり、周期Pは、2.5msであり、 $S-SSB$ のSCSは、

【数43】

$$15kHz \cdot 2^{\mu_{ref}^{S-SSB}} = 30kHz$$

50

であることが想定される。このケースにおいて、

【数 4 4】

$$u_{slots}^{S-SSB} = \lfloor 13 \cdot 1/4 \rfloor = 3$$

である。前述したパラメータ設定に基づいて、図 1 4 は、本願の一実施形態に係る U L スロットの数の別の概略比較図であり、アップリンクーダウンリンク T D D 構成における参照 U L スロットの数と、P S B C H 上の指示情報において示される U L スロットの数との対応関係を具体的に示している。

【0 2 0 2】

別の任意選択の実装において、S - S S B のサブキャリア間隔 S C S は、比較の結果に基づいて第 1 の U L 送信継続時間を判定するために、S C S 閾値と比較されてよい。S C S 閾値は、第 1 の U L 送信継続時間を示すために使用されるビットの数に関係し、第 1 の U L 送信継続時間は、1 又は N の T D D パターンのいずれか 1 つの周期における U L 送信継続時間である。

【0 2 0 3】

具体的な実装中、S C S 閾値は、以下の方式で判定されてよい。

【0 2 0 4】

例えば、アップリンクーダウンリンク T D D 構成に含まれる T D D パターンの数は、1 であり、P S B C H ペイロードにおける Y<sub>2</sub> ビットは、第 1 の U L 送信継続時間を示すために使用される。S C S 閾値は、Y<sub>2</sub> ビットに関係する関数

【数 4 5】

$$15kHz \cdot 2^{Y_2}/10$$

の値に基づいて判定されてよく、「1 0」は、単一の T D D パターンの周期の最大値であり、Y<sub>2</sub> は、Y よりも小さい又はそれに等しい正の整数である。

【0 2 0 5】

例えば、Y<sub>2</sub> は、7 であり、

【数 4 6】

$$15kHz \cdot 2^{Y_2}/10 = 192kHz$$

である。S - S S B の S C S は、

【数 4 7】

$$15kHz \cdot 2^{\mu_{ref}^{S-SSB}}$$

として表され、

【数 4 8】

$$\mu_{ref}^{S-SSB}$$

の値は、0、1、2、又は 3 等の整数であってよく、S - S S B の S C S の値は、1 5 k H z、3 0 k H z、6 0 k H z、1 2 0 k H z、2 4 0 k H z 等であってよい。したがって、Y<sub>2</sub> が 7 である場合、S C S 閾値は、1 9 2 k H z に基づいて、

【数 4 9】

$$15kHz \cdot 2^{\lfloor \log_2(2^{Y_2}/10) \rfloor}$$

10

20

30

40

50

、すなわち、120kHzと判定されてよい。このケースにおいて、S-SSBのSCSがSCS閾値よりも小さい又はそれに等しいことは、S-SSBのSCSが $Y_2$ ビットに関係する関数

【数50】

$$15kHz \cdot 2^{Y_2/10}$$

よりも小さいことと等価である。

【0206】

例えば、 $Y_2$ が6である場合、

【数51】

$$15kHz \cdot 2^{Y_2/10} = 96kHz$$

である。S-SSBのSCSは、

【数52】

$$15kHz \cdot 2^{\mu_{ref}^{S-SSB}}$$

として表され、

【数53】

$$\mu_{ref}^{S-SSB}$$

の値は、0、1、2、又は3等の整数であってよく、S-SSBのSCSの値は、15kHz、30kHz、60kHz、120kHz、240kHz等であってよい。したがって、 $Y_2$ が6である場合、SCS閾値は、96kHzに基づいて、

【数54】

$$15kHz \cdot 2^{\lfloor \log_2(2^{Y_2/10}) \rfloor}$$

、すなわち、60kHzと判定されてよい。このケースにおいて、S-SSBのSCSがSCS閾値よりも小さい又はそれに等しいことは、S-SSBのSCSが $Y_2$ ビットに関係する関数

【数55】

$$15kHz \cdot 2^{Y_2/10}$$

よりも小さいことと等価である。

【0207】

更に、比較の結果に基づいて第1のUL送信継続時間を判定する段階は、以下の実装のいずれか1つにおいて具体的に実施されてよい。

【0208】

第1の実装

【0209】

(1) S-SSBのSCSがSCS閾値よりも小さい又はそれに等しい場合、第1のUL送信継続時間は、アップリンカーダウンリンクTDD構成に含まれる参照SCSに対するS-SSBのSCSの比に基づいて判定される。

【0210】

実装しやすさのために、本願のこの実施形態において、第1のUL送信継続時間を判定

10

20

30

40

50

する方式を提供するために、第 1 の U L 送信継続時間が U L スロットの数を含む一例が使用され、これは、以下のとおりに記述され、

【数 5 6】

$$u_{slots}^{S-SSB} = \left\lfloor u_{slots} \cdot 2^{\mu_{ref}^{S-SSB}} / 2^{\mu_{ref}} \right\rfloor$$

、

【数 5 7】

$$u_{slots}^{S-SSB}$$

10

は、第 1 の U L 送信継続時間に含まれる U L スロットの数を表し、

【数 5 8】

$$[ ]$$

は、丸めを表し、 $u_{slots}$  は、アップリンク・ダウンリンク TDD 構成に含まれる参照 U L スロットの数を表し、参照 U L スロットの数が属する周期が、前述した第 1 の U L 送信継続時間に含まれる U L スロットの数が属する周期と一致し、

20

【数 5 9】

$$15kHz \cdot 2^{\mu_{ref}^{S-SSB}}$$

は、S - SSB の SCS を表し、

【数 6 0】

$$15kHz \cdot 2^{\mu_{ref}}$$

は、アップリンク・ダウンリンク TDD 構成に含まれる参照 SCS を表し、

【数 6 1】

$$2^{\mu_{ref}^{S-SSB}} / 2^{\mu_{ref}}$$

30

は、参照 SCS に対する S - SSB の SCS の比を表す。

【0 2 1 1】

例えば、PSBCH ペイロードにおける  $Y_2$  ビットは、U L スロットの数を示すために使用され、 $Y_2$  は、7 である。このケースにおいて、

【数 6 2】

$$15kHz \cdot 2^{Y_2} / 10 = 192kHz$$

40

であり、SCS 閾値は、120 kHz である。RRC シグナリングにおいて示される参照 SCS は、

【数 6 3】

$$15kHz \cdot 2^{\mu_{ref}} = 15kHz$$

であり、 $u_{slots} = 2$  であり、周期 P は、10 ms であり、S - SSB の SCS は、

【数 6 4】

50

$$15\text{kHz} \cdot 2^{\mu_{ref}^{S-SSB}} = 30\text{kHz}$$

であり、SCS 閾値よりも小さい又はそれに等しいという条件を満たすことが想定される。このケースにおいて、第1のUL送信継続時間は、アップリンク・ダウンリンクTDD構成に含まれる参照SCSに対するS-SSBのSCSの比に基づいて、

【数65】

$$\mu_{slots}^{S-SSB} = \lfloor 2 \cdot 2 \rfloor = 4$$

と判定される。

【0212】

例えば、PSBCHペイロードにおけるY<sub>2</sub>ビットは、ULスロットの数を示すために使用され、Y<sub>2</sub>は、6である。このケースにおいて、

【数66】

$$15\text{kHz} \cdot 2^{Y_2}/10 = 96\text{kHz}$$

であり、SCS 閾値は、60kHzである。RRCシグナリングにおいて示される参照SCSは、

【数67】

$$15\text{kHz} \cdot 2^{\mu_{ref}} = 15\text{kHz}$$

であり、 $\mu_{slots} = 2$ であり、周期Pは、10msであり、S-SSBのSCSは、

【数68】

$$15\text{kHz} \cdot 2^{\mu_{ref}^{S-S}} = 30\text{kHz}$$

であり、SCS 閾値よりも小さい又はそれに等しいという条件を満たすことが想定される。このケースにおいて、第1のUL送信継続時間は、アップリンク・ダウンリンクTDD構成に含まれる参照SCSに対するS-SSBのSCSの比に基づいて、

【数69】

$$\mu_{slots}^{S-SSB} = \lfloor 2 \cdot 2 \rfloor = 4$$

と判定される。

【0213】

(2) S-SSBのSCSがSCS 閾値よりも大きい場合、第1のUL送信継続時間は、アップリンク・ダウンリンクTDD構成情報に含まれる参照SCSに対するSCS 閾値の比に基づいて判定される。

【0214】

実装しやすさのために、本願のこの実施形態において、例えば、第1のUL送信継続時間は、ULスロットの数を含み、PSBCHペイロードにおけるY<sub>2</sub>ビットは、ULスロットの数を示すために使用される。S-SSBのSCSがSCS 閾値よりも大きいことは、S-SSBのSCS

【数70】

$$15\text{kHz} \cdot 2^{\mu_{ref}^{S-SSB}}$$

が

【数 7 1】

$$15kHz \cdot 2^{Y_2}/10$$

よりも大きいことを示すことと等価である。この条件では、UL スロットの数は、参照 SCS に対する SCS 閾値の比、すなわち、

【数 7 2】

$$2^{\lceil \log_2(2^{Y_2}/10) \rceil} / 2^{\mu_{ref}}$$

10

に基づいて判定されてよい。具体的には、参照 SCS に対する S-SSB の SCS の比に基づいて UL スロットの数を判定する前述した方式を参照されたい。詳細については、再度ここで説明しない。

【0 2 1 5】

例えば、 $Y_2$  が 7 である場合、

【数 7 3】

$$15kHz \cdot 2^{Y_2}/10 = 192kHz$$

である。S-SSB の SCS

20

【数 7 4】

$$15kHz \cdot 2^{\mu_{ref}^{S-SSB}}$$

が 120 kHz よりも大きい場合、UL スロットの数、すなわち

【数 7 5】

$$u_{slots}^{S-SSB}$$

は、SCS 閾値 120 kHz に基づいて得られてよい。

30

【0 2 1 6】

例えば、 $Y_2$  が 6 である場合、

【数 7 6】

$$15kHz \cdot 2^{Y_2}/10 = 96kHz$$

である。S-SSB の SCS

【数 7 7】

$$15kHz \cdot 2^{\mu_{ref}^{S-SSB}}$$

40

が 60 kHz よりも大きい場合、UL スロットの数、すなわち

【数 7 8】

$$u_{slots}^{S-SSB}$$

は、SCS 閾値 60 kHz に基づいて得られてよい。

【0 2 1 7】

第 2 の実装

【0 2 1 8】

50

S-SSBのSCSがSCS閾値よりも大きい場合、第2のUL送信継続時間は、アップリンク-ダウンリンクTDD構成情報に含まれる参照SCSに対するS-SSBのSCSの比に基づいて判定される。第2のUL送信継続時間が時間閾値よりも大きい場合、第1のUL送信継続時間は、時間閾値に基づいて判定される、又は、第2のUL送信継続時間が時間閾値よりも小さい若しくはそれに等しい場合、第1のUL送信継続時間は、第2のUL送信継続時間に基づいて判定される。時間閾値は、第1のUL送信継続時間を示すために使用されるビットによって示すことができる最大のUL送信継続時間である。

【0219】

具体的な実装中、例えば、第1のUL送信継続時間は、ULスロットの数を含み、PSBCHペイロードにおける $Y_2$ ビットは、ULスロットの数を示すために使用される。S-SSBのSCSがSCS閾値よりも大きいことは、S-SSBのSCS

10

【数79】

$$15kHz \cdot 2^{\mu_{ref}^{S-SSB}}$$

が

【数80】

$$15kHz \cdot 2^{Y_2}/10$$

20

よりも大きいことを示すことと等価である。この条件では、ULスロットの数

【数81】

$$\mu_{slots}^{S-SSB}$$

がS-SSBのSCSに基づいて判定される場合、 $Y_2$ ビットは、ULスロットの数

【数82】

$$\mu_{slots}^{S-SSB}$$

30

を示すのに十分でなくてよい。このケースにおいて、任意選択で、PSBCHペイロードにおける $Y_2$ ビットによって示されるULスロットの数は、

【数83】

$$\min(\mu_{slots}^{S-SSB}, 2^{Y_2} - 1)$$

であり、

【数84】

$$2^{Y_2} - 1$$

40

は、 $Y_2$ ビットによって示すことができるULスロットの最大数を表す。

【0220】

例えば、 $Y_2$ は、7である。このケースにおいて、

【数85】

$$15kHz \cdot 2^{Y_2}/10 = 192kHz$$

である。前述した処理は、以下のとおりに更に説明され得る：S-SSBのSCS

【数86】

50

$$15kHz \cdot 2^{\mu_{ref}^{S-SSB}}$$

が 120 kHz よりも大きい場合、

【数 87】

$$u_{slots}^{S-SSB}$$

は、なお S-SSB の SCS に基づいて判定されてよい。しかしながら、この条件では、

【数 88】

$$u_{slots}^{S-SSB} > 2^7 - 1 = 127$$

10

である場合、PSSCH ペイロードにおいて示される UL スロットの数は、

【数 89】

$$\min(u_{slots}^{S-SSB}, 127) = 127$$

である、又は、

【数 90】

$$u_{slots}^{S-SSB} \leq 2^7 - 1 = 127$$

20

である場合、PSSCH ペイロードにおいて示される UL スロットの数は、

【数 91】

$$\min(u_{slots}^{S-SSB}, 127) = u_{slots}^{S-SSB}$$

である。

【0221】

例えば、 $Y_2$  は、4 である。このケースにおいて、

【数 92】

$$15kHz \cdot 2^{Y_2}/10 = 24kHz$$

30

である。前述した処理は、以下のとおりに更に説明され得る：S-SSB の SCS

【数 93】

$$15kHz \cdot 2^{\mu_{ref}^{S-SSB}}$$

40

が 15 kHz よりも大きい場合、

【数 94】

$$u_{slots}^{S-SSB}$$

は、なお S-SSB の SCS に基づいて判定されてよい。しかしながら、この条件では、

【数 95】

$$u_{slots}^{S-SSB} > 2^4 - 1 = 15$$

50

である場合、P S B C Hペイロードにおいて示されるU Lスロットの数は、

【数 9 6】

$$\min(u_{slots}^{S-SSB}, 15) = 15$$

である、又は、

【数 9 7】

$$u_{slots}^{S-SSB} \leq 2^4 - 1 = 15$$

10

である場合、P S B C Hペイロードにおいて示されるU Lスロットの数は、

【数 9 8】

$$\min(u_{slots}^{S-SSB}, 15) = u_{slots}^{S-SSB}$$

である。

【0 2 2 2】

例えば、Y<sub>2</sub>は、3である。このケースにおいて、

【数 9 9】

$$15kHz \cdot 2^{Y_2}/10 = 12kHz$$

20

である。前述した処理は、以下のとおりに更に説明され得る：S - S S BのS C S

【数 1 0 0】

$$15kHz \cdot 2^{\mu_{ref}^{S-SSB}}$$

が15kHzよりも大きい又はそれに等しい場合、

【数 1 0 1】

$$u_{slots}^{S-SSB}$$

30

は、なおS - S S BのS C Sに基づいて判定されてよい。しかしながら、この条件では、

【数 1 0 2】

$$u_{slots}^{S-SSB} > 2^3 - 1 = 7$$

である場合、P S B C Hペイロードにおいて示されるU Lスロットの数は、

【数 1 0 3】

$$\min(u_{slots}^{S-SSB}, 7) = 7$$

40

である、又は、

【数 1 0 4】

$$u_{slots}^{S-SSB} \leq 2^3 - 1 = 7$$

である場合、P S B C Hペイロードにおいて示されるU Lスロットの数は、

【数 1 0 5】

50

$$\min(u_{slots}^{S-SSB}, 7) = u_{slots}^{S-SSB}$$

である。

【0223】

第3の実装

【0224】

S-SSBのSCSがSCS閾値よりも大きい場合、第2のUL送信継続時間は、アップリンク・ダウンリンクTDD構成に含まれる参照SCSに対するS-SSBのSCSの比に基づいて得られる。第2のUL送信継続時間は、予め設定された段階に基づいてスケールダウンされる。第1のUL送信継続時間は、スケールダウンされた第2のUL送信継続時間に基づいて判定される。

10

【0225】

具体的な実装中、例えば、第1のUL送信継続時間は、ULスロットの数を含み、PSBCHペイロードにおけるY<sub>2</sub>ビットは、ULスロットの数を示すために使用される。S-SSBのSCSがSCS閾値よりも大きいことは、S-SSBのSCS

【数106】

$$15kHz \cdot 2^{\mu_{ref}^{S-SSB}}$$

20

が

【数107】

$$15kHz \cdot 2^{Y_2}/10$$

よりも大きいことを示すことと等価である。この条件では、ULスロットの数

【数108】

$$u_{slots}^{S-SSB}$$

30

がS-SSBのSCSに基づいて判定される場合、Y<sub>2</sub>ビットは、ULスロットの数

【数109】

$$u_{slots}^{S-SSB}$$

を示すのに十分でなくてよい。このケースにおいて、任意選択で、PSBCHペイロードにおけるY<sub>2</sub>ビットによって示されるULスロットの数は、

【数110】

$$\lfloor u_{slots}^{S-SSB} / Z \rfloor$$

40

であり、

【数111】

⌊ ⌋

は、丸めを表し、Zは、前述した予め設定された段階を表し、Zは、1よりも大きい又はそれに等しい正の整数であり、Zは、PSBCHペイロードにおいて示される単一のULスロットが実際にはZのULスロットを表すことを表すために使用される。Zは、規格において予め定められた値であってよい、又は、S-SSBのSCSに基づいて判定され

50

た値であってよい。

【0226】

例えば、 $Y_2$  は、6である。このケースにおいて、

【数112】

$$15\text{kHz} \cdot 2^{Y_2}/10 = 96\text{kHz}$$

である。前述した処理は、以下のとおりに更に説明され得る：S-SSBのSCS

【数113】

$$15\text{kHz} \cdot 2^{\mu_{\text{ref}}^{S\text{-SSB}}}$$

10

が60kHzよりも大きい場合、

【数114】

$$u_{\text{slots}}^{S\text{-SSB}}$$

は、なおS-SSBのSCSに基づいて判定されてよい。規格において $Z=2$ が予め定められている場合、それは、PSBCHペイロードにおいて示される単一のULスロットが、実際には2のULスロットを表すことを示す。この条件では、PSBCHペイロード

20

【数115】

$$\lfloor u_{\text{slots}}^{S\text{-SSB}}/2 \rfloor$$

である。例えば、

【数116】

$$u_{\text{slots}}^{S\text{-SSB}} = 75$$

30

である場合、PSBCHペイロードにおいて示されるULスロットの数は、37である。

【0227】

本願の実施形態において提供される前述した例において、PSBCHペイロードにおけるWビットは、周期情報及びULスロットの数を示すために使用される。具体的には、WビットにおけるXビットは、周期情報を示すために使用され、WビットにおけるYビットは、ULスロットの数を示すために使用される。任意選択で、アップリンク-ダウンリンクTDD構成を示すのに必要とされるビットの数が簡略化されるように、Wは12であり、Xは5であり、Yは7である。Uuインタフェースのアップリンク-ダウンリンクTDD構成は、PSBCHペイロードにおける限られたビットを使用することによって反映される。これにより、端末デバイスがSL送信を実行するときにDLスロットを使用することが原因で、Uuインタフェース上でのDL送信が干渉されるという問題を回避される。加えてアップリンク-ダウンリンクTDD構成が直接送信されるケースと比較して、端末デバイス間のシグナリングオーバーヘッドは、大幅に低減される。例えば、アップリンク-ダウンリンクTDD構成が1のTDDパターンを含む場合、アップリンク-ダウンリンクTDD構成を直接送信するのに合計で必要とされる最小のシグナリングオーバーヘッドは28ビットであり、3ビットが参照SCSを示し、3ビットが周期を示し、7ビットがダウンリンクスロットの数を示し、4ビットがダウンリンクシンボルの数を示し、7ビットがアップリンクスロットの数を示し、4ビットがアップリンクシンボルを示す。アップリンク-ダウンリンクTDD構成が2のTDDパターンを含む場合、アップリンク-ダウンリンクTDD構成を直接送信するのに合計で必要とされる最小のシグナリングオーバーヘッド

40

50

は53ビットであり、3ビットが参照SCSを示し、6ビットが周期を示し、14ビットがダウンリンクスロットの数を示し、8ビットがダウンリンクシンボルの数を示し、14ビットがアップリンクスロットの数を示し、8ビットがアップリンクシンボルの数を示す。

【0228】

加えて、本願の実施形態において提供される前述した指示方法は、PSBCHペイロードにおいて使用されることに限定されるものではない。送信端UEが、PC5 RRCシグナリングを使用することによって、Uuインタフェース上でより洗練されたアップリンク-ダウンリンクTDD構成を受信端UEに示す必要がある場合、PC5 RRCシグナリングにおいて同様の指示方法を使用してもよい。

【0229】

更に、図15を参照されたい。本願の一実施形態は、別の構成情報指示方法を提供する。方法は、第2の端末デバイスに適用され、以下の段階を備える。

【0230】

段階S1501：第1の端末デバイスから指示情報を受信し、指示情報は、サイドリンク同期信号ブロックS-SSBの物理サイドリンクブロードキャストチャネルPSBCH上に保持され、指示情報は、第1の端末デバイスによって受信されるアップリンク-ダウンリンク時分割複信TDD構成に含まれる周期情報を示すために使用される。

【0231】

本願のこの実施形態において、第2の端末デバイスは、第1の端末デバイスから指示情報を受信し、指示情報は、第1の端末デバイスによって受信されたアップリンク-ダウンリンクTDD構成に関係する。このケースにおいて、第2の端末デバイスは、端末デバイス間のSL送信によって引き起こされる、ネットワークデバイスと端末デバイスとの間のDL送信に対する干渉を回避するように、指示情報に基づいて別の端末デバイスとSL送信を実行してよい。

【0232】

具体的な実装中、第2の端末デバイスは、第1の端末デバイスによって送信された指示情報を直接受信してよい、又は、中間デバイスの転送メカニズムを使用することによって、第1の端末デバイスによって送信された指示情報を間接的に取得してよい。加えて、第2の端末デバイスは、受信された指示情報を別の端末デバイスに転送するために、中間デバイスとしての役割を果たしてもよい。

【0233】

任意選択の実装において、指示情報は、TDDパターン周期におけるUL送信継続時間を示すために更に使用される。指示情報をパースすることによってUL送信継続時間を判定する場合、第2の端末デバイスは、SL送信がDL送信継続時間を占有することが原因で引き起こされる干渉を回避するために、UL送信継続時間内でSL送信を実行する。UL送信継続時間は、ULスロットの数及び／又はULシンボルの数を含む。

【0234】

任意選択の実装において、指示情報は、具体的には、サイドリンク同期信号ブロックS-SSBのPSBCHペイロード(payload)内に保持されてよい。具体的な実装中、PSBCHペイロードにおけるいくつかのビットは、指示情報を保持するために使用されてよい。例えば、PSBCHペイロードにおけるWビットが、指示情報を保持するために使用される。WビットにおけるXビットが、周期情報を示すために使用され、WビットにおけるYビットが、UL送信継続時間を示すために使用され、Wは、0よりも大きい又はそれに等しい整数であり、Xは、0よりも大きい又はそれに等しく且つWよりも小さい又はそれに等しい整数であり、Yは、0よりも大きい又はそれに等しく且つWよりも小さい又はそれに等しい整数である。

【0235】

任意選択の実装において、周期情報は、TDDパターンの数及び／又はTDDパターン周期を含み、TDDパターンの数は、1又は複数であり、TDDパターン周期は、1又は複数のTDDパターンの各々の周期を含む。

10

20

30

40

50

## 【0236】

指示情報は、第1のビットシーケンスを含み、第1のビットシーケンスは、周期情報に対応する。具体的に、以下の2つの実装が指示のために使用されてよい。

## 【0237】

任意選択の実装において、第1のビットシーケンスは、TDDパターン周期を示すために使用される。別の任意選択の実装において、第1のビットシーケンスにおけるビットの第1の部分は、TDDパターンの数を示すために使用され、第1のビットシーケンスにおけるビットの第2の部分は、TDDパターン周期を示すために使用される。具体的な指示方法については、第1の端末デバイス側で実行される前述した実装を参照されたい。詳細については、再度ここで説明しない。

10

## 【0238】

指示情報は、第2のビットシーケンスを含み、第2のビットシーケンスは、UL送信継続時間に対応する。具体的には、以下の4つの実装のいずれか1つが、指示のために使用されてよい。

## 【0239】

第1の実装において、アップリンクダウンリンクTDD構成に含まれるTDDパターンの数が1である場合、第2のビットシーケンスは、TDDパターンの周期におけるUL送信継続時間を示すために使用される。

## 【0240】

第2の実装において、アップリンクダウンリンクTDD構成に含まれるTDDパターンの数がNである場合、第2のビットシーケンスは、NのTDDパターンの各々の周期におけるUL送信継続時間を示すために使用され、Nは、1よりも大きい整数である。

20

## 【0241】

第3の実装において、アップリンクダウンリンクTDD構成に含まれるTDDパターンの数がNである場合、第2のビットシーケンスは、NのTDDパターンにおける指定されたTDDパターンの周期におけるUL送信継続時間を示すために使用され、Nは、1よりも大きい整数である。

## 【0242】

第4の実装において、アップリンクダウンリンクTDD構成に含まれるTDDパターンの数がNである場合、第2のビットシーケンスにおけるビットの第1の部分は、NのTDDパターンにおける第1のTDDパターンを示すために使用され、第2のビットシーケンスにおけるビットの第2の部分は、第1のTDDパターンの周期におけるUL送信継続時間を示すために使用される。

30

任意選択で、第1のTDDパターンの周期におけるUL送信継続時間は、第2のTDDパターンの周期におけるUL送信継続時間よりも大きく、第2のTDDパターンは、第1のTDDパターンを除くNのTDDパターンのいずれか1つである。

## 【0243】

4つの実装の具体的な指示方法については、第1の端末デバイス側で実行される前述した実装を参照されたい。詳細については、再度ここで説明しない。

## 【0244】

任意選択の実装において、NのTDDパターンのいずれか1つの周期におけるUL送信継続時間は、アップリンクダウンリンクTDD構成に含まれる参照SCSに対するSSBのサブキャリア間隔SCSの比に基づいて判定される。

40

## 【0245】

任意選択の実装において、NのTDDパターンのいずれか1つの周期におけるUL送信継続時間は、SSBのサブキャリア間隔SCSをSCS閾値と比較した結果に基づいて判定され、SCS閾値は、ビットの第1の数に関係し、ビットの第1の数は、TDDパターンの周期におけるUL送信継続時間を示すために使用されるビットの数である。

## 【0246】

更に、図16を参照されたい。本願の一実施形態は、

50

ネットワークデバイスからアップリンクーダウンリンク時分割複信 TDD 構成を受信するように構成されている受信モジュール 1601 と、

アップリンクーダウンリンク TDD 構成に基づいて第 2 の端末デバイスに指示情報を送信するように構成されている送信モジュール 1602 であって、指示情報は、サイドリンク同期信号ブロック SSSB の物理サイドリンクブロードキャストチャネル PSBCH 上に保持され、指示情報は、アップリンクーダウンリンク TDD 構成に含まれる周期情報を示すために使用される、送信モジュールと

を備える構成情報指示装置 1600 を提供する。

【0247】

本願のこの実施形態において、SSB の PSBCH を通してアップリンクーダウンリンク TDD 構成を示すとき、第 1 の端末デバイスは、アップリンクーダウンリンク TDD 構成についての簡略化された指示も実行する、すなわち、アップリンクーダウンリンク TDD 構成に含まれる周期情報を示す。これにより、アップリンクーダウンリンク TDD 構成が直接送信されるケースと比較して、シグナリングオーバーヘッドを低減できる。

【0248】

任意選択の実装において、周期情報は、TDD パターンの数及び／又は TDD パターン周期を含む。

【0249】

任意選択の実装において、指示情報は、TDD パターン周期における UL 送信継続時間を示すために更に使用される。

【0250】

任意選択の実装において、指示情報は、第 1 のビットシーケンスを含み、第 1 のビットシーケンスは、TDD パターン周期を示すために使用される。

【0251】

任意選択の実装において、指示情報は、第 1 のビットシーケンスを含み、第 1 のビットシーケンスにおけるビットの第 1 の部分は、TDD パターンの数を示すために使用され、第 1 のビットシーケンスにおけるビットの第 2 の部分は、TDD パターン周期を示すために使用される。

【0252】

任意選択の実装において、指示情報は、第 2 のビットシーケンスを含み、アップリンクーダウンリンク TDD 構成に含まれる TDD パターンの数が 1 である場合、第 2 のビットシーケンスは、TDD パターンの周期における UL 送信継続時間を示すために使用される、又は、

アップリンクーダウンリンク TDD 構成に含まれる TDD パターンの数が N である場合、第 2 のビットシーケンスは、N の TDD パターンの各々の周期における UL 送信継続時間を示すために使用され、N は、1 よりも大きい整数である。

【0253】

任意選択の実装において、指示情報は、第 2 のビットシーケンスを含み、アップリンクーダウンリンク TDD 構成に含まれる TDD パターンの数が N である場合、第 2 のビットシーケンスにおけるビットの第 1 の部分は、N の TDD パターンにおける第 1 の TDD パターンを示すために使用され、第 2 のビットシーケンスにおけるビットの第 2 の部分は、第 1 の TDD パターンの周期における UL 送信継続時間を示すために使用される。

【0254】

任意選択の実装において、第 1 の TDD パターンの周期における UL 送信継続時間は、第 2 の TDD パターンの周期における UL 送信継続時間よりも大きく、第 2 の TDD パターンは、第 1 の TDD パターンを除く N の TDD パターンのいずれか 1 つである。

【0255】

任意選択の実装において、構成情報指示装置 1600 は、アップリンクーダウンリンク TDD 構成に含まれる参照 SC S に対する SSSB のサ

10

20

30

40

50

ブキャリア間隔  $SCS$  の比に基づいて第 1 の  $UL$  送信継続時間を判定するように構成されている処理モジュール 1603 であって、第 1 の  $UL$  送信継続時間は、 $N$  の  $TDD$  パターンのいずれか 1 つの周期における  $UL$  送信継続時間である、処理モジュールを更に備える。

【0256】

別の任意選択の実装において、構成情報指示装置 1600 は、

$S-SB$  のサブキャリア間隔  $SCS$  を  $SCS$  閾値と比較し、 $SCS$  閾値は、第 1 の  $UL$  送信継続時間を示すために使用されるビットの数に関係し、第 1 の  $UL$  送信継続時間は、 $N$  の  $TDD$  パターンのいずれか 1 つの周期における  $UL$  送信継続時間であり、かつ、比較の結果に基づいて第 1 の  $UL$  送信継続時間を判定するように構成されている処理モジュール 1603

を更に備える。

【0257】

任意選択の実装において、処理モジュール 1603 は、

$S-SB$  の  $SCS$  が、 $SCS$  閾値よりも小さい若しくはそれに等しい場合、アップリンク-ダウンリンク  $TDD$  構成に含まれる参照  $SCS$  に対する  $S-SB$  の  $SCS$  の比に基づいて第 1 の  $UL$  送信継続時間を判定する、又は、

$S-SB$  の  $SCS$  が  $SCS$  閾値よりも大きい場合、アップリンク-ダウンリンク  $TDD$  構成情報に含まれる参照  $SCS$  に対する  $SCS$  閾値の比に基づいて第 1 の  $UL$  送信継続時間を判定する

ように更に構成されている。

【0258】

任意選択の実装において、処理モジュール 1603 は、

$S-SB$  の  $SCS$  が  $SCS$  閾値よりも大きい場合、アップリンク-ダウンリンク  $TDD$  構成情報に含まれる参照  $SCS$  に対する  $S-SB$  の  $SCS$  の比に基づいて第 2 の  $UL$  送信継続時間を判定し、

第 2 の  $UL$  送信継続時間が時間閾値よりも大きい場合、時間閾値に基づいて第 1 の  $UL$  送信継続時間を判定する、又は、

第 2 の  $UL$  送信継続時間が時間閾値よりも小さい若しくはそれに等しい場合、第 2 の  $UL$  送信継続時間に基づいて第 1 の  $UL$  送信継続時間を判定する

ように更に構成されており、

時間閾値は、第 1 の  $UL$  送信継続時間を示すために使用されるビットによって示すことができる最大の  $UL$  送信継続時間である。

【0259】

任意選択の実装において、処理モジュール 1603 は、

$S-SB$  の  $SCS$  が  $SCS$  閾値よりも大きい場合、アップリンク-ダウンリンク  $TDD$  構成に含まれる参照  $SCS$  に対する  $S-SB$  の  $SCS$  の比に基づいて第 2 の  $UL$  送信継続時間を判定し、

予め設定された段階に基づいて第 2 の  $UL$  送信継続時間をスケールダウンし、

スケールダウンされた第 2 の  $UL$  送信継続時間に基づいて第 1 の  $UL$  送信継続時間を判定する

ように更に構成されている。

【0260】

更に、図 17 を参照されたい。本願の一実施形態は、構成情報指示装置 1700 を更に提供する。装置 1700 は、

第 1 の端末デバイスから指示情報を受信するように構成されている受信モジュール 1701 であって、指示情報は、サイドリンク同期信号ブロック  $S-SB$  の物理サイドリンクブロードキャストチャネル  $PSBCH$  上に保持され、指示情報は、第 1 の端末デバイスによって受信されたアップリンク-ダウンリンク時分割複信  $TDD$  構成に含まれる周期情報を示すために使用される、受信モジュールを備える。

10

20

30

40

50

## 【0261】

任意選択の実装において、周期情報は、TDDパターンの数及び／又はTDDパターン周期を含む。

## 【0262】

任意選択の実装において、指示情報は、TDDパターン周期におけるUL送信継続時間を示すために更に使用される。

## 【0263】

任意選択の実装において、指示情報は、第1のビットシーケンスを含み、第1のビットシーケンスは、TDDパターン周期を示すために使用される。

## 【0264】

任意選択の実装において、指示情報は、第1のビットシーケンスを含み、第1のビットシーケンスにおけるビットの第1の部分は、TDDパターンの数を示すために使用され、第1のビットシーケンスにおけるビットの第2の部分は、TDDパターン周期を示すために使用される。

## 【0265】

任意選択の実装において、指示情報は、第2のビットシーケンスを含み、アップリンカーダウンリンクTDD構成に含まれるTDDパターンの数が1である場合、第2のビットシーケンスは、TDDパターンの周期におけるUL送信継続時間を示すために使用される、又は、

アップリンカーダウンリンクTDD構成に含まれるTDDパターンの数がNである場合、第2のビットシーケンスは、NのTDDパターンの各々の周期におけるUL送信継続時間を示すために使用され、Nは、1よりも大きい整数である。

## 【0266】

任意選択の実装において、指示情報は、第2のビットシーケンスを含み、アップリンカーダウンリンクTDD構成に含まれるTDDパターンの数がNである場合、第2のビットシーケンスにおけるビットの第1の部分は、NのTDDパターンにおける第1のTDDパターンを示すために使用され、第2のビットシーケンスにおけるビットの第2の部分は、第1のTDDパターンの周期におけるUL送信継続時間を示すために使用される。

## 【0267】

任意選択の実装において、第1のTDDパターンの周期におけるUL送信継続時間は、第2のTDDパターンの周期におけるUL送信継続時間よりも大きく、第2のTDDパターンは、第1のTDDパターンを除くNのTDDパターンのいずれか1つである。

## 【0268】

任意選択の実装において、NのTDDパターンのいずれか1つの周期におけるUL送信継続時間は、アップリンカーダウンリンクTDD構成に含まれる参照SCSに対するSSBのサブキャリア間隔SCSの比に基づいて判定される。

## 【0269】

任意選択の実装において、NのTDDパターンのいずれか1つの周期におけるUL送信継続時間は、SSSBのサブキャリア間隔SCSをSCS閾値と比較した結果に基づいて判定され、SCS閾値は、ビットの第1の数に関係し、ビットの第1の数は、TDDパターンの周期におけるUL送信継続時間を示すために使用されるビットの数である。

## 【0270】

同一の概念に基づいて、図18は、本願において提供される通信装置1800を示している。例えば、通信装置1800は、チップ又はチップシステムであってよい。任意選択で、本願のこの実施形態において、チップシステムは、チップを含んでよい、又は、チップと、別のディスクリートデバイスとを含んでよい。

## 【0271】

通信装置1800は、少なくとも1つのプロセッサ1810を含んでよい。装置1800は、コンピュータプログラム、プログラム命令、及び／又はデータを記憶するように構

10

20

30

40

50

成されている少なくとも1つのメモリ1820を更に備えてよい。メモリ1820は、プロセッサ1810に結合されている。本願のこの実施形態における結合とは、装置、ユニット、又はモジュール間での情報のやりとりのための、装置、ユニット、又はモジュール間の間接的な結合又は通信接続であり、電氣的形態、機械的形態、又は他の形態であってよい。プロセッサ1810は、メモリ1820と連携してよい。プロセッサ1810は、メモリ1820に記憶されているコンピュータプログラムを実行してよい。任意選択で、少なくとも1つのメモリ1820のうちの少なくとも1つが、プロセッサ1810に含まれてよい。

#### 【0272】

通信装置1800は、トランシーバ1830を更に備えてよく、通信装置1800は、トランシーバ1830を使用することによって、別のデバイスと情報をやりとりしてよい。トランシーバ1830は、回路、バス、トランシーバ、又は、情報をやりとりするように構成されてよい任意の他の装置であってよい。

#### 【0273】

可能な実装において、通信装置1800は、第1の端末デバイスにおいて使用されてよい。具体的には、通信装置1800は、第1の端末デバイスであってよい、又は、前述した実施形態のいずれか1つにおける第1の端末デバイスの機能の実施において第1の端末デバイスをサポートすることができる装置であってよい。メモリ1820は、前述した実施形態のいずれか1つにおける第1の端末デバイスの機能を実施するために必要なコンピュータプログラム、プログラム命令、及び／又はデータを記憶する。プロセッサ1810は、前述した実施形態のいずれか1つにおける第1の端末デバイスによって行われる方法を完了させるために、メモリ1820に記憶されているコンピュータプログラムを実行してよい。

#### 【0274】

可能な実装において、通信装置1800は、第2の端末デバイスにおいて使用されてよい。具体的には、通信装置1800は、第2の端末デバイスであってよい、又は、前述した実施形態のいずれか1つにおける第2の端末デバイスの機能の実施において第2の端末デバイスをサポートすることができる装置であってよい。メモリ1820は、前述した実施形態のいずれか1つにおける第2の端末デバイスの機能を実施するために必要なコンピュータプログラム、プログラム命令、及び／又はデータを記憶する。プロセッサ1810は、前述した実施形態のいずれか1つにおける第2の端末デバイスによって行われる方法を完了させるために、メモリ1820に記憶されているコンピュータプログラムを実行してよい。

#### 【0275】

可能な実装において、通信装置1800は、ネットワークデバイスにおいて使用されてよい。具体的には、通信装置1800は、ネットワークデバイスであってよい、又は、前述した実施形態のいずれか1つにおけるネットワークデバイスの機能の実施においてネットワークデバイスをサポートすることができる装置であってよい。メモリ1820は、前述した実施形態のいずれか1つにおけるネットワークデバイスの機能を実施するために必要なコンピュータプログラム、プログラム命令、及び／又はデータを記憶する。プロセッサ1810は、前述した実施形態のいずれか1つにおけるネットワークデバイスによって行われる方法を完了させるために、メモリ1820に記憶されているコンピュータプログラムを実行してよい。

#### 【0276】

本願のこの実施形態において、トランシーバ1830、プロセッサ1810、及びメモリ1820間の具体的な接続媒体は、限定されるものではない。本願のこの実施形態において、メモリ1820、プロセッサ1810、及びトランシーバ1830は、図18におけるバスを使用することによって接続される。バスは、図18において太線を使用することによって表されている。他のコンポーネント間の接続方式は、説明のための一例に過ぎず、参照によって限定されるものではない。バスは、アドレスバス、データバス、制御バ

10

20

30

40

50

ス等に分類され得る。表現しやすさのために、図 18 においてバスを表すのに 1 本の太線のみが使用されているが、これは、1 つのみのバス又は 1 タイプのみのバスが存在することを意味しない。

【0277】

本願の実施形態において、プロセッサは、汎用プロセッサ、デジタル信号プロセッサ、特定用途向け集積回路、フィールドプログラマブルゲートアレイ若しくは別のプログラマブルロジックデバイス、ディスクリートゲート若しくはトランジスタ論理デバイス、又はディスクリートハードウェアコンポーネントであってよく、本願の実施形態において開示されている方法、段階、及び論理ブロック図を実施又は実行してよい。汎用プロセッサは、マイクロプロセッサ、任意の従来のプロセッサ等であってよい。本願の実施形態に関して開示された方法の段階は、ハードウェアプロセッサによって直接実行されて完了されてよい、又は、プロセッサにおけるハードウェアモジュール及びソフトウェアモジュールの組み合わせを使用することによって実行されて完了されてよい。

10

【0278】

本願の実施形態において、メモリは、ハードディスクドライブ (hard disk drive、HDD) 若しくはソリッドステートドライブ (solid-state drive、SSD) 等の不揮発性メモリであってよい、又は、ランダムアクセスメモリ (random access memory、RAM) 等の揮発性メモリ (volatile memory) であってよい。メモリは、代替的に、命令構造体又はデータ構造体の形態の期待されるプログラムコードを保持又は記憶できる、コンピュータによってアクセスできる任意の他の媒体であってよいが、これに限定されるものではない。本願の実施形態におけるメモリは、代替的に、回路、又は記憶機能を実装できる任意の他の装置であってよく、コンピュータプログラム、プログラム命令、及び／又はデータを記憶するように構成されている。

20

【0279】

前述した実施形態に基づいて、図 19 を参照すると、本願の一実施形態は、インタフェース回路 1910 と、プロセッサ 1920 とを備える別の通信装置 1900 を更に提供する。

【0280】

インタフェース回路 1910 は、コード命令を受信して、コード命令をプロセッサに送信するように構成されている。

30

【0281】

プロセッサ 1920 は、前述した実施形態のいずれか 1 つにおける第 1 の端末デバイスによって行われる方法又は前述した実施形態のいずれか 1 つにおける第 2 の端末デバイスによって行われる方法を行うように、コード命令を実行するように構成されている。

【0282】

前述した実施形態に基づいて、本願の一実施形態は、可読記憶媒体を更に提供する。可読記憶媒体は、命令を記憶する。命令が実行されると、前述した実施形態のいずれか 1 つにおける第 1 の端末デバイスによって行われる方法が実施される、又は、前述した実施形態のいずれか 1 つにおける第 2 の端末デバイスによって行われる方法が実施される。可読記憶媒体は、プログラムコードを記憶できる任意の媒体、USB フラッシュドライブ、リムーバブルハードディスク、リードオンリメモリ、ランダムアクセスメモリ、磁気ディスク、又は光ディスクを含んでよい。

40

【0283】

当業者は、本願の実施形態が、方法、システム、又はコンピュータプログラム製品として提供されてよいことを理解すべきである。したがって、本願は、ハードウェアのみの実施形態、ソフトウェアのみの実施形態、又はソフトウェア及びハードウェアの組み合わせを伴う実施形態の形態を使用してよい。また、本願は、コンピュータ使用可能プログラムコードを含む 1 又は複数のコンピュータ使用可能記憶媒体 (限定されるものではないが、ディスクメモリ、CD-ROM、光学メモリ等を含む) 上で実装されるコンピュータプロ

50

グラム製品の形態を使用してよい。

【0284】

本願は、本願の実施形態に係る方法、デバイス（システム）、及びコンピュータプログラム製品のフローチャート及び／又はブロック図を参照して説明されている。フローチャート及び／又はブロック図における各手順及び／又は各ブロック、並びに、フローチャート及び／又はブロック図における手順及び／又はブロックの組み合わせを実施するために、コンピュータプログラム命令を使用してよいことを理解すべきである。これらのコンピュータプログラム命令は、汎用コンピュータ、専用コンピュータ、埋め込まれたプロセッサ、又はマシンを生成するための別のプログラム可能なデータ処理デバイスのプロセッサのために提供され得、それにより、別のプログラム可能なデータ処理デバイスのコンピュータ又はプロセッサによって実行される命令は、フローチャートにおける1又は複数の手順及び／又はブロック図における1又は複数のブロックにおける特定の機能を実装するための装置を生成する。

10

【0285】

これらのコンピュータプログラム命令は、代替的に、特定の方式で動作するようコンピュータ又は別のプログラム可能なデータ処理デバイスに指示でき、その結果、コンピュータ可読メモリに記憶されている命令によって命令装置を含むアーチファクトが生成されるコンピュータ可読メモリに記憶され得る。命令装置は、フローチャートの1若しくは複数の手順及び／又はブロック図の1若しくは複数のブロックにおける特定の機能を実装する。

【0286】

これらのコンピュータプログラム命令は、代替的に、コンピュータ実装処理を生成するために、一連の演算及び段階がコンピュータ又は別のプログラム可能なデバイス上で実行されるように、コンピュータ又は別のプログラム可能なデータ処理デバイスにロードされてよい。したがって、コンピュータ又は別のプログラム可能なデバイス上で実行される命令は、フローチャートの1若しくは複数の手順及び／又はブロック図の1若しくは複数のブロックにおける特定の機能を実装するための段階を提供する。

20

【0287】

当業者は、本願の実施形態の範囲から逸脱することなく、本願の実施形態に様々な変更及び変形を加えることができることが明らかである。このケースにおいて、本願は、以下の特許請求の範囲及びそれらの等価な技術によって定義される保護範囲内に入るものであれば、本願の実施形態のこれらの変更及び変形を包含することを意図されている。

30

〔他の可能な項目〕

〔項目1〕

第1の端末デバイスに適用される構成情報指示方法であって、ネットワークデバイスからアップリンク-ダウンリンク時分割複信TDD構成を受信する段階と、

前記アップリンク-ダウンリンクTDD構成に基づいて第2の端末デバイスに指示情報を送信する段階であって、前記指示情報は、サイドリンク同期信号ブロックS-SSBの物理サイドリンクブロードキャストチャネルPSBCH上に保持され、前記指示情報は、前記アップリンク-ダウンリンクTDD構成に含まれる周期情報を示すために使用される、送信する段階と

40

を備える方法。

〔項目2〕

前記周期情報は、TDDパターンの数及び／又はTDDパターン周期を含む、項目1に記載の方法。

〔項目3〕

前記指示情報は、前記TDDパターン周期におけるUL送信継続時間を示すために更に使用される、項目2に記載の方法。

〔項目4〕

前記指示情報は、第1のビットシーケンスを含み、前記第1のビットシーケンスは、前

50

記 T D D パターン周期を示すために使用される、項目 2 又は 3 に記載の方法。

〔項目 5〕

前記指示情報は、第 1 のビットシーケンスを含み、前記第 1 のビットシーケンスにおけるビットの第 1 の部分は、前記 T D D パターンの数を示すために使用され、前記第 1 のビットシーケンスにおけるビットの第 2 の部分は、前記 T D D パターン周期を示すために使用される、項目 2 又は 3 に記載の方法。

〔項目 6〕

前記指示情報は、第 2 のビットシーケンスを含み、

前記アップリンク・ダウンリンク T D D 構成に含まれる前記 T D D パターンの数が 1 である場合、前記第 2 のビットシーケンスは、前記 T D D パターンの周期における U L 送信継続時間を示すために使用される、又は、

前記アップリンク・ダウンリンク T D D 構成に含まれる前記 T D D パターンの数が N である場合、前記第 2 のビットシーケンスは、前記 N の T D D パターンの各々の周期における U L 送信継続時間を示すために使用され、N は、1 よりも大きい整数である、項目 1 から 5 のいずれか 1 項に記載の方法。

〔項目 7〕

前記指示情報は、第 2 のビットシーケンスを含み、

前記アップリンク・ダウンリンク T D D 構成に含まれる前記 T D D パターンの数が N である場合、前記第 2 のビットシーケンスにおけるビットの第 1 の部分は、前記 N の T D D パターンにおける第 1 の T D D パターンを示すために使用され、前記第 2 のビットシーケンスにおけるビットの第 2 の部分は、前記第 1 の T D D パターンの周期における U L 送信継続時間を示すために使用される、項目 1 から 5 のいずれか 1 項に記載の方法。

〔項目 8〕

前記第 1 の T D D パターンの前記周期における前記 U L 送信継続時間は、第 2 の T D D パターンの周期における U L 送信継続時間よりも大きく、前記第 2 の T D D パターンは、前記第 1 の T D D パターンを除く前記 N の T D D パターンのいずれか 1 つである、項目 7 に記載の方法。

〔項目 9〕

前記方法は、

前記アップリンク・ダウンリンク T D D 構成に含まれる参照 S C S に対する前記 S - S S B のサブキャリア間隔 S C S の比に基づいて第 1 の U L 送信継続時間を判定する段階であって、前記第 1 の U L 送信継続時間は、前記 N の T D D パターンのいずれか 1 つの周期における U L 送信継続時間である、判定する段階を更に備える、項目 6 から 8 のいずれか 1 項に記載の方法。

〔項目 10〕

前記方法は、

前記 S - S S B のサブキャリア間隔 S C S を S C S 閾値と比較する段階であって、前記 S C S 閾値は、第 1 の U L 送信継続時間を示すために使用されるビットの数に関係し、前記第 1 の U L 送信継続時間は、前記 N の T D D パターンのいずれか 1 つの周期における U L 送信継続時間である、比較する段階と、

前記比較の結果に基づいて前記第 1 の U L 送信継続時間を判定する段階とを更に備える、項目 6 から 8 のいずれか 1 項に記載の方法。

〔項目 11〕

前記比較の結果に基づいて前記第 1 の U L 送信継続時間を前記判定する段階は、

前記 S - S S B の前記 S C S が、前記 S C S 閾値よりも小さい若しくはそれに等しい場合、前記アップリンク・ダウンリンク T D D 構成に含まれる参照 S C S に対する前記 S - S S B の前記 S C S の比に基づいて前記第 1 の U L 送信継続時間を判定する段階、又は、

前記 S - S S B の前記 S C S が前記 S C S 閾値よりも大きい場合、前記アップリンク・ダウンリンク T D D 構成情報に含まれる参照 S C S に対する前記 S C S 閾値の比に基づいて前記第 1 の U L 送信継続時間を判定する段階

を含む、項目 10 に記載の方法。

[項目 12]

前記比較の結果に基づいて前記第 1 の U L 送信継続時間を前記判定する段階は、

前記 S - S S B の前記 S C S が前記 S C S 閾値よりも大きい場合、前記アップリンキーダウンリンク T D D 構成情報に含まれる参照 S C S に対する前記 S - S S B の前記 S C S の比に基づいて第 2 の U L 送信継続時間を判定する段階と、

前記第 2 の U L 送信継続時間が時間閾値よりも大きい場合、前記時間閾値に基づいて前記第 1 の U L 送信継続時間を判定する段階、又は、

前記第 2 の U L 送信継続時間が時間閾値よりも小さい若しくはそれに等しい場合、前記第 2 の U L 送信継続時間に基づいて前記第 1 の U L 送信継続時間を判定する段階と

を含み、

前記時間閾値は、前記第 1 の U L 送信継続時間を示すために使用されるビットによって示すことができる最大の U L 送信継続時間である、項目 10 に記載の方法。

[項目 13]

前記比較の結果に基づいて前記第 1 の U L 送信継続時間を前記判定する段階は、

前記 S - S S B の前記 S C S が前記 S C S 閾値よりも大きい場合、前記アップリンキーダウンリンク T D D 構成に含まれる参照 S C S に対する前記 S - S S B の前記 S C S の比に基づいて第 2 の U L 送信継続時間を判定する段階と、

予め設定された段階に基づいて前記第 2 の U L 送信継続時間をスケールダウンする段階と、

スケールダウンされた第 2 の U L 送信継続時間に基づいて前記第 1 の U L 送信継続時間を判定する段階と

を含む、項目 10 に記載の方法。

[項目 14]

第 2 の端末デバイスに適用される構成情報指示方法であって、

第 1 の端末デバイスから指示情報を受信する段階であって、前記指示情報は、サイドリンク同期信号ブロック S - S S B の物理サイドリンクブロードキャストチャネル P S B C H 上に保持され、前記指示情報は、前記第 1 の端末デバイスによって受信されたアップリンキーダウンリンク時分割複信 T D D 構成に含まれる周期情報を示すために使用される、受信する段階

を備える方法。

[項目 15]

前記周期情報は、T D D パターンの数及び／又は T D D パターン周期を含む、項目 14 に記載の方法。

[項目 16]

前記指示情報は、前記 T D D パターン周期における U L 送信継続時間を示すために更に使用される、項目 15 に記載の方法。

[項目 17]

前記指示情報は、第 1 のビットシーケンスを含み、前記第 1 のビットシーケンスは、前記 T D D パターン周期を示すために使用される、項目 15 又は 16 に記載の方法。

[項目 18]

前記指示情報は、第 1 のビットシーケンスを含み、前記第 1 のビットシーケンスにおけるビットの第 1 の部分は、前記 T D D パターンの数を示すために使用され、前記第 1 のビットシーケンスにおけるビットの第 2 の部分は、前記 T D D パターン周期を示すために使用される、項目 15 又は 16 に記載の方法。

[項目 19]

前記指示情報は、第 2 のビットシーケンスを含み、

前記アップリンキーダウンリンク T D D 構成に含まれる前記 T D D パターンの数が 1 である場合、前記第 2 のビットシーケンスは、前記 T D D パターンの周期における U L 送信継続時間を示すために使用される、又は、

10

20

30

40

50

前記アップリンク・ダウンリンク TDD 構成に含まれる前記 TDD パターンの数が N である場合、前記第 2 のビットシーケンスは、前記 N の TDD パターンの各々の周期における UL 送信継続時間を示すために使用され、N は、1 よりも大きい整数である、項目 14 から 18 のいずれか 1 項に記載の方法。

[項目 20]

前記指示情報は、第 2 のビットシーケンスを含み、

前記アップリンク・ダウンリンク TDD 構成に含まれる前記 TDD パターンの数が N である場合、前記第 2 のビットシーケンスにおけるビットの第 1 の部分は、前記 N の TDD パターンにおける第 1 の TDD パターンを示すために使用され、前記第 2 のビットシーケンスにおけるビットの第 2 の部分は、前記第 1 の TDD パターンの周期における UL 送信継続時間を示すために使用される、項目 14 から 18 のいずれか 1 項に記載の方法。

10

[項目 21]

前記第 1 の TDD パターンの前記周期における前記 UL 送信継続時間は、第 2 の TDD パターンの周期における UL 送信継続時間よりも大きく、前記第 2 の TDD パターンは、前記第 1 の TDD パターンを除く前記 N の TDD パターンのいずれか 1 つである、項目 20 に記載の方法。

[項目 22]

前記 N の TDD パターンのいずれか 1 つの周期における UL 送信継続時間は、前記アップリンク・ダウンリンク TDD 構成に含まれる参照 SCS に対する前記 SSSB のサブキャリア間隔 SCS の比に基づいて判定される、項目 19 から 21 のいずれか 1 項に記載の方法。

20

[項目 23]

前記 N の TDD パターンのいずれか 1 つの周期における UL 送信継続時間は、前記 SSSB のサブキャリア間隔 SCS を SCS 閾値と比較した結果に基づいて判定され、前記 SCS 閾値は、ビットの第 1 の数に関係し、前記ビットの第 1 の数は、前記 TDD パターンの前記周期における前記 UL 送信継続時間を示すために使用されるビットの数である、項目 19 から 21 のいずれか 1 項に記載の方法。

[項目 24]

ネットワークデバイスからアップリンク・ダウンリンク時分割複信 TDD 構成を受信するように構成されている受信モジュールと、

30

前記アップリンク・ダウンリンク TDD 構成に基づいて第 2 の端末デバイスに指示情報を送信するように構成されている送信モジュールであって、前記指示情報は、サイドリンク同期信号ブロック SSSB の物理サイドリンクブロードキャストチャネル PSBCH 上に保持され、前記指示情報は、前記アップリンク・ダウンリンク TDD 構成に含まれる周期情報を示すために使用される、送信モジュールと

を備える構成情報指示装置。

[項目 25]

前記周期情報は、TDD パターンの数及び／又は TDD パターン周期を含む、項目 24 に記載の装置。

[項目 26]

40

前記指示情報は、前記 TDD パターン周期における UL 送信継続時間を示すために更に使用される、項目 25 に記載の装置。

[項目 27]

前記指示情報は、第 1 のビットシーケンスを含み、前記第 1 のビットシーケンスは、前記 TDD パターン周期を示すために使用される、項目 24 又は 25 に記載の装置。

[項目 28]

前記指示情報は、第 1 のビットシーケンスを含み、前記第 1 のビットシーケンスにおけるビットの第 1 の部分は、前記 TDD パターンの数を示すために使用され、前記第 1 のビットシーケンスにおけるビットの第 2 の部分は、前記 TDD パターン周期を示すために使用される、項目 24 又は 25 に記載の装置。

50

## [項目 29]

前記指示情報は、第2のビットシーケンスを含み、

前記アップリンク・ダウンリンクTDD構成に含まれる前記TDDパターンの数が1である場合、前記第2のビットシーケンスは、前記TDDパターンの周期におけるUL送信継続時間を示すために使用される、又は、

前記アップリンク・ダウンリンクTDD構成に含まれる前記TDDパターンの数がNである場合、前記第2のビットシーケンスは、前記NのTDDパターンの各々の周期におけるUL送信継続時間を示すために使用され、Nは、1よりも大きい整数である、項目24から28のいずれか1項に記載の装置。

## [項目 30]

前記指示情報は、第2のビットシーケンスを含み、

前記アップリンク・ダウンリンクTDD構成に含まれる前記TDDパターンの数がNである場合、前記第2のビットシーケンスにおけるビットの第1の部分は、前記NのTDDパターンにおける第1のTDDパターンを示すために使用され、前記第2のビットシーケンスにおけるビットの第2の部分は、前記第1のTDDパターンの周期におけるUL送信継続時間を示すために使用される、項目24から28のいずれか1項に記載の装置。

## [項目 31]

前記第1のTDDパターンの前記周期における前記UL送信継続時間は、第2のTDDパターンの周期におけるUL送信継続時間よりも大きく、前記第2のTDDパターンは、前記第1のTDDパターンを除く前記NのTDDパターンのいずれか1つである、項目30に記載の装置。

## [項目 32]

前記装置は、

前記アップリンク・ダウンリンクTDD構成に含まれる参照SCSに対する前記SSBのサブキャリア間隔SCSの比に基づいて第1のUL送信継続時間を判定するように構成されている処理モジュールであって、前記第1のUL送信継続時間は、前記NのTDDパターンのいずれか1つの周期におけるUL送信継続時間である、処理モジュールを更に備える、項目29から31のいずれか1項に記載の装置。

## [項目 33]

前記装置は、

前記SSBのサブキャリア間隔SCSをSCS閾値と比較し、前記SCS閾値は、第1のUL送信継続時間を示すために使用されるビットの数に関係し、前記第1のUL送信継続時間は、前記NのTDDパターンのいずれか1つの周期におけるUL送信継続時間であり、かつ、前記比較の結果に基づいて前記第1のUL送信継続時間を判定するように構成されている処理モジュール

を更に備える、項目29から31のいずれか1項に記載の装置。

## [項目 34]

前記処理モジュールは、

前記SSBの前記SCSが、前記SCS閾値よりも小さい若しくはそれに等しい場合、前記アップリンク・ダウンリンクTDD構成に含まれる参照SCSに対する前記SSBの前記SCSの比に基づいて前記第1のUL送信継続時間を判定する、又は、

前記SSBの前記SCSが前記SCS閾値よりも大きい場合、前記アップリンク・ダウンリンクTDD構成情報に含まれる参照SCSに対する前記SCS閾値の比に基づいて前記第1のUL送信継続時間を判定する

ように更に構成されている、項目33に記載の装置。

## [項目 35]

前記処理モジュールは、

前記SSBの前記SCSが前記SCS閾値よりも大きい場合、前記アップリンク・ダウンリンクTDD構成情報に含まれる参照SCSに対する前記SSBの前記SCSの比に基づいて第2のUL送信継続時間を判定し、

前記第 2 の U L 送信継続時間が時間閾値よりも大きい場合、前記時間閾値に基づいて前記第 1 の U L 送信継続時間を判定する、又は、

前記第 2 の U L 送信継続時間が時間閾値よりも小さい若しくはそれに等しい場合、前記第 2 の U L 送信継続時間に基づいて前記第 1 の U L 送信継続時間を判定する

ように更に構成されており、

前記時間閾値は、前記第 1 の U L 送信継続時間を示すために使用されるビットによって示すことができる最大の U L 送信継続時間である、項目 3 3 に記載の装置。

[項目 3 6]

前記処理モジュールは、

前記 S - S S B の前記 S C S が前記 S C S 閾値よりも大きい場合、前記アップリンキーダウンリンク T D D 構成に含まれる参照 S C S に対する前記 S - S S B の前記 S C S の比に基づいて第 2 の U L 送信継続時間を判定し、

予め設定された段階に基づいて前記第 2 の U L 送信継続時間をスケールダウンし、

スケールダウンされた第 2 の U L 送信継続時間に基づいて前記第 1 の U L 送信継続時間を判定する

ように更に構成されている、項目 3 3 に記載の装置。

[項目 3 7]

第 1 の端末デバイスから指示情報を受信するように構成されている受信モジュールであって、前記指示情報は、サイドリンク同期信号ブロック S - S S B の物理サイドリンクブロードキャストチャネル P S B C H 上に保持され、前記指示情報は、前記第 1 の端末デバイスによって受信されたアップリンキーダウンリンク時分割複信 T D D 構成に含まれる周期情報を示すために使用される、受信モジュールを備える構成情報指示装置。

[項目 3 8]

前記周期情報は、T D D パターンの数及び／又は T D D パターン周期を含む、項目 3 7 に記載の装置。

[項目 3 9]

前記指示情報は、前記 T D D パターン周期における U L 送信継続時間を示すために更に使用される、項目 3 8 に記載の装置。

[項目 4 0]

前記指示情報は、第 1 のビットシーケンスを含み、前記第 1 のビットシーケンスは、前記 T D D パターン周期を示すために使用される、項目 3 8 又は 3 9 に記載の装置。

[項目 4 1]

前記指示情報は、第 1 のビットシーケンスを含み、前記第 1 のビットシーケンスにおけるビットの第 1 の部分は、前記 T D D パターンの数を示すために使用され、前記第 1 のビットシーケンスにおけるビットの第 2 の部分は、前記 T D D パターン周期を示すために使用される、項目 3 8 又は 3 9 に記載の装置。

[項目 4 2]

前記指示情報は、第 2 のビットシーケンスを含み、

前記アップリンキーダウンリンク T D D 構成に含まれる前記 T D D パターンの数が 1 である場合、前記第 2 のビットシーケンスは、前記 T D D パターンの周期における U L 送信継続時間を示すために使用される、又は、

前記アップリンキーダウンリンク T D D 構成に含まれる前記 T D D パターンの数が N である場合、前記第 2 のビットシーケンスは、前記 N の T D D パターンの各々の周期における U L 送信継続時間を示すために使用され、N は、1 よりも大きい整数である、項目 3 7 から 4 1 のいずれか 1 項に記載の装置。

[項目 4 3]

前記指示情報は、第 2 のビットシーケンスを含み、

前記アップリンキーダウンリンク T D D 構成に含まれる前記 T D D パターンの数が N である場合、前記第 2 のビットシーケンスにおけるビットの第 1 の部分は、前記 N の T D D パターンにおける第 1 の T D D パターンを示すために使用され、前記第 2 のビットシーケ

10

20

30

40

50

ンスにおけるビットの第2の部分は、前記第1のTDDパターンの周期におけるUL送信継続時間を示すために使用される、項目37から41のいずれか1項に記載の装置。

【項目44】

前記第1のTDDパターンの前記周期における前記UL送信継続時間は、第2のTDDパターンの周期におけるUL送信継続時間よりも大きく、前記第2のTDDパターンは、前記第1のTDDパターンを除く前記NのTDDパターンのいずれか1つである、項目43に記載の装置。

【項目45】

前記NのTDDパターンのいずれか1つの周期におけるUL送信継続時間は、前記アップリinker-ダウンリinkerTDD構成に含まれる参照SCSに対する前記SSBのサブキャリア間隔SCSの比に基づいて判定される、項目42から44のいずれか1項に記載の装置。

【項目46】

前記NのTDDパターンのいずれか1つの周期におけるUL送信継続時間は、前記SSBのサブキャリア間隔SCSをSCS閾値と比較した結果に基づいて判定され、前記SCS閾値は、ビットの第1の数に関係し、前記ビットの第1の数は、前記TDDパターンの前記周期における前記UL送信継続時間を示すために使用されるビットの数である、項目42から44のいずれか1項に記載の装置。

【項目47】

プロセッサと、メモリとを備える通信装置であって、  
前記メモリは、コンピュータプログラムを記憶するように構成されており、  
前記プロセッサは、前記通信装置が項目1から13のいずれか1項に記載の方法を行う又は項目14から23のいずれか1項に記載の方法を行うことを可能にするように、前記メモリに記憶されている前記コンピュータプログラムを実行するように構成されている、通信装置。

【項目48】

プロセッサと、インタフェース回路とを備える通信装置であって、  
前記インタフェース回路は、コード命令を受信して、前記プロセッサに前記コード命令を送信するように構成されており、  
前記プロセッサは、項目1から13のいずれか1項に記載の方法を行う又は項目14から23のいずれか1項に記載の方法を行うように、前記コード命令を実行するように構成されている、通信装置。

【項目49】

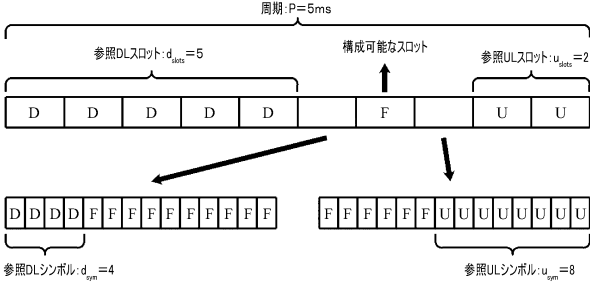
命令を記憶する可読記憶媒体であって、前記命令が実行されると、項目1から13のいずれか1項に記載の方法又は項目14から23のいずれか1項に記載の方法が実施される、可読記憶媒体。

【図面】

【図1】



【図2】



10

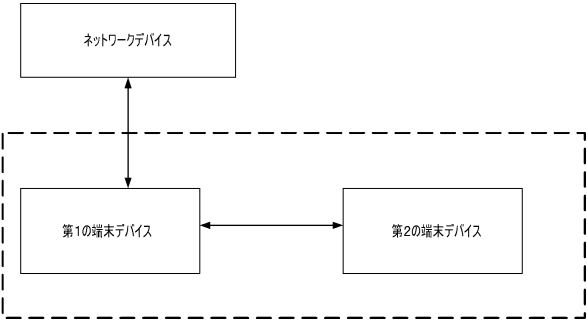
20

30

40

50

【図 3】

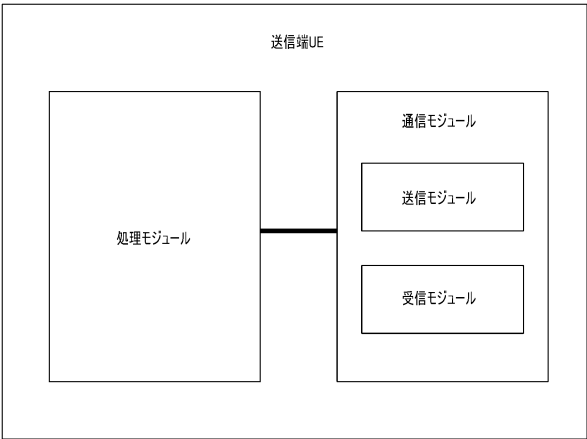


【図 4】

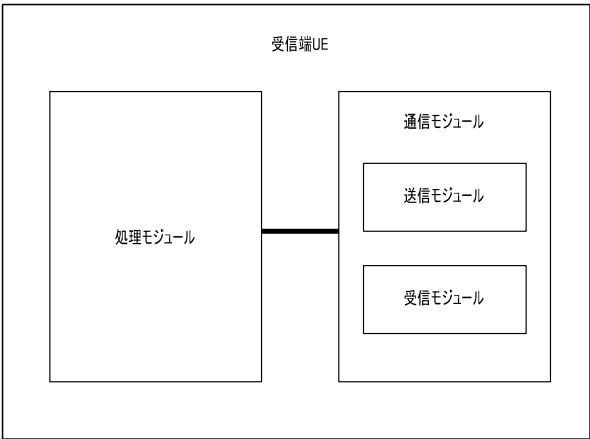


10

【図 5】

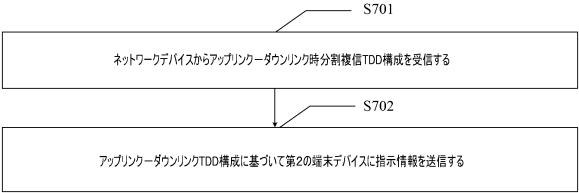


【図 6】

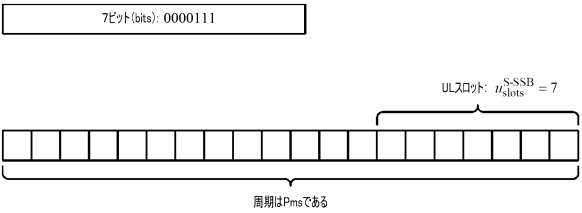


20

【図 7】



【図 8】

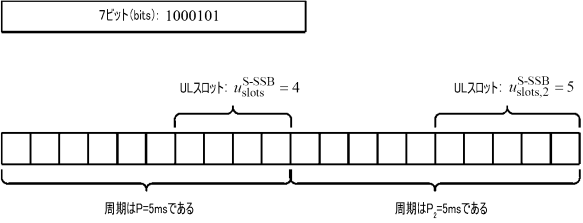


30

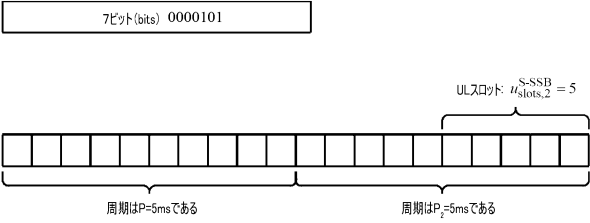
40

50

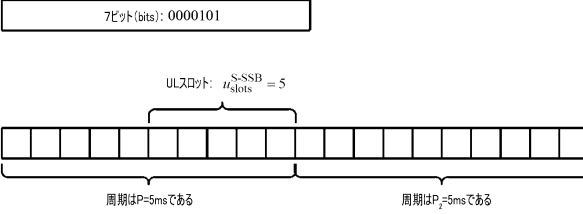
【図 9】



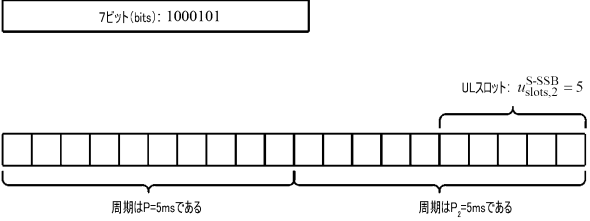
【図 10】



【図 11】

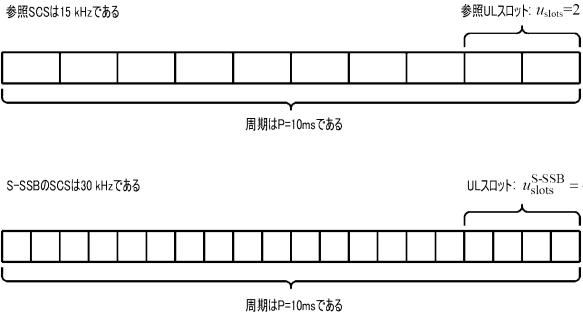


【図 12】

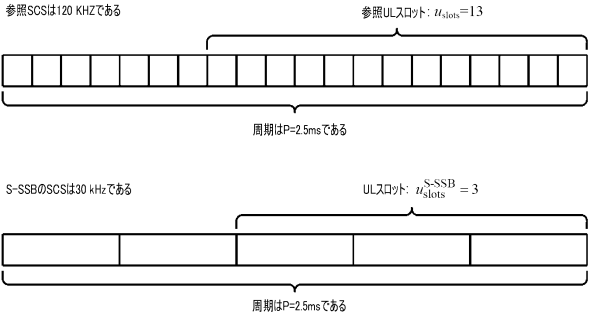


10

【図 13】



【図 14】



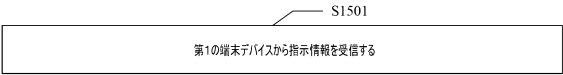
20

30

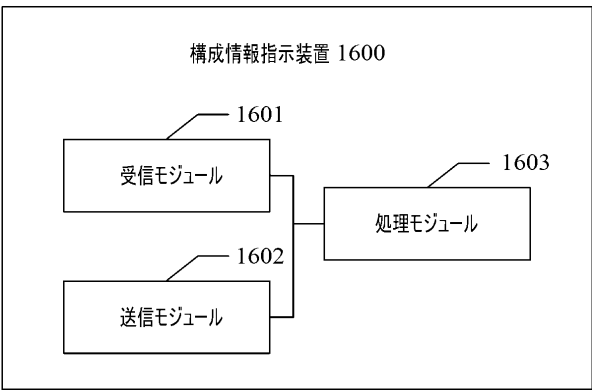
40

50

【図 1 5】

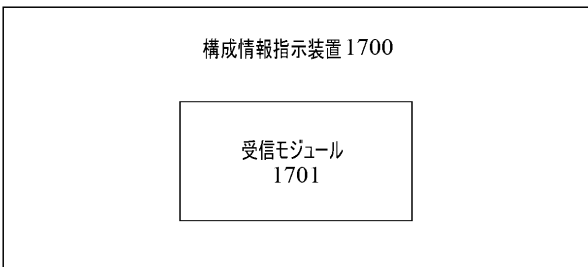


【図 1 6】

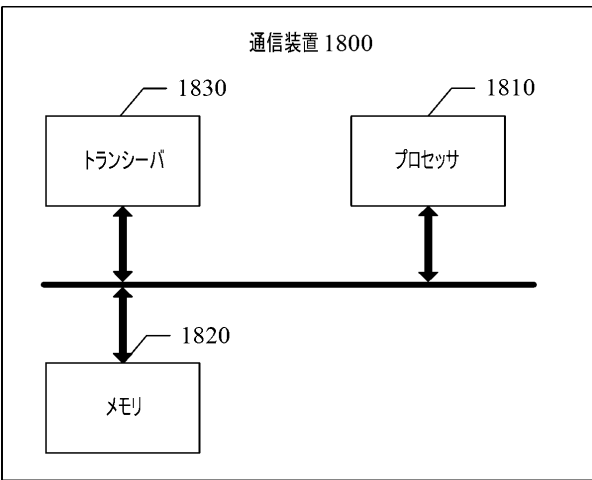


10

【図 1 7】

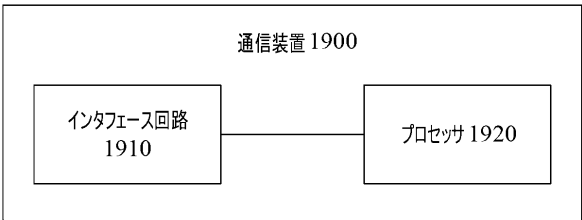


【図 1 8】



20

【図 1 9】



30

40

50

## フロントページの続き

- ・ビルディング ホアウェイ・テクノロジーズ・カンパニー・リミテッド内  
(72)発明者 リ、チャオ  
中華人民共和国・518129・グアンドン・シェンツェン・ロンガン・ディストリクト・バンティアン・(番地なし)・ホアウェイ・アドミニストレーション・ビルディング ホアウェイ・テクノロジーズ・カンパニー・リミテッド内
- (72)発明者 シャン、ジェンジェン  
中華人民共和国・518129・グアンドン・シェンツェン・ロンガン・ディストリクト・バンティアン・(番地なし)・ホアウェイ・アドミニストレーション・ビルディング ホアウェイ・テクノロジーズ・カンパニー・リミテッド内
- (72)発明者 ル、レイ  
中華人民共和国・518129・グアンドン・シェンツェン・ロンガン・ディストリクト・バンティアン・(番地なし)・ホアウェイ・アドミニストレーション・ビルディング ホアウェイ・テクノロジーズ・カンパニー・リミテッド内
- 審査官 田畑 利幸  
(56)参考文献 特表2018-509843 (JP, A)  
米国特許出願公開第2019/0373617 (US, A1)  
vivo, "Sidelink synchronization mechanism", 3GPP TSG-RAN WG1 Meeting #99 R1-1912024, [online], 2019年11月09日, pages 1-18, [retrieved on 2023-10-23], Retrieved from <[https://www.3gpp.org/ftp/tsg\\_ran/WG1\\_RL1/TSGR1\\_99/Docs/R1-1912024.zip](https://www.3gpp.org/ftp/tsg_ran/WG1_RL1/TSGR1_99/Docs/R1-1912024.zip)>  
Huawei, HiSilicon, "Sidelink synchronization mechanisms for NR V2X", 3GPP TSG-RAN WG1 Meeting #99 R1-1911885, [online], 2019年11月09日, 1,16-21, [retrieved on 2023-10-23], Retrieved from <[https://www.3gpp.org/ftp/tsg\\_ran/WG1\\_RL1/TSGR1\\_99/Docs/R1-1911885.zip](https://www.3gpp.org/ftp/tsg_ran/WG1_RL1/TSGR1_99/Docs/R1-1911885.zip)>  
CATT, "Sidelink synchronization mechanism in NR V2X", 3GPP TSG-RAN WG1 Meeting #99 R1-1912156, [online], 2019年11月09日, pages 1-15, [retrieved on 2023-10-23], Retrieved from <[https://www.3gpp.org/ftp/tsg\\_ran/WG1\\_RL1/TSGR1\\_99/Docs/R1-1912156.zip](https://www.3gpp.org/ftp/tsg_ran/WG1_RL1/TSGR1_99/Docs/R1-1912156.zip)>
- (58)調査した分野 (Int.Cl., DB名)  
H04W 4/00-99/00  
3GPP TSG RAN WG1-4  
SA WG1-4  
CT WG1, 4