

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

H03H 1/00

H03H 7/01



# [12] 发明专利申请公开说明书

[21] 申请号 200310118725.2

[43] 公开日 2004年7月21日

[11] 公开号 CN 1514541A

[22] 申请日 2003.12.2

[21] 申请号 200310118725.2

[30] 优先权

[32] 2002.12.13 [33] US [31] 10/318,933

[71] 申请人 国际商业机器公司

地址 美国纽约州

[72] 发明人 哈萨兰·S·巴蒂亚

哈维·C·哈梅尔 戴维·C·朗

爱德华·R·皮莱

克里斯托弗·D·塞泽

本杰明·P·汤奇

[74] 专利代理机构 北京市柳沈律师事务所

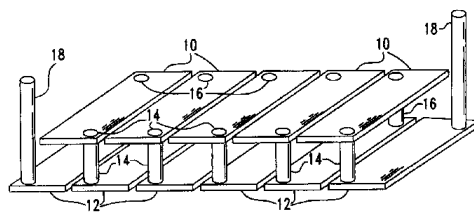
代理人 陶凤波 侯宇

权利要求书2页 说明书5页 附图3页

[54] 发明名称 多层陶瓷频率选择电路

[57] 摘要

本发明公开了一种多层陶瓷 (MLC) 频率选择电路, 其将电感效应和电容效应结合在一个起到频率相关电路作用的集成结构中, 包括: 一多层陶瓷基板, 定义至少第一和第二间隔开的平面, 所述第一和第二间隔开的平面分别包括第一和第二多个成形金属段; 多个导电通路, 将所述第一平面上的第一多个成形金属段与所述第二间隔开的平面上的第二多个成形金属段连接起来, 由此在多层陶瓷频率选择电路中形成一导电螺线管/螺旋管形线圈结构。其中选取螺管线圈的匝数和纵横比来调节调谐频率。在一些实施例中, 多个这种线圈可以连在一起, 以便提供在调谐中心频率附近的选定带宽。



ISSN 1008-4274

1、一种多层陶瓷 (MLC) 频率选择电路, 其将电感效应和电容效应结合在一个起到频率相关电路作用的集成结构中, 包括:

5 一多层陶瓷基板, 定义至少第一和第二间隔开的平面, 所述第一和第二间隔开的平面分别包括第一和第二多个成形金属段;

多个导电通路, 将所述第一平面上的第一多个成形金属段与所述第二间隔开的平面上的第二多个成形金属段连接起来, 由此在多层陶瓷频率选择电路中形成一导电螺线管/螺旋管形线圈结构。

10 2、如权利要求 1 所述的多层陶瓷频率选择电路, 其中该多层陶瓷频率选择电路和该成形金属段的尺寸被选取来产生一特定的中心谐振频率。

3、如权利要求 1 所述的多层陶瓷频率选择电路, 其中所述多个成形金属段的形状是矩形。

15 4、如权利要求 3 所述的多层陶瓷频率选择电路, 其中所述第一多个矩形成形金属段定位为相对于所述第二多个矩形成形金属段在横向上位移。

20 5、如权利要求 4 所述的多层陶瓷频率选择电路, 其中在每个所述第一多个矩形成形金属段的前端的右侧上的通路向下延伸, 以便连接到每个所述第二多个矩形成形金属段的前端的左侧, 并且在每个所述第一多个矩形成形金属段的后端的左侧上的通路向下延伸, 以便连接到每个所述第二多个矩形成形金属段的后端的右侧。

6、如权利要求 1 所述的多层陶瓷频率选择电路, 其中所述成形金属段的形状是三角形。

7、如权利要求 6 所述的多层陶瓷频率选择电路, 其中所述第一多个三角形成形金属段定位为相对于所述第二多个三角形成形金属段沿周向位移。

25 8、如权利要求 7 所述的多层陶瓷频率选择电路, 其中位于每个所述第一多个三角形成形金属段的顺时针周向端的通路连接到每个所述第二多个三角形成形金属段的逆时针周向端, 并且在每个所述第一多个三角形成形金属段的径向内端上的通路连接到每个所述第二多个三角形成形金属段的重叠径向内端。

30 9、如权利要求 1 所述的多层陶瓷频率选择电路, 其中所述多层陶瓷频率选择电路被嵌入和封装在一高 Q 封装材料中, 以便在多层集成多层陶瓷封

装件中提供一高 Q 储能能力。

10、如权利要求 1 所述的多层陶瓷频率选择电路，其中每个成形金属段由在一陶瓷片上被构图的金属层形成，并且每个成形金属段具有几毫米的长度和 50-100 微米的宽度，位于所述第一和第二平面上的所述成形金属段之间的间距为 15-30 微米，并且所述第一和第二多个成形金属段由一层或多层陶瓷隔开，该陶瓷层具有用于所述通路的穿过其中而形成的孔。

11、如权利要求 1 所述的多层陶瓷频率选择电路，其中多个螺线管线圈连在一起，以便提供在中心谐振频率附近的选定带宽。

12、如权利要求 1 所述的多层陶瓷频率选择电路，其中多个螺线管线圈连在一起用来电容耦合。

13、如权利要求 1 所述的多层陶瓷频率选择电路，其中多个螺线管线圈连在一起用来电感纽带耦合。

14、如权利要求 1 所述的多层陶瓷频率选择电路，其中多个螺线管线圈连在一起用来电感邻近耦合。

15、如权利要求 1 所述的多层陶瓷频率选择电路，其中所述多层陶瓷频率选择电路位于半导体芯片中。

16、如权利要求 1 所述的多层陶瓷频率选择电路，其中所述多层陶瓷频率选择电路位于多层陶瓷封装件中。

17、如权利要求 1 所述的多层陶瓷频率选择电路，其中所述多层陶瓷频率选择电路位于印刷电路板中。

## 多层陶瓷频率选择电路

## 5 技术领域

本发明总的来说涉及一种多层陶瓷 ( multilayer ceramic, MLC ) 频率选择电路。更具体地说, 发明主题是关于在起频率选择调谐电路作用的多层电子封装件中具有螺线管和螺旋管形线圈几何结构的 MLC 频率选择电路结构, 其中螺管线圈 ( solenoid coil ) 的匝数和纵横比被选取以便调节调谐频率。在  
10 一些实施例中, 多个这样的线圈可以连接在一起, 以便提供在调谐中心频率附近的选定带宽。

## 背景技术

现有技术通常通过将电感器和电容器安装在半导体 MMIC ( monolithic  
15 microwave integrated circuit, 单片微波集成电路 ) 上、或安装在封装件上、或安装在 PCB ( printed circuit board, 印刷电路板 ) 上, 来提供调谐电路。

## 发明内容

本发明提供一种在起频率选择调谐电路作用的多层电子封装件中的螺  
20 线管和螺旋管形线圈几何结构。螺管线圈的匝数和纵横比可被选取以调节调谐频率。在一些实施例中, 多个这样的线圈可以连接在一起, 以便提供在调谐中心频率附近的选定带宽。

本发明的频率选择调谐电路可以扩展到半导体 MMIC ( monolithic  
25 microwave integrated circuit, 单片微波集成电路 )、PCB ( printed circuit board, 印刷电路板 )、以及其他的封装结构。

本发明提供利用 MLC 特性的 MLC 频率选择结构。MLC 频率选择电路是这样一种结构, 其可利用传统的 MLC 制造技术而被集成到 MLC 封装件中, 并且其将电感效应和电容效应合并为一个起到频率相依电路作用的集成  
30 实体 ( integrated entity )。可以选取该结构的尺寸以确定: a) 电容值和电感值, b) 发生谐振的调谐频率, c) 带宽, 以及 d) 在该频率下的储能能力 ( Q )。本发明的螺旋管形和宽链环 ( wide-link ) 螺线管几何结构具有比许多其他结构高

得多的固有  $Q_s$ 。并且，多于一个的这种线圈可以连接在一起，以便进一步调节参数，如在选定的调谐频率附近的带宽。这种电路也可以成为包括有源器件和其他无源器件的更大型电路的一部分，以提供电气功能，如放大、振荡、滤波、阻抗匹配，等等。

5

#### 附图说明

查阅了后面结合附图对本发明几个实施例的详细描述，本领域普通技术人员更容易理解本发明的 MLC 频率选择电路结构的前述目的和优点，在附图中，相同的元件用相同的参考标记表示，其中：

10 图 1 表示了本发明第一实施例的 MLC 调谐电路，其中第一和第二多个矩形成形金属段位于相应的第一上和第二下平面上，并在横向上彼此相互略微错开 (offset)；

图 2 表示了本发明第二实施例的 MLC 调谐电路，其中在间隔开的第一和第二平面上的第一和第二多个三角形成形金属段沿周向彼此互相稍稍位移；

15 图 3、4 和 5 分别显示出螺旋管如何连接来用于电容耦合、电感纽带耦合 (inductive link coupling) 和电感邻近耦合 (inductive proximity coupling)，并且还显示出描述耦合机理和晶体管的可能应用的电路图；

图 6 表示了螺管线圈还可以设计具有大量的通路来增加  $Q$ ，以便在电路的选定谐振频率处获得更高的性能；

20 图 7 表示了本发明的频率选择电路可以用在芯片、MLC 封装件以及 PCB 板中。

#### 具体实施方式

25 尽管多层陶瓷 (MLC) 技术没有广泛地用在射频 (RF)、微波频率 (MF) 和模拟系统中，MLC 结构为这些系统提供了可能的独特机会。频率选择电路经常用在 RF 和 MF 系统中，来提供鉴频、滤波、隔离和阻抗匹配，并且 MLC 技术可用来为这些系统提供 MLC 频率选择结构。频率选择电路结构从概念上可以看作串联或并联连接的一电容分量和一电感分量。电容和电感分量值的选取决定了该结构的谐振频率。

30

本发明提供利用 MLC 特性的 MLC 频率选择结构。MLC 频率选择电路

是这样一种结构，其可利用传统的 MLC 制造技术而被集成到 MLC 封装件中，并且其可将电感效应和电容效应结合成一个起到频率相关电路作用的集成体。电感和电容的量可以容易地控制，以便提供一个给定的频率范围。该结构尺寸的选取决定了发生谐振时的选定调谐频率。

- 5 MLC 调谐电路可以集成到一个陶瓷芯片载体中，以便提供更短的信号路径，导致更高的谐振频率和更高的 Qs。提供 MLC 调谐电路的工艺可以使用与传统 MLC 制造过程中普遍使用的材料组相同的材料组，使得制造 MLC 调谐电路的成本会更低。

- 10 本发明的 MLC 调谐电路结构可被用在各种射频 (RF) 和微波频率 (MF) 电路应用中，如用于滤波电路和振荡器电路。

- 图 1 表示了本发明第一实施例的能够嵌入多层封装结构中的成螺线管结构的 MLC 调谐电路。第一多个矩形成形金属段或线 10 位于第一上平面上，第二多个矩形成形金属段或线 12 位于第二下平面上，并且相对于第一多个矩形成形金属段 10 交错或在横向上略微位移。在这种交错的位移排列中，
- 15 在每个第一多个矩形成形金属段 10 的前端右侧上的金属通路 14 向下延伸，以便连接到每个第二多个金属段 12 的前端左侧上；并且在每个第一多个矩形成形金属段 10 的后端左侧上的金属通路 16 向下延伸，以便连接到每个第二多个金属段 12 的后端右侧上。最左边的第二多个矩形成形金属段 12 的前端的敞开左侧和最右边的第二多个矩形成形金属段 12 的后端的敞开右侧支
- 20 撑着一个更长的向上延伸的金属通路 18，以便连接更多的结构，例如更多的多个矩形成形金属段。第一和第二多个矩形成形金属段 10 和 12 形成一个陶瓷片状线圈结构，其在一个优选实施例中被嵌入或封装入一高 Q 封装材料中，以便在多层集成 MLC 封装件中提供储能能力。

- 第一顶部导电段/线和第二底部导电段/线连同垂直金属通路一起完成了
- 25 MLC 频率选择电路结构。尺寸典型设计成满足横截面和长度要求，以便获得目标谐振频率。作为电路设计的一部分，选定第一顶部和第二底部结构的线宽，以便通过提供设计好的电容效应和设计好的电感效应来确定谐振频率并控制谐振电路的 Q 值。制得的 MLC 结构是一种处于简单的线圈和电容与谐振腔之间的中间结构，其可被看作简单线圈的一个极端和谐振腔的另一极
- 30 端。通过调整可接近的导体，第一顶部导体允许进行调谐调节 (tuning adjustment)。谐振频率取决于该结构的横截面和长度。MLC 频率选择电路

可被构建在普遍用于制造其他 MLC 电路结构的陶瓷材料组中。Foster 第一标准形式的复杂驱动阻抗可以由该形式直接构造。

在设想的实施例中，典型的金属段可以由在陶瓷片或基板上形成图案的铜层形成，并具有几毫米的长度和 50-500 微米的宽度，上下金属段之间的间距为 15-100 微米，并且上下金属段被 1 到 5 层陶瓷隔开，该陶瓷层具有用于通路的穿通其中的孔。

图 2 示出本发明的第二实施例的 MLC 调谐电路，其中在间隔开的第一和第二平面上的第一和第二多个三角形成形金属段 20 和 22 沿周向彼此互相略微错开，并且通过金属通路互相连接。调谐电路的调谐频率通过选取金属段的形状和尺寸而选定。

位于每个第一多个三角形段 20 的顺时针周向端的金属通路 24 与每个第二多个三角形段 22 的逆时针周向端相连，并且位于每个第一多个三角形段 20 的径向内端的金属通路 26 连接到每个第二多个三角形段 22 的重叠径向内端。一第一通路 28 从该构件的外周向端的一个末端向上延伸，一第二通路 28 从该构件的径向内端的第二末端向上延伸，以便连接更多的构件，类似于图 1。

在一个优选实施例中，将封装材料置于芯片（硅）材料之上以嵌入线圈结构，以便提供更高的材料 Q（储能能力）。也可能通过将多于一个的线圈直接连在一起，以提高 Q 并在参数调节方面具有更大的灵活性，如在选定频率周围的带宽。这可以通过利用线圈之间的电容和电感耦合技术进行间接连接来实现。通过这种方式也能达到有源器件之间的阻抗匹配和 DC 隔离。

图 3、4 和 5 分别显示出螺旋管如何被连接用于电容耦合、电感纽带耦合、和电感邻近耦合，还显示出描述耦合机理以及晶体管的可能应用的电路图。多个螺管线圈构造形成基础元件线圈，作为基础的选频网络，然后可以形成派生物，即 2 个串联带通、耦合线圈带通、变压器。

图 6 显示出螺管线圈也可以设计成具有大量的通路来增加 Q，以便达到在电路的选定谐振频率下的更高性能。

图 7 显示出安装在 MLC 封装件 72 上的多个芯片 70，MLC 封装件 72 依次安装在 PCB 板 74 上。本发明的频率选择调谐电路可以用在芯片 70、MLC 封装件 72 和 PCB 板 74 中的任何一个或全部之中。

本发明的频率选择调谐电路可以扩展到半导体 MMIC（monolithic

microwave integrated circuit, 单片微波集成电路)、PCB (printed circuit board, 印刷电路板) 和其它的封装结构。

尽管此处已经详细描述了本发明 MLC 频率选择电路结构的几个实施例和变形, 对于本领域普通技术人员, 显然本发明的公开和教导将建议许多可

5 供替换的设计。



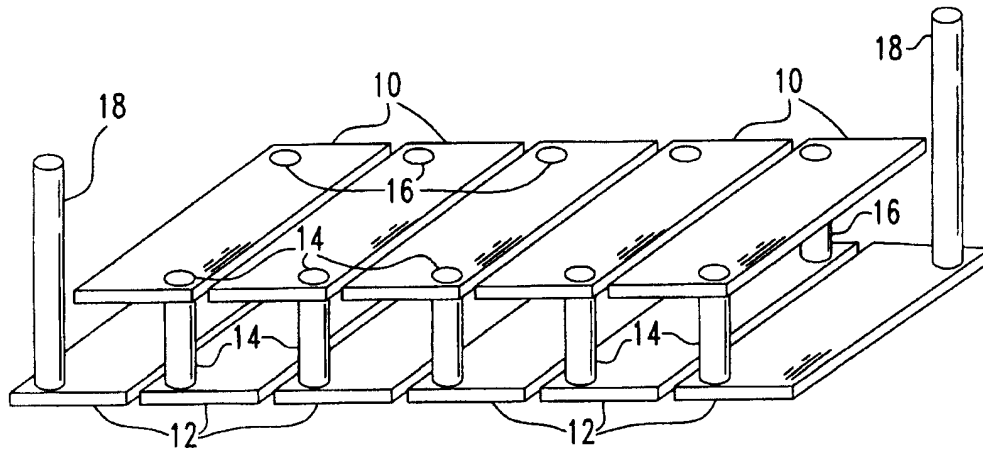


图 1

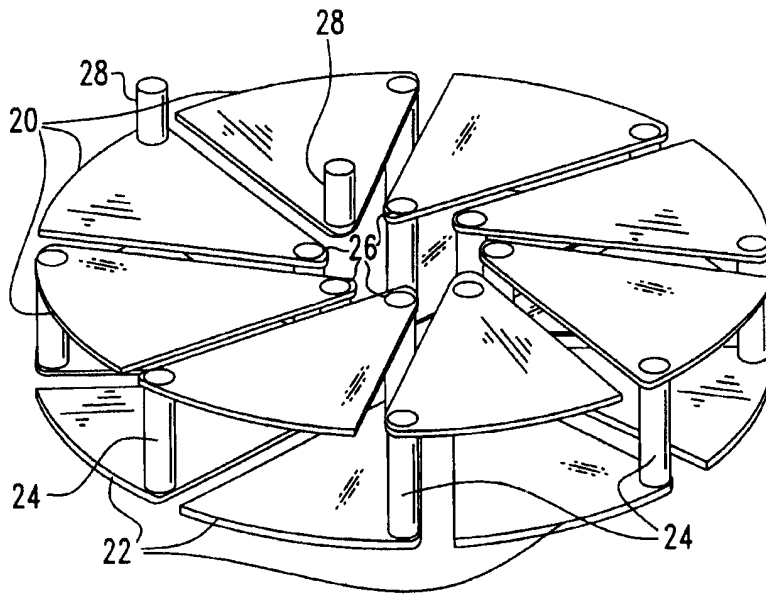


图 2

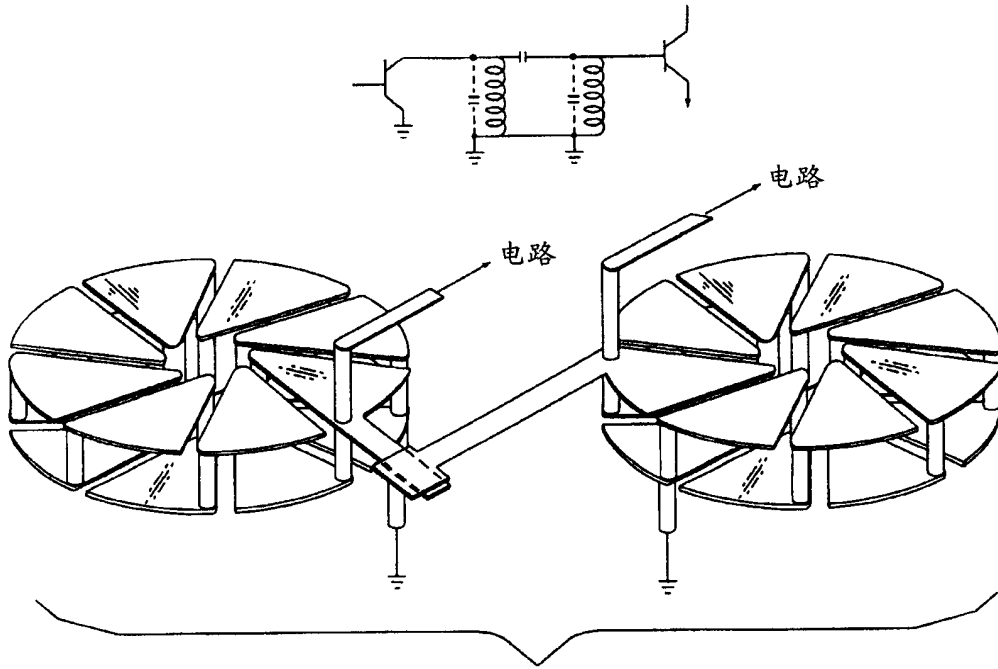


图 3

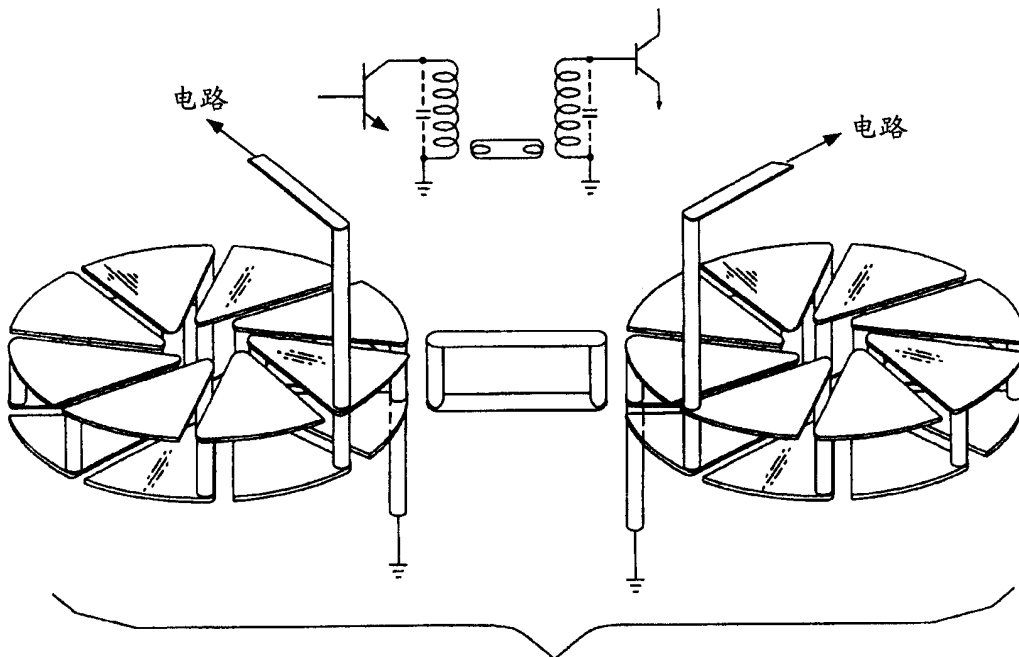


图 4

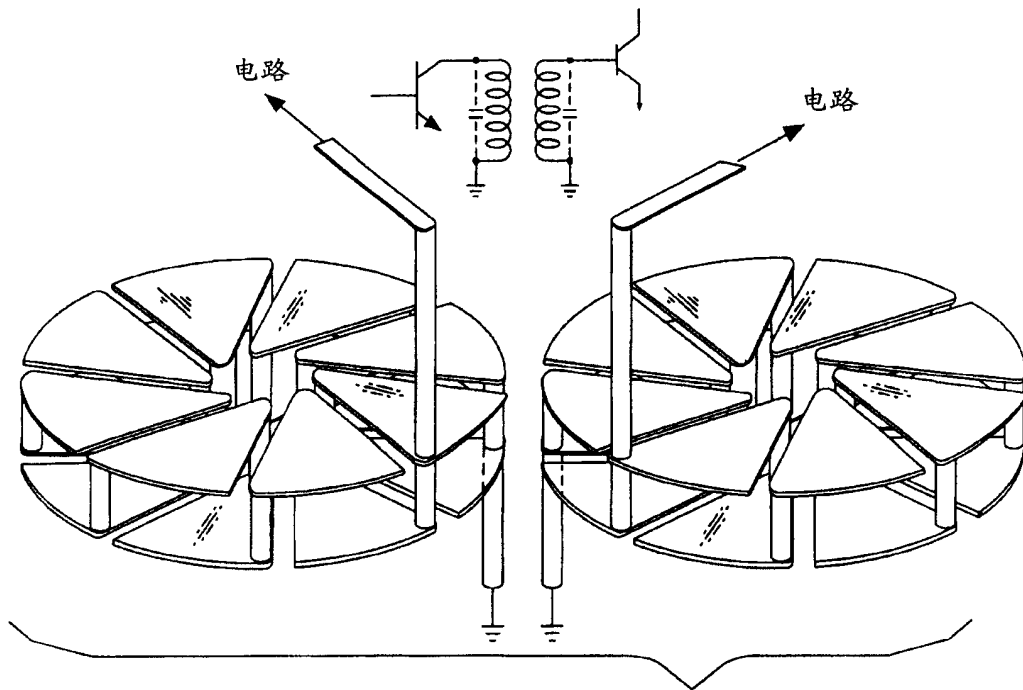


图 5

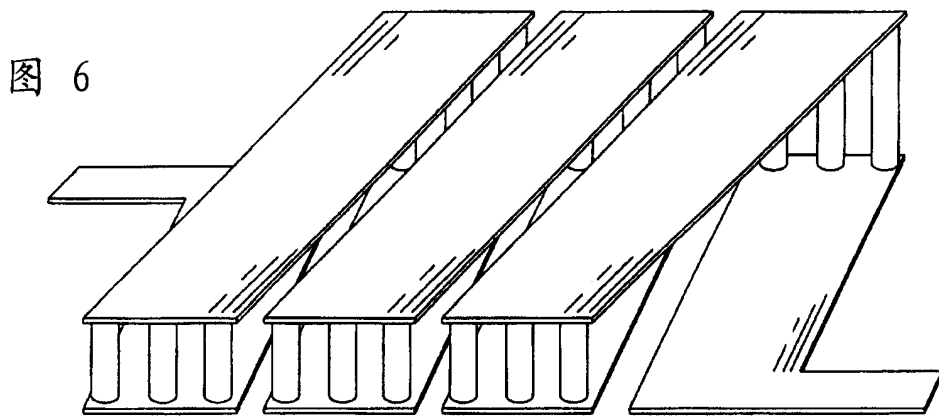


图 6

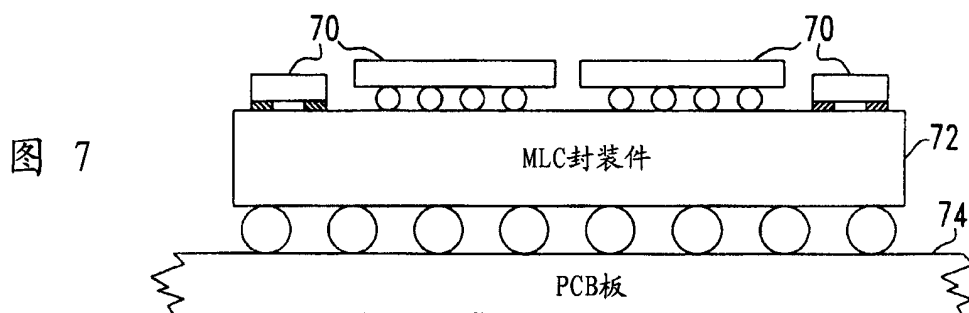


图 7