

公告本

申請日期: 88. 12. 12

案號: 88121668

類別: H04L 5/20

(以上各欄由本局填註)

發明專利說明書

466857

一、 發明名稱	中文	使用差分及共同模式資料發信號之資料傳送方法及系統
	英文	METHOD AND SYSTEM OF DATA TRANSMISSION USING DIFFERENTIAL AND COMMON MODE DATA SIGNALING
二、 發明人	姓名 (中文)	1. 薩德斯 約翰 蓋貝拉
	姓名 (英文)	1. THADDEUS JOHN GABARA
	國籍	1. 美國
	住、居所	1. 美國新澤西州摩里山丘市柏林頓路62號
三、 申請人	姓名 (名稱) (中文)	1. 美商朗訊科技公司
	姓名 (名稱) (英文)	1. LUCENT TECHNOLOGIES INC.
	國籍	1. 美國
	住、居所 (事務所)	1. 美國新澤西州摩里山丘市山脈大道600號
	代表人 姓名 (中文)	1. 麥克·R·格林
	代表人 姓名 (英文)	1. MICHAEL R. GREENE



466857

本案已向

國(地區)申請專利

美國 US

申請日期

1998/12/28 09/221,264

案號

主張優先權

有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

發明範疇

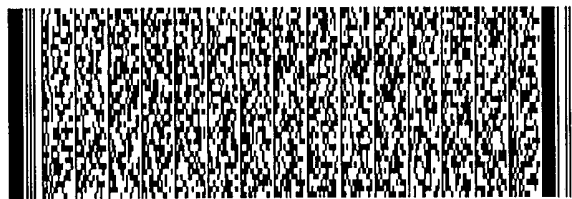
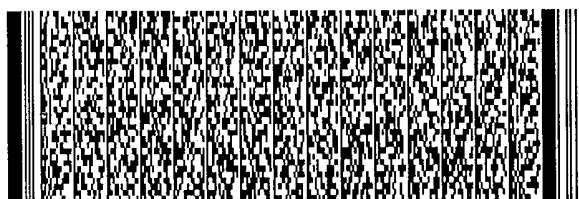
本發明針對用以傳輸資料的方法與裝置。特別是，本發明與用以增加差分資料輸出上的資料輸貫量的技術有關。

發明背景

可用之資料輸入信號的數量是許多資料處理電路中的主要限制。尤其是對於積體電路而言，其電路元件的數量遠遠超過可用輸出接腳針的數量。因此，希望能夠藉由兩點之間最少數量的互相連接，儘可能在兩點之間傳送許多的資料。

在傳統的「單端」資料發信號方法中，是藉由改變信號屬性（例如，電流或電壓）的方式，在單一資料通道上（例如，單引線）傳送單一資料信號。例如，在數位資料傳輸中，傳送一0伏特信號可指示一數字0的位元，而傳送一5伏特信號可指示一數字1的位元。如果將信號位準大大地隔開並明確定義，則傳統的資料傳信號方法就已足夠。但是，電子裝置的耗電量最近已成為主要的問題。為了解決此重要問題，供應電壓及不同資料位準之間的分隔已顯著降低。只有幾百毫伏特之範圍內的分隔並不常見。遺憾地是，單資料傳輸相當容易受到雜訊的影響，並且，當信號的振幅降低時，雜訊成為嚴重的問題，且更少量的干擾會嚴重降低介面的可靠度。

解決線路雜訊的傳統解決方案已運用發信號的差分模式。單一資料信號是經由雙引線傳輸，每一條引線傳遞一個信號元件。這兩個元件通常來自相同的來源資料信號及



五、發明說明 (2)

變化，以致於資料信號是作為兩個信號元件的信號位準之間差額傳送。

在數位環境中，差分資料信號是作為與參考位準(差分電壓發信號)有關之兩個相反極性的電壓信號傳送。擷取被傳送之資料的方式是，決定哪一個信號元件具有較大的電壓。藉由更改信號元件的電壓極性，就可傳送想要的資料。或者，可能使用電流發信號，在電流發信號中，差分信號代表封閉迴路中以相反方向流動的兩個電流信號。電流流動的方向指示被傳送之數位信號的極性。藉由更改電流流動之電壓信號元件方向的極性，就可傳送想要的資料。

差分模式發信號能夠大大改善雜訊免除能力、降低功率、及低雜訊產生，因此，廣泛用於互相連接分開之晶片及電路板上的數位電路。但是，差分發信號有一個重大問題，即，需要雙引線傳輸一個資料信號。這是積體電路特別重視的嚴重問題，因為可用的輸入及輸出接腳針的數量非常有限。因此，希望增加數位資料介面上可傳送之資料的總數量，並可保留雙引線差分發信號的功率及雜訊免除能力優點。並且，也希望在雙引線差分介面上傳送附加資訊，而不會降低原差分模式信號的正確性，也不會增加需要的介面線數量。

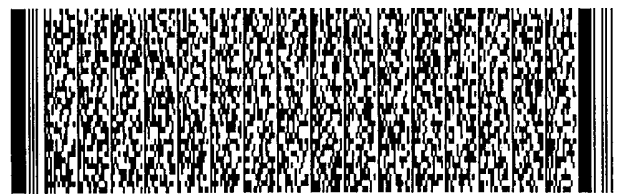
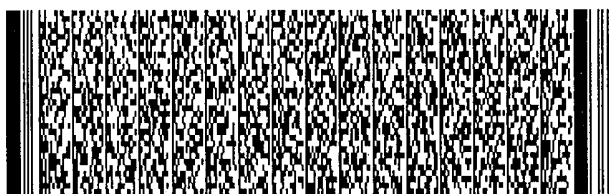
電信環境中也已使用差分發信號，特別是在雙引線「雙絞線」語音通訊的結構(context)中。傳送及接收電路耦合到使用變壓器的介面。在電路線上通訊之語音的結構



五、發明說明 (3)

(context)中，耦合的變壓器已經過中心接頭，以便允許在雙絞線上傳送附加信號。如圖1所顯示，兩個中心接頭的電路已利用變壓器組合在一起，以便建立「幻象電路」。如圖所顯示，兩個類比信號以正常方式在每條平衡對中傳送。第三類比信號則是在四條通過中心接頭的變壓器的線路上傳送。其條件限制是，這四條引線都必須準確平衡，前兩個信號不會受到通過中心接頭之變壓器線圈進入及離開之電流的影響。

此類型電路明顯的缺點是限制了變壓器耦合的特性。變壓器是相當窄的通頻帶結構，並且，特定應用中使用之變壓器的屬性必須根據預定並限制的輸入信號頻寬挑選。針對標準電路，此限制是300 Hz到3300 Hz。變壓器介面會使超過已設計之頻寬之頻率的信號減弱，且系統不會傳送此類的信號。因此，幻象電路可能適合透過兩個窄頻帶語音信號來傳送第三個且受限制的頻寬信號，而以變壓器為主的電路並不適合寬頻或可變頻帶的資料通訊。尤其，因為數位信號的偽隨機特性，導致具有相同極性之位元流之信號頻率的範圍視資料內容而定，可能是零赫茲到數十億赫茲，所以，以變壓器為主的電路並不適合數位通訊。此類型電路排列的其他缺點是，雙絞線過多時難以維護平衡介面。因為有關其他電路線之線對之相對位置轉移，及連接額外電路用戶之各種線路的接頭，而導致整個電路線長度的介面特性變化，所以會特別困難。

發明概述

五、發明說明 (4)

根據本發明，具有包括一寬頻或全通差分交換結構之輸出階段的雙引線資料介面用於利用差分發信號傳送數位資料。該輸出階段包括一共同模式注入電路（像是橫跨介面放置的電阻網）其用於將共同模式電流或電壓注入到介面上，而注入方式則是以大體上相同的程度來影響這兩個差分信號元件。因為兩個信號元件之間的差值維持固定值，所以差分模式信號不變。提供的輸入階段用以偵測差分信號，並具有擷取電路（可能是第二電阻網），以便擷取傳送之共同模式信號位準。或者，可能以與差分資料相反的方向注入共同模式信號（即，注入電路位置輸入階段，而擷取電路位於輸出階段）。

因此，兩條資料線用於利用差分發信號來傳送一第一數位資料信號，並以與差分信號相同或相反的方向傳送一第二數位資料信號。在一項最佳具體實施例中，運用連接到介面的電流開關來完成差分電流發信號，而差分輸出驅動器及交換電流或電壓是作為共同模式信號供應。

在本發明的第二項具體實施例中，是在資料介面上提供第三條引線。藉由與注入在差分對上的共同模式信號協調的方式來改變第三引線信號的強度。共同模式信號及第三引線信號用以與第一信號相同或相反的方向差分傳送第二資料信號。在此具體實施例的不同版本中，具有共同模式注入裝置的「第二」差分輸入階段或驅動器是用於驅動第三引線及第一輸入階段的共同模式信號。也可透過第二輸出階段注入第二共同模式信號。此排列允許在三個介面



五、發明說明 (5)

線上傳送的兩個差分資料信號，及一第三共同模式信號。

本發明還有第三具體實施例，其提供差分資料介面，以便以相同或相反方向傳送兩個二進制資料信號。每個介面具有一個共同模式注入及擷取電路，使每個雙引線差分介面上可以傳送共同模式信號。這兩個共同模式信號用於差分傳送第三個二進制資料信號。此外，可將一共同的「共同模式」信號電壓注入到所有的四條引線上，使進一步的資料信號作為單端信號傳遞，因此，可增加資料傳遞容量。

第四項具體實施例是修改第三項具體實施例，由第三輸出階段產生兩個注入的共同模式信號，其中第三輸出階段連接到用以驅動介面之兩個輸出階段中的注入電路。注入的共同模式信號用於傳送差分資料信號及一附加的共同模式信號。在此具體實施例中，四條輸出線用於傳送四個資料信號，其中三個資料信號是差分資料信號，第四個資料信號是單共同模式信號。如前一項具體實施例，資料可以任何方向流動。這是傳統差分介面的重大改良，因為在傳統差分介面上，在四條引線上只傳送兩個資料信號。

根據本發明，具有共同模式注入及擷取電路的差分輸入及輸出階段可能以各種方式組合在一起，以便增加在差分資料對上傳送資料信號數量。因此，可將特定數量之差分雙線介面上的資料輸貫量增加到等於單端資料傳輸（即，每引線一位元）的資料輸貫量，而仍然可以保留差分模式發信號的低功率及高雜訊免除能力的優點。



五、發明說明 (6)

圖式描述

藉由參考附圖詳細說明最佳具體實施例，可更清楚本發明的上述目的與優點，其中：

圖1顯示電路應用中使用之以變壓器為主的幻象電路。

圖2a顯示根據本發明之資料介面的電路圖。

圖2b顯示圖2a中含有雙向共同模式發信號排列之資料界面的一部份。

圖2c顯示雙向差分及共同模式交換介面緩衝器的電路圖。

圖2d顯示使用圖2c之雙向介面之多連接埠匯流排的方塊圖。

圖2e顯示用以在差分介面上傳送共同模式信號之基本接收器的電路圖。

圖3顯示根據本發明第二項具體實施例之三線資料界面的方塊圖。

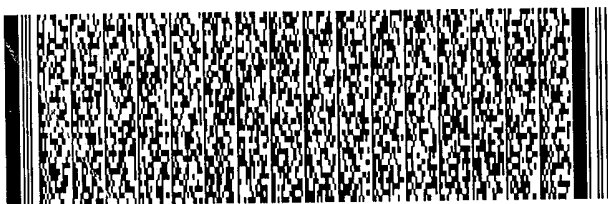
圖4顯示根據本發明第三項具體實施例之四線資料界面的方塊圖。

圖5顯示根據本發明第四項具體實施例之四線資料界面的方塊圖。

圖6顯示根據本發明另一項具體實施例之合成三線資料界面的方塊圖。

圖7顯示根據本發明之另一種差分及共同模式資料發送器的電路圖。

圖8顯示根據本發明利用三線介面之另一種差分及共同



五、發明說明 (7)

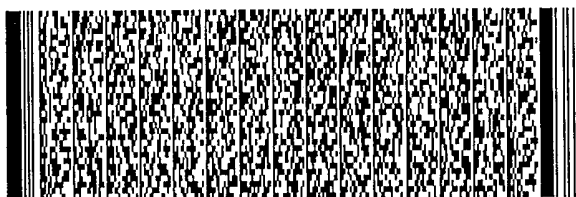
模式資料發送器的電路圖。

最佳具體實施例詳細說明

圖2a顯示根據本發明之組合差分及共同模式發信號之全通數位資料介面的電路圖。圖2a中的介面具有輸出階段30及輸入階段31。輸出階段30包括一高頻寬(最好是全通)差分交換電路32及一共同模式注入電路47。輸入階段31包括一具有共同模式擷取電路49的差分接收器31。圖中的電路是使用傳統的電阻器。但是，應知道可能使用其他的電阻裝置來建置電阻，像是偏置金屬氧化物半導體(MOS)電晶體，或被動及主動元件的組合。

交換電路32在介面34、36上供應一對差分信號，以反應第一數位資料信號D0。共同模式注入電路47根據第二數位資料信號D1提供一共同模式信號。共同模式信號被注入到每個差分信號，其方式是藉由大體上相同的程度來改變差分信號。因為差分信號之間的差值大體上仍然相同，所以差分傳送的資料不變。然後，可由擷取電路49分開擷取被注入的共同模式資料信號D1。

在最佳具體實施例中，差分開關電路32是電流開關，用以從匹配的電流來源供應電流I，電流吸收33、35通過開關對SA、SB；線路34、36；及連接的負載流到輸入階段31。開關SA、SB可用補償方式運作，藉此，當一對開路時，另一對短路。開關的狀態控制電流通過介面34、36的流動方向。在雙引線上的電流信號形成一差分資料信號。電流流動方向是由比較器41偵測，其偵測方式是測量橫跨



五、發明說明 (8)

電阻(例如,電阻器38、40)的壓降。被測量之壓降的極性指示被傳送之資料位元的極性。在這裡,開關SA、SB的狀態是由數位資料位元D0控制,其方式是,例如,當D0在高電位時,則開關SA短路,且開關SB開路。

或者,在兩個電壓位準中的其中一項供應到每條引線34、36時,可能使用差分電壓開關。供應的電壓由(例如)資料位元D0驅動的補償開關選取。決定D0值的方式是測量兩條引線之間的差值,以決定(例如)哪一條引線具有較高的電壓。因為連續的電流不需要在介面各處流動,就可以傳送電壓位準,所以介面引線34、36不需要形成封閉迴路,如同電流發信號結構中的需要。下文中將進一步詳細討論電壓發信號。

提供共同模式注入電路47是為了將共同模式電壓或電流注入到介面34、36。在最佳具體實施例中,注入電路47包括兩個電阻器42及44,這兩個電阻器42及44以串聯方式橫跨介面34、36放置。在電阻器42、44之間的節點46注入電壓或電流。介面的反面提供共同模式擷取電路49,其中共同模式擷取電路49包括電阻器38及40,這兩個電阻器38及40以串聯方式橫跨介面34、36放置。在電阻器38、40之間的節點48擷取被注入的共同模式信號。在圖2a顯示的具體實施例中,注入電路47位於輸出階段30中,而擷取電路49位於輸入階段31中。但是,可交換注入電路47及擷取電路49的位置,使共同模式資料流動的方向與差分模式資料流動的方向相反。

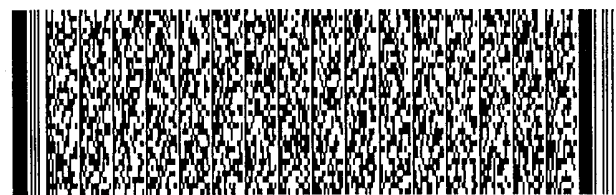
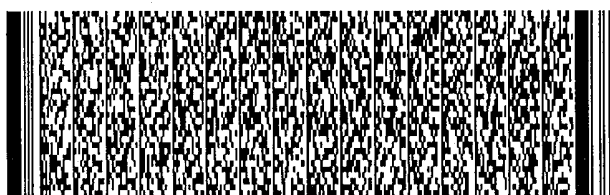


五、發明說明 (9)

如圖所顯示，當開關對SA短路且SB開路時，來自電流來源33的部份電流I流動到引線34、接收輸入信號31中的擷取電阻器38及40、然後流回到輸出階段30的引線36。剩餘的電流流動到注入電路電阻器42、44。電阻器38、40、42、及44的強度最好與介面的阻抗成比例，以便提供平衡電路，使電流I的一半通過整個介面流動，而另一半則通過整個注入電路流動。開關SA、SB的相反狀態會使電流流動方向反向。電阻38及40的電壓降極性是由例如比較器41偵測，以便決定電流流動的方向，進而決定第一傳送之資料信號D0值。

根據本發明，一共同模式資料信號(可能是電流或電壓)通過注入電路47在節點46注入到介面34、36。電路的組態配置是使注入的信號在兩條介面線34、36上大體上平均分配，因此不會影響基礎差分信號。注入的共同模式信號在擷取電路49中的節點48擷取。

針對共同模式電壓發信號，最好由信號D1控制的開關50注入共同模式電壓信號，其中共同模式電壓信號代表第二個二進制資料信號D1，而信號D1用於選擇兩個不同電壓位準 V_H 及 V_L 中的其中一個。因為電流來源33與電流吸收35匹配，並只支援一個總電流I，所以無法透過電流來源33與電流吸收35獲得或吸收額外的電流。因此，如果節點46注入任何的電流i，則會通過引線34及36流動，並且在節點48透過信號52從系統移除信號。如果大體上沒有從節點48取出電流，並發生將擷取的信號52供應到非常高的阻抗裝



五、發明說明 (10)

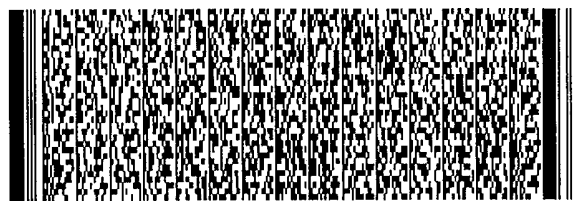
置(例如, 運算放大器)時, 則電流將會反射回到來源, 就像熟知的來源端線路驅動器中的反射效應, 並且只傳送共同模式電壓信號。

雖然電阻器38、40、42、及44的電阻可能設成根據系統及設計需求的各種相對值, 但是, 電阻器38、40、42、及44的電阻最好全部一樣, 使任何被注入的電流(故意注入或因系統內在電容量而產生的注入電流)將平均流動兩個信號路徑, 進而平均影響引線34及36上之差分信號元件中的電流。電阻器38、40、42、及44的阻抗最好相等, 並選擇提供平衡的阻抗。

在平衡電路中, 在節點46注入且在節點48擷取的電流 i 將平均流動到介面中的兩條引線34、36, 藉此方式, 當開關SA短路(closed)時, $0.5I+0.5i$ 的電流在引線34中流動, 並且, $-0.5I+0.5i$ 的電流在引線36中流動。因此會平均影響這兩個差分信號元件, 所以不會影響差分電流流動。在共同模式電流發信號排列中, 被注入之電流 i 的強度將根據D1改變。

可得知, 可利用共同模式資料發信號來傳送任何類型的數位資料。因此, 驅動D1的數位資料信號可包括定時或控制資料, 例如, 計時信號、啟動、等等。此外, 共同模式資料D1可能與差分資料D0同步, 或是獨立切換。

圖2a顯示的電路中, 線路52上的輸出D1具有單端資料傳送的屬性, 與差分傳送相對, 因此D1值通常視共同模式注入電流的絕對強度而定。因為單端資料傳送對雜訊相當敏

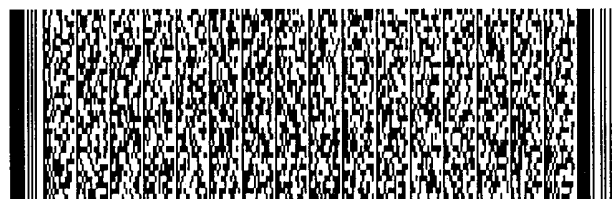
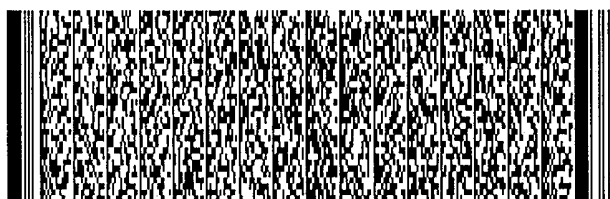


五、發明說明 (11)

感，所以若需要，利用低通RC過濾器(圖中未顯示)順利輸出信號。

雖然圖2a中揭示的介面可能是離散元件所構成，但是，最好用積體電路(IC)構成，並從積體電路(IC)的輸入及輸出來連接不同的積體電路(IC)。最好利用互補金屬氧化物半導體(CMOS)技術來製造電路，但是也可以使用任何適當的裝置類型，例如，雙極性電阻器。於積體電路(IC)的組態配置中，可在一晶片上組裝輸出階段30，並在第二晶片上組裝輸入階段31。或者，在單積體電路(IC)中納入電路的兩部份，並用於連接積體電路(IC)上的各種電路元件，在此情況下，最好使用差分電壓發信號。在另一種排列中，根據本發明的輸入及輸出緩衝器可用於透過印刷電路板上、背板上、或電纜線中的引線來連接分開的積體電路(IC)。資料介面34、36最好是由平衡傳送線路所構成。挑選傳送線路的阻抗及輸入與輸出階段電阻38、40、42、及44，以便提供適當匹配的輸入及輸出阻抗。

與先前技藝之以變壓器為主的幻象電路(如圖1所顯示)不同，根據本發明的交換介面相當適合高速率同步或非同步數位通訊。靠類比變壓器耦合的幻象電路嚴重限制電路的頻寬。相反的，運用共同模式注入的電流開關排列支援的發信號頻率從D.C.到電路支援的最大開關速率，最大可能到數千兆赫。注入共同模式發信號的運用允許在差分介面上以任意的方向傳送一第二資料信號，而不會干擾差分信號。此排列可提高資料輸貫量，而不會犧牲基本的差分

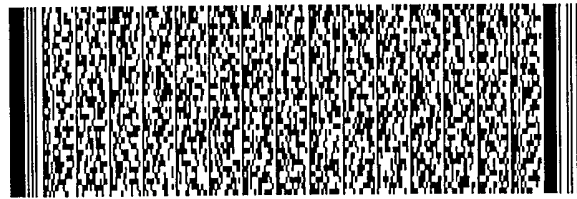
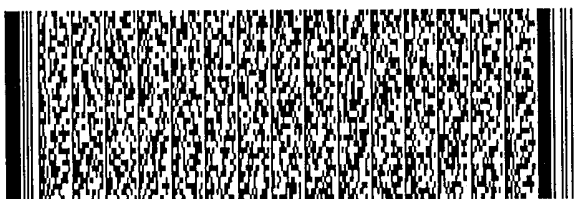


五、發明說明 (12)

信號路徑。

因為共同模式資料信號流動的方向與差分資料流動的方向無關，所以可根據各種系統需求，提供動態改變共同模式資料流動方向的機制。例如，圖2b顯示圖2a中之擷取電路49的電路圖，其進一步包括一雙向開關機制。一對附贈的開關70，72將節點48連接到共同模式接收信號52（如圖2a中所示），或連接到共同模式注入信號（例如，信號74上傳遞的 V_H 及 V_L ）。將為注入電路47提供相似的電路，該電路只以補償方式操作。此排列提供利用介面與雙向注入共同模式發信號連接的單向差分資料。傳統的信號交換技術可能用於控制邏輯電路，以便切換共同模式資料流動的方向，例如，對系統負載的反應，或適應高量資料話務量的叢發(burst)。在某些應用中，在傳送共同模式資料時，能夠監視共同模式資料非常有用。為了達成此目標，可能會忽略開關70，並且經由接收信號52，隨時監視發出的資料。

根據本發明的進一步觀點，如圖2c所顯示，可將圖2a及圖2b的電路組合到單資料收發單元80，該收發單元80可傳送及接收差分及共同模式信號。如圖2a所顯示，收發單元80包括一電流開關32。如圖2a所顯示，當開關對SA及SB都在開路(open)狀態時，電流開關32中的開關對SA及SB可能從資料D0驅動，並且，也屬於三態開關。當以此方式使電流開關32成為三態開關時，則可有效斷開與介面的連接。如圖2a所顯示，含有中心節點46之串聯的電阻器對42、44



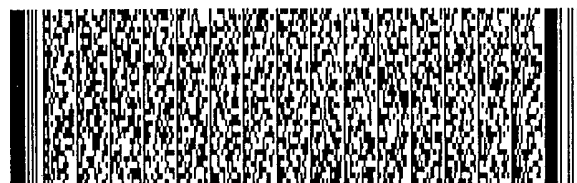
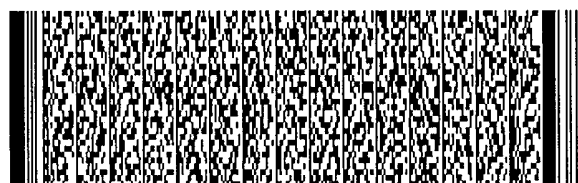
五、發明說明 (13)

連接到電流開關32。隨意地，一個或一個以上的開關82及84可能以串聯的方式與電阻器42、44連接，以便在須要時，允許斷開負載電阻器與介面34、36的連接，例如，下文中討論的多連接埠匯流排組態。

圖2a中輸入階段的部份，橫跨電阻器42、44連接比較器41。最後，如圖2b所顯示，雙向共同模式注入及擷取排列連接到節點46。

為了傳送差分電流信號，電流開關32是由輸入D0所控制，如同上文中的說明。如果需要提供負載電阻42、44，則將開關82及84短路(close)。為了接收差分電流信號，電流開關32成為三態開關，並且，比較器41用於偵測橫跨電阻器42、44的差分電流信號。如上文所述，為了注入共同模式信號，電阻器42、44橫跨網路連接，將開關72短路(close)，並且，根據D1值在節點46注入共同模式電壓。如有關圖2b的說明，為了接收共同模式信號，使用此電路，將開關70短路(close)，並且，經由線路52擷取共同模式信號。

因為單元80是雙向及可選擇性連接，所以可連接數個單元，以便構成多連接埠匯流排，如圖2d所顯示。單元80的組態配置是作為傳送單元，而單元80'的組態配置是作為接收單元。如圖所示，單元80、80'中都有連接負載電阻器42、44。此外，單元80"也連接到共同匯流排。因為單元80及單元80'都提供介面上的負載電阻，所以單元80"可監視差分信號D0，其方式是使電流開關成為三態開關、斷



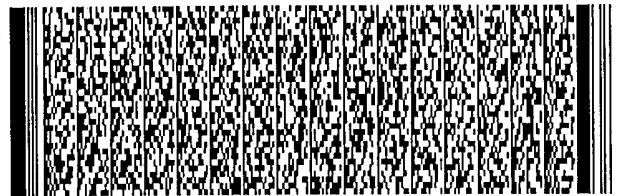
五、發明說明 (14)

開與電阻器42、44的連接、並取得比較器41的輸出。

可得知，在此特別的組態配置中，因為電阻器42、44提供共同模式擷取點，所以在電阻器42、44未連接到介面的情況下，單元80"無法監視共同模式信號。在某些情況下，為了不要攪亂介面上的電流量，最好在不需要取得適當電流量的情況下，就能夠「傾聽」被注入的共同模式電壓信號。圖2e中顯示的接收器100即符合此項需求。接收器100在聯合申請中的美國專利申請中說明，其標題為「Receiver for Common Mode Signals Transmitted on a Differential Interface」，歸檔日期與本申請同一天，本文中以提及的方式併入該項美國專利申請。

簡而言之，接收器100包括一修改的差分放大器，係具有以並聯方式在電阻負載106及電流驅動器108之間連接的電阻器102、104。電阻器102、104是利用介面34、36上的差分電壓驅動，該電壓是由來自(例如)緩衝器單元80的差分電流信號所產生。在此組態中，輸出電壓110視電阻器102、104的總阻抗而定，並且大體上與介面上出現的共同電壓成比例，因此，可用於決定被注入的共同模式資料D1。

雖然上文中的最佳具體實施例是揭示具有被注入共同模式電壓的差分電流發信號，但是，也可能使用其他的排列。特別是，可能使用差分電壓發信號，其中，兩個差分信號元件間的相對電壓差值指示被傳送的資料位元，並且，差分信號的總和、平均值、或其他適當的組合指示共



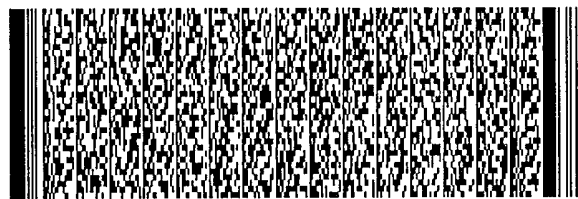
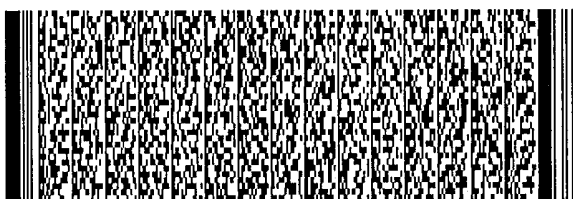
五、發明說明 (15)

同模式信號。

例如，分別傳遞 V_H 及 V_L 的兩條引線可指示邏輯高電位，而切換至 V_L 及 V_H 的電壓指示邏輯低電位。在這兩項案例中，共同模式值是(例如) $(V_L+V_H)/2$ 。注入共同模式電壓信號的方式是，以等量將差分元件的位準移位。例如，若要注入共同模式電壓 V_C ，會將差分元件移位到 V_H+V_C 及 V_L+V_C 。可藉由將差分信號元件供應到比較器的方式，來擷取傳送的差分信號，並決定哪一個元件具有較大的電壓。擷取共同模式信號位準的方式是將差分元件供應到求和或平均類型的電路。可使用各種類型的電壓位準移位輸入電路及電壓組合輸出電路。對於熟知技藝的人士而言，最熟悉的電路是離散位準移位及組合電路。

現在請參考圖3中所顯示之本發明另一種具體實施例。輸出階段30及輸入階段31的組態配置如圖2a中所顯示。圖3中的具體實施例提供第三介面線54，並透過開關56連接到 V_H 及 V_L 。開關50及56分別控制信號45及54上的電壓，並且，由第二個二進制資料信號D1以補償的方式來控制開關50及56，使電壓信號45及54差分代表D1值。換言之，是將D1的其中一個差分元件作為介面34、36上的共同模式信號注入，而其他元件則是在第三引線54上傳遞。在輸入階段31擷取並使用共同模式信號元件，與線路54上的電壓連接在一起，以決定傳送的D1值。達成此目標的方式最好是將D1的差分電壓元件供應到比較器58的輸入。

圖4顯示本發明的另一種具體實施例。此具體實施例與

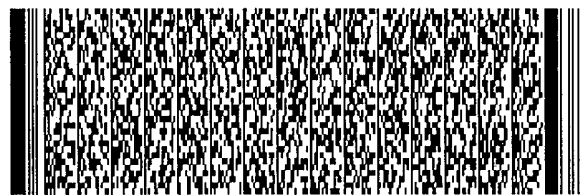
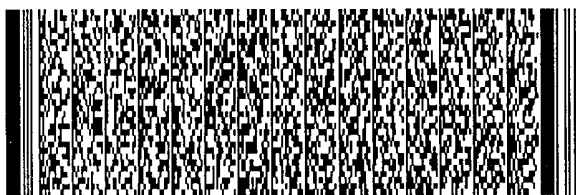


五、發明說明 (16)

圖3顯示的具體實施例相似。但是，圖4中的具體實施例並不依賴分開的引線54來傳遞其中一個D1差分元件，而是在兩條附加的引線上傳遞電壓，其中傳遞的電壓是作為差分信號中之被注入的共同模式信號。電路的上半部份包括藉由引線34及36連接的輸出階段30及輸入階段31、傳送資料信號D1、以及在信號45上輸入並在信號52上輸出的共同模式資料，此部份的電路與圖3相同。

在圖4中之電路的下半部份，擴增的資料線54本身不是作為介面線，而是將共同模式注入信號饋送到輸出階段30'（因此，圖4中也標示為信號45'）。輸出階段30'透過雙線介面34'、36'將差分資料信號D0'傳送到輸入階段31'，其中擷取差分資料的方式是按照上文中說明的方式。此外，在信號54上輸入的共同模式信號將由擷取電路31'傳送及擷取，而成為共同模式輸出52'。擷取兩個被注入之共同模式信號所傳送之寄生差分資料信號D1的方式是，將共同模式信號52、52'供應到比較器58的輸入。在此排列中，可能在兩個差分對上傳遞差分資料信號。其中兩個資料信號是差分電流發信號，而第三資料信號是差分電壓信號，該差分電壓信號是作為注入到差分對的共同模式電壓來傳遞。此排列及圖3中的排列代表共同模式電壓，這是因為比較器58大體上沒有取得電流，並且，任何注入的電流將反射回到來源。

根據本發明的進一步觀點，可能修改圖4中顯示的電路，以便允許除了共同模式傳送差分信號以外，還可以傳

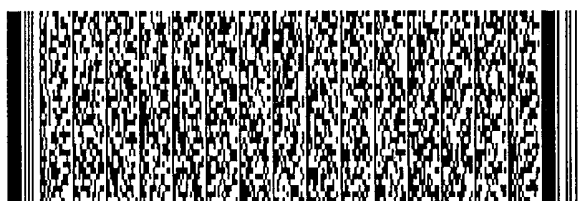


五、發明說明 (17)

送單端共同模式信號，其方式是利用在差分對上傳送的共同模式信號，來傳遞另一個共同模式信號，而另一個共同模式信號的強度代表第四資料值。在一項排列中，產生此附加之共同模式信號的方式是，以相同的總量來同時改變被注入之電壓 V_H 及 V_L 值。因此這兩個電壓位準之間的差值不變，所以差分信號仍然維持固定值。傳送之差分信號的強度可能由供應到平均電路的被擷取之電壓信號來決定。

圖5中顯示之排列的最佳具體實施例中，是使用共同模式電流發信號，而不是使用電壓發信號。電流發信號的優點是，可利用高標準的方式，輕易地將差分電流發信號階段30、31互相連接，這是電路設計的優點。每個差分介面的組態配置按照圖2a中顯示的電路圖。輸出階段30"的組態配置是用於接收資料信號D1，並將資料信號D1作為差分電流信號在引線34"及36"上傳送。如圖所示，這些引線都連接到輸出階段30，30'的共同模式注入輸入45、45'。

如上文所述，因為輸出階段30，30'中的電流來源及電流吸收固定(fix)來源或吸收的總電流量，所以，來自注入到輸出階段30，30'之輸出階段30"的附加電流會以共同模式電流信號的形式橫跨引線34及36分配。信號在輸入階段31擷取並在信號52提供。同樣地，信號36"上之電流的差分信號元件是從輸出階段30'及介面線34'、36'供應到輸入階段31'，並在信號52'擷取。被注入的電流無法流回到任何的電流吸收，所以是作為共同模式差分信號元件52、52'擷取，其中同模式差分信號元件52、52'被供應到



466857

修正
88年8月16日 案號 88121668

90 年 8 月 16 日

修正

五、發明說明(24)

30	輸出階段	82	開關
31	輸入階段	84	開關
32	差分交換電路	92	共同模式電流注入電路
34	介面	94	第一共同模式電流開關
36	介面	96	第二共同模式電流開關
38	電阻器	98	電流源
40	電阻器	100	接收器
42	電阻器	102	電晶體
44	電阻器	104	電晶體
45	信號	106	電阻負載
46	節點	108	電流驅動器
47	共同模式注入電路	110	輸出電壓
48	節點		
49	共同模式擷取電路		
50	開關		
52	信號		
54	電壓信號		
56	開關		
58	比較器		
60	電阻器		
62	電阻器		
70	開關		
72	開關		
80	收發單元		



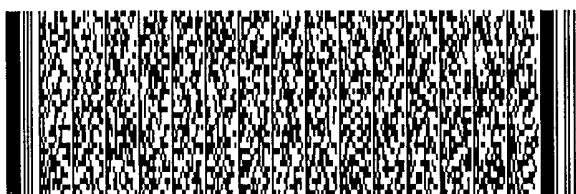
五、發明說明 (18)

輸入階段31"，並利用輸入階段31"重現被傳送的資料信號D1。

傳送第四共同模式電壓資料信號D2的方式是將電壓供應到信號45"，例如， V_H 及 V_L 。共同模式電壓是橫跨資料介面線34、36、34'、及36'傳送，並按照上文所述相似的方式，在輸入階段31"作為信號52"擷取。因此，此排列中提供四個資料信號，其利用差分電流模式發信號在兩對引線傳送其中三個資料信號，並利用差分電壓模式發信號傳送第四個資料信號。

圖5中顯示的組態配置也適合上文中參考圖2c-2e所說明的多連接埠匯統排組態配置。不使用分開的輸入及輸出階段，而將雙向單元80鏈接成「樹狀」輸入/輸出排列，其排列與圖5中顯示的排列相似。連接到介面「端」的單元80連接到四線介面，並裝配方式與圖2d中顯示的方式類似。

可建置圖5中顯示之資料輸出網路的各種其他形式。在一項特定具體實施例中，利用三組圖5的二級網路構成與計時時鐘連接的全位元組資料。每項二級網路支援三位差分發信號資料位元。因此，組合的網路可傳送8位資料位元及(例如)一個計時信號，其方式是利用只在六對介面線上傳送的差分發信號，相對於傳統的雙線按位元差分發信號，則需要九對介面線。此外，根據本發明的全位元組網路也提供三位傳送訊息資料信號，其可用於以任何方向傳遞各種系統通訊協定或控制信號，而不需要額外的信號互



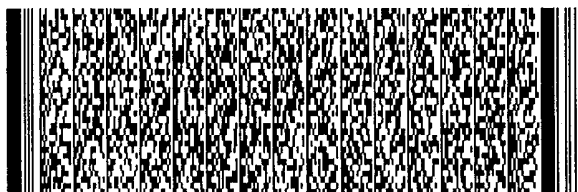
五、發明說明 (19)

接。

或者，可用此方式組合數層的傳送訊息注入差分介面。例如，可裝配兩組二級電路（例如，圖5所顯示的二級電路），其中D2的資料輸入是由第三級差分輸出階段31''提供，藉此，允許在也具有共同模式資料信號的四對引線上傳送七位差分資料位元。在此方式中，可利用差分資料發信號在N條引線上傳送N-1位資料位元。針對大量的位元，當提供較佳之雜訊免除能力及功率特性時，差分發信號的資料輸貫量接近傳統單線按位元介面的資料輸貫量。

在圖6顯示的合成具體實施例中，有三條引線用於傳送兩個差分信號及一個共同模式信號。如圖所顯示，資料D0的差分傳送是經由輸出階段30、差分對34、36、及輸入階段31，如上文所述。此外，在差分對34、36上傳遞一被注入的共同模式電流信號45。被注入的共同模式電流信號係由第二輸出階段30''供應的差分信號元件。與圖3的排列相似，來自輸出階段30''的其他差分元件45'是在離散第三介面線54上傳送。線路54上將新增電阻器60及62之類的阻抗，以便平衡關於來自輸出階段30''之第一差分元件45所察覺的阻抗。來自階段31的輸出52及線路54上的電流元件是由輸出階段31''處理，以便產生(yield)差分資料信號D1及共同模式電壓信號D2。

將合成排列與傳統差分資料介面比較時，合成排列可大量增加資料輸貫量。傳統差分資料介面需要兩條引線傳送單一位元，及需要四條引線傳送兩位位元時，圖6的電路



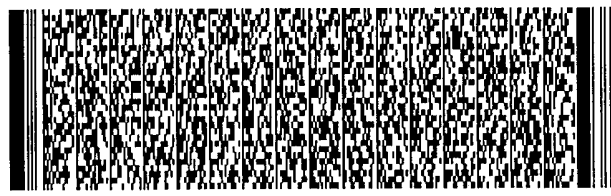
五、發明說明 (20)

支援只使用三條引線來處理兩個差分傳送的資料信號，並且，另外具有支援第三共同模式資料信號的優點。

根據本發明的進一步觀點，可藉由適當控制介面線的配置來提高揭示之介面的效率。與電路應用不同（電路應用引線對的長度及方向可能會明顯改變），相對於電纜線、線路接頭等等中之引線配置中的變化，設計師絕對可以控制積體電路（IC）或印刷電路板或背板上的引線配置。在最佳具體實施例中，揭示之介面電路之平衡介面線路的配置與方向會經過慎重選擇，以提供不同差分對上之共同模式信號的一致性。介面中引線的固定位移保證引線的電氣特性大體上仍然維持一致，降低差分傳送之資料上的雜訊效應。

達成此項目標的方式是排列介面線，使引線對的中點具有距離第三條引線第二對引線的相對固定位移。例如，請參閱圖6，引線34及36可能在積體電路（IC）中的某一層或印刷佈線區上以並聯的跡線（trace）排列。然後，引線54最好放置距離引線34及36等距離的位置，其中引線54與引線34及36的中點之間的距離可以調整，以便控制共同模式阻抗。

上文中說明的具體實施例中，共同模式信號已放置在介面上，作為通過共同模式注入電路47的電壓。圖7中顯示利用差分及共同模式資料發信號之資料傳送的另一種排列。在此排列中，係藉由平均影響差分傳送之資料信號元件的方式，將共同模式電流信號直接供應到介面，並直接



五、發明說明 (21)

從介面擷取。

請參閱圖7，圖中顯示差分交換電路32係連接到平衡介面引線34及36。同樣地，差分交換電路32'係連接到平衡介面引線34'及36'。交換電路32及32'都是按照上文中詳細說明的方式，將資料信號作為兩個差分信號元件傳送。

根據本發明的此項觀點，將提供一共同模式電流注入電路92，以便將共同模式電流直接注入到介面34，36，並從其他34'，36'直接擷取共同模式電流。如圖所顯示，注入電路92包括第一共同模式電流開關94及一第二共同模式電流開關96。電流開關94及96在電流來源98之間以並聯方式連接，其中電流來源98供應電流IC及用以吸收電流IC的電流吸收100。

電流開關94包括兩對開關SC、傳送。開關SC用於將介面線34，36選擇性連接到電流來源98，而開關SD用於將介面線34，36選擇性連接到電流吸收100。因此，當開關SC短路(closed)時，會將電流IC供應到介面中的引線34，36。因為引線34，36均衡，所以每條引線將引入大體上等量的電流，因此可維持差分電路開關32傳送的差分資料信號。如上文所述，因為差分電路開關32中的電流來源及吸收33，35只驅動固定量的電流，所以額外的來源或吸收電流IC將會流到在共同電流節點48連接的負載，或是從在共同電流節點48連接的負載取得。

電流開關96'包括兩對開關SC'、SD'，其操作方式與電流開關94相似，用於將介面線34'，36'選擇性連接到電流



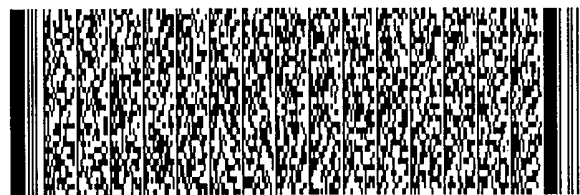
五、發明說明 (22)

來源 98，或選擇性連接到電流吸收 100。但是，如圖中所示，開關 96 是以補償方式連接。當開關 SC' 短路(closed)時，介面線 34'，36' 會連接到電流吸收 100，而且，當開關 SD' 短路(closed)時，介面線 34'，36' 會連接到電流來源 98。額外的來源或吸收電流 IC 將會流到在共同電流節點 48' 連接的負載，或是從在共同電流節點 48' 連接的負載取得。

節點 48 與 48' 藉由電阻負載(例如，電阻器 102 及 104)互相連接。電流關閉 94 及 96 的操作互相同步，藉此方式，當開始關閉 94 獲得電流 IC 時，則開關 96 在吸收電流 IC，反之亦然。在此方式中，被注入的共同模式電流 IC 將經過連接的電阻負載，從一介面流到另一個介面，藉由控制共同模式電流流動的方向，共同模式資料可以在介面上傳送，而不需要分配差分傳送的資料信號。藉由測量節點 48 及 48' 之間的電壓差值，即可擷取差分傳送的資料信號。

如圖所示，介面 34、36、及 34'、36' 可能藉由電阻 90 而局部終止，而且，兩個介面可能經由局部電阻(例如，電阻器 106 及 108)互相連接。雖然此類的局部連接並非必要，但是卻有助於平衡介面。請注意，如果是局部連接介面，則不需要遠端連接(即，經由電阻器 102 及 104)，這是因為電流 IC 仍然可以在介面之間流動。橫跨局部連接的壓降將橫跨介面分配，並可在接收端偵測。

由此可知，在本具體實施例中，共同模式資料信號的傳送是作為介面 34、36 中的第一共同模式電流及介面 34'、

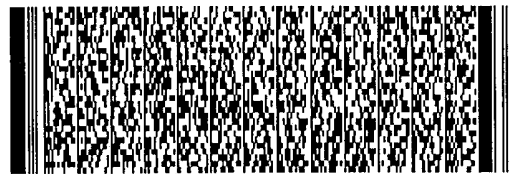
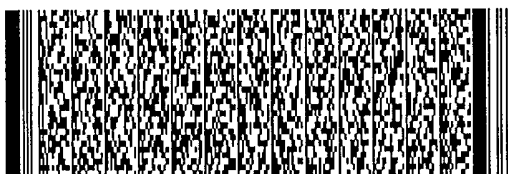


五、發明說明 (23)

36' 中的第二共同模式電流，其中第二共同模式電流的流動方向與第一共同模式電流相反，所以共同模式資料信號是以差分方式傳送。因此，本電路提供在兩個差分介面對上傳送三個差分傳送的資料信號。

圖8顯示圖7中顯示之電路的變化，其用與圖6顯示之相似的方式來利用三線介面。在此類的具體實施例中，單引線110將取代介面線34'、36，而對應的共同模式電流開關96只包括一單一開關對，用以根據傳送的共同模式電流信號，將引線110選擇性連接到電流來源98或電流吸收100。

本發明已參考其最佳具體實施例詳細顯示及說明，對於熟知技藝的人士而言，應知道本發明可做任何形式及詳細資料的各種變化，而不會脫離本發明的精神與範疇。例如，可修改關於二級數位資料信號所說明之揭示的電路，以便傳送及接收含有一位元以上之資訊的多級數位信號。

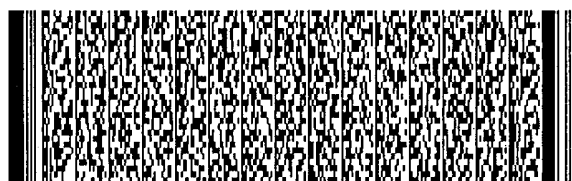


四、中文發明摘要 (發明之名稱：使用差分及共同模式資料發信號之資料傳送方法及系統)

本發明揭示一種用以使用差分及共同模式資料發信號傳送數位資料的系統及方法。一種第一數位資料信號使用在雙線介面傳送兩個差分信號元件進行差分傳送，並在數個不同的離散信號層之間交換。一共同模式信號橫跨差分對進行傳遞，並用於傳輸一種第二數位資料信號。資料輸出階段使用一種共同模式注入電路，將共同模式電壓或電流平均地注入到兩個差分介面元件。資料接收器具有一個共同模式擷取電路，連接到用以擷取注入之共同模式信號的差分介面。共同模式資料傳輸的方向可與差分資料傳輸相同或相反。共同模式信號可注入到數層中，並橫跨二個或二個以上的差分介面，以便增加每介面引線的資料內容，並改善準確度。

英文發明摘要 (發明之名稱：METHOD AND SYSTEM OF DATA TRANSMISSION USING DIFFERENTIAL AND COMMON MODE DATA SIGNALING)

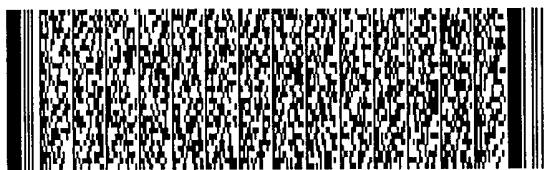
A system and method for transferring digital data using differential and common mode data signaling is disclosed. A first digital data signal is differentially transmitted using two differential signal components sent over a two-wire interface and switched between several different discrete signal levels. A common mode signal is carried across the differential pair and used to transmit a second digital data signal. The data output stage uses a common mode



四、中文發明摘要 (發明之名稱：使用差分及共同模式資料發信號之資料傳送方法及系統)

英文發明摘要 (發明之名稱：METHOD AND SYSTEM OF DATA TRANSMISSION USING DIFFERENTIAL AND COMMON MODE DATA SIGNALING)

injection circuit to inject a common mode voltage or current equally onto both components of the differential interface. The data receiver has a common mode extraction circuit connected to the differential interface which extracts the injected common mode signal. Common mode data transmission can be in the same or opposite direction as the differential data transmission. Common mode signals may be injected in several layers and across two or more differential interfaces to



466857

四、中文發明摘要 (發明之名稱：使用差分及共同模式資料發信號之資料傳送方法及系統)

英文發明摘要 (發明之名稱：METHOD AND SYSTEM OF DATA TRANSMISSION USING DIFFERENTIAL AND COMMON MODE DATA SIGNALING)

increase the data content per interface line and to improve accuracy.



六、申請專利範圍

1. 一種用以傳送數位資料的方法，包括下列的步驟：
切換多個離散值之間的第一差分信號，以便傳遞一第一數位資料信號；

切換多個離散值之間的第一共同模式信號，以便傳遞一第二數位資料信號；以及

在第一及第二信號路徑上提供第一差分信號及第一共同模式信號。

2. 如申請專利範圍第1項的方法，進一步包括下列的步驟：

在第三信號路徑上提供一信號值；以及

在該第三信號路徑上以與該第一共同模式信號位準之數值相反來切換信號值，如此將第二資料信號作為差分信號傳遞，此差分信號由該第一共同模式信號值及該第三信號路徑上之信號值定義。

3. 如申請專利範圍第1項的方法，進一步包括下列的步驟：

切換多個離散值之間的第二差分信號，以便傳遞一第三數位資料信號；

切換與第一共同模式信號之切換值相反之多個離散值之間的第二共同模式信號，藉此傳遞一該第二數位資料信號，該第二數位資料信號係作為具有作為差分信號元件該第一及第二共同模式信號級的差分信號；以及

在第三及第四信號路徑上提供第二差分信號及第二共同模式信號。



六、申請專利範圍

4. 如申請專利範圍第3項的方法，進一步包括下列的步驟：

藉由反應一第二數位資料信號的多個預定總量來改變第一及第二共同模式信號值的強度，該第一及第二共同模式信號值以相同的方式改變。

5. 一種用以傳送數位資料的電路，包括：

第一及第二介面節點；

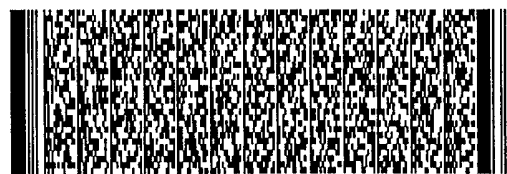
一差分交換電路，用以在該第一及第二介面節點分別產生第一及第二差分信號元件，以反應第一數位信號，該第一及第二差分信號元件之間的差值指示該第一數位信號的值；

一共同模式注入電路，係連接到該第一及第二介面節點，並在該第一及第二介面節點注入一共同模式信號，以反應一第二數位信號，該被注入的共同模式信號以大體上相同的程度影響該第一及第二差分信號元件。

6. 如申請專利範圍第5項的電路，其中該差分交換電路包括一電流開關。

7. 如申請專利範圍第5項的電路，其中該共同模式注入電路包括一第一電阻，係在該第一介面節點及一注入節點之間連接；及一第二電阻，係在該注入節點及該第二介面節點之間連接，在該注入節點注入該共同模式信號。

8. 如申請專利範圍第5項的電路，其中該被注入的共同模式信號是一開關電壓，其強度視該第二數位資料信號而定。



六、申請專利範圍

9. 如申請專利範圍第5項的電路，其中該被注入的共同模式信號是一開關電流，其強度視該第二數位資料信號而定。

10. 一種用以傳送一第一數位信號及用以傳送與接收第一及第二介面節點之間之一第二數位信號的電路，該電路包括：

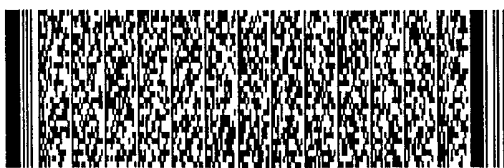
一差分交換電路，用以在該第一及第二介面節點分別產生第一及第二差分信號元件，以反應該第一數位信號，該第一及第二差分信號元件之間的差值指示該第一數位信號的值；以及

一共同模式注入及擷取電路，係連接到該第一及第二介面節點，並具有傳送及接收狀態，在傳送狀態時，該注入及擷取電路將一共同模式信號注入到該第一及第二差分信號，以反應一該第二數位信號，在接收狀態時，該注入及擷取電路從該第一及第二差分信號擷取已注入到該第一及第二差分信號的一共同模式信號，藉此，該被注入的共同模式信號以大體上相同的程度影響該第一及第二差分信號元件。

11. 如申請專利範圍第10項的電路，其中該差分交換電路包括一電流開關。

12. 如申請專利範圍第10項的電路，其中該共同模式注入及擷取電路包括：

一第一電阻，係在該第一介面節點及該共同模式接取節點之間連接；



六、申請專利範圍

一 第二電阻，係在該共同模式接取節點及第二介面節點之間連接；

一 注入電路，係連接到該接取節點，用以在傳送狀態時注入該共同模式信號，並在接收狀態時斷開與該接取節點的連接；以及

從該接取節點擷取該共同模式信號。

13. 一種在一種積體電路(IC)中用以在第一及第二介面節點接收的電路，一第一數位信號作為第一及第二差分信號元件傳送，及一第二數位信號作為該差分信號元件傳遞的共同模式信號傳送，該電路包括：

一 差分接收器，係連接到該第一及第二介面節點，用以擷取該第一數位資料信號；以及

一 共同模式擷取電路，係連接到該第一及第二介面節點，用以擷取該共同模式信號。

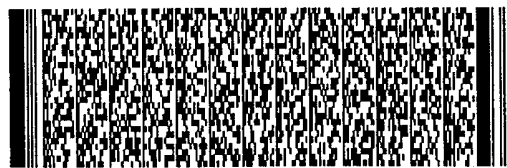
14. 如申請專利範圍第13項的電路，其中：

該第一數位信號是利用差分電流發信號產生；

將共同模式擷取電路包括一第一電阻，係在該第一介面節點及該擷取節點之間連接；及一第二電阻，係在該擷取節點及該第二介面節點之間連接，該共同模式信號代表從該擷取節點擷取的該第二數位信號；以及

該差分接收器具有連接到該第一及第二介面節點的輸入，並對二者進行差分回應，以產生該第一數位信號的輸出代表。

15. 一種用以接收作為第一及第二差分信號元件傳送的



六、申請專利範圍

一 第一數位信號及用以接收及傳送作為該差分信號元件傳遞之共同模式信號傳送的一第二數位信號之電路，該電路包括：

一 介面，係具有接收該第一及第二差分信號元件的第一及第二介面節點；

一 差分接收器，係連接到該第一及第二介面節點，並擷取該第一數位資料信號；

一 共同模式注入及擷取電路，係連接到該第一及第二介面節點，並具有傳送及接收狀態，在接收狀態時，該注入及擷取電路擷取第一及第二差分信號傳遞的一共同模式信號，在傳送狀態時，該注入及擷取電路將一共同模式信號注入到該介面，以反應一該第二數位信號，該被注入的共同模式信號以大體上相同的程度影響該第一及第二差分信號元件。

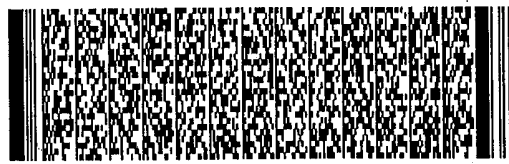
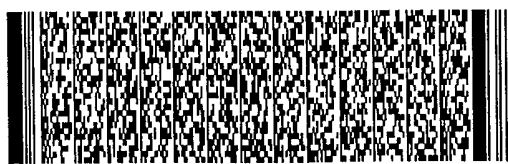
16. 如申請專利範圍第15項的電路，其中該共同模式注入及擷取電路包括：

一 第一電阻，係在該第一介面節點及一共同模式接取節點之間連接；

一 第二電阻，係在該接取節點及第二介面節點之間連接；

一 注入電路，係連接到該接取節點，用以在傳送狀態時注入該共同模式信號，並在接收狀態時斷開與該接取節點的連接；以及

從該接取節點擷取該共同模式信號。



六、申請專利範圍

17. 一種用以在具有第一及第二端點的介面傳送及接收第一及第二數位資料信號的系統，該系統包括：

一差分交換電路，係連接到該介面的第一端點，並產生第一及第二差分信號元件，以反應一第一數位信號，該第一及第二差分信號元件之間的差值指示該第一數位資料信號的值；

一差分接收器，係連接到該介面的第二端點，並根據第一及第二差分信號元件之間的差值來決定該第一數位資料信號的值；

一共同模式注入電路，係連接到該第一及第二端點之一，並將共同模式信號注入到該介面，該被注入的共同模式信號以大體上相同的程度影響該第一及第二差分信號元件；以及

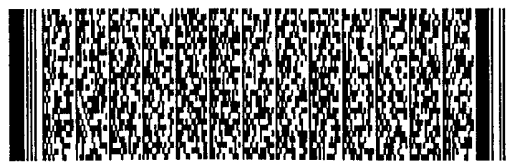
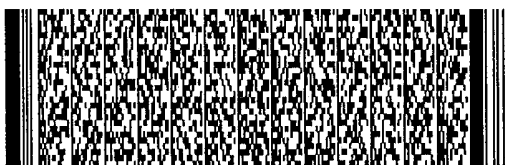
一共同模式擷取電路，係連接到該非第一及第二端點的其他端點，用以擷取該共同模式信號。

18. 如申請專利範圍第17項的系統，其中該共同模式注入電路係連接到該差分交換電路，而該共同模式擷取電路係連接到該差分接收器。

19. 一種在介面上傳送第一及第二數位資料信號的電路，包括：

一第一輸出階段，其具有第一及第二輸出節點，並包括一差分交換電路及一共同模式注入電路；

該差分交換電路產生第一及第二差分信號元件，以反應該第一數位信號，該第一及第二差分信號元件之間的差值



六、申請專利範圍

指示該第一數位信號的值，該第一及第二差分信號元件分別連接到該第一及第二輸出節點；

該共同模式注入電路，係連接到該第一及第二輸出節點，並提供一共同模式信號，用以根據一輸入信號注入到該第一及第二差分信號，該被注入的共同模式信號以大體上相同的程度影響該第一及第二差分信號元件；

一共同模式信號產生器，用以產生第一及第二補償共同模式信號，以反應該第二數位信號，提供的該第一共同模式信號係作為該共同模式注入電路的該輸入，該第二共同模式信號係連接到一第三輸出節點。

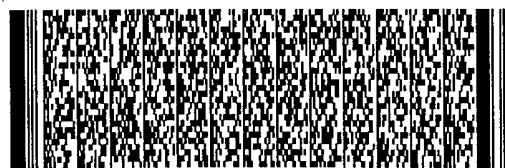
20. 如申請專利範圍第19項的電路，其中該差分交換電路包括一電流開關。

21. 如申請專利範圍第19項的電路，其中該共同模式注入電路包括一第一電阻，係在該第一輸出節點及一注入節點之間連接；及一第二電阻，係在該注入節點及該第二輸出節點之間連接，在該注入節點注入該共同模式信號。

22. 如申請專利範圍第19項的電路，其中該共同模式信號產生器包括：

一第一開關，用以在該第二數位信號在高電位時，將該第一共同模式信號連接到一第一電壓，並且在該第二數位信號在低電位時，將該第一共同模式信號連接到一第二電壓；以及

一第二開關，用以在該第二數位信號在低電位時，將該第二共同模式信號連接到一第一電壓，並且在該第二數位



六、申請專利範圍

信號在高電位時，將該第二共同模式信號連接到一第二電壓。

23. 如申請專利範圍第19項的電路，其中該共同模式信號產生器包括：

一第一輸出階段，用以產生第三及第四差分信號元件，以反應該第二數位信號；

該第三差分信號元件係作為連接到該共同模式注入電路的該第一共同模式信號；以及

該第四差分信號元件係作為連接到該第三輸出節點的該第二共同模式信號。

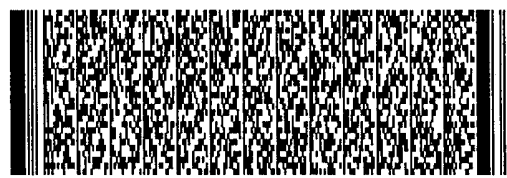
24. 如申請專利範圍第19項的電路，其中該介面包括三條沿著共同軸線排列的引線，每一條引線都具有離該共同軸線實質上固定的位移。

25. 一種用以傳送多個數位資料信號的電路，包括：

第一及第二輸出階段，每一個輸出階段都具有至少兩個輸出節點，並包括一差分交換電路及一共同模式注入電路；

該差分交換電路係連接到該各別的輸出階段，並產生一對差分信號元件，以分別反應第一及第二數位信號，彼等差分信號元件之間的差值指示該各別之第一或第二數位信號的值，該第一及第二差分信號元件分別連接到該第一及第二輸出節點；

一共同模式注入電路，係連接到與差分交換電路並聯之該各別的輸出節點，並將一共同模式信號注入到該對差分



六、申請專利範圍

信號，以反應一輸入信號，該被注入的共同模式信號以大體上相同的程度影響彼等差分信號元件；

一共同模式信號產生器，用以產生第一及第二補償共同模式信號，以反應該第三數位信號；

該第一共同模式信號係作為輸入供應到位於該第一輸出階段的共同模式注入電路，並且，該第二共同模式信號係作為輸入供應到位於該第二輸出階段的共同模式注入電路。

26. 如申請專利範圍第25項的電路，其中該差分交換電路包括一電流開關。

27. 如申請專利範圍第25項的電路，其中該共同模式注入電路包括一第一電阻，係在該各別之輸出階段中其中一個輸出節點及一注入節點之間連接；及一第二電阻，係在該注入節點及該各別之輸出階段中另一個輸出節點之間連接，在該注入節點注入該供應的共同模式信號。

28. 如申請專利範圍第25項的電路，其中該共同模式信號產生器包括：

一第一開關，用以在該第三數位信號在高電位時，將該第一共同模式信號連接到該第一電壓，並且在該第三數位信號在低電位時，將該第一共同模式信號連接到該第二電壓；以及

一第二開關，用以在該第三數位信號在低電位時，將該第二共同模式信號連接到一第一電壓，並且在該第三數位信號在高電位時，將該第二共同模式信號連接到一第二電



六、申請專利範圍

壓。

29. 如申請專利範圍第25項的電路，其中該共同模式信號產生器包括：

一第三輸出階段，用以產生第三對差分信號元件，以反應該第三數位信號；

該第三對差分信號元件之一係作為該第一共同模式信號，而該第一共同模式信號係作為位於該第二輸出階段中之共同模式注入電路的輸入所供應的第一共同模式信號；

該第三對差分信號元件的另一項作為該第二共同模式信號，而該第二共同模式信號係作為位於該第二輸出階段中之共同模式注入電路的輸入所供應的第一共同模式信號。

30. 如申請專利範圍第29項的電路，其中該第三輸出階段產生一第三共同模式信號，以反應第四資料信號，該第四資料信號係作為位於該第三輸出階段中之共同模式注入電路的輸入所供應的第四資料信號。

31. 如申請專利範圍第25項的電路，其中該介面包含四條沿著共同軸線排列之引線，每一條引線都具有離該共同軸線實質上固定之位移。

32. 一種用以傳送多個數位資料信號的系統，包括：

第一及第二輸出節點；

一第一差分交換電路，係連接到該第一及第二輸出節點，該第一差分交換電路將該第一輸出連接到一第一電流來源，並將該第二輸出連接到在該第一差分輸出狀態的一第一電流吸收，以及將該第一輸出連接到該第一電流吸收，



六、申請專利範圍

並將第二輸出連接到在第二差分輸出狀態的該第一電流來源；

一第一共同模式交換電路，係連接到該第一及第二輸出節點，該第一共同模式交換電路將該第一及第二輸出節點連接到在第一共同模式輸出狀態的一第二電流來源，並將該第一及第二輸出節點連接到在第二共同模式輸出狀態的一第二電流吸收；

第三輸出節點；

一第二共同模式交換電路，係連接到該第三輸出節點，該第二共同模式交換電路將該第三輸出節點連接到在第一共同模式輸出狀態的該第二電流吸收，並將該第三輸出節點連接到在第二共同模式輸出狀態的該第二電流來源；

一共同電流節點；

一第一電阻，係在該第一輸出節點及該共同電流節點之間連接；

一第二電阻，係在該共同電流節點及該第二輸出節點之間連接；

該共同電流節點以電力連接到該第三輸出節點。

33. 如申請專利範圍第32項的系統，進一步包括：

第四輸出節點；

該第二共同模式交換電路，係連接到該第三輸出節點，並將該第四輸出節點連接到在該第一共同模式輸出狀態中的該第二電流吸收，並將該第四輸出節點連接到在第二共同模式輸出狀態中的該第二電流來源；



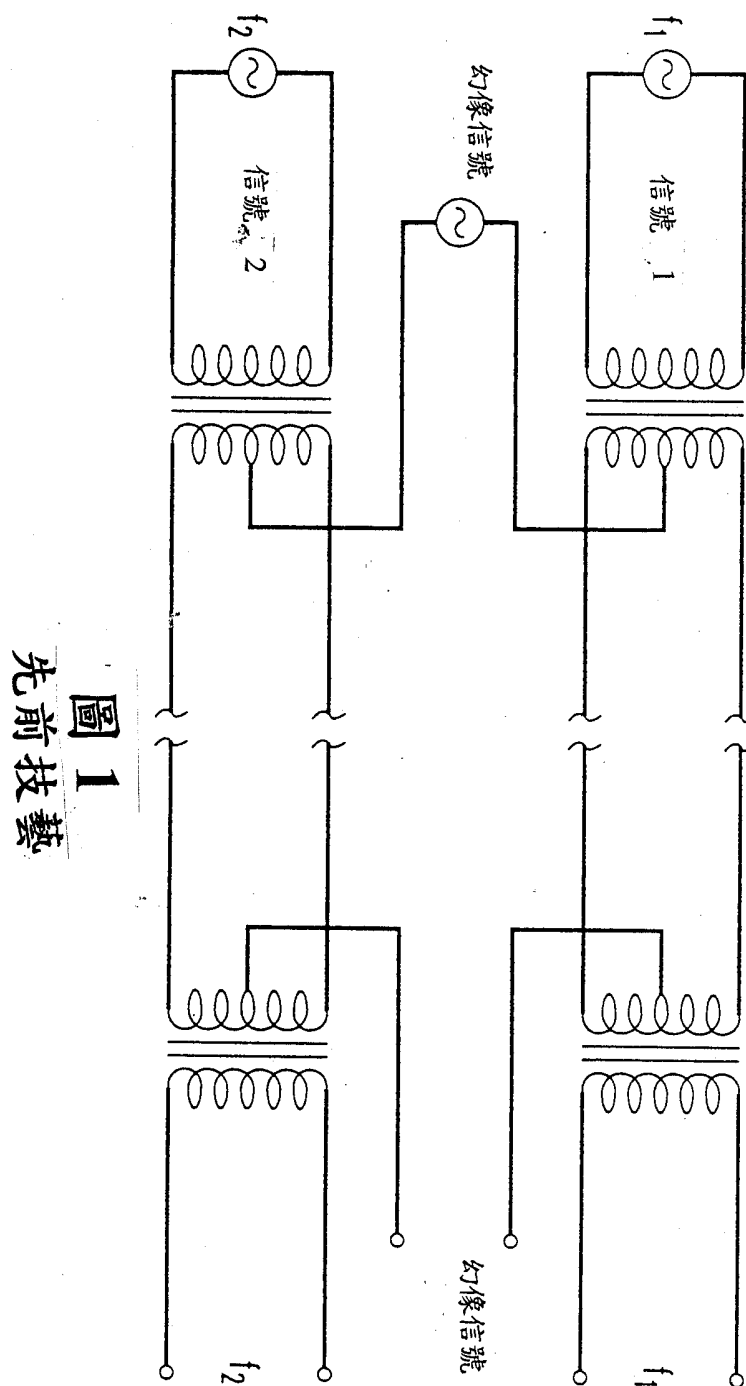
六、申請專利範圍

一 第三電阻，係將該共同電流節點連接到第三輸出節點；以及

一 第四電阻，係將該共同電流節點連接到第四輸出節點。



圖式



圖式

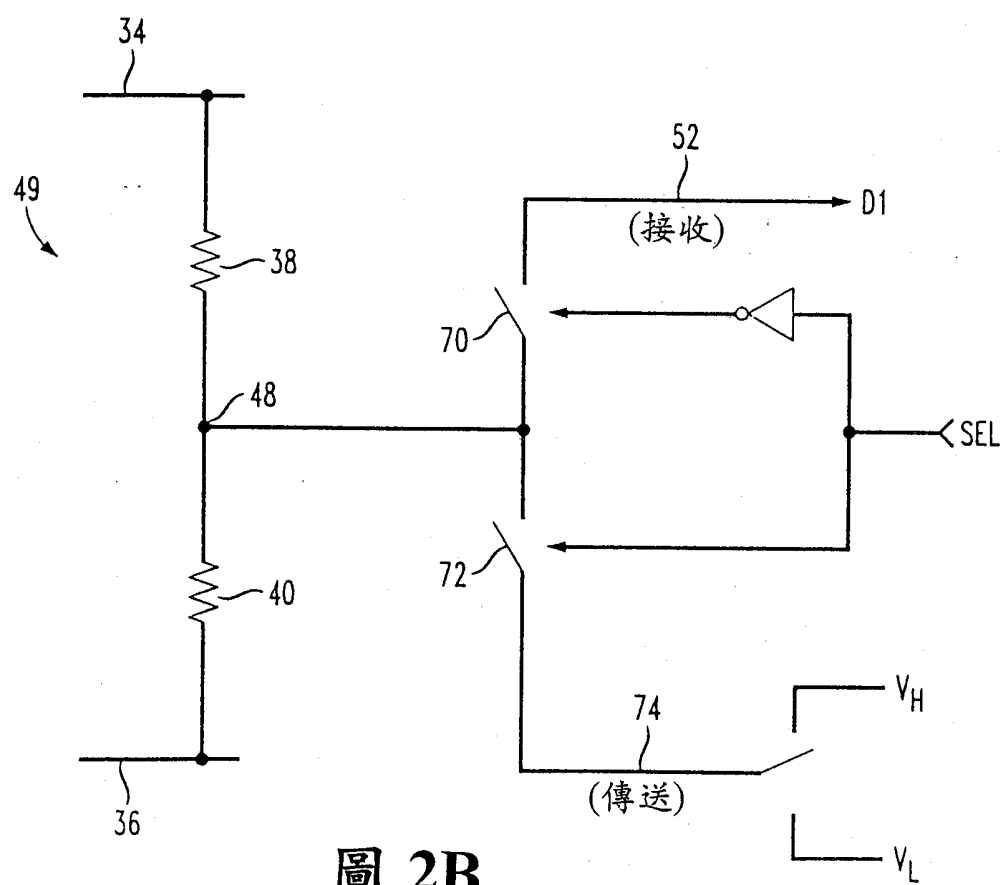


圖 2B

圖式

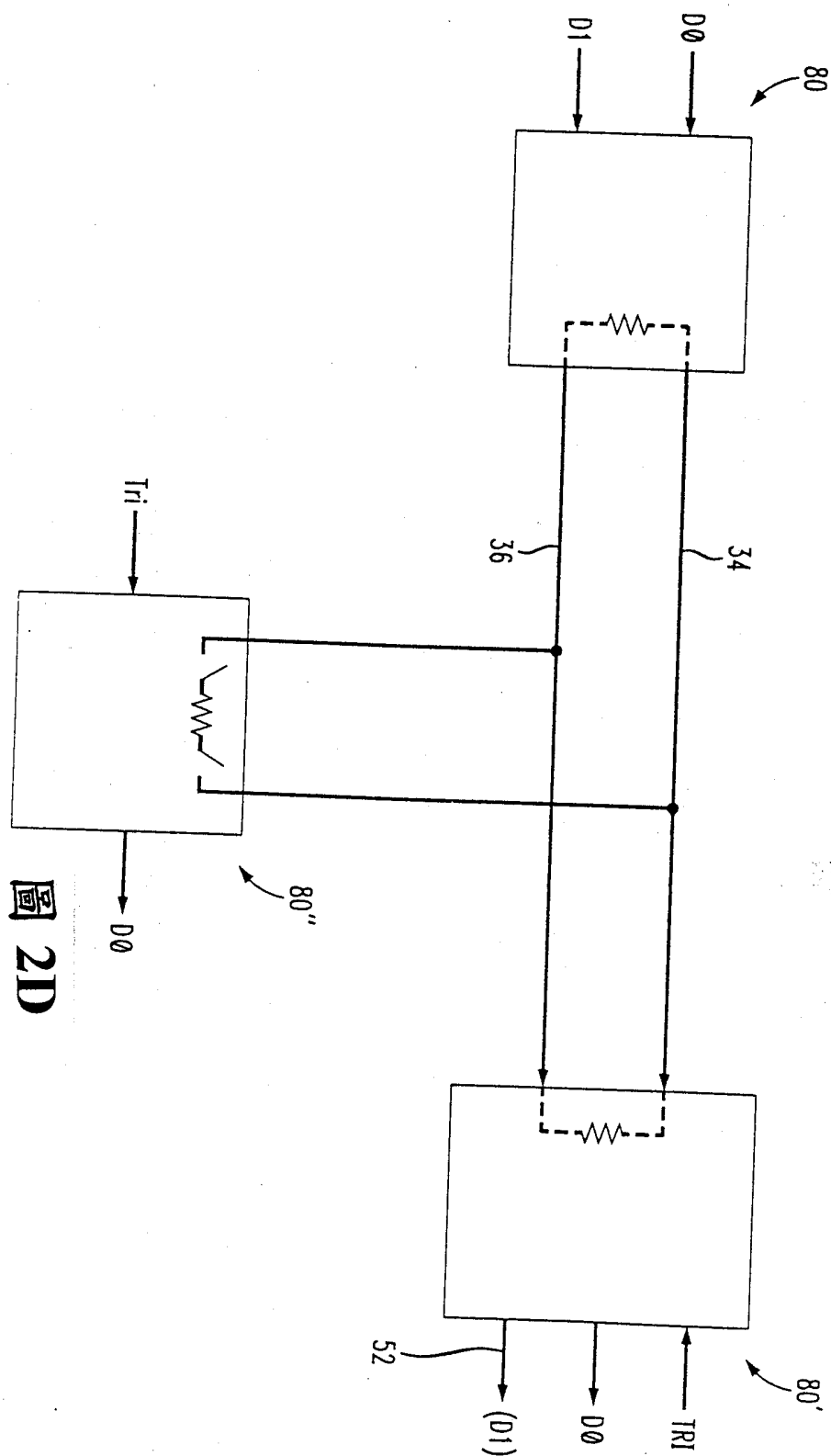


圖 2D

圖式

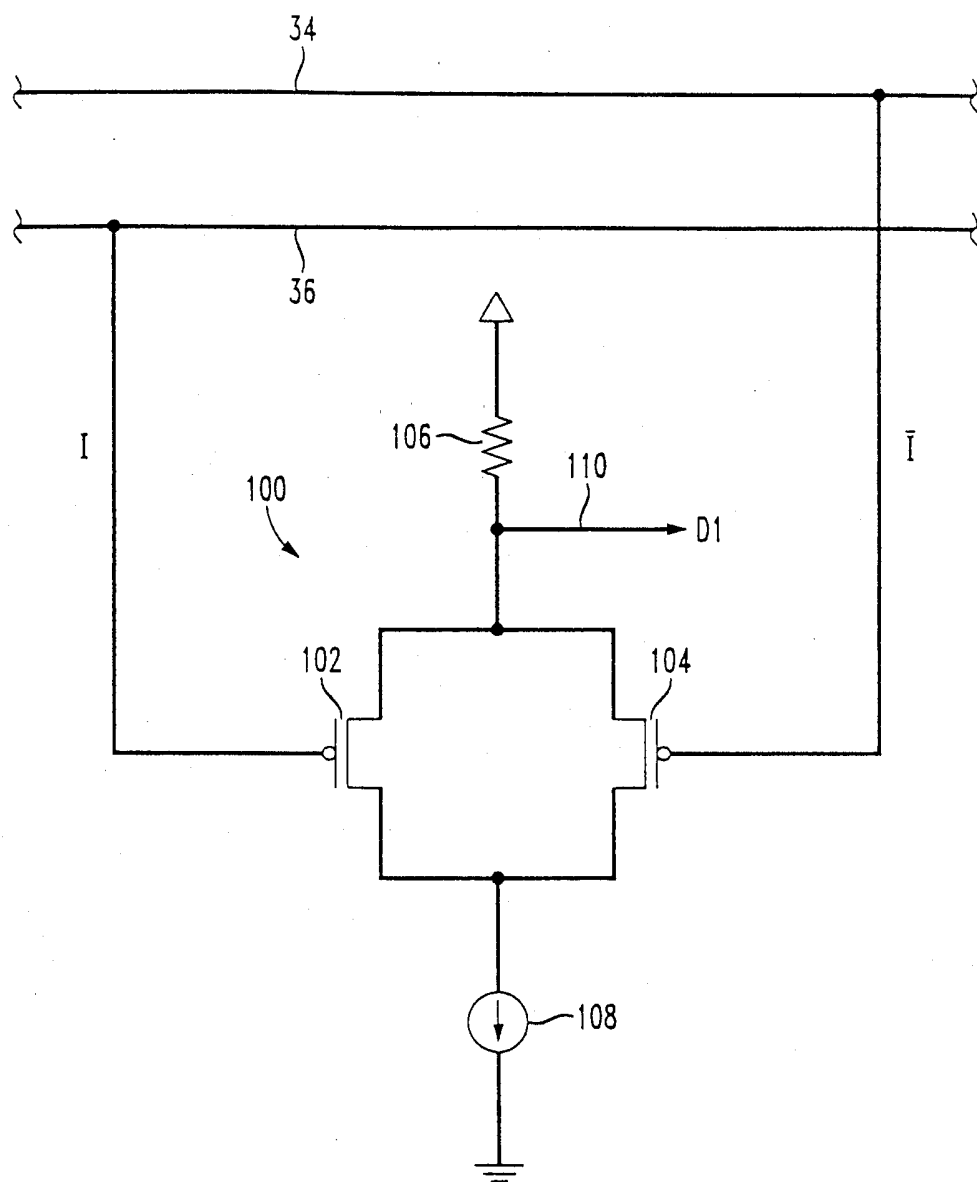


圖 2E

圖式

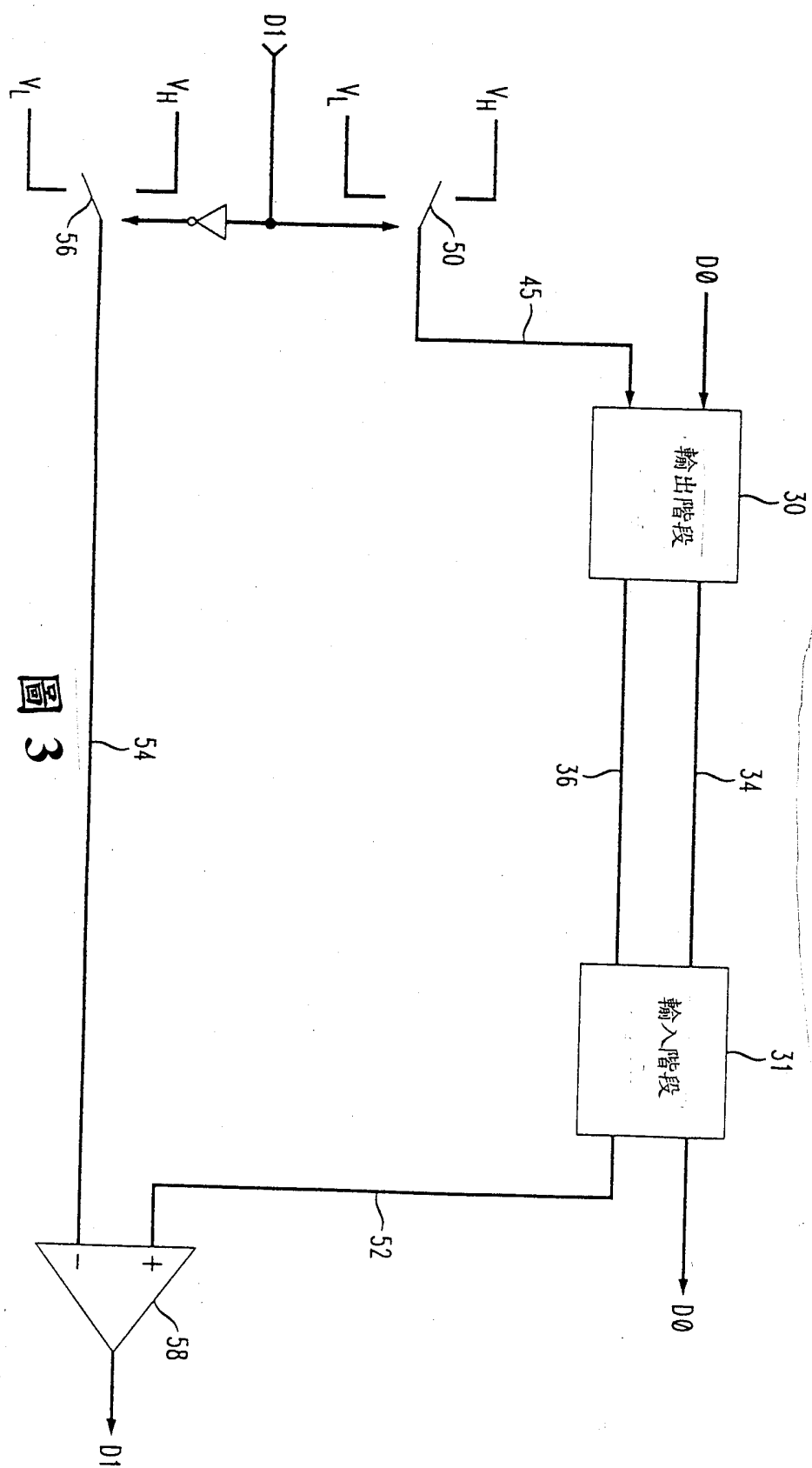


圖 3

圖式

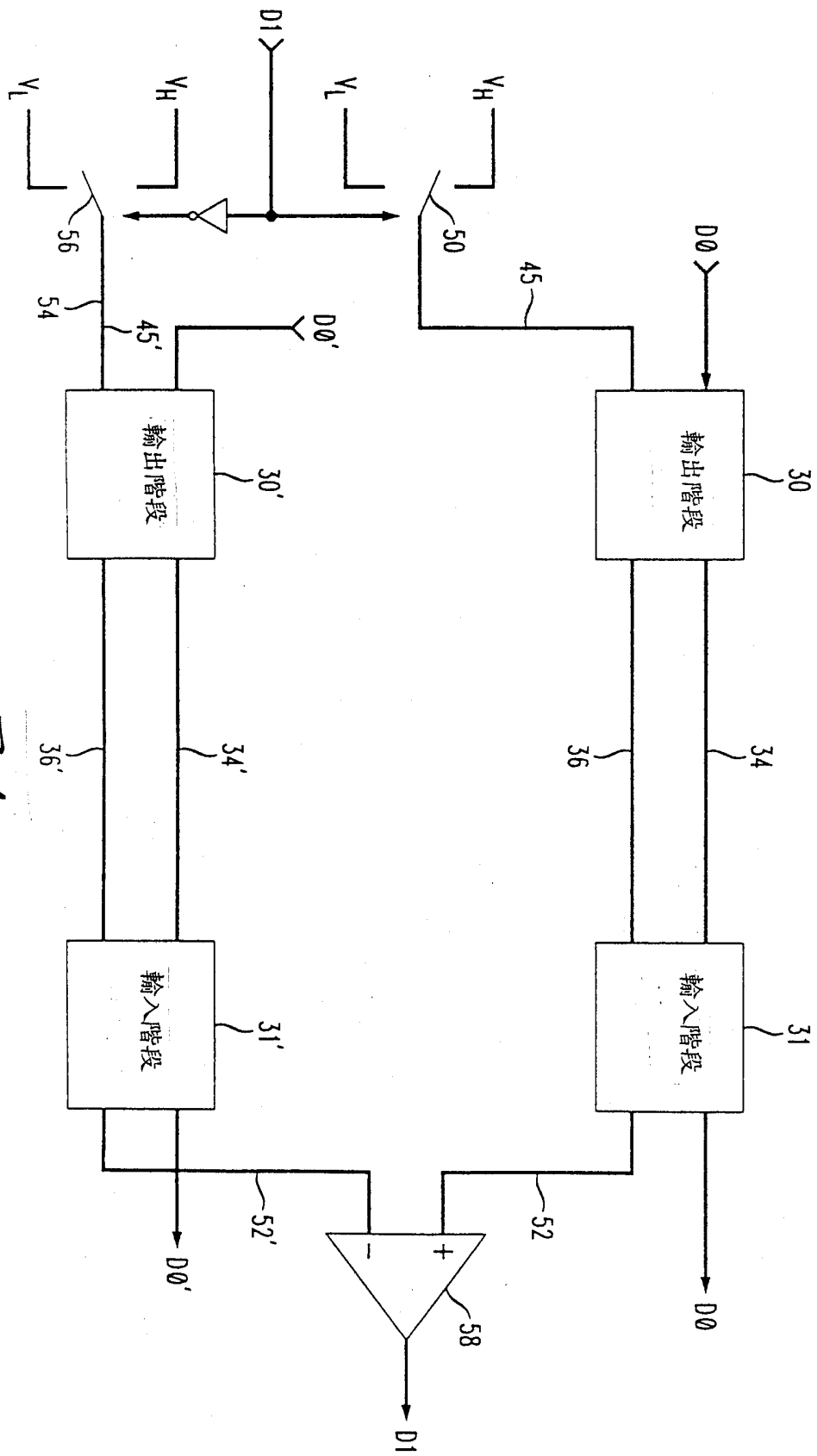


圖 4

圖式

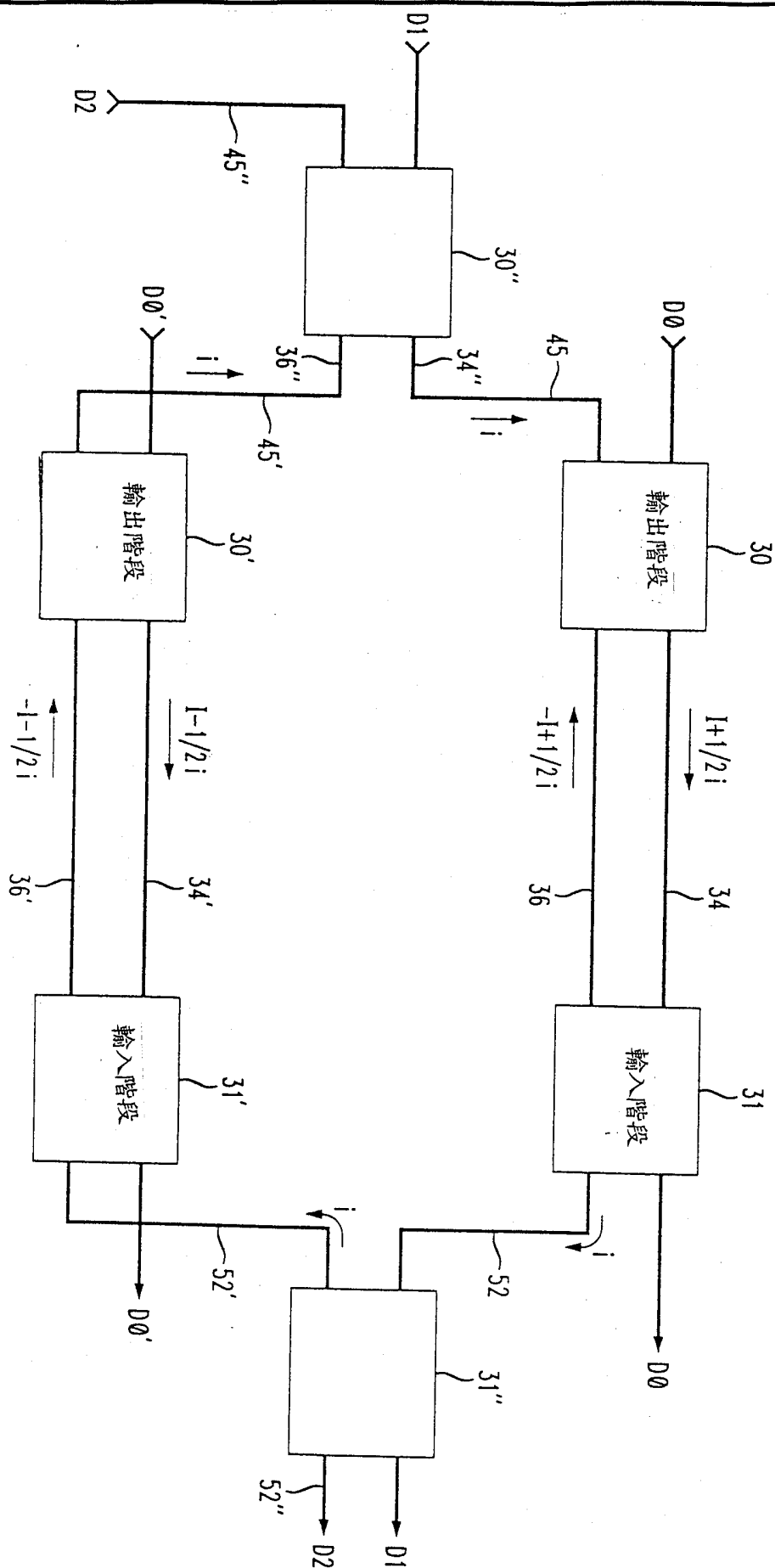
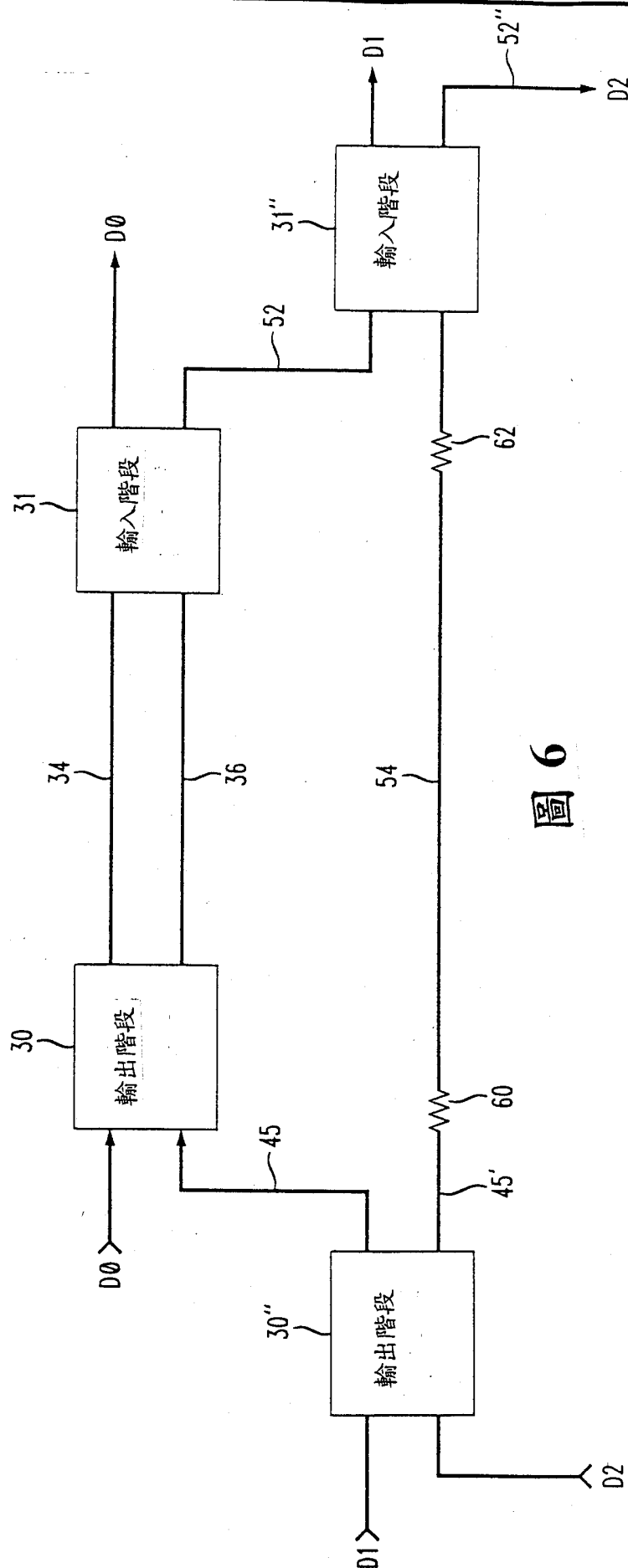


圖 5

圖式



回 9

圖式

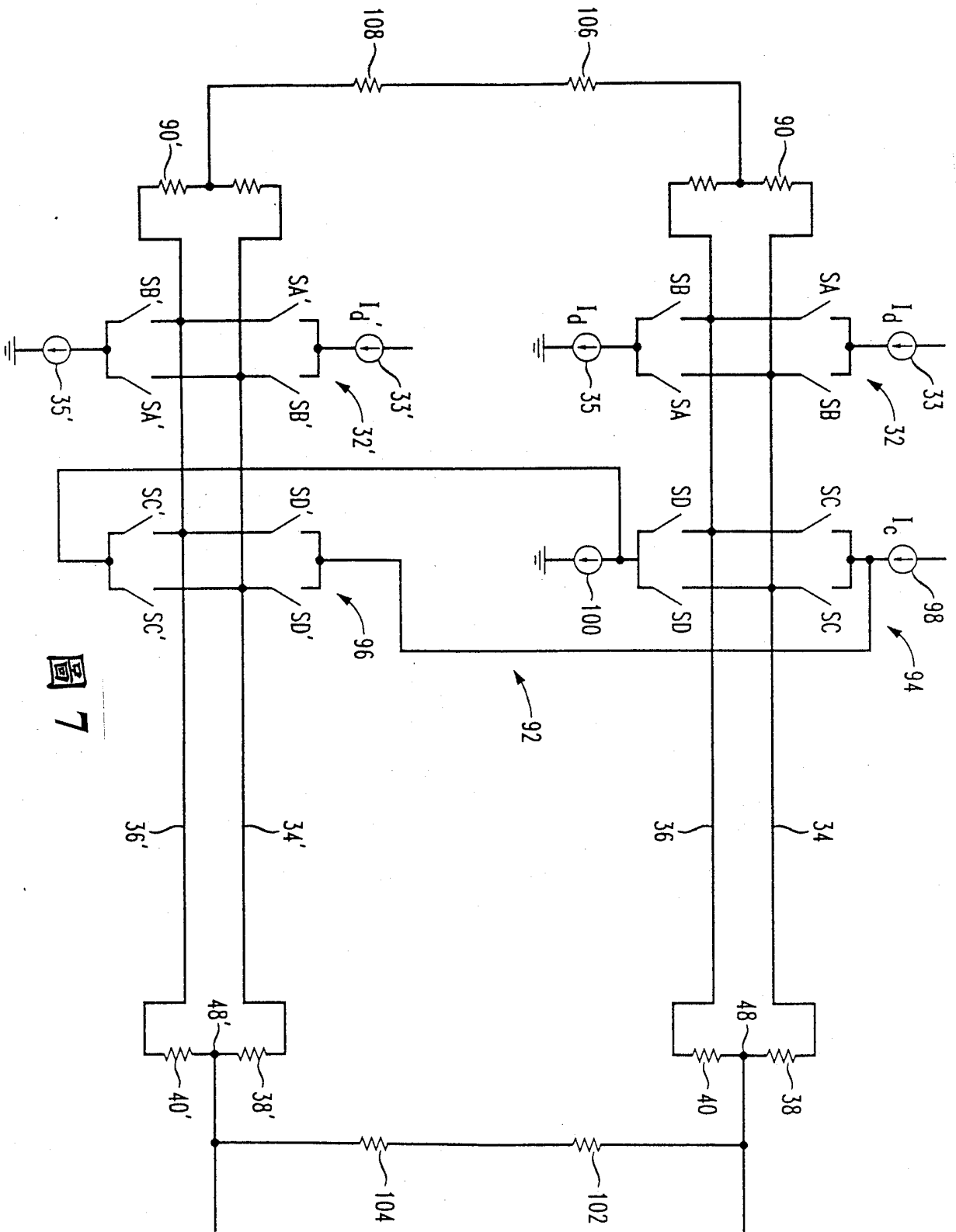


圖 7

圖式

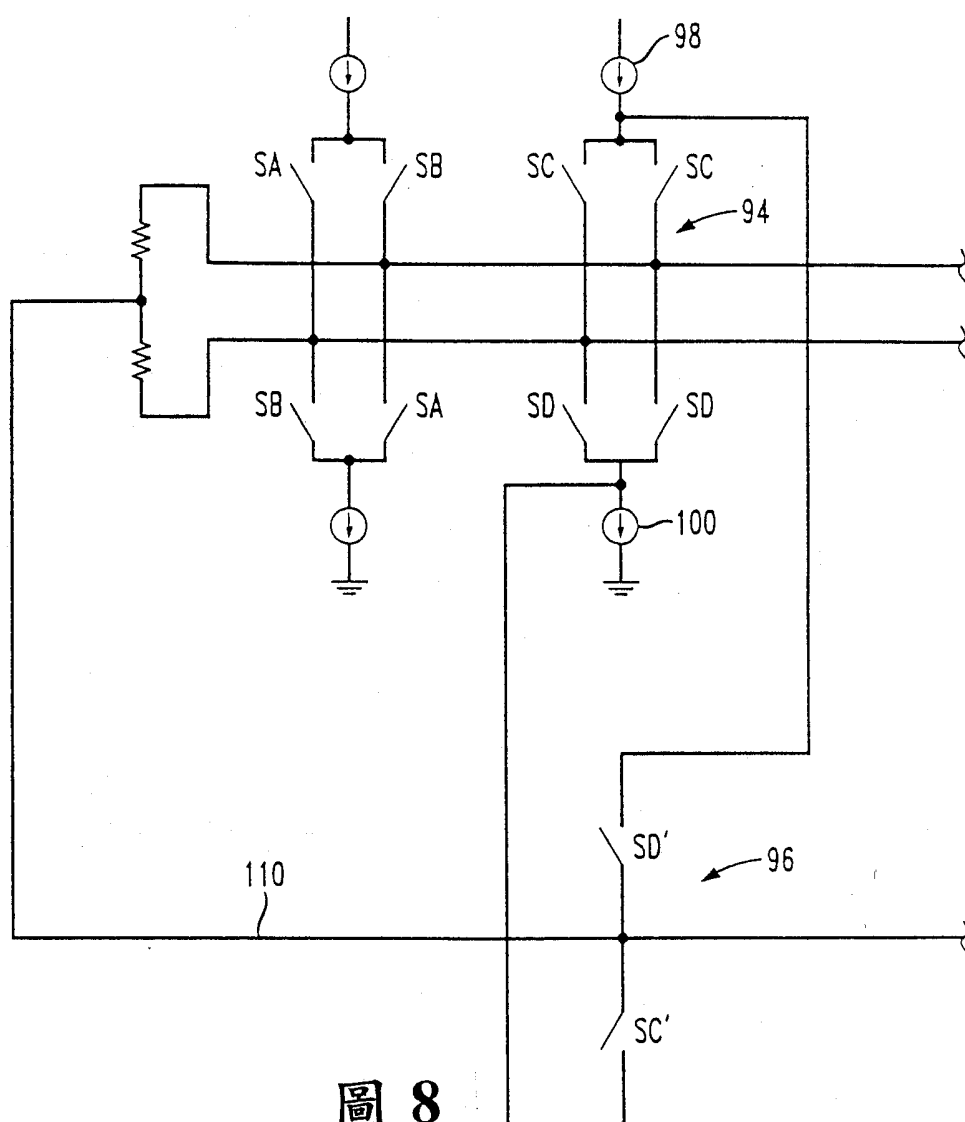


圖 8

466857

修正
88年8月16日 案號 88121668

90年8月16日

修正

五、發明說明(24)

- | | | | |
|----|----------|-----|------------|
| 30 | 輸出階段 | 82 | 開關 |
| 31 | 輸入階段 | 84 | 開關 |
| 32 | 差分交換電路 | 92 | 共同模式電流注入電路 |
| 34 | 介面 | 94 | 第一共同模式電流開關 |
| 36 | 介面 | 96 | 第二共同模式電流開關 |
| 38 | 電阻器 | 98 | 電流源 |
| 40 | 電阻器 | 100 | 接收器 |
| 42 | 電阻器 | 102 | 電晶體 |
| 44 | 電阻器 | 104 | 電晶體 |
| 45 | 信號 | 106 | 電阻負載 |
| 46 | 節點 | 108 | 電流驅動器 |
| 47 | 共同模式注入電路 | 110 | 輸出電壓 |
| 48 | 節點 | | |
| 49 | 共同模式擷取電路 | | |
| 50 | 開關 | | |
| 52 | 信號 | | |
| 54 | 電壓信號 | | |
| 56 | 開關 | | |
| 58 | 比較器 | | |
| 60 | 電阻器 | | |
| 62 | 電阻器 | | |
| 70 | 開關 | | |
| 72 | 開關 | | |
| 80 | 收發單元 | | |



六、申請專利範圍

1. 一種用以傳送數位資料的方法，包括下列的步驟：
切換多個離散值之間的第一差分信號，以便傳遞一第一數位資料信號；

切換多個離散值之間的第一共同模式信號，以便傳遞一第二數位資料信號；以及

在第一及第二信號路徑上提供第一差分信號及第一共同模式信號。

2. 如申請專利範圍第1項的方法，進一步包括下列的步驟：

在第三信號路徑上提供一信號值；以及

在該第三信號路徑上以與該第一共同模式信號位準之數值相反來切換信號值，如此將第二資料信號作為差分信號傳遞，此差分信號由該第一共同模式信號值及該第三信號路徑上之信號值定義。

3. 如申請專利範圍第1項的方法，進一步包括下列的步驟：

切換多個離散值之間的第二差分信號，以便傳遞一第三數位資料信號；

切換與第一共同模式信號之切換值相反之多個離散值之間的第二共同模式信號，藉此傳遞一該第二數位資料信號，該第二數位資料信號係作為具有作為差分信號元件該第一及第二共同模式信號級的差分信號；以及

在第三及第四信號路徑上提供第二差分信號及第二共同模式信號。



六、申請專利範圍

4. 如申請專利範圍第3項的方法，進一步包括下列的步驟：

藉由反應一第二數位資料信號的多個預定總量來改變第一及第二共同模式信號值的強度，該第一及第二共同模式信號值以相同的方式改變。

5. 一種用以傳送數位資料的電路，包括：

第一及第二介面節點；

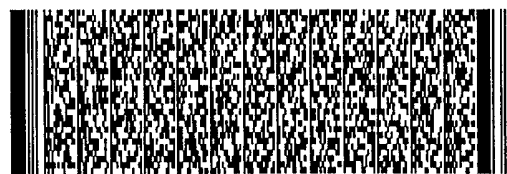
一差分交換電路，用以在該第一及第二介面節點分別產生第一及第二差分信號元件，以反應第一數位信號，該第一及第二差分信號元件之間的差值指示該第一數位信號的值；

一共同模式注入電路，係連接到該第一及第二介面節點，並在該第一及第二介面節點注入一共同模式信號，以反應一第二數位信號，該被注入的共同模式信號以大體上相同的程度影響該第一及第二差分信號元件。

6. 如申請專利範圍第5項的電路，其中該差分交換電路包括一電流開關。

7. 如申請專利範圍第5項的電路，其中該共同模式注入電路包括一第一電阻，係在該第一介面節點及一注入節點之間連接；及一第二電阻，係在該注入節點及該第二介面節點之間連接，在該注入節點注入該共同模式信號。

8. 如申請專利範圍第5項的電路，其中該被注入的共同模式信號是一開關電壓，其強度視該第二數位資料信號而定。



六、申請專利範圍

9. 如申請專利範圍第5項的電路，其中該被注入的共同模式信號是一開關電流，其強度視該第二數位資料信號而定。

10. 一種用以傳送一第一數位信號及用以傳送與接收第一及第二介面節點之間之一第二數位信號的電路，該電路包括：

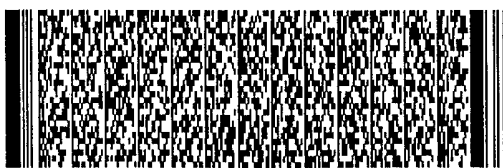
一差分交換電路，用以在該第一及第二介面節點分別產生第一及第二差分信號元件，以反應該第一數位信號，該第一及第二差分信號元件之間的差值指示該第一數位信號的值；以及

一共同模式注入及擷取電路，係連接到該第一及第二介面節點，並具有傳送及接收狀態，在傳送狀態時，該注入及擷取電路將一共同模式信號注入到該第一及第二差分信號，以反應一該第二數位信號，在接收狀態時，該注入及擷取電路從該第一及第二差分信號擷取已注入到該第一及第二差分信號的一共同模式信號，藉此，該被注入的共同模式信號以大體上相同的程度影響該第一及第二差分信號元件。

11. 如申請專利範圍第10項的電路，其中該差分交換電路包括一電流開關。

12. 如申請專利範圍第10項的電路，其中該共同模式注入及擷取電路包括：

一第一電阻，係在該第一介面節點及該共同模式接取節點之間連接；



六、申請專利範圍

一 第二電阻，係在該共同模式接取節點及第二介面節點之間連接；

一 注入電路，係連接到該接取節點，用以在傳送狀態時注入該共同模式信號，並在接收狀態時斷開與該接取節點的連接；以及

從該接取節點擷取該共同模式信號。

13. 一種在一種積體電路(IC)中用以在第一及第二介面節點接收的電路，一第一數位信號作為第一及第二差分信號元件傳送，及一第二數位信號作為該差分信號元件傳遞的共同模式信號傳送，該電路包括：

一 差分接收器，係連接到該第一及第二介面節點，用以擷取該第一數位資料信號；以及

一 共同模式擷取電路，係連接到該第一及第二介面節點，用以擷取該共同模式信號。

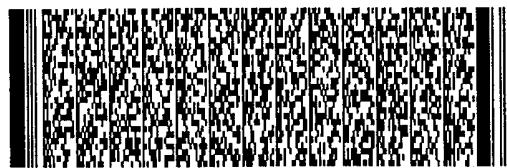
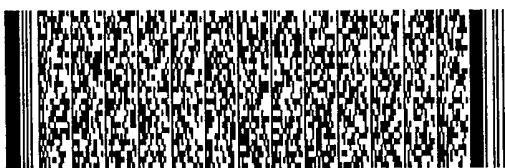
14. 如申請專利範圍第13項的電路，其中：

該第一數位信號是利用差分電流發信號產生；

將共同模式擷取電路包括一第一電阻，係在該第一介面節點及該擷取節點之間連接；及一第二電阻，係在該擷取節點及該第二介面節點之間連接，該共同模式信號代表從該擷取節點擷取的該第二數位信號；以及

該差分接收器具有連接到該第一及第二介面節點的輸入，並對二者進行差分回應，以產生該第一數位信號的輸出代表。

15. 一種用以接收作為第一及第二差分信號元件傳送的



六、申請專利範圍

一 第一數位信號及用以接收及傳送作為該差分信號元件傳遞之共同模式信號傳送的一第二數位信號之電路，該電路包括：

一 介面，係具有接收該第一及第二差分信號元件的第一及第二介面節點；

一 差分接收器，係連接到該第一及第二介面節點，並擷取該第一數位資料信號；

一 共同模式注入及擷取電路，係連接到該第一及第二介面節點，並具有傳送及接收狀態，在接收狀態時，該注入及擷取電路擷取第一及第二差分信號傳遞的一共同模式信號，在傳送狀態時，該注入及擷取電路將一共同模式信號注入到該介面，以反應一該第二數位信號，該被注入的共同模式信號以大體上相同的程度影響該第一及第二差分信號元件。

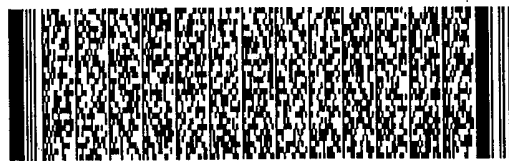
16. 如申請專利範圍第15項的電路，其中該共同模式注入及擷取電路包括：

一 第一電阻，係在該第一介面節點及一共同模式接取節點之間連接；

一 第二電阻，係在該接取節點及第二介面節點之間連接；

一 注入電路，係連接到該接取節點，用以在傳送狀態時注入該共同模式信號，並在接收狀態時斷開與該接取節點的連接；以及

從該接取節點擷取該共同模式信號。



六、申請專利範圍

17. 一種用以在具有第一及第二端點的介面傳送及接收第一及第二數位資料信號的系統，該系統包括：

一差分交換電路，係連接到該介面的第一端點，並產生第一及第二差分信號元件，以反應一第一數位信號，該第一及第二差分信號元件之間的差值指示該第一數位資料信號的值；

一差分接收器，係連接到該介面的第二端點，並根據第一及第二差分信號元件之間的差值來決定該第一數位資料信號的值；

一共同模式注入電路，係連接到該第一及第二端點之一，並將共同模式信號注入到該介面，該被注入的共同模式信號以大體上相同的程度影響該第一及第二差分信號元件；以及

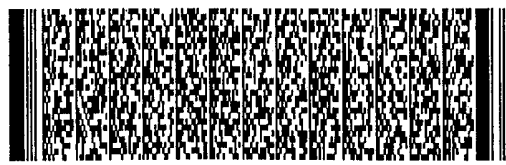
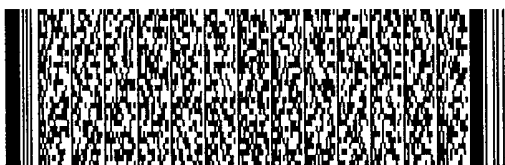
一共同模式擷取電路，係連接到該非第一及第二端點的其他端點，用以擷取該共同模式信號。

18. 如申請專利範圍第17項的系統，其中該共同模式注入電路係連接到該差分交換電路，而該共同模式擷取電路係連接到該差分接收器。

19. 一種在介面上傳送第一及第二數位資料信號的電路，包括：

一第一輸出階段，其具有第一及第二輸出節點，並包括一差分交換電路及一共同模式注入電路；

該差分交換電路產生第一及第二差分信號元件，以反應該第一數位信號，該第一及第二差分信號元件之間的差值



六、申請專利範圍

指示該第一數位信號的值，該第一及第二差分信號元件分別連接到該第一及第二輸出節點；

該共同模式注入電路，係連接到該第一及第二輸出節點，並提供一共同模式信號，用以根據一輸入信號注入到該第一及第二差分信號，該被注入的共同模式信號以大體上相同的程度影響該第一及第二差分信號元件；

一共同模式信號產生器，用以產生第一及第二補償共同模式信號，以反應該第二數位信號，提供的該第一共同模式信號係作為該共同模式注入電路的該輸入，該第二共同模式信號係連接到一第三輸出節點。

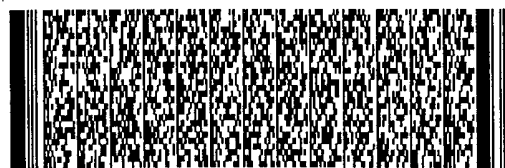
20. 如申請專利範圍第19項的電路，其中該差分交換電路包括一電流開關。

21. 如申請專利範圍第19項的電路，其中該共同模式注入電路包括一第一電阻，係在該第一輸出節點及一注入節點之間連接；及一第二電阻，係在該注入節點及該第二輸出節點之間連接，在該注入節點注入該共同模式信號。

22. 如申請專利範圍第19項的電路，其中該共同模式信號產生器包括：

一第一開關，用以在該第二數位信號在高電位時，將該第一共同模式信號連接到一第一電壓，並且在該第二數位信號在低電位時，將該第一共同模式信號連接到一第二電壓；以及

一第二開關，用以在該第二數位信號在低電位時，將該第二共同模式信號連接到一第一電壓，並且在該第二數位



六、申請專利範圍

信號在高電位時，將該第二共同模式信號連接到一第二電壓。

23. 如申請專利範圍第19項的電路，其中該共同模式信號產生器包括：

一第一輸出階段，用以產生第三及第四差分信號元件，以反應該第二數位信號；

該第三差分信號元件係作為連接到該共同模式注入電路的該第一共同模式信號；以及

該第四差分信號元件係作為連接到該第三輸出節點的該第二共同模式信號。

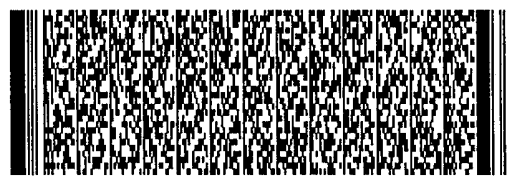
24. 如申請專利範圍第19項的電路，其中該介面包括三條沿著共同軸線排列的引線，每一條引線都具有離該共同軸線實質上固定的位移。

25. 一種用以傳送多個數位資料信號的電路，包括：

第一及第二輸出階段，每一個輸出階段都具有至少兩個輸出節點，並包括一差分交換電路及一共同模式注入電路；

該差分交換電路係連接到該各別的輸出階段，並產生一對差分信號元件，以分別反應第一及第二數位信號，彼等差分信號元件之間的差值指示該各別之第一或第二數位信號的值，該第一及第二差分信號元件分別連接到該第一及第二輸出節點；

一共同模式注入電路，係連接到與差分交換電路並聯之該各別的輸出節點，並將一共同模式信號注入到該對差分



六、申請專利範圍

信號，以反應一輸入信號，該被注入的共同模式信號以大體上相同的程度影響彼等差分信號元件；

一共同模式信號產生器，用以產生第一及第二補償共同模式信號，以反應該第三數位信號；

該第一共同模式信號係作為輸入供應到位於該第一輸出階段的共同模式注入電路，並且，該第二共同模式信號係作為輸入供應到位於該第二輸出階段的共同模式注入電路。

26. 如申請專利範圍第25項的電路，其中該差分交換電路包括一電流開關。

27. 如申請專利範圍第25項的電路，其中該共同模式注入電路包括一第一電阻，係在該各別之輸出階段中其中一個輸出節點及一注入節點之間連接；及一第二電阻，係在該注入節點及該各別之輸出階段中另一個輸出節點之間連接，在該注入節點注入該供應的共同模式信號。

28. 如申請專利範圍第25項的電路，其中該共同模式信號產生器包括：

一第一開關，用以在該第三數位信號在高電位時，將該第一共同模式信號連接到該第一電壓，並且在該第三數位信號在低電位時，將該第一共同模式信號連接到該第二電壓；以及

一第二開關，用以在該第三數位信號在低電位時，將該第二共同模式信號連接到一第一電壓，並且在該第三數位信號在高電位時，將該第二共同模式信號連接到一第二電



六、申請專利範圍

壓。

29. 如申請專利範圍第25項的電路，其中該共同模式信號產生器包括：

一第三輸出階段，用以產生第三對差分信號元件，以反應該第三數位信號；

該第三對差分信號元件之一係作為該第一共同模式信號，而該第一共同模式信號係作為位於該第二輸出階段中之共同模式注入電路的輸入所供應的第一共同模式信號；

該第三對差分信號元件的另一項作為該第二共同模式信號，而該第二共同模式信號係作為位於該第二輸出階段中之共同模式注入電路的輸入所供應的第一共同模式信號。

30. 如申請專利範圍第29項的電路，其中該第三輸出階段產生一第三共同模式信號，以反應第四資料信號，該第四資料信號係作為位於該第三輸出階段中之共同模式注入電路的輸入所供應的第四資料信號。

31. 如申請專利範圍第25項的電路，其中該介面包含四條沿著共同軸線排列之引線，每一條引線都具有離該共同軸線實質上固定之位移。

32. 一種用以傳送多個數位資料信號的系統，包括：

第一及第二輸出節點；

一第一差分交換電路，係連接到該第一及第二輸出節點，該第一差分交換電路將該第一輸出連接到一第一電流來源，並將該第二輸出連接到在該第一差分輸出狀態的第一電流吸收，以及將該第一輸出連接到該第一電流吸收，



六、申請專利範圍

並將第二輸出連接到在第二差分輸出狀態的該第一電流來源；

一第一共同模式交換電路，係連接到該第一及第二輸出節點，該第一共同模式交換電路將該第一及第二輸出節點連接到在第一共同模式輸出狀態的一第二電流來源，並將該第一及第二輸出節點連接到在第二共同模式輸出狀態的一第二電流吸收；

第三輸出節點；

一第二共同模式交換電路，係連接到該第三輸出節點，該第二共同模式交換電路將該第三輸出節點連接到在第一共同模式輸出狀態的該第二電流吸收，並將該第三輸出節點連接到在第二共同模式輸出狀態的該第二電流來源；

一共同電流節點；

一第一電阻，係在該第一輸出節點及該共同電流節點之間連接；

一第二電阻，係在該共同電流節點及該第二輸出節點之間連接；

該共同電流節點以電力連接到該第三輸出節點。

33. 如申請專利範圍第32項的系統，進一步包括：

第四輸出節點；

該第二共同模式交換電路，係連接到該第三輸出節點，並將該第四輸出節點連接到在該第一共同模式輸出狀態中的該第二電流吸收，並將該第四輸出節點連接到在第二共同模式輸出狀態中的該第二電流來源；



六、申請專利範圍

一 第三電阻，係將該共同電流節點連接到第三輸出節點；以及

一 第四電阻，係將該共同電流節點連接到第四輸出節點。

