



(12) 发明专利

(10) 授权公告号 CN 101978498 B

(45) 授权公告日 2013. 09. 18

(21) 申请号 200880126436. 8

(22) 申请日 2008. 12. 17

(30) 优先权数据

61/027, 393 2008. 02. 08 US

12/204, 743 2008. 09. 04 US

(85) PCT申请进入国家阶段日

2010. 08. 04

(86) PCT申请的申请数据

PCT/US2008/087287 2008. 12. 17

(87) PCT申请的公布数据

W02009/099483 EN 2009. 08. 13

(73) 专利权人 美商豪威科技股份有限公司

地址 美国加利福尼亚州

(72) 发明人 V·韦内齐亚 戴幸志 D·毛

真锅宗平 H·E·罗兹 钱卫东

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 毛力

(51) Int. Cl.

H01L 27/146(2006. 01)

(56) 对比文件

US 2006/0094151 A1, 2006. 05. 04, 附图 8、9 及说明书 62 - 70 段 .

US 2006/0094151 A1, 2006. 05. 04, 附图 8、9 及说明书 62 - 70 段 .

US 2007/0200148 A1, 2007. 08. 30, 附图 2, 说明书 41 - 43 段 .

US 2002/0153478 A1, 2002. 10. 24, 全文 .

US 2007/0241377 A1, 2007. 10. 18, 全文 .

审查员 凌宇飞

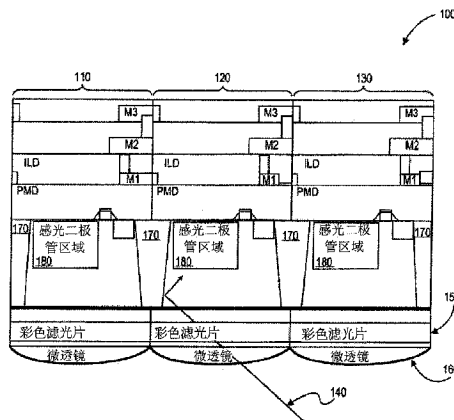
权利要求书2页 说明书5页 附图7页

(54) 发明名称

具有深光反射沟槽的背照式图像传感器

(57) 摘要

本发明提供一种像素阵列,其是使用基板形成的,该基板具有前侧及用于接收入射光的背侧。各个像素通常包含金属化层、感光区域及沟槽,这种金属化层被包含在该基板的前侧中,该感光区域是形成于该基板的后侧中,该沟槽围绕该基板的后侧中的感光区域而形成。该沟槽造成入射光被导引远离该沟槽并朝向该感光区域。



CN 101978498 B

1. 一种图像传感器,包括:

利用具有前侧及背侧的基板形成的像素阵列,其中该背侧是用于接收入射光,每个像素包含:

该基板的前侧中所包括的金属化层;及

形成至所述金属化层的背侧的感光区域;及

形成在所述基板中并围绕所述感光区域而形成的沟槽,该沟槽位于从所述基板的前侧到所述基板的背侧,并且在所述基板的厚度方向上该沟槽长于所述感光区域,该沟槽造成该在所述基板的背侧所接收的入射光被导引远离该沟槽并朝向该感光区域;

其中所述沟槽涂布或填充有金属材料,或填充有氧化物,或所述沟槽涂布有反射层,所述反射层保形地被施加到所述沟槽的表面。

2. 如权利要求 1 所述的图像传感器,其中该沟槽是由气体填充的或被排空以产生真空或部分真空。

3. 如权利要求 1 所述的图像传感器,其中该沟槽的一部分位于一区域中,该区域至少部分地处于相邻像素的周边。

4. 如权利要求 1 所述的图像传感器,其中该沟槽是在使该基板的背侧薄化之后形成的。

5. 如权利要求 4 所述的图像传感器,其中利用化学或机械平坦化 (CMP) 处理使该基板薄化。

6. 如权利要求 4 所述的图像传感器,其中在使用浅沟槽隔离 (STI) 区域作为蚀刻终止层的情况下利用化学蚀刻处理使该基板薄化。

7. 如权利要求 1 所述的图像传感器,其中该基板的背侧所接收的入射光响应于在该沟槽与该基板之间的介面处的全内反射而从该沟槽反射。

8. 如权利要求 1 所述的图像传感器,其中填充该沟槽的材料具有比该基板的折射率小的折射率。

9. 如权利要求 1 所述的图像传感器,其中该沟槽具有在该沟槽与该感光区域的介面处的反射性金属。

10. 如权利要求 1 所述的图像传感器,其中该沟槽是使用非保形沉积介电膜加以密封的。

11. 如权利要求 1 所述的图像传感器,其中该沟槽是通过在围绕着该感光区域的周边区域的一部分中的浅沟槽隔离 (STI) 区域的背侧蚀刻而形成的。

12. 如权利要求 1 所述的图像传感器,其中该基板的背侧被图案化并被蚀刻以露出浅沟槽隔离 (STI) 区域。

13. 如权利要求 1 的图像传感器,其中该沟槽是通过蚀刻该浅沟槽隔离 (STI) 区域并通过用二氧化硅来填充被蚀刻的 STI 区域而形成的。

14. 如权利要求 1 所述的图像传感器,其中该沟槽是通过蚀刻该浅沟槽隔离 (STI) 区域使得一硅层残留于该 STI 区域中而形成的。

15. 一种用于形成深光反射沟槽的方法,包括:

形成与沟槽相邻的感光区域,该感光区域形成为至少通过在其中形成有该沟槽的水平;

移除基板的背侧的一部分使得该沟槽的表面被暴露；

移除被暴露的沟槽的一部分；及

用具有与该基板不同的折射率的材料来填充由被暴露的沟槽的被移除的部分先前所占据的区域；

其中所述沟槽形成在具有前侧和背侧的基板中，该沟槽位于从所述基板的前侧到所述基板的背侧，并且在所述基板的厚度方向上该沟槽长于所述感光区域，该沟槽造成该在所述基板的背侧所接收的入射光被导引远离该沟槽并朝向该感光区域，其中所述沟槽涂布或填充有金属材料，或填充有氧化物，或所述沟槽涂布有反射层，所述反射层保形地被施加到所述沟槽的表面。

16. 如权利要求 15 所述的方法，其进一步包括施加非保形层以涂布该基板的背侧。

17. 如权利要求 15 所述的方法，其进一步包括将反射层施加至通过移除被暴露的沟槽的一部分而露出的表面。

18. 一种用于形成深光反射沟槽的方法，包括：

形成与沟槽相邻的感光区域，其中该感光区域及该沟槽是使用基板的顶侧形成的；

蚀刻该基板的背侧的一部分，使得该沟槽被形成；及

用具有与该基板不同的折射率的材料来填充由基板背侧被蚀刻的部分先前所占据的区域；

其中所述沟槽形成在具有前侧和背侧的基板中，该沟槽位于从所述基板的前侧到所述基板的背侧，并且在所述基板的厚度方向上该沟槽长于所述感光区域，该沟槽造成该在所述基板的背侧所接收的入射光被导引远离该沟槽并朝向该感光区域，其中所述沟槽涂布或填充有金属材料，或填充有氧化物，或所述沟槽涂布有反射层，所述反射层保形地被施加到所述沟槽的表面。

19. 如权利要求 15 所述的方法，其中该沟槽被蚀刻以留下一硅层。

20. 如权利要求 19 所述的方法，其进一步包括离子注入背侧硅。

具有深光反射沟槽的背照式图像传感器

[0001] 本发明主张 2008 年 2 月 8 号申请的美国专利临时申请案第 61/027, 393 号题为「具有深光反射沟槽的背照式图像传感器」的权利, 其以引用方式并入本文中。

技术领域

[0002] 本发明一般涉及成像电路, 尤其涉及但不限于图像传感器。

背景技术

[0003] 集成电路已被研发以减小用于实施电路系统的元件的尺寸。举例来说, 集成电路利用越来越小的设计特征, 其能减少用于实施该电路系统的面积, 使得现在多种设计特征正好在可见光的波长以下。随着图像传感器及作为感测阵列的一部分的单独的像素的尺寸不断缩小, 重要的是更有效地捕获照射该感测阵列的入射光。因此, 更有效地捕获入射光有助于维持或改善由尺寸不断缩小的感测阵列所捕获的电子图像的品质。

发明内容

[0004] 本文描述一种图像感测深光反射沟槽的实施例。在如下描述中提到多个具体细节以提供这种实施例的一透彻的理解。然而, 本领域技术人员将了解此处描述的技术可被实践而不具有一个或更多个这种具体细节, 或具有其他方法、元件、材料等。在其他情况下, 熟知的结构、材料或操作未被详细显示或描述以避免混淆某些方面。

[0005] 贯穿此说明书, 对「一个实施例」或「一实施例」的引用意为一种结合该实施例而描述的特定特征、结构、或特性被包含于本发明的至少一个实施例中。因此, 在此说明的多个地方, 用语「在一个实施例中」或「在一实施例中」的出现不必都涉及该相同的实施例。此外, 在一个或更多个实施例中, 这种特定的特征、结构或特性可以任何适当的方式组合。使用于此的术语「或」通常意为包含一种包含功能的意思, 例如「及 / 或」。

[0006] 总体而言, 集成电路包括用于多种应用的电路。这种应用使用多种装置, 例如逻辑装置、成像器 (包含 CMOS 及 CCD 成像器) 及存储器 (例如 DRAM 以及基于 NOR 及 NAND 的闪存存储器装置)。这些装置通常利用晶体管以发挥多种功能, 包含信号的切换及放大。

[0007] 晶体管通常是通过执行于一硅基板上的光刻处理而形成于集成电路中。这种处理包含诸如将一光刻胶层施加至该基板、使用光 (包含深紫外波长) 将该光刻胶层曝光成一图案、通过蚀刻移除该光刻胶的曝光部分 (或非曝光部分, 仰赖于所使用的正光刻胶或负光刻胶) 及例如通过沉积或注入附加材料而修改曝光结构的步骤以形成多种用于电子元件 (包含晶体管) 的结构。

[0008] 术语「基板」包含使用基于硅、锗化硅、锗、砷化镓及类似物的半导体形成的基板。术语基板亦可涉及已被执行于该基板上以在该基板中形成区域及 / 或结的先前处理步骤。术语基板亦可包含多种技术, 例如掺杂及未掺杂半导体、硅的外延层及形成于该基板上的其他半导体结构。

[0009] 化学机械平坦化 (CMP) 可经执行以提供适于形成附加结构的被修改基板的表面。

这种附加结构可通过执行诸如上述列出的处理步骤而被添加至该基板。

[0010] 由于作为一感测阵列的一部分的单独的像素中的这种图像传感器的尺寸日益变小,多种设计尝试更有效地捕获照射该感测阵列的入射光。举例来说,像素的光感测元件(例如光电二极管)的面积通常是通过在各个像素上(或之下)配置一微透镜而被最大化,使得该入射光被更好地聚焦于该光感测元件上。光通过该微透镜的聚焦尝试捕获通常入射于该像素被该感光元件占据的区域之外的光(并因此消失及/或「泄露」至其他非目的像素)。

[0011] 另一种可使用的方法是自该 CMOS 图像传感器(例如之下)的「背侧」收集光。使用该图像传感器的背侧允许光子被收集于一区域中,该区域相对而言未被许多通常用于形成典型的图像传感器的介电及金属层阻挡。一种背照式(BSI)图像传感器可通过使该图像传感器的硅基板变薄而制成,其可降低入射光在遇到该图像传感器的感测区域之前所穿越的硅的量。

[0012] 然而,在使该图像传感器的基板变薄时,将遭遇在该像素的灵敏度及(与相邻像素的)串扰之间做出权衡。举例来说,当较少地薄化时(其导致较厚的剩余硅基板),用于将光转换为电子-空穴对的光电二极管的较大的(体积)区域可被提供。当这种电子-空穴对被形成(在被提供的该较大区域中)相对远离该光电二极管空乏区时,被形成的这种电子-空穴对更易于被相邻的光电二极管捕获。由相邻光电二极管对形成的这种电子-空穴对的捕获是一种被称为电串扰的效应(其可导致彩色图像传感器中的彩色噪声)。因此,电串扰的机率随着该硅基板的厚度而增加,而灵敏度随着较薄的硅基板的使用而减小。

[0013] 光学串扰亦影响捕获入射光的效率。前照式(FSI)装置通常包含金属化层,入射光横穿穿过这种金属化层。FSI 装置可利用适当放置在这种金属化层中的金属结构以将光引导至该光电二极管,进而阻挡杂光进入错误的光电二极管而产生光学串扰。与之相反的是,背照式(BSI)装置通常不将入射光穿过这种金属化层,且因此不朝感光区域引导光。因此光学串扰是 BSI 装置中的一个更大的问题(与例如 FSI 装置相比)。

[0014] 根据本发明,BSI 像素阵列是利用一基板形成,该基板具有一前侧及一用于接收入射光的背侧。各个像素通常包含被包含于该基板的该前侧上的金属化层、一形成于该基板的该背侧(或该前侧)中的感光区域。一沟槽促使该入射光被导引远离该沟槽并朝向该感光区域。

[0015] 各个 BSI 像素具有深沟槽,其由一种在相邻的像素之间的低折射率的材料(例如 SiO_2 , 或其中该材料可为「空的」,如由一种常压气体填充或被抽空以产生一真空或部分真空)填充。这种深沟槽提高像素的灵敏度同时减少像素之间的串扰。像素之间的电子串扰被减少是因为相对而言在像素收集区域的较低处形成的电子-空穴对通常不会(或不能)迁移至相邻的像素。大体减少(或消除)的电子-空穴对的迁移允许一更厚的硅收集区域被使用,其导致灵敏度被提高。光学串扰被减少是因为该基板(例如硅)及这种深沟槽之间的折射率差异导致具有例如大于例如 16.6 度的入射角的光的全内反射(其中空气填充的深沟槽被提供于相邻的像素之间)。

附图说明

[0016] 图 1 为在 CMOS 图像传感器中背照式(BSI)像素的范例传感器阵列的一截面图;

[0017] 图 2 为根据本发明的一实施例该 CMOS 图像传感器的一范例背照式 (BSI) 像素的一截面图；

[0018] 图 3 包含图 3A 到图 3E, 显示一种形成一深光反射沟槽的范例方法；

[0019] 图 4 包含图 4A 到图 4E, 显示另一种形成一深光反射沟槽的方法；

[0020] 图 5 显示一种具有一薄衬里氧化物的深光反射沟槽；

[0021] 图 6 显示一种具有一氧化物填充剂的深光反射沟槽；及

[0022] 图 7 显示一种不自前表面延伸至后表面的深光反射沟槽。

具体实施方式

[0023] 为达说明的目的, 图 1 显示根据本发明的一实施例在 CMOS 图像传感器中的背照式 (BSI) 像素的范例传感器阵列的截面。阵列 100 包含像素 110、120 及 130。结构 100 通常含有至少数千个像素且通常含有不止一百万个像素。为了显示的清晰性, 三个像素被显示。

[0024] 该像素阵列 100 通常是以二维阵列被配置使得可响应于被各个像素捕获的入射光 (140) 而形成一电子图像。各个像素可具有滤光片 150 (包含彩色滤光片) 使得该电子图像可被用以捕获彩色图像或提高该像素对例如某个波长的光的敏感性。各个像素亦可具有与各个像素关联的微透镜 160, 使得该入射光被更直接地引导至该像素中。

[0025] 举例来说, 入射光 140 横穿像素 120 的微透镜 160。该入射光是由该微透镜 160 更直接地折射至该像素 120 的基板中。然而, 该入射光通过该微透镜 160 的方向改变 (在此实例中) 不足以防止该入射光 140 遇到位于像素 110 及 120 之间的沟槽 170。根据本发明, 该沟槽 170 的一先前的氧化物被移除及 / 或替换, 使得在该沟槽 170 与该像素 120 的基板之间的介面的相对折射率被增大而使得入射光 140 朝该像素 120 的一感光部位 180 反射。因此图 1 被用于例如显示该光可由该深沟槽弯曲至该像素或光电二极管中。

[0026] 图 2 显示根据本发明的一实施例一 CMOS 图像传感器的一范例背照式 (BSI) 像素的一截面图。结构 200 包含一基板 202, 其上形成有一感光的感光二极管区域 204。一浮动漏极 206 通常形成为具有一种导电类型 (例如 N 型, 与感光二极管区域 204 的导电类型相比, N 型具有更高的 N 型材料浓度)。

[0027] 绝缘结构 208 形成于该基板 202 内以促进将这些像素彼此绝缘。绝缘结构 208 通常可利用诸如深沟槽隔离 (DTI) 或硅局部氧化 (LOCOS) 的方法而形成。一绝缘结构 208 可利用一 DTI 方法通过在该基板 202 内蚀刻一沟槽及在该沟槽内沉积一介电材料 (例如二氧化硅) 而形成。这种沟槽可自该基板 202 的前侧或背侧蚀刻。经沉积的介电材料可利用 CMP 而平坦化。一栅极结构 210 被形成于该基板 202 之上以控制自该感光二极管区域 204 流向该浮动漏极 206 的电流。

[0028] 在一图像传感器中一种典型的单独像素 200 可包含多个层的堆迭体, 这些层包含金属层、平坦化层及类似物。如图所示, 该像素 200 包含一前金属介电材料 212。该介电材料 212 可为任何绝缘体, 例如氧化物。对于一些实施例来说, 该介电材料可为氧化硅。通孔 214 可通过蚀刻及沉积一合适的金属或导电材料而形成于该介电材料 212 内。

[0029] 具有若干 M1 导体的第一金属层可形成于该介电材料 212 中 (或上)。对于一些实施例来说, 该第一金属层可被蚀刻为这种 M1 金属导体的形状。该介电材料 216 可被沉积及 / 或成长以填充这种 M1 导体之间的空隙。该介电材料 212 可使这种 M1 导体与下方结构绝

缘。这种 M1 导体可为铜、铝、铜铝混合物或其他适于传输一信号的材料（例如钨）。

[0030] 如图所示，该像素 200 包含第二金属层，该第二金属层具有配置于一中间层介电材料 216 中（或上）的若干 M2 导体。对于一些实施例来说，该第二金属层可被蚀刻成这种 M2 导体的形状。该介电材料 218 可被沉积及 / 或成长以填充这种 M2 导体之间的空隙。该介电材料 216 可使这种 M1 金属导体与这种 M2 金属导体绝缘。通孔 214 可被使用以电连接在该阵列的不同层上的结构。

[0031] 该像素 200 进一步包含第三金属层，该第三金属层具有配置于一中间层介电材料 218 中（或上）的若干 M3 导体。对于一些实施例来说，该第二金属层可经蚀刻为这种 M3 导体的形状。一介电材料 220 可被沉积及 / 或成长以填充这种 M3 导体之间的空隙。该介电材料 218 可使这种 M2 金属导体与这种 M3 金属导体绝缘。该介电材料 220 可被成长及 / 或沉积以使 M3 金属导体绝缘及 / 或使该阵列的顶面平坦化。

[0032] 图 3 显示一种形成一深光反射沟槽的范例方法。深光反射沟槽可形成于一用于浅沟槽隔离的区域中。浅沟槽隔离是经形成以电隔离相邻的像素及周边电路装置。该浅沟槽隔离通常为一种在硅基板内蚀刻且之后由二氧化硅填充的沟槽。典型的沟槽深度为大约 300 纳米到 400 纳米（依据用于形成该沟槽的技术），或可小于 400 纳米。

[0033] 图 3A 显示一包含大约一到三微米深的深沟槽光反射结构 310（深沟槽结构 310）的范例截面。这种深沟槽结构 310 通常亦由氧化物填充。在这种深沟槽结构 310 形成后，可应用一前侧制造方法。在图 3B 中在该前侧制造处理完成后，背侧薄化处理被完成，以开始一背照式（BSI）制造处理。在一常规 BSI 处理中，基板 320 的背侧通常通过 CMP 及 / 或不涉及蚀刻终止层的使用的化学蚀刻而被薄化。根据本发明，深沟槽结构 310 可被用作一 CMP 蚀刻终止层，其可改善对背侧薄化的厚度控制。

[0034] 在该基板 320 已被薄化后，这种深沟槽结构 310 的下表面被暴露，如图 3B 所显示。在图 3C 中，在这种深沟槽中被暴露的二氧化硅是利用一种对硅具选择性的蚀刻方法移除（例如湿式或干式蚀刻方法）。此时，深光反射沟槽形成于空的沟槽 330 中，产生一较大的折射率差异（例如硅到空气）。或者，这种空沟槽 330 可用一种金属涂布（及 / 或填充）以制成一更加完美的反射器。图 3D 显示一种在该阵列的下表面上沉积非保形涂层 340。一非保形介电膜被沉积，其密封住这种沟槽（其可为空的、被涂布或被填充的）。SiO₂ 亦可被留于这种沟槽中。

[0035] 图 3E 显示了额外的背侧处理，诸如硅背侧保护（例如注入）或溢料式浇口（未显示）或防反射涂层 350。此外，滤光片 360 被配置于由该非保形涂层 340 所界定的层之上。这种滤光片可与感光元件对齐使得一滤光片 360 与该像素的该基板及该二极管感测区域对齐。一微透镜 370 可被配置于该彩色滤光片 360 之上以促进将光线折射至该像素中。

[0036] 图 4 显示形成一深光反射沟槽的一种替代性方法。图 4A 显示一种类似于图 3A 的像素结构的像素结构（其中隔离由 STI 实现，而非深沟槽）。在被薄化至一理想厚度后，利用光刻胶 440 使基板 420 的背侧光刻图案化。基板 420 的背侧可利用图 4B 所显示的标准方法而图案化。在图 4C 中，（基板 420 的）硅及（STI 结构 410 的）氧化物被蚀刻，如图 4C 所示。因此，该蚀刻形成深光反射沟槽 430。在图 4D 中，该光刻胶被移除。在图 4E 中一反射涂层 450 被保形施加至这种深光反射沟槽 430 的表面，并填充沟槽 430，如图 4E 所示。可继续附加处理以添加诸如一防反射层、一彩色滤光片及一微透镜的结构。在多种实施例中

该沟槽可自不同的边侧蚀刻。举例来说,该深沟槽可自背侧蚀刻并与该前侧 STI 对齐。该背侧蚀刻亦可在该深沟槽不与该前侧 STI 对齐且连接至该前侧 STI 的情况下被完成。在另一替代实施例中,该前侧 STI 可被消除,及所有隔离自背侧执行。

[0037] 图 5 显示一种具有一薄衬里氧化物的深光反射沟槽。该标准浅沟槽隔离可形成于像素阵列及周边电路中。在浅沟槽蚀刻之后,该周边电路可由光刻胶掩盖,且该像素阵列沟槽经更深地蚀刻至一微米到三微米(以形成一如图 5 所显示的深光反射沟槽 510)。一薄衬里氧化物 520 利用一高温在深光反射沟槽 510 内成长以使该深光反射沟槽 510 的硅侧壁钝化。周边的浅沟槽可用一种典型的沟槽填充技术(使用,例如,氧化物 540)填充。由于该沟槽的相对较高的长宽比,该深沟槽在该 STI 被填充时并不必被完全填充。因此气隙 530 可被自然地形成于该沟槽的内部。因此,在硅薄化之后不需要氧化物蚀刻。不执行该氧化物蚀刻的优点在于保持该衬里氧化物以更好地使表面钝化及降低处理复杂度。在硅薄化之后可通过等离子体浸入离子注入而完成进一步钝化。

[0038] 图 6 显示一种具有一氧化物填充剂的深光反射沟槽。该像素 600 的背侧可经图案化,深沟槽结构 610 可被蚀刻。一种沟槽填充技术(适于填充具有高长宽比的沟槽,例如「高且薄的」沟槽)可被用以用氧化物填充这种沟槽以形成一具有一氧化物填充剂的深光反射沟槽。在多种范例方法中,原始氧化物 620 可能是存在的。由于硅及二氧化硅之间的折射率差异相对较大,用于全内反射的最终临界角仍足以应付多种传感器应用。

[0039] 图 7 显示一种不自前表面延伸至后表面的深光反射沟槽。在硅 730 被薄化至一理想厚度后,该后表面可注入 P 型注入物 740 以进行钝化。一形成于像素阵列及周边电路中的深沟槽隔离可经蚀刻使得一相对较薄的硅层 720(例如几分的一微米)残留于该深沟槽 710 的底部及该后表面之间。残留于该沟槽之下的薄硅层 720 亦可被使用以电连接像素基板及阵列晶体管。

[0040] 本发明的例示的实施例的以上描述,包含描述于摘要中的内容,并非意图其详尽或将本发明限制为所揭示的任何精确形式。虽然本发明的这种具体实施例及实例以说明的目的描述于此,但本领域技术人员将发现多种修改可在本发明的范围内。

[0041] 鉴于如上的详细描述,可对被本发明做出这些修改。使用于如下权利要求中的术语不应被理解为将本发明限制为在本说明书中揭示的特定实施例。本发明的范围将完全由如下的这种权利要求确定,其应根据已确立的权利要求解读原理而被理解。

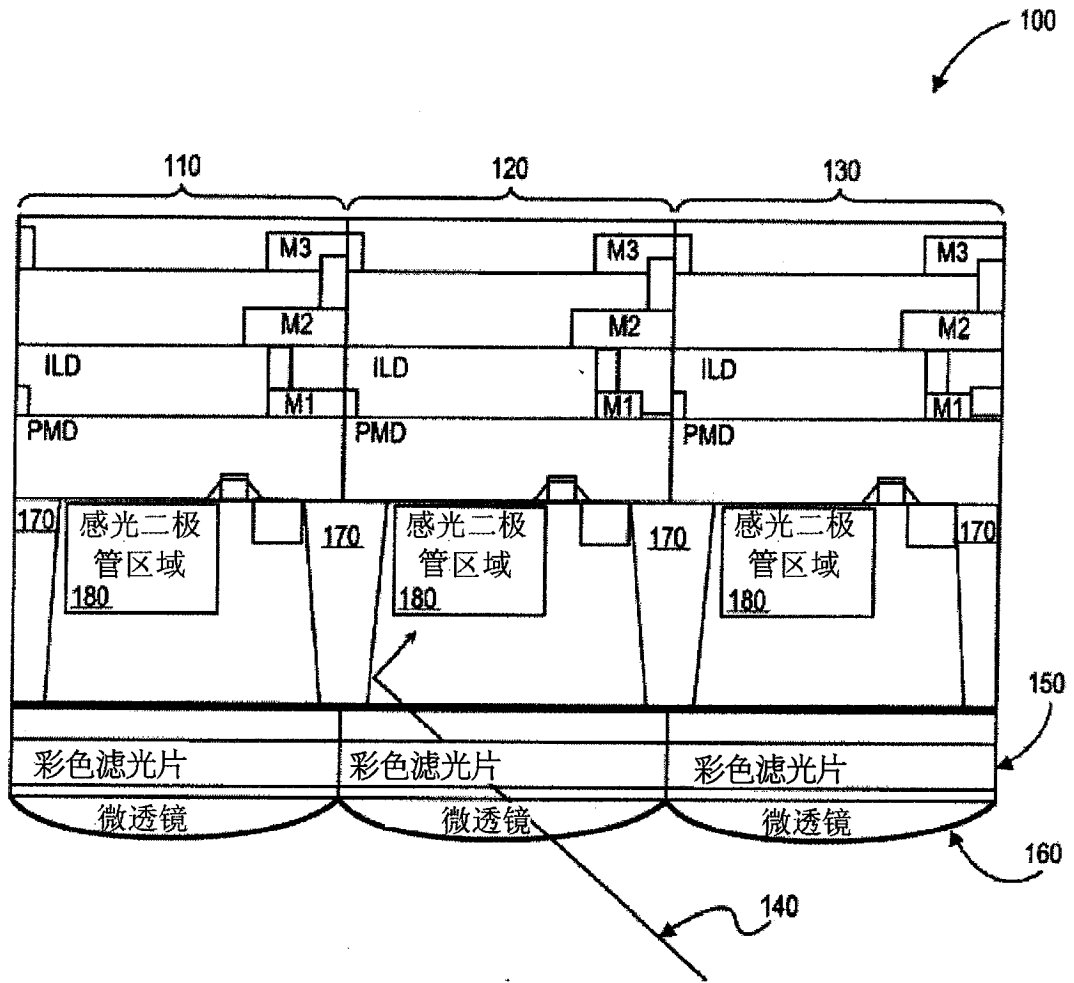


图 1

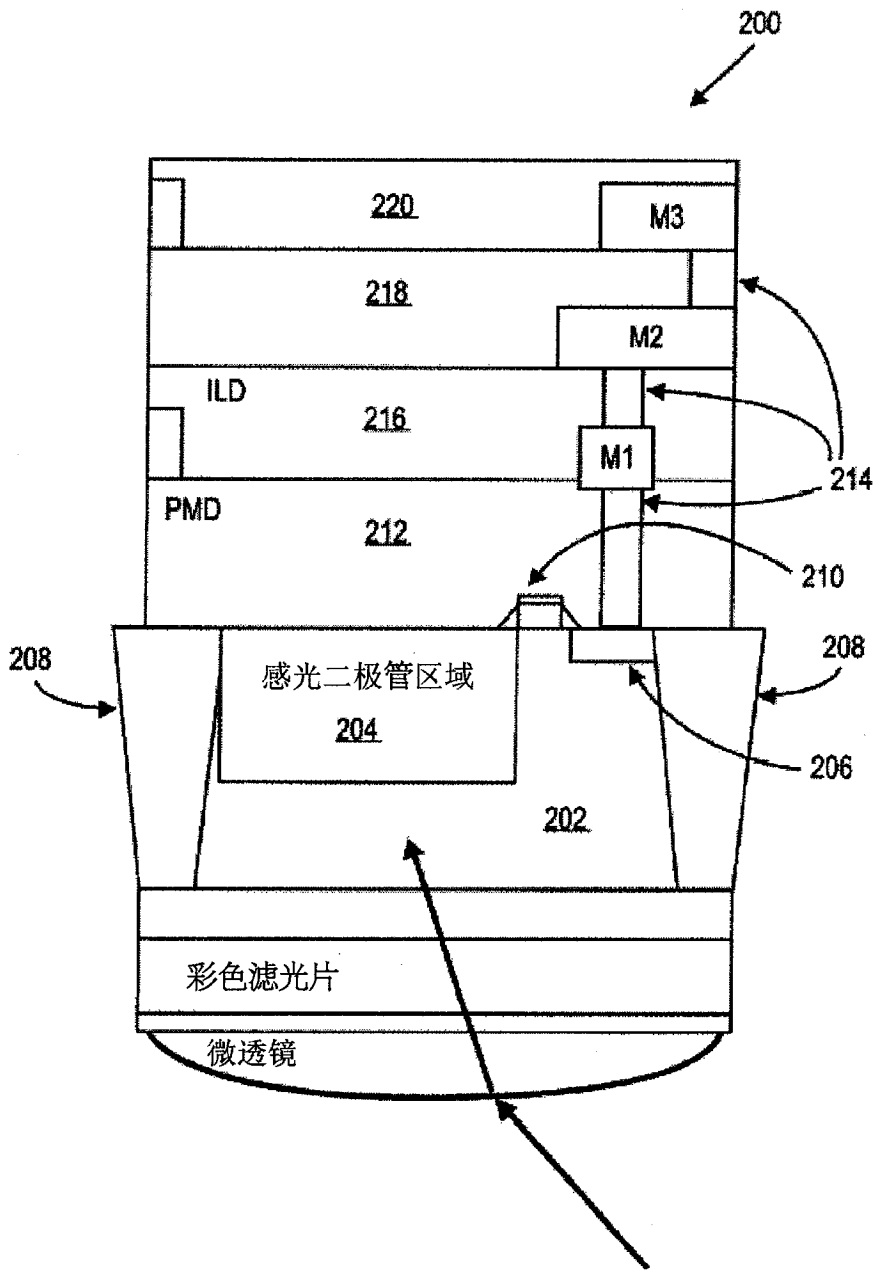


图 2

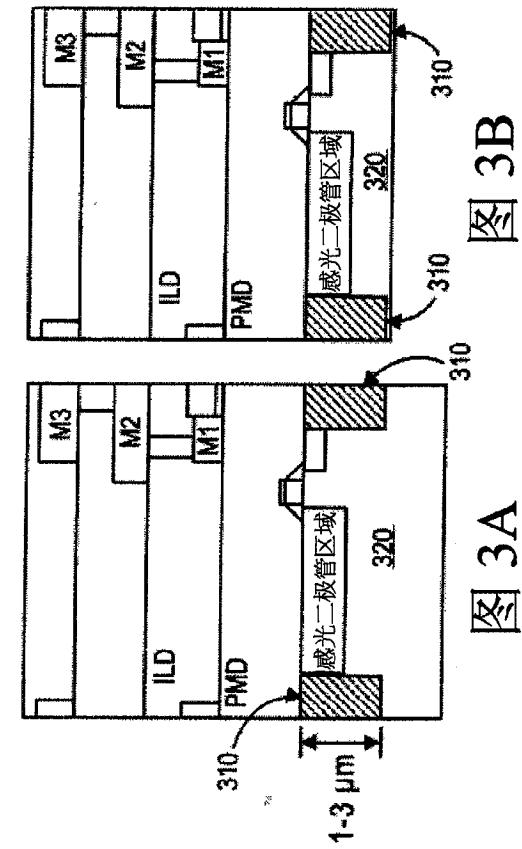


图 3B

图 3A

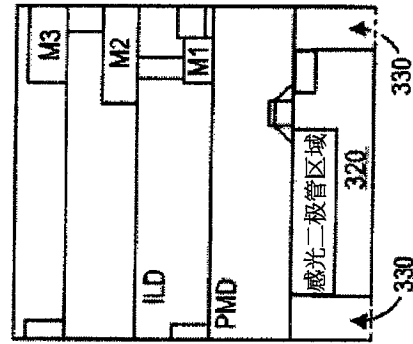


图 3C

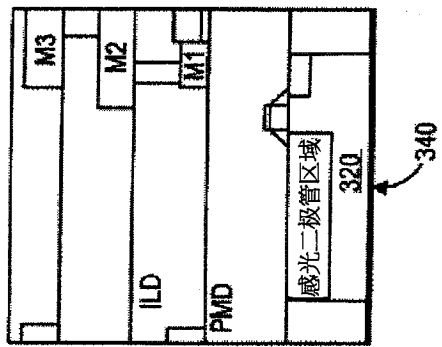


图 3D

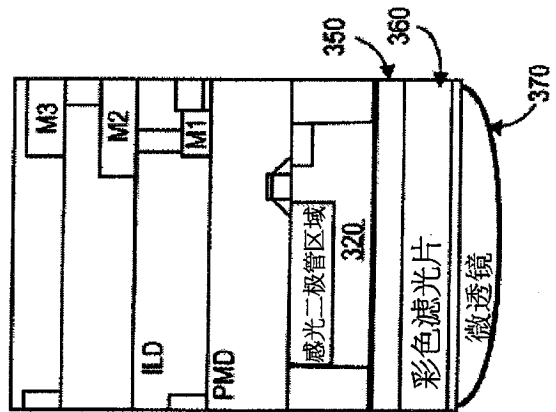


图 3E

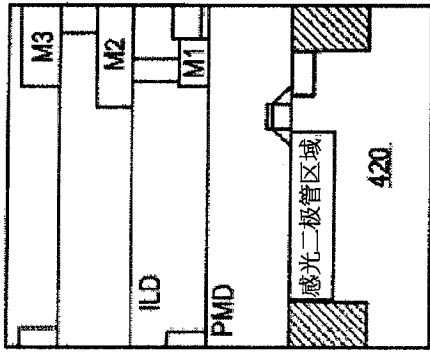


图 4A

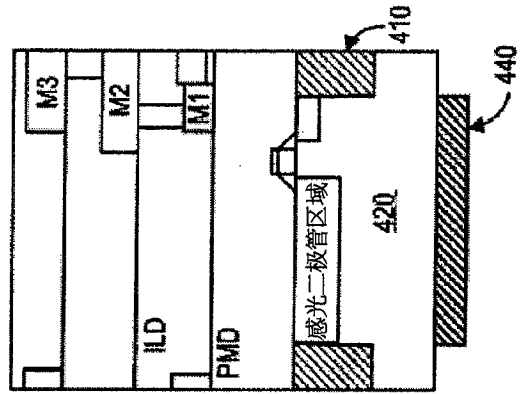


图 4B

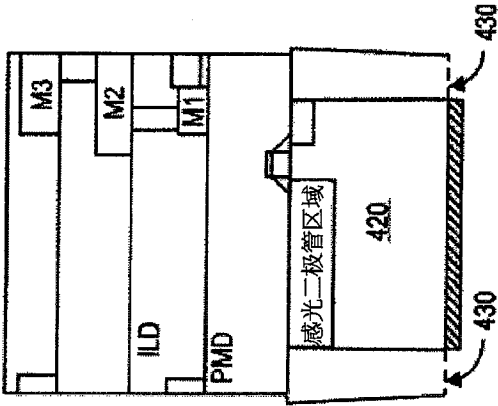


图 4C

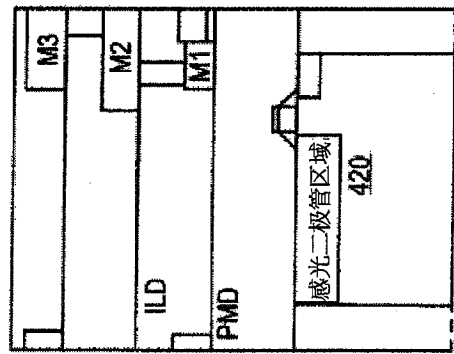


图 4D

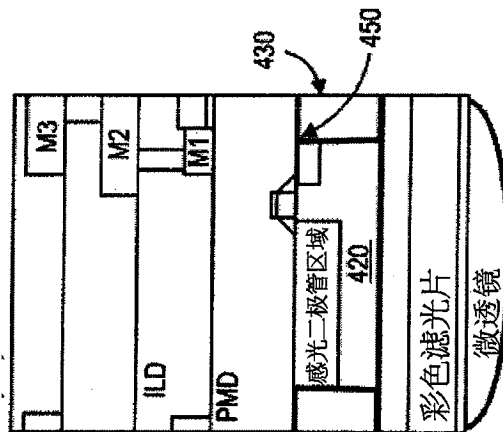


图 4E

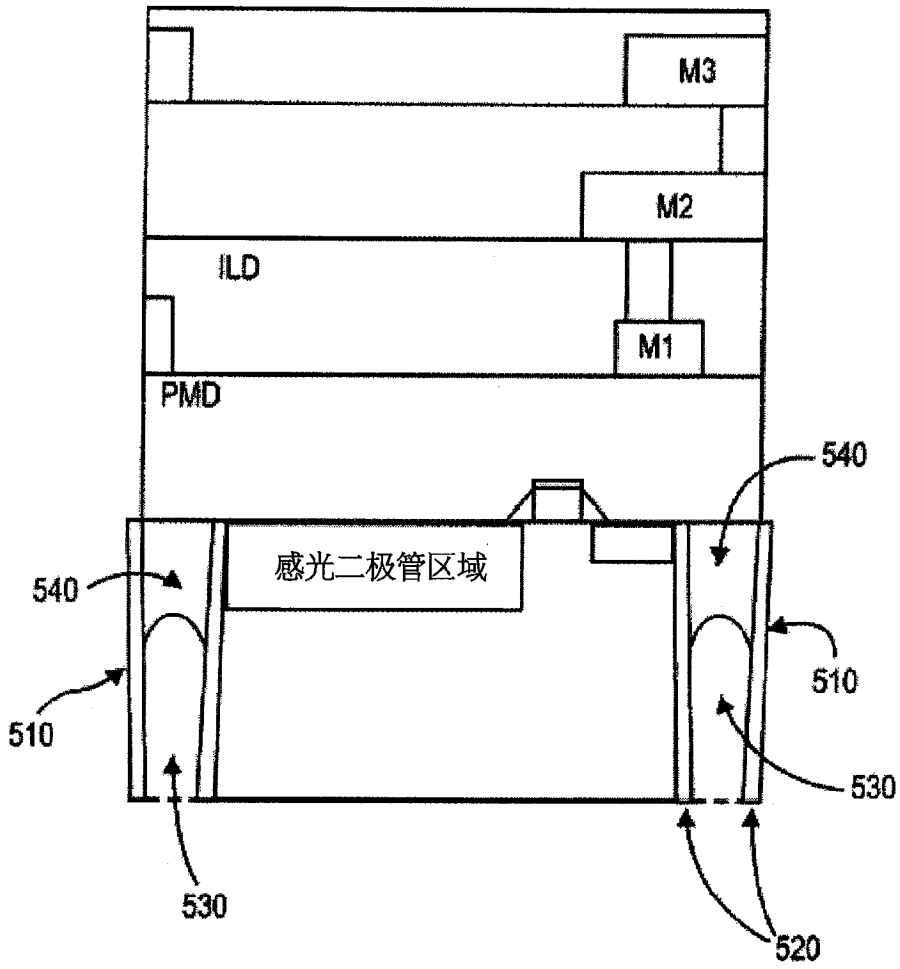


图 5

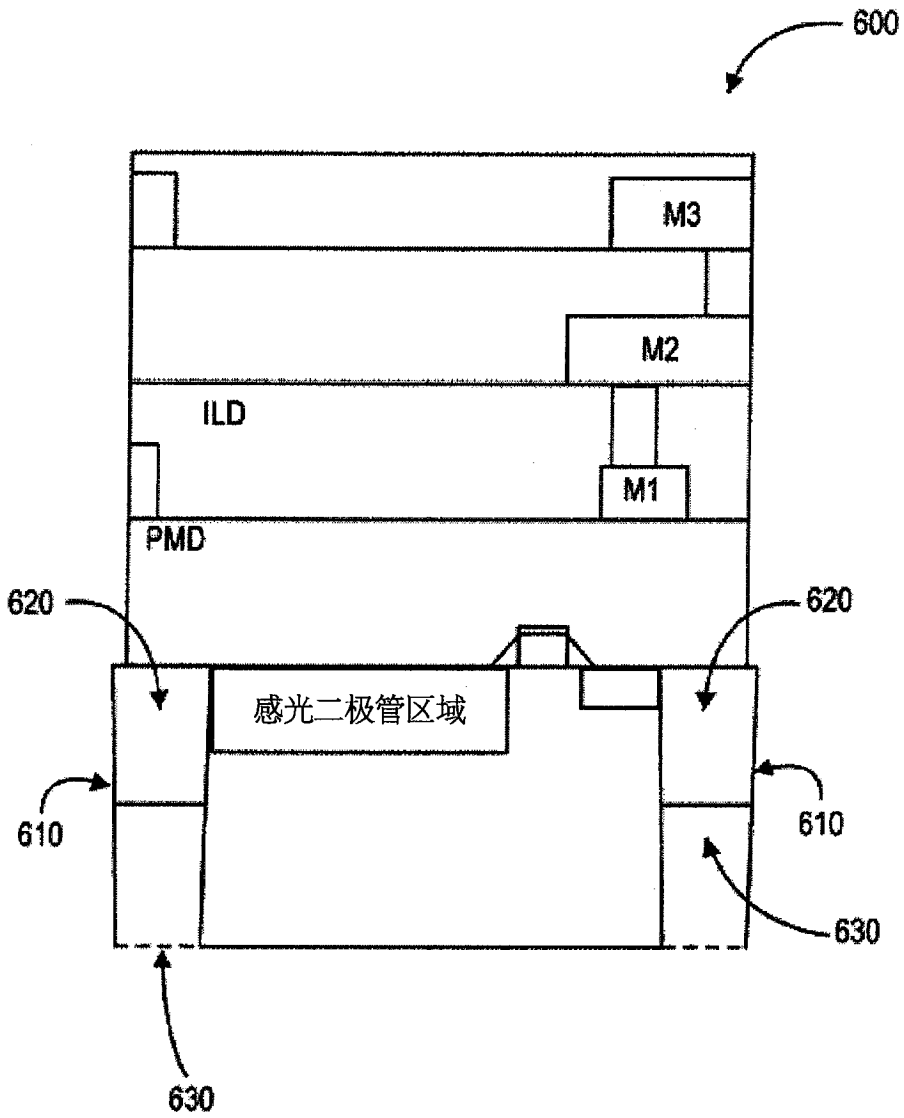


图 6

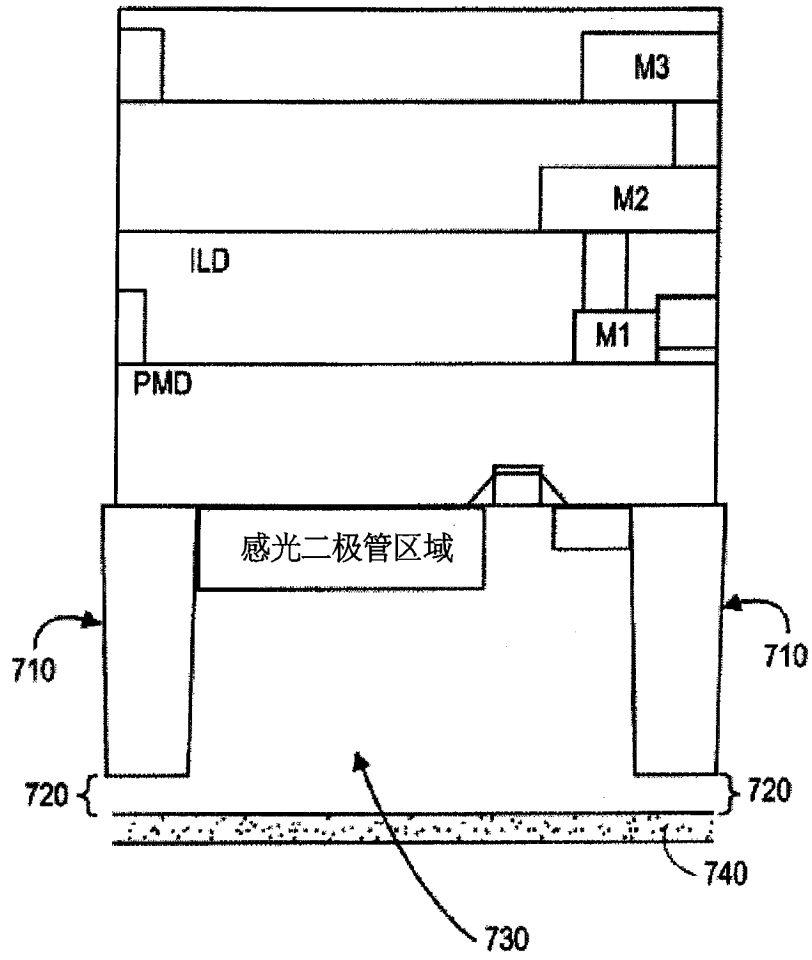


图 7