

## 一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

熟習該項技術者易於獲得,不須寄存。

## 五、發明說明 (1)

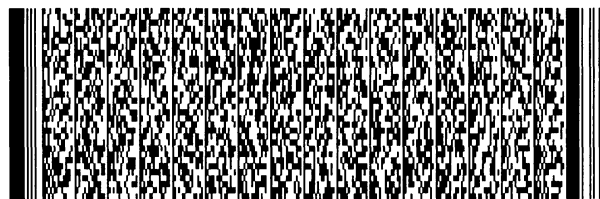
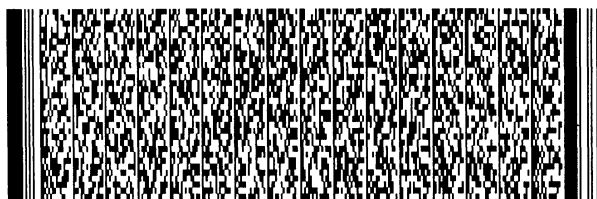
## (一)、【發明所屬之技術領域】

本發明係關於一種凸塊結構，且特別是有關於能增加凸塊高度且防止凸塊迴錫與基板接合時產生嚴重崩塌之凸塊結構及其製程。

## (二)、【先前技術】

在高度資訊化社會的今日，多媒體應用市場不斷地急速擴張，積體電路封裝技術也隨之朝電子裝置的數位化、網路化、區域連接化以及使用人性化的趨勢發展。為達成上述的要求，電子元件必須配合高速處理化、多功能化、積集化、小型輕量化及低價化等多方面之要求，也因此積體電路封裝技術也跟著朝向微型化、高密度化發展。其中球格陣列式構裝 (Ball Grid Array, BGA)，晶片尺寸構裝 (Chip-Scale Package, CSP)，覆晶構裝 (Flip Chip, F/C)，多晶片模組 (Multi-Chip Module, MCM) 等高密度積體電路封裝技術也因應而生。

其中覆晶構裝技術 (Flip Chip Packaging Technology) 主要是利用面陣列 (area array) 的排列方式，將多個晶片錫墊 (bonding pad) 配置於晶片 (die) 之主動表面 (active surface)，並在各個晶片錫墊上形成凸塊 (bump)，接著再將晶片翻面 (flip) 之後，利用晶片錫墊上的凸塊分別電性 (electrically) 及機械 (mechanically) 連接至基板 (substrate) 或印刷電路板 (PCB) 之表面所對應的接合墊 (mounting pad)。再者，由於覆晶接合技術係可應



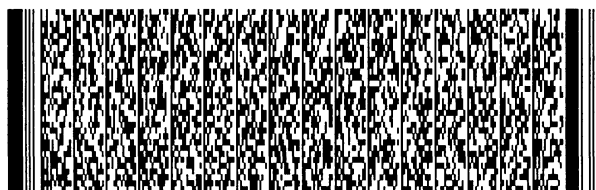
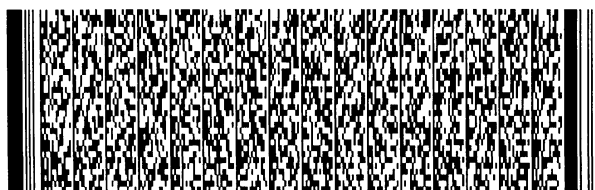
## 五、發明說明 (2)

用於高接腳數 (High Pin Count) 之晶片封裝結構，並同時具有縮小封裝面積及縮短訊號傳輸路徑等多項優點，所以覆晶接合技術目前已經廣泛地應用在晶片封裝領域。

而所謂的晶圓凸塊製程，則常見於覆晶技術 (flip chip) 中，主要係在形成有多個晶片的晶圓上對外的接點 (通常是金屬錐墊) 上形成球底金屬層 (UBM, Under Bump Metallurgy)，接著於球底金屬層之上形成凸塊或植入錐球以作為後續晶片與基板 (substrate) 電性導通之連接介面。

請參照圖 1，係為習知之晶圓凸塊結構。晶圓 100 係具有保護層 102 及複數個晶圓錐墊 104 暴露出保護層 102，另外於晶圓錐墊 104 上形成一球底金屬層 106，且球底金屬層 106 上形成有一由錐料凸塊經迴錐後而形成之錐球結構 108。之後，再分割具有凸塊之晶圓以形成具有凸塊之晶片結構 (未標示於圖中)。一般而言，球底金屬層可為鈦 / 鎳 - 鈳合金 / 銅三層金屬結構 (適用於晶圓之銅製程) 或為鋁 / 鎳 - 鈳合金 / 銅三層金屬結構 (適用於晶圓之鋁製程)，其係利用電鍍或濺鍍等方式形成於晶圓表面，再接續利用光阻覆蓋於球底金屬層上並利用顯影及蝕刻等方式圖案化光阻層及球底金屬層以定義出所需之球底金屬層結構。另外，錐料凸塊係由電鍍之方法或網版印刷之方式將錐料填入由光阻層所定義之對應晶圓錐墊及圖案化後之球底金屬層結構之開口中而形成之。

承上所述，將具有凸塊之晶片翻覆對準基板之接墊與



## 五、發明說明 (3)

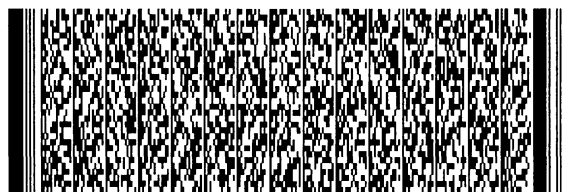
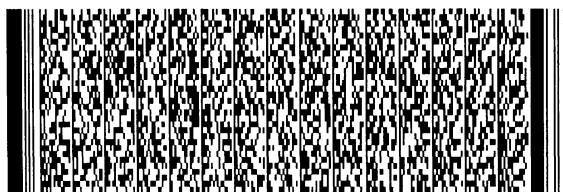
基板接合時，當進行迴錫過程時，該凸塊之高度會因晶片本身之重量，而由原高度  $H$  減少到高度  $h$  ( $h/H$  之比值通常係介於 0.7 至 0.75 之間)。再者，由於 (矽) 晶片與基板的熱膨脹係數不同，故接點數目增加時，該半導體元件之金屬凸塊之節距  $W$  (pitch) 係會越小且金屬凸塊之球徑係會愈小，如此將會使得凸塊所承受的剪應力增加，而降低凸塊之機械可靠度。

故針對上述問題點，需設法形成較高的凸塊，以增大基板與晶片之間隙。藉此，能防止凸塊迴錫後之崩塌現象，以進一步改善其機械可靠度。因此，提供解決上述習知凸塊結構之缺點及其相關製程之方法，實為本發明之重要課題。

## (三)、【發明內容】

有鑑於上述課題，本發明之目的即是在提供一種凸塊結構及製程，用以增加凸塊高度並防止晶片翻覆置放於基板上與基板錫墊接合時，因迴錫後而造成凸塊產生嚴重崩塌之現象。

緣是，為達上述目的，本發明係提出一種凸塊結構，用以配置於 (晶圓) 錫墊上之球底金屬層上，其係由一高熔點凸塊及低熔點凸塊所組成，且低熔點凸塊係包覆高熔點凸塊。此外，當凸塊結構迴錫以使凸塊結構球化時，此時之迴錫溫度係低於高熔點凸塊之融熔溫度。再者，當晶片與基板覆晶接合時，凸塊再次迴錫以使凸塊與基板錫墊接



## 五、發明說明 (4)

合時之迴錫溫度亦低於高熔點凸塊之融熔溫度。

再者，本發明另提出一種形成上述凸塊結構之凸塊製程，其係包含下列步驟。提供一晶圓，該晶圓上具有一保護層及暴露出保護層之複數個晶圓錫墊，且晶圓錫墊上形成有球底金屬層。接著，先於晶圓錫墊上方之球底金屬層上形成高熔點凸塊，再接續形成低熔點凸塊以包覆高熔點凸塊。最後，進行一低熔點凸塊迴錫步驟以使低熔點凸塊球化。

綜前所述，由於凸塊結構迴錫或晶片與基板覆晶接合時之迴錫溫度係低於高熔點凸塊之融熔溫度，且高於低熔點凸塊之融熔溫度，故當凸塊結構迴錫時或晶片與基板覆晶接合時，高熔點凸塊可保持原有之形狀及高度，所以能防止凸塊結構迴錫後之崩塌現象，維持基板與晶片之原設計間隙以避免基板與晶片間之空隙變小，而影響其機械可靠度。此外，一般而言，高熔點凸塊與低熔點凸塊主要皆由錫鉛所組成，其熱膨脹係數相當接近，故可防止其加熱迴錫時，因溫度之變化而影響凸塊間之接合強度。

## (四)、【實施方式】

以下將參照相關圖式，說明依本發明較佳實施例之凸塊結構及其製程。

請參考圖 2，其顯示根據本發明之較佳實施例之凸塊結構的剖面示意圖。

請參考圖 2，係表示晶圓 200 之部分結構示意圖。晶圓

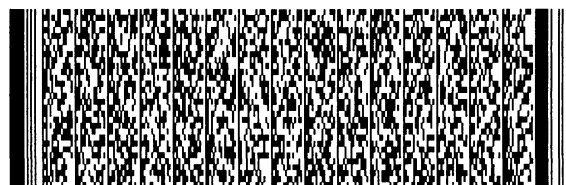


## 五、發明說明 (5)

200係具有保護層 202及至少一暴露出保護層 202之晶圓鐳墊 204。晶圓鐳墊 204上係形成有球底金屬層 206，且球底金屬層 206上形成有一凸塊結構 208。其中，保護層 202係配置於晶圓表面上，用以保護晶圓 200表面並暴露出晶圓鐳墊 204，而凸塊結構 208係由第一鐳料凸塊 208a及第二鐳料凸塊 208b所組成，且第二鐳料凸塊 208b係包覆第一鐳料凸塊 208a。另外，第一鐳料凸塊 208a之熔點係大於第二鐳料凸塊 208b之熔點及凸塊結構 208迴鐳時之溫度，且第二鐳料凸塊 208b之熔點係小於凸塊結構 208迴鐳時之溫度，故凸塊結構 208迴鐳時，第一鐳料凸塊 208a可保持原有之形狀及高度，而第二鐳料凸塊 208b則因熔化及鐳料熔融後之內聚力作用而球化。

承上所述，一般而言，高鉛鐳料（如錫與鉛之重量比為 5:95）具有較高之熔點（high melting point），約為攝氏 320度，故第一鐳料凸塊 208a可為高鉛鐳料凸塊。再者，由於一般之錫鉛鐳料（錫與鉛重量比為 63:37）具有較低之熔點（low melting point），約為攝氏 185度，故第二鐳料凸塊 208b可為較低熔點之一般錫鉛鐳料凸塊。

另外，球底金屬層 206一般可分為黏著層、阻障層及潤濕層，以作為凸塊結構與鐳墊間之過渡接合層（phase layer），如為鈦金屬 / 鎳-鈮合金 / 銅金屬三層結構，或為選自於鈦、鈦鎢合金、鋁、鉻、鎳、鎳鈮合金、鉻銅合金、銅及鎳鈦合金等材質。再者，當球底金屬層 206於保護層 202上延伸以作為線路重分佈層 210而提供另一線路重



## 五、發明說明 (6)

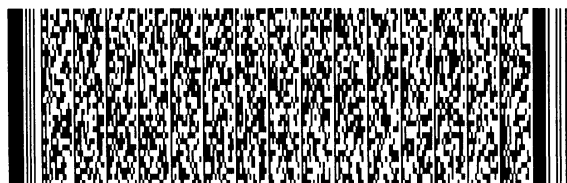
分佈錫墊 210a 於保護層 202 上時，上述由第一錫料凸塊 212a 及第二錫料凸塊 212b 組成之凸塊結構 212 亦可設置於線路重分佈錫墊 210a 上 (如圖 3 所示)。此外，另有一介電層 (介電保護層) 214 覆蓋線路重分佈層 210 而暴露出線路重分佈錫墊 210a 及凸塊結構 212。其中，介電保護層 (dielectric layer) 可由聚亞醯胺 (polyimide) 或由苯併環丁烯 (Benzocyclobutene, BCB) 等高分子聚合物所組成，用以防止線路重分佈層 210 之表面氧化及提供一應力緩衝之介面。

接著，請參考圖 4 至圖 7，其顯示根據本發明之較佳實施例之凸塊製程的剖面示意圖。

首先，請參照圖 4，提供一晶圓 300，晶圓 300 上形成有一保護層 302 並配置有複數個晶圓錫墊 304。其中，保護層 302 係配置於晶圓 300 表面上，用以保護晶圓 300 表面並暴露出晶圓錫墊 304。

接著，再請參照圖 4，形成球底金屬層 306 於該晶圓上並覆蓋晶圓錫墊 304。再者，形成第一光阻層 307 於球底金屬層 306 上，並形成複數個第一開口 307a 以暴露出球底金屬層 306。其中，第一開口 307a 係暴露出晶圓錫墊 304 上方之球底金屬層 306。之後，填入第一錫料 308a 於第一開口 307a 中，其可藉由電鍍之方式或網版印刷之方式形成之。

承上所述，請參照圖 5，將第一光阻層 307 去除，並接著形成一第二光阻層 309 於球底金屬層 306 上並形成複數個第二開口 309a 以暴露出錫墊 304 上方之球底金屬層 306 及第



## 五、發明說明 (7)

一鍍料凸塊。其中，該第二光阻層之厚度  $H_2$  係大於第一光阻層之厚度  $H_1$ ，且第二開口  $D_2$  係大於第一開口  $D_1$ 。

接著，請參照圖 6，以電鍍方式或網版印刷之方式將第二鍍料凸塊 308b 填入第二開口 309a 中以包覆第一鍍料凸塊 308a。之後，去除第二光阻層 309，並以凸塊結構 308 (第一鍍料凸塊 308a 及第二鍍料凸塊 308b) 為遮罩以圖案化球底金屬層 306，而形成圖案化球底金屬層 306' 以完成凸塊製程 (如圖 7 所示)。

最後，請參照圖 8，進行一迴鍍步驟，以使凸塊結構 308 中之第二鍍料凸塊 308b 受熱球化而與球底金屬層 306 及第一鍍料凸塊 308a 緊密接合。

承上所述，如圖 3 所示，當球底金屬層於保護層 202 上延伸以作為線路重分佈層 210 而提供另一線路重分佈鍍墊 210a 於保護層 202 上時，上述之凸塊製程亦可應用於將第一鍍料凸塊 212a 及第二鍍料凸塊 212b 組成之凸塊結構 212 形成於線路重分佈鍍墊 210a 上，且另以旋塗之方式將介電材質覆蓋線路重分佈層 210 而暴露出線路重分佈鍍墊 210a 及凸塊結構 212，再經過烘烤使其固化以形成一介電保護層 214。另外亦可將一介電保護膜 (dielectric protection film) 直接貼附於晶圓上並覆蓋線路重分佈層 210 以作為一緩衝介面。

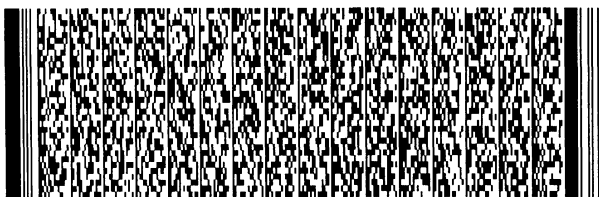
在本實施例中，由於凸塊結構迴鍍球化之溫度或晶片與基板覆晶接合時之迴鍍溫度係低於第一鍍料凸塊之融熔溫度，且高於第二鍍料凸塊之融熔溫度。故當凸塊結構迴



## 五、發明說明 (8)

錫球化時或晶片與基板覆晶接合時，第一錫料凸塊可保持原有之形狀及高度，所以能防止凸塊迴錫後之崩塌現象，以增大基板與晶片之間隙，改善其機械可靠度。此外，一般而言，第一錫料凸塊與第二錫料凸塊主要皆由錫鉛所組成，其熱膨脹係數相當接近，故可防止第二錫料凸塊加熱迴錫時，因溫度之變化而影響第一錫料凸塊與第二錫料凸塊間之接合強度。

於本實施例之詳細說明中所提出之具體的實施例僅為了易於說明本發明之技術內容，而並非將本發明狹義地限制於該實施例，因此，在不超出本發明之精神及以下申請專利範圍之情況，可作種種變化實施。



圖式簡單說明

(五)、【圖式之簡單說明】

圖 1 為一習知之凸塊結構剖面示意圖。

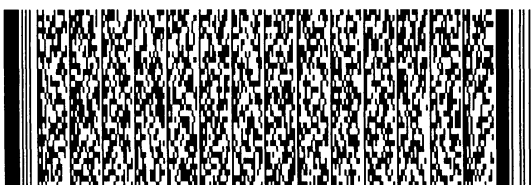
圖 2 為依照本發明較佳實施例之凸塊結構剖面示意圖。

圖 3 為依照本發明另一較佳實施例之凸塊結構剖面示意圖。

圖 4 至圖 8 為一凸塊製程的流程剖面示意圖，顯示為依照本發明較佳實施例之凸塊製程。

元件符號說明：

100:	晶圓
102:	保護層
104:	晶圓鐳墊
106:	球底金屬層
108:	迴鐳後之鐳料凸塊
200:	晶圓
202:	保護層
204:	晶圓鐳墊
206:	球底金屬層
208、212、308:	凸塊結構
208a、212a:	第一鐳料凸塊
208b、212b:	第二鐳料凸塊
210:	線路重分佈層
210a:	線路重分佈鐳墊



## 圖式簡單說明

214:	介電保護層
300:	晶圓
302:	保護層
304:	晶圓鍍墊
306:	球底金屬層
306':	圖案化球底金屬層
307、309:	第一光阻層、第二光阻層
307a、309a:	第一開口、第二開口
308a:	第一鍍料凸塊
308b:	第二鍍料凸塊
308c:	迴鍍後之第二鍍料凸塊



## 四、中文發明摘要 (發明名稱：凸塊結構及製程)

一種凸塊結構，適於配置在一晶圓上，該晶圓上具有複數個晶圓鍍墊及暴露出晶圓鍍墊之保護層，且該晶圓鍍墊上另形成有一球底金屬層。其特徵在於該凸塊結構係由第一鍍料凸塊及第二鍍料凸塊所組成且其係設置於該球底金屬層上。其中，第二鍍料凸塊係包覆該第一鍍料凸塊且第二鍍料凸塊之熔點係低於第一鍍料凸塊之熔點。此外，本發明另提供形成上述凸塊結構之凸塊製程。

## 五、(一)、本案代表圖為：圖 2

(二)、本案代表圖之元件代表符號簡單說明：

- 200：晶圓
- 202：保護層
- 204：晶圓鍍墊
- 206：球底金屬層
- 208：凸塊結構

## 五、英文發明摘要 (發明名稱：BUMPING STRUCTURE AND FABRICATION PROCESS THEREOF)

A bumping structure is applicable for disposing above a wafer, which has a plurality of wafer pads and a passivation exposing the wafer pads on which a UBM layer is formed. It is characterized that the bumping structure is composed of a first solder bump and a second solder bump, and the bumping structure is disposed on the UBM layer wherein the second solder bump covers the first



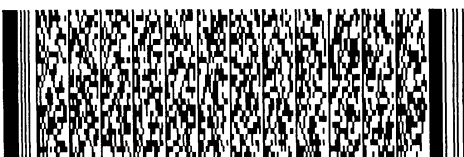
## 四、中文發明摘要 (發明名稱：凸塊結構及製程)

208a: 第一錫料凸塊

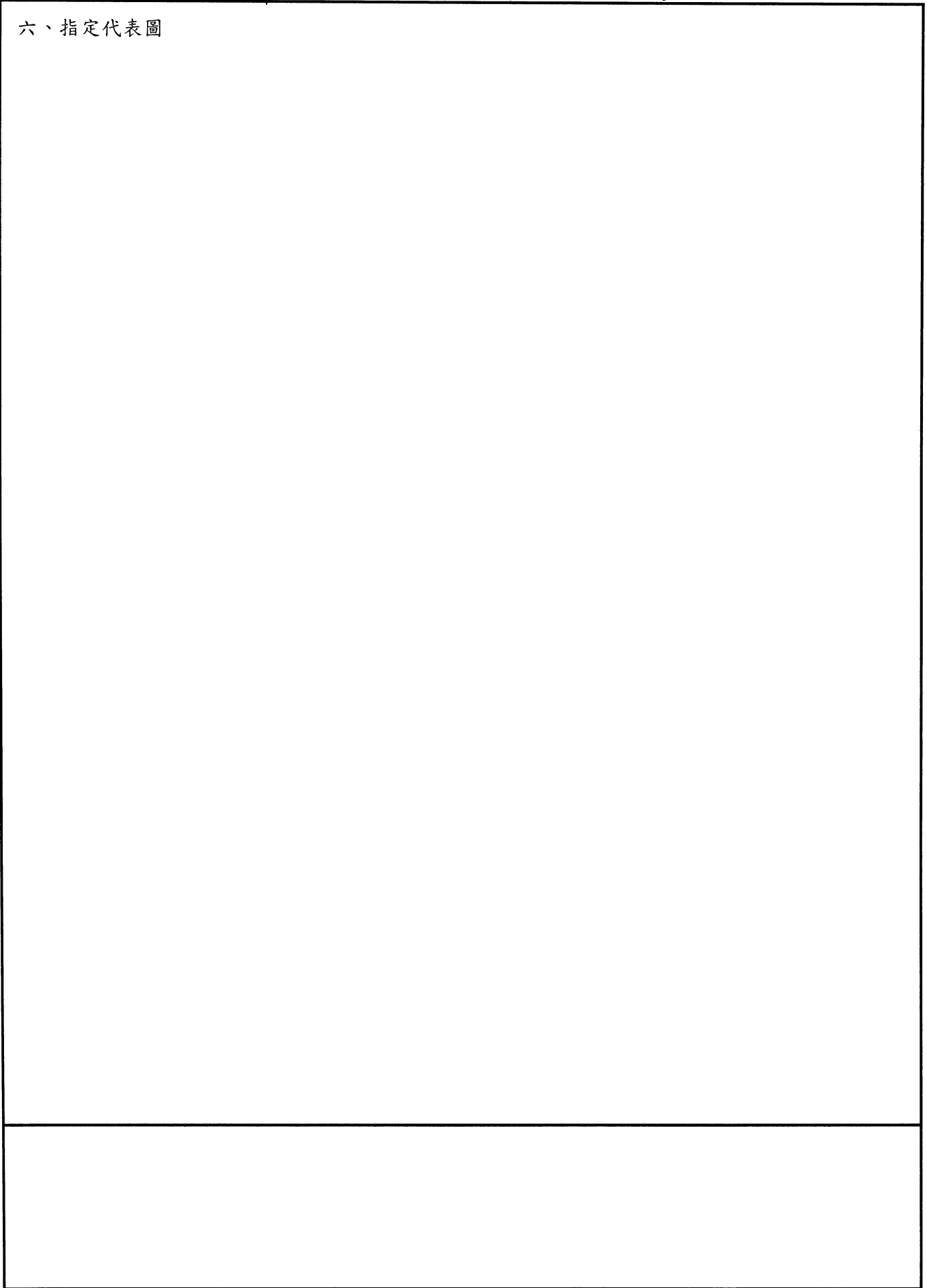
208b: 第二錫料凸塊

## 五、英文發明摘要 (發明名稱：BUMPING STRUCTURE AND FABRICATION PROCESS THEREOF)

solder bump and the melting point of the second solder bump is below the melting point of the first solder bump. In addition, this invention also provides a fabrication process to produce the bumping structure.



六、指定代表圖



## 六、申請專利範圍

1. 一種凸塊結構，適於配置在一晶圓上，該晶圓上具有一保護層及暴露出複數個晶圓鐳墊，且該晶圓鐳墊上形成有一球底金屬層，其中該凸塊結構係設置於該球底金屬層上，其中該凸塊結構係包括：

- 一 第一鐳料凸塊，其係與該球底金屬層相連接；及
- 一 第二鐳料凸塊，其係包覆該第一鐳料凸塊且與該球底金屬層相連接。

2. 如申請專利範圍第 1 項所述之凸塊結構，其中該第一鐳料凸塊之熔點係高於第二鐳料凸塊之熔點。

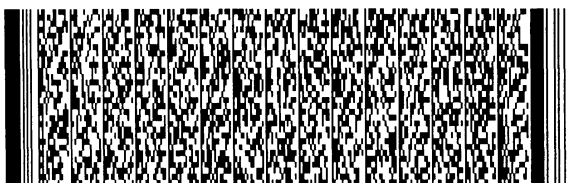
3. 如申請專利範圍第 1 項所述之凸塊結構，其中該第一鐳料凸塊係為一高鉛鐳料凸塊。

4. 如申請專利範圍第 3 項所述之凸塊結構，其中該第一鐳料凸塊中錫與鉛之重量比為 5:95。

5. 如申請專利範圍第 1 項所述之凸塊結構，其中該第二鐳料凸塊中錫與鉛之重量比為 63:37。

6. 如申請專利範圍第 1 項所述之凸塊結構，其中該第一鐳料凸塊之熔點係高於凸塊結構之迴鐳溫度。

7. 如申請專利範圍第 1 項所述之凸塊結構，其中該球底金



六、申請專利範圍

屬層係包含黏著層、阻障層及潤濕層。

8.如申請專利範圍第1項所述之凸塊結構，其中該球底金屬層係為一線路重分佈層。

9.如申請專利範圍第8項所述之凸塊結構，其中該線路重分佈層上係設置有一介電保護層，並暴露出複數個開口且凸塊結構係設置於該開口中。

10.如申請專利範圍第1項所述之凸塊結構，其中該球底金屬層係為鈦金屬/鎳-鈮合金/銅金屬三層結構。

11.如申請專利範圍第1項所述之凸塊結構，其中該球底金屬層之材質係選自於由鈦、鈦鎢合金、鋁、鉻、鎳、鎳鈮合金、鉻銅合金、銅及鎳鈦合金所組成之族群中的一種材質。

12.一種凸塊製程，包含：

提供一晶圓，該晶圓上具有一保護層及複數個晶圓鐳墊，

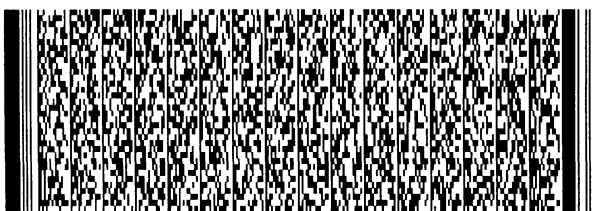
且該保護層係暴露出該等晶圓鐳墊；

形成一球底金屬層於該等晶圓鐳墊上；

形成一第一光阻層於該晶圓上，並形成複數個第一開口以

分別暴露出該球底金屬層；

填入一第一鐳料於該等第一開口中以形成複數個第一鐳料



## 六、申請專利範圍

凸塊；

去除該第一光阻層；

形成一第二光阻層於該晶圓上，並形成複數個第二開口以分別暴露出該球底金屬層及該等第一鍍料凸塊；

填入一第二鍍料於該等第二開口中以形成複數個第二鍍料凸塊，其中每一該等第二凸塊係分別包覆該第一鍍料凸塊；及

去除該第二光阻層。

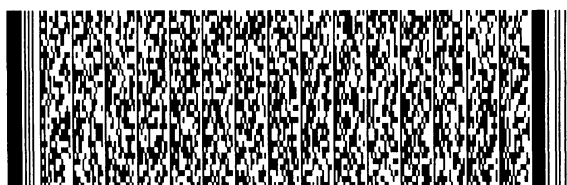
13.如申請專利範圍第12項所述之凸塊製程，更包含圖案化該球底金屬層之步驟以分別於每一該等晶圓鍍墊上形成一圖案化球底金屬層。

14.如申請專利範圍第13項所述之凸塊製程，其中係以該等第一鍍料凸塊及該等第二鍍料凸塊為遮罩以圖案化該球底金屬層。

15.如申請專利範圍第12項所述之凸塊製程，其中該第一開口係暴露出每一該等晶圓鍍墊上方之該球底金屬層。

16.如申請專利範圍第12項所述之凸塊製程，其中該第二開口係暴露出每一該等鍍墊上方之該球底金屬層。

17.如申請專利範圍第12項所述之凸塊製程，其中該第二



## 六、申請專利範圍

開口係大於第一開口。

18.如申請專利範圍第12項所述之凸塊製程，其中該第一鍍料凸塊之熔點係高於第二鍍料凸塊之熔點。

19.如申請專利範圍第12項所述之凸塊製程，其中該第一鍍料凸塊係為一高鉛鍍料凸塊。

20.如申請專利範圍第19項所述之凸塊製程，其中該第一鍍料凸塊中之錫與鉛重量比為5:95。

21.如申請專利範圍第12項所述之凸塊製程，其中該第二鍍料凸塊中之錫與鉛重量比為63:37。

22.如申請專利範圍第12項所述之凸塊製程，其中該第一鍍料凸塊之熔點係高於凸塊結構之迴鍍溫度。

23.如申請專利範圍第12項所述之凸塊製程，其中該球底金屬層係包含黏著層、阻障層及潤濕層。

24.如申請專利範圍第12項所述之凸塊製程，更包含一迴鍍步驟。

25.如申請專利範圍第12項所述之凸塊製程，其中該等第



六、申請專利範圍

一 鍍料凸塊係以網版印刷之方法形成。

26.如申請專利範圍第12項所述之凸塊製程，其中該等第二鍍料凸塊係以網版印刷之方法形成。

27.如申請專利範圍第12項所述之凸塊製程，其中該等第一鍍料凸塊係以電鍍方式形成。

28.如申請專利範圍第12項所述之凸塊製程，其中該等第二鍍料凸塊係以電鍍方式形成。

29.如申請專利範圍第12項所述之凸塊製程，其中該圖案化球底金屬層係為一線路重分佈層。

30.如申請專利範圍第12項所述之凸塊製程，其中該第一光阻層形成於晶圓上之前，更設置有一介電層於該線路重分佈層上。

31.如申請專利範圍第30項所述之凸塊製程，其中該介電層之材質係包含聚亞醯胺 (polyimide, PI)。

32.如申請專利範圍第30項所述之凸塊製程，其中該介電保護層之材質係包含苯併環丁烯 (Benzocyclobutene, BCB)。



## 六、申請專利範圍

33.如申請專利範圍第12項所述之凸塊製程，其中該球底金屬層之材質係選自於由鈦、鈦鎢合金、鋁、鉻、鎳、鎳鈮合金、鉻銅合金、銅及鎳鈦合金所組成之族群中的一種材質。



圖式

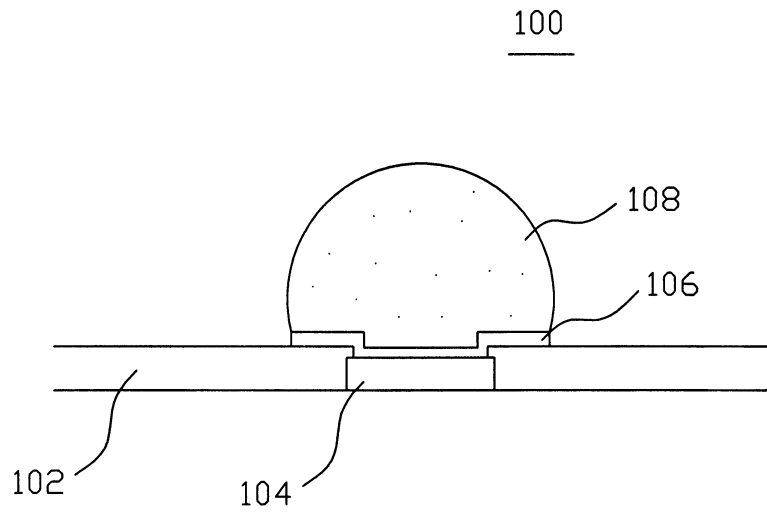


圖1

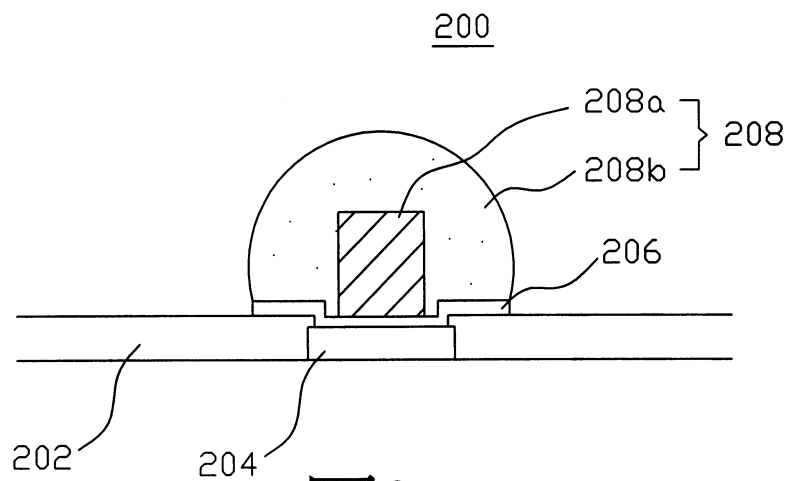


圖2

裝

訂

線

圖式

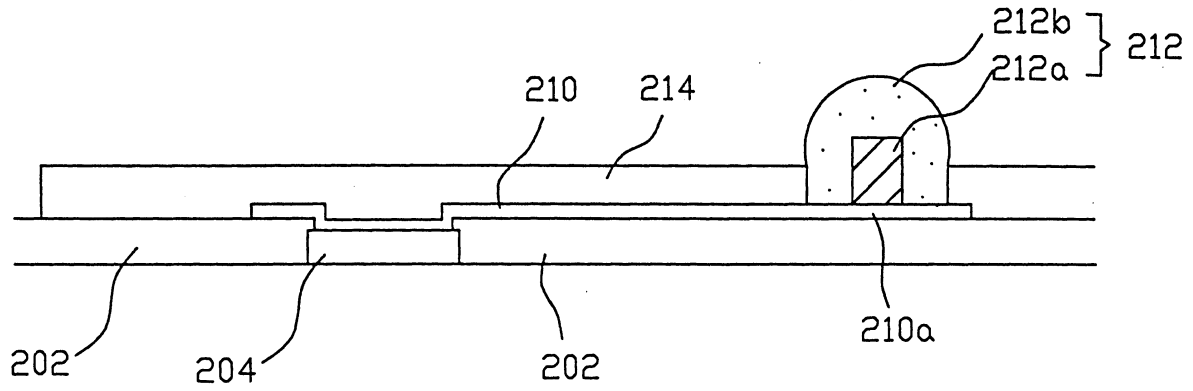


圖3

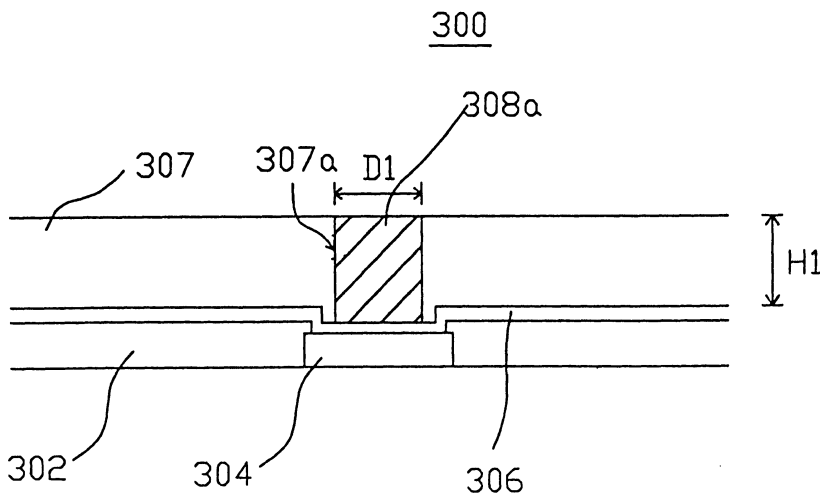


圖4

裝  
訂  
線

圖式

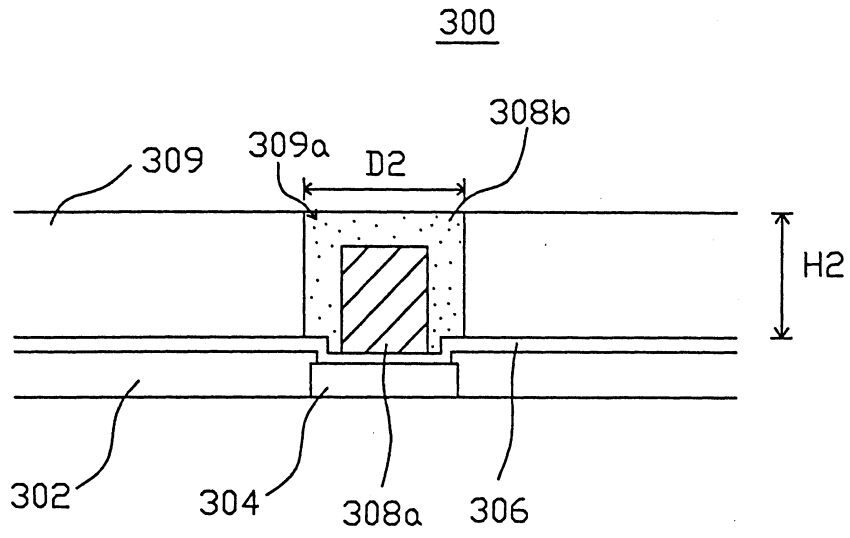


圖5

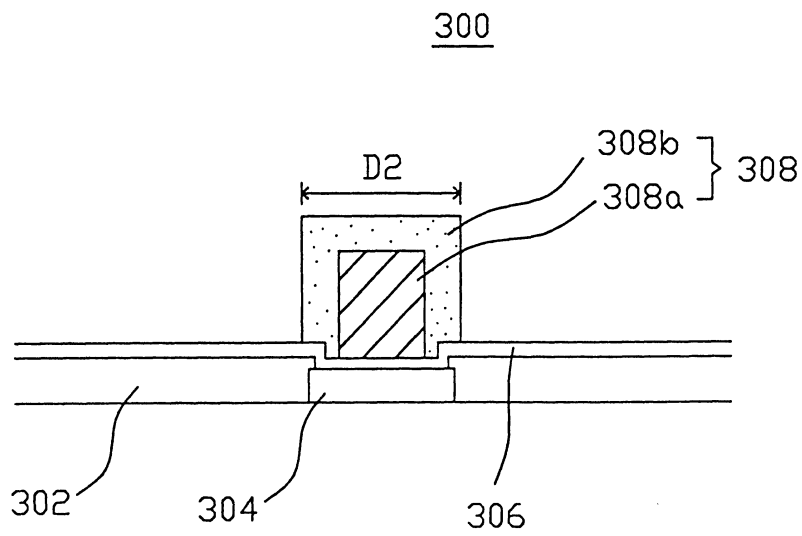


圖6

裝  
線

圖式

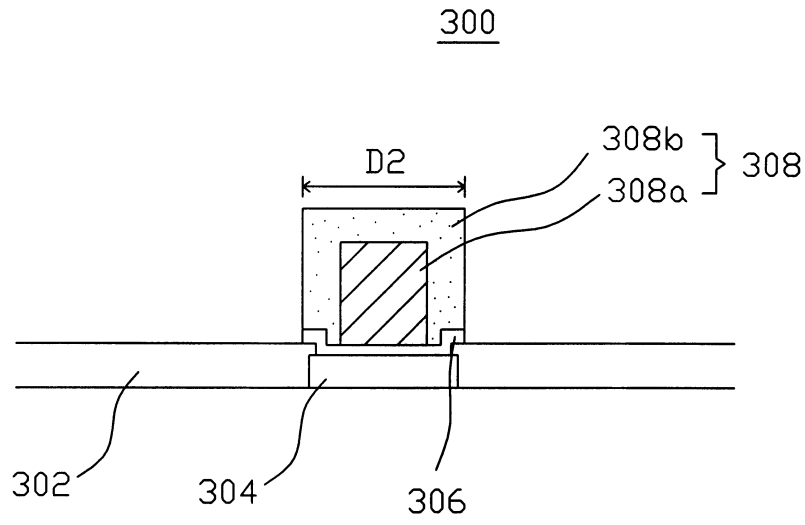


圖7

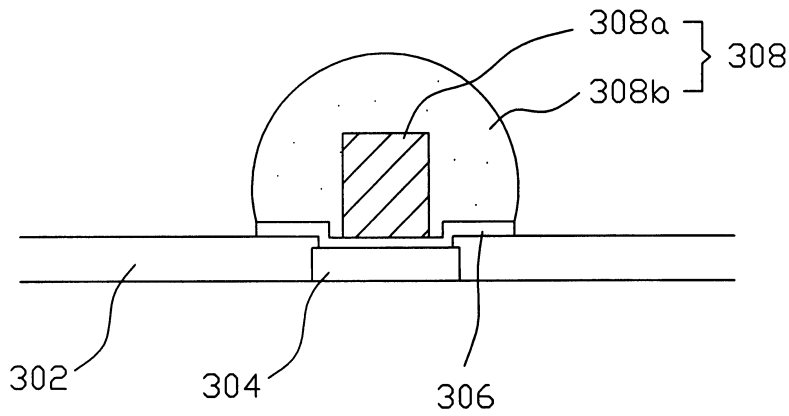


圖8

裝

訂

線

# 公告本

93年4月9日

修正

申請日期：93.6.30

IPC分類

申請案號：92117874

589727

Hoik 23/48

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中文	凸塊結構及製程
	英文	BUMPING STRUCTURE AND FABRICATION PROCESS THEREOF
二、 發明人 (共1人)	姓名 (中文)	1. 黃東鴻
	姓名 (英文)	1. WANG, TONG HONG
	國籍 (中英文)	1. 馬來西亞 MY
	住居所 (中文)	1. 高雄市楠梓區德民路372號9樓之2
	住居所 (英文)	1. 9F1.-2, No. 372, Demin Rd., Nantz Chiu, Kaohsiung City, Taiwan 811, R.O.C.
三、 申請人 (共1人)	名稱或 姓名 (中文)	1. 日月光半導體製造股份有限公司
	名稱或 姓名 (英文)	1. Advanced Semiconductor Engineering, Inc.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 811高雄市楠梓加工區經三路26號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. 26 Chin 3rd Rd., Nantze Export Processing Zone Kaoshiung, Taiwan, R.O.C.
	代表人 (中文)	1. 張虔生
	代表人 (英文)	1. Chang, Jason

