

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4455295号  
(P4455295)

(45) 発行日 平成22年4月21日 (2010. 4. 21)

(24) 登録日 平成22年2月12日 (2010. 2. 12)

(51) Int. Cl.		F I			
<b>B 4 1 J</b>	<b>5/30</b>	<b>(2006. 01)</b>	<b>B 4 1 J</b>	<b>5/30</b>	<b>C</b>
<b>B 4 1 J</b>	<b>2/01</b>	<b>(2006. 01)</b>	<b>B 4 1 J</b>	<b>3/04</b>	<b>1 O 1 Z</b>
<b>H O 4 N</b>	<b>1/23</b>	<b>(2006. 01)</b>	<b>H O 4 N</b>	<b>1/23</b>	<b>1 O 1 C</b>

請求項の数 6 (全 27 頁)

(21) 出願番号	特願2004-341685 (P2004-341685)	(73) 特許権者	000001007
(22) 出願日	平成16年11月26日 (2004. 11. 26)		キヤノン株式会社
(65) 公開番号	特開2005-193651 (P2005-193651A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成17年7月21日 (2005. 7. 21)	(74) 代理人	100076428
審査請求日	平成18年12月21日 (2006. 12. 21)		弁理士 大塚 康德
(31) 優先権主張番号	特願2003-413815 (P2003-413815)	(74) 代理人	100112508
(32) 優先日	平成15年12月11日 (2003. 12. 11)		弁理士 高柳 司郎
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(72) 発明者	石坂 暢浩
			東京都大田区下丸子3丁目30番2号 キ
			ヤノン株式会社内

最終頁に続く

(54) 【発明の名称】 記録装置、及び、記録装置のデータ処理方法

(57) 【特許請求の範囲】

【請求項 1】

複数の記録素子が配列された記録素子列を複数有する記録ヘッドを、前記配列方向と交差する走査方向に走査させて記録を行う記録装置であって、

前記記録ヘッドによる一走査の記録を行う場合に前記記録素子列に対応するデータが前記走査方向に複数のブロックに分割された複数のブロックデータと、前記記録素子列と基準となる記録素子列との相対位置を表すレジスト調整値情報と、ブロックデータに含まれるラスタ数及びブロック幅の情報とを、接続されたホスト機器から受信する受信手段と、前記分割された複数のブロックデータそれぞれのブロック幅とラスタ数に基づくアドレス長を単位として、前記複数のブロックデータそれぞれが纏めて格納される領域が定められ、前記領域のそれぞれは前記記録素子列に対応するデータ毎に纏めて格納されるように定められている記録バッファと、

前記受信手段により受信した前記レジスト調整値情報に基づいて、前記記録バッファ上のアドレスを指定して前記ブロックデータを書き込むように制御する書込み制御手段とを備え、

前記書込み制御手段は、前記ブロックデータのうち、第1のラスタに対応する第1のデータを、前記記録バッファ上のアクセス先頭位置から前記レジスト調整値情報が表す前記相対位置分ずれた開始アドレスを指定し、前記ブロックデータの格納される領域と前記走査方向に後続するブロックデータが格納される領域に格納し、

前記ブロックデータのうち、前記第1のラスタに後続する第2のラスタに対応する第2

10

20

のデータを、前記アクセス先頭位置の次のアドレスから前記レジスト調整値情報が表す前記相対位置分ずれた開始アドレスを指定し、前記ブロックデータの格納される領域と前記走査方向に後続するブロックデータが格納される領域に格納することを特徴とする記録装置。

【請求項 2】

前記記録バッファに格納されたデータを読み出すための読み出しアドレス情報を記録素子列毎に制御する読み出し制御手段と、

前記読み出しアドレス情報に基づいて読み出されたデータに従って各記録素子列を駆動して記録を行う記録制御手段と

を更に備えることを特徴とする請求項 1 に記載の記録装置。

10

【請求項 3】

前記ブロックデータに対して伸張処理を行う伸張手段と、

前記伸張手段により伸張されたデータを記録用のデータに H V 変換する変換手段とを更に備え、

前記変換手段により変換されたデータが前記記録バッファに格納されることを特徴とする請求項 1 又は 2 に記載の記録装置。

【請求項 4】

前記複数のブロックそれぞれについて、ブロックデータの有無を表す情報と、ラスタ数を表す情報と、前記レジスト調整値情報とを前記記録素子列に対応させて格納するレジスタを更に備えることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の記録装置。

20

【請求項 5】

前記記録素子列の各記録素子からインクを吐出して記録を行うことを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の記録装置。

【請求項 6】

複数の記録素子が配列された記録素子列を複数有する記録ヘッドを、前記配列方向と交差する走査方向に走査させて記録を行う記録装置において実行されるデータ処理方法であって、

前記記録ヘッドによる一走査の記録を行う場合に前記記録素子列に対応するデータが前記走査方向に複数のブロックに分割された複数のブロックデータと、前記記録素子列と基準となる記録素子列との相対位置を表すレジスト調整値情報と、ブロックデータに含まれるラスタ数及びブロック幅の情報とを、接続されたホスト機器から受信する受信工程と、

30

前記受信工程において受信した前記レジスト調整値情報に基づいて、前記分割された複数のブロックデータそれぞれのブロック幅とラスタ数に基づくアドレス長を単位として、前記複数のブロックデータそれぞれが纏めて格納される領域が定められ、前記領域のそれぞれは前記記録素子列に対応するデータ毎に纏めて格納されるように定められている前記記録バッファ上のアドレスを指定して前記ブロックデータを書き込むように制御する書き込み制御工程とを備え、

前記書き込み制御工程は、前記ブロックデータのうち、第 1 のラスタに対応する第 1 のデータを、前記記録バッファ上のアクセス先頭位置から前記レジスト調整値情報が表す前記相対位置分ずれた開始アドレスを指定し、前記ブロックデータの格納される領域と前記走査方向に後続するブロックデータが格納される領域に格納し、

40

前記ブロックデータのうち、前記第 1 のラスタに後続する第 2 のラスタに対応する第 2 のデータを、前記アクセス先頭位置の次のアドレスから前記レジスト調整値情報が表す前記相対位置分ずれた開始アドレスを指定し、前記ブロックデータの格納される領域と前記走査方向に後続するブロックデータが格納される領域に格納することを特徴とするデータ処理方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は記録装置、及び、記録装置のデータ処理方法に関し、より詳細には、複数の記

50

録素子が所定方向に配列された記録素子列を複数有する記録ヘッドを、記録素子の配列方向と交差する方向に走査させて記録を行う記録装置における、記録データの処理に関するものである。

【背景技術】

【0002】

例えばワードプロセッサ、パーソナルコンピュータ、ファクシミリ等に於ける情報出力装置として、所望される文字や画像等の情報を用紙やフィルム等シート状の記録媒体に記録を行うプリンタが広く使用されている。

【0003】

プリンタの記録方式としては様々な方式が知られているが、用紙等の記録媒体に非接触記録が可能である、カラー化が容易である、静粛性に富む、等の理由でインクジェット方式が近年特に注目されており、又その構成としては、所望される記録情報に応じてインクを吐出する記録ヘッドを搭載したキャリッジを用紙等の記録媒体の搬送方向と交差する方向に往復走査させながら記録を行なう、シリアル記録方式が安価で小型化が容易などの点から一般的に広く用いられている。

【0004】

従来、記録ヘッドを搭載したキャリッジを記録媒体上で走査させて記録を行うために、記録ヘッドの走査方向の記録領域を複数の領域に分割し、分割された領域単位の記録データを格納するバッファを有する記録装置（印刷装置）が知られている。

【0005】

このような記録装置では、分割された領域単位の記録データをバッファに格納する際に、色毎にデータの格納領域を切替える情報と格納可能なバッファ残量及び書き込みアドレス更新量の比較の結果とに基づき、領域単位の記録データの書き込みアドレス情報を、色毎に制御する書き込み制御部を備えている（特許文献1）。

【0006】

また、バッファに格納された記録データを読み出すための読み出しアドレス情報を色毎に制御する読み出し制御部と、読み出しアドレス情報に基づいて読み出された記録データに従い、分割された領域単位の記録データを生成する記録データ生成手段とを備えている。

【0007】

このように構成された従来の記録装置にホストコンピュータから転送される記録データに対しては、ホストコンピュータ（プリンタドライバ）によって、走査方向（ラスト方向）における位置の調整（レジスト調整）を施されている（特許文献2）。

【特許文献1】特開2003-305896号公報

【特許文献2】特開2003-305895号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら、記録装置に転送する記録データは記録・非記録を表す1ビット（2値）で表現されるのが一般的であるが、通常ホストコンピュータのデータ処理単位は16ビットや32ビットに設定されている。

【0009】

このため、ホストコンピュータで記録データのような1ビットのデータを処理するのは効率が悪く、処理に時間がかかってしまう。

【0010】

近年は記録装置の解像度が向上しており、ホストコンピュータから記録装置へ転送する記録データの量も増大している。このため記録データの量が増大すると、ホストコンピュータでの記録データの生成に時間がかかり、記録を指示してから記録装置で記録が実行されるまでの実効的な速度が低下することとなる。

【0011】

10

20

30

40

50

以上のような理由で、ホストコンピュータ（プリンタドライバ）が記録装置へ転送する記録データを生成するのに要する時間や、記録を指示してから記録が実行されるまでの時間を短縮することが課題となっていた。

【 0 0 1 2 】

本発明は以上のような状況に鑑みてなされたものであり、ホストコンピュータにおける記録データの生成処理を高速化させることを目的とする。

【課題を解決するための手段】

【 0 0 1 3 】

本発明に係る記録装置は、複数の記録素子が配列された記録素子列を複数有する記録ヘッドを、前記配列方向と交差する走査方向に走査させて記録を行う記録装置であって、

前記記録ヘッドによる一走査の記録を行う場合に前記記録素子列に対応するデータが前記走査方向に複数のブロックに分割された複数のブロックデータと、前記記録素子列と基準となる記録素子列との相対位置を表すレジスト調整値情報と、ブロックデータに含まれるラスタ数及びブロック幅の情報とを、接続されたホスト機器から受信する受信手段と、

前記分割された複数のブロックデータそれぞれのブロック幅とラスタ数に基づくアドレス長を単位として、前記複数のブロックデータそれぞれが纏めて格納される領域が定められ、前記領域のそれぞれは前記記録素子列に対応するデータ毎に纏めて格納されるように定められている記録バッファと、

前記受信手段により受信した前記レジスト調整値情報に基づいて、前記記録バッファ上のアドレスを指定して前記ブロックデータを書き込むように制御する書込み制御手段とを備え、

前記書込み制御手段は、前記ブロックデータのうち、第1のラスタに対応する第1のデータを、前記記録バッファ上のアクセス先頭位置から前記レジスト調整値情報が表す前記相対位置分ずれた開始アドレスを指定し、前記ブロックデータの格納される領域と前記走査方向に後続するブロックデータが格納される領域に格納し、

前記ブロックデータのうち、前記第1のラスタに後続する第2のラスタに対応する第2のデータを、前記アクセス先頭位置の次のアドレスから前記レジスト調整値情報が表す前記相対位置分ずれた開始アドレスを指定し、前記ブロックデータの格納される領域と前記走査方向に後続するブロックデータが格納される領域に格納することを特徴とする。

【発明の効果】

【 0 0 2 4 】

本発明によれば、従来ホスト機器で行われていた記録素子列間の相対距離に関連したレジスト調整処理が記録装置側で実行されるので、ホスト機器での記録データの生成処理が簡略化され、記録が指示されてから実際に記録が行われるまでの時間を短縮することが可能となる。

【発明を実施するための最良の形態】

【 0 0 2 5 】

以下に、図面を参照して、本発明の好適な実施の形態を例示的に詳しく説明する。ただし、以下の実施の形態に記載されている構成要素はあくまで例示であり、本発明の範囲をそれらのみに限定する趣旨のものではない。

【 0 0 2 6 】

なお、この明細書において、「記録」（「プリント」という場合もある）とは、文字、図形等有意の情報を形成する場合のみならず、有意無意を問わず、また人間が視覚で知覚し得るように顕在化したものであるか否かを問わず、広く記録媒体上に画像、模様、パターン等を形成する、または媒体の加工を行う場合も表すものとする。

【 0 0 2 7 】

また、「記録媒体」とは、一般的な記録装置で用いられる紙のみならず、広く、布、プラスチック・フィルム、金属板、ガラス、セラミックス、木材、皮革等、インクを受容可能なものも表すものとする。

【 0 0 2 8 】

さらに、「インク」（「液体」と言う場合もある）とは、上記「記録（プリント）」の定義と同様広く解釈されるべきもので、記録媒体上に付与されることによって、画像、模様、パターン等の形成または記録媒体の加工、或いはインクの処理（例えば記録媒体に付与されるインク中の色剤の凝固または不溶化）に供され得る液体を表すものとする。

【0029】

またさらに、「ノズル」とは、特にことわらない限り吐出口ないしこれに連通する液路およびインク吐出に利用されるエネルギーを発生する素子を総括して言うものとする。

【0030】

以下、本発明をインクジェット記録装置（印刷装置）に適用した一実施形態について具体的に説明する。

【0031】

< 記録装置の概略構成 >

図1は、本実施形態のインクジェット記録装置の概略構成を示すカバーを外した状態の斜視図である。

【0032】

図1において、キャリッジ101は記録ヘッド（不図示）とカートリッジ110を搭載し、ガイド軸102に沿って走行可能である。なお、本実施形態では、記録ヘッドは、インクジェット方式の記録ヘッドである。また、103はシャーシであり、メインシャーシ103aと左右の側面板103b及び103cから構成される。108はキャリッジの駆動源であるキャリッジモータであり、109はキャリッジに接続されキャリッジモータ108によって駆動されるベルト、130は記録ヘッド吐出面の清掃や吸引動作を行う回復系ユニット、140はキャリッジ101に搭載された発光素子及び受光素子と共にキャリッジの位置及び速度を算出するCRエンコーダを構成するスケールである。

【0033】

記録媒体としての記録紙は、給紙ローラ（不図示）によって装置本体内に送り込まれ、紙送りローラ105とピンチローラ（不図示）、紙押え板（不図示）によって挟持され、記録ヘッドの記録領域へと搬送され記録が行われる。

【0034】

インクカートリッジ110は、イエロー、マゼンタ、シアンの3色のインクを収容したカラーインクカートリッジと、ブラックインクを収容したブラックインクカートリッジの2種類で、それぞれ別々にカートリッジガイド7に挿入され、記録ヘッドと接続される。

【0035】

本実施形態のインクジェット記録装置は、ホストコンピュータと接続され、ホストコンピュータ（プリンタドライバ）から記録データの供給を受けて記録を行う。また、本実施形態の記録装置は、記録ヘッドを搭載したキャリッジを記録媒体上で走査させて記録を行うために、記録ヘッドの走査方向の記録領域を複数の領域に分割し、分割された領域単位で画像を記録（印刷）する。

【0036】

その場合、本実施形態のインクジェット記録装置では、ホストコンピュータ側では、ビット単位のデータ処理により走査方向における記録データ位置の調整（レジスト調整）は行わず、この記録データのレジスト調整は、後述する図2の記録装置側の記録バッファリング構造制御回路8で行う。そのため、ホストコンピュータでの記録データの生成が高速化され、実効的な記録速度の高速化を図ることが可能となる。

【0037】

< 記録制御部の構成 >

図2は、本発明にかかる記録装置の記録制御部の構成を示すブロック図である。同図に於いて、1はインターフェース信号線S1を介してホストコンピュータ（不図示）から転送されてくるデータを受信し、その受信したデータの中から、記録装置の動作に必要なデータ及び記録データを抽出して一旦蓄えるインターフェース制御部（コントローラ）であり、インターフェースコントローラ1で抽出されたデータは信号線S2を介して受信バッ

10

20

30

40

50

ファ 2 に格納される。

【 0 0 3 8 】

受信バッファ 2 は S R A M もしくは D R A M 等の記憶装置（メモリ）で構成され、この受信バッファに蓄えられるデータは図 3 A 及び 3 B で示すような構造のものとなる。

【 0 0 3 9 】

図 3 A の（ a ）において受信バッファのデータ構造が示されるように、左から順に「コマンド」（ 2 0 1 ）、「データ長」（ 2 0 2 ）、「設定データ」（ 2 0 3 ）のデータが格納され、これに続いて「コマンド」（ 2 0 4 ）、「データ長」（ 2 0 5 ）、「設定データ」（ 2 0 6 ）のデータが格納されている。これは時系列順に転送されてきたデータが、受信バッファの連続したアドレスに格納されることを示し、ここで示す設定データ 2 0 6 は、例えば給紙の実行や紙送り量の設定、使用する記録ヘッド数等を示す情報であり、この設定データで定められた情報が全て揃って初めて記録装置で記録が可能となる。この後に、記録の対象となる記録データ（ 2 0 9 、 2 1 2 ）が受信バッファ 2 に格納される。

【 0 0 4 0 】

この記録データ（ 2 0 9 、 2 1 2 ）は、記録ヘッドが記録媒体上を 1 度の走査で記録する際に必要とされるデータ量を、それより少ないデータ量としてブロック単位に分割したデータであり、そのブロック単位で記録データを区切り、順次第 1 ブロックデータ（ 2 0 9 ）、第 2 ブロックデータ（ 2 1 2 ）、...として格納される。

【 0 0 4 1 】

図 3 A の（ b ）はブロック単位に分割された記録データのデータ構造を詳細に示す図であり、同図で示すように、複数の色のデータ（ 2 1 3 ～ 2 1 4 ）が各々圧縮されたデータとして順次格納される。この圧縮 T A G、圧縮データは「色変えコード」（ 2 1 6 、 2 1 7 、 2 1 8 ）で区切られる。

【 0 0 4 2 】

例えば、シアン、イエロー、マゼンタ、それと黒の 4 色の記録データを想定した場合、各色毎に縦 6 4 ノズルを 1 列としたノズル列が走査方向に 2 列ずつ配列する記録ヘッドを用いると、各ノズル列単位のデータが 1 つの色の記録データを構成することになるのでノズル 2 列が 4 色分、すなわち、圧縮された第 1 色から第 8 色の記録データが一つのブロックデータ内に記録データとして格納される。このノズル列の各ノズルは、記録媒体の搬送方向に並んでいる。例えば、第 1 色と第 2 色がシアンに対応する記録データ、第 3 色と第 4 色はマゼンタに対応する記録データ、第 5 色と第 6 色はイエローに対応する記録データ、第 7 色と第 8 色は黒に対応する記録データとなる。

【 0 0 4 3 】

図 4 は記録データを保持する記録バッファのデータ構造を示す図である。例えば 1 回の走査で最大約 8 インチの走査方向の長さを記録する場合、1 つのブロックデータが走査方向に約 1 インチの記録ができるサイズとすると、トータル 8 ブロックの記録データを記録すれば、1 走査分の画像が完成することになる。第 1 ブロックから第 8 ブロックは記録ヘッドの走査方向に配置され、各ブロックデータには、第 1 色のデータから第 8 色のデータが格納される。各ブロック内に格納される各色の記録データの長さは記録ヘッドのノズル数に対応するものである。

【 0 0 4 4 】

説明を図 2 に戻し、各制御ブロックの説明を続ける。受信バッファ 2 に格納されるデータのうち、記録装置の制御用の設定値である「コマンド」、「データ長」、「設定データ」は、インターフェースコントローラ 1 から信号線 S 9 0 2 を介して C P U 9 により読み出され、図中にある各部制御回路（ 7 、 8 ）に設定される（ S 9 0 3 、 S 9 0 7 ）。C P U 9 は読み出したデータ（図 3 A （ a ）の 2 0 1 ～ 2 0 8 に相当するデータ）を解釈し、その結果に従って記録装置の全体的な記録制御を統括する。一方、C P U 9 は記録データの処理に関してはデータ解凍ブロック 5 5 を起動して処理を実行させるものとする。

【 0 0 4 5 】

データ解凍ブロック 5 5 は受信バッファ 2 から、図 3 （ b ）で示されるように「圧縮 T

10

20

30

40

50

AG」と「データ（圧縮データ）」及び「色変えコード」の3種類のデータを読み出し、これらのデータに基づきデータの展開制御を実行する。本実施形態ではデータの圧縮／解凍方法としてP a c k B i t s圧縮を用いたので、圧縮TAGが8ビットで00hから7Fhまでの値の場合、非連続なデータが1から128個データ領域に有るとして処理し、圧縮TAGが8ビットでFFhから81hまでの値の場合、次の1バイトデータを連続した2から128個のデータに解凍する処理を行う。なお、データの読み出し処理において、80hを読み出した場合は色変えコードとして処理する。解凍したデータを信号線S4aを介して、画像変換ブロック54に送る。この画像変換ブロックにてHV変換がなされ、信号線S4bを介してHV変換されたデータが記録バッファ4に格納される。

【0046】

10

記録バッファ4には解凍された記録データが図4に示すデータ構造で格納される。記録バッファ4の先頭アドレスには第1ブロックの第1色のデータの先頭データが書き込まれ、その後に続くデータは、アドレスを適宜変更しながら順次書き込まれる。記録バッファのアドレスに一つの色のデータとして格納できる領域は、最初にCPU9が読み込んだ設定データで決定され、その値以上のデータは書き込めないため記録データを圧縮する際には、その設定データに従ったデータサイズの制限が加えられることになる。色変えコードを検出した後のデータは第2色のデータの先頭番地から順次書き込まれる。このアドレスデータの制御は後に説明する記録バッファリング制御構造回路8が実行することになる。

【0047】

この書き込みを第1ブロックの第1色のデータから第8色のデータまで繰り返し、第8色のデータの書き込みを終えて色変えコードを検知すると、第1ブロックのデータが全て書き込み終了することになる。データ解凍ブロック55はデータの展開動作を終了し、CPU9に対しブロック1個分のデータの展開が完成したことを割込み（S906）で伝え、CPU9からの次のデータ展開の起動を待つ。

20

【0048】

記録バッファ4上に複数ブロックの記録データが揃った段階で、CPU9は記録動作を開始すべくキャリッジモータ（図1の108）を動作させ、記録ヘッド6を搭載したキャリッジを走査させながら、記録データをキャリッジエンコーダ（CRエンコーダ）10に同期して転送し、記録することで紙面上（記録媒体に）に画像を完成させることができる。記録ヘッド6が主走査方向に走査した後、搬送手段が記録媒体を副走査方向に搬送する。こうして、記録ヘッドの走査と、記録媒体の搬送を繰り返し行って、1ページ分の画像の記録を行う。

30

【0049】

記録データ生成ブロック5は、記録バッファ4上に有る記録データの各ブロック構造を、CPU9から指定された値に従って、CRエンコーダ10に同期したタイミングで信号線S5を介して読み出し、記録ヘッド6が記録できるデータ構造に変換しながら信号線S6に出力していく。この記録データ生成ブロック5は後で述べる記録バッファ内のブロック幅（ブロックの長さを示す。）の情報、ブロックの各色の高さ（各色のデータの「ラスタ数」という。）についての情報を保持する。

【0050】

40

尚、記録バッファ4から読み出されたデータ領域は次の記録データを蓄えるために、零クリアされる。

【0051】

<受信バッファの書き込み、読み込み制御>

以上説明したように受信バッファ2には、インターフェースコントローラ1がデータを書き込み、データ解凍ブロック55が記録データのみを読み出すが、その書き込みアドレスと読み出しアドレスを制御しているのが受信バッファリング構造制御回路7である。受信バッファリング構造制御回路7は受信バッファ2の先頭アドレスと最終アドレス、それと書き込みアドレスと読み出しアドレスの管理を行っている。

【0052】

50

受信バッファリング構造制御回路 7 はインターフェースコントローラ 1 から受信する書き込み要求信号 (S 7 0 1) を受け付け毎に 1 アドレスずつ加算し、これを書き込みアドレスの情報として受信バッファ 2 に出力する (S 7 0 2)。そして、受信バッファリング構造制御回路 7 は受信バッファ 2 の最終アドレスに達した場合に書き込みアドレスを受信バッファ 2 の先頭のアドレスに戻す制御を行う。

【 0 0 5 3 】

また、書き込みアドレスが読み出しアドレスに到達 (一致) した場合、受信バッファ 2 がデータでいっぱいになり、次のデータを書き込めない旨をインターフェースコントローラ 1 に信号線 S 7 0 3 を介して通信する。

【 0 0 5 4 】

このとき同時に C P U 9 に対しても信号線 S 9 0 4 の割込み信号により、受信バッファ 2 はデータの書き込みができない状態であることを知らせる。受信バッファ 2 の構造は C P U 9 が信号線 S 9 0 3 のバスを用いて内部のレジスタに書き込むことで設定することができる。

【 0 0 5 5 】

読み出しアドレスは、C P U 9 が受信バッファリング構造制御回路 7 の中に有るデータリード用レジスタを介して直接に受信バッファ 2 の中のデータを読み出す場合と、データ解凍ブロック 5 5 がデータ読み出し要求信号線 S 7 0 5 を介して要求した場合に、読み出しアドレスとして信号線 S 7 0 6 を介して 1 アドレスずつ加算されて受信バッファ 2 に出力される。

【 0 0 5 6 】

受信バッファリング構造制御回路 7 は読み出しアドレスが最終アドレスに達した場合、読み出しアドレスを受信バッファ 2 の先頭アドレスに戻す制御を行う。また読み出しアドレスが書き込みアドレスに到達 (一致) した場合、受信バッファ上からデータがなくなったので、次のデータを読み出せない旨をデータ解凍ブロックに信号線 S 7 0 4 を介して通信する。このとき同時に C P U 9 に対しても信号線 S 9 0 4 の割込み信号線で、受信バッファ 2 上には、読み出すデータが無い旨を知らせる。

【 0 0 5 7 】

以上が受信バッファ 2 に対するデータの書き込み、読み取り制御の処理内容である。次に、この受信バッファ 2 から読み出され、展開処理されたデータを記録バッファに書き込みし、あるいはその記録バッファからデータを読み取るための処理内容を説明する。

【 0 0 5 8 】

< 記録バッファの書き込み、読み取り制御 >

記録バッファ 4 に対して、画像変換ブロック 5 4 が記録データを書き込み、記録データ生成ブロック 5 がその書き込まれた記録データを読み出すが、その際、書き込みアドレスと読み出しアドレスを制御しているのが記録バッファリング構造制御回路 8 である。

【 0 0 5 9 】

記録バッファリング構造制御回路 8 は記録バッファの先頭アドレスと、最終アドレス、それと書き込みアドレスと、読み出しアドレスの管理を行っている。

【 0 0 6 0 】

記録バッファリング構造制御回路 8 は画像変換ブロック 5 4 から受信する書き込み要求信号 (S 8 0 1) を受け付ける毎にアドレスを適宜変更し、これを書き込みアドレスの情報として記録バッファ 4 に出力する (S 8 0 2)。そして、記録バッファリング構造制御回路 8 は記録バッファ 4 の最終アドレスに達した場合に書き込みアドレスを記録バッファ 4 の先頭のアドレスに戻す制御を行う。

【 0 0 6 1 】

また、書き込みアドレスが読み出しアドレスに到達 (一致) した場合、記録バッファ 4 が記録データでいっぱいになり、次の記録データを書き込めない旨を画像変換ブロック 5 4 に信号線 S 8 0 9 を介して通信する。

【 0 0 6 2 】

10

20

30

40

50



また、データ解凍ブロック 55 が色変えコードを受信バッファ 2 から読み込んだ場合、データ解凍ブロック 55 は信号線 S541 を介して画像変換ブロック 54 にその旨を通信し、画像変換ブロックは、信号線 S807 を介して、記録バッファリング構造制御回路に出力する。記録バッファリング構造制御回路 8 は次の色のデータを格納する先頭番地を信号線 S802 から出力するように準備する。記録バッファ 4 の構造は CPU9 が信号線 S907 のバスを用いて内部のレジスタに書き込むことで設定することができる。

【0063】

読み出しアドレスは、記録データ生成ブロック 5 が各色毎にデータ読み出し要求信号線 S805 を介して要求すると、読み出しアドレスとして信号線 S806 を介して 1 アドレスずつ加算されて記録バッファ 4 に出力される。

10

【0064】

記録バッファリング構造制御回路 8 は読み出しアドレスが最終アドレスに達した場合、読み出しアドレスを記録バッファ 4 の先頭アドレスに戻す制御を行う。

【0065】

記録データ生成ブロック 5 は現在読み出している記録データブロックのデータ構造を CPU9 から信号線 S908 のバスを介して、記録データ生成ブロック 5 内部にあるレジスタに設定する。設定された記録データブロック構造内にある記録データを全て読み出すと終了信号 S909 を CPU9 に対し割り込み信号として通信する。この際、記録バッファ 4 上に次の記録データブロックがすでに展開されているならば、その記録データブロック構造をレジスタに書き込む。

20

【0066】

記録バッファ 4 は 1 記録データブロック単位でデータの書き込みを制御しており、書き込まれていない記録データブロックに対し記録データ生成ブロックを起動しないので、記録バッファの読み出しアドレスが書き込みアドレスを越えることは起きない。11 は、バッファ構造情報メモリである。これは、記録バッファの制御用の作業用メモリ（ワーク RAM）で、後で述べる記録バッファ構造についての情報を一時的に格納する領域である。

【0067】

< 記録バッファリング構造制御回路の説明 >

記録バッファリング構造制御回路の説明を図 5 及び図 8 を用いて説明する。記録バッファリング構造制御回路の処理において、図 5 は書き込みアドレス制御を中心に説明する図であり、図 8 は記録バッファリング構造制御回路 8 の読み出しアドレス制御を中心に説明する図である。

30

【0068】

記録バッファリング構造制御回路 8 は読み出し制御部 8A と書き込みアドレス制御部 8B で構成されている。また、記録バッファ 4 のバッファ領域は、記録バッファの先頭のアドレスを top\_adr で示し、最終アドレスを bottom\_adr で表示する。この先頭アドレスは書き込みアドレス制御部 8B 内のレジスタ 803 に格納され、最終アドレスは書き込みアドレス制御部 8B 内のレジスタ 804 に格納される。

【0069】

記録バッファ 4 に示される「RP」はリードポインタを示し、「WP」はライトポインタを示す。記録バッファの中の RP と WP の間のハッチング部分は記録データが格納されていることを表している。また、記録バッファ 4 の白色部分は記録データが格納されていないことを表す。

40

【0070】

読み出しアドレス制御部 8A 内の 802 は、データの読み出しアドレス（RP：リードポインタ）を示すレジスタである。805 から 812 は第 1 色から第 8 色について、各色の情報を格納するレジスタである。ここで、レジスタ 805 には第 1 色目データのバッファの高さ情報（1st\_high）と、第 1 色のデータの有り無しを示す情報（1\_color\_bit）と、第 1 色目のレジスト調整値情報（1\_reg\_wnum）が格納され、同様にレジスタ 806 ~ 812 についても第 2 色 ~ 第 8 色について同様の情報が設定される。

50

## 【 0 0 7 1 】

なお、レジスト調整値情報は、ノズル列間のラスト方向における相対位置に対応した値となるので、1つのノズル列に対しては常に同じ値となる。すなわち、ノズル列毎にレジスト調整値情報を持っている。例えば、第1ノズル列を基準とすると、第1色のデータに対するレジスト調整値情報は0、第2ノズル列と第1ノズル列との距離がAカラム分であれば、第2色のデータに対するレジスト調整値情報はAとなる。また、第3ノズル列と第1ノズル列との距離がBカラム分であれば、第3色のデータに対するレジスト調整値情報はBとなる。このように、第1色のデータを記録する第1ノズル列の位置を基準にして各ノズル列との相対距離に対応して、第2色のデータから第8色のデータのレジスト調整値情報が設定される。

10

## 【 0 0 7 2 】

813はブロックの幅情報(block\_width)を設定するレジスタであり、この幅情報は第1色～第8色までブロック単位で、共通して使われる値である。

## 【 0 0 7 3 】

上述のブロックの高さ情報、幅情報及びレジスト調整値情報は、図3(a)で説明した設定データに含まれる情報である。

## 【 0 0 7 4 】

815は次のブロックデータのアドレスを格納するレジスタであり、このアドレスは各色に関する情報を格納するレジスタ805からレジスタ812のうちのいずれかの値と、ブロックデータに関する幅の情報を格納するレジスタ813の値を用いて決定することができる。書き込み制御部8Bは、書き込み対象となる第1ブロックデータに関する設定情報に従い、次に書き込み対象となる第2ブロックデータの書き込み開始アドレスを決定し、このレジスタに格納する。

20

## 【 0 0 7 5 】

817はレジスト調整分の書き込み開始アドレスを格納するレジスタであり、このアドレスは各色に関する情報を格納するレジスタ805からレジスタ812のうち全ての値と、ブロックデータに関する幅の情報を格納するレジスタ813の値を用いて決定することができる。書き込み制御部8Bは、書き込み対象となる第1ブロックデータに関する設定情報に従い、次に書き込み対象となるレジスト調整分の書き込み開始アドレスを決定し、このレジスタに格納する。

30

## 【 0 0 7 6 】

なお、書き込み制御部8Bは、例えば第1色のデータについて説明すると、第1ブロックのデータに対応する記録データの書き込み完了前に、第1ブロックのデータのレジスト調整幅分を反映した第2ブロックでの書き込み開始アドレス情報を決定している。他の色のデータ(第2色のデータ～第8色のデータ)についても同様である。

## 【 0 0 7 7 】

書き込み制御部8Bは、第1ブロックデータに対応する記録データの書き込み完了前に、第1ブロックデータのレジスト幅分に対する書き込みアドレス情報を、決定した書き込み開始アドレスに更新することができる。

## 【 0 0 7 8 】

また、816はデータの書き込みアドレス(WP)を格納するレジスタである。

40

## 【 0 0 7 9 】

814はアドレス制御レジスタで、書き込みアドレス(WP)が読み出しアドレス(RP)を追い越さないように(両アドレスが重複したアドレスを指定しないように)書き込み処理、読み出し処理の管理をする。

## 【 0 0 8 0 】

<記録バッファへのデータの格納(図6)>

図6は、記録バッファ4に記録データがどのように格納されるか説明する図である。図6(a)では、第1色のデータとして縦に順に4ワード分ずつ、格納される状態を示す。ここで1ワードが16画素分に対応している。レジスタに情報を格納するアドレスは1ず

50

ツインクリメントされるものとする、ライトポインタ (WP) は 1 2 3 4 5  
...とカウントされる。

【 0 0 8 1 】

例えば、図 6 ( a ) のレジスタの設定は、バッファの高さ情報 ( ラスター数 ) の値 ( 1st\_high ) は「 4 」であり、データの有り無し情報 ( 1\_color\_bit ) の値は「 1 ( 有り ) 」である。レジスタ 8 1 3 ( ブロックの幅情報 : block\_width ) の値は「 2 8 」である。

【 0 0 8 2 】

図 6 ( b ) は、第 2 色のデータがある場合に、記録バッファ 4 へのデータの書き込みを示す図である。第 1 色の格納領域に全てデータを格納した後、矢印のようにライトポインタ ( WP ) を第 2 色の先頭アドレスへ移動し、第 2 色のデータの格納を行う。図 6 ( c )  
10  
では、第 2 色のデータが無い場合、第 1 色のデータの格納領域に続き、第 3 色のデータが格納されることを示す。この場合、図 5 で示すレジスタ 8 0 6 の第 2 色のデータの有り無し情報 ( 2\_color\_bit ) は、データ無しを示す「 0 ( 無し ) 」である。あるいは、バッファの高さ情報 ( 2nd\_high ) が「 0 」であれば、データが無いことを示すので、この情報を用いてもかまわない。あるいはデータの有り無し情報とバッファの高さ情報との論理積演算 ( AND 処理 ) を行ってその結果を用いて判断しても良い。

【 0 0 8 3 】

図 6 ( d ) では、第 2 色のデータについて、書き込み位置を示す e 1 ( WP : ライトポインタ ) は、読み出し位置を示す e 2 ( RP : リードポインタ ) の手前で書き込みを停止することを示す。これは、読み出しが終了していない位置には、データの書き込みを禁止  
20  
して、上書きをすることを防ぐ制御を行うものである。以上の制御は、第 3 色から第 8 色の領域についても同様である。

【 0 0 8 4 】

< 記録バッファへのデータの格納処理 >

図 9 及び 1 0 は、レジスト調整値がゼロでない時に、記録バッファ 4 に記録データがどのように格納されるか説明する図である。図 9 及び 1 0 では、第 1 色のデータとして縦に順に 3 ワード分ずつ、格納されている状態を示す。ここで 1 ワードが 1 6 画素分に対応している。

【 0 0 8 5 】

ここで、図 9 はデータが入力される順番を示し、図 1 0 は実際に書き込まれるアドレス  
30  
を示している図である。

【 0 0 8 6 】

また、図 9 及び 1 0 の斜線部は第 1 色目のレジスト調整値 ( 6 ) を示している。実際の書き込み開始位置は図 9 に示す位置からになるが、実アドレスは図 1 0 に示す通り、レジスト調整値に対応してスキップした位置 ( 例えば左から 7 つ目の 2 4 ) から始まることになる。

【 0 0 8 7 】

また、図 9 及び 1 0 の 2 つの図は対応しているので、例えば 1 番目に書き込まれるデータのアドレスは、図 1 0 に示すように 2 4 となり、2 番目に書き込まれるデータのアドレスは図 1 0 に示すように 2 A となる。  
40

【 0 0 8 8 】

ここで、図 9 及び 1 0 のレジスタの設定は、バッファの高さ情報 ( ラスター数 ) の値 ( 1st\_high ) は「 3 」であり、データの有り無し情報の値 ( 1\_color\_bit ) は「 1 ( 有り ) 」である。レジスタ 8 1 3 ( ブロックの幅情報 : block\_width ) の値は「 1 6 」である。第 1 色目のレジスト調整値 ( 1\_reg\_wnum ) は 6 で第 2 色目のレジスト調整値 ( 2\_reg\_wnum ) は 3 である。

【 0 0 8 9 】

この時、例えば図 9 において、レジスタに情報を格納するアドレスを右に 1 ずつインクリメントすると、図 1 0 においてライトポインタ ( WP ) の実アドレスは 0 6 C 1  
50  
2 1 8 ...とカウントアップされることになる。

## 【 0 0 9 0 】

ここで、データを書き込む順番は、図 9 及び図 1 0 の様に 1 6 個単位で一つ下の段に行っても構わないし、データを受信する順序により、ブロック幅まで進んで後 ( 1 0 個単位 ) 一つ下の段に移っても構わない ( 図 9 で、1 0 の位置の次に 1 7 の位置に進む ) 。

## 【 0 0 9 1 】

また、図 9 に示す通りに、第 1 色のデータについて、1 0 個目までデータが書き込まれた ( 格納された ) 後、1 1 個目のデータを書き込む先は、次のブロック ( 第 2 ブロック ) の先頭になる。これはレジスト調整を行うことによって、現在のブロック ( 第 1 ブロック ) に入りきらなくなったデータを書き込む ( 格納する ) ためである。ここでは、第 2 ブロックの先頭に格納されるデータが 1 1 個目のデータであることは、レジスタ 8 1 3 の値「1 6」とレジスタ 8 0 5 のレジスト調整値「6」から、 $16 - 6 + 1 = 11$  より求められる。データを格納するカウンタを設け、そのカウンタが 1 0 になれば、第 2 ブロックの先頭のアドレスを指定する構成にすればよい。

10

## 【 0 0 9 2 】

なお、図 9 において、第 1 色のデータの 1 1 個目のデータが格納されるアドレスは、第 1 ブロックに格納される色の数 ( 2 ) と各色の高さ ( 3 )、ブロックの幅 ( 1 6 ) に基づいて求められる。

## 【 0 0 9 3 】

レジスト調整分の書き込みが終了 ( 図 9 で 1 6 番目のデータ書き込みが終了 ) すると、1 7 個目のデータは、現在のブロック ( 第 1 ブロック ) から書かれることになる。これは実際のアドレスが図 1 0 で 1 6 個目が D E で、1 7 個目が 2 6 になると言うことである。

20

## 【 0 0 9 4 】

この様にして、現在のブロック ( 第 1 ブロック ) と次のブロック ( 第 2 ブロック ) との間を行き来することで、レジスト調整を行いながら、第 1 色目のデータを書き込んでいく。

## 【 0 0 9 5 】

第 1 色目のデータが全て書き終わると、同様の処理を第 1 ブロックの第 2 色目以降に行っていく。

## 【 0 0 9 6 】

また、レジスタに情報を格納するアドレスは、図 6 のように縦に 1 ずつインクリメントさせて、ライトポインタ ( W P ) の実アドレスを 0 2 4 6 8 ... とカウントアップさせてもよい。

30

## 【 0 0 9 7 】

ここで、図 9 においてレジスタに情報を格納するアドレスを縦に 1 ずつインクリメントさせないのは、画像変換ブロック 3 からのデータや、ホストからのデータの変更に柔軟に対応するためである。

## 【 0 0 9 8 】

例えば、画像変換ブロック 3 を使用しない時には、ホストからの記録データは、従来通りレジスタに情報を格納するアドレスは図 6 A のように 1 ずつインクリメントさせて、ライトポインタ ( W P ) は 1 2 3 4 5 ... とカウントするように対応している。

40

## 【 0 0 9 9 】

しかし、画像変換ブロック 3 を使用して例えば H V 変換等を行うと、H V 変換を行った後の記録データは、レジスタに情報を格納するアドレスは図 6 のように 1 ずつインクリメントさせて、ライトポインタ ( W P ) を 1 2 3 4 5 ... とカウントアップする事が出来なくなる。

## 【 0 1 0 0 】

その為、アドレスのインクリメント量に自由度を持たせることで、ホストからの様々なデータ転送方式にも対応でき、また画像変換ブロック 3 でのデータ変換にも対応することが出来るようになる。

## 【 0 1 0 1 】

50

図 1 1 A、図 1 1 B、図 1 1 C は、レジスト調整に関連したデータの状態を模式的に示す図である。図中の数字はいずれもブロック番号を示している。図 1 1 A は、従来例のようにホストコンピュータ（プリンタドライバ）で全てのレジスト調整を行った場合の転送データを示している。図 1 1 B は、本実施形態でホストコンピュータから送信され記録装置が受信したデータを示している。このデータはレジスト調整は行われていない。図 1 1 C は、図 1 1 B のようなデータに対して記録装置側でレジスト調整され、記録装置（インクジェット記録装置）に設けられている記録バッファ 4 に格納された状態を示している。

【 0 1 0 2 】

図 1 1 A と図 1 1 C に示されたデータを記録媒体へ記録すると、いずれもレジスト調整がなされているため同様な記録結果となるが、図 1 1 C のデータは図 1 1 B の受信データに対して記録装置側でレジスト調整を行ったため、レジスト調整データにより、ラスト方向（図 1 1 A から 1 1 C における左右の方向）に記録データの格納される位置がずれ、その結果として図 1 1 B のデータよりもブロック数が 1 つ増えている。

【 0 1 0 3 】

このようにホストコンピュータから送信したブロック数と記録装置の記録バッファに書き込まれたブロック数が異なると、論理的な矛盾が生じてしまう。これは、ホストコンピュータから送信したブロック数に基づいて、ホストコンピュータから記録装置に対して記録幅（走査方向）に関する情報を出力するからである。記録装置は、この情報に基づいて記録動作を行うので、ブロック数について異なる量だけ記録がなされない。例えば、ホストコンピュータから記録装置に 3 ブロック分の記録データを出力し、記録装置は、レジスト調整を行って 4 ブロックに記録データを格納した場合、記録は 3 ブロック分しかなされず、1 ブロックが記録されないのである。

【 0 1 0 4 】

本実施形態では、この様な矛盾が生じないように、図 1 1 B に示すようなデータをホストコンピュータから転送する場合、1 ブロック余分なデータを付加して記録装置に送信し、ホストコンピュータと記録装置（記録バッファ）とのブロック数が同じとなるようにする。

【 0 1 0 5 】

図 1 2 A、図 1 2 B、図 1 2 C は、本実施形態におけるレジスト調整に関連したデータの状態を、図 1 1 A ~ 図 1 1 C と同様に示す図である。図 1 2 A は、従来例のようにホストコンピュータ（プリンタドライバ）で全てのレジスト調整を行った場合の転送データを示しており、図 1 1 A と同様な構成となる。図 1 2 B は、本実施形態でホストコンピュータから送信され記録装置が受信したデータを示している。しかし、このデータに対してはレジスト調整は行われていない。図 1 2 C は、図 1 2 B のようなデータに対して記録装置側でレジスト調整され、記録バッファに格納された状態を示している。

【 0 1 0 6 】

ここで、図 1 1 B 及び図 1 1 C に示したデータと、図 1 2 B 及び図 1 2 C に示したデータとを比較すると、図 1 1 B の受信データに対してレジスト調整を行った図 1 1 C のデータのブロック数は 1 つ増えているが、図 1 2 B の受信データに対してレジスト調整を行った図 1 2 C のデータのブロック数は増えていないことがわかる。すなわち、ホストコンピュータから図 1 2 B のようなデータを転送する場合には、1 ブロック余分に送信する必要はない。

【 0 1 0 7 】

図 1 1 B 及び図 1 1 C に関連して、1 ブロック余分に転送する場合についてもう少し詳しく説明する。図 1 3 A は、1 ブロック余分に転送する場合のデータ構成を示す図である。この場合、留意すべきは 1 ブロックのサイズ（走査方向のブロックサイズ）と、転送される記録データの最後のブロックについてのデータ量（図 1 1 B 及び 1 1 C では 3 つめのブロックについての走査方向のデータサイズ、図 1 2 では 4 つめのブロックについての走査方向のデータサイズ）、レジスト調整量（例えばカラム単位の値）の関係である。

【 0 1 0 8 】

例えば、

走査方向のブロックサイズ<走査方向のデータサイズ+レジスト調整量  
であれば、図11Cに示すように、ブロック数を1つ増やす必要がある。

【0109】

一方、

走査方向のブロックサイズ>走査方向のデータサイズ+レジスト調整量  
であれば、図12Cに示すように、ブロック数を増やす必要はない。

【0110】

このように、ホストコンピュータにおいて、走査方向のデータサイズとレジスト調整量の和が走査方向のブロックサイズより大きくなるか否かを判断し、この判断結果に応じて、ブロック数を増やす処理を行う。

10

【0111】

ここで、図14は、ホストコンピュータ1401と記録装置1402の概略制御構成を示す図である。

【0112】

ホストコンピュータ1401から記録装置1402へ記録データがインターフェース1405を介して転送される。

【0113】

ホストコンピュータ1401においてなされる処理の一例を以下に述べる。記録データを生成するプリンタドライバはCPU1403により実行される。そして、これらの記録データはブロック単位で生成された後、所定の圧縮方法で圧縮され、記録装置1402に対して出力処理を行う。

20

【0114】

記憶手段1404は、生成した記録データ、あるいは圧縮されたデータを一時的に保存するために用いられる。また、記憶手段1404には生成した記録データのブロック数(データ量)の数を保持するカウンタを備えている。

【0115】

このCPU1403は、上述したように、走査方向のデータサイズとレジスト調整量の和が走査方向のブロックサイズより大きくなるか否かを判断し、この判断結果に応じて、ブロック数を増やす処理を行う。このため、CPU1403は予め、走査方向のブロックサイズ、レジスト調整量についての情報を記録装置から取得する。

30

【0116】

図16は、データ生成についての処理を示すフローチャートである。ステップS1601において、ブロック単位でデータを生成する。ブロック単位のデータを生成するたびに、生成するブロック数をカウントする。そして、ステップS1602において、最後のブロック(記録ヘッドの走査方向の最も下流のブロック)であるか否かを判定する。もし最後のブロックであればS1603にて、ブロック付加処理を行う。このブロック付加処理は図15において説明する。図16で述べた処理は、走査毎に走査方向のデータ量は異なるので、走査毎に行なわれる。

【0117】

そして、1走査の記録幅についての情報を前もって取得することで、記録する生成ブロックの数が得られ、この数がS1602の判断の閾値として使われる。

40

【0118】

その処理について図15のフローチャートを用いて詳細に説明する。ステップS1501において、レジスト調整量の情報とブロックサイズ(主走査方向)について情報を取得する。ステップS1502において、最後のブロックに格納されるデータサイズ(走査方向のデータサイズ)を取得する。ステップS1503において、最後のブロックについてのデータサイズ(走査方向)とレジスト調整量の情報との和と走査方向のブロックサイズとを比較する。なお、ここで、データサイズ、レジスト調整量の情報、ブロックサイズは例えばカラム数である。

50

## 【 0 1 1 9 】

そして、ステップ S 1 5 0 3 において、走査方向のブロックサイズの方が小さければ ( N O )、ステップ S 1 5 0 4 においてブロックを 1 つ追加する。走査方向のブロックサイズの方が大きければ ( Y E S )、終了する。

## 【 0 1 2 0 】

なお、この判断は、各色に対応する記録データについて行う。これは、走査方向のブロックサイズは各色について同じであるが、レジスト調整量と最後のブロックについての走査方向のデータサイズは色毎に異なる場合があるからである。そして、1色でもブロックを追加する必要があるれば、他の色についてもブロックの追加を行う。

## 【 0 1 2 1 】

次に、各ブロックのデータに付加される色変えコードに説明する。上記で図 3 A の ( b ) に関連して説明したが、記録データの区切りを判別するために、各ブロックに色変えコードが挿入されている。

## 【 0 1 2 2 】

そして、図 3 A の ( b ) に示すように 1 つの色についての情報として、圧縮 T A G や圧縮されたデータで構成されている。そして、色変えコードは、これらのデータの後に付加されている。

## 【 0 1 2 3 】

しかし、ステップ S 1 5 0 4 でブロックを付加する場合には、これらの圧縮 T A G や圧縮されたデータはなく、色変えコード ( 2 3 2、2 3 3、2 3 9 ) のみが最後のブロック ( 第 n ブロックデータ ) 2 3 1 に続いて付加される。ここでは、色数は 8 であるので、8 つの色変えコードが付加されてる。図 3 B の ( c ) は、このコードを受信した場合の第 n ブロックデータ以降の状態を示す図である。

## 【 0 1 2 4 】

これにより、記録装置は、色変えコードのみが付加されているので、記録装置はレジスト調整のために記録データがブロックからはみ出すために、ブロックが付加して格納する処理を行う指示であることを認識 ( 判断 ) でき、記録バッファにレジスト調整量に基づいて記録データを格納する。

## 【 0 1 2 5 】

なお、ブロックを付加する場合の他の例として、図 3 B の ( d ) に示すように例えば色毎に 1 バイトのヌルデータ ( 2 4 2、2 4 4、...、2 5 5 ) のみを含み、このヌルデータに色変えコード ( 2 4 3、2 4 5、...、2 5 6 ) が付加する形態でも構わない。これにより、記録装置は、圧縮 T A G が含まれず 1 バイトのヌルデータのみで構成されていることで、ブロックが付加する指示があることを容易に認識できる。

## 【 0 1 2 6 】

あるいは、色変えコードを付加するのではなく、図 3 B の ( e ) に示すように最後のブロックデータ ( 第 n ブロック ) 2 6 1 の後にブロックの付加の指示を示すコマンド 2 6 2 を追加してもかまない。

## 【 0 1 2 7 】

次に、上述したブロックを付加する場合についてホストコンピュータにおける記録データの格納処理についての補足説明を行う。図 1 3 A において、( a ) は圧縮前のデータを示し、( b ) は圧縮前のデータにレジスト調整幅を加えた状態を示し、( c ) は増えたブロックの後端を基準としたレジスト調整幅を示し、( d ) は最後の記録データが格納されるべき位置を示している。なお、( b ) のブロックは第 n ブロック、( c ) のブロックは第 n + 1 ブロックとする。

## 【 0 1 2 8 】

この場合、最後の記録データの位置は、( d ) のクロスハッチングした領域にある必要がある。図 3 B の ( d ) を用いて説明した場合は、このクロスハッチングした領域にある。これは、( d ) の斜線部分の領域に最後の記録データが格納されると、レジスト調整することによってブロックが更に 1 つ増えてしまうからである。

10

20

30

40

50

## 【 0 1 2 9 】

図 1 3 B も図 1 3 A と同様に、( a ) は圧縮前のデータを示し、( b ) は圧縮前のデータにレジスト調整幅を加えた状態を示し、( c ) は増えたブロックの後端を基準としたレジスト調整幅を示し、( d ) は色変えコード ( COL\_CNG ) が挿入されるべき位置を示している。図 1 3 A と異なるのは、1 ブロック余分に転送しない点である。

## 【 0 1 3 0 】

この場合にも、( d ) のクロスハッチングされた領域以外に最後の記録データが格納されていると、レジスト調整することによって 1 ブロック増えてしまうため、色変えコードの位置は、( d ) に示すように、( c ) に示された後端を基準にしたレジスト調整幅の境界より前にある必要がある。

10

## 【 0 1 3 1 】

図 7 を参照して、レジスト調整を行う必要がない場合における記録データの格納について説明する。

## 【 0 1 3 2 】

図 7 の ( a ) は、記録バッファに書き込まれた 1 回の走査 ( スキャン ) に対応した記録データの例を示す図である。図示した例では第 4 ブロックに対応する領域に画像データがなく、記録バッファには第 4 ブロックは確保されていない。

## 【 0 1 3 3 】

また、図 7 ( a ) で、第 2 ブロックに格納されるデータには第 3 色のデータ及び第 4 色のデータはないので、これらの分をつめて第 5 色のデータ ~ 第 8 色のデータが格納されている。第 3 ブロックには、第 1 色のデータ、第 2 色のデータのみが格納され、第 3 色以降のデータは格納されていない。第 2 ブロックと第 3 ブロックのハッチングされた部分は、データが無いためにバッファの割り当てがされていないことを示す。従って、第 2 ブロックにおける第 8 色のデータの最終アドレスの次のアドレスは、第 3 ブロックにおける第 1 色のデータの先頭アドレスである。このように、レジスト調整を行う必要がない場合には、画像データを詰めて記録バッファに格納することができるので、記録バッファを効率良く使用することができる。

20

## 【 0 1 3 4 】

従って、例えば、記録データが無い領域に対しても記録バッファの領域を一律に格納した場合に記録バッファに 1 走査分のデータすべてを格納する領域を確保できない場合でも、画像データの有無をレジスタに格納されている色のデータの有無の情報に基づきデータの格納を制御することで 1 走査分のデータを格納することができる。

30

## 【 0 1 3 5 】

< 記録バッファからのデータの読み出し >

以下に、図 8 を参照して記録バッファからのデータの読み出し処理について説明する。図 8 において、左側は記録バッファリング構造制御回路 8 の読み出しアドレス制御部 8 A を示し、右側は記録バッファ 4 を示している。

## 【 0 1 3 6 】

記録バッファ 4 のバッファ領域は、記録バッファの先頭のアドレスである top\_adr で表され、最終アドレスは bottom\_adr で表される。この先頭アドレスはレジスタ 8 0 3 に格納され、最終アドレスはレジスタ 8 0 4 に格納される。記録バッファに示される「 R P 」は図 5 と同様にリードポインタであり、「 W P 」はライトポインタである。記録バッファ 4 における R P と W P の間のハッチング部分は記録データが格納されていることを表し、それ以外の部分は記録データが格納されていないことを表す。

40

## 【 0 1 3 7 】

読み出しアドレス制御部 8 A 内の 8 0 2 は、データの読み出しアドレス ( R P : リードポインタ ) を示すレジスタであり、破線の枠で囲った 9 0 0 は第 1 レジスタ群、実線の枠で囲った 9 0 1 は第 2 レジスタ群である。

## 【 0 1 3 8 】

第 1 ブロックから第 8 ブロックの記録データを記録する場合、例えば、走査の開始時に

50



において、第1レジスタ群には第1ブロックについての情報が格納されている。また、第2レジスタ群には、第2ブロックについての情報が格納される。第1ブロックの記録が終了すると、第1レジスタ群900には第2レジスタ群901の情報がコピーされて格納される。そして第2レジスタ群901には、第3ブロックの情報が格納される。以下、最後の第8ブロックのデータが格納されるまで同様の処理が順に行われる。そして、次の走査開始時には、再び、第1レジスタ群には第1ブロックの情報が格納され、第2レジスタ群には第2ブロックの情報が格納される。

【0139】

第1レジスタ群が示す第nブロックの記録が終了した時、第2レジスタ群に第n+1ブロックの情報が格納されていない場合は、第n+1ブロックの記録データがまだ準備できていないので、第2レジスタ群の情報は第1レジスタ群にコピーされず、加えて記録バッファからのデータ読み出しを停止する。

10

【0140】

第1レジスタ群内にあるレジスタ819は、第1色についての高さ情報(1st\_hight)と色のデータの有り無し情報(1\_color\_bit)を設定するレジスタである。各レジスタ822、824、826、828、830、832、834は第2色～第8色について同様に高さ情報と色のデータの有り無し情報を設定するレジスタである。

【0141】

820は各ブロックデータの幅情報(block\_width)を格納するレジスタである。この幅情報は第1色～第8色までブロック単位で、共通して使われる値である。

20

【0142】

レジスタ818は第1色の読み出しアドレス(1st\_color\_adr)を格納するレジスタである。第1色のデータが格納されている記録バッファ819から読み出されるとアドレスが更新される。例えば図9に示すように、第1色のデータの内、1 2 3 4と1カラム分のデータが読み出される。レジスタ821、823、825、827、829、831、833はそれぞれ第2色～第8色の読み出しアドレスを格納するレジスタであり、第2色～第8色のデータも第1色のデータと同様に順に1カラム分のデータが読み出される。

【0143】

記録バッファ4に格納されるデータは複数の色のデータを含むため、例えば、第1色、第2色、...のデータが混在した場合、各色単位のデータを格納するためのアドレスは、連続していないものとなる。そのため、読み出しアドレスのレジスタが1つであれば、例えば第1色の記録バッファ4のアドレスの次に第2色の記録バッファ1のアドレス読み出しを行う際、アドレス計算をする必要があるが、記録バッファ4に各色ごとに読み出しアドレスを格納するレジスタを用意することで、カラム単位での読み出しを行う際のアドレス計算を省くことができる。

30

【0144】

817はアドレス制御レジスタである。読み出しアドレスは、記録データ生成ブロック5が各色毎にデータ読み出し要求信号線S805を介して要求すると、アドレス制御レジスタ817は読み出しアドレスとして信号線S806を介して1アドレスずつ加算して記録バッファ4に出力する。

40

【0145】

835は次のブロックのアドレスを格納するレジスタである。現在読み出されているブロックが第1ブロックであれば、このレジスタには第2ブロックの先頭のアドレスが格納される。このレジスタの値は、現在読み出されているブロックデータの読み出しが終了すると、レジスタ802にコピーされる。これにより、次のブロックデータの読み出しがスムーズにできる。

【0146】

レジスタ836は第1色から第8色のうち、読み出す順序を特定するための情報を格納するテーブルである。このテーブルに設定された値によって記録バッファからデータを読

50

み出す順序を自由に設定することができる。例えば、第1色 第2色 ... 第8色の順に読み出すことができる。また、値を変えて、第1色 第2色 第5色 第6色 第7色 第8色のようにより第3色、第4色のデータの読み出しをスキップすることもできる。これによって、格納されていない色の記録データについては、正確に読みとばすことができる。

【0147】

第2レジスタ群901は次のブロックデータに関する情報を格納するバッファの集まりである。第1レジスタ群の各レジスタが読まれたら、第2レジスタ群の各レジスタに設定されている値が、第1レジスタ群の対応するレジスタに設定される。例えば、レジスタ838に設定されている値がレジスタ819に設定される。レジスタ839～845は、次のブロックデータにおける第2色～第8色のデータについて同様の情報が設定されるレジスタである。

【0148】

レジスタ838(819)には第1色目のデータのバッファの高さ情報と、第1色のデータの有り無しを示す情報が格納される。

【0149】

846(820)はブロックの幅情報を設定するレジスタである。この幅情報は第1色～第8色までブロック単位で、共通して使われる値である。

【0150】

レジスタ878は、先に設定したブロックのサイズとブロックのサイズが同じであるか否かを表す情報(same\_type)を格納するレジスタであり、ブロックのサイズが同じ場合、この値を「1」とすることで、第1レジスタ群に同じ値を容易に再設定することができる。この場合、レジスタ838～846の設定を省くことができる。一方、レジスタ878の値が「0」の場合には、各レジスタ838～846にそれぞれの値が設定される。

【0151】

以上説明したように好適な一実施形態によればインクジェット記録装置において、記録ヘッドの走査方向におけるレジスト調整を行う機能を記録装置側に持たせることで、ホストコンピュータでの記録データの生成を高速化することができ、ホストコンピュータで記録が指示されてから記録装置が記録を実行するまでの時間を短縮することができる。

【0152】

<変形例>

上記の実施形態では、各色のブロックはいずれも同じ幅であったが、ブロック毎に異なった幅を設定しても良い。

【0153】

図7の(b)は、上記の実施形態における図7の(a)より、更にメモリを有効に使う場合を説明した図である。図7(a)では、記録領域を複数に分割した各ブロックの走査方向の幅情報はどのブロックも等しかったが、ブロック内に記録すべき画像データが無い場合は、必要最低限の幅情報を持てばよい。例えば、図7(a)の第3ブロックと第5ブロックのデータ量が他のブロックよりも少ないと想定すると、第3ブロックと第5ブロックの幅を、記録データの量に応じて短くすることができる。

【0154】

この場合、本変形例においては、幅がフルサイズのブロックとその半分のサイズのブロックとの2つのサイズのブロックを用いて制御する。幅が半分のサイズのブロックは色変えコードを区切りとして使用し、フルサイズのブロックは所定長であるので、色変えコードを使用しない。つまり、受信バッファのデータを記録バッファに書き込む(転送する)際に、色変えコードが半分のブロックサイズを超えても現れない場合は、フルサイズのブロックであると認識する。本例では、第3ブロックと第5ブロックの幅を、記録データ量に応じて、他のブロックの幅の半分とした。

【0155】

これによって、メモリ容量が少ない場合にも、記録バッファを効率良く使うことができる。例えば、記録バッファが1走査分のデータすべてを格納する領域を確保できない場合

10

20

30

40

50

でも、1走査分のデータを格納することができる。

【0156】

なお、この場合、ホスト装置側で、記録データが複数ブロックにまたがってヌルデータが続く場合に、ブロックの幅を異ならせるように記録データを生成すればよい。

【0157】

<他の実施形態>

なお以上の実施形態では本発明をインクジェット方式に従って記録を行うインクジェット記録装置に適用した場合を例に挙げて説明したが、本発明は複数の記録素子が配列された記録ヘッドを記録素子の配列方向を交差する方向に走査して記録を行う記録装置であれば、他の方式の記録装置にも適用できる。

10

【0158】

以上の実施形態は、特にインクジェット記録方式の中でも、インク吐出を行わせるために利用されるエネルギーとして熱エネルギーを発生する手段（例えば電気熱変換体やレーザ光等）を備え、前記熱エネルギーによりインクの状態変化を生起させる方式を用いることにより記録の高密度化、高精細化が達成できる。

【0159】

その代表的な構成や原理については、例えば、米国特許第4723129号明細書、同第4740796号明細書に開示されている基本的な原理を用いて行うものが好ましい。この方式はいわゆるオンデマンド型、コンティニュアス型のいずれにも適用可能であるが、特に、オンデマンド型の場合には、液体（インク）が保持されているシートや液路に対応して配置されている電気熱変換体に、記録情報に対応して核沸騰を越える急速な温度上昇を与える少なくとも1つの駆動信号を印加することによって、電気熱変換体に熱エネルギーを発生せしめ、記録ヘッドの熱作用面に膜沸騰を生じさせて、結果的にこの駆動信号に1対1に対応した液体（インク）内の気泡を形成できるので有効である。

20

【0160】

この気泡の成長、収縮により吐出用開口を介して液体（インク）を吐出させて、少なくとも1つの滴を形成する。この駆動信号をパルス形状とすると、即時適切に気泡の成長収縮が行われるので、特に応答性に優れた液体（インク）の吐出が達成でき、より好ましい。

【0161】

さらに、記録装置が記録できる最大記録媒体の幅に対応した長さを有するフルラインタイプの記録ヘッドとしては、上述した明細書に開示されているような複数記録ヘッドの組み合わせによってその長さを満たす構成や、一体的に形成された1個の記録ヘッドとしての構成のいずれでもよい。

30

【0162】

加えて、上記の実施形態で説明した記録ヘッド自体に一体的にインクタンクが設けられたカートリッジタイプの記録ヘッドのみならず、装置本体に装着されることで、装置本体との電氣的な接続や装置本体からのインクの供給が可能になる交換自在のチップタイプの記録ヘッドを用いてもよい。

【0163】

また、以上説明した記録装置の構成に、記録ヘッドに対する回復手段、予備的な手段等を付加することは記録動作を一層安定にできるので好ましいものである。これらを具体的に挙げれば、記録ヘッドに対してのキャッピング手段、クリーニング手段、加圧あるいは吸引手段、電気熱変換体あるいはこれとは別の加熱素子あるいはこれらの組み合わせによる予備加熱手段などがある。また、記録とは別の吐出を行う予備吐出モードを備えることも安定した記録を行うために有効である。

40

【0164】

さらに、記録装置の記録モードとしては黒色等の主流色のみの記録モードだけではなく、記録ヘッドを一体的に構成するか複数個の組み合わせによってでも良いが、異なる色の複色カラー、または混色によるフルカラーの少なくとも1つを備えた装置とすることでも

50

きる。

【0165】

以上説明した実施の形態においては、インクが液体であることを前提として説明しているが、室温やそれ以下で固化するインクであっても、室温で軟化もしくは液化するものを用いても良く、あるいはインクジェット方式ではインク自体を30℃以上70℃以下の範囲内で温度調整を行ってインクの粘性を安定吐出範囲にあるように温度制御するものが一般的であるから、使用記録信号付与時にインクが液状をなすものであればよい。

【0166】

さらに加えて、本発明に係る記録装置の形態としては、コンピュータ等の情報処理機器の画像出力端末として一体または別体に設けられるものの他、リーダ等と組み合わせた複写装置、さらには送受信機能を有するファクシミリ装置の形態を取るものであっても良い。

10

【0167】

なお、本発明は、前述した実施形態の機能を実現するソフトウェアのプログラムを、システム或いは装置に直接或いは遠隔から供給し、そのシステム或いは装置のコンピュータが該供給されたプログラムコードを読み出して実行することによっても達成される場合を含む。その場合、プログラムの機能を有していれば、形態は、プログラムである必要はない。

【図面の簡単な説明】

【0168】

20

【図1】本発明の好適な実施形態としてのインクジェット記録装置のカバーを外した状態の外観斜視図である。

【図2】図1のインクジェット記録装置の記録制御部の構成を示すブロック図である。

【図3A】ホストコンピュータから転送され、受信バッファに格納されるデータの構造を示す図である。

【図3B】ホストコンピュータから転送され、受信バッファに格納されるデータの構造を示す図である。

【図4】記録データを保持する記録バッファのデータ構造を示す図である。

【図5】記録バッファリング構造制御回路の書き込みアドレス制御を説明する図である。

【図6】記録バッファに記録データがどのように格納されるか説明する図である。

30

【図7】記録バッファに書き込まれた1回の走査に対応した記録データの例を示す図である。

【図8】記録バッファリング構造制御回路の記録バッファからのデータの読み出し処理について説明する図である。

【図9】レジスト調整値がゼロでない時の、データの書き込み順番を説明する図である。

【図10】レジスト調整値がゼロでない時の、実アドレスを説明する図である。

【図11A】レジスト調整に関連したデータの状態を模式的に示す図である。

【図11B】レジスト調整に関連したデータの状態を模式的に示す図である。

【図11C】レジスト調整に関連したデータの状態を模式的に示す図である。

【図12A】レジスト調整に関連したデータの状態を模式的に示す図である。

40

【図12B】レジスト調整に関連したデータの状態を模式的に示す図である。

【図12C】レジスト調整に関連したデータの状態を模式的に示す図である。

【図13A】レジスト調整による最終ブロックのデータ構成を示す図である。

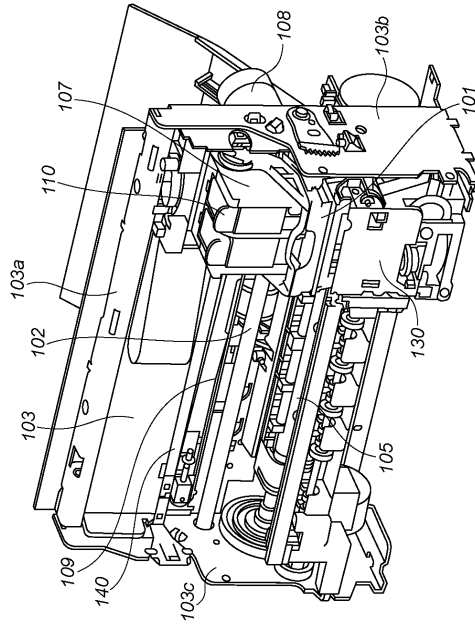
【図13B】レジスト調整による最終ブロックのデータ構成を示す図である。

【図14】本発明に係るホストコンピュータと記録装置の概略制御構成を示す図である。

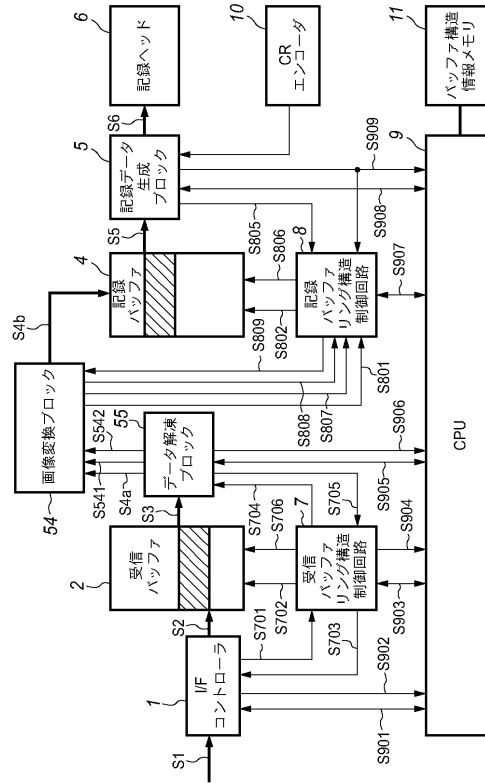
【図15】ブロック付加処理を示すフローチャートである。

【図16】データ生成についての処理を示すフローチャートである。

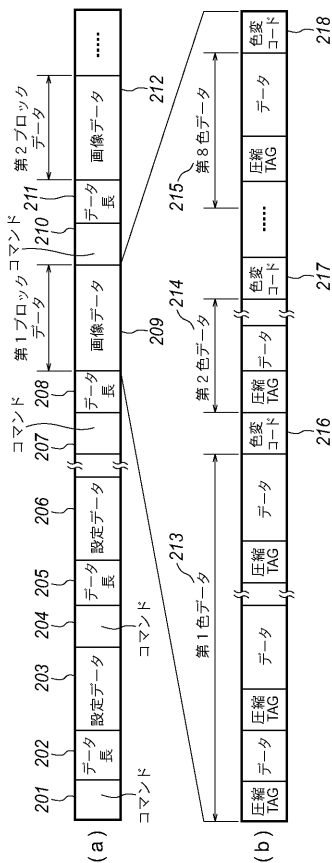
【図 1】



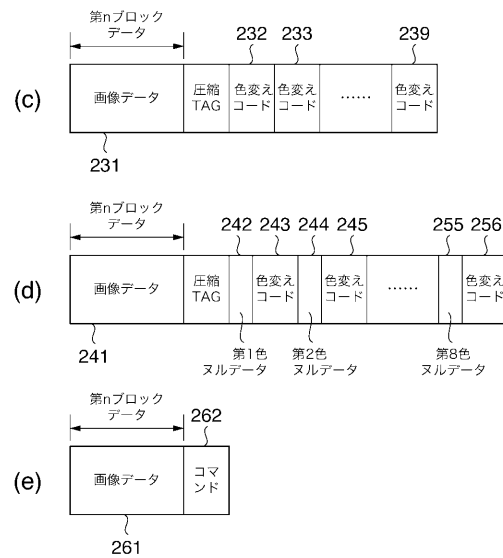
【図 2】



【図 3 A】



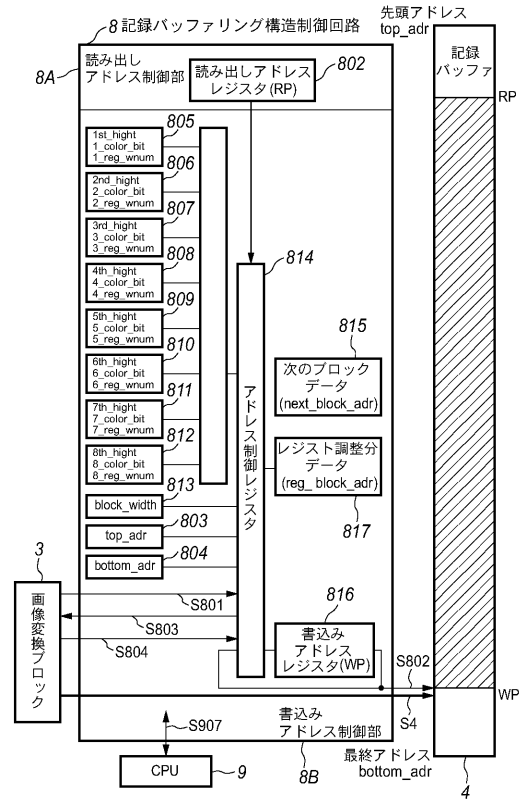
【図 3 B】



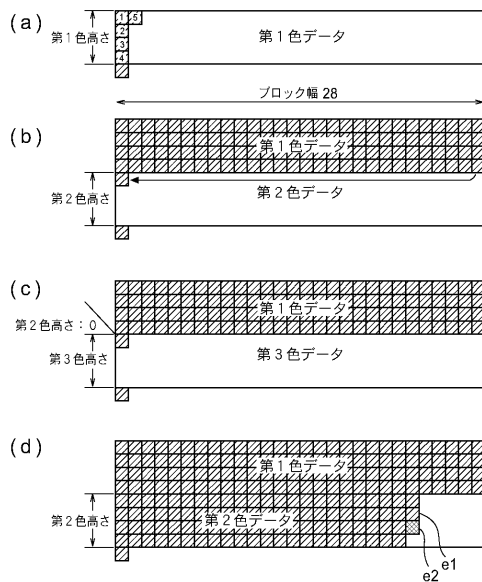
【図 4】

第1ブロック	第2ブロック	第3ブロック	第4ブロック	第5ブロック	第6ブロック	第7ブロック	第8ブロック
第1色データ	第1色データ	第1色データ	第1色データ	第1色データ	第1色データ	第1色データ	第1色データ
第2色データ	第2色データ	第2色データ	第2色データ	第2色データ	第2色データ	第2色データ	第2色データ
第3色データ	第3色データ	第3色データ	第3色データ	第3色データ	第3色データ	第3色データ	第3色データ
第4色データ	第4色データ	第4色データ	第4色データ	第4色データ	第4色データ	第4色データ	第4色データ
第5色データ	第5色データ	第5色データ	第5色データ	第5色データ	第5色データ	第5色データ	第5色データ
第6色データ	第6色データ	第6色データ	第6色データ	第6色データ	第6色データ	第6色データ	第6色データ
第7色データ	第7色データ	第7色データ	第7色データ	第7色データ	第7色データ	第7色データ	第7色データ
第8色データ	第8色データ	第8色データ	第8色データ	第8色データ	第8色データ	第8色データ	第8色データ

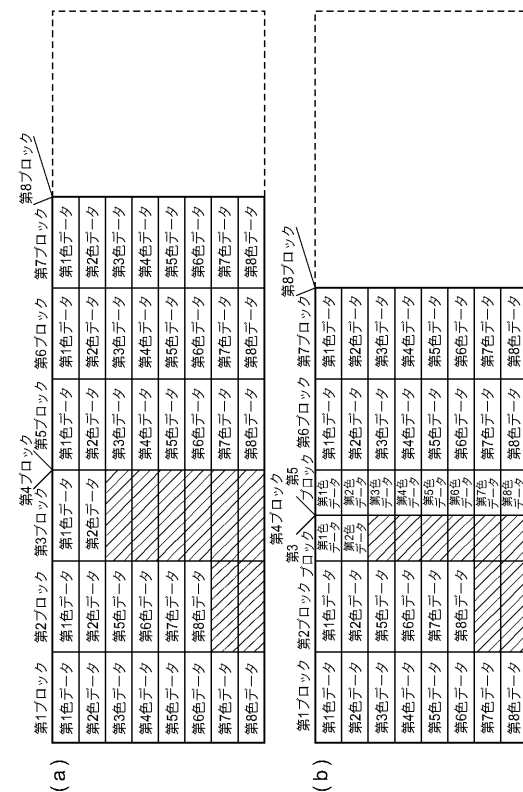
【図 5】



【図 6】



【図 7】



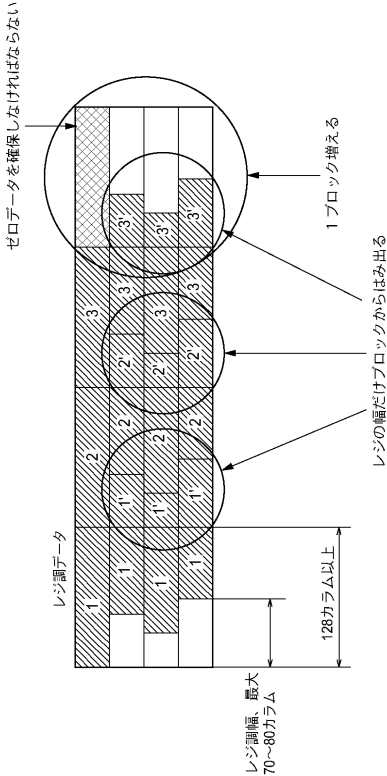


【図 1 1 B】

受信データ:レジ調されていないデータ

1	2	3
1	2	3
1	2	3
1	2	3

【図 1 1 C】



【図 1 2 A】

受信データ:レジ調されたデータ

1	2	3	4
1	2	3	4
1	2	3	4
1	2	3	4

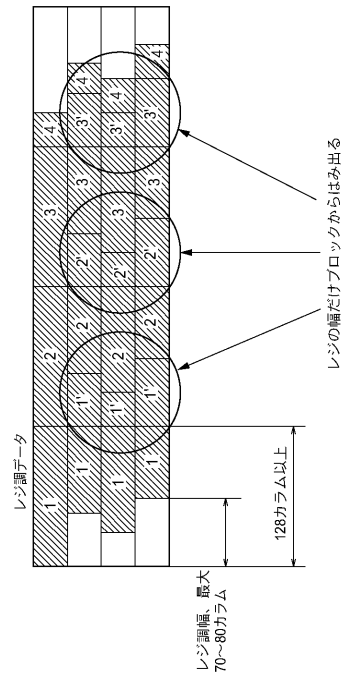
【図 1 2 B】

受信データ:レジ調されていないデータ

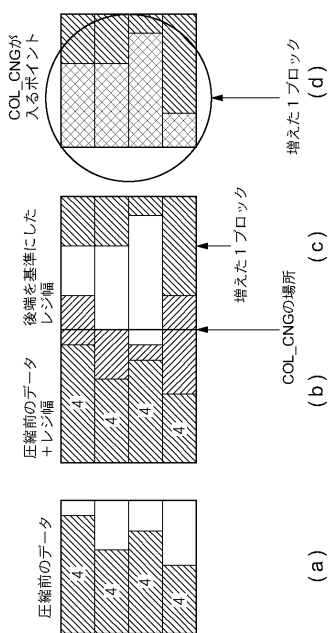
1	2	3	4
1	2	3	4
1	2	3	4
1	2	3	4



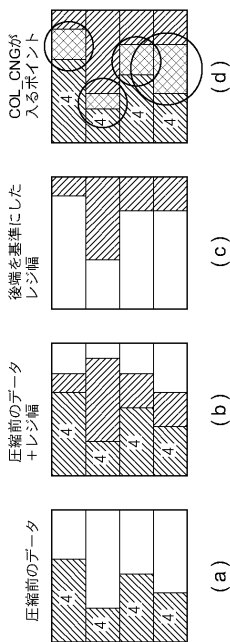
【図 1 2 C】



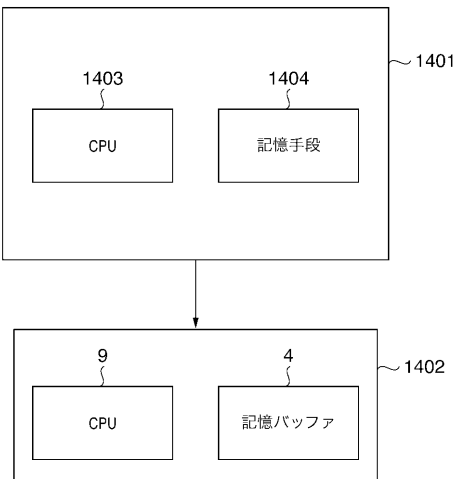
【図 1 3 A】



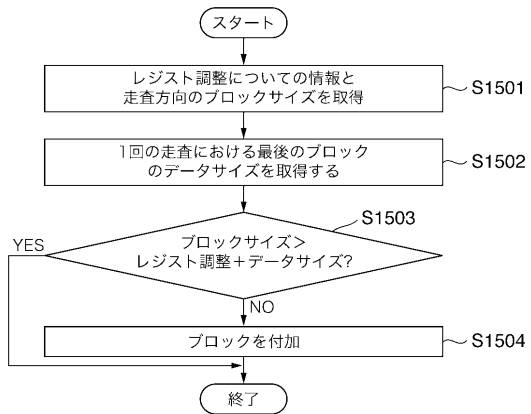
【図 1 3 B】



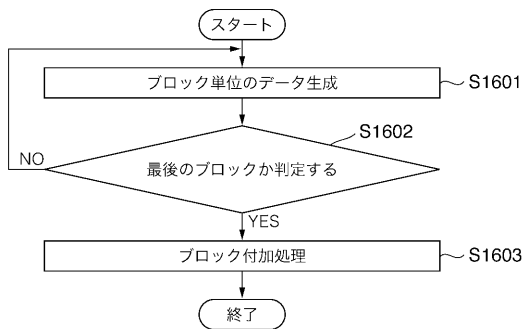
【図 1 4】



【図 15】



【図 16】



---

フロントページの続き

(72)発明者 田中 壮平  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 松川 直樹

(56)参考文献 特開2001-191587(JP,A)  
特開2000-272175(JP,A)  
特開2000-071455(JP,A)

(58)調査した分野(Int.Cl., DB名)  
B41J 5/30  
B41J 2/01  
H04N 1/23