



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0092861  
(43) 공개일자 2010년08월23일

(51) Int. Cl.

G02B 6/12 (2006.01)

(21) 출원번호 10-2009-0118963

(22) 출원일자 2009년12월03일

심사청구일자 2009년12월03일

(30) 우선권주장

JP-P-2009-030637 2009년02월13일 일본(JP)

JP-P-2009-233978 2009년10월08일 일본(JP)

(71) 출원인

가부시키가이샤 히타치세이사쿠쇼

일본국 도쿄도 지요다구 마루노우치 1초메 6반 6  
고

(72) 발명자

마쓰시마 나오끼

일본 도쿄도 지요다구 마루노우찌 1초메 6-1 가부  
시키가이샤 히타치세이사쿠쇼 지적재산권본부 내  
주조 노리오

일본 도쿄도 지요다구 마루노우찌 1초메 6-1 가부  
시키가이샤 히타치세이사쿠쇼 지적재산권본부 내  
(뒷면에 계속)

(74) 대리인

장수길, 이중희, 박충범

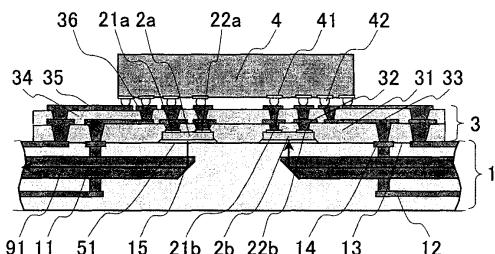
전체 청구항 수 : 총 28 항

#### (54) 광 전기 복합 배선 모듈 및 그 제조 방법

#### (57) 요 약

광 소자의 구동 회로 또는 증폭 회로 LSI와 광 소자의 전기 배선을 박막 배선층에 의해 단거리로 접속함으로써, 채널당의 전송 속도를 높이고 또한 소비 전력의 증대를 방지한다. 또한, 전송 장치에의 접속 방식이 커넥터 등 간편하고, LSI의 실장도 종래 기술에 의한 것이기 때문에, 조립이 용이하고 또한 고신뢰를 실현할 수 있다. 즉, 본 발명에 따르면, 성능, 양산성 모두 우수한 광 전기 복합 배선 모듈 및 이것을 이용한 전송 장치를 제공할 수 있다. 광 소자(2a, 2b)를, 제1 회로 기판(1)에 형성된 광 도파로(11)와 광 결합할 수 있도록, 제1 회로 기판(1) 상에 배치하고, 광 소자의 상층에 전기 배선층(3)을 광 소자의 전극과 전기 배선층(3)의 배선이 전기적으로 접속되도록 적층하고, 전기 배선층(3) 상에 LSI를 실장하여 전기적으로 접속한 구조로 하는 것을 특징으로 하는 광 전기 복합 배선 모듈이다.

**대 표 도** - 도1



(72) 발명자

**마쓰오까 야스노부**

일본 도쿄도 지요다구 마루노우찌 1조메 6-1 가부  
시키가이샤 히타치세이사쿠쇼 지적재산권본부 내

**스가와라 도시끼**

일본 도쿄도 지요다구 마루노우찌 1조메 6-1 가부  
시키가이샤 히타치세이사쿠쇼 지적재산권본부 내

**미나가와 마도까**

일본 도쿄도 지요다구 마루노우찌 1조메 6-1 가부  
시키가이샤 히타치세이사쿠쇼 지적재산권본부 내

---

**하마무라 사오리**

일본 도쿄도 지요다구 마루노우찌 1조메 6-1 가부  
시키가이샤 히타치세이사쿠쇼 지적재산권본부 내  
**가네코 사또시**

일본 도쿄도 지요다구 마루노우찌 1조메 6-1 가부  
시키가이샤 히타치세이사쿠쇼 지적재산권본부 내  
**고노 쓰또무**

일본 도쿄도 지요다구 마루노우찌 1조메 6-1 가부  
시키가이샤 히타치세이사쿠쇼 지적재산권본부 내

## 특허청구의 범위

### 청구항 1

광 신호를 전파하는 광 도파로를 갖는 제1 회로 기판과,  
 상기 제1 회로 기판 상에 설치되며, 상기 광 도파로와 광 결합하는 광 소자와,  
 상기 제1 회로 기판 및 상기 광 소자 상에 형성된 절연막과,  
 상기 절연막 상에 형성된 배선 패드와,  
 상기 광 소자와 상기 배선 패드를 전기적으로 접속하는 전기 배선과,  
 상기 배선 패드 상에 설치되어 전기적으로 접속되는 제1 반도체 소자를 구비하고,  
 상기 광 소자는, 상기 제1 회로 기판의 상기 제1 반도체 소자측의 면이며, 또한 상기 제1 반도체 소자를 상기 제1 회로 기판에 투영한 투영면 내에 설치되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈.

### 청구항 2

제1항에 있어서,  
 상기 광 소자는, 상기 제1 반도체 소자와 상기 광 도파로 사이에 설치되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈.

### 청구항 3

제1항에 있어서,  
 상기 광 소자는, 그 광 소자가 접속되는 상기 배선 패드의 바로 아래에 있는 것을 특징으로 하는 광 전기 복합 배선 모듈.

### 청구항 4

제3항에 있어서,  
 상기 광 소자는, 그 광 소자가 접속되는 상기 배선 패드와, 그 광 소자가 광 결합하는 광 도파로 사이에 배치되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈.

### 청구항 5

제1항에 있어서,  
 상기 광 소자와 상기 배선 패드는, 상기 절연막 내에 형성된 비아에 의해 접속되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈.

### 청구항 6

제5항에 있어서,  
 상기 광 소자는, 그 상기 제1 반도체 소자측에, 상기 비아에 접속되는 전극을 갖는 것을 특징으로 하는 광 전기 복합 배선 모듈.

### 청구항 7

제1항에 있어서,  
 상기 광 소자는, 그 상기 제1 회로 기판측에, 상기 회로 기판 상의 전극과 접속된 전극을 갖는 것을 특징으로 하는 광 전기 복합 배선 모듈.

### 청구항 8

제1항에 있어서,

상기 광 소자를 탑재하는 제2 회로 기판을 갖고,

상기 제2 기판은, 상기 광 소자가 상기 제1 회로 기판을 향하여 탑재되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈.

### 청구항 9

제1항에 있어서,

상기 제1 회로 기판 상에 탑재된 제2 반도체 소자를 구비하고,

상기 제2 반도체 소자 상에 상기 절연막이 형성되어 있고,

상기 제2 반도체 소자는, 상기 광 소자와 상기 제1 반도체 소자에 전기적으로 접속되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈.

### 청구항 10

제1항에 있어서,

상기 광 소자와 상기 광 도파로의 광축 사이에 렌즈가 설치되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈.

### 청구항 11

제1항에 있어서,

상기 제1 회로 기판은, 그 표면에, 상기 광 소자에 접속된 도체층을 갖고,

상기 도체층은, 상기 반도체 소자의 투영면의 밖까지 연장되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈.

### 청구항 12

제11항에 있어서,

상기 제1 회로 기판은, 상기 광 소자를 탑재한 측의 표면 및 그 반대측의 표면의 양면에 상기 도체층을 갖고,

상기 양면의 도체층은, 비아에 의해 서로 접속되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈.

### 청구항 13

제11항에 있어서,

상기 절연막 상에 방열 핀을 갖고,

상기 방열 핀과 상기 도체층은 접속되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈.

### 청구항 14

제1항의 광 전기 복합 배선 모듈을 구비하고,

상기 광 도파로는, 상기 광 소자와 광 결합한 측과 반대의 단부를, 광 파이버와 광 결합하고,

광 전기 복합 배선 모듈이 갖는 전기 배선이, 모듈 외부의 전기 배선과 전기적으로 접합되어 있는 것을 특징으로 하는 전송 장치.

### 청구항 15

광 도파로를 갖는 제1 회로 기판 상에, 상기 광 도파로에 광 결합하도록 광 소자를 탑재하는 공정과,

상기 회로 기판 및 상기 광 소자 상에 절연막을 형성하는 공정과,

상기 절연막 내에, 상기 광 소자에 접속되는 전기 배선을 형성하는 공정과,

상기 절연막 상에, 상기 전기 배선에 접속되는 배선 패드를 형성하는 공정과,

상기 배선 패드에 반도체 소자를 접속하는 공정을 포함하는 광 전기 복합 배선 모듈의 제조 방법.

#### 청구항 16

제15항에 있어서,

상기 반도체 소자는, 상기 광 소자가 탑재된 영역 상의 영역에 탑재되는 것을 특징으로 하는 광 전기 복합 배선 모듈의 제조 방법.

#### 청구항 17

제16항에 있어서,

상기 광 소자는, 상기 반도체 소자와 상기 광 도파로 사이에 설치되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈의 제조 방법.

#### 청구항 18

제15항에 있어서,

상기 배선 패드는, 그 배선 패드가 접속되는 상기 광 소자의 바로 위에 있는 것을 특징으로 하는 광 전기 복합 배선 모듈의 제조 방법.

#### 청구항 19

제18항에 있어서,

상기 광 소자는, 그 광 소자가 접속되는 상기 배선 패드와, 그 광 소자가 광 결합하는 광 도파로 사이에 배치되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈의 제조 방법.

#### 청구항 20

제15항에 있어서,

상기 광 소자와 상기 배선 패드는, 상기 절연막 내에 형성된 비아에 의해 접속되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈의 제조 방법.

#### 청구항 21

제20항에 있어서,

상기 광 소자는, 그 상기 반도체 소자측에, 상기 비아에 접속되는 전극을 갖는 것을 특징으로 하는 광 전기 복합 배선 모듈의 제조 방법.

#### 청구항 22

제15항에 있어서,

상기 광 소자는, 그 상기 제1 회로 기판측에, 상기 회로 기판 상의 전극과 접속되는 전극을 갖는 것을 특징으로 하는 광 전기 복합 배선 모듈의 제조 방법.

#### 청구항 23

제15항에 있어서,

상기 광 소자는, 그 광 소자를 탑재하는 제2 회로 기판을 갖고 있고,

상기 광 소자는, 상기 제2 회로 기판이 상기 제1 회로 기판과는 반대측을 향하여 탑재되는 것을 특징으로 하는 광 전기 복합 배선 모듈의 제조 방법.

#### 청구항 24

제15항에 있어서,

상기 제1 회로 기판 상에, 제2 반도체 소자를 탑재하는 공정을 포함하고,

상기 절연막은, 상기 제2 반도체 소자 상에도 형성되고,

상기 전기 배선은, 상기 제2 반도체 소자에도 접속되는 것을 특징으로 하는 광 전기 복합 배선 모듈의 제조 방법.

### 청구항 25

제15항에 있어서,

상기 광 소자와 상기 광 도파로의 광축 사이에 렌즈를 설치하는 공정을 포함하는 것을 특징으로 하는 광 전기 복합 배선 모듈의 제조 방법.

### 청구항 26

제15항에 있어서,

상기 제1 회로 기판은, 그 표면에 도체층을 갖고,

상기 도체층은, 상기 광 소자에 접속되고,

상기 도체층은, 상기 반도체 소자의 투영면의 밖까지 연장되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈의 제조 방법.

### 청구항 27

제26항에 있어서,

상기 제1 회로 기판은, 상기 광 소자를 탑재하는 측의 표면 및 그 반대측의 표면의 양면에 상기 도체층을 갖고,

상기 양면의 도체층은, 비아에 의해 서로 접속되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈의 제조 방법.

### 청구항 28

제26항에 있어서,

상기 절연막 상의 상기 도체층에 접속되는 비아 상에 방열 핀을 탑재하는 공정을 갖는 것을 특징으로 하는 광 전기 복합 배선 모듈의 제조 방법.

## 명세서

### 발명의 상세한 설명

#### 기술분야

[0001] 본 발명은, 전송 장치 내에서 송수신되는 대용량의 광 신호를 처리하는 광 전기 복합 배선 모듈과 그 제조 방법에 관한 것이다.

#### 배경기술

[0002] 최근, 정보 통신 분야에서, 광 신호에 의한 통신 트래픽의 정비가 급속하게 행해지고 있으며, 지금까지 기간, 메트로, 액세스계 등의 수km 이상의 비교적 긴 거리에 대하여 광 파이버망이 전개되어 왔다. 금후에는 또한, 전송 장치간(수m~수백m), 혹은 장치 내(수cm~수십cm) 등의 근거리도 대용량 데이터를 지연없이 처리하기 위해서 광 신호를 이용하는 것이 유효하며, 라우터, 서버 등의 정보 기기 내부의 LSI간 또는 LSI-백 플레인간 전송의 광화가 진행되고 있다.

[0003] 광 신호 전송 구조를 구축할 때, 중요시되는 것이 광전 변환 소자(광 소자)와 광 도파로나 광 파이버 등의 광 전송로의 결합 부분이다. 발광 소자로부터의 광을 광 배선에 전파시키거나, 또는 광 전송로로부터 전파한 광을 수광 소자에 입사시킬 때, 충분히 효율적으로 광 결합시키기 위해서, 광 소자와 광 전송로의 위치 정렬을 고정밀도로 행할 필요가 있다. 한편, 양산성이나 실용성을 고려하면, 광 결합부나, 정보 기기에 이용되는 LSI는,

용이하게 제거 · 교환할 수 있는 것이 바람직하다.

[0004] 예를 들면, 일본 특허 공개 제2006-133763호 공보에서는, 광 소자와 광 전송로의 결합을 가이트 핀으로 위치 정렬하고, 소켓 핀을 이용하여 광 소자와 LSI를 실장하는 구조로 하고 있다. 이에 의해, 비교적 용이하게 광 소자와 광 전송로의 위치 정렬이 가능하게 되고, 또한 소켓 핀으로 실장함으로써, LSI의 착탈이 용이하게 되어 있다.

[0005] 또한, 일본 특허 공개 제2004-233991에서는, 광 소자 상에 광 도파로를 갖는 기판을 배치하고, 광 소자로부터 LSI에 전기 신호를 보내도록 하고 있다.

[0006] <선행 기술 문헌>

[0007] [특허 문헌]

[0008] [특허 문헌 1] 일본 특허 공개 제2006-133763호 공보

[0009] [특허 문헌 2] 일본 특허 공개 제2004-233991호 공보

### 발명의 내용

#### 해결 하고자하는 과제

[0010] 그러나, 상기한 구조에서는, 이하의 문제점이 생긴다. 우선, 광 소자와 LSI의 거리를 짧게 할 수 없는 점을 들 수 있다. 특허 문헌 1에 기재된 구조에서는, 광 소자는 LSI의 바로 아래가 아니라 외측에 배치된다. 따라서, 광 소자에 신호를 전파시키기 위해서는, 그 사이를 전기 배선으로 접속해야만 한다. 또한, 특허 문헌 2에 기재된 구조에서는, 기판에 대하여 광 소자가 LSI의 반대측에 있기 때문에, 광 소자로부터 LSI까지의 전기 배선의 거리가 길어진다. LSI로부터의 신호의 전송 속도를 빠르게 하여도, 전기 배선의 부분이 율속으로 되어 충분한 전송 속도가 얻어지지 않는다. 또한, 전기 배선이 길어지는 만큼 손실도 증대하고, 그 결과 소비 전력이 증대될 염려가 있다. 또한, 실장 밀도를 충분히 높게 할 수 없어, 기판의 대형화를 초래한다. 광 소자와 광 전송로의 위치 정렬 정밀도에 관해서도, 각 가이드 핀, 각 소켓 핀의 위치 공차를 생각하면, 모든 채널에서 효율적으로 위치 정렬하고자 하면, 접합부에 큰 응력이 걸려, 신뢰성이 현저하게 뛰떨어지는 것이 예상된다.

[0011] 본 발명의 목적은, LSI와 광 소자의 거리를 짧게 하여, 채널당의 전송 속도를 높게 할 수 있고, 또한 소비 전력을 작게 할 수 있는 구조로 하는 것, 및 실용성을 고려하여, LSI나 부품의 착탈이 용이한 광 전기 융합 배선 모듈 그것을 이용한 전송 장치와, 그 제조 방법을 제공하는 것에 있다.

#### 과제 해결수단

[0012] 본 발명은, 상기 과제를 해결하기 위해서, 광 신호를 전파하는 광 도파로를 갖는 제1 회로 기판과, 상기 제1 회로 기판 상에 설치되며, 상기 광 도파로와 광 결합하는 광 소자와, 상기 제1 회로 기판 및 상기 광 소자 상에 형성된 절연막과, 상기 절연막 상에 형성된 배선 패드와, 상기 광 소자와 상기 배선 패드를 전기적으로 접속하는 전기 배선과, 상기 배선 패드 상에 설치되어 전기적으로 접속되는 반도체 소자를 구비하고, 상기 광 소자는, 상기 제1 회로 기판의 상기 반도체 소자측의 면이며, 또한 상기 반도체 소자를 상기 제1 회로 기판에 투영한 투영면 내에 설치되어 있는 것을 특징으로 하는 광 전기 복합 배선 모듈 및 그 제조 방법을 제공한다.

#### 효과

[0013] 본 발명에 따르면, 반도체 소자와, 광 소자 사이를 단거리의 박막 배선에 의해 전기적으로 접속할 수 있기 때문에, 채널당의 전송 속도를 높게 할 수 있고, 또한 소비 전력의 증대를 방지할 수 있다. 또한, 반도체 소자의 실장은 땜납 접합 등의 종래의 간편한 기술에 의한 것으로, 용이하게 조립할 수 있고, 또한 착탈도 특별한 기술을 필요로 하지 않는다. 또한, 정보 기기의 보드에의 실장은, 종래의 접합 기술 또한 커넥터에 의한 것으로, 고정밀도의 위치 정렬 등, 특별한 기술을 필요로 하지 않는다. 따라서, 조립이나, 착탈 · 교환은 용이하다.

[0014] 이상으로부터, 대전송 용량이면서 용이하게 조립할 수 있는 광 전기 융합 배선 모듈을 제공할 수 있다.

#### 발명의 실시를 위한 구체적인 내용

[0015] 이하에, 도면을 이용하여, 본 발명의 실시 형태를 상세하게 설명한다.

## [0016] &lt;실시예 1&gt;

우선, 도 1에, 본 발명의 제1 실시 형태를 도시한다. 본 도면은, 본 발명에 따른 광 전기 융합 배선 모듈의 단면도이다. 제1 회로 기판(1)은, 광 전송로인 광 도파로(11)가 설치되고, 그 상층 또는 하층에 전기 배선(12)이 설치되어 있다. 회로 기판(1)의 표층(13)에는, 전기 배선(12)에 전기적으로 접속되어 있는 전극 패드(14)가 구비되어 있다. 광 도파로(11)의 단부(15)는 약 45° 경사져 있어, 광 신호의 방향을 약 90° 상방으로 구부릴 수 있는 구조로 되어 있다. 본 실시예에서는, 실장 밀도를 향상시키기 위해서 광 도파로(11)를 2층으로 하고 있지만, 1층 혹은 3층 이상이어도 무방하다.

광 소자(2a, 2b)는, 제1 전자 회로(1)의 표층(13)에 실장되어 있다. 본 실시예에서는, 광 소자(2a)는 면 발광형의 반도체 레이저(발광 소자), 광 소자(2b)는, 면 입사형의 포토다이오드(수광 소자)이다. 이들 광 소자(2a, 2b)는, 실장 밀도의 관점에서는 복수의 발광점/수광면이 접적되어 있는 어레이형의 것이 바람직하지만, 1채널의 것이어도 무방하다. 광 소자에 전류를 흘리기 위한 전극(21a, 22a, 21b, 22b)은, 본 실시예에서는 제1 회로 기판(1)으로부터 먼 측(본 도면에서는 상측)에 구비된다. 이들 전극은, 그 광 소자(2a, 2b)의 상층에 형성되어 있는 박막 배선층(3)의 전기 배선(31)에 전기적으로 접속되어 있다. 박막 배선층(3)은, 전기 배선층(33, 35) 및 절연층(31, 34) 및 박막 배선층(3)의 표층의 전극 패드(36)를 구비하고 있고, 광 소자(2a, 2b)의 상층에 형성되며, 비아(32)를 통하여 광 소자(2a, 2b)의 각 전극 패드 및 제1 회로 기판(1)의 전극 패드(14)를 박막 배선의 표층 전극 패드(36)에 전기적으로 연결하는 구조로 되어 있다.

박막 배선층(3) 상에는 LSI(반도체 소자)(4)가 배치되어 있다. LSI(4)에는 전극 패드(41)가 구비되고, 이것과 박막 배선층의 전극 패드(36)가, 범프(42)를 통하여 전기적으로 접속하고 있다. 범프(42)는, 땜납 볼이나 Au의 스터드 범프, 혹은 도금에 의한 범프 등이어도 무방하다. LSI(4)에는, 본 실시예에서는 반도체 레이저용의 구동 회로, 포토다이오드용의 증폭 회로가 접적되어 있다. 물론, LSI(4)와 이들 구동/증폭 회로 IC를 독립시킨 구조로 하여도 무방하다. 본 실시예에서는, 광 소자(2a, 2b)는, LSI(4)의 바로 아래, 즉 LSI(4)를 회로 기판(1)에 투영한 투영면 내에 배치함으로써, 광 소자(2)로부터 LSI(4)까지의 거리를 작게 하여, 전송 속도를 크게, 소비 전력을 작게 하고 있다. 또한, 배선의 거리가 작으므로, 제조도 간이해진다.

다음으로, 도 2에 따라서, 도 1의 제조 방법의 일례를 설명한다. 우선, 도 2의 (a)는, 2개의 광 도파로(11), 전기 배선(12), 전극 패드(14)를 갖는 제1 회로 기판(1)을 도시하는 도면이다. 이 표층(13)에 광 소자(2a, 2b)를 광 도파로(15)와 광 결합하도록 탑재한다(도 2의 (b)). 회로 기판(1)과 광 소자(2)를 고착하는 수단으로서, 본 실시예에서는, 사용하는 광의 과장에 대하여 투명한 접착제(51)를 이용하였다. 접착제의 도포 방법으로서는, 고착 전의 접착제를 광 소자의 접착면에 전사하고, 그 상태에서 기판(1) 상에 탑재하는 방식을 이용하였지만, 기판 상에 접착제를 적하하는 방법이어도 무방하다. 광 소자를 탑재할 때는, 광 도파로와 광 소자가 효율적으로 광 결합하기 위해서, 광 도파로의 단부(15)와 위치 정렬할 필요가 있다. 따라서, 광 소자의 탑재 장치(마운터 또는 본더)는, 필요한 탑재 정밀도를 확보할 수 있는 장치를 사용하였다. 어레이형의 광 소자를 이용하면, 발광점 또는 수광면이 증가하기 때문에, 탑재 정밀도는 엄격한 방향으로 되지만, 발광점간/수광면간의 위치 어긋남은, 웨이퍼 프로세스에서 일괄적으로 형성하고 있기 때문에 무시할 수 있을 정도로 작은 것, 광 도파로간의 단부에 관해서도, 포토리소그래피 등에 의해 일괄 형성하기 때문에 마찬가지로 작으므로, 실질적으로는 1채널품과 거의 동일한 탑재 정밀도로 실장 가능하다. 특히 문헌 1의 도 6에 도시된 바와 같은, 모듈에 광 소자를 탑재한 후에 일괄적으로 광 결합시키는 방식을 채용하면, 각 채널의 위치 어긋남의 영향으로, 실질적으로 매우 높은 탑재 정밀도가 요구된다. 본 발명은, 이 과제를 해결할 수 있는 것으로, 조립 용이성을 비약적으로 향상시킬 수 있다. 또한, 전술한 바와 같이, 특히 문헌 1에서 염려되는, 각 접속부에서의 과대한 응력도 발생하지 않는다. 게다가, 광 소자와 광 도파로는, 광 도파로의 상부 클래드 부분만, 혹은 표층에 형성되는 수지 층분의 거리, 즉 수~수십  $\mu\text{m}$ 를 두고 광 결합되기 때문에, 광 결합 효율을 높게 취할 수 있다. 또한, 광 소자와 광 도파로 사이에 공기층이 없기 때문에, 먼지나 물방울이 부착되어 광 출력의 저하를 초래할 포텐셜도 없다. 또한, 특히 문헌 1의 도 6과 같이, 광 결합부로부터 먼 곳에서 고정함으로써, 외력이나 열 응력에 의한 변형 기인의 광 출력의 저하를 일으킬 가능성도 없다. 즉, 매우 간편한 방법으로 높은 광 결합 효율과, 광 출력의 안정성을 실현할 수 있다. 물론, 광 소자와 광 도파로간에 접광 기구를 설치하여, 광 결합 효율을 더욱 향상시키는 구조로 하여도 무방하다.

또한, 광 소자의 고정 방법에 관해서는, 광로를 방해하지 않는 것이면, 투명하지 않은 접착제를 이용하여도 무방하다. 또한, 광 소자의 회로 기판측에 메탈라이즈를 형성할 수 있으면, 땜납 접합을 이용하여도 무방하다.

다음으로, 광 소자의 상층에 박막 배선층(3)을 형성한다. 우선, 제1 박막 절연층(31)을 형성하기 위해서 바니

시 상태의 절연 수지를 도막한다. 다음으로, 광 소자의 전극 및 제1 회로 기판 표층의 전극에 접속하기 위해서, 절연 수지에 쓰루홀(32)을 형성한다(도 2의 (c)). 비아(32)용 구멍의 형성 방법은, 본 실시예에서는 감광성이 있는 절연 수지 재료를 이용하여, 포토리소그래피에 의해 형성하고, 그 후 수지 재료를 경화시키는 방법을 적용하였다. 또한, 절연 재료의 형성 방법에 대해서는, 상기 이외의, 예를 들면 B 스테이지 상태의 수지 필름을 압착하는 방법이어도 무방하다. 또한 미리 광 소자가 들어가는 관통 구멍을 뚫은 수지 시트를 압착하고, 그 후 관통 구멍과 광 소자의 공극에 바니시를 충전한다고 하는 방식이어도 무방하다. 비아홀 형성 방법에 관해서도, 상기 이외의 드라이 에칭, 레이저, 샌드 블러스트 등의 방법을 이용하여도 무방하다. 다음으로, 박막 전기 배선(33)을 형성한다. 비아(32)의 충전에는 전기 도금을 이용하였다. 이하, 도시하지 않지만, 전기 도금에 의한 배선층 형성 방법을 설명한다. 우선, 스퍼터링에 의해 기판 표면 전체에 시드막을 형성한다. 시드막의 구성은, 접착층 Cr막과 Cu막의 적층 구조로 하였다. 다음으로, Cu의 전기 도금을 실시하여, 비아홀에 Cu를 충전한다. 본 실시예에서는 필드 비아의 구조로 하였지만, 중심부에 도체가 존재하지 않는, 커포멀 타입의 구조이어도 무방하다. 또한, 배선층의 형성 방법에 관해서도, 도금을 이용하지 않고, 스퍼터링 성막만으로 하여도 무방하다. 이에 의해, 기판 표면 전체에 Cu막이 형성된다. 다음으로 포토리소그래피에 의해 배선 패턴의 분리를 행하여, 도 2의 (d)에 도시한 구조에 이른다.

[0023] 도 2의 (c) 및 도 2의 (d)를 반복함으로써, 박막 배선층의 2층째(34, 35)를 형성한다(도 2의 (e)). 최상층은, LSI(4)를 접합하기 위한 범프(42)에 알맞은 재료를 이용한 전극 패드(36)를 형성한다. 전극 패드(36)는, 광 소자(2)의 바로 위로 되도록 하고 있다. 본 실시예에서는, 도시하고 있지 않지만, 땜납 접속 전극용으로서, Ni/Au막을 형성하였다. 또한, 본 실시예에서는, 박막 배선층은 2층으로 하였지만, 이것은, LSI와 광 소자나, 제1 회로 기판(1)과의 전기 배선의 형태에 따라서는, 1층 혹은 3층 이상으로 하여도 된다. 또한, 박막 배선층의 형성 방법에 관해서도, 본 실시예 이외의 공지의 방법도 이용하여도 무방하다.

[0024] 마지막으로, 박막 배선층(3) 상에 LSI(4)를 실장한다(도 2의 (f)). 본 실시예에서는, 반도체 레이저의 구동 회로 및 포토다이오드의 증폭 회로가 접적된 LSI를 적용하였다. 접합 방법은, Sn계의 땜납을 이용한 범프(42)를 이용하여, LSI(4)를 탑재한 후 리플로우 접합을 행하였다. LSI(4)에 관해서는, 앞에서도 설명한 바와 같이, LSI(4)로부터 구동 회로나 증폭 회로를 독립시켜, 각각 개별로 실장한 것이어도 무방하다. 또한, 범프 접합 방식에 관해서도, 예를 들면 Au 범프에 의한 초음파 접합, Au 범프와 땜납에 의한 접합, 또한 도금 범프를 형성하여 땜납 접합하는 등, 다른 방식을 이용하여도 무방하다. 땜납 범프 접합 방식의 메리트로서는, 땜납 용접 이상의 온도로 올림으로써, 용이하게 LSI를 제거하거나 혹은 교환하는 것을 용이하게 행할 수 있는 점이다.

[0025] 본 발명에 따른 광 전기 융합 배선 모듈의 양산성을 더욱 향상시키는 수단으로서, 용장성을 부여한다고 하는 수단이 있다. 구체적으로는, 실제로 사용하는 것 보다도 많은 수의 광 소자(2)와 광 도파로(11)의 조합을 구비하는 것이다. 만약 광 소자와 LSI를 연결하는 박막 배선에 불량이 발생한 경우, 혹은 광 소자나 광 도파로에 불량이 발생한 경우, 예비로서 준비한 배선·광 소자·광 도파로를 사용한다. 만약 결함 없이 형성할 수 있었던 경우에는, 회로적 혹은 물리적으로 예비회로를 사용할 수 없는 상태로 한다.

[0026] <실시예 2>

[0027] 다음으로, 본 발명에 따른 제2 실시 형태를, 도 3을 이용하여 설명한다. 도 3과 도 1의 차이는, 광 소자(2)가, 소자 단독이 아니라 제2 회로 기판(6)에 탑재된 것이라고 하는 점이다. 제2 회로 기판(6)은, 절연 기판(61), 표리의 배선(62, 63), 표리의 배선을 전기적으로 접속하는 쓰루홀(64)로 이루어진다. 제2 회로 기판(6)을 이용하는 목적은, 우선 광 소자(2)의 검사를 용이하게 행할 수 있도록 하기 위해서이다. 즉, 광 소자를 제2 회로 기판(6)에 탑재한 상태에서 검사를 행함으로써, 취급이 용이하게 되고, 또한 광 소자에의 전류의 인가도 행하기 쉬워진다. 또한, 광 소자를 제1 회로 기판(1)에 탑재할 때도, 소자의 치수가 커지기 때문에, 취급이 용이해진다고 하는 메리트가 있다.

[0028] 광 소자(2)와 제2 회로 기판(6)의 접합에는, Au-Sn을 주성분으로 하는 땜납(65)을 이용하였다. 이에 관해서도, Au 범프의 초음파 접합, Au 범프와 땜납의 접합, 도전성 접착제 등, 다른 방식이어도 무방하다.

[0029] 제조 방법에 관해서는, 광 소자(2)를 제2 회로 기판(6)에 접속한 상태에서, 제1 회로 기판(1)측에 광 소자(2)를 향하여 접착하고, 제2 회로 기판(6)의 전극(63)과 박막 배선층(3)의 전극을 전기적 접속하도록 형성한다고 하는 것 이외는, 제1 실시예와 마찬가지이다. 접착제(51)에 관해서는, 도면에 도시한 바와 같이 광 소자(2) 전체를 덮어, 제2 기판까지 접착하도록 도포하고 있지만, 실시예 1과 같이 광 소자와 제1 회로 기판의 대향하는 면에만 도포하는 방법이어도 무방하다.

## [0030] &lt;실시예 3&gt;

[0031] 다음으로, 본 발명에 따른 제3 실시 형태를, 도 4 및 도 5를 이용하여 설명한다. 도 4는 광 전기 복합 배선 모듈의 단면도, 도 5는 그 제조 방법을 도시하는 모식도이다. 본 실시예는, 광 소자(2)의 전극(23)이 제1 회로 기판(1)측에 있는 경우의 형태이다. 제1 회로 기판(1)은, 그 표면에 광 소자 접속용의 전극(16)을 구비하고 있고, 이 전극(16)에 광 소자를 범프(24)를 이용하여 접속함과 함께, 그 전극(16)을 비아(32)와 접속하고 있다.

[0032] 본 실시예에 따른 광 전기 복합 배선 모듈의 제조에서는, 우선, 제1 회로 기판(1)의 광 소자를 탑재하는 근방에, 광 소자(2)의 전극(24)과 전기적으로 접속하기 위한 전극(16)을 구비한 구조로 한다(도 5의 (a)). 다음으로, 광 소자(2)를 전기적인 접속을 할 수 있는 방식으로 제1 회로 기판(1)에 접합한다. 본 실시예에서는, 광 소자의 전극(23a, 23b)에 Au의 스터드 범프(24a, 24b)를 사전에 형성하고, 이것과 전극(16) 표면의 Au에 초음파를 인가시켜 접합하였다. 다음으로, 제1 회로 기판(1)의 표층(13)과 광 소자(2a, 2b) 사이에 생긴 공극에, 사용하는 광의 과장에 대하여 투명한 수지(52)를 삽입하고, 경화시킨다. 본 실시예에서는 실리콘 수지를 이용하였다(도 5의 (b)). 다음으로, 광 소자의 상층에 박막 배선층(3)을 형성한다. 제1 박막 절연층(31)을 형성하고, 제1 회로 기판 표층의 전극에 전기적으로 접속하기 위해서, 절연 수지에 쓰루홀(32)을 형성하는 바는 동일하지만, 광 소자의 전극(16)에 접속하기 위한 쓰루홀은 형성하지 않고, 광 소자에 전기적으로 접속되는 기판 상의 전극(16)에 접속되는 쓰루홀(32)을 형성하는 점이 실시예 1과는 상이하다(도 5의 (c)). 이 후에는, 제1 실시예와 마찬가지의 프로세스에 의해 모듈을 형성한다. 박막 배선층(3)의 전기 배선은, 광 소자의 전극과 직접적으로가 아니라, 광 소자의 전극에 연결되어 있는 제1 회로 기판(1)의 전극(15)을 전기적으로 접속하는 구조로 된다(도 5의 (d)~(f)).

[0033] 또한, 광 소자의 전극이 표면에 존재하는 경우에는, 도시는 하지 않지만, 제1 실시예와 본 실시예의 복합 형태를 취하면 된다. 즉, 광 소자(2)의 회로 기판(1)측의 전극(23)은, 기판 상의 전극(16)을 통하여 비아(32)에 접속하고, 회로 기판과 반대측의 전극(23)은, 직접 비아(32)에 접속된다. 또한, 본 발명 및 본 발명과 제1 실시예와의 복합 형태는, 제2 실시예에 도시되는, 광 소자가 제2 회로 기판에 탑재된 형태에 대해서도 적용 가능하다.

## [0034] &lt;실시예 4&gt;

[0035] 다음으로, 본 발명의 제4 실시 형태에 대하여, 도 6을 이용하여 설명한다. 실시예 1~3에서는, LSI(4)가 배선 층(3) 상에만 실장되는 형태로 되어 있지만, 본 실시예에서는 LSI(4)의 기능의 일부를 별체로 하여, 그것을 광 소자(2)와 동일한 평면 상에 실장한 구조로 되어 있다. 본 실시예에서는, 별체의 LSI(44a, 44b)는, 각각 발광 소자(2a)를 구동하는 드라이버 회로, 수광 소자(2b)의 포토 커런트를 전압으로 변환하여 증폭하는 트랜스 임피던스 앰프 회로로 하였다. LSI(43)는, 실시예 1~3에 설명한 LSI(4)로부터, 이를 회로의 기능을 제외한 것으로 하였다. LSI(44a, 44b) 상에는, 광 소자(2a, 2b)와 마찬가지로 절연층(31, 34)이 형성되어 있다. 또한, LSI(44a, 44b)는, 광 소자(2a, 2b)와, 표층 전극 패드(36)에 접속되어 있다.

[0036] 본 실시예의 제조 방법은, 실시예 3의 도 5에 도시된 방식에 준한다. LSI(44a, 44b) 모두, 광 소자(2a, 2b)와 마찬가지로, 소자의 전극 패드에 Au의 스터드 범프를 사전에 형성하고, 이것과 기판측의 전극(16) 표면의 Au에 초음파를 인가함으로써 접합하였다.

[0037] LSI(44a, 44b)의 실장 방식은, 실시예 1의 광 소자와 같이, 회로면을 위로 하여 기판에 접착하여 상면으로부터 전기적으로 접속하는 방법으로 하여도 무방하다. 단, 이를 LSI를 고정하는 접착제는, 광 신호가 전파되는 부분은 아니기 때문에 투명할 필요는 없다. 광 소자와 LSI의 전기적 접속은 동일한 방식 쪽이, 프로세스가 보다 간략하게 되어 바람직하지만, LSI 및 광 소자의 전극 위치에 따라서는 실시예 1의 구조와의 복합이어도 무방하다.

[0038] 또한, 본 실시예에서는 LSI(44a, 44b)는 광 소자와 동일 평면 상에 탑재하였지만, 박막 배선층(3) 중의, 다른 평면 상에 설치하여도 된다.

## [0039] &lt;실시예 5&gt;

[0040] 다음으로, 본 발명에 따른 제5 실시 형태를, 도 7 및 도 8을 이용하여 설명한다. 도 7은 광 전기 복합 배선 모듈의 단면도, 도 8은 그 제조 방법을 도시하는 모식도이다. 본 실시예는, 광 소자(2)와 광 도파로(11)의 단부(15)를 연결하는 광축 사이에, 렌즈(101)를 구비한 구조로 되어 있는 것이 특징이며, 이에 의해 광 결합 효율을 더욱 향상시킬 수 있다.

[0041] 광 소자(2a, 2b)는, 각각 렌즈(101a, 101b)의 상부에 실장되어 있다. 발광 소자(2a)로부터의 출사광은, 임의의

퍼짐각을 갖고 방출되지만, 광축 상에 렌즈를 설치함으로써 광은 집광되어, 효율적으로 광 도파로(11)에 결합한다. 렌즈의 초점 거리로서는, 광 소자의 빔 퍼짐각, 광 도파로의 코어 치수, 각각의 부재의 위치 관계 등으로부터, 결합 효율이나 위치 어긋남 툴러런스가 양호해지는 값을, 기존의 광 결합 계산에 의해 정하면 된다. 수신측에서는, 광 도파로(11)로부터 전송된 광은 동일하게 임의의 퍼짐각을 갖고 방출되지만, 이쪽도 렌즈(101b)에 의해 집광되어, 수광 소자(2b)의 개구에 효율적으로 수광된다. 렌즈의 초점 거리의 설정에 관해서는 발광측과 마찬가지이다. 상기 이외의 구조에 관해서는, 실시예 1에 도시한 도 1과 마찬가지이다.

[0042] 다음으로, 도 8에 따라서, 도 7의 제조 방법의 일례를 설명한다. 우선, 도 8의 (a)는 광 소자(2a, 2b)와 렌즈(101a, 101b)를 고정하는 공정을 도시하고 있다. 광 소자의 발광/수광점과 렌즈의 광축 중심을 위치 정렬한 후, 이들을 렌즈 상에 설치된 접합재(53)를 이용하여 고정한다. 본 실시예에서는 접합재(53)에 접착제를 이용하였지만, 접합재는, 그 이외의 예를 들면 땜납이어도 무방하다. 렌즈와 광 소자가 부딪치는 일이 없도록, 렌즈의 곡면은, 도면과 같이 접합면에 대하여 움푹 팬 부분에 볼록 형상으로 형성되는 것이 바람직하다. 또한, 도시하지 않지만, 렌즈(101a, 101b)와는 별도로 광 소자의 렌즈와 접합하는 측의 면에 렌즈 곡면을 형성하여도 무방하다. 물론, 도면에 도시된 렌즈(101a, 101b)와 광 소자에 형성한 렌즈를 모두 채용한, 2매 렌즈계로 하여도 무방하다. 광 소자와 렌즈를 고정할 때는, 광 도파로(11)와 광 소자(2)가 효율적으로 광 결합하기 위해서, 광 도파로(11)의 단부(15)와 위치 정렬할 필요가 있다. 따라서, 광 소자의 탑재 장치(마운터 또는 본더)는, 필요한 탑재 정밀도를 확보할 수 있는 장치를 사용하였다.

[0043] 이와 같이 하여 제작한 광 소자(2)와 렌즈(101)의 일체 부품을, 회로 기판의 표층(13)에 광 도파로의 단부(15)와 광 결합하도록 하는 위치에 탑재한다(도 8의 (b)). 회로 기판(1)과 렌즈(101)를 고착하는 수단으로서, 사용하는 광의 파장에 대하여 투명한 접착제(51)를 이용하였다. 접착제(51)의 도포 방법은, 실시예 1에서의 광 소자에의 접착제 도포 방법과 마찬가지이다. 탑재 장치는, 광 소자와 렌즈의 고정과 마찬가지로, 필요한 탑재 정밀도를 확보할 수 있는 것을 사용하였다. 또한, 탑재의 수순으로서는, 우선 회로 기판에 렌즈(101)를 탑재하고, 그 후 렌즈(101) 상에 광 소자(2)를 탑재한다고 하는 방식을 이용하여도 된다. 또한, 렌즈의 회로 기판에의 접합재에 관해서는, 광로를 방해하지 않는 것이면 투명하지 않은 접착제를 이용하여도 무방하다. 또한, 광 소자의 회로 기판측에 메탈라이즈를 형성할 수 있으면, 땜납 접합을 이용하여도 된다. 또한, 렌즈(101)와 광 소자(2)의 측면이 거의 일치하도록 하면, 절연층(31)의 형성 시에 편리하다.

[0044] 본 구조에서도, 도 1의 실시예와 동일하게 종래 기술에 비해 조립 용이성을 향상된다. 또한, 렌즈를 이용하고 있는 것에 의해 광의 집광 효과가 얻어져, 광 결합 효율은 더욱 향상된다. 광 소자와 렌즈 사이에는 공기층이 존재하는 구조이지만, 접합재로 광축 부분을 둘러싸는 구조로 하면 먼지 등이 부착될 가능성은 없고, 따라서 광 출력의 저하를 초래할 포텐셜은 없다.

[0045] 이후, 광 소자의 상층에 박막 배선층(3)을 형성하지만(도 8의 (c)~(d)), 이 수순에 관해서는, 도 2에 도시한 제1 실시예와 마찬가지이다. 마지막으로 제1 실시예와 마찬가지로, 박막 배선층(3) 상에 LSI(4)를 실장하여 완성한다(도 8의 (f)). 용장성 부여에 관해서도, 제1 실시예와 마찬가지이다.

[0046] <실시예 6>

[0047] 다음으로, 본 발명의 제6 실시 형태에 대하여, 도 9를 이용하여 설명한다. 실시예 1~3에서, 광 소자의 방열은, 주로 광 소자의 전극에 접속한 박막 배선층의 전기 배선에 의해 행해지지만, 본 실시예에서는, 광 소자로부터의 방열을 보다 효율적으로 방열하기 위한 구조가 부여되어 있다.

[0048] 우선, 제1 회로 기판(1)의 광 소자(2)가 탑재되는 근방에는, 도체 패드(17)가 형성되어 있다. 광 소자(2a, 2b)는, 이 도체 패드(17) 상에 탑재된다. 광 소자(2)와 도체 패드(17)의 접합 방법은, 방열성을 좋게 하기 위해서, 열 전도율이 높은 접합재(53)를 이용한다. 본 실시예에서는, 땜납을 사용하였다. 광 소자의 제1 회로 기판측에는, 땜납을 접속하기 위한 표면이 Au로 이루어지는 메탈 패드(27)를 구비시켰다. 도체 패드(17)는, 제1 전자 회로 기판(1)의 표층에 넓게 형성된 도체층(18)에 연결되어 있고, 이 도체층(18)은, LSI(4)를 기판에 투영한 투영면의 박까지 연장되어 기판의 주변 혹은 단부까지 연장되어, 히트 스프레더의 역할을 한다. 또한, 도체 층(18)은, 제1 회로 기판(1)에 형성된 방열 비아(19)에 접속되어 있어, 회로 기판의 하측에 형성된 도체층(18)에도 방열할 수 있는 구조로 되어 있다. 또한, 도체층(18)은, 박막 배선층(3)에 형성된 방열용의 비아(37)에도 접속되어 있어, 이것에도 열이 전달되는 구조로 되어 있다. 방열용 비아(37)는, 박막 배선층 표층에서 방열 부재인 방열 핀(71)에 땜납 열 전도가 좋은 접합재로 접속되어, 방열 핀(71)으로부터도 방열된다. 이에 의해, 광 소자로부터의 방열이 효율적으로 방열되어, 광 전기 융합 배선 모듈의 동작 특성이 안정된다.

[0049] 본 실시예에서는, 도체 패드(17)나 도체층(18)은, 방열용의 도체로서만 이용하고 있어, 도면에서는 명시되어 있지 않지만, 제1 회로 기판(1)이나 박막 배선층(3)의 전기 배선과는 기본적으로는 전기적으로 절연되어 있다. 그러나, 이를 도체 패드(17)나 도체층(18)은, 광 소자의 전극을 겹하는 구조로 하여도 되고, 또한, 그라운드 배선으로서 기능시켜도 되고, 그 경우에는 필요에 따라서 제1 회로 기판의 전기 배선 등과 전기적으로 접속되어 있어도 무방하다. 또한, 본 실시예에서는, 방열 경로를 도체층(기판의 단부), 제1 회로 기판의 방열 비아(19), 박막 배선층의 방열 비아(37)로 3개의 경로를 취하고 있지만, 모듈 전체 구조나, 광 소자의 발열량 등에 따라서 이들 중 1개 또는 2개만을 형성하는 구조로 하여도 무방하다. 또한, 방열 핀(71)은, 없애도 되고, 핀이 없는 도체 블록이나 수냉 재킷 등 다른 형태이어도 되고, 혹은 LSI(4)의 냉각 구조와 일체 형성하여도 된다. 또한, 도 2에 도시한, 광 소자가 제2 회로 기판에 탑재된 구조에 관해서도 적용 가능하다.

[0050] <실시예 7>

[0051] 마지막으로, 본 발명에 따른 광 전기 융합 배선 모듈이 전송 장치에 적용되는 형태를, 도 10을 이용하여 설명한다. 또한, 제1 회로 기판(1) 및 친 회로 기판(82)은, 간략하게 하기 위해서 전기 배선을 도시하고 있지 않다.

[0052] 도 10에서, 전원 회로 등의 전기의 입력은, 제1 회로 기판(1)의 이면측으로부터 공급된다. 본 실시예에서는, 뼈납 범프(81)에 의해 친 회로 기판(82)과 범프로 접합하는 구조로 되어 있지만, 이것은 핀을 삽입하는 형태의 것, 혹은 전기 커넥터이어도 무방하다. 한편, 고속 광 신호는 광 커넥터(83)에 의해 결합되어 있다. 외부로부터의 광 신호는, 여기서는 광 파이버(84)로 하고 있지만, 그 이외의, 광 도파로 필름이나, 광 전송로가 형성된 회로 기판 등이라도 적용 가능하다.

[0053] 또한, 본 실시예에서는, 광 전기 복합 배선 모듈로서, 도 1에 도시된 제1 형태를 적용하고 있지만, 그 이외의, 제2~제4 실시 형태에 대해서도 적용 가능하다.

### 산업이용 가능성

[0054] 본 발명의 실시에 의해, 고속 전송이 가능하고 소비 전력이 작으며, 또한 조립이 용이하여 제조 수율이 높고, 안정적으로 동작하는 광 전기 융합 배선 모듈 및 이것을 이용한 전송 장치가 실현 가능하게 된다.

### 도면의 간단한 설명

[0055] 도 1은 본 발명에 따른 제1 실시 형태를 도시하는 모식도.

[0056] 도 2의 (a)~(f)는 본 발명에 따른 제1 실시 형태에 대한 제조 방법을 도시하는 모식도.

[0057] 도 3은 본 발명에 따른 제2 실시 형태를 도시하는 모식도.

[0058] 도 4는 본 발명에 따른 제3 실시 형태를 도시하는 모식도.

[0059] 도 5의 (a)~(f)는 본 발명에 따른 제3 실시 형태에 따른 제조 방법을 도시하는 모식도.

[0060] 도 6은 본 발명에 따른 제4 실시 형태를 도시하는 모식도.

[0061] 도 7은 본 발명에 따른 제5 실시 형태를 도시하는 모식도.

[0062] 도 8의 (a)~(f)는 본 발명에 따른 제5 실시 형태에 따른 제조 방법을 도시하는 모식도.

[0063] 도 9는 본 발명에 따른 제6 실시 형태를 도시하는 모식도.

[0064] 도 10은 본 발명에 따른 제7 실시 형태에 따른 전송 장치의 형태를 도시하는 모식도.

[0065] <도면의 주요 부분에 대한 부호의 설명>

[0066] 1 : 제1 회로 기판

[0067] 11 : 광 도파로

[0068] 12 : 제1 회로 기판의 전기 배선

[0069] 13 : 제1 회로 기판의 표층

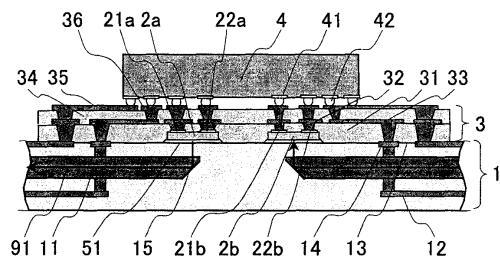
[0070] 14 : 제1 회로 기판의 전극 패드

[0071] 15 : 광 도파로의 단부( $45^{\circ}$  미리)

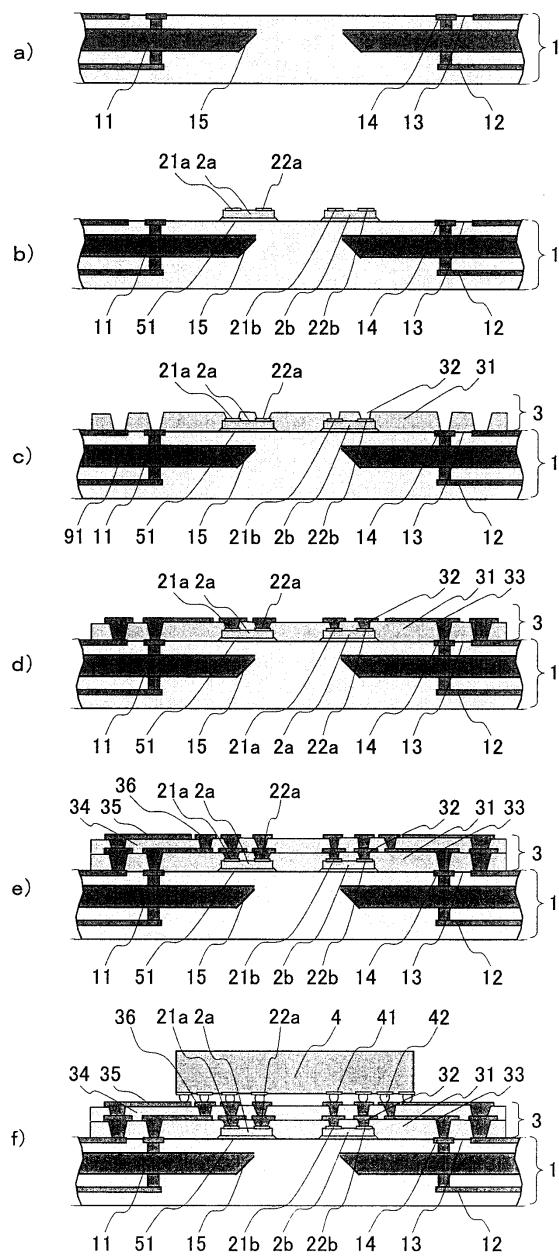
- [0072] 16 : 전극 패드
- [0073] 17 : 도체 패드
- [0074] 18 : 도체층
- [0075] 19 : 제1 회로 기판의 방열 비아
- [0076] 2 : 광 소자
- [0077] 2a : 발광 소자(면 발광형 반도체 레이저)
- [0078] 2b : 수광 소자(면 입사형 포토다이오드)
- [0079] 21a, 21b, 22a, 22b, 23a, 23b : 광 소자의 전극
- [0080] 24a, 24b : 스터드 범프
- [0081] 3 : 박막 배선층
- [0082] 31, 34 : 박막 배선층의 박막 절연층
- [0083] 32 : 박막 배선층의 비아
- [0084] 33, 35 : 박막 배선층의 전기 배선층
- [0085] 36 : 박막 배선층의 전극 패드
- [0086] 37 : 박막 배선층의 방열 비아
- [0087] 4, 43 : LSI
- [0088] 41 : LSI의 전극 패드
- [0089] 42 : LSI 접합 범프
- [0090] 44a : LSI(드라이버 회로)
- [0091] 44b : LSI(트랜스 임피던스 앰프 회로)
- [0092] 51 : 접착제
- [0093] 52 : 수지
- [0094] 53 : 접착재(접착제)
- [0095] 6 : 제2 회로 기판
- [0096] 61 : 제2 회로 기판의 절연 기판
- [0097] 62 : 제2 회로 기판의 배선
- [0098] 64 : 제2 회로 기판의 쓰루홀
- [0099] 65 : 땜납
- [0100] 71 : 방열 부재(방열 핀)
- [0101] 81 : 땜납 범프
- [0102] 82 : 친 회로 기판
- [0103] 83 : 광 커넥터
- [0104] 84 : 광 전송로(광 파이버)
- [0105] 91 : 광 신호
- [0106] 101a, 101b : 렌즈

도면

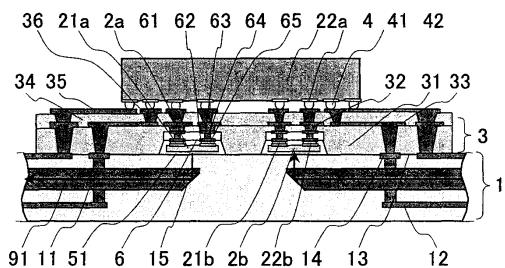
도면1



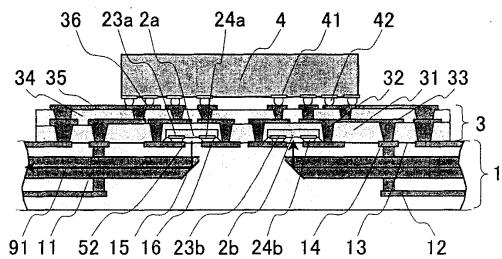
## 도면2



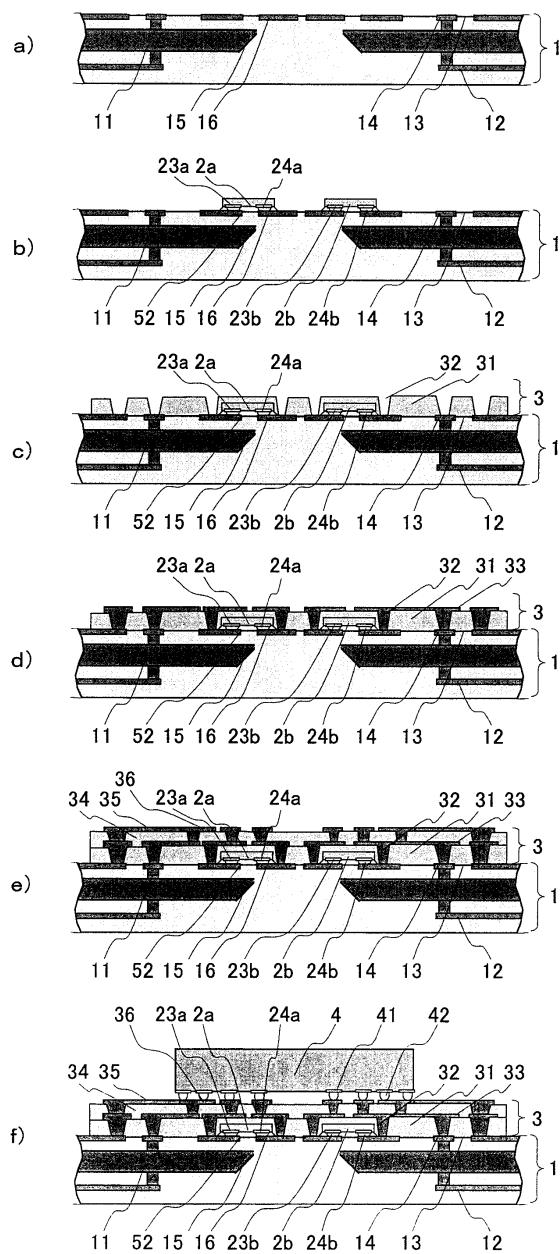
## 도면3



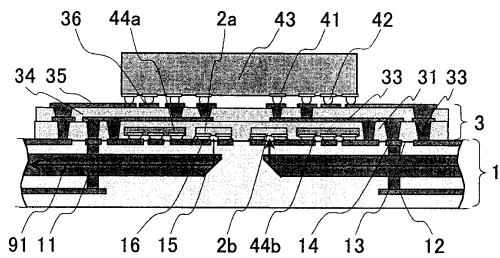
## 도면4



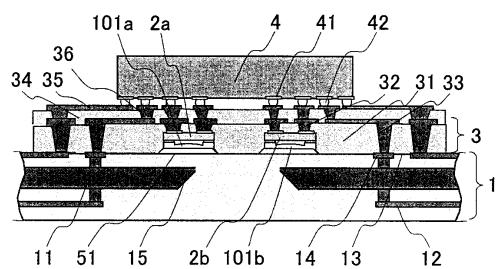
## 도면5



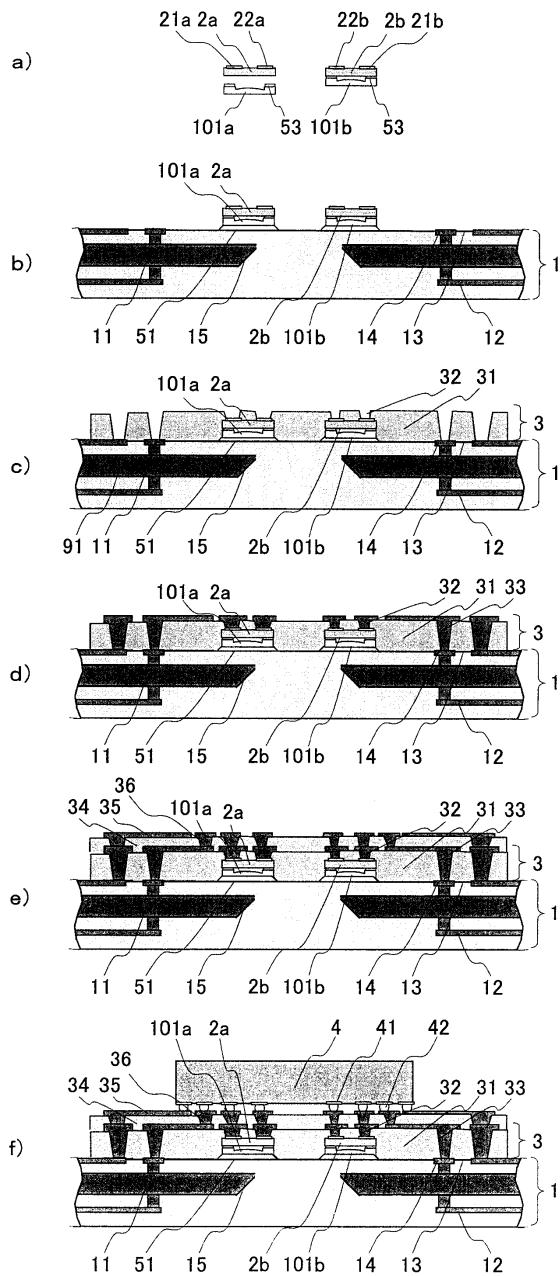
도면6



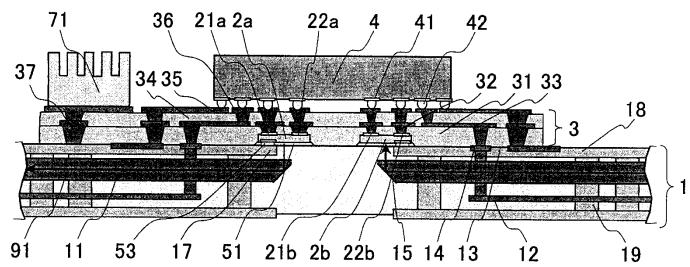
도면7



## 도면8



## 도면9



도면10

