

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5548356号
(P5548356)

(45) 発行日 平成26年7月16日(2014.7.16)

(24) 登録日 平成26年5月23日(2014.5.23)

(51) Int.Cl.

F I

H O 1 L 27/12 (2006.01)

H O 1 L 27/12 B

H O 1 L 21/02 (2006.01)

H O 1 L 21/20

H O 1 L 21/20 (2006.01)

H O 1 L 29/78 6 2 7 D

H O 1 L 21/336 (2006.01)

H O 1 L 29/786 (2006.01)

請求項の数 2 (全 48 頁)

(21) 出願番号 特願2008-280708 (P2008-280708)
 (22) 出願日 平成20年10月31日(2008.10.31)
 (65) 公開番号 特開2009-135472 (P2009-135472A)
 (43) 公開日 平成21年6月18日(2009.6.18)
 審査請求日 平成23年8月24日(2011.8.24)
 (31) 優先権主張番号 特願2007-286977 (P2007-286977)
 (32) 優先日 平成19年11月5日(2007.11.5)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 荒井 康行
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

審査官 綿引 隆

最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項1】

単結晶半導体基板の主表面に、第1の絶縁層を形成し、
 前記第1の絶縁層を介してイオンを照射して、前記単結晶半導体基板中に損傷領域を形成し、
 前記第1の絶縁層の表面に、接合層として機能する第2の絶縁層を形成し、
 前記第2の絶縁層と、絶縁表面を有する基板とを接合させ、
 前記単結晶半導体基板を、前記損傷領域において分離させることにより、前記絶縁表面を有する基板上に単結晶半導体層を形成し、
 前記単結晶半導体層をエッチングして、複数の単結晶半導体領域に分離し、
 前記複数の単結晶半導体領域に対して、レーザー光の照射処理又は加熱処理を施し、
 前記複数の単結晶半導体領域にエッチング処理又はエッチバック処理を行う半導体装置の作製方法であって、
 前記第1の絶縁層は、前記単結晶半導体基板の主表面側の、第1の層と、前記第1の層上の第2の層と、の積層構造を有し、
 前記第1の層は、酸化珪素又は酸化窒化珪素を有し、
 前記第2の層は、窒化珪素又は窒化酸化珪素を有することを特徴とする半導体装置の作製方法。

【請求項2】

請求項1において、

前記第2の絶縁層は、有機シランガスを用いて化学気相成長法により形成されることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

SOI (Silicon on Insulator) 構造の半導体装置、及びその作製方法に関する。なお、本明細書中において半導体装置とは半導体特性を利用することで機能しうる装置全般をいうものとする。

【背景技術】

【0002】

近年、LSI技術が飛躍的な進歩を遂げる中で、高速化、低消費電力化を実現できるSOI構造が注目されている。この技術は、従来、バルク単結晶シリコンで形成されていた電界効果トランジスタ (FET; Field Effect Transistor) の活性領域 (チャネル形成領域) を、単結晶シリコン薄膜とする技術である。SOI構造を用いてMOS型電界効果トランジスタを作製すると、従来のバルク単結晶シリコン基板を用いる場合よりも寄生容量を小さくでき、高速化に有利になることが知られている。

【0003】

SOI構造を有する基板 (以下、SOI基板ともいう) としては、SIMOX基板、貼り合わせ基板等が挙げられる。例えばSIMOX基板は、単結晶シリコン基板に酸素イオンを注入し、1300 以上で熱処理して埋め込み酸化膜 (BOX; Buried Oxide) 層を形成することにより、表面に単結晶シリコン薄膜を形成してSOI構造を得ている。SIMOX基板では、酸素イオンの注入を精密に制御できるため単結晶シリコン薄膜を均一な厚みで制御性良く形成できるが、酸素イオンの注入に長時間を要するため時間及びコストに問題がある。また、酸素イオンの注入の際に、単結晶シリコン薄膜にダメージを与えてしまいがちであるという問題もある。

【0004】

貼り合わせ基板は、酸化膜を介して2枚の単結晶シリコン基板 (ベース基板及びボンド基板) を貼り合わせ、一方の単結晶シリコン基板 (ボンド基板) を裏面 (貼り合わせた面ではない面) から研削・研磨し、薄膜化することにより、単結晶シリコン薄膜を形成してSOI構造を得ている。研削・研磨では均一で薄い単結晶シリコン薄膜を形成することが難しいため、スマートカット (登録商標) と呼ばれる水素イオン注入を利用する薄膜化技術も提案されている (例えば、特許文献1参照)。

【特許文献1】特開平5-211128号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

SOI基板を用いた半導体装置の生産性を向上し、また、大型の半導体装置の提供を可能とするために、SOI基板の面積化が求められている。ところが、従来のSOI基板ではベース基板として単結晶シリコンウエハを用いており、面積化を図ることは難しかった。当該問題点に鑑み、半導体基板 (SOI基板) の面積化を課題の一とする。または、面積化に際して生じる問題点を解決することを課題の一とする。または、上記の半導体基板を用いた半導体装置の信頼性を向上することを課題の一とする。

【課題を解決するための手段】

【0006】

開示する発明は、ベース基板に、絶縁層を介して、作製されるべき表示装置の画面の対角寸法よりも大きな単結晶半導体層を設け、該単結晶半導体層で表示装置を構成するトランジスタなどの素子を形成する。当該素子が形成される領域には、単結晶半導体層と共にベース基板に接合された絶縁層を残存させる。すなわち、ベース基板に絶縁層を介して単結晶半導体層を設け、該単結晶半導体層の内側領域を使って、該絶縁層を残存させたまま表示装置を作製することを要旨とする。

【0007】

開示する発明では、SOI基板（以下、単に「半導体基板」ともいう）の大面積化を図るために、ベース基板としてガラス基板等の絶縁表面を有する基板を用いる。そして、該ベース基板に単結晶半導体層を設けた構造の半導体基板を作製する。なお、ベース基板には複数の単結晶半導体層を設けることが好ましい。ここで、単結晶半導体層は比較的大型のものである。具体的には、対角線の長さが6インチ（150mm）以上（好ましくは10インチ（250mm）以上）の矩形の単結晶半導体基板を用いて、上記の単結晶半導体層を形成する。すなわち、単結晶半導体層も対角線の長さが6インチ（150mm）以上（好ましくは10インチ（250mm）以上）の矩形となる。該矩形の単結晶半導体基板は、直径8インチ（200mm）以上（好ましくは12インチ（300mm）以上）の円形の単結晶半導体基板を加工することにより形成することができる。

10

【0008】

なお、ベース基板上に単結晶半導体層を形成した直後においては、単結晶半導体層の表面凹凸が大きく、また、単結晶半導体層中には欠陥が多く存在する。これらの問題を解決するための方策としては、研削・研磨（例えば、化学的機械的研磨（CMP））を挙げることができるが、該方法は面積基板には向いていない。そこで、開示する発明では、表面の平坦性を向上し、欠陥を低減するために、単結晶半導体層に対してレーザー光を照射する。または、レーザー光の照射処理に代えて、RTA（Rapid Thermal Annealing）法などを用いた加熱処理を行っても良い。もちろん、レーザー光の照射と加熱処理を組み合わせる用いても良い。

20

【0009】

上述のように、単結晶半導体層に対してレーザー光の照射処理や加熱処理を施す場合には、ベース基板と単結晶半導体層との熱膨張係数の違いから熱応力が生じ、接合界面における欠陥が増大するという問題が生じる。また、熱応力による膜剥がれの問題もある。これらの問題は、形成される単結晶半導体層が大型化するほど深刻になる。そこで、開示する発明では、レーザー光の照射処理の前又は加熱処理の前に、単結晶半導体層をパターニングする。より具体的には、単結晶半導体層を、パターニングにより一定の面積以上、且つ一定の面積以下の、複数の単結晶半導体領域に切り分ける。この際、単結晶半導体層の下地層として形成されている絶縁層はパターニングせずに残存させることが好ましい。

【0010】

30

なお、単結晶半導体領域に対してレーザー光を照射することにより、単結晶半導体領域の周縁部（端部）では半導体特性（例えば、平坦性）が低下する。このため、該半導体特性が低下する部分を用いずに半導体素子（例えば、トランジスタ）を作製することが好ましい。具体的には、半導体領域の一辺の長さLaに対して、両端部の長さLbに相当する領域を除去し、残存した領域を用いて半導体素子を作製する。ここで、Lbは、Laの10%以上20%以下とすることが好ましい。

【0011】

開示する半導体装置の作製方法の一は、単結晶半導体基板の主表面にイオンを照射して、単結晶半導体基板中に損傷領域を形成し、単結晶半導体基板の主表面に、第1の絶縁層を形成し、第1の絶縁層の表面に、接合層として機能する第2の絶縁層を形成し、第2の絶縁層と、絶縁表面を有する基板とを接合させ、単結晶半導体基板を、損傷領域において分離させることにより、絶縁表面を有する基板上に単結晶半導体層を形成し、単結晶半導体層をパターニングして、複数の単結晶半導体領域に分離し、複数の単結晶半導体領域に対して、レーザー光の照射処理又は加熱処理を施すことを特徴としている。

40

【0012】

開示する半導体装置の作製方法の他の一は、複数の単結晶半導体基板の主表面にイオンを照射して、複数の単結晶半導体基板中に損傷領域を形成し、複数の単結晶半導体基板の主表面に、第1の絶縁層を形成し、第1の絶縁層の表面に、接合層として機能する第2の絶縁層を形成し、第2の絶縁層と、絶縁表面を有する基板とを接合させ、複数の単結晶半導体基板を、損傷領域において分離させることにより、絶縁表面を有する基板上に複数の

50

単結晶半導体層を形成し、複数の単結晶半導体層をパターニングして、単結晶半導体層の各々を複数の単結晶半導体領域に分離し、複数の単結晶半導体領域に対して、レーザー光の照射処理又は加熱処理を施すことを特徴としている。

【0013】

上記において、第1の絶縁層は、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素のいずれかを含むことが好ましい。また、第1の絶縁層は、積層構造により形成されてもよい。例えば、単結晶半導体基板の主表面側から、酸化珪素又は酸化窒化珪素と、窒化珪素又は窒化酸化珪素の積層構造とすることができる。

【0014】

また、上記において、第1の絶縁層を残存させるように、単結晶半導体層のパターニングを行うことが好ましい。また、複数の単結晶半導体領域の各々の面積は、半導体素子（例えば、トランジスタ）を1乃至 10^4 個程度作製することができる面積とする。具体的には、例えば、 1 mm^2 以上 10000 mm^2 以下（好ましくは 25 mm^2 以上 2500 mm^2 以下、より好ましくは 100 mm^2 以上 150 mm^2 以下）とすれば良い。また、矩形の単結晶半導体領域の各辺に対して、その長さの10%乃至20%長さに当たる部分を、その両端部から除去し、残存する領域（すなわち中央部）を用いて半導体素子を作製すると良い。

【0015】

また、上記において、第2の絶縁層は、例えば、有機シランガスを用いて化学気相成長法により形成することができる。また、単結晶半導体基板としては、直径が300mm（12インチ）以上の円形の単結晶半導体基板を矩形に加工したものを用いることが好ましい。より具体的には、その対角線の長さを250mm以上とすると良い。

【0016】

上記の半導体装置の作製方法を用いて様々な半導体装置を作製することができる。また、該半導体装置を用いて、様々な電子機器を提供することができる。

【0017】

なお、上記において、単結晶半導体とは、結晶構造が一定の規則性を持って形成されており、どの部分においても結晶軸が同じ方向を向いている半導体をいうものとする。つまり、欠陥の多少については問わない。

【発明の効果】

【0018】

開示する発明により、半導体基板の大面积化を図ることができる。すなわち、大型の半導体装置を提供することが可能となる。また、半導体基板を大型化することにより、半導体装置の生産性が向上する。また、単結晶半導体層に対してレーザー光を照射することにより、単結晶半導体層表面の平坦性が向上し、欠陥が低減される。加熱処理を施す場合には、レーザー光の照射では修復できない微細な欠陥を修復することができる。

【0019】

また、レーザー光の照射処理の前又は加熱処理の前に単結晶半導体層をパターニングすることで、熱応力による欠陥の増大並びに熱応力による膜剥がれの問題を解消することができる。また、パターニングの際に、単結晶半導体層の下地層として形成されている絶縁層を残存させることにより、ベース基板からの汚染物質（不純物元素等）が半導体層に侵入することを防止できるため、半導体装置の信頼性を向上することができる。また、レーザー光の照射や加熱処理によって半導体特性が低下する領域を用いないことにより、半導体素子の特性を向上し、優れた半導体装置を提供することができる。

【発明を実施するための最良の形態】

【0020】

以下において、発明を説明する。本発明は多くの異なる態様で実施することが可能であり、発明の趣旨から逸脱することなく形態および詳細を様々に変更し得ることは当業者にとって自明である。また、異なる実施の形態に係る構成は、適宜組み合わせることで実施することができる。なお、以下に説明する発明の構成において、同一部分又は同様な機能を有す

10

20

30

40

50

る部分には同一の符号を用い、その繰り返しの説明は省略する。

【 0 0 2 1 】

(実施の形態 1)

本実施の形態では、半導体装置の作製方法の一例について説明する。

【 0 0 2 2 】

はじめに、半導体装置に用いる半導体基板 (S O I 基板) の作製方法について、図 1 乃至 3 を参照して説明する。

【 0 0 2 3 】

はじめに、ベース基板 1 0 0 を用意する (図 1 (A) 参照) 。ベース基板 1 0 0 には、液晶表示装置などに使用されている透光性を有するガラス基板を用いることができる。ガラス基板としては、歪み点が 5 8 0 以上 6 8 0 以下 (好ましくは、6 0 0 以上 6 8 0 以下) であるものを用いると良いが、これに限られない。なお、ガラス基板には、例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどのガラス材料が用いられている。

【 0 0 2 4 】

なお、ベース基板 1 0 0 としては、ガラス基板の他、セラミック基板、石英基板やサファイア基板などの絶縁体となる絶縁性基板、金属やステンレスなどの導電体となる導電性基板などを用いることもできる。

【 0 0 2 5 】

ベース基板 1 0 0 の表面には絶縁層を形成しても良い。該絶縁層を構成する材料としては、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、酸化ゲルマニウム、窒化ゲルマニウム、酸化窒化ゲルマニウム、窒化酸化ゲルマニウムなどの、珪素またはゲルマニウムを組成に含む絶縁材料を用いることができる。また、酸化アルミニウム、酸化タンタル、酸化ハフニウムなどの金属の酸化物、窒化アルミニウムなどの金属の窒化物、酸化窒化アルミニウムなどの金属の酸化窒化物、窒化酸化アルミニウムなどの金属の窒化酸化物を用いることもできる。

【 0 0 2 6 】

なお、本明細書において、酸化窒化物とは、その組成において、窒素よりも酸素の含有量 (原子数) が多いものを示し、例えば、酸化窒化珪素とは、酸素が 5 0 原子 % 以上 7 0 原子 % 以下、窒素が 0 . 5 原子 % 以上 1 5 原子 % 以下、珪素が 2 5 原子 % 以上 3 5 原子 % 以下、水素が 0 . 1 原子 % 以上 1 0 原子 % 以下の範囲で含まれるものをいう。また、窒化酸化物とは、その組成において、酸素よりも窒素の含有量 (原子数) が多いものを示し、例えば、窒化酸化珪素とは、酸素が 5 原子 % 以上 3 0 原子 % 以下、窒素が 2 0 原子 % 以上 5 5 原子 % 以下、珪素が 2 5 原子 % 以上 3 5 原子 % 以下、水素が 1 0 原子 % 以上 2 5 原子 % 以下の範囲で含まれるものをいう。但し、上記範囲は、ラザフォード後方散乱法 (R B S : R u t h e r f o r d B a c k s c a t t e r i n g S p e c t r o m e t r y) や、水素前方散乱法 (H F S : H y d r o g e n F o r w a r d S c a t t e r i n g) を用いて測定した場合のものである。また、構成元素の含有比率の合計は 1 0 0 原子 % を超えない。

【 0 0 2 7 】

次に、半導体基板 1 1 0 を用意する (図 1 (B) 参照) 。ここで、図 1 (B) は半導体基板 1 1 0 の断面図である。半導体基板 1 1 0 を薄片化した半導体層をベース基板 1 0 0 に貼り合わせることで、半導体基板が作製される。半導体基板 1 1 0 としては単結晶半導体基板を用いることが好ましいが、多結晶半導体基板を用いることもできる。また、シリコン、ゲルマニウム、シリコン - ゲルマニウム、炭化シリコンなどの第 1 4 属元素となる半導体基板を用いることができる。もちろん、ガリウムヒ素、インジウムリンなどの化合物半導体となる半導体基板を用いてもよい。本実施の形態においては、半導体基板 1 1 0 として、単結晶シリコン基板を用いる。半導体基板 1 1 0 のサイズに制限は無いが、8 インチ (2 0 0 m m) 以上 (例えば、1 2 インチ (3 0 0 m m) 、1 8 インチ (4 5 0 m m) 等) の円形の半導体基板を、矩形に加工して用いることが好ましい。なお、図 2 には、

円形の半導体基板 200 を、矩形の半導体基板 110 に加工した様子を示している。ここで、円形の半導体基板 200 はオリエンテーションフラット 202 を有しているが、開示する発明においては、半導体層の面方位や結晶軸の方向は特に限定されない。

【0028】

なお、円形の半導体基板 200 を矩形に加工する際には、対角線の長さが円形の半導体基板の直径と同程度となるように矩形の半導体基板 110 を切り出すことが好ましい。これにより、半導体基板 200 を最大限に利用することができる。例えば、直径 8 インチ (200 mm) の円形の半導体基板からは、対角線の長さが 6 インチ (150 mm) 以上 8 インチ以下の矩形の半導体基板を作製することができる。また、直径 12 インチ (300 mm) の円形の半導体基板からは、対角線の長さが 10 インチ (250 mm) 以上 12 インチ以下の矩形の半導体基板を作製することができる。なお、用いる半導体基板 200 のサイズが大きくなるにつれて、半導体基板 110 として利用できない領域は大きくなる。該領域を廃棄することはコストの面で好ましくないため、該領域を矩形の半導体基板 204 などに加工して、再利用すると良い。

【0029】

なお、後の工程において、ベース基板 100 と複数の半導体基板 110 を貼り合わせることになる。このため、半導体基板 110 を複数用意し、以下に示す工程を複数回行い又は複数並列して行うことにより、複数の半導体基板 110 を用意しておくことが良い。また、本実施の形態においては、ベース基板 100 を用意した後、半導体基板 110 を処理する構成としているが、これは説明の便宜のためであり、開示する発明が該順序に限定して解釈されるものではない。

【0030】

半導体基板 110 を洗浄した後、半導体基板 110 表面に、絶縁層 112 を形成する (図 1 (C) 参照)。絶縁層 112 は単層構造、2 層以上の多層構造とすることができる。その厚さは 10 nm 以上 400 nm 以下とすると良い。

【0031】

絶縁層 112 を構成する材料としては、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、酸化ゲルマニウム、窒化ゲルマニウム、酸化窒化ゲルマニウム、窒化酸化ゲルマニウムなどの、珪素またはゲルマニウムを組成に含む絶縁材料を用いることができる。また、酸化アルミニウム、酸化タンタル、酸化ハフニウムなどの金属の酸化物、窒化アルミニウムなどの金属の窒化物、酸化窒化アルミニウムなどの金属の酸化窒化物、窒化酸化アルミニウムなどの金属の窒化酸化物を用いることもできる。

【0032】

絶縁層 112 の形成方法としては、CVD 法、スパッタ法、半導体基板 110 の酸化 (又は窒化) による方法などを挙げることができる。

【0033】

ベース基板 100 にアルカリ金属若しくはアルカリ土類金属などの半導体装置の信頼性を低下させる不純物を含むような基板を用いた場合、このような不純物がベース基板 100 から、半導体層に拡散することを防止できるような層を少なくとも 1 層以上設けることが好ましい。このような層に用いることができる材料としては、窒化珪素、窒化酸化珪素、窒化アルミニウム又は窒化酸化アルミニウムなどがある。このような材料を用いることで、絶縁層 112 をバリア層として機能させることができる。

【0034】

例えば、絶縁層 112 を単層構造のバリア層として形成する場合には、窒化珪素、窒化酸化珪素、窒化アルミニウム又は窒化酸化アルミニウムを用いて、厚さ 10 nm 以上 200 nm 以下の絶縁層を形成すればよい。

【0035】

また、絶縁層 112 をバリア層として機能させ、2 層構造とする場合には、例えば、酸化珪素と窒化珪素の積層構造、酸化窒化珪素と窒化珪素の積層構造、酸化珪素と窒化酸化珪素の積層構造、酸化窒化珪素と窒化酸化珪素の積層構造などを採用することができる。

この場合、先に記載した材料（酸化珪素又は酸化窒化珪素）からなる層を半導体基板 110 に接するように設ける。これは、ブロッキング効果の高い材料（窒化珪素又は窒化酸化珪素）からなる層の内部応力が半導体層に作用しないようにするためである。ここで、各層の厚さは 10 nm 以上 200 nm 以下とすることができる。

【0036】

本実施の形態では、半導体基板 110 に接する層を、プロセスガスとして SiH_4 および N_2O を用いてプラズマ CVD 法で形成した酸化窒化珪素からなる層とし、ブロッキング効果の高い層を、プロセスガスとして SiH_4 および NH_3 を用いてプラズマ CVD 法で形成した窒化酸化シリコンからなる層とした 2 層構造を用いる。

【0037】

次に、絶縁層 112 を介して、電界で加速されたイオンでなるイオンビーム 130 を半導体基板 110 に照射し、半導体基板 110 の表面から所定の深さの領域に、損傷領域 114 を形成する（図 1 (D) 参照）。イオンビームの照射前に絶縁層 112 を形成することで、イオン照射の際の半導体基板 110 の汚染を防止し、また、照射されるイオンの衝撃で半導体基板 110 が損傷することを防止できる。損傷領域 114 が形成される領域の深さは、イオンビーム 130 の加速エネルギーとイオンビーム 130 の入射角によって制御することができる。すなわち、イオンの平均侵入深さと同程度の深さ領域に損傷領域 114 が形成される。

【0038】

上述の損傷領域 114 が形成される深さにより、半導体基板 110 から分離される半導体層の厚さが決定される。損傷領域 114 が形成される深さは、半導体基板 110 の表面から 50 nm 以上 500 nm 以下であり、好ましくは 50 nm 以上 200 nm 以下である。

【0039】

イオンを半導体基板 110 に照射する際には、イオン注入装置又はイオンドーピング装置を用いることができる。イオン注入装置では、ソースガスを励起してイオン種を生成し、生成されたイオン種を質量分離して、所定の質量を有するイオン種を被処理物に注入する。イオンドーピング装置は、プロセスガスを励起してイオン種を生成し、生成されたイオン種を質量分離せずに被処理物に照射する。なお、質量分離装置を備えているイオンドーピング装置では、イオン注入装置と同様に、質量分離を伴うイオン照射が可能である。

【0040】

イオンドーピング装置を用いる場合のイオン照射工程は、例えば、以下の条件で行うことができる。

- ・加速電圧 10 kV 以上 100 kV 以下（好ましくは 30 kV 以上 80 kV 以下）
- ・ドーズ量 $1 \times 10^{16} / \text{cm}^2$ 以上 $4 \times 10^{16} / \text{cm}^2$ 以下
- ・ビーム電流密度 $2 \mu\text{A} / \text{cm}^2$ 以上（好ましくは $5 \mu\text{A} / \text{cm}^2$ 以上、より好ましくは $10 \mu\text{A} / \text{cm}^2$ 以上）

【0041】

イオンドーピング装置を用いる場合、イオン照射工程のソースガスには水素を含むガスを用いることができる。該ガスを用いることによりイオン種として H^+ 、 H_2^+ 、 H_3^+ を生成することができる。該ガスをソースガスとして用いる場合には、 H_3^+ を多く打ち込むことが好ましい。 H_3^+ イオンを多く打ち込むことで、 H^+ 、 H_2^+ を打ち込むよりもイオンの照射効率が向上する。つまり、イオン照射に掛かる時間を短縮することができる。また、損傷領域 114 での分離がより容易になる。また、 H_3^+ を用いることで、イオンの平均侵入深さを浅くすることができるため、損傷領域 114 をより浅い領域に形成することができる。

【0042】

イオン注入装置を用いる場合には、質量分離により、 H_3^+ イオンが注入されるようにすることが好ましい。もちろん、 H_2^+ を注入してもよい。ただし、イオン注入装置を用いる場合には、イオン種を選択して注入するため、イオンドーピング装置を用いる場合と

10

20

30

40

50

比較して、イオンの照射効率が低下する場合がある。

【 0 0 4 3 】

イオンドーピング装置を用いる場合は、イオンビーム 1 3 0 に、 H^+ 、 H_2^+ 、 H_3^+ の総量に対して H_3^+ イオンが 7 0 % 以上含まれるようにすることが好ましい。 H_3^+ イオンの割合は 8 0 % 以上とすることがより好ましい。このように H_3^+ の割合を高めておくことで、損傷領域 1 1 4 に $1 \times 10^{20} \text{ atoms/cm}^3$ 以上の濃度で水素を含ませることが可能である。なお、損傷領域 1 1 4 に $5 \times 10^{20} \text{ atoms/cm}^3$ 以上の水素を含ませることで、半導体層の分離が容易になる。

【 0 0 4 4 】

イオン照射工程のソースガスには水素を含むガスの他に、ヘリウムやアルゴンなどの希ガス、フッ素ガスや塩素ガスに代表されるハロゲンガス、フッ素化合物ガス（例えば、 BF_3 ）などのハロゲン化合物ガスから選ばれた一種または複数種類のガスを用いることができる。ソースガスにヘリウムを用いる場合は、質量分離を行わなくとも、 He^+ イオンの割合が高いイオンビーム 1 3 0 を作り出すことができる。このようなイオンビーム 1 3 0 を用いることで、損傷領域 1 1 4 を効率よく形成することができる。

【 0 0 4 5 】

また、イオン照射工程を複数回行うことで、損傷領域 1 1 4 を形成することもできる。この場合、イオン照射工程毎にソースガスを異ならせても良いし、同じソースガスを用いてもよい。例えば、ソースガスとして希ガスを用いてイオンを照射した後、水素を含むガスをソースガスとして用いてイオンを照射することができる。また、初めにハロゲンガス又はハロゲン化合物ガスを用いてイオンを照射し、次に、水素ガスを含むガスを用いてイオンを照射することもできる。

【 0 0 4 6 】

以下において、開示する発明の特徴の一であるイオンの照射方法について考察する。

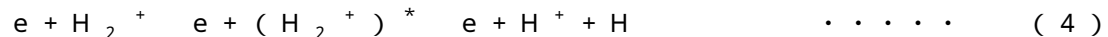
【 0 0 4 7 】

開示する発明では、水素（ H ）に由来するイオン（以下「水素イオン種」と呼ぶ）を単結晶半導体基板に対して照射している。より具体的には、水素ガス又は水素を組成に含むガスを原材料として用い、水素プラズマを発生させ、該水素プラズマ中の水素イオン種を単結晶半導体基板に対して照射している。

【 0 0 4 8 】

（水素プラズマ中のイオン）

上記のような水素プラズマ中には、 H^+ 、 H_2^+ 、 H_3^+ といった水素イオン種が存在する。ここで、各水素イオン種の反応過程（生成過程、消滅過程）について、以下に反応式を列挙する。



【 0 0 4 9 】

図 1 0 に、上記の反応の一部を模式的に表したエネルギーダイアグラムを示す。なお、図 1 0 に示すエネルギーダイアグラムは模式図に過ぎず、反応に係るエネルギーの関係を厳密に規定するものではない点に留意されたい。

【 0 0 5 0 】

（ H_3^+ の生成過程）

上記のように、 H_3^+ は、主として反応式（5）により表される反応過程により生成さ

10

20

30

40

50

れる。一方で、反応式(5)と競合する反応として、反応式(6)により表される反応過程が存在する。 H_3^+ が増加するためには、少なくとも、反応式(5)の反応が、反応式(6)の反応より多く起こる必要がある(なお、 H_3^+ が減少する反応としては他にも(7)、(8)、(9)が存在するため、(5)の反応が(6)の反応より多いからといって、必ずしも H_3^+ が増加するとは限らない。)。反対に、反応式(5)の反応が、反応式(6)の反応より少ない場合には、プラズマ中における H_3^+ の割合は減少する。

【0051】

上記反応式における右辺(最右辺)の生成物の増加量は、反応式の左辺(最左辺)で示す原料の密度や、その反応に係る速度係数などに依存している。ここで、 H_2^+ の運動エネルギーが約11 eVより小さい場合には(5)の反応が主要となり(すなわち、反応式(5)に係る速度係数が、反応式(6)に係る速度係数と比較して十分に大きくなり)、 H_2^+ の運動エネルギーが約11 eVより大きい場合には(6)の反応が主要となることが実験的に確認されている。

【0052】

荷電粒子は電場から力を受けて運動エネルギーを得る。該運動エネルギーは、電場によるポテンシャルエネルギーの減少量に対応している。例えば、ある荷電粒子が他の粒子と衝突するまでの間に得る運動エネルギーは、その間に通過した電位差分のポテンシャルエネルギーに等しい。つまり、電場中において、他の粒子と衝突することなく長い距離を移動できる状況では、そうではない状況と比較して、荷電粒子の運動エネルギー(の平均)は大きくなる傾向にある。このような、荷電粒子に係る運動エネルギーの増大傾向は、粒子の平均自由行程が大きい状況、すなわち、圧力が低い状況で生じ得る。

【0053】

また、平均自由行程が小さくとも、その間に大きな運動エネルギーを得ることができる状況であれば、荷電粒子の運動エネルギーは大きくなる。すなわち、平均自由行程が小さくとも、電位差が大きい状況であれば、荷電粒子の持つ運動エネルギーは大きくなると言える。

【0054】

これを H_2^+ に適用してみる。プラズマの生成に係るチャンパー内のように電場の存在を前提とすれば、該チャンパー内の圧力が低い状況では H_2^+ の運動エネルギーは大きくなり、該チャンパー内の圧力が高い状況では H_2^+ の運動エネルギーは小さくなる。つまり、チャンパー内の圧力が低い状況では(6)の反応が主要となるため、 H_3^+ は減少する傾向となり、チャンパー内の圧力が高い状況では(5)の反応が主要となるため、 H_3^+ は増加する傾向となる。また、プラズマ生成領域における電場(又は電界)が強い状況、すなわち、ある二点間の電位差が大きい状況では H_2^+ の運動エネルギーは大きくなり、反対の状況では、 H_2^+ の運動エネルギーは小さくなる。つまり、電場が強い状況では(6)の反応が主要となるため H_3^+ は減少する傾向となり、電場が弱い状況では(5)の反応が主要となるため、 H_3^+ は増加する傾向となる。

【0055】

(イオン源による差異)

ここで、イオン種の割合(特に H_3^+ の割合)が異なる例を示す。図21は、100%水素ガス(イオン源の圧力： 4.7×10^{-2} Pa)から生成されるイオンの質量分析結果を示すグラフである。なお、上記質量分析は、イオン源から引き出されたイオンを測定することにより行った。横軸はイオンの質量である。スペクトル中、質量1、2、3のピークは、それぞれ、 H^+ 、 H_2^+ 、 H_3^+ に対応する。縦軸は、スペクトルの強度であり、イオンの数に対応する。図21では、質量が異なるイオンの数量を、質量3のイオンを100とした場合の相対比で表している。図21から、上記イオン源により生成されるイオンの割合は、 $H^+ : H_2^+ : H_3^+ = 1 : 1 : 8$ 程度となることが分かる。なお、このような割合のイオンは、プラズマを生成するプラズマソース部(イオン源)と、当該プラズマからイオンビームを引き出すための引出電極などから構成されるイオンドーピング装置によっても得ることが出来る。

10

20

30

40

50

【 0 0 5 6 】

図 2 2 は、図 2 1 とは異なるイオン源を用いた場合であって、イオン源の圧力がおよそ 3×10^{-3} Pa の時に、 PH_3 から生成したイオンの質量分析結果を示すグラフである。上記質量分析結果は、水素イオン種に着目したものである。また、質量分析は、イオン源から引き出されたイオンを測定することにより行った。図 2 1 と同様、横軸はイオンの質量を示し、質量 1、2、3 のピークは、それぞれ H^+ 、 H_2^+ 、 H_3^+ に対応する。縦軸はイオンの数量に対応するスペクトルの強度である。図 2 2 から、プラズマ中のイオンの割合は $\text{H}^+ : \text{H}_2^+ : \text{H}_3^+ = 37 : 56 : 7$ 程度であることが分かる。なお、図 2 2 はソースガスが PH_3 の場合のデータであるが、ソースガスとして 100% 水素ガスを

10

【 0 0 5 7 】

図 2 2 のデータを得たイオン源の場合には、 H^+ 、 H_2^+ 及び H_3^+ のうち、 H_3^+ が 7% 程度しか生成されていない。他方、図 2 1 のデータを得たイオン源の場合には、 H_3^+ の割合を 50% 以上（上記の条件では 80% 程度）とすることが可能である。これは、上記考察において明らかになったチャンバー内の圧力及び電場に起因するものと考えられる。

【 0 0 5 8 】

（ H_3^+ の照射メカニズム）

図 2 1 のような複数のイオン種を含むプラズマを生成し、生成されたイオン種を質量分離しないで単結晶半導体基板に照射する場合、単結晶半導体基板の表面には、 H^+ 、 H_2^+ 、 H_3^+ の各イオンが照射される。イオンの照射からイオン導入領域形成にかけてのメカニズムを再現するために、以下の 5 種類のモデルを考える。

20

1. 照射されるイオン種が H^+ で、照射後も H^+ (H) である場合
2. 照射されるイオン種が H_2^+ で、照射後も H_2^+ (H_2) のままである場合
3. 照射されるイオン種が H_2^+ で、照射後に 2 個の H (H^+) に分裂する場合
4. 照射されるイオン種が H_3^+ で、照射後も H_3^+ (H_3) のままである場合
5. 照射されるイオン種が H_3^+ で、照射後に 3 個の H (H^+) に分裂する場合。

【 0 0 5 9 】

（シミュレーション結果と実測値との比較）

上記のモデルを基にして、水素イオン種を Si 基板に照射する場合のシミュレーションを行った。シミュレーション用のソフトウェアとしては、SRIM (the Stopping and Range of Ions in Matter: モンテカル口法によるイオン導入過程のシミュレーションソフトウェア、TRIM (the Transport of Ions in Matter) の改良版) を用いている。なお、計算の関係上、モデル 2 では H_2^+ を質量 2 倍の H^+ に置き換えて計算した。また、モデル 4 では H_3^+ を質量 3 倍の H^+ に置き換えて計算した。さらに、モデル 3 では H_2^+ を運動エネルギー 1/2 の H^+ に置き換え、モデル 5 では H_3^+ を運動エネルギー 1/3 の H^+ に置き換えて計算を行った。

30

【 0 0 6 0 】

なお、SRIM は非晶質構造を対象とするソフトウェアではあるが、高エネルギー、高ドーズの条件で水素イオン種を照射する場合には、SRIM を適用可能である。水素イオン種と Si 原子の衝突により、Si 基板の結晶構造が非単結晶構造に変化するためである。

40

【 0 0 6 1 】

図 2 3 に、モデル 1 乃至モデル 5 を用いて水素イオン種を照射した場合（H 換算で 10 万個照射時）の計算結果を示す。また、図 2 1 の水素イオン種を照射した Si 基板中の水素濃度（SIMS (Secondary Ion Mass Spectroscopy) のデータ）をあわせて示す。モデル 1 乃至モデル 5 を用いて行った計算の結果については、縦軸を水素原子の数で表しており（右軸）、SIMS データについては、縦軸を水素原子の密度で表している（左軸）。横軸は Si 基板表面からの深さである。実測値である

50

SIMSデータと、計算結果とを比較した場合、モデル2及びモデル4は明らかにSIMSデータのピークから外れており、また、SIMSデータ中にはモデル3に対応するピークも見られない。このことから、モデル2乃至モデル4の寄与は、相対的に小さいことが分かる。イオンの運動エネルギーがkeV程度なのに対して、H-Hの結合エネルギーは数eV程度に過ぎないことを考えれば、モデル2及びモデル4の寄与が小さいのは、Si元素との衝突により、大部分の H_2^+ や H_3^+ が、 H^+ やHに分離しているためと思われる。

【0062】

以上より、モデル2乃至モデル4については、以下では考慮しない。図24乃至図26に、モデル1及びモデル5を用いて水素イオン種を照射した場合（H換算で10万個照射時）の計算結果を示す。また、図21の水素イオン種を照射したSi基板中の水素濃度（SIMSデータ）及び、上記シミュレーション結果をSIMSデータにフィッティングさせたもの（以下フィッティング関数と呼ぶ）を合わせて示す。ここで、図24は加速電圧を80kVとした場合を示し、図25は加速電圧を60kVとした場合を示し、図26は加速電圧を40kVとした場合を示している。なお、モデル1及びモデル5を用いて行った計算の結果については、縦軸を水素原子の数で表しており（右軸）、SIMSデータ及びフィッティング関数については、縦軸を水素原子の密度で表している（左軸）。横軸はSi基板表面からの深さである。

【0063】

フィッティング関数はモデル1及びモデル5を考慮して以下の計算式により求めることとした。なお、計算式中、X、Yはフィッティングに係るパラメータであり、Vは体積である。

[フィッティング関数]

$$= X / V \times [\text{モデル1のデータ}] + Y / V \times [\text{モデル5のデータ}]$$

【0064】

現実には照射されるイオン種の割合（ $H^+ : H_2^+ : H_3^+ = 1 : 1 : 8$ 程度）を考えれば H_2^+ の寄与（すなわち、モデル3）についても考慮すべきであるが、以下に示す理由により、ここでは除外して考えた。

- ・モデル3に示される照射過程により導入される水素は、モデル5の照射過程と比較して僅かであるため、除外して考えても大きな影響はない（SIMSデータにおいても、ピークが現れていない）。

- ・モデル5とピーク位置の近いモデル3は、モデル5において生じるチャネリング（結晶の格子構造に起因する元素の移動）により隠れてしまう可能性が高い。すなわち、モデル3のフィッティングパラメータを見積もるのは困難である。これは、本シミュレーションが非晶質Siを前提としており、結晶性に起因する影響を考慮していないことによるものである。

【0065】

図27に、上記のフィッティングパラメータをまとめる。いずれの加速電圧においても、導入されるHの数の比は、[モデル1] : [モデル5] = 1 : 42 ~ 1 : 45程度（モデル1におけるHの数を1とした場合、モデル5におけるHの数は42以上45以下程度）であり、照射されるイオン種の数の比は、[H^+ （モデル1）] : [H_3^+ （モデル5）] = 1 : 14 ~ 1 : 15程度（モデル1における H^+ の数を1とした場合、モデル5における H_3^+ の数は14以上15以下程度）である。モデル3を考慮していないことや非晶質Siと仮定して計算していることなどを考えれば、実際の照射に係るイオン種の比（ $H^+ : H_2^+ : H_3^+ = 1 : 1 : 8$ 程度）に近い値が得られていると言える。

【0066】

（ H_3^+ を用いる効果）

図21に示すような H_3^+ の割合を高めた水素イオン種を基板に照射することで、 H_3^+ に起因する複数のメリットを享受することができる。例えば、 H_3^+ は H^+ やHなどに分離して基板内に導入されるため、主に H^+ や H_2^+ を照射する場合と比較して、イオン

10

20

30

40

50

の導入効率を向上させることができる。これにより、半導体基板の生産性向上を図ることができる。また、同様に、 H_3^+ が分離した後の H^+ や H の運動エネルギーは小さくなる傾向にあるから、薄い半導体層の製造に向いている。

【0067】

なお、本明細書では、 H_3^+ を効率的に照射するために、図21に示すような水素イオン種を照射可能なイオンドーピング装置を用いる方法について説明している。イオンドーピング装置は廉価で、大面積処理に優れているため、このようなイオンドーピング装置を用いて H_3^+ を照射することで、半導体特性の向上、大面積化、低コスト化、生産性向上などの顕著な効果を得ることができる。一方で、 H_3^+ の照射を第一に考えるのであれば、イオンドーピング装置を用いることに限定して解釈する必要はない。

10

【0068】

イオン照射により損傷領域114を形成した後、絶縁層112上に、接合層116を形成する(図1(E)参照)。接合層116は、平滑な親水性の表面を有する層である。このような接合層116としては、化学的な反応により形成される絶縁層を用いることが好ましく、中でも酸化珪素を用いた絶縁層を用いることが好ましい。接合層116の厚さは10nm以上200nm以下とすることができる。好ましい厚さは10nm以上100nm以下であり、より好ましくは20nm以上50nm以下である。なお、接合層116を形成する工程において、半導体基板110の加熱温度は損傷領域114に導入された元素や分子が離脱しない温度とする必要がある。具体的には、加熱温度は400以下とすることが好ましい。

20

【0069】

接合層116として、酸化珪素からなる絶縁層をプラズマCVD法で形成する場合には、シリコンのソースガスとして有機シランガスを用いることが好ましい。酸素のソースガスとしては酸素(O_2)ガスを用いることができる。有機シランガスとしては、珪酸エチル(TEOS: 化学式 $Si(OC_2H_5)_4$)、テトラメチルシラン(TMS: 化学式 $Si(CH_3)_4$)、テトラメチルシクロテトラシロキサン(TMCTS)、オクタメチルシクロテトラシロキサン(OMCTS)、ヘキサメチルジシラザン(HMDS)、トリエトキシシラン($SiH(OC_2H_5)_3$)、トリスジメチルアミノシラン($SiH(N(CH_3)_2)_3$)などを用いることができる。また、シリコンのソースガスとしては有機シランガス以外にも、シラン(SiH_4)やジシラン(Si_2H_6)などを用いることができる。

30

【0070】

プラズマCVD法以外にも、熱CVD法を用いることで酸化シリコン膜を形成することができる。この場合、シリコンのソースガスとしてはシラン(SiH_4)やジシラン(Si_2H_6)などを、酸素のソースガスとしては酸素(O_2)ガスや一酸化二窒素(N_2O)ガスなどを用いることができる。加熱温度は200以上500以下とすることが好ましい。

【0071】

上記した方法により絶縁層112、損傷領域114、接合層116が設けられた複数の半導体基板110を用意し、ベース基板100と該複数の半導体基板110を貼り合わせる(図1(F)参照)。具体的には、ベース基板100、及び接合層116が形成された半導体基板110を超音波洗浄などの方法で洗浄し、その後、ベース基板100と接合層116を密着させる。これにより、ベース基板100と接合層116が接合する。なお、接合のメカニズムとしては、ファン・デル・ワールス力が関わるメカニズムや、水素結合が関わるメカニズムなどが考えられる。

40

【0072】

このように、接合層116として、有機シランを用いてプラズマCVD法で形成した酸化珪素からなる層や、熱CVD法で形成した酸化珪素からなる層などを用いることで、ベース基板100と接合層116を常温で接合することができる。これにより、ベース基板100として、ガラス基板をはじめとする耐熱性の低い基板を用いることが可能となる。

50

【0073】

ベース基板100と接合層116の結合力をより強固なものにするために、ベース基板100の表面を酸素プラズマ処理又はオゾン処理して、その表面を親水性にしても良い。この処理によってベース基板100の表面に水酸基が付加されるため、接合層116との接合界面に水素結合を形成することができる。なお、ベース基板100上に絶縁層を形成する場合には、該絶縁層の表面を親水性にする処理を行ってもよい。

【0074】

ベース基板100と半導体基板110を密着させた後には、加熱処理又は加圧処理を行っても良い。加熱処理又は加圧処理を行うことで、ベース基板100と接合層116の結合力を向上させることができる。加熱処理を施す場合には、ベース基板の加熱による膨張、収縮の影響が顕著に現れない温度で行うことが好ましい。加圧処理を施す場合には、接合界面に垂直な方向に力が加わるように圧力を加えると良い。加える圧力はベース基板100及び半導体基板110の強度を考慮して決定することができる。

10

【0075】

なお、本実施の形態においては、複数の半導体基板110を用意してベース基板100と貼り合わせる構成としたが、開示する発明はこれに限られるものではない。例えば、半導体基板110が十分に大きいものであれば（例えば、半導体基板110とベース基板100が同等の大きさであれば）、一つの半導体基板110のみをベース基板100に貼り合わせる構成としても良い。

【0076】

20

次に、半導体基板110を半導体基板118と半導体層120に分離する（図1（G）参照）。半導体基板110の分離は、ベース基板100と半導体基板110を貼り合わせた後、半導体基板110を加熱することにより行う。この場合にも、ベース基板の加熱による膨張、収縮の影響が顕著に現れない温度で行うことが好ましい。例えば、ベース基板100としてガラス基板を用いる場合には、400 以上650 以下とすることが好ましい。

【0077】

上述のような加熱処理を行うことにより、損傷領域114に形成された微小な空孔の体積変化が生じ、損傷領域114に亀裂が生ずる。その結果、損傷領域114に沿って半導体基板110が分離する。接合層116はベース基板100と接合しているため、ベース基板100上には半導体基板110から分離された半導体層120が残存することになる。また、この加熱処理で、ベース基板100と接合層116の接合界面が加熱されるため、接合界面に共有結合が形成され、ベース基板100と接合層116の結合力が向上する。

30

【0078】

以上により、ベース基板100に複数の半導体層120が設けられた半導体基板140が作製される。半導体基板140は、ベース基板100上に、接合層116、絶縁層112、半導体層120が順に積層された多層構造の基板であり、ベース基板100と接合層116の界面において接合が形成されている。また、ベース基板100上には、複数の半導体層120が設けられている。

40

【0079】

図3は、上記工程によって作製された半導体基板140の構成例を示す平面図である。図3（A）及び（B）は、ベース基板100として、サイズが600mm×720mmであるマザーガラスを用いる場合の半導体基板140の構成例であり、図3（C）は、ベース基板100として、サイズが730mm×920mmである第4世代のマザーガラスを用いる場合の半導体基板140の構成例である。600mm×720mmのマザーガラスに代えて、620mm×750mmのマザーガラスを用いても良い。その他にも、680mm×880mm（第4世代）、1100mm×1300mm（第5世代）、1500mm×1850mm（第6世代）、1870mm×2200mm（第7世代）、2200mm×2400mm（第8世代）など、大型の基板をベース基板100として用いることが

50

できる。

【0080】

図3(A)では、ベース基板100上に、2行2列に半導体層120が配置されている。該半導体層120のサイズは、280mm×350mmであり、対角線の長さは約18インチである。半導体層120同士の間隔は、x方向(図面横方向)、y方向(図面縦方向)、共に10mmであり、ベース基板100の縁から半導体層120までの距離は、x方向、y方向、共に5mmである。図3(A)における半導体層120は、直径18インチの半導体基板を矩形に加工した半導体基板を用いて形成される。

【0081】

図3(B)では、ベース基板100上に、3行3列に半導体層120が配置されている。該半導体層120のサイズは、184mm×230mmであり、対角線の長さは約12インチである。半導体層120同士の間隔は、x方向、y方向、共に10mmであり、ベース基板100の縁から半導体層120までの距離は、x方向、y方向、共に5mmである。図3(B)における半導体層120は、直径12インチの半導体基板を矩形に加工した半導体基板を用いて形成される。

【0082】

図3(C)では、ベース基板100上に、3行2列に半導体層120が配置されている。該半導体層120のサイズは、280mm×350mm(350mm×280mm)であり、対角線の長さは約18インチである。半導体層120同士の間隔は、x方向が10mm、y方向が20mmであり、ベース基板100の縁から半導体層120までの距離は、x方向が10mm、y方向が20mmである。図3(C)における半導体層120は、図3(A)の場合と同様に、直径18インチの半導体基板を矩形に加工した半導体基板を用いて形成される。

【0083】

なお、上述の半導体基板140の構成は一例にすぎず、開示する発明が該構成に限定して解釈されるものではない。例えば、半導体層120同士の間隔を狭めて、連続的に半導体層120を配置しても良い。また、より大きなベース基板100を用いてもよいし、より大きな半導体層120を形成しても良い。

【0084】

次に、半導体基板140の後処理工程について、図4及び5を参照して説明する。

【0085】

はじめに、図1(G)に示す状態の半導体基板140を用意し、半導体層120上に、半導体層120をパターニングするためのマスク132を形成する(図4(A)参照)。なお、マスク132は、フォトリソグラフィ法やインクジェット法を用いて形成することができる。ここで、マスクの形状、面積等は任意であるが、半導体層120を所望の形状、面積等に加工できるように形成する。

【0086】

次に、半導体層120をパターニングして、複数の半導体領域122を形成する(図4(B)参照)。該パターニングは、ドライエッチング又はウエットエッチングにより行うことができる。ドライエッチングは異方性が強く、ウエットエッチングは等方性が強いという特徴を有している。ここで、半導体領域122は、半導体素子(例えば、トランジスタ)を1乃至 10^4 個程度作製できる大きさとするのが好ましい。具体的には、例えば、 1mm^2 以上 10000mm^2 以下(好ましくは 25mm^2 以上 2500mm^2 以下、より好ましくは 100mm^2 以上 150mm^2 以下)程度の面積となるように形成することができる。半導体領域122が大きすぎる場合には熱応力に起因する問題の解消が十分ではなくなり、半導体領域が小さすぎる場合には半導体素子の作製が困難になるためである。ここで、半導体領域122の周縁部は後に除去することになるため、該除去領域を考慮して半導体領域122の大きさを決定する必要がある。なお、半導体領域122同士の間隔については任意に決定することができる。

【0087】

上記半導体層 1 2 0 のパターニングの際には、絶縁層 1 1 2 はパターニングせずに残存させることが望ましい。絶縁層 1 1 2 をパターニングしないことにより、半導体領域 1 2 2 の下部にはバリア層として機能する絶縁層 1 1 2 が存在することとなり、ベース基板 1 0 0 中に含まれる不純物元素（例えば、ナトリウムやカリウム等のアルカリ金属や、マグネシウム、カルシウム等のアルカリ土類金属、鉄、銅、ニッケル等の遷移金属）の半導体層への侵入を防止できるためである。

【 0 0 8 8 】

上述のように、複数の半導体領域 1 2 2 を形成することにより、後のレーザー光の照射処理や、加熱処理に伴う熱応力の影響を緩和して、欠陥や膜剥がれの発生を抑制することができる。なお、パターニングの終了後には、マスク 1 3 2 は除去することとする。

10

【 0 0 8 9 】

上記工程により作製された複数の半導体領域 1 2 2 には、分離工程やイオン照射工程に起因する欠陥が存在し、また、その表面の平坦性は損なわれている。このような凹凸のある半導体領域 1 2 2 の表面に、薄く、且つ、高い絶縁耐压のゲート絶縁層を形成することは困難である。また、半導体領域 1 2 2 の欠陥の存在により、ゲート絶縁層との界面における局在準位密度が高くなるなど、半導体素子の性能及び信頼性が低下する。そのため、次に、半導体領域 1 2 2 の表面を平坦化し、欠陥を減少させる処理を行う。

【 0 0 9 0 】

本実施の形態において、半導体領域 1 2 2 の表面の平坦化、及び欠陥の減少は、半導体領域 1 2 2 にレーザー光 1 3 4 を照射することで実現される（図 4（C）参照）。レーザー光 1 3 4 を半導体領域 1 2 2 の上面側から照射することで、半導体領域 1 2 2 上面を溶融させる。溶融後、半導体領域 1 2 2 が冷却、固化することで、その上面の平坦性が向上し、欠陥が減少した半導体領域 1 2 4 が得られる（図 4（D）参照）。本実施の形態では、レーザー光 1 3 4 を用いているため、ベース基板を加熱する必要が無く、ベース基板 1 0 0 の温度上昇が抑えられる。このため、ガラス基板のような耐熱性の低い基板をベース基板 1 0 0 に用いることが可能になる。また、研磨処理を行わずとも十分な平坦性を確保することができる。もちろん、ベース基板の耐熱温度の範囲内における加熱を伴う構成としても良い。ベース基板を加熱することにより、比較的低いエネルギー密度のレーザー光を用いる場合であっても、欠陥の低減を効果的に進めることができる。

20

【 0 0 9 1 】

なお、レーザー光 1 3 4 の照射による半導体領域 1 2 2 の溶融は、部分溶融とする必要がある。完全溶融させた場合には、液相となった半導体領域 1 2 2 における無秩序な核発生により、半導体領域 1 2 2 が再結晶化（微結晶化）することとなり、半導体領域 1 2 4 の結晶性が低下してしまうためである。部分溶融させることにより、溶融されていない固相部分から結晶成長が進行する。これにより、半導体領域 1 2 2 の欠陥を減少させることができる。なお、完全溶融とは、半導体領域 1 2 2 が絶縁層 1 1 2 との界面まで溶融され、液体状態になることをいう。他方、部分溶融とは、この場合、上部は溶融して液相となるが、下部は溶融せずに固相のままであることをいう。

30

【 0 0 9 2 】

レーザー光の照射には、パルス発振レーザーを用いることが好ましい。これは、瞬間的に高エネルギーのパルスレーザー光を発振することができ、部分溶融状態を作り出すことが容易となるためである。発振周波数は、1 Hz 以上 1 0 M H z 以下程度とすることが好ましい。より好ましくは、1 0 H z 以上 1 M H z 以下である。上述のパルス発振レーザーとしては、A r レーザー、K r レーザー、エキシマ（A r F、K r F、X e C l）レーザー、C O₂ レーザー、Y A G レーザー、Y V O₄ レーザー、Y L F レーザー、Y A l O₃ レーザー、G d V O₄ レーザー、Y₂ O₃ レーザー、ルビーレーザー、アレキサンドライトレーザー、T i : サファイアレーザー、銅蒸気レーザー、金蒸気レーザー等を用いることができる。なお、部分溶融させるためにはパルス発振レーザーを用いることが好ましいが、これに限定して解釈されるものではない。すなわち、連続発振レーザーの使用を除外するものではない。なお、連続発振レーザーとしては、A r レーザー、K r レーザー、C

40

50

O₂ レーザー、YAG レーザー、YVO₄ レーザー、YLF レーザー、YAlO₃ レーザー、GdVO₄ レーザー、Y₂O₃ レーザー、ルビーレーザー、アレキサンドライトレーザー、Ti：サファイアレーザー、ヘリウムカドミウムレーザー等がある。

【0093】

レーザー光134の波長は、半導体領域122に吸収される波長とする必要がある。その波長は、レーザー光の表皮深さ(skin depth)などを考慮して決定すればよい。例えば、250nm以上700nm以下の範囲とすることができる。また、レーザー光134のエネルギー密度は、レーザー光134の波長、レーザー光の表皮深さ、半導体領域122の膜厚などを考慮して決定することができる。例えば、300mJ/cm²以上800mJ/cm²以下の範囲とすることができる。なお、上記エネルギー密度の範囲は、パルス発振レーザーとしてXeClエキシマレーザー(波長：308nm)を用いた場合の一例である。

10

【0094】

なお、イオン照射工程においてイオンの侵入深さを調節し、半導体領域122の厚さを50nmより大きくすることで、レーザー光134のエネルギー密度の調節が容易になる。これにより、レーザー光134の照射による半導体領域122表面の平坦性の向上、および結晶性の向上を、歩留まりよく実現することができる。なお、半導体領域122を厚くするとレーザー光134のエネルギー密度を高くする必要があるため、半導体領域122の厚さは200nm以下としておくことが好ましい。

【0095】

20

レーザー光134の照射は、大気雰囲気のような酸素を含む雰囲気、または窒素雰囲気のような不活性雰囲気で行うことができる。不活性雰囲気中でレーザー光134を照射するには、気密性のあるチャンバー内の雰囲気を制御し、該チャンバー内でレーザー光134を照射すればよい。チャンバーを用いない場合は、レーザー光134の被照射面に窒素ガスなどの不活性ガスを吹き付けることで、窒素雰囲気を形成することもできる。

【0096】

なお、窒素などの不活性雰囲気においてレーザー光134を照射する方が、大気雰囲気では照射するよりも半導体領域122の平坦性を向上させる効果は高い。また、大気雰囲気よりも不活性雰囲気のほうがクラックやリッジの発生を抑える効果が高く、レーザー光134の使用可能なエネルギー密度の範囲が広がる。なお、レーザー光134の照射は、真空中で行ってもよい。真空中でレーザー光134を照射した場合には、不活性雰囲気における照射と同等の効果を得ることができる。

30

【0097】

上述のようにレーザー光134を照射した後は、半導体領域124の膜厚を小さくする薄膜化工程を行っても良い。半導体領域124の薄膜化には、ドライエッチングまたはウェットエッチングの一方又は双方を組み合わせたエッチング処理又はエッチバック処理を適用すればよい。例えば、半導体基板110がシリコン基板の場合、SF₆とO₂をプロセスガスに用いたドライエッチング処理で、半導体領域124を薄くすることができる。半導体領域の膜厚を小さくする処理は、レーザー光の照射前に行っても良い。レーザー光の照射と、エッチング処理又はエッチバック処理を組み合わせることで、半導体層表面の凹凸、欠陥等を著しく低減することができる。

40

【0098】

また、レーザー光134の照射前後のいずれか又は両方において、ベース基板100の耐熱温度以下における加熱処理を施しても良い。これにより、レーザー光134の照射では修復できない微細な欠陥を修復することができる。当該加熱処理は、例えば、GRTA(Gas Rapid Thermal Annealing)法や、LRTA(Lamp Rapid Thermal Annealing)法などのRTA法を用いて行うことができる。表面の平坦性等に大きな問題がない場合には、レーザー光の照射に代えて、上記の加熱処理のみを施す構成としても良い。もちろん、上述の加熱処理又はエッチング処理若しくはエッチバック処理を常に用いる必要はない。

50

【0099】

開示する発明では、大面積の半導体層を半導体領域に分離した後にレーザー光の照射処理又は加熱処理を施している。これにより、半導体領域に分離する前にレーザー光を照射し又は加熱処理を施す場合と比較して、半導体層とベース基板（又は絶縁層等）との熱膨張係数の違いにより生じる熱応力の影響を緩和することができる。つまり、熱膨張係数の異なる材料同士の接触面積が大きいほど、熱応力の影響は大きくなるが、半導体層をパターンニングすることにより、接触面積自体を小さくして熱応力を低減している。また、半導体層が大面積の場合には、端部に応力が集中し、欠陥や膜剥がれの要因となりがちであるが、半導体層を半導体領域に分離することにより（すなわち、面積を低減することにより）、各半導体領域に応力を分散させることができるため、大面積ゆえに生じる応力の問題を解消することができる。

10

【0100】

以上により、半導体領域124を有する半導体基板142が得られる（図4（D）参照）。図5は、一つの半導体層120から3行3列の半導体領域124を形成した構成の半導体基板142を示す平面図である。図5における半導体基板142は、図3（A）に示した半導体基板140を加工したものに对应する。なお、図5は半導体基板142の一例を示すにすぎず、開示する発明の半導体基板142が該構成に限定して解釈されるものではない。特に、半導体領域124の形成の仕方（面積、配置等）については、適宜変更することができる。

20

【0101】

次に、図6乃至9を参照して、上記の半導体基板142を用いた半導体装置の作製方法について説明する。ここでは、半導体装置の一例として複数のトランジスタからなる半導体装置の作製方法について説明することとする。なお、以下において示すトランジスタを組み合わせて用いることで、様々な半導体装置を形成することができる。

【0102】

図6（A）は、図5において示した半導体基板142の一部を示す平面図である。また、図6（B）は、図6（A）のA-Bにおける断面図である。また、図6（C）は、図6（B）におけるC-D（図6（B）の破線で囲まれた領域）を拡大した断面図である。なお、図6（C）においては、半導体領域124の中央部分を一部省略している。

30

【0103】

図6（C）では、半導体領域124の端部に、半導体特性が低下した領域602が存在する。該領域602は、半導体領域に対するレーザー光の照射や加熱処理などによる溶融再結晶化により、端部に応力が残留することで生じるものと考えられる。開示する発明では、該半導体特性が低下した領域602を用いずにトランジスタを作製する。具体的には、半導体領域124の一辺の長さLaに対して、両端部の長さLbに相当する領域を除去し、残存した領域を用いてトランジスタを作製する。ここで、Lbは、Laの10%以上20%以下とすることが好ましい。

【0104】

領域602の除去及びトランジスタの活性層の作製のため、半導体領域124上にマスク604を形成する（図6（D）参照）。なお、マスク604は、フォトリソグラフィ法やインクジェット法を用いて形成することができる。ここで、マスクの形状、面積等はトランジスタの活性層に合わせて決定すればよいが、領域602を除去することができるように形成する必要がある。

40

【0105】

その後、マスク604を用いて半導体領域124をパターンニングし、島状の半導体層を複数形成する。ここでは、代表的に、半導体層606及び半導体層608について示す（図7（A）参照）。該パターンニングは、ドライエッチング又はウエットエッチングにより行うことができる。ここで、ドライエッチングは異方性が強く、ウエットエッチングは等方性が強いという特徴を有している。これらの特徴を利用して、テーパ形状となるように島状の半導体層を形成しても良いし、島状の半導体層の端部が丸みを帯びた形状となる

50

ように加工しても良い。例えば、等方性が強いエッチングを用いることにより、島状の半導体層の端部に丸みを帯びさせることができる。また、いわゆるICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法を用い、エッチング条件(コイル型の電極層に印加される電力量、基板側の電極層に印加される電力量、基板側の電極温度等)を適宜調節し、所望のテーパ形状となるように島状の半導体層を形成することもできる。テーパ形状は、マスクの形状によって制御することもできる。島状の半導体層がテーパ形状となるように形成されることで、後に形成される絶縁層や導電層の被覆が良好に行われるため、絶縁層や導電層の段切れを防止することができる。また、島状の半導体層の端部が丸みを帯びることにより、電界の集中を緩和して半導体素子に不具合が生じることを防止できる。

10

【0106】

半導体層606及び半導体層608には、トランジスタのしきい値電圧を制御するために、硼素、アルミニウム、ガリウムなどのp型不純物、若しくはリン、砒素などのn型不純物を添加しても良い。不純物を添加する領域、および添加する不純物の種類は、適宜変更することができる。例えば、nチャネル型トランジスタの形成領域にはp型不純物を添加し、pチャネル型トランジスタの形成領域にはn型不純物を添加することができる。上述の不純物を添加する際には、ドーズ量が $1 \times 10^{15} / \text{cm}^2$ 以上 $1 \times 10^{17} / \text{cm}^2$ 以下程度となるように行えばよい。

【0107】

次に、半導体層606と半導体層608を覆うように、ゲート絶縁層610を形成する(図7(B)参照)。ここでは、プラズマCVD法を用いて、酸化珪素膜を単層で形成することとする。その他にも、酸化窒化珪素、窒化酸化珪素、窒化珪素、酸化ハフニウム、酸化アルミニウム、酸化タンタル等を含む膜を、単層構造又は積層構造で形成することによりゲート絶縁層610としても良い。

20

【0108】

プラズマCVD法以外の作製方法としては、スパッタリング法や、高密度プラズマ処理による酸化または窒化による方法が挙げられる。高密度プラズマ処理は、例えば、ヘリウム、アルゴン、クリプトン、キセノンなどの希ガスと、酸素、酸化窒素、アンモニア、窒素、水素などのガスの混合ガスを用いて行う。この場合、プラズマの励起をマイクロ波の導入により行うことで、低電子温度で高密度のプラズマを生成することができる。このよ

30

【0109】

上述した高密度プラズマ処理による半導体層の酸化または窒化は固相反応であるため、ゲート絶縁層610と、半導体層606又は半導体層608との界面準位密度をきわめて低くすることができる。また、高密度プラズマ処理により半導体層を直接酸化または窒化することで、形成される絶縁層の厚さのばらつきを抑えることができる。また、半導体層が結晶性を有するため、高密度プラズマ処理を用いて半導体層の表面を固相反応で酸化させる場合であっても、結晶粒界における不均一な酸化を抑え、均一性が良く、界面準位密度の低いゲート絶縁層を形成することができる。このように、高密度プラズマ処理により形成された絶縁層をトランジスタのゲート絶縁層の一部または全部に用いることで、特性のばらつきを抑制することができる。

40

【0110】

プラズマ処理による絶縁層の作製方法のより具体的な一例について説明する。亜酸化窒素(N_2O)を、アルゴン(Ar)を用いて1倍以上3倍以下(流量比)に希釈し、10Pa以上30Pa以下の圧力で3kW以上5kW以下のマイクロ波(2.45GHz)電力を印加して、半導体層606と半導体層608の表面を酸化または窒化させる。この処理により1nm以上10nm以下(好ましくは2nm以上6nm以下)のゲート絶縁層

50

610の下層を形成する。さらに、亜酸化窒素(N_2O)とシラン(SiH_4)を導入し、10Pa以上30Pa以下の圧力で3kW以上5kW以下のマイクロ波(2.45GHz)電力を印加して気相成長法により酸化窒化シリコン膜を形成し、ゲート絶縁層610の上層とする。このように、固相反応と気相成長法を組み合わせることでゲート絶縁層610を形成することにより、界面準位密度が低く絶縁耐圧の優れたゲート絶縁層610を形成することができる。なお、この場合においては、ゲート絶縁層610は2層構造となる。

【0111】

或いは、半導体層606と半導体層608を熱酸化させることで、ゲート絶縁層610を形成するようにしても良い。このような熱酸化を用いる場合には、耐熱性の比較的高いベース基板を用いることが好ましい。

10

【0112】

なお、水素を含むゲート絶縁層610を形成し、その後、350℃以上450℃以下の温度による加熱処理を行うことで、ゲート絶縁層610中に含まれる水素を半導体層606及び半導体層608中に拡散させるようにしても良い。この場合、ゲート絶縁層610として、プラズマCVD法を用いた窒化シリコン又は窒化酸化シリコンを用いることができる。なお、ゲート絶縁層の作製温度は350℃以下とすると良い。このように、半導体層606及び半導体層608に水素を供給することで、半導体層606中、半導体層608中、ゲート絶縁層610と半導体層606の界面、及びゲート絶縁層610と半導体層608の界面における欠陥を効果的に低減することができる。

【0113】

20

次に、ゲート絶縁層610上に導電層を形成した後、該導電層を所定の形状に加工(パターニング)することで、半導体層606と半導体層608の上方に電極612を形成する(図7(C)参照)。導電層の形成にはCVD法、スパッタリング法等を用いることができる。導電層は、タンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ニオブ(Nb)等の材料を用いて形成することができる。また、上記金属を主成分とする合金材料を用いても良いし、上記金属を含む化合物を用いても良い。または、導電性を付与する不純物元素をドーピングした多結晶珪素などの半導体材料を用いて形成しても良い。

【0114】

本実施の形態では電極612を単層の導電層で形成しているが、開示する発明の半導体装置は該構成に限定されない。電極612は積層された複数の導電層で形成されていても良い。2層構造とする場合には、例えば、モリブデン膜、チタン膜、窒化チタン膜等を下層に用い、上層にはアルミニウム膜などを用いればよい。3層構造の場合には、モリブデン膜とアルミニウム膜とモリブデン膜の積層構造や、チタン膜とアルミニウム膜とチタン膜の積層構造などを採用するとよい。

30

【0115】

なお、電極612を形成する際に用いるマスクは、酸化珪素や窒化酸化珪素等の材料を用いて形成してもよい。この場合、酸化珪素膜や窒化酸化珪素膜等をパターニングしてマスクを形成する工程が加わるが、レジスト材料を用いたマスクと比較して、エッチング時におけるマスクの膜減りが少ないため、より正確な形状の電極612を形成することができる。また、マスクを用いずに、液滴吐出法を用いて選択的に電極612を形成しても良い。ここで、液滴吐出法とは、所定の組成物を含む液滴を吐出または噴出することで所定のパターンを形成する方法を意味し、インクジェット法などがその範疇に含まれる。

40

【0116】

また、ICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法を用い、エッチング条件(コイル型の電極層に印加される電力量、基板側の電極層に印加される電力量、基板側の電極温度等)を適宜調節し、所望のテーパー形状となるように導電層をエッチングすることで、電極612を形成することもできる。また、テーパー形状は、マスクの形状によって制御することもできる。なお、エッチング用ガスとしては、塩素、塩化硼素、塩化珪素もしくは四塩化炭素などの塩素系ガス、

50

四弗化炭素、弗化硫黄もしくは弗化窒素などのフッ素系ガス又は酸素などを適宜用いることができる。

【0117】

次に、図7(D)に示すように、電極612をマスクとして、一導電型を付与する不純物元素を半導体層606、半導体層608に添加する。本実施の形態では、半導体層606にn型を付与する不純物元素(例えばリンまたはヒ素)を、半導体層608にp型を付与する不純物元素(例えばボロン)を添加する。なお、n型を付与する不純物元素を半導体層606に添加する際には、p型の不純物が添加される半導体層608はマスク等で覆い、n型を付与する不純物元素の添加が選択的に行われるようにする。また、p型を付与する不純物元素を半導体層608に添加する際には、n型の不純物が添加される半導体層606はマスク等で覆い、p型を付与する不純物元素の添加が選択的に行われるようにする。又は、半導体層606及び半導体層608に、p型を付与する不純物元素又はn型を付与する不純物元素の一方を添加した後、一方の半導体層のみに、より高い濃度でp型を付与する不純物元素又はn型を付与する不純物元素の他方を添加するようにしても良い。上記不純物の添加により、半導体層606に不純物領域614、半導体層608に不純物領域616が形成される。

10

【0118】

次に、図8(A)に示すように、電極612の側面にサイドウォール618を形成する。サイドウォール618は、例えば、ゲート絶縁層610及び電極612を覆うように新たに絶縁層を形成し、垂直方向を主体とした異方性エッチングにより、該絶縁層を部分的にエッチングすることで形成することができる。なお、上記の異方性エッチングにより、ゲート絶縁層610を部分的にエッチングしても良い。本実施の形態においては、電極612下及びサイドウォール618下のゲート絶縁層610以外については除去された構成を示している。サイドウォール618を形成するための絶縁層としては、プラズマCVD法やスパッタリング法等により、珪素、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、有機材料などを含む膜を、単層構造又は積層構造で形成すれば良い。本実施の形態では、膜厚100nmの酸化珪素膜をプラズマCVD法によって形成する。また、エッチングガスとしては、 CHF_3 とヘリウムの混合ガスを用いることができる。なお、サイドウォール618を形成する工程は、これらに限定されるものではない。

20

【0119】

次に、図8(B)に示すように、ゲート絶縁層610、電極612及びサイドウォール618をマスクとして、半導体層606、半導体層608に一導電型を付与する不純物元素を添加する。なお、半導体層606、半導体層608には、それぞれ先の工程で添加した不純物元素と同じ導電型の不純物元素をより高い濃度で添加する。なお、n型を付与する不純物元素を半導体層606に添加する際には、p型の不純物が添加される半導体層608はマスク等で覆い、n型を付与する不純物元素の添加が選択的に行われるようにする。また、p型を付与する不純物元素を半導体層608に添加する際には、n型の不純物が添加される半導体層606はマスク等で覆い、p型を付与する不純物元素の添加が選択的に行われるようにする。

30

【0120】

上記不純物元素の添加により、半導体層606に、一対の高濃度不純物領域620と、一対の低濃度不純物領域622と、チャネル形成領域624とが形成される。また、上記不純物元素の添加により、半導体層608に、一対の高濃度不純物領域626と、一対の低濃度不純物領域628と、チャネル形成領域630とが形成される。高濃度不純物領域620、高濃度不純物領域626はソース又はドレインとして機能し、低濃度不純物領域622、低濃度不純物領域628はLDD(Lightly Doped Drain)領域として機能する。

40

【0121】

なお、半導体層606上に形成されたサイドウォール618と、半導体層608上に形成されたサイドウォール618は、キャリアが移動する方向(いわゆるチャネル長に平行

50

な方向)における幅が同じになるように形成しても良いが、該幅が異なるように形成しても良い。pチャネル型トランジスタとなる半導体層608上のサイドウォール618の幅は、nチャネル型トランジスタとなる半導体層606上のサイドウォール618の幅よりも長くすると良い。なぜならば、pチャネル型トランジスタにおいてソース及びドレインを形成するために注入されるボロンは拡散しやすく、短チャネル効果を誘起しやすいためである。pチャネル型トランジスタにおいて、サイドウォール618の幅をより長くすることで、ソース及びドレインに高濃度のボロンを添加することが可能となり、ソース及びドレインを低抵抗化することができる。

【0122】

ソース及びドレインをさらに低抵抗化するために、半導体層606及び半導体層608の一部をシリサイド化したシリサイド層を形成しても良い。シリサイド化は、半導体層に金属を接触させ、加熱処理(例えば、GRTA法、LRTA法など)により、半導体層中の珪素と金属とを反応させて行う。シリサイド層としては、コバルトシリサイド又はニッケルシリサイドを用いると良い。半導体層606や半導体層608が薄い場合には、半導体層606、半導体層608の底部までシリサイド反応を進めても良い。シリサイド化に用いることができる金属材料としては、チタン(Ti)、ニッケル(Ni)、タングステン(W)、モリブデン(Mo)、コバルト(Co)、ジルコニウム(Zr)、ハフニウム(Hf)、タンタル(Ta)、バナジウム(V)、ネオジム(Nd)、クロム(Cr)、白金(Pt)、パラジウム(Pd)等が挙げられる。また、レーザー光の照射などによってもシリサイド層を形成することができる。

【0123】

上述の工程により、nチャネル型トランジスタ650及びpチャネル型トランジスタ652が形成される。なお、図8(B)に示す段階では、ソース電極又はドレイン電極として機能する導電層は形成されていないが、これらのソース電極又はドレイン電極として機能する導電層を含めてトランジスタと呼ぶこともある。

【0124】

次に、図8(C)に示すように、nチャネル型トランジスタ650、pチャネル型トランジスタ652を覆うように絶縁層632を形成する。絶縁層632は必ずしも設ける必要はないが、絶縁層632を形成することで、アルカリ金属やアルカリ土類金属などの不純物がnチャネル型トランジスタ650、pチャネル型トランジスタ652に侵入することを防止できる。具体的には、絶縁層632を、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、窒化アルミニウム、酸化アルミニウムなどの材料を用いて形成するのが望ましい。本実施の形態では、膜厚600nm程度の窒化酸化珪素膜を、絶縁層632として用いる。この場合、上述の水素化の工程は、該窒化酸化珪素膜形成後に行っても良い。なお、本実施の形態においては、絶縁層632を単層構造としているが、積層構造としても良いことはいうまでもない。例えば、2層構造とする場合には、酸化窒化珪素膜と窒化酸化珪素膜との積層構造とすることができる。

【0125】

次に、nチャネル型トランジスタ650、pチャネル型トランジスタ652を覆うように、絶縁層632上に絶縁層634を形成する。絶縁層634は、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いて形成するとよい。また、上記有機材料の他に、低誘電率材料(Low-k材料)、シロキサン系樹脂、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、PSG(リンガラス)、BPSG(リンボロンガラス)、アルミナ等を用いることもできる。ここで、シロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン系樹脂は、置換基に水素の他、フッ素、アルキル基又は芳香族炭化水素のうち少なくとも1種を有していても良い。なお、これらの材料で形成される絶縁層を複数積層させることで、絶縁層634を形成しても良い。また、絶縁層634は、その表面をCMP法などにより平坦化させても良い。

【0126】

絶縁層 634 の形成には、その材料に応じて、CVD 法、スパッタ法、SOG 法、スピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を用いることができる。

【0127】

次に、半導体層 606 と半導体層 608 がそれぞれ一部露出するように絶縁層 632 及び絶縁層 634 にコンタクトホールを形成する。そして、図 9 (A) に示すように、該コンタクトホールを介して半導体層 606 と半導体層 608 に接する導電層 636、導電層 638 を形成する。導電層 636 及び導電層 638 は、トランジスタのソース電極又はドレイン電極として機能する。なお、本実施の形態においては、コンタクトホール開口時のエッチングに用いるガスとして CHF_3 と He の混合ガスを用いたが、これに限定されるものではない。

10

【0128】

導電層 636、導電層 638 は、CVD 法やスパッタリング法等により形成することができる。具体的には、導電層 636、導電層 638 として、アルミニウム (Al)、タングステン (W)、チタン (Ti)、タンタル (Ta)、モリブデン (Mo)、ニッケル (Ni)、白金 (Pt)、銅 (Cu)、金 (Au)、銀 (Ag)、マンガン (Mn)、ネオジム (Nd)、炭素 (C)、珪素 (Si) 等を用いることができる。また、上記材料を主成分とする合金を用いても良いし、上記材料を含む化合物を用いても良い。また、導電層 636、導電層 638 は、単層構造としても良いし、積層構造としても良い。

20

【0129】

アルミニウムを主成分とする合金の例としては、アルミニウムを主成分として、ニッケルを含むものが挙げられる。また、アルミニウムを主成分とし、ニッケルと、炭素または珪素の一方または両方を含むものを挙げることができる。アルミニウムやアルミニウムシリコン (Al-Si) は抵抗値が低く、安価であるため、導電層 636、導電層 638 を形成する材料として適している。特に、アルミニウムシリコンは、パターニングの際のレジストバークによるヒロックの発生を抑制することができるため好ましい。また、珪素の代わりに、アルミニウムに 0.5% 程度の Cu を混入させた材料を用いても良い。

【0130】

導電層 636、導電層 638 を積層構造とする場合には、例えば、バリア膜とアルミニウムシリコン膜とバリア膜の積層構造、バリア膜とアルミニウムシリコン膜と窒化チタン膜とバリア膜の積層構造などを採用するとよい。なお、バリア膜とは、チタン、チタンの窒化物、モリブデンまたはモリブデンの窒化物などを用いて形成された膜である。バリア膜の間にアルミニウムシリコン膜を挟むように導電層を形成すると、アルミニウムやアルミニウムシリコンのヒロックの発生をより一層防止することができる。また、還元性の高い元素であるチタンを用いてバリア膜を形成すると、半導体層 606 と半導体層 608 上に薄い酸化膜が形成されていたとしても、バリア膜に含まれるチタンが該酸化膜を還元し、導電層 636 と半導体層 606、及び導電層 638 と半導体層 608 のコンタクトを良好なものとすることができる。また、バリア膜を複数積層するようにして用いても良い。その場合、例えば、導電層 636、導電層 638 を、下層からチタン、窒化チタン、アルミニウムシリコン、チタン、窒化チタンのように、5 層構造又はそれ以上の積層構造とすることもできる。

30

40

【0131】

また、導電層 636、導電層 638 として、 WF_6 ガスと SiH_4 ガスから化学気相成長法で形成したタングステンシリサイドを用いても良い。また、 WF_6 を水素還元して形成したタングステンを、導電層 636、導電層 638 として用いても良い。

【0132】

なお、導電層 636 は n チャネル型トランジスタ 650 の高濃度不純物領域 620 に接続されている。導電層 638 は p チャネル型トランジスタ 652 の高濃度不純物領域 626 に接続されている。

50

【0133】

図9(B)に、図9(A)に示したnチャネル型トランジスタ650及びpチャネル型トランジスタ652の平面図を示す。ここで、図9(B)のC-Dにおける断面が図9(A)に対応している。ただし、図9(B)においては、簡単のため、導電層636、導電層638、絶縁層632、絶縁層634等を省略している。

【0134】

なお、本実施の形態においては、nチャネル型トランジスタ650とpチャネル型トランジスタ652が、それぞれゲート電極として機能する電極612を1つずつ有する場合を例示しているが、開示する発明は該構成に限定されない。開示する発明で作製されるトランジスタは、ゲート電極として機能する電極を複数有し、なおかつ該複数の電極が電気的に接続されているマルチゲート構造を有していても良い。

【0135】

以上により、複数のトランジスタを有する半導体装置を作製することができる。

【0136】

開示する発明では、ベース基板にガラス基板等の大型の基板を採用することで、半導体基板の大面积化を図ることができる。さらに、ベース基板に貼り合わせる単結晶半導体基板を大型のものにすることで、半導体基板の作製効率が向上し、半導体基板の大面积化も容易になる。そして、半導体基板を大型にすることで、半導体装置の生産性が向上し、また、大型の半導体装置を作製することも可能になる。また、単結晶半導体層に対してレーザー光を照射することにより、単結晶半導体層表面の平坦性が向上し、欠陥が低減される。また、加熱処理を施すことにより、レーザー光の照射では修復できない微細な欠陥を修復することができる。これにより、半導体素子の特性を向上し、優れた半導体装置を提供することができる。

【0137】

また、レーザー光の照射処理の前又は加熱処理の前に単結晶半導体層をパターニングすることで、熱応力による欠陥の増大並びに熱応力による膜剥がれの問題を解消することができる。これにより、半導体素子の性能及び信頼性が向上する。また、パターニングの際に、単結晶半導体層の下地層として形成されている絶縁層を残存させることにより、ベース基板からの汚染物質（不純物元素等）が半導体層に侵入することを防止できるため、半導体装置の信頼性を向上することができる。また、レーザー光の照射や加熱処理によって半導体特性が低下する領域を半導体素子として用いないことにより、半導体素子の特性を向上し、優れた半導体装置を提供することができる。

【0138】

(実施の形態2)

本実施の形態では、半導体装置の製造方法の別の例について、図11乃至14を参照して説明する。なお、本実施の形態においては、半導体装置の一例として液晶表示装置を挙げて説明するが、開示する発明の半導体装置は液晶表示装置に限られるものではない。

【0139】

はじめに、実施の形態1に示す方法などを用いて作製された、単結晶半導体層を有する半導体基板を用意する(図11(A)参照)。ここでは、絶縁表面を有する基板1100(ベース基板)の上に接合層を含む絶縁層1102、絶縁層1104、単結晶半導体層1106を順に設けた構成を用いて説明するが、開示する発明はこれに限られるものではない。ここで、絶縁層1104は、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素などの材料を用いて形成することができる。また、絶縁層1104は積層構造であっても良い。詳細については、実施の形態1を参照することができる。なお、該半導体基板は、実施の形態1における半導体基板142に対応し、絶縁層1104は絶縁層112に対応している。

【0140】

次に、単結晶半導体層1106を所望の形状にパターニングして、島状の単結晶半導体層を形成する。本実施の形態においても、実施の形態1と同様に、半導体特性が低下した

領域が除去されるように単結晶半導体層 1106 のパターニングを行う。詳細については実施の形態 1 を参照することができるため、ここでは省略する。パターニングの際のエッチング加工としては、ドライエッチング（プラズマエッチング等）、ウエットエッチングのどちらを採用しても良いが、大面積基板を処理するにはプラズマエッチングが適している。エッチングガスとしては、 CF_4 、 NF_3 、 Cl_2 、 BCl_3 、などのフッ素系又は塩素系のガスを用い、 He や Ar などの不活性ガスを適宜加えても良い。また、大気圧放電のエッチング加工を適用すれば、局所的な放電加工も可能であり、基板の全面にマスク層を形成することなくエッチングを行うことができる。

【0141】

また、実施の形態 1 において説明したように、テーパ形状となるように島状の単結晶半導体層を形成しても良いし、島状の単結晶半導体層の端部が丸みを帯びた形状となるように加工しても良い。島状の単結晶半導体層がテーパ形状となるように形成されることで、後に形成される絶縁層や導電層の被覆が良好に行われるため、絶縁層や導電層の段切れを防止することができる。また、島状の単結晶半導体層の端部が丸みを帯びることにより、電界の集中を緩和して半導体素子に不具合が生じることを防止できる。

【0142】

なお、絶縁層 1104 はエッチングしないで残存させる構成とすることが好ましい。絶縁層 1104 を残存させることにより、絶縁表面を有する基板 1100 中に含まれる不純物元素（例えば、ナトリウムやカリウム等のアルカリ金属や、マグネシウム、カルシウム等のアルカリ土類金属、鉄、銅、ニッケル等の遷移金属）の単結晶半導体層への侵入を防止できるためである。

【0143】

単結晶半導体層 1106 をパターニングした後は、しきい値電圧を制御するために、硼素、アルミニウム、ガリウムなどの p 型不純物を添加すると良い。例えば、p 型不純物として、硼素を $5 \times 10^{16} / \text{cm}^3$ 以上 $1 \times 10^{18} / \text{cm}^3$ 以下の濃度で添加することができる。

【0144】

絶縁層 1104 は、不純物元素に対するバリア層を有していることが好ましい。上記のバリア層は、例えば、窒化シリコンや窒化酸化シリコン等材料を用いて形成することができる。バリア層を設ける場合には、例えば、窒化酸化シリコン、酸化窒化シリコンの積層構造とすることができる。窒化酸化シリコンに代えて窒化シリコンを用いても良い。また、酸化窒化シリコンに代えて酸化シリコンを用いても良い。

【0145】

次に、島状の単結晶半導体層を覆うゲート絶縁層 1108 を形成する（図 11（B）参照）。なお、ここでは便宜上、パターニングによって形成された島状の単結晶半導体層をそれぞれ単結晶半導体層 1110、単結晶半導体層 1112、単結晶半導体層 1114 と呼ぶことにする。ゲート絶縁層 1108 はプラズマ CVD 法またはスパッタ法などを用い、厚さを 10 nm 以上 150 nm 以下として珪素を含む絶縁膜で形成する。具体的には、窒化シリコン、酸化シリコン、酸化窒化シリコン、窒化酸化シリコンに代表される珪素の酸化物材料又は窒化物材料等の材料で形成すればよい。なお、ゲート絶縁層 1108 は単層構造であっても良いし、積層構造としても良い。さらに、単結晶半導体層とゲート絶縁層との間に、膜厚 1 nm 以上 100 nm 以下、好ましくは 1 nm 以上 10 nm 以下、より好ましくは 2 nm 以上 5 nm 以下の薄い酸化シリコン膜を形成してもよい。なお、低い温度でリーク電流の少ないゲート絶縁膜を形成するために、アルゴンなどの希ガス元素を反応ガスに含ませても良い。

【0146】

次に、ゲート絶縁層 1108 上にゲート電極層として用いる第 1 の導電膜と第 2 の導電膜とを積層して形成する。第 1 の導電膜の膜厚は 20 nm 以上 100 nm 以下程度、第 2 の導電膜の膜厚は 100 nm 以上 400 nm 以下程度とすれば良い。また、第 1 の導電膜と第 2 の導電膜は、スパッタリング法、蒸着法、CVD 法等の手法により形成することが

できる。第1の導電膜と第2の導電膜は、タンタル、タングステン、チタン、モリブデン、アルミニウム、銅、クロム、ネオジム等から選ばれた元素、又は前記の元素を主成分とする合金材料もしくは化合物材料等を用いて形成すればよい。また、第1の導電膜や第2の導電膜としてリン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜や、AgPdCu合金などを用いてもよい。なお、本実施の形態においては2層構造の導電層を用いて説明しているが、開示する発明はこれに限定されない。3層以上の積層構造としても良いし、単層構造であっても良い。

【0147】

次に、フォトリソグラフィ法を用いてレジスト材料からなるマスク1116a、マスク1116b、マスク1116c、マスク1116d、及びマスク1116eを形成する。そして、前記のマスクを用いて第1の導電膜と第2の導電膜を所望の形状に加工し、第1のゲート電極層1118a、第1のゲート電極層1118b、第1のゲート電極層1118c、第1のゲート電極層1118d、第1の導電層1118e、導電層1120a、導電層1120b、導電層1120c、導電層1120d、及び導電層1120eを形成する(図11(C)参照)。

【0148】

ここで、ICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法を用い、エッチング条件(コイル型の電極層に印加される電力量、基板側の電極層に印加される電力量、基板側の電極温度等)を適宜調節することにより、所望のテーパ形状となるようにエッチングを行うことができる。また、マスクの形状によって、テーパの角度等を制御することもできる。なお、エッチング用ガスとしては、 Cl_2 、 BCl_3 、 $SiCl_4$ もしくは CCl_4 などを代表とする塩素系ガス、 CF_4 、 SF_6 もしくは NF_3 などを代表とするフッ素系ガス、又は O_2 を適宜用いることができる。本実施の形態では、 CF_4 、 Cl_2 、 O_2 からなるエッチング用ガスを用いて第2の導電膜のエッチングを行い、連続して CF_4 、 Cl_2 からなるエッチング用ガスを用いて第1の導電膜をエッチングする。

【0149】

次に、マスク1116a、マスク1116b、マスク1116c、マスク1116d、及びマスク1116eを用いて、導電層1120a、導電層1120b、導電層1120c、導電層1120d、及び導電層1120eを所望の形状に加工する。このとき、導電層を形成する第2の導電膜と、第1のゲート電極層及び第1の導電層を形成する第1の導電膜との選択比が高いエッチング条件でエッチングする。このエッチングによって、第2のゲート電極層1122a、第2のゲート電極層1122b、第2のゲート電極層1122c、第2のゲート電極層1122d、及び第2の導電層1122eを形成する。本実施の形態では、第2のゲート電極層及び第2の導電層もテーパ形状であるが、そのテーパ角は、第1のゲート電極層及び第1の導電層の有するテーパ角より大きい。なお、テーパ角とは対象物の底面と側面とが作る角度を言うものとする。よって、テーパ角が90度の場合、導電層は底面に対して垂直な側面を有することになる。テーパ角を90度未満とすることにより、積層される膜の被覆性が向上するため、欠陥を低減することが可能となる。なお、本実施の形態では、第2のゲート電極層及び第2の導電層を形成するためのエッチング用ガスとして Cl_2 、 SF_6 、 O_2 を用いる。

【0150】

以上の工程によって、周辺駆動回路領域1180に、ゲート電極層1124a、ゲート電極層1124b、画素領域1182に、ゲート電極層1124c、ゲート電極層1124d、及び導電層1124eを形成することができる(図11(D)参照)。なお、マスク1116a、マスク1116b、マスク1116c、マスク1116d、及びマスク1116eは、上記工程の後に除去する。

【0151】

次に、ゲート電極層1124a、ゲート電極層1124b、ゲート電極層1124c、ゲート電極層1124dをマスクとして、n型を付与する不純物元素を添加し、第1のn

10

20

30

40

50

型不純物領域 1 1 2 6 a、第 1 の n 型不純物領域 1 1 2 6 b、第 1 の n 型不純物領域 1 1 2 8 a、第 1 の n 型不純物領域 1 1 2 8 b、第 1 の n 型不純物領域 1 1 3 0 a、第 1 の n 型不純物領域 1 1 3 0 b、第 1 の n 型不純物領域 1 1 3 0 c を形成する（図 1 2（A）参照）。本実施の形態では、不純物元素を含むドーピングガスとしてホスフィン（ PH_3 ）を用いてドーピングを行う。ここでは、第 1 の n 型不純物領域に、n 型を付与する不純物元素であるリン（P）が $1 \times 10^{16} / \text{cm}^3$ 以上 $5 \times 10^{19} / \text{cm}^3$ 以下程度の濃度で含まれるようにする。

【0152】

次に、単結晶半導体層 1 1 1 0、単結晶半導体層 1 1 1 4 の一部を覆うマスク 1 1 3 2 a、マスク 1 1 3 2 b、マスク 1 1 3 2 c を形成する。そして、マスク 1 1 3 2 a、マスク 1 1 3 2 b、マスク 1 1 3 2 c、及び第 2 のゲート電極層 1 1 2 2 b をマスクとして n 型を付与する不純物元素を添加する。これにより、第 2 の n 型不純物領域 1 1 3 4 a、第 2 の n 型不純物領域 1 1 3 4 b、第 3 の n 型不純物領域 1 1 3 6 a、第 3 の n 型不純物領域 1 1 3 6 b、第 2 の n 型不純物領域 1 1 4 0 a、第 2 の n 型不純物領域 1 1 4 0 b、第 2 の n 型不純物領域 1 1 4 0 c、第 3 の n 型不純物領域 1 1 4 2 a、第 3 の n 型不純物領域 1 1 4 2 b、第 3 の n 型不純物領域 1 1 4 2 c、第 3 の n 型不純物領域 1 1 4 2 d が形成される。本実施の形態では、不純物元素を含むドーピングガスとしてホスフィン（ PH_3 ）を用いてドーピングを行う。ここでは、第 2 の n 型不純物領域に n 型を付与する不純物元素であるリン（P）が $1 \times 10^{17} / \text{cm}^3$ 以上 $1 \times 10^{21} / \text{cm}^3$ 以下程度の濃度で含まれるようにする。第 3 の n 型不純物領域 1 1 3 6 a、第 3 の n 型不純物領域 1 1 3 6 b には、第 3 の n 型不純物領域 1 1 4 2 a、第 3 の n 型不純物領域 1 1 4 2 b、第 3 の n 型不純物領域 1 1 4 2 c、第 3 の n 型不純物領域 1 1 4 2 d と同程度、もしくは少し高めの濃度で n 型を付与する不純物元素が添加される。また、チャネル形成領域 1 1 3 8、チャネル形成領域 1 1 4 4 a 及びチャネル形成領域 1 1 4 4 b が形成される（図 1 2（B）参照）。

【0153】

第 2 の n 型不純物領域は高濃度不純物領域であり、ソース又はドレインとして機能する。一方、第 3 の n 型不純物領域は低濃度不純物領域であり、いわゆる LDD（Lightly Doped Drain）領域となる。第 3 の n 型不純物領域 1 1 3 6 a、第 3 の n 型不純物領域 1 1 3 6 b は、第 1 のゲート電極層 1 1 1 8 b と重なる領域に形成されている。これにより、ソース又はドレイン近傍の電界を緩和して、ホットキャリアによるオン電流の劣化を防止することができる。一方、第 3 の n 型不純物領域 1 1 4 2 a、第 3 の n 型不純物領域 1 1 4 2 b、第 3 の n 型不純物領域 1 1 4 2 c、第 3 の n 型不純物領域 1 1 4 2 d はゲート電極層 1 1 2 4 c、ゲート電極層 1 1 2 4 d と重なっておらず、オフ電流を低減する効果がある。

【0154】

次に、マスク 1 1 3 2 a、マスク 1 1 3 2 b、マスク 1 1 3 2 c を除去し、単結晶半導体層 1 1 1 2、単結晶半導体層 1 1 1 4 を覆うマスク 1 1 4 6 a、マスク 1 1 4 6 b を形成する。そして、マスク 1 1 4 6 a、マスク 1 1 4 6 b、ゲート電極層 1 1 2 4 a をマスクとして p 型を付与する不純物元素を添加する。これにより、第 1 の p 型不純物領域 1 1 4 8 a、第 1 の p 型不純物領域 1 1 4 8 b、第 2 の p 型不純物領域 1 1 5 0 a、第 2 の p 型不純物領域 1 1 5 0 b が形成される。本実施の形態では、不純物元素を含むドーピングガスとしてジボラン（ B_2H_6 ）を用いてドーピングを行う。ここでは、第 1 の p 型不純物領域、及び第 2 の p 型不純物領域に p 型を付与する不純物元素である硼素（B）が $1 \times 10^{18} / \text{cm}^3$ 以上 $5 \times 10^{21} / \text{cm}^3$ 以下程度の濃度で含まれるようにする。また、チャネル形成領域 1 1 5 2 が形成される（図 1 2（C）参照）。

【0155】

第 1 の p 型不純物領域は高濃度不純物領域であり、ソース又はドレインとして機能する。一方、第 2 の p 型不純物領域は低濃度不純物領域であり、いわゆる LDD（Lightly Doped Drain）領域となる。

【0156】

その後、マスク1146a、マスク1146bを除去する。マスクを除去した後に、ゲート電極層の側面を覆うように絶縁膜を形成してもよい。該絶縁膜は、プラズマCVD法や減圧CVD(LPCVD)法を用いて形成することができる。また、不純物元素を活性化するために、加熱処理、強光の照射、レーザー光の照射等を行ってもよい。

【0157】

次いで、ゲート電極層、及びゲート絶縁層を覆う層間絶縁層を形成する。本実施の形態では、絶縁膜1154と絶縁膜1156の積層構造とする(図13(A)参照)。絶縁膜1154として窒化酸化シリコン膜を膜厚100nmにて形成し、絶縁膜1156として酸化窒化シリコン膜を膜厚900nmにて形成する。本実施の形態においては、2層の積層構造としたが、単層構造でも良く、3層以上の積層構造としても良い。本実施の形態では、絶縁膜1154及び絶縁膜1156を、プラズマCVD法を用いて、大気に晒さずに連続的に形成する。なお、絶縁膜1154及び絶縁膜1156は上記材料に限定されるものではない。

【0158】

絶縁膜1154、絶縁膜1156は、他に、酸化シリコンや窒化シリコン、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウム、ダイヤモンドライクカーボン(DLC)、窒素含有炭素その他の無機絶縁性材料を含む物質から選ばれた材料を用いて形成することができる。また、シロキサン樹脂を用いてもよい。なお、シロキサン樹脂とは、Si-O-Si結合を含む樹脂をいう。シロキサンは、シリコン(Si)と酸素(O)との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基(例えばアルキル基、アリール基)が用いられる。有機基は、フルオロ基を含んでもよい。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。また、ポリイミド、アクリルポリマー、ポリアミド、ポリイミドアミド、ベンゾシクロブテン系材料、ポリシラザン等の有機絶縁性材料を用いることもできる。

【0159】

次いで、レジスト材料からなるマスクを用いて絶縁膜1154、絶縁膜1156、ゲート絶縁層1108に単結晶半導体層及びゲート電極層に達するコンタクトホール(開口部)を形成する。エッチングは、用いる材料の選択比によって、一回で行っても複数回行ってよい。本実施の形態では、酸化窒化シリコン膜である絶縁膜1156と、窒化酸化シリコン膜である絶縁膜1154及びゲート絶縁層1108と選択比が取れる条件で、第1のエッチングを行い、絶縁膜1156を除去する。次に、第2のエッチングによって、絶縁膜1154及びゲート絶縁層1108を除去し、ソース又はドレインに達する開口部を形成する。

【0160】

その後、開口部を覆うように導電膜を形成し、該導電膜をエッチングする。これにより、各ソース領域又はドレイン領域の一部とそれぞれ電氣的に接続するソース電極層又はドレイン電極層1158a、ソース電極層又はドレイン電極層1158b、ソース電極層又はドレイン電極層1160a、ソース電極層又はドレイン電極層1160b、ソース電極層又はドレイン電極層1162a、ソース電極層又はドレイン電極層1162bを形成する。ソース電極層又はドレイン電極層には、アルミニウム、タンタル、チタン、モリブデン、タングステン、ネオジム、クロム、ニッケル、白金、金、銀、銅、マグネシウム、スカンジウム、コバルト、亜鉛、ニオブ、シリコン、リン、硼素、ヒ素、ガリウム、インジウム、錫などから選択された一つ又は複数の元素、または、前記元素を成分として含有する化合物や合金材料(例えば、インジウム錫酸化物(ITO)、インジウム亜鉛酸化物(IZO)、酸化シリコンを添加したインジウム錫酸化物(ITSO)、酸化亜鉛、アルミニウムネオジム(Al-Nd)、マグネシウム銀(Mg-Ag)など)、もしくは、これらの化合物を組み合わせた物質等が用いられる。その他にも、シリサイド(例えば、アルミニウムシリコン、モリブデンシリコン、ニッケルシリサイド)や、窒素を含有する化合

物（例えば、窒化チタン、窒化タンタル、窒化モリブデン）、リン（P）等の不純物元素をドーピングしたシリコン（Si）等を用いることもできる。

【0161】

以上の工程で周辺駆動回路領域1180にpチャネル型薄膜トランジスタ1164、及びnチャネル型薄膜トランジスタ1166を、画素領域1182にnチャネル型薄膜トランジスタ1168、容量配線1170が形成される（図13（B）参照）。

【0162】

次に第2の層間絶縁層として絶縁膜1172を形成する。絶縁膜1172としては酸化シリコン、窒化シリコン、酸化窒化シリコン、窒化酸化シリコン、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウム、ダイヤモンドライクカーボン（DLC）、窒素含有炭素、PSG（リンガラス）、BPSG（リンボロンガラス）、ポリシラザン、その他の無機絶縁性材料を含む物質から選ばれた材料で形成することができる。また、シロキサン樹脂を用いてもよい。ポリイミド、アクリルポリマー、ポリアミド、ポリイミドアミド、ベンゾシクロブテン系材料等の有機絶縁性材料を用いることもできる。

【0163】

次に、画素領域1182の絶縁膜1172にコンタクトホールを形成し、画素電極層1174を形成する（図13（C）参照）。画素電極層1174は、インジウム錫酸化物（ITO）、酸化インジウムに酸化亜鉛を混合したIZO（indium zinc oxide）、酸化インジウムに酸化シリコンを混合した導電性材料、有機インジウム、有機スズ、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、又はタングステン、モリブデン、ジルコニウム、ハフニウム、バナジウム、ニオブ、タンタル、クロム、コバルト、ニッケル、チタン、白金、アルミニウム、銅、銀等の金属又はその合金、若しくはその金属窒化物を用いて形成することができる。

【0164】

また、画素電極層1174としては導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いることもできる。導電性組成物は、薄膜におけるシート抵抗が1000 Ω /sq以下であることが好ましい。また、光透過性を有する画素電極層として薄膜を形成する場合には、波長550nmにおける透光率が70%以上であることが好ましい。また、含まれる導電性高分子の抵抗率が0.1 Ω ・cm以下であることが好ましい。

【0165】

上記の導電性高分子としては、いわゆる電子共役系導電性高分子を用いることができる。例えば、ポリアニリン及びその誘導体、ポリピロール及びその誘導体、ポリチオフェン及びその誘導体、又は、これらの共重合体等が挙げられる。

【0166】

共役系導電性高分子の具体例としては、ポリピロール、ポリ（3-メチルピロール）、ポリ（3-ブチルピロール）、ポリ（3-オクチルピロール）、ポリ（3-デシルピロール）、ポリ（3,4-ジメチルピロール）、ポリ（3,4-ジブチルピロール）、ポリ（3-ヒドロキシピロール）、ポリ（3-メチル-4-ヒドロキシピロール）、ポリ（3-メトキシピロール）、ポリ（3-エトキシピロール）、ポリ（3-オクトキシピロール）、ポリ（3-カルボキシピロール）、ポリ（3-メチル-4-カルボキシピロール）、ポリN-メチルピロール、ポリチオフェン、ポリ（3-メチルチオフェン）、ポリ（3-ブチルチオフェン）、ポリ（3-オクチルチオフェン）、ポリ（3-デシルチオフェン）、ポリ（3-ドデシルチオフェン）、ポリ（3-メトキシチオフェン）、ポリ（3-エトキシチオフェン）、ポリ（3-オクトキシチオフェン）、ポリ（3-カルボキシチオフェン）、ポリ（3-メチル-4-カルボキシチオフェン）、ポリ（3,4-エチレンジオキシチオフェン）、ポリアニリン、ポリ（2-メチルアニリン）、ポリ（2-オクチルアニリン）、ポリ（2-イソブチルアニリン）、ポリ（3-イソブチルアニリン）、ポリ（2-アニリンスルホン酸）、ポリ（3-アニリンスルホン酸）等が挙げられる。

【 0 1 6 7 】

上記の導電性高分子を、単独で用いても良いし、膜の特性を調整するために有機樹脂を添加して使用しても良い。

【 0 1 6 8 】

さらに、導電性組成物にアクセプタ性のドーパントやドナー性のドーパントをドーピングすることで、共役導電性高分子の酸化還元電位を変化させ、電気伝導度を調節してもよい。

【 0 1 6 9 】

上述の如き導電性組成物を水または有機溶剤（アルコール系溶剤、ケトン系溶剤、エステル系溶剤、炭化水素系溶剤、芳香族系溶剤など）に溶解させて、塗布法、コーティング法、液滴吐出法（インクジェット法ともいう）、印刷法等により画素電極層 1 1 7 4 となる薄膜を形成することができる。

10

【 0 1 7 0 】

次に、画素電極層 1 1 7 4 及び絶縁膜 1 1 7 2 を覆うように、配向膜と呼ばれる絶縁層 1 4 0 2 を形成する（図 1 4（B）参照）。絶縁層 1 4 0 2 は、スクリーン印刷法やオフセット印刷法を用いて形成することができる。なお、図 1 4 は、半導体装置の平面図及び断面図を示しており、図 1 4（A）は半導体装置の平面図、図 1 4（B）は図 1 4（A）の E - F における断面図である。半導体装置には、外部端子接続領域 1 1 7 6、封止領域 1 1 7 8、周辺駆動回路領域 1 1 8 0、画素領域 1 1 8 2 が設けられる。

【 0 1 7 1 】

絶縁層 1 4 0 2 を形成した後、ラビング処理を行う。配向膜として機能する絶縁層 1 4 0 6 についても、絶縁層 1 4 0 2 と同様にして形成することができる。

20

【 0 1 7 2 】

その後、対向基板 1 4 0 0 と、絶縁性表面を有する基板 1 1 0 0 とを、シール材 1 4 1 4 及びスペーサ 1 4 1 6 を介して貼り合わせ、その空隙に液晶層 1 4 0 4 を設ける。なお、対向基板 1 4 0 0 には、配向膜として機能する絶縁層 1 4 0 6、対向電極として機能する導電層 1 4 0 8、カラーフィルタとして機能する着色層 1 4 1 0、偏光子 1 4 1 2（偏光板ともいう）等が設けられている。なお、絶縁性表面を有する基板 1 1 0 0 にも偏光子 1 4 1 8（偏光板）を設けるが、開示する発明はこれに限られない。例えば、反射型の液晶表示装置においては、偏光子は、一方に設ければ良い。

30

【 0 1 7 3 】

続いて、画素領域と電氣的に接続されている端子電極層 1 4 2 0 に、異方性導電体層 1 4 2 2 を介して、FPC 1 4 2 4 を接続する。FPC 1 4 2 4 は、外部からの信号を伝達する役目を担う。上記の工程により、液晶表示装置を作製することができる。

【 0 1 7 4 】

本実施の形態においては、実施の形態 1 に示した方法を用いて作製された半導体基板を用いて液晶表示装置を作製している。このため、液晶のスイッチングを司る半導体素子（例えば、画素領域におけるトランジスタ）の特性を向上させることができる。また、駆動回路領域の半導体素子の動作速度を向上させることができる。したがって、液晶表示装置の表示特性が大きく向上することになる。また、半導体素子の信頼性が向上するため、液晶表示装置の信頼性も高まることになる。

40

【 0 1 7 5 】

なお、本実施の形態においては液晶表示装置を作製する方法について説明したが、開示する発明はこれに限られるものではない。本実施の形態は、実施の形態 1 と適宜組み合わせる用いることができる。

【 0 1 7 6 】

（実施の形態 3）

本実施の形態では、発光素子を有する半導体装置（エレクトロルミネッセンス表示装置）について説明する。なお、周辺回路領域や画素領域等に用いられるトランジスタの作製方法は、実施の形態 2 を参照することができるため、詳細については省略する。

50

【 0 1 7 7 】

なお、発光素子を有する半導体装置には、下面放射、上面放射、両面放射のいずれかの方式が用いられる。本実施の形態では、下面放射方式を用いた半導体装置について、図 1 5 を用いて説明するが、開示する発明はこれに限られるものではない。

【 0 1 7 8 】

図 1 5 の半導体装置は、下方（図中の矢印の方向）に光を放射する。ここで、図 1 5（A）は半導体装置の平面図であり、図 1 5（B）は、図 1 5（A）の G - H における断面図である。図 1 5 において半導体装置は、外部端子接続領域 1 5 3 0、封止領域 1 5 3 2、駆動回路領域 1 5 3 4、画素領域 1 5 3 6 を有している。

【 0 1 7 9 】

図 1 5 に示す半導体装置は、素子基板 1 5 0 0、薄膜トランジスタ 1 5 5 0、薄膜トランジスタ 1 5 5 2、薄膜トランジスタ 1 5 5 4、薄膜トランジスタ 1 5 5 6、発光素子 1 5 6 0、絶縁層 1 5 6 8、充填材 1 5 7 0、シール材 1 5 7 2、配線層 1 5 7 4、端子電極層 1 5 7 6、異方性導電層 1 5 7 8、F P C 1 5 8 0、封止基板 1 5 9 0 などによって構成されている。なお、発光素子 1 5 6 0 は、第 1 の電極層 1 5 6 2 と発光層 1 5 6 4 と第 2 の電極層 1 5 6 6 とを含む。

【 0 1 8 0 】

第 1 の電極層 1 5 6 2 としては、発光層 1 5 6 4 より放射する光を透過できるように、光透過性を有する導電性材料を用いる。一方、第 2 の電極層 1 5 6 6 としては、発光層 1 5 6 4 より放射する光を反射することができる導電性材料を用いる。

【 0 1 8 1 】

第 1 の電極層 1 5 6 2 としては、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物等を用いることができる。勿論、インジウム錫酸化物（ITO）、インジウム亜鉛酸化物（IZO）、酸化ケイ素を添加したインジウム錫酸化物（ITSO）等を用いても良い。

【 0 1 8 2 】

また、第 1 の電極層 1 5 6 2 としては、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いることもできる。なお、詳細については実施の形態 2 を参照することができるため、ここでは省略する。

【 0 1 8 3 】

第 2 の電極層 1 5 6 6 としては、チタン、タングステン、ニッケル、金、白金、銀、銅、タンタル、モリブデン、アルミニウム、マグネシウム、カルシウム、リチウム、およびそれらの合金からなる導電膜などを用いることができる。可視光の領域で反射性が高い物質を用いることがよく、本実施の形態では、アルミニウム膜を用いることとする。

【 0 1 8 4 】

なお、上面放射、両面放射の各方式を用いる場合には、適宜電極層の設計を変更してやれば良い。具体的には、上面放射の場合には、反射性を有する材料を用いて第 1 の電極層 1 5 6 2 を形成し、光透過性を有する材料を用いて第 2 の電極層 1 5 6 6 を形成する。両面放射の場合には、光透過性を有する材料を用いて第 1 の電極層 1 5 6 2 及び第 2 の電極層 1 5 6 6 を形成すれば良い。なお、下面放射、上面放射においては、光透過性を有する材料を用いて一方の電極層を形成し、光透過性を有する材料と光反射性を有する材料の積層構造により、他方の電極層を形成する構成としても良い。電極層に用いることができる材料は下面放射の場合と同様であるため、ここでは省略する。

【 0 1 8 5 】

なお、一般に、光透過性を有さないと考えられる金属のような材料であっても、膜厚を小さく（5 nm 以上 30 nm 以下程度）することにより、光を透過させることができる。これにより、上述の光反射性材料を用いて、光を透過する電極層を作製することも可能である。

【 0 1 8 6 】

また、封止基板 1590 にカラーフィルター（着色層）を形成する構成としてもよい。カラーフィルター（着色層）は、蒸着法や液滴吐出法によって形成することができる。また、色変換層を用いる構成であっても良い。

【0187】

本実施の形態においては、実施の形態 1 などに示した方法を用いてエレクトロルミネッセンス表示装置を作製している。このため、エレクトロルミネッセンス表示装置の発光を司る半導体素子（例えば、画素領域におけるトランジスタ）の特性を向上させることができる。また、駆動回路領域の半導体素子の動作速度を向上させることができる。したがって、開示する発明により、エレクトロルミネッセンス表示装置の表示特性が大きく向上することになる。また、半導体素子の信頼性が向上するため、エレクトロルミネッセンス表示装置の信頼性も高まることになる。

10

【0188】

なお、本実施の形態ではエレクトロルミネッセンス表示装置を用いて説明したが、開示する発明はこれに限られるものではない。本実施の形態は、実施の形態 1 又は 2 と適宜組み合わせる用いることができる。

【0189】

（実施の形態 4）

本実施の形態では、半導体装置の別の例について、図 16 及び 17 を参照して説明する。なお、本実施の形態においては、マイクロプロセッサ及び電子タグを例に挙げて説明するが、開示する発明の半導体装置はこれらに限られるものではない。

20

【0190】

図 16 に、マイクロプロセッサの構成の一例を示す。図 16 のマイクロプロセッサ 1600 は、開示する発明の半導体基板を用いて製造されるものである。該マイクロプロセッサ 1600 は、演算回路 1601（Arithmetic logic unit（ALU））、演算回路制御部 1602（ALU Controller）、命令解析部 1603（Instruction Decoder）、割り込み制御部 1604（Interrupt Controller）、タイミング制御部 1605（Timing Controller）、レジスタ 1606（Register）、レジスタ制御部 1607（Register Controller）、バスインターフェース 1608（Bus I/F）、ROM 1609（Read Only Memory、読み出し専用メモリ）、及び ROM インターフェース 1610（ROM I/F）を有している。

30

【0191】

バスインターフェース 1608 を介してマイクロプロセッサ 1600 に入力された命令は、命令解析部 1603 に入力され、デコードされた後、演算回路制御部 1602、割り込み制御部 1604、レジスタ制御部 1607、タイミング制御部 1605 に入力される。演算回路制御部 1602、割り込み制御部 1604、レジスタ制御部 1607、タイミング制御部 1605 は、デコードされた命令に基づき各種制御を行う。具体的には、演算回路制御部 1602 は、演算回路 1601 の動作を制御するための信号を生成する。また、割り込み制御部 1604 は、マイクロプロセッサ 1600 のプログラム実行中に、外部の入出力装置や周辺回路からの割り込み要求を、その優先度等から判断して処理する。レジスタ制御部 1607 は、レジスタ 1606 のアドレスを生成し、マイクロプロセッサ 1600 の状態に応じてレジスタ 1606 の読み出しや書き込みを行う。タイミング制御部 1605 は、演算回路 1601、演算回路制御部 1602、命令解析部 1603、割り込み制御部 1604、レジスタ制御部 1607 の動作のタイミングを制御する信号を生成する。例えばタイミング制御部 1605 は、基準クロック信号 CLK1 を元に、内部クロック信号 CLK2 を生成する内部クロック生成部を備えており、クロック信号 CLK2 を上記各種回路に供給する。なお、図 16 に示すマイクロプロセッサ 1600 の構成は、あくまで一例であり、その用途によって適宜構成を変更することができる。

40

【0192】

本実施の形態においては、実施の形態 1 などに示した半導体基板を用いてマイクロプロ

50

セッサを作製している。これにより、半導体素子の動作速度が向上し、マイクロプロセッサの性能の向上に寄与する。また、半導体素子の信頼性が向上するため、マイクロプロセッサの信頼性も高まることになる。

【0193】

次に、非接触でデータの送受信を行うことのできる演算機能を備えた半導体装置の一例について図17を参照して説明する。図17は無線通信により外部装置と信号の送受信を行って動作する無線タグの一例である。なお、開示の無線タグは内部に中央処理装置(CPU)を有しており、いわば小型のコンピュータである。無線タグ1700は、アナログ回路部1701とデジタル回路部1702を有している。アナログ回路部1701として、共振容量を有する共振回路1703、整流回路1704、定電圧回路1705、リセット回路1706、発振回路1707、復調回路1708、変調回路1709、電源管理回路1719を有している。デジタル回路部1702は、RFインターフェース1710、制御レジスタ1711、クロックコントローラ1712、CPUインターフェース1713、CPU1714、RAM1715、ROM1716を有している。

10

【0194】

このような構成の無線タグ1700の動作は以下の通りである。アンテナ1717が外部から信号を受けると、共振回路1703は該信号を元に誘導起電力を発生する。整流回路1704を経た誘導起電力により、容量部1718が充電される。この容量部1718はセラミックコンデンサや電気二重層コンデンサなどで形成されていることが好ましい。容量部1718は無線タグ1700と一体にて形成されていても良いし、別の部品として無線タグ1700を構成する絶縁表面を有する基板に取り付けられていても良い。

20

【0195】

リセット回路1706は、デジタル回路部1702をリセットし初期化する信号を生成する。例えば、電源電圧の上昇のタイミングから遅れて立ち上がる信号をリセット信号として生成する。発振回路1707は、定電圧回路1705により生成される制御信号に応じて、クロック信号の周波数とデューティ比を変更する。ローパスフィルタで形成される復調回路1708は、例えば振幅変調(ASK)方式の受信信号の振幅の変動を二値化する。変調回路1709は、振幅変調(ASK)方式の送信信号の振幅を変動させて送信する。変調回路1709は、共振回路1703の共振点を変化させることにより通信信号の振幅を変化させている。クロックコントローラ1712は、電源電圧又はCPU1714における消費電流に応じてクロック信号の周波数とデューティ比を変更するための制御信号を生成している。電源電圧の監視は電源管理回路1719が行っている。

30

【0196】

アンテナ1717から無線タグ1700に入力された信号は復調回路1708で復調された後、RFインターフェース1710で制御コマンドやデータなどに分けられる。制御コマンドは制御レジスタ1711に格納される。制御コマンドには、ROM1716に記憶されているデータの読み出し命令、RAM1715へのデータの書き込み命令、CPU1714への演算命令などが含まれている。CPU1714は、CPUインターフェース1713を介してROM1716、RAM1715、制御レジスタ1711にアクセスする。CPUインターフェース1713は、CPU1714が要求するアドレスより、ROM1716、RAM1715、制御レジスタ1711のいずれかに対するアクセス信号を生成する機能を有している。

40

【0197】

CPU1714の演算方式は、ROM1716にOS(オペレーティングシステム)を記憶させておき、起動とともにプログラムを読み出し実行する方式を採用することができる。また、演算回路を構成して、演算処理をハードウェア的に処理する方式を採用することもできる。ハードウェアとソフトウェアを併用する方式では、専用の演算回路で一部の処理を行い、残りの演算を、プログラムを用いてCPU1714が実行する方式を適用することができる。

【0198】

50

本実施の形態においては、実施の形態 1 などに示した半導体基板を用いて無線タグを作製している。これにより、半導体素子の動作速度が向上し、無線タグの性能の向上に寄与する。また、半導体素子の信頼性が向上するため、無線タグの信頼性も高まることになる。

【0199】

なお、本実施の形態は、実施の形態 1 乃至 3 と適宜組み合わせて用いることができる。

【0200】

(実施の形態 5)

本実施の形態では、半導体装置のうち、特に表示装置を用いた電子機器について、図 18 及び 19 を参照して説明する。

【0201】

開示する発明の半導体装置（特に表示装置）を用いて作製される電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオコンポ等）、コンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的には Digital Versatile Disc (DVD) 等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。

【0202】

図 18 (A) はテレビ受像器又はパーソナルコンピュータのモニタである。筐体 1801、支持台 1802、表示部 1803、スピーカー部 1804、ビデオ入力端子 1805 等を含む。表示部 1803 には、開示の半導体装置が用いられている。開示する発明により、信頼性が高く高性能なテレビ受像器又はパーソナルコンピュータのモニタを提供することができる。

【0203】

図 18 (B) はデジタルカメラである。本体 1811 の正面部分には受像部 1813 が設けられており、本体 1811 の上面部分にはシャッターボタン 1816 が設けられている。また、本体 1811 の背面部分には、表示部 1812、操作キー 1814、及び外部接続ポート 1815 が設けられている。表示部 1812 には、開示の半導体装置が用いられている。開示する発明により、信頼性が高く高性能なデジタルカメラを提供することができる。

【0204】

図 18 (C) はノート型パーソナルコンピュータである。本体 1821 には、キーボード 1824、外部接続ポート 1825、ポインティングデバイス 1826 が設けられている。また、本体 1821 には、表示部 1823 を有する筐体 1822 が取り付けられている。表示部 1823 には、開示の半導体装置が用いられている。開示する発明により、信頼性が高く高性能なノート型パーソナルコンピュータを提供することができる。

【0205】

図 18 (D) はモバイルコンピュータであり、本体 1831、表示部 1832、スイッチ 1833、操作キー 1834、赤外線ポート 1835 等を含む。表示部 1832 にはアクティブマトリクス表示装置が設けられている。表示部 1832 には、開示の半導体装置が用いられている。開示する発明により、信頼性が高く高性能なモバイルコンピュータを提供することができる。

【0206】

図 18 (E) は画像再生装置である。本体 1841 には、表示部 1844、記録媒体読み込み部 1845 及び操作キー 1846 が設けられている。また、本体 1841 には、スピーカー部 1847 及び表示部 1843 それぞれを有する筐体 1842 が取り付けられている。表示部 1843 及び表示部 1844 それぞれには、開示の半導体装置が用いられている。開示する発明により、信頼性が高く高性能な画像再生装置を提供することができる。

10

20

30

40

50

【0207】

図18(F)は電子書籍である。本体1851には操作キー1853が設けられている。また、本体1851には複数の表示部1852が取り付けられている。表示部1852には、開示の半導体装置が用いられている。開示する発明により、信頼性が高く高性能な電子書籍を提供することができる。

【0208】

図18(G)はビデオカメラであり、本体1861には外部接続ポート1864、リモコン受信部1865、受像部1866、バッテリー1867、音声入力部1868、操作キー1869が設けられている、また、本体1861には、表示部1862を有する筐体1863が取り付けられている。表示部1862には、開示の半導体装置が用いられている。開示する発明により、信頼性が高く高性能なビデオカメラを提供することができる。

10

【0209】

図18(H)は携帯電話であり、本体1871、筐体1872、表示部1873、音声入力部1874、音声出力部1875、操作キー1876、外部接続ポート1877、アンテナ1878等を含む。表示部1873には、開示の半導体装置が用いられている。開示する発明により、信頼性が高く高性能な携帯電話を提供することができる。

【0210】

図19は、電話としての機能と、情報端末としての機能を併せ持った携帯電子機器1900の構成の一例である。ここで、図19(A)は正面図、図19(B)は背面図、図19(C)は展開図である。携帯電子機器1900は、電話と情報端末の双方の機能を備えており、音声通話以外にも様々なデータ処理が可能な、いわゆるスマートフォンと呼ばれる電子機器である。

20

【0211】

携帯電子機器1900は、筐体1901及び筐体1902で構成されている。筐体1901は、表示部1911、スピーカー1912、マイクロフォン1913、操作キー1914、ポインティングデバイス1915、カメラ用レンズ1916、外部接続端子1917等を備え、筐体1902は、キーボード1921、外部メモリスロット1922、カメラ用レンズ1923、ライト1924、イヤフォン端子1925等を備えている。また、アンテナは筐体1901内部に内蔵されている。上記構成に加えて、非接触ICチップ、小型記録装置等を内蔵していてもよい。

30

【0212】

表示部1911には、開示の半導体装置が組み込まれている。なお、表示部1911に表示される映像(及びその表示方向)は、携帯電子機器1900の使用形態に応じて様々な変化する。また、表示部1911と同一面にカメラ用レンズ1916を備えているため、映像を伴う音声通話(いわゆるテレビ電話)が可能である。なお、スピーカー1912及びマイクロフォン1913は音声通話に限らず、録音、再生等に用いることが可能である。カメラ用レンズ1923(及び、ライト1924)を用いて静止画及び動画の撮影を行う場合には、表示部1911はファインダーとして用いられることになる。操作キー1914は、電話の発信・着信、電子メール等の簡単な情報入力、画面のスクロール、カーソル移動等に用いられる。

40

【0213】

重なり合った筐体1901と筐体1902(図19(A))は、スライドし、図19(C)のように展開し、情報端末として使用できる。この場合には、キーボード1921、ポインティングデバイス1915を用いた円滑な操作が可能である。外部接続端子1917はACアダプタやUSBケーブル等の各種ケーブルと接続可能であり、充電やコンピュータ等とのデータ通信を可能にしている。また、外部メモリスロット1922に記録媒体を挿入し、より大容量のデータの保存及び移動に対応できる。上記機能に加えて、赤外線などの電磁波を用いた無線通信機能や、テレビ受信機能等を有していても良い。開示する発明により、信頼性が高く高性能な携帯電子機器を提供することができる。

【0214】

50

以上の様に、開示する発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。なお、本実施の形態は、実施の形態 1 乃至 4 と適宜組み合わせて用いることができる。

【0215】

(実施の形態 6)

本実施の形態では、半導体装置のうち、特に無線タグの用途について、図 20 を参照して説明する。

【0216】

開示する発明により無線タグとして機能する半導体装置を形成することができる。無線タグの用途は多岐にわたるが、例えば、紙幣、硬貨、有価証券類、無記名債券類、証券類 (運転免許証や住民票等、図 20 (A) 参照)、包装用容器類 (包装紙やボトル等、図 20 (C) 参照)、記録媒体 (DVD ソフトやビデオテープ等、図 20 (B) 参照)、乗物類 (自転車等、図 20 (D) 参照)、身の回り品 (鞆や眼鏡等)、食品類、植物類、衣類、生活用品類、電子機器等の商品や荷物の荷札 (図 20 (E)、(F) 参照) 等の物品に設けて使用することができる。なお、図 20 において、無線タグは 2000 で示すものである。

10

【0217】

なお、電子機器とは、例えば、液晶表示装置、EL 表示装置、テレビジョン装置 (単にテレビ、テレビ受像機、テレビジョン受像機とも呼ぶ)、携帯電話の他、実施の形態 5 にて示した物品等を指す。また、上記半導体装置を、動物類、人体等に用いることができる。

20

【0218】

無線タグは、物品の表面に貼ったり、物品に埋め込んだりして、物品に固定される。例えば、本であれば紙に埋め込み、有機樹脂からなる包装用容器等であれば当該有機樹脂に埋め込むとよい。紙幣、硬貨、有価証券類、無記名債券類、証券類等に無線タグを設けることにより、偽造を防止することができる。また、包装用容器類、記録媒体、身の回り品、食品類、衣類、生活用品類、電子機器等に無線タグを設けることにより、検品システムやレンタル店のシステムなどの効率化を図ることができる。開示する発明により作製することが可能な無線タグは、安価ながらも高い信頼性を有しており、さまざまな物品に対して適用することができる。

30

【0219】

開示する発明により形成することが可能な無線タグを、物の管理や流通のシステムに応用することで、システムの高機能化を図ることができる。例えば、荷札に設けられる無線タグに記録された情報を、ベルトコンベアの脇に設けられたリーダライタで読み取ることで、流通過程及び配達先等の情報が読み出され、商品の検品や荷物の分配を容易に行うことができる。

【0220】

以上の様に、開示する発明の適用範囲は極めて広く、あらゆる物品に対して用いることが可能である。なお、本実施の形態は、実施の形態 1 乃至 5 と適宜組み合わせて用いることができる。

40

【図面の簡単な説明】

【0221】

【図 1】半導体基板の作製方法について示す図である。

【図 2】半導体基板の加工の様子を示す図である。

【図 3】半導体基板の平面図である。

【図 4】半導体基板の後処理工程について示す図である。

【図 5】後処理後の半導体基板の平面図である。

【図 6】半導体装置の作製工程を示す図である。

【図 7】半導体装置の作製工程を示す断面図である。

【図 8】半導体装置の作製工程を示す断面図である。

50

【図 9】半導体装置の平面図及び断面図である。

【図 10】水素イオン種のエネルギーダイアグラムについて示す図である。

【図 11】半導体装置の作製工程を示す図である。

【図 12】半導体装置の作製工程を示す図である。

【図 13】半導体装置の作製工程を示す図である。

【図 14】半導体装置の平面図及び断面図である。

【図 15】半導体装置の平面図及び断面図である。

【図 16】半導体装置の構成を示す図である。

【図 17】半導体装置の構成を示す図である。

【図 18】半導体装置を用いた電子機器を示す図である。

10

【図 19】半導体装置を用いた電子機器を示す図である。

【図 20】半導体装置の用途を示す図である。

【図 21】イオンの質量分析結果を示す図である。

【図 22】イオンの質量分析結果を示す図である。

【図 23】加速電圧を 80 kV とした場合の水素元素の深さ方向のプロファイル（実測値及び計算値）を示す図である。

【図 24】加速電圧を 80 kV とした場合の水素元素の深さ方向のプロファイル（実測値、計算値、及びフィッティング関数）を示す図である。

【図 25】加速電圧を 60 kV とした場合の水素元素の深さ方向のプロファイル（実測値、計算値、及びフィッティング関数）を示す図である。

20

【図 26】加速電圧を 40 kV とした場合の水素元素の深さ方向のプロファイル（実測値、計算値、及びフィッティング関数）を示す図である。

【図 27】フィッティングパラメータの比（水素元素比及び水素イオン種比）をまとめた図である。

【符号の説明】

【0222】

100 ベース基板

110 半導体基板

112 絶縁層

114 損傷領域

30

116 接合層

118 半導体基板

120 半導体層

122 半導体領域

124 半導体領域

130 イオンビーム

132 マスク

134 レーザー光

140 半導体基板

142 半導体基板

40

200 半導体基板

202 オリエンテーションフラット

204 半導体基板

602 領域

604 マスク

606 半導体層

608 半導体層

610 ゲート絶縁層

612 電極

614 不純物領域

50

6 1 6	不純物領域	
6 1 8	サイドウォール	
6 2 0	高濃度不純物領域	
6 2 2	低濃度不純物領域	
6 2 4	チャネル形成領域	
6 2 6	高濃度不純物領域	
6 2 8	低濃度不純物領域	
6 3 0	チャネル形成領域	
6 3 2	絶縁層	
6 3 4	絶縁層	10
6 3 6	導電層	
6 3 8	導電層	
6 5 0	nチャネル型トランジスタ	
6 5 2	pチャネル型トランジスタ	
1 1 0 0	基板	
1 1 0 2	絶縁層	
1 1 0 4	絶縁層	
1 1 0 6	単結晶半導体層	
1 1 0 8	ゲート絶縁層	
1 1 1 0	単結晶半導体層	20
1 1 1 2	単結晶半導体層	
1 1 1 4	単結晶半導体層	
1 1 1 6 a	マスク	
1 1 1 6 b	マスク	
1 1 1 6 c	マスク	
1 1 1 6 d	マスク	
1 1 1 6 e	マスク	
1 1 1 8 a	ゲート電極層	
1 1 1 8 b	ゲート電極層	
1 1 1 8 c	ゲート電極層	30
1 1 1 8 d	ゲート電極層	
1 1 1 8 e	導電層	
1 1 2 0 a	導電層	
1 1 2 0 b	導電層	
1 1 2 0 c	導電層	
1 1 2 0 d	導電層	
1 1 2 0 e	導電層	
1 1 2 2 a	ゲート電極層	
1 1 2 2 b	ゲート電極層	
1 1 2 2 c	ゲート電極層	40
1 1 2 2 d	ゲート電極層	
1 1 2 2 e	導電層	
1 1 2 4 a	ゲート電極層	
1 1 2 4 b	ゲート電極層	
1 1 2 4 c	ゲート電極層	
1 1 2 4 d	ゲート電極層	
1 1 2 4 e	導電層	
1 1 2 6 a	n型不純物領域	
1 1 2 6 b	n型不純物領域	
1 1 2 8 a	n型不純物領域	50

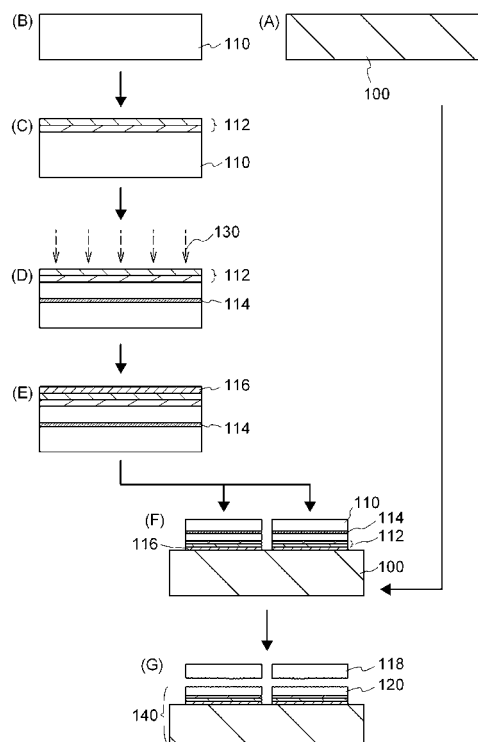
1 1 2 8 b	n 型不純物領域	
1 1 3 0 a	n 型不純物領域	
1 1 3 0 b	n 型不純物領域	
1 1 3 0 c	n 型不純物領域	
1 1 3 2 a	マスク	
1 1 3 2 b	マスク	
1 1 3 2 c	マスク	
1 1 3 4 a	n 型不純物領域	
1 1 3 4 b	n 型不純物領域	
1 1 3 6 a	n 型不純物領域	10
1 1 3 6 b	n 型不純物領域	
1 1 3 8	チャネル形成領域	
1 1 4 0 a	n 型不純物領域	
1 1 4 0 b	n 型不純物領域	
1 1 4 0 c	n 型不純物領域	
1 1 4 2 a	n 型不純物領域	
1 1 4 2 b	n 型不純物領域	
1 1 4 2 c	n 型不純物領域	
1 1 4 2 d	n 型不純物領域	
1 1 4 4 a	チャネル形成領域	20
1 1 4 4 b	チャネル形成領域	
1 1 4 6 a	マスク	
1 1 4 6 b	マスク	
1 1 4 8 a	p 型不純物領域	
1 1 4 8 b	p 型不純物領域	
1 1 5 0 a	p 型不純物領域	
1 1 5 0 b	p 型不純物領域	
1 1 5 2	チャネル形成領域	
1 1 5 4	絶縁膜	
1 1 5 6	絶縁膜	30
1 1 5 8 a	ドレイン電極層	
1 1 5 8 b	ドレイン電極層	
1 1 6 0 a	ドレイン電極層	
1 1 6 0 b	ドレイン電極層	
1 1 6 2 a	ドレイン電極層	
1 1 6 2 b	ドレイン電極層	
1 1 6 4	p チャネル型薄膜トランジスタ	
1 1 6 6	n チャネル型薄膜トランジスタ	
1 1 6 8	n チャネル型薄膜トランジスタ	
1 1 7 0	容量配線	40
1 1 7 2	絶縁膜	
1 1 7 4	画素電極層	
1 1 7 6	外部端子接続領域	
1 1 7 8	封止領域	
1 1 8 0	周辺駆動回路領域	
1 1 8 2	画素領域	
1 4 0 0	対向基板	
1 4 0 2	絶縁層	
1 4 0 4	液晶層	
1 4 0 6	絶縁層	50

1 4 0 8	導電層	
1 4 1 0	着色層	
1 4 1 2	偏光子	
1 4 1 4	シール材	
1 4 1 6	スペーサ	
1 4 1 8	偏光子	
1 4 2 0	端子電極層	
1 4 2 2	異方性導電体層	
1 4 2 4	F P C	
1 5 0 0	素子基板	10
1 5 3 0	外部端子接続領域	
1 5 3 2	封止領域	
1 5 3 4	駆動回路領域	
1 5 3 6	画素領域	
1 5 5 0	薄膜トランジスタ	
1 5 5 2	薄膜トランジスタ	
1 5 5 4	薄膜トランジスタ	
1 5 5 6	薄膜トランジスタ	
1 5 6 0	発光素子	
1 5 6 2	電極層	20
1 5 6 4	発光層	
1 5 6 6	電極層	
1 5 6 8	絶縁層	
1 5 7 0	充填材	
1 5 7 2	シール材	
1 5 7 4	配線層	
1 5 7 6	端子電極層	
1 5 7 8	異方性導電層	
1 5 8 0	F P C	
1 5 9 0	封止基板	30
1 6 0 0	マイクロプロセッサ	
1 6 0 1	演算回路	
1 6 0 2	演算回路制御部	
1 6 0 3	命令解析部	
1 6 0 4	制御部	
1 6 0 5	タイミング制御部	
1 6 0 6	レジスタ	
1 6 0 7	レジスタ制御部	
1 6 0 8	バスインターフェース	
1 6 0 9	R O M	40
1 6 1 0	R O Mインターフェース	
1 7 0 0	無線タグ	
1 7 0 1	アナログ回路部	
1 7 0 2	デジタル回路部	
1 7 0 3	共振回路	
1 7 0 4	整流回路	
1 7 0 5	定電圧回路	
1 7 0 6	リセット回路	
1 7 0 7	発振回路	
1 7 0 8	復調回路	50

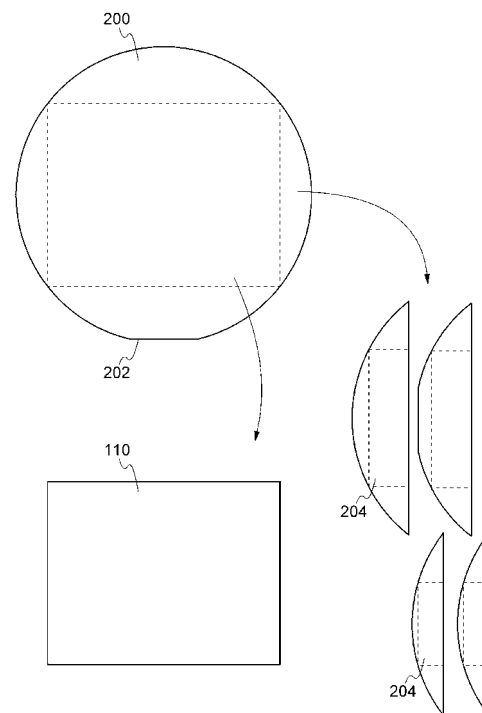
1 7 0 9	変調回路	
1 7 1 0	R F インターフェース	
1 7 1 1	制御レジスタ	
1 7 1 2	クロックコントローラ	
1 7 1 3	C P U インターフェース	
1 7 1 4	C P U	
1 7 1 5	R A M	
1 7 1 6	R O M	
1 7 1 7	アンテナ	
1 7 1 8	容量部	10
1 7 1 9	電源管理回路	
1 8 0 1	筐体	
1 8 0 2	支持台	
1 8 0 3	表示部	
1 8 0 4	スピーカ部	
1 8 0 5	ビデオ入力端子	
1 8 1 1	本体	
1 8 1 2	表示部	
1 8 1 3	受像部	
1 8 1 4	操作キー	20
1 8 1 5	外部接続ポート	
1 8 1 6	シャッターボタン	
1 8 2 1	本体	
1 8 2 2	筐体	
1 8 2 3	表示部	
1 8 2 4	キーボード	
1 8 2 5	外部接続ポート	
1 8 2 6	ポインティングデバイス	
1 8 3 1	本体	
1 8 3 2	表示部	30
1 8 3 3	スイッチ	
1 8 3 4	操作キー	
1 8 3 5	赤外線ポート	
1 8 4 1	本体	
1 8 4 2	筐体	
1 8 4 3	表示部	
1 8 4 4	表示部	
1 8 4 5	記録媒体読み込み部	
1 8 4 6	操作キー	
1 8 4 7	スピーカ部	40
1 8 5 1	本体	
1 8 5 2	表示部	
1 8 5 3	操作キー	
1 8 6 1	本体	
1 8 6 2	表示部	
1 8 6 3	筐体	
1 8 6 4	外部接続ポート	
1 8 6 5	リモコン受信部	
1 8 6 6	受像部	
1 8 6 7	バッテリー	50

1 8 6 8	音声入力部
1 8 6 9	操作キー
1 8 7 1	本体
1 8 7 2	筐体
1 8 7 3	表示部
1 8 7 4	音声入力部
1 8 7 5	音声出力部
1 8 7 6	操作キー
1 8 7 7	外部接続ポート
1 8 7 8	アンテナ
1 9 0 0	携帯電子機器
1 9 0 1	筐体
1 9 0 2	筐体
1 9 1 1	表示部
1 9 1 2	スピーカー
1 9 1 3	マイクロフォン
1 9 1 4	操作キー
1 9 1 5	ポインティングデバイス
1 9 1 6	カメラ用レンズ
1 9 1 7	外部接続端子
1 9 2 1	キーボード
1 9 2 2	外部メモリスロット
1 9 2 3	カメラ用レンズ
1 9 2 4	ライト
1 9 2 5	イヤフォン端子

【図 1】



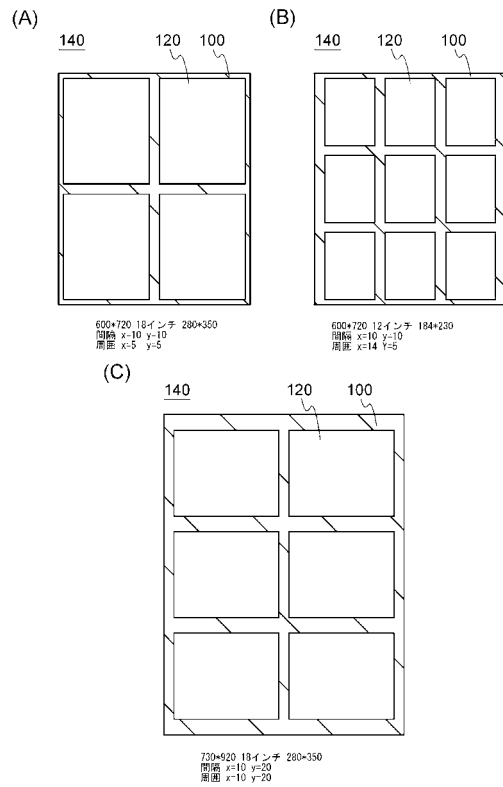
【図 2】



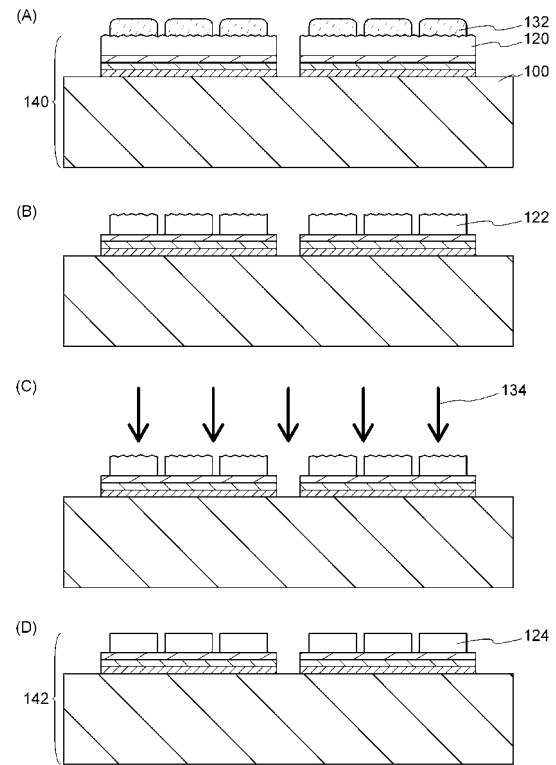
10

20

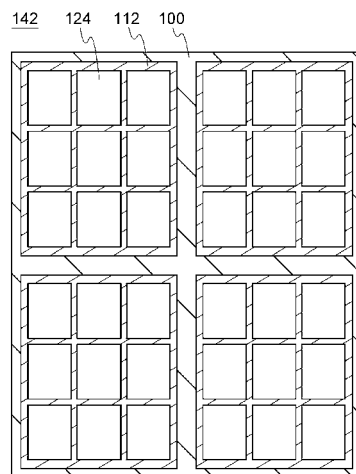
【図 3】



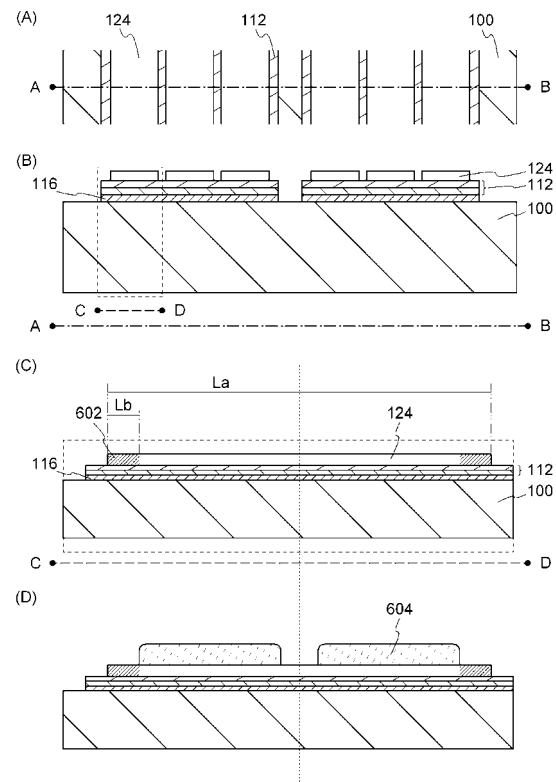
【図 4】



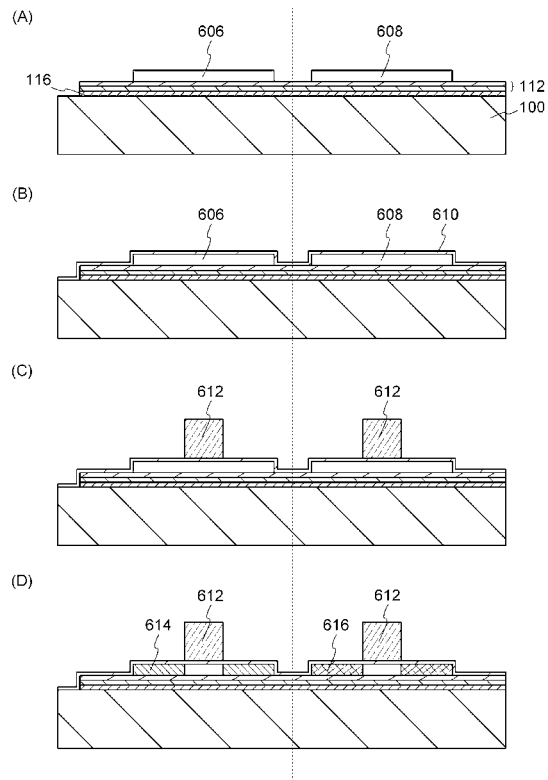
【図 5】



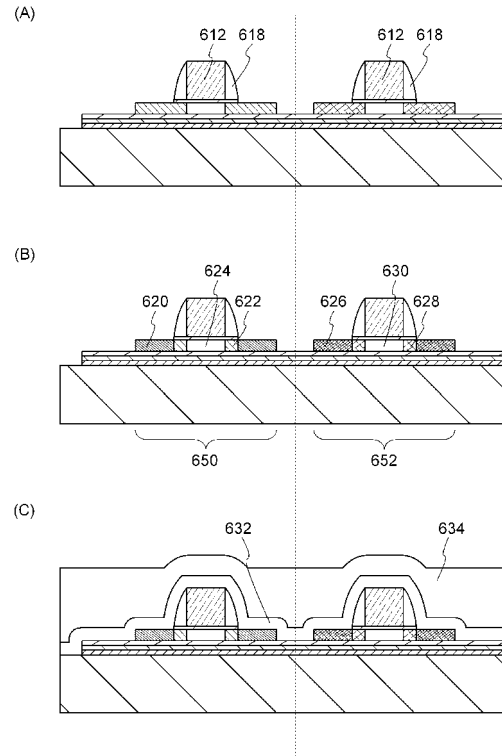
【図 6】



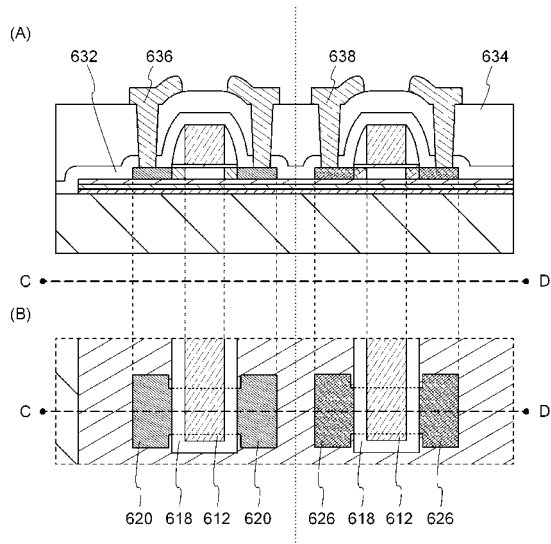
【図 7】



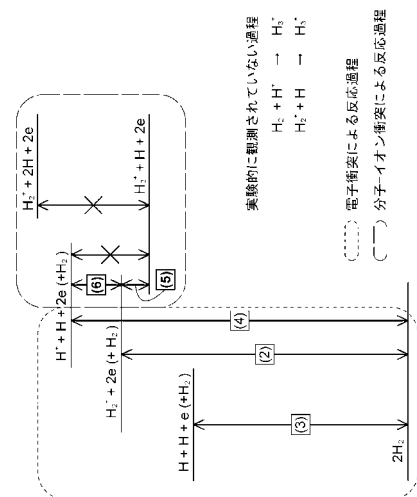
【図 8】



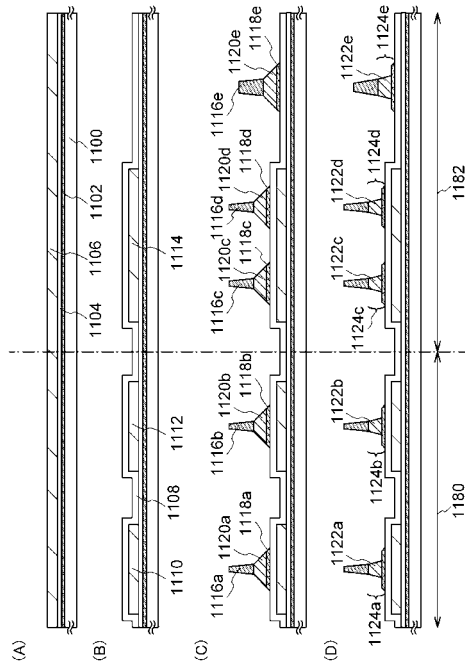
【図 9】



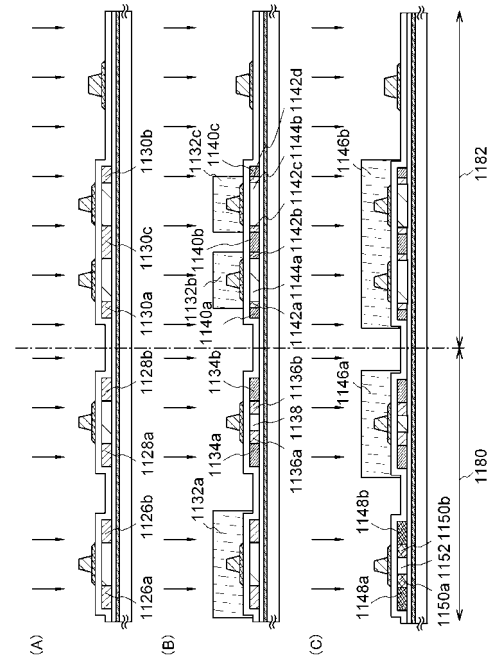
【図 10】



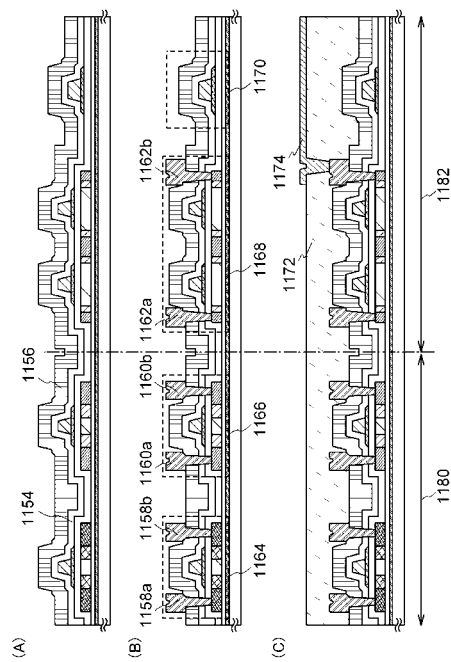
【図 1 1】



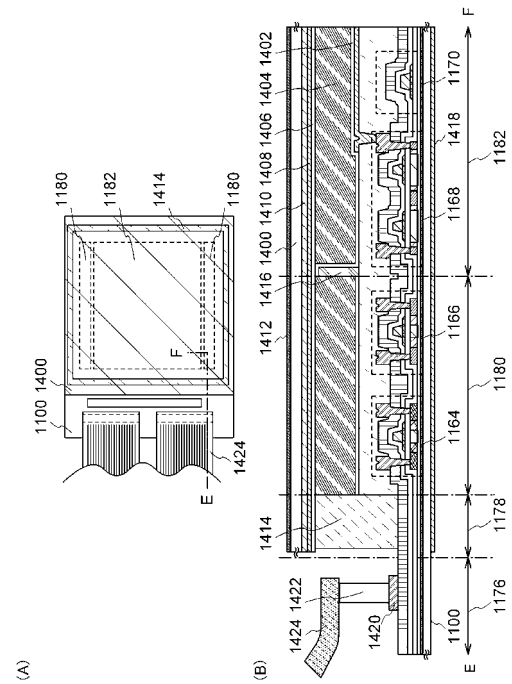
【図 1 2】



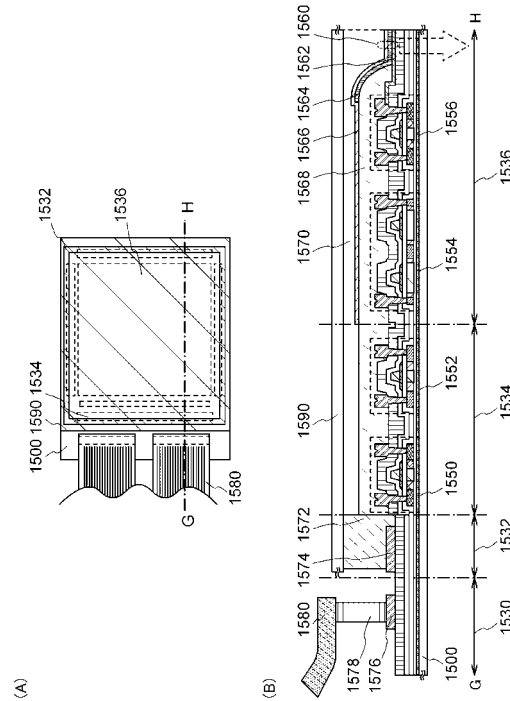
【図 1 3】



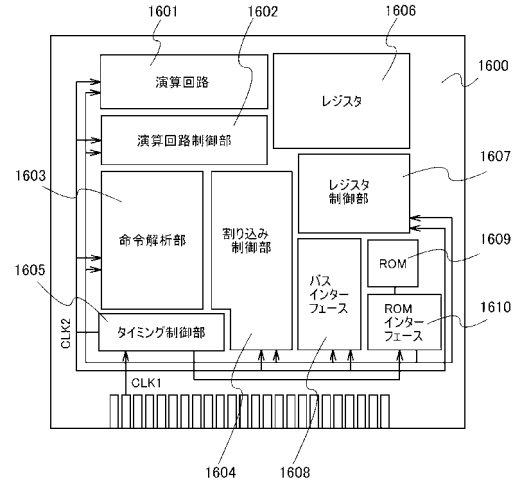
【図 1 4】



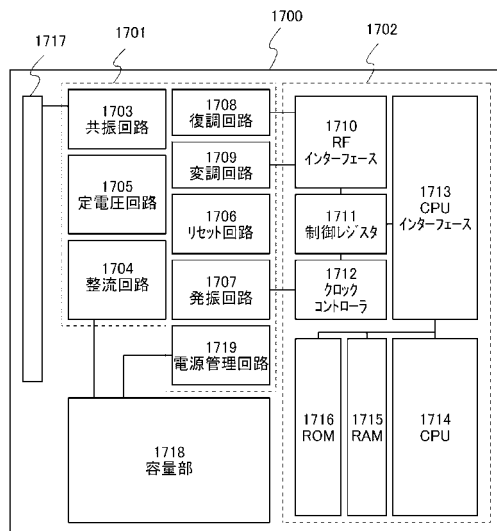
【図 15】



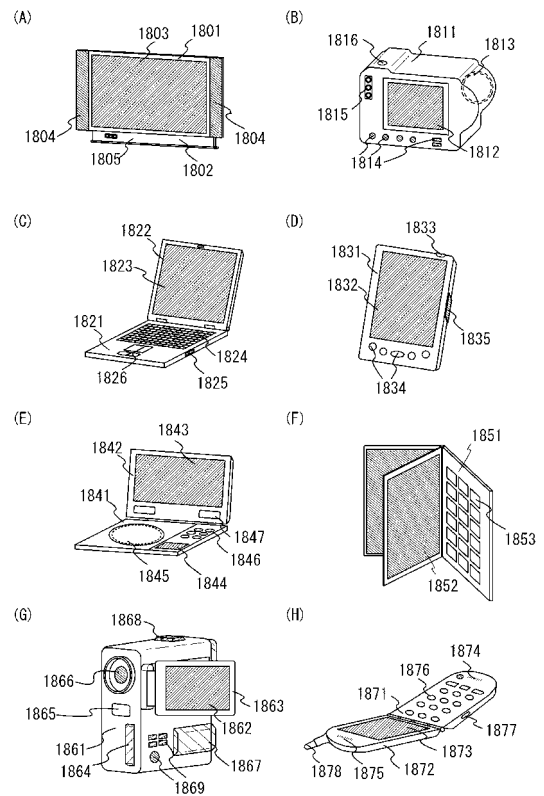
【図 16】



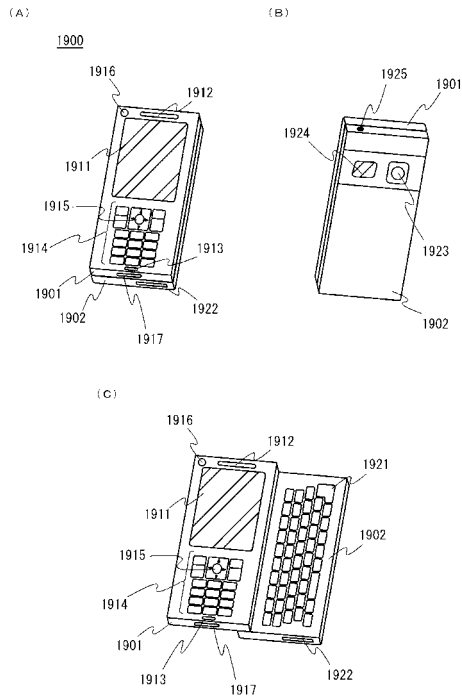
【図 17】



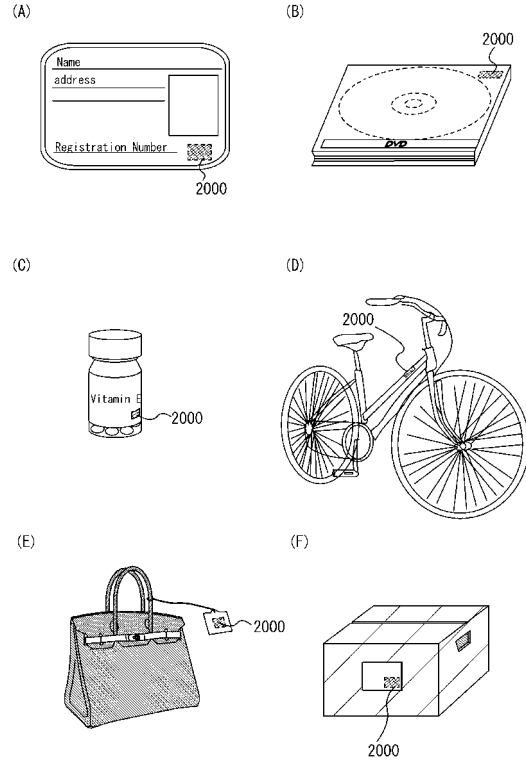
【図 18】



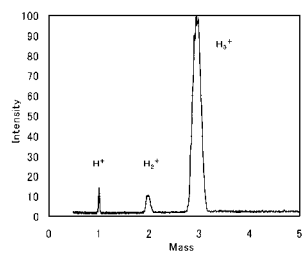
【図 19】



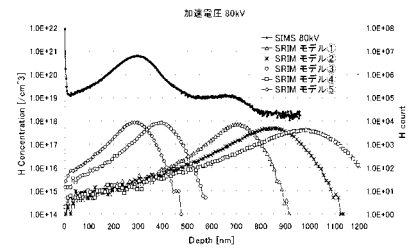
【図 20】



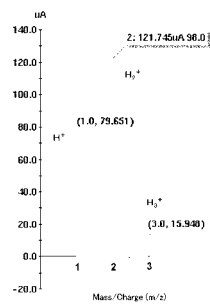
【図 21】



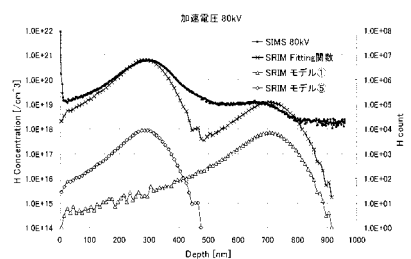
【図 23】



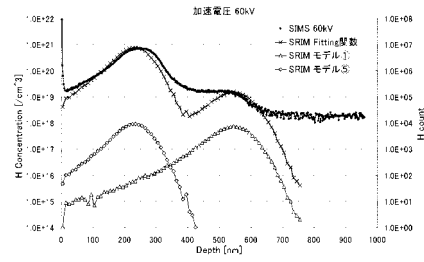
【図 22】



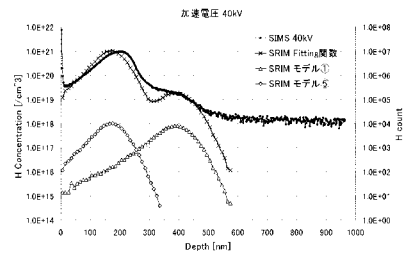
【図 24】



【図 25】



【図 26】



【図 27】

加速電圧	水素元素 (H) 比 (X : Y)	水素イオン 種比 (X : Y / 3)
80 kV	1 : 4.1	1 : 14.7
60 kV	1 : 4.2.5	1 : 14.2
40 kV	1 : 4.3.5	1 : 14.5

フロントページの続き

(56)参考文献 特開 2 0 0 3 - 1 4 2 6 6 4 (J P , A)
特開 2 0 0 1 - 2 0 3 3 4 0 (J P , A)
特表 2 0 0 5 - 5 1 4 7 7 0 (J P , A)
特開 2 0 0 4 - 1 3 4 6 7 5 (J P , A)
特開昭 6 4 - 0 6 1 9 4 3 (J P , A)
特開 2 0 0 2 - 1 7 0 9 4 2 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 2 1 / 0 2
H 0 1 L 2 1 / 2 0
H 0 1 L 2 1 / 3 3 6
H 0 1 L 2 7 / 1 2
H 0 1 L 2 9 / 7 8 6