(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 4 月 17 日(17.04.2014)

WIPO | PCT

(10) 国際公開番号
WO 2014/057751 A1

(51) 国際特許分類:
H01G 4/12 (2006.01) *H01G 4/30* (2006.01)
H01G 4/232 (2006.01)

(21) 国際出願番号: PCT/JP2013/074061

(22) 国際出願日: 2013 年 9 月 6 日(06.09.2013)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2012-224220 2012 年 10 月 9 日(09.10.2012) JP

(71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足１丁目１０番１号 Kyoto (JP).

(72) 発明者: 大森貴史 (OMORI, Takashi); 〒6178555 京都府長岡京市東神足１丁目１０番１号 株式会社村田製作所内 Kyoto (JP). 古賀誠史 (KOGA, Seiji); 〒6178555 京都府長岡京市東神足１丁目１０番１号 株式会社村田製作所内 Kyoto (JP). 池田潤 (IKEDA, Jun); 〒6178555 京都府長岡京市東神足１丁目１０番１号 株式会社村田製作所内 Kyoto (JP).

(74) 代理人: 西澤均 (NISHIZAWA, Hitoshi); 〒5500002 大阪府大阪市西区江戸堀１丁目２番１１号 大同生命南館５階 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

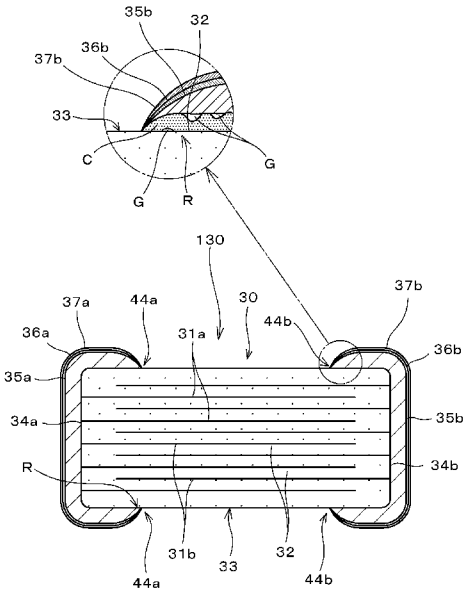
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: LAMINATED CERAMIC ELECTRONIC COMPONENT AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称 : 積層セラミック電子部品およびその製造方法

図2



(57) **Abstract**: Provided are: a highly reliable laminated ceramic electronic component wherein deterioration of laminated ceramic element strength close to a circumferential end portion of an external electrode, and reliability deterioration due to the strength deterioration are not generated; and a method for manufacturing the laminated ceramic electronic component. External electrodes (35a, 35b) contain an inorganic substance containing at least Si, and on the interface between each of the circumferential end portions (44a, 44b) of the external electrodes, and a ceramic layer (32) constituting a laminated ceramic element (33), a crystalline phase (C) is formed, said crystalline phase containing at least Si, Ti, and Ba. The value of a crystalline phase area ratio that indicates relationship between the area of a glass phase (G), and the area of the crystalline phase (C) formed on the interface between each of the external electrode regions and the ceramic layer is within the range of 75-98 %, said regions being within 5 μm from the circumferential end portion of each of the external electrodes. Crystalline phase area ratio (%)={crystalline phase area/(crystalline phase area+glass phase area)}×100

(57) 要約: 外部電極の周縁端部の近傍における積層セラミック素子の強度低下やそれに起因する信頼性の低下などを引き起こすことのない、信頼性の高い積層セラミック電子部品およびその製造方法を提供する。 外部電極３５ａ，３５ｂが少なくともＳｉを含有する無機物質を含み、外部電極の周縁端部４４ａ，４４ｂにおける、積層セラミック素子３３を構成するセラミック層３２との界面に、少なくともＳｉ、Ｔｉ、およびＢａを含む結晶相Ｃが形成されており、かつ、外部電極の周縁端部から５μｍ以内の領域における、セラミック層との界面に形成された結晶相Ｃの面積とガラス相Ｇの面積との関係を示す結晶相面積比率の値が７５～９８％の範囲となるようにする。 結晶相面積比率(％)＝{結晶相面積／(結晶相面積＋ガラス相面積)}×１００

WO 2014/057751 A1

明　細　書

発明の名称 ： 積層セラミック電子部品およびその製造方法

技術分野

[0001] 本発明は、例えば、積層セラミックコンデンサなどの積層セラミック電子部品およびその製造方法に関し、詳しくは、内部電極を備えた積層セラミック素子の表面に、前記内部電極と導通するように配設された外部電極を備えた積層セラミック電子部品および該積層セラミック電子部品の製造方法に関する。

背景技術

[0002] 例えば、積層セラミック電子部品の代表的なものの１つである積層セラミックコンデンサは、複数の内部電極がセラミック層を介して積層された積層セラミック素子と、内部電極と導通するように積層セラミック素子の表面に配設された外部電極とを備えた構造を有している。

[0003] そして、このような積層セラミック電子部品の外部電極として、例えば、セラミック焼結体からなるベアチップの表面に接する第１層と、この第１層に積層形成された第２層からなる２層構造を有し、第１層を金属レジネートを有機バインダおよび有機溶剤に分散させた導電性ペーストを用いて形成し、第２層を金属粉末を熱硬化性樹脂および有機溶剤に分散させた導電性ペーストを用いて形成した外部電極が提案されている（特許文献１参照）。

[0004] また、他の外部電極として、セラミック焼結体からなるベアチップの表面に接する外部電極であって、金属レジネートを有機バインダおよび有機溶剤に分散させた導電性ペーストを用いて形成した外部電極が提案されている（特許文献２参照）。

[0005] そして、これらの外部電極は、めっき層を形成する際の耐めっき液性が良好で、これらの外部電極を備えた電子部品は、優れた電気的特性、信頼性、機械的特性を実現することができるとされている。

[0006] しかしながら、金属レジネートを用いた導電性ペーストは一般に高価で、

製品のコストの増大を招くなどの問題がある。

[0007] 一方、これらの金属レジネートを含む導電性ペーストとは異なり、例えば、導電成分である金属粉末と、ガラスフリットと、有機ビヒクルとを含む導電性ペーストを用いて形成される外部電極も、積層セラミックコンデンサなどの積層セラミック電子部品に広く提供されている。

[0008] ところで、例えば、図３に示すように、表面実装型の積層セラミックコンデンサ１３０は、一般的に、複数の内部電極１３１ａ，１３１ｂがセラミック層１３２を介して積層された焼結済みの積層セラミック素子１３３（セラミックコンデンサ素子）の両端面１３４ａ，１３４ｂに、内部電極１３１ａ，１３１ｂと導通するように外部電極１３５ａ，１３５ｂが配設された構造を有している。

[0009] そして、外部電極１３５ａ，１３５ｂは、積層セラミック素子１３３の両端面１３４ａ，１３４ｂから、積層セラミック素子１３３の側面１３６に回り込むように形成されている。なお、直方体形状のセラミック素体１３３は、４つの側面を備えており、外部電極１３５ａ，１３５ｂは、両端面１３４ａ，１３４ｂのそれぞれから、４つの側面に回り込んでいる。

[0010] また、外部電極１３５ａ，１３５ｂには、はんだ付け時のくわれ（外部電極のはんだへの溶解）を防止するためにＮｉめっき膜を形成したり、さらには、はんだ付け性を確保するために、Ｎｉめっき膜上に、Ｓｎめっき膜を形成したりすることが行われることが多い。

[0011] しかしながら、外部電極１３５ａ，１３５ｂ上にめっき膜を形成する工程（めっき工程）で、外部電極１３５ａ，１３５ｂの回り込み部分の先端部（回り込み先端部）１４４ａ，１４４ｂから、積層セラミック素子１３３と外部電極１３５ａ，１３５ｂの間にめっき液が浸入し、セラミック成分が溶出する。その結果、外部電極１３５ａ，１３５ｂの回り込み先端部１４４ａ，１４４ｂの近傍における積層セラミック素子１３３の強度が低下してリフロー時にクラックを発生したり、たわみ強度が不十分になって信頼性が低下したりするという問題点がある。

先行技術文献

特許文献

[0012] 特許文献1：特開平９－１９０９５０号公報

特許文献2：特開平９－２６６１２９号公報

発明の概要

発明が解決しようとする課題

[0013] 本発明は、上記課題を解決するものであり、外部電極の周縁端部の近傍における積層セラミック素子の強度低下やそれに起因する信頼性の低下などを引き起こすことのない、信頼性の高い積層セラミック電子部品およびその製造方法を提供することを目的とする。

課題を解決するための手段

[0014] 上記課題を解決するために、本発明の積層セラミック電子部品は、

内部電極とセラミック層とが積層された構造を有する積層セラミック素子に、前記内部電極と電気的に導通するように外部電極が配設されてなる積層セラミック電子部品であって、

前記外部電極が少なくともＳｉを含有する無機物質を含み、

前記外部電極の周縁端部における、前記積層セラミック素子を構成する前記セラミック層との界面に、少なくともＳｉ、Ｔｉ、およびＢａを含む結晶相が形成されており、かつ、

前記外部電極の周縁端部から５μｍ以内の領域における、前記セラミック層との界面に形成された前記結晶相の面積とガラス相の面積との関係を示す下記結晶相面積比率の値が７５～９８％の範囲にあること

を特徴としている。

結晶相面積比率(％)＝{結晶相面積／(結晶相面積＋ガラス相面積)}×１００

[0015] また、本発明の積層セラミック電子部品の製造方法は、

内部電極とセラミック層とが積層された構造を有する積層セラミック素子

に、前記内部電極と電気的に導通するように外部電極が配設されてなる積層セラミック電子部品の製造方法であって、

前記積層セラミック素子に、少なくともＳｉを含有する外部電極形成用の導電性ペーストを付与し、前記積層セラミック素子と前記導電性ペーストとの界面にＳｉと、Ｔｉと、Ｂａとが存在する状態とする工程と、

前記導電性ペーストを焼き付けることにより前記外部電極を形成する工程と、

酸素起電力６５０～８５０ｍＶの雰囲気中、トップ温度８５０～１０００℃の条件下に熱処理を施すことにより、前記外部電極の周縁端部における、前記積層セラミック素子を構成する前記セラミック層との界面に、少なくともＳｉ、Ｔｉ、およびＢａを含む結晶相を生成させるとともに、前記外部電極の周縁端部から５μｍ以内の領域における、前記結晶相の面積とガラス相の面積との関係を示す下記結晶相面積比率が７５～９８％の範囲となるように前記結晶相を生成させる工程と

を備えていること特徴としている。

結晶相面積比率(％)＝{結晶相面積／(結晶相面積＋ガラス相面積)}×１００

発明の効果

[0016] 本発明の積層セラミック電子部品は、上述のように、外部電極が少なくともＳｉを含有する無機物質を含み、外部電極の周縁端部における、積層セラミック素子を構成するセラミック層との界面に、少なくともＳｉ、Ｔｉ、およびＢａを含む結晶相を形成するとともに、外部電極の周縁端部から５μｍ以内の領域における、セラミック層との界面に形成された結晶相の面積とガラス相の面積との関係を示す結晶相面積比率の値が７５～９８％の範囲になるようにしているので、外部電極の表面にめっき膜を形成する場合に、めっき液が外部電極の周縁端部と、積層セラミック素子を構成するセラミック層との界面に浸入しにくく、かつ、仮に外部電極の周縁端部とセラミック層との界面にめっき液が浸入したとしても、Ｓｉ、Ｔｉ、およびＢａを含む結晶

相が、耐めっき液性に優れているため、めっき液のさらに奥への浸入を抑制、防止することが可能になる。

その結果、外部電極の周縁端部の近傍における、セラミック層からのセラミック構成成分の溶出を抑制することが可能になり、積層セラミック素子の強度低下やそれに起因する信頼性の低下などを引き起こすおそれの少ない、信頼性の高い積層セラミック電子部品を得ることができるようになる。

[0017] また、本発明の積層セラミック電子部品の製造方法は、上述のように、導電性ペーストを焼き付けて外部電極を形成した後、上述の所定の条件で熱処理を施すことにより、外部電極の周縁端部における、積層セラミック素子を構成するセラミック層との界面に、少なくともＳｉ、Ｔｉ、およびＢａを含む結晶相を生成させるとともに、外部電極の周縁端部から５μｍ以内の領域における、結晶相の面積とガラス相の面積との関係を示す結晶相面積比率が７５～９８％の範囲となるように結晶相を生成させるようにしているので、外部電極の表面にめっき膜を形成する場合にも、めっき液が外部電極の周縁端部と、セラミック層との界面に浸入しにくく、外部電極の回り込み先端部の近傍における、セラミック構成成分の溶出や、それに起因する積層セラミック素子の強度低下などを引き起こすことのない、信頼性の高い積層セラミック電子部品を確実に製造することができる。

図面の簡単な説明

[0018] [図1]本発明の一実施形態にかかる積層セラミック電子部品の構成を模式的に示す斜視図である。

[図2]本発明の一実施形態にかかる積層セラミック電子部品の構成を模式的に示す断面図である。

[図3]一般的な積層セラミック電子部品（積層セラミックコンデンサ）の構成を示す断面図である。

発明を実施するための形態

[0019] 以下に本発明の実施形態を示して、本発明の特徴とするところをさらに詳しく説明する。

[0020] ［積層セラミックコンデンサ］

図１は本発明の一実施形態にかかる積層セラミック電子部品（ここでは積層セラミックコンデンサ）を示す斜視図、図２は図１のＡ－Ａ線断面図である。

[0021] 図１，２に示すように、積層セラミックコンデンサ３０は、複数の内部電極３１ａ，３１ｂがセラミック層３２を介して積層された焼結済みの積層セラミック素子３３（セラミックコンデンサ素子）を備えている。

また、積層セラミック素子３３の両端面３４ａ，３４ｂに、内部電極３１ａ，３１ｂの一端側が交互に引き出されている。

[0022] そして、各内部電極３１ａ，３１ｂと導通するように、積層セラミック素子３３の両端面３４ａ，３４ｂには、一対の外部電極３５ａ，３５ｂが配設されている。

[0023] 外部電極３５ａ，３５ｂは、積層セラミック素子３３の両端面３４ａ，３４ｂから、積層セラミック素子３３の側面３６に回り込むように形成されている。なお、直方体形状のセラミック素体３３は、４つの側面３６を備えており、外部電極３５ａ，３５ｂは、両端面３４ａ，３４ｂのそれぞれから、４つの側面３６に回り込んでいる。

[0024] また、この積層セラミックコンデンサ３０においては、外部電極３５ａ，３５ｂの回り込み部分の先端部（周縁端部）４４ａ，４４ｂと、積層セラミック素子３３を構成するセラミック層３２との界面に、図２に模式的に示すように、少なくともＳｉ、Ｔｉ、およびＢａとを含む結晶相Ｃと、ガラス相Ｇとが所定の割合で存在するように構成されている。

[0025] すなわち、外部電極３５ａ，３５ｂの回り込み部分の先端部（周縁端部）４４ａ，４４ｂから５μｍ以内の領域Ｒ（図２）における、外部電極３５ａ，３５ｂと積層セラミック素子３３を構成するセラミック層３２との界面に形成された結晶相Ｃの面積とガラス相Ｇの面積との関係を示す結晶相面積比率（結晶相面積比率(％)＝{結晶相面積／(結晶相面積＋ガラス相面積)}×１００）の値が７５～９８％の範囲となるように構成されている。

[0026] なお、この積層セラミックコンデンサ３０において、セラミック層３２は、ＢａおよびＴｉを主成分とするペロブスカイト構造を有する誘電体セラミックから形成されており、また、内部電極３１ａ，３１ｂは、Ｎｉからなる卑金属電極である。

[0027] また、外部電極３５ａ，３５ｂは、Ｃｕ粉末を導電成分として、これにガラスフリットなどを配合した導電性ペーストを塗布して焼き付けることにより形成されたＣｕ焼き付け電極層である。

[0028] また、外部電極３５ａ，３５ｂ上には、Ｎｉめっき膜３６ａ，３６ｂが形成され、さらにＮｉめっき膜３６ａ，３６ｂ上にＳｎめっき膜３７ａ，３７ｂが形成されている。

[0029] ［積層セラミックコンデンサの製造方法］

次に、本発明の実施形態にかかる積層セラミックコンデンサ３０の製造方法について説明する。

[0030] （１）まず、Ｂａ、Ｔｉを含むペロブスカイト型化合物からなるセラミック誘電体粉末に対し、有機バインダ、有機溶剤、可塑剤、および分散剤を所定の割合で配合して混合し、セラミックスラリーを調整する。

[0031] （２）それから、このセラミックスラリーを、樹脂フィルム上に、乾燥後の厚みが４．０μｍになるようにシート成形して、セラミックグリーンシートを作製する。

[0032] （３）次に、このセラミックグリーンシートに、焼成後の積層セラミック素子の大きさ（幅：３．２ｍｍ、長さ：１．６ｍｍ）に対応するようなパターンで、内部電極形成用の導電性ペーストを、乾燥後の厚みが２μｍになるようにスクリーン印刷する。

[0033] なお、内部電極形成用の導電性ペーストに用いられる導電成分（金属成分）に特別の制約はないが、卑金属粉末であるＮｉ、Ｎｉ合金、Ｃｕ、Ｃｕ合金などを用いたものを適宜用いることができる。

この実施形態では、平均粒径０．３μｍのＮｉ粉末５０重量部と、ブチルカルビトールにエチルセルロース１０重量部を溶解した樹脂溶液４５重量部

と、残部の分散剤および増粘剤とを配合してなる導電性ペーストを用いた。

[0034] （４）それから、導電性ペーストをスクリーン印刷したセラミックグリーンシートを樹脂フィルムから剥離後、３５０枚重ねて、圧着することにより積層体を形成し、この積層体を所定の大きさにカットして個々の未焼成の積層セラミック素子（チップ）に分割する。

[0035] （５）そして、分割された個々の積層セラミック素子を、窒素雰囲気中、４００℃、１０ｈｒの条件で脱脂処理した後、窒素－水素－水蒸気混合雰囲気中、トップ温度１２００℃、酸素分圧10^{-9}～10^{-10}ＭＰａの条件で焼成する。

[0036] （６）次に、得られた焼成後の積層セラミック素子に、Ｃｕ粉末７０重量部、ホウケイ酸亜鉛系ガラスフリットと石英とを８：２で混合したガラスフリット１０重量部、ブチルカルビトールにエチルセルロース２０重量部を溶かした樹脂溶液２０重量部を含有する導電性ペースト（外部電極ペースト）を、乾燥後の厚みが５０μｍになるようにディップ法により塗布し、乾燥させる。なお、塗布した導電性ペーストの厚みは、積層セラミック素子３３の両端面３４ａ，３４ｂにおける厚みである。

[0037] （７）その後、窒素－Ａｉｒ－水蒸気混合雰囲気もしくは窒素－水素－水蒸気混合雰囲気中、トップ温度８００℃、酸素起電力が２８０ｍＶの条件で焼成することにより、外部電極（Ｃｕ焼き付け電極層）を形成する。

[0038] （８）それから、外部電極（Ｃｕ焼き付け電極層）を形成した後の積層セラミック素子を、表１に示す条件で熱処理して、外部電極の周縁端部における、セラミック層との界面に、少なくともＳｉと、Ｔｉと、Ｂａとを含む結晶相と、ガラス相を所定の割合で生成させる。

なお、表１の試験番号１および２の試料は、熱処理条件が本発明の要件を満たさない比較例の試料であり、試験番号３～８は、熱処理条件が本発明の要件を満たす実施例の試料である。

[0039] （９）次に、外部電極（Ｃｕ焼き付け電極層）上に、Ｎｉめっきを施して、外部電極を覆うようにＮｉめっき膜を形成し、さらにＮｉめっき膜上に、

Ｓｎめっきを施して、Ｎｉめっき膜を覆うようにＳｎめっき膜を形成する。

これにより、図１，２に示すような構造を有する積層セラミックコンデンサが得られる。

[0040] ［特性の評価］

上述のようにして作製した試料（積層セラミックコンデンサ）について、外部電極３５ａ，３５ｂの回り込み部分の先端部（周縁端部）４４ａ，４４ｂから５μｍ以内の領域Ｒ（図２）における、外部電極３５ａ，３５ｂと積層セラミック素子３３を構成するセラミック層３２との界面に形成された結晶相Ｃ（図２）とガラス相Ｇ（図２）の生成状態（結晶相面積比率）、結晶相の元素特性を調べるとともに、たわみ試験を行った。以下に説明を行う。

[0041] （１）結晶相およびガラス層の生成状態

外部電極の回り込み部分の先端部（周縁端部）から５μｍ以内の領域における、セラミック層との界面における結晶相およびガラス相の生成状態を調べるために、積層セラミックコンデンサの幅（Ｗ）方向中央部を、長さ（Ｌ）方向に沿って、厚み（Ｔ）方向に切断した断面（図２参照）の四隅の外部電極３５ａ，３５ｂの周縁端部４４ａ，４４ｂから５μｍ以内の領域Ｒを、ＦＩＢ（Focused Ion Beam）を用いて研磨処理した後、ＳＩＭ（Secondary Ion Microscopy）を用いて観察した。

[0042] 観察したＳＩＭ像のチャネリングコントラストの違いから、外部電極の周縁端部から５μｍ以内の領域における、セラミック層との界面における結晶相およびガラス相の面積の関係を調べた。

[0043] また、結晶相と判定した箇所については、その箇所をＦＩＢ加工で切り取り、ＴＥＭ(Transmission Electron Microscope)を用いてスポット回折を行い、結晶ピークがあることを確認した。

また、ガラス相と判定した箇所についても、同様にその箇所をＦＩＢ加工で切り取り、ＴＥＭを用いてスポット回折を行い、結晶ピークがないことを確認した。

[0044] また、ＳＩＭ像から判断した結晶相およびガラス相をマーキングし、画像

処理によりそれぞれの面積を算出し、下記式により結晶相面積比率の平均を求めた（少数点以下は四捨五入して算出）。

結晶相面積比率(%)＝{結晶相面積／(結晶相面積＋ガラス相面積)}×１００

その結果を表１に併せて示す。

[0045] （２）結晶相の元素特性

外部電極の周縁端部から５μｍ以内の領域における外部電極と、セラミック層との界面における結晶相の組成を調べるために、積層セラミックコンデンサの幅（Ｗ）方向中央部を、長さ（Ｌ）方向に沿って、厚み（Ｔ）方向に切断した断面（図２参照）の四隅の、外部電極とセラミック層との界面をＦＩＢを用いて研磨処理した後、ＦＥ－ＷＤＸ（Field-Emission Wavelength-Dispersive X-ray Spectrometry）を用いて定性分析を行い、Ｓｉ、Ｂａ、Ｔｉ元素の存在を調べた。その結果を表１に併せて示す。

[0046]

[表1]

試験番号	熱処理条件			結晶相面積比率(%)	結晶相中のSi, Ba, Tiの有無	たわみ試験でのクラック発生率(%)	判定
	トップ温度(℃)	トップ温度の酸素起電力(mv)	トップ温度キープ時間(min)				
1*	なし	なし	なし	35	有	25	×
2*	800	500	120	70	有	5	×
3	850	650	60	75	有	0	○
4	850	850	60	89	有	0	○
5	900	650	120	82	有	0	○
6	900	850	180	98	有	0	○
7	1000	850	60	90	有	0	○
8	1000	650	120	91	有	0	○

[0047] （３）たわみ試験

ガラスエポキシ基板に上述のようにして作製した積層セラミックコンデンサ（試料）をはんだ実装し、１．０ｍｍ／ｓの速さで荷重を加え、たわみ量が１．５ｍｍに達してから５±１ｓ間保持した。その後、積層セラミックコンデンサを断面研磨し、研磨面を観察してクラックの発生の有無を調べた。そして、試験に供した試料に対するクラックの発生の認められた試料の数からクラックの発生率を算出した（ｎ＝２０）。その結果を表１に併せて示す。

[0048] 表１に示すように、外部電極（Ｃｕ焼き付け電極層）を形成した後の熱処理（結晶相を生成させるための熱処理）を行っていない試験番号１の試料と、熱処理は行っているが、熱処理時の条件（トップ温度および雰囲気の酸素起電力）が本発明の要件を満たさない試験番号２の試料の場合、たわみ試験において、高い割合でクラックが発生することが確認された。

[0049] 一方、本発明の要件を満たす条件下で熱処理を行った、試験番号３～８の試料は、外部電極の回り込み部分の先端部（周縁端部）から５μｍ以内の領域における、外部電極とセラミック層との界面の結晶相面積比率が、７５～９８％の範囲にあること、および、たわみ試験の結果が良好であることが確認された。

[0050] また、上記結晶相は、少なくともＳｉ、Ｂａ、およびＴｉを含む結晶相であることが確認された。なお、この結晶相は、Ｎｉめっき液に溶出しないことから、結晶相が増えることにより、結果として外部電極の回り込み部分の先端部（周縁端部）の耐Ｎｉめっき液性が向上し、強度が向上する。

[0051] なお、この実施形態では、結晶相面積比率の上限が９８％となっているが、これはこの実施形態の作製方法では、結晶相面積比率が９８％までの試料しか作製することができなかったことによる。

[0052] 上記実施形態では、結晶相に含まれるＳｉが導電性ペースト（外部電極ペースト）から供給され、ＴｉとＢａが積層セラミック素子を構成するセラミック層から供給される場合（すなわち、導電性ペーストに由来するＳｉと、セラミック層に由来するＴｉとＢａとを含む結晶相が形成される場合）を例

にとって説明したが、本発明においては、結晶相を構成するＳｉ、Ｔｉ、およびＢａは、外部電極形成用材料（外部電極ペースト）に含まれていてもよく、また、積層セラミック素子を構成するセラミック層に含まれていてもよい。

[0053] また、Ｓｉ、Ｔｉ、およびＢａの任意の一部が、外部電極形成用材料（外部電極ペースト）に含まれており、残りが、セラミック層に含まれていてもよい。

[0054] 例えば、具体的な例として、Ｓｉ、Ｔｉ、およびＢａのすべてが、外部電極形成用材料（外部電極ペースト）を構成するガラス成分に含まれていてもよい。外部電極ペーストの特性を改善する目的で、外部電極ペーストを構成するガラス材料として、ＴｉやＢａを添加したホウケイ酸系ガラスを用いる場合などにおいては、積層セラミック素子を構成するセラミック層として、ＴｉやＢａを含まないセラミック材料を用いることが可能である。

[0055] 本発明は、さらにその他の点においても、上記実施形態に限定されるものではなく、積層セラミック電子部品を構成する内部電極や外部電極の具体的な配設態様やめっき膜を形成する場合の具体的な条件などに関し、発明の範囲内において、種々の応用、変形を加えることが可能である。

符号の説明

[0056]

３０	積層セラミックコンデンサ
３１ａ，３１ｂ	内部電極
３２	セラミック層
３３	焼結済みの積層セラミック素子
３４ａ，３４ｂ	セラミックコンデンサ素子の両端面
３５ａ，３５ｂ	外部電極
３６	積層セラミック素子の側面
３６ａ，３６ｂ	Ｎｉめっき膜
３７ａ，３７ｂ	Ｓｎめっき膜
４４ａ，４４ｂ	外部電極の回り込み部分の先端部（周縁端部）

C	結晶相
G	ガラス相
R	外部電極の周縁端部から５μｍ以内の領域
L	積層セラミックコンデンサの長さ
T	積層セラミックコンデンサの厚み
W	積層セラミックコンデンサの幅

請求の範囲

［請求項1］ 内部電極とセラミック層とが積層された構造を有する積層セラミック素子に、前記内部電極と電気的に導通するように外部電極が配設されてなる積層セラミック電子部品であって、

前記外部電極が少なくともＳｉを含有する無機物質を含み、

前記外部電極の周縁端部における、前記積層セラミック素子を構成する前記セラミック層との界面に、少なくともＳｉ、Ｔｉ、およびＢａを含む結晶相が形成されており、かつ、

前記外部電極の周縁端部から５μｍ以内の領域における、前記セラミック層との界面に形成された前記結晶相の面積とガラス相の面積との関係を示す下記結晶相面積比率の値が７５～９８％の範囲にあること

を特徴とする積層セラミック電子部品。

結晶相面積比率(％)＝{結晶相面積／(結晶相面積＋ガラス相面積)}×１００

［請求項2］ 内部電極とセラミック層とが積層された構造を有する積層セラミック素子に、前記内部電極と電気的に導通するように外部電極が配設されてなる積層セラミック電子部品の製造方法であって、

前記積層セラミック素子に、少なくともＳｉを含有する外部電極形成用の導電性ペーストを付与し、前記積層セラミック素子と前記導電性ペーストとの界面にＳｉと、Ｔｉと、Ｂａとが存在する状態とする工程と、

前記導電性ペーストを焼き付けることにより前記外部電極を形成する工程と、

酸素起電力６５０～８５０ｍＶの雰囲気中、トップ温度８５０～１０００℃の条件下に熱処理を施すことにより、前記外部電極の周縁端部における、前記積層セラミック素子を構成する前記セラミック層との界面に、少なくともＳｉ、Ｔｉ、およびＢａを含む結晶相を生成さ

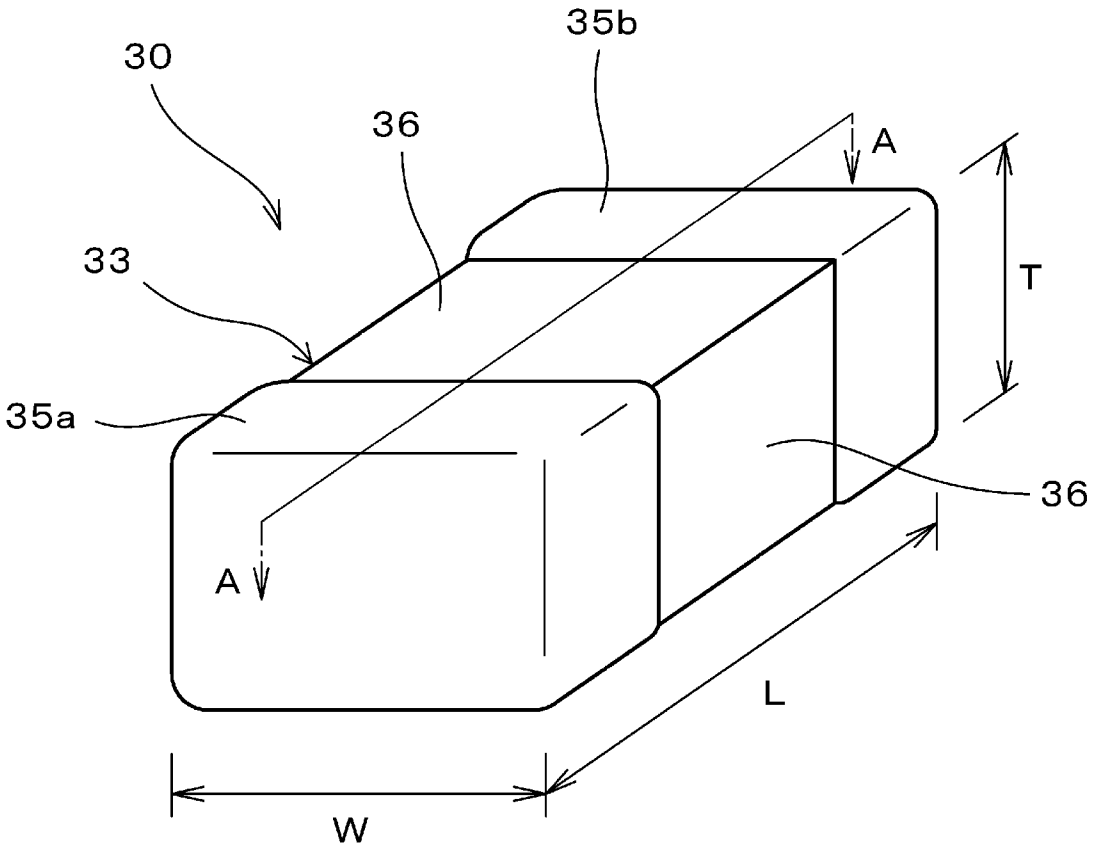
せるとともに、前記外部電極の周縁端部から５μｍ以内の領域における、前記結晶相の面積とガラス相の面積との関係を示す下記結晶相面積比率が７５～９８％の範囲となるように前記結晶相を生成させる工程と

を備えていることを特徴とする積層セラミック電子部品の製造方法。

結晶相面積比率(％)＝{結晶相面積／(結晶相面積＋ガラス相面積)}×１００

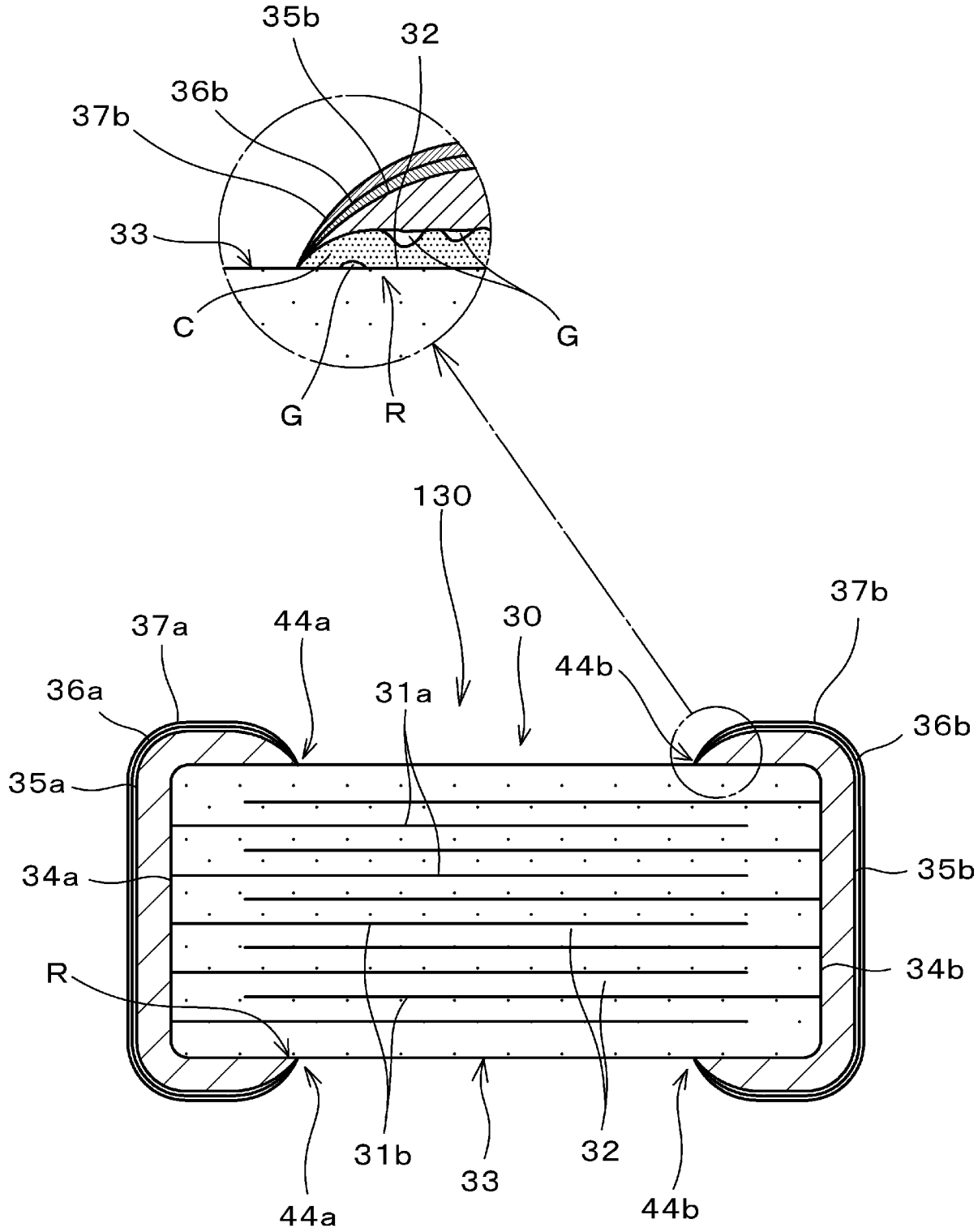
[図1]

図1

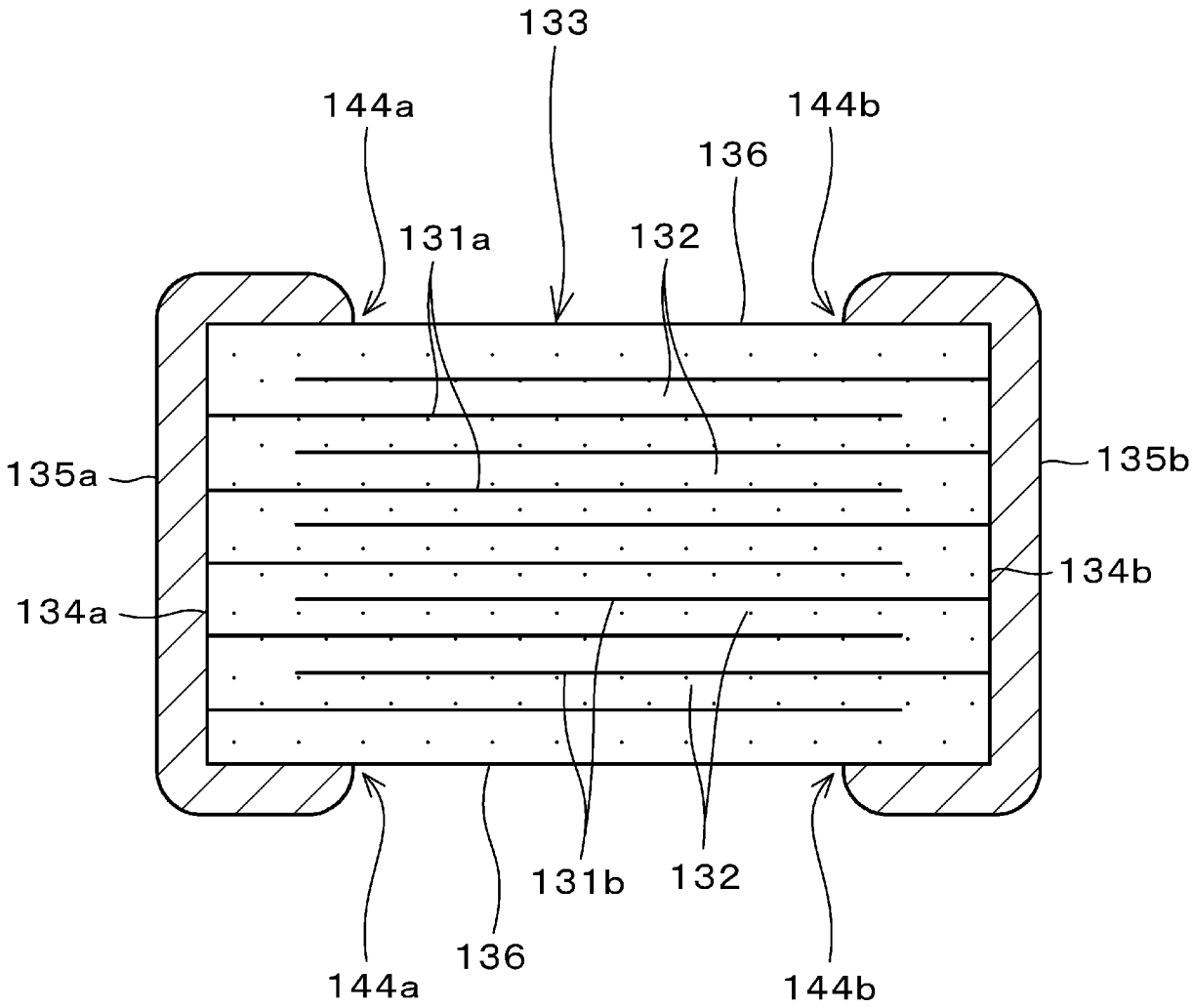


[図2]

図2


35b
32
36b
37b
33
C
G
G
R
130
37b
37a
44a
30
44b
36a
31a
36b
35a
35b
34a
34b
R
31b
33
32
44a
44b

[図3]
図3


133
144a
144b
136
131a
132
135a
135b
134b
134a
131b
132
136
144a
144b

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/074061

A. CLASSIFICATION OF SUBJECT MATTER
H01G4/12(2006.01)i, *H01G4/232*(2006.01)i, *H01G4/30*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01G4/12, H01G4/232, H01G4/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2012-169334 A (Koa Corp.), 06 September 2012 (06.09.2012), paragraphs [0016] to [0018], [0025] to [0028] (Family: none)	1-2
A	JP 2010-034503 A (Murata Mfg. Co., Ltd.), 12 February 2010 (12.02.2010), paragraphs [0049] to [0053] & US 2009/0323253 A1	1-2
A	JP 2012-119616 A (TDK Corp.), 21 June 2012 (21.06.2012), paragraphs [0038] to [0039] (Family: none)	1-2

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
07 October, 2013 (07.10.13)	15 October, 2013 (15.10.13)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/074061

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2012-156171 A (Taiyo Yuden Co., Ltd.), 16 August 2012 (16.08.2012), paragraphs [0029] to [0032] (Family: none)	1-2

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１３／０７４０６１

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01G4/12(2006.01)i, H01G4/232(2006.01)i, H01G4/30(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01G4/12, H01G4/232, H01G4/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１３年
日本国実用新案登録公報	１９９６－２０１３年
日本国登録実用新案公報	１９９４－２０１３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2012-169334 A (コーア株式会社) 2012.09.06, 段落【0016】-【0018】、【0025】-【0028】（ファミリーなし）	１－２
A	JP 2010-034503 A (株式会社村田製作所) 2010.02.12, 段落【0049】-【0053】 & US 2009/0323253 A1	１－２
A	JP 2012-119616 A (ＴＤＫ株式会社) 2012.06.21, 段落【0038】-【0039】（ファミリーなし）	１－２

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
０７．１０．２０１３	１５．１０．２０１３

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｄ　９８４８
小林　大介
電話番号　０３－３５８１－１１０１　内線　３５５１

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Ａ	JP 2012-156171 A（太陽誘電株式会社）2012.08.16, 段落【0029】-【0032】（ファミリーなし）	１－２