

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

119607

Patent dodatkowy
do patentu

Zgłoszono: 22.03.78 (P. 205562)

Pierwszeństwo:

Zgłoszenie ogłoszono: 14.01.80

Opis patentowy opublikowano: 15.06.1984

Int. Cl.³.

G08C 19/30

H03K 17/62

Twórca wynalazku: Leszek Mulka

Uprawniony z patentu: Instytut Komputerowych Systemów Automatyki i Pomiarów,
Wrocław (Polska)

Sposób i układ komutacji kanałów analogowych

Przedmiotem wynalazku jest sposób i układ komutacji kanałów analogowych mający zastosowanie w urządzeniach pomiarowych, cyfrowych systemach automatyki i systemach rejestracji danych.

Stan techniki. Znany jest z polskiego opisu patentowego nr 88520 sposób i układ współpracy komutatorów sygnałów analogowych i przetwornika analogowo—cyfrowego.

Sposób polega na tym, że wytworzony przez wybrany komutator impuls zerujący przesyła się do pozostałych komutatorów, a wybrany komutator i uruchomiony przetwornik analogowo—cyfrowy wytwarzają sygnał zajętości trwający przez czas łączenia kanału w wybranym komutatorze, lub przez czas przetwarzania w przetworniku, który rozprowadza się do pozostałych komutatorów, przy czym wybrany komutator załącza wybrany kanał dopiero po odmierzeniu czasu potrzebnego na rozłączenie kanału połączonego poprzednio w dowolnym komutatorze.

Układ do stosowania tego sposobu składa się z przetwornika analogowo—cyfrowego, który wytwarza sygnał zajętości kanału z komutatorów, przy czym komutatory te są połączone równolegle a wraz z jednym komutatorem stanowią one połączenie równoległokaskadowe. Komutatory są połączone pomiędzy sobą liniami zerowania i liniami zajętości magistrali działającymi na zasadzie sprzężenia liniowego o dwukierunkowym działaniu.

Znane jest również z innego polskiego opisu patentowego nr 72 997 wielokanałowe urządzenie do programowanego przełączenia kanałów, w którym wyjścia kodowe stanu licznika sterującego są połączone przez przełączniki programujące z wejściem układu logicznego, połączonego z generatorem impulsów, którego wyjście jest połączone z jednym wejściem licznika sterującego.

Sygnał przełączający jest wprowadzony na drugie wejście licznika sterującego i na wejście układu opóźniającego, przy czym klucze kanałowe są połączone z licznikiem sterującym i z układem opóźniającym.

Istota wynalazku. W sposobie według wynalazku wybrany kanał załącza się na czas łączenia równy czasowi włączenia pamięci buforowej przy pomocy impulsu z układu sterowania, a licznik kasuje się impulsem zerowania z układu sterowania przy pomocy bramkującego układu każdorazowo po zakończeniu łączenia przy komutacji programowanej i jednorazowo po zakończeniu ostatniego łączenia w cyklu przy komutacji cyklicznej,

zaś dodatkowo przy komutacji cyklicznej wybieranie kolejnych kanałów dokonuje się impulsami taktowymi występującymi na przemian z impulsami włączania pamięci buforowej, przy czym impulsy taktowe przesyła się bramką, którą otwiera się sygnałem z przerzutnika na czas pełnego cyklu komutacji.

W układzie według wynalazku liczące wejście licznika jest połączone z wyjściem bramki, której jedno wejście jest połączone z układem sterującym, a drugie z wyjściem i jednym wejściem ustawiającym bistabilnego przerzutnika, zaś drugie ustawiające wejście jest połączone do masy, kolejno zaś wyjście kasujące tego przerzutnika są połączone z układem sterującym, natomiast wejście taktowe przerzutnika jest połączone z wejściem zerującym licznika i wyjściem układu bramek, którego jedno wejście jest połączone z ostatnim wyjściem dekodera, a pozostałe z układem sterującym, z którym jest połączony także blok pamięci buforowej.

Przedmiot wynalazku realizuje programowane, bądź cykliczne wybieranie kanałów w tym samym układzie komutatora, co pozwala na zastosowanie jednego typu komutatora zarówno w programowanych urządzeniach systemowych jak i w urządzeniach prostych, co w rezultacie prowadzi do unifikacji układów komutacyjnych i uproszczenia konstrukcyjnego rozwiązań.

Zastosowanie odpowiednio sterowanej pamięci buforowej zapewnia niezależnienie się od stanów nieustalonych przy przełączeniu kanałów, które są źródłem istotnych błędów pomiarowych, zwłaszcza w komutatorach elektromechanicznych z przekaźnikami kontaktronowymi.

Objaśnienie rysunku. Przedmiot wynalazku jest uwidoczniony w przykładzie realizacji na rysunku przedstawiającym schemat blokowy układu.

Przykład realizacji wynalazku. W sposobie według wynalazku kanały wybiera się programowo lub cyklicznie przy pomocy multipleksa M sterowanego z licznika L poprzez blok pamięci buforowej PB i układ dekodera D. Wybrany kanał łączy się na czas łączenia równy czasowi włączenia pamięci buforowej PB impulsem z układu sterowania 1.

Licznik L kasuje się impulsem zerowania z układu sterowania 1 przy pomocy bramkującego układu 4 każdorazowo po zakończeniu łączenia przy komutacji programowanej i jednorazowo po zakończeniu ostatniego łączenia w cyklu przy komutacji cyklicznej.

Dodatkowo zaś przy komutacji cyklicznej wybieranie kolejnych kanałów dokonuje się impulsami taktowymi występującymi na przemian z impulsami włączania pamięci buforowej PB, przy czym impulsy taktowe bramkuje się przy pomocy bramki 2, którą otwiera się sygnałem z przerzutnika 3 na czas pełnego cyklu komutacji.

Układ komutacji kanałów analogowych, zawiera licznik L programowany z magistrali interface J poprzez układ wprowadzenia danych UW, przy czym licznik ten poprzez blok pamięci buforowej PB i dekodery D steruje multiplekserem M, a poprzez układ wprowadzenia danych UW jest połączony z układem sterującym 1.

Wejście liczące licznika L jest połączone z wyjściem bramki 2, której jedno wejście jest połączone z układem sterującym 1, a drugie z wyjściem Q i wejściem ustawiającym K bistabilnego przerzutnika 3, zaś drugie ustawiające wejście J jest podłączone do masy.

Wyjście kasujące S i R tego przerzutnika są połączone z układem sterującym 1, a wejście taktowe T jest połączone wejściem zerującym licznika L i wyjściem układu bramek 4, którego jedno wejście jest połączone z ostatnim wyjściem dekodera D, a pozostałe z układem sterującym 1, z którym jest połączony także blok pamięci buforowej PB.

Zastrzeżenia patentowe

1. Sposób komutacji sygnałów analogowych, w którym kanały wybiera się programowo lub cyklicznie przy pomocy multipleksa sterowanego z licznika poprzez blok pamięci buforowej i układ dekodera, przy czym licznik ten jest sterowany ze sterującego układu przy pomocy układu bramek i bistabilnego przerzutnika, z n a m i e n n y t y m, że wybrany kanał łączy się na czas łączenia równy czasowi włączenia buforowej pamięci (PB) przy pomocy impulsu z układu sterowania (1), a licznik (L) kasuje się impulsem zerowania z układu sterowania (1) przy pomocy bramkującego układu (4) każdorazowo po zakończeniu łączenia przy komutacji programowanej i jednorazowo po zakończeniu ostatniego łączenia w cyklu przy komutacji cyklicznej, zaś dodatkowo przy komutacji cyklicznej wybieranie kolejnych kanałów dokonuje się impulsami taktowymi występującymi na przemian z impulsami włączania buforowej pamięci (PB), przy czym impulsy taktowe bramkuje się bramką (2), którą otwiera się sygnałem z przerzutnika (3) na czas pełnego cyklu komutacji.

2. Układ komutacji kanałów analogowych, zawierający licznik programowany z magistrali interface poprzez układ wprowadzania danych, przy czym licznik ten poprzez blok pamięci buforowej i dekodery steruje multiplekserem, zaś układ wprowadzania danych, wraz z licznikiem i bistabilny przerzutnik są połączone z układem sterującym, z n a m i e n n y t y m, że liczące wejście licznika (L) jest połączone z wyjściem bramki (2),

której jedno wejście jest połączone z układem sterującym (1), a drugie z wyjściem (Q) i wejściem ustawiającym (K) bistabilnego przerzutnika (3), zaś drugie ustawiające wejście (J) tego przerzutnika jest podłączone do masy, z kolei zaś wyjścia kasujące (S) i (R) tego przerzutnika są połączone z układem sterującym (1), natomiast wejście taktowe (T) przerzutnika (3) jest połączone z wejściem zerującym licznika (L) i wyjściem układu bramek (4), którego jedno wejście jest połączone z ostatnim wyjściem dekodera (D), a pozostałe z układem sterującym, z którym jest połączony także blok pamięci buforowej (PB).

