(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년09월26일
(11) 등록번호 10-2025540
(24) 등록일자 2019년09월20일

(51) 국제특허분류(Int. Cl.)
H01J 37/24 (2006.01) *H01J 37/32* (2006.01)
(52) CPC특허분류
H01J 37/241 (2013.01)
H01J 37/32091 (2013.01)
(21) 출원번호 10-2018-7029468(분할)
(22) 출원일자(국제) 2013년08월27일
심사청구일자 2018년11월12일
(85) 번역문제출일자 2018년10월12일
(65) 공개번호 10-2018-0115349
(43) 공개일자 2018년10월22일
(62) 원출원 특허 10-2015-7006726
원출원일자(국제) 2013년08월27일
심사청구일자 2016년12월13일
(86) 국제출원번호 PCT/US2013/056851
(87) 국제공개번호 WO 2014/036000
국제공개일자 2014년03월06일
(30) 우선권주장
61/694,148 2012년08월28일 미국(US)
(56) 선행기술조사문헌
KR1020120019428 A*
JP2001237234 A
KR1020070043679 A
WO2012030500 A1
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
에이이에스 글로벌 홀딩스 피티이 리미티드
싱가포르 068898 싱가포르 로빈슨 로드 80 넘버02-00
(72) 발명자
브룩 빅터
미국 콜로라도 80525 포트 콜린스 케이프 코드 써클 4336
호프만 다니엘 제이.
미국 콜로라도 80528 포트 콜린스 볼드 이글 레인 3700
(뒷면에 계속)
(74) 대리인
특허법인코리아나

전체 청구항 수 : 총 19 항 심사관 : 김상철

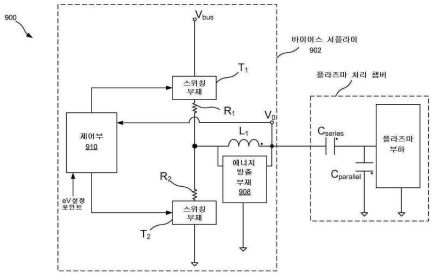
(54) 발명의 명칭 **넓은 다이내믹 레인지 이온 에너지 바이어스 제어 ; 고속 이온 에너지 스위칭 ; 이온 에너지 제어와 펄스동작 바이어스 서플라이 ; 및 가상 전면 패널**

(57) 요 약

본 발명은 플라즈마 처리 챔버를 동작시키기 위한 시스템, 방법 및 장치에 관한 것이다. 특히, 이온 전류 보상과 결합된 주기 전압 함수는 변경된 주기 전압 함수로서 기판 지지부에 바이어스로서 제공된다. 이는 기판의 표면에 입사하는 이온들의 에너지를 제어하는 기판의 표면상에 DC 바이어스에 영향을 미친다. 주기 전압 함수의 첨두 대

(뒷면에 계속)

대 표 도



첨두 전압은 이온 에너지를 제어할 수 있고, 이온 보상 전류는 이온들의 이온 에너지 분포 함수의 폭을 제어할 수 있다. 주기 전압 함수의 폭을 제어함으로써 플라즈마 시스의 시스 용량 및 플라즈마의 이온 전류를 계산하기 위한 수단을 제공할 수 있다. 이온 에너지 분포 함수는 조정될 수 있고 다수의 이온에너지 피크들이 발생될 수 있으며, 이들 모두 변경된 주기 전압 함수의 제어를 통한다.

(52) CPC특허분류
H01J 37/32137 (2013.01)
H01J 37/32146 (2013.01)

(72) 발명자
카터 다니엘
미국 콜로라도 80525 포트 콜린스 실크 오크 드라이브 1436

코발레브스키 드미트리
미국 콜로라도 80525 포트 콜린스 나소 웨이 1308

명 세 서

청구범위

청구항 1

플라즈마 처리 시스템으로서,

플라즈마 처리 챔버;

상기 플라즈마 처리 챔버에 결합된 플라즈마 소스;

상기 플라즈마 처리 챔버 내의 플라즈마의 밀도를 제어하기 위해 주기 펄스 포락선들로 상기 플라즈마 처리 챔버에 파워를 인가하도록 구성된 상기 플라즈마 소스에 결합된 플라즈마 파워 서플라이;

상기 플라즈마 처리 챔버 내에서 기판을 지지하는 기판 지지부; 및

상기 플라즈마 처리 챔버 내의 상기 기판 지지부에 충돌하는 이온들의 에너지를 제어하기 위해 상기 주기 펄스 포락선들의 각각 내에서 상기 기판 지지부에 변경된 주기 전압 함수를 제공하도록 구성된 바이어스 서플라이를 포함하고,

상기 변경된 주기 전압 함수는 주기 전압 함수 및 이온 전류 보상 I_C 의 조합으로부터 형성되는, 플라즈마 처리 시스템.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 변경된 주기 전압 함수는:

제 1 부분으로 불리는, 신속히 증가하는 전압;

상기 제 1 부분의 끝에서 시작하고 제 2 부분으로 불리는 실질적인 정 전압;

상기 제 2 부분의 끝에서 시작하고 제 3 부분으로 불리는, 상기 실질적으로 정 전압 미만의 전압 스텝 △V; 및

상기 실질적인 정 전압 미만의 △V 로 시작하고, 상기 제 3 부분의 끝에서 시작하고, 제 4 부분으로 불리고, 상기 이온 전류 보상에 의해 제어되는 기울기 dV_0/dt 를 갖는 경사 전압을 포함하는, 플라즈마 처리 시스템.

청구항 4

제 3 항에 있어서,

상기 플라즈마 파워 서플라이는 사인파 (sinusoidal) 파워를 인가하도록 구성된 RF 파워 서플라이인, 플라즈마 처리 시스템.

청구항 5

제 1 항에 있어서,

상기 바이어스 서플라이는 다수의 이온 에너지들을 제공하기 위하여 상기 주기 펄스 포락선들의 각각 내에서 상기 기판 지지부에 상기 변경된 주기 전압 함수를 제공하도록 구성되는, 플라즈마 처리 시스템.

청구항 6

제 1 항에 있어서,

상기 바이어스 서플라이는 이온 에너지를 사이클마다 변화시키기 위하여 상기 변경된 주기 전압 함수를 제공하

도록 구성되는, 플라즈마 처리 시스템.

청구항 7

제 1 항에 있어서,

상기 바이어스 서플라이는 상기 플라즈마의 밀도를 측정하도록 구성되고, 소스 서플라이는 상기 측정된 플라즈마 밀도에 의해 적어도 부분적으로 제어되는, 플라즈마 처리 시스템.

청구항 8

플라즈마 처리 방법으로서,

플라즈마 처리 챔버 내의 기판 지지부 상에 기판을 위치하는 단계;

주기 펄스 포락선들로 상기 플라즈마 처리 챔버에 파워가 인가되면서 상기 플라즈마 처리 챔버 내에서 플라즈마를 유지하는 단계; 및

상기 플라즈마 처리 챔버 내의 상기 기판 지지부에 충돌하는 이온들의 에너지를 제어하기 위해 상기 주기 펄스 포락선들의 각각 내에서 상기 기판 지지부에 변경된 주기 전압 함수를 제공하는 단계를 포함하는, 플라즈마 처리 방법.

청구항 9

제 8 항에 있어서,

상기 변경된 주기 전압 함수는 주기 전압 함수 및 이온 전류 보상 I_C 의 조합으로부터 형성되는, 플라즈마 처리 방법.

청구항 10

제 9 항에 있어서,

상기 변경된 주기 전압 함수는:

제 1 부분으로 불리는, 신속히 증가하는 전압;

상기 제 1 부분의 끝에서 시작하고 제 2 부분으로 불리는 실질적인 정 전압;

상기 제 2 부분의 끝에서 시작하고 제 3 부분으로 불리는, 상기 실질적으로 정 전압 미만의 전압 스텝 △V; 및

상기 실질적인 정 전압 미만의 △V 로 시작하고, 상기 제 3 부분의 끝에서 시작하고, 제 4 부분으로 불리고, 상기 이온 전류 보상에 의해 제어되는 기울기 dV_0/dt 를 갖는 경사 전압을 포함하는, 플라즈마 처리 방법.

청구항 11

제 10 항에 있어서,

상기 플라즈마 처리 챔버 내에서 플라즈마를 유지하는 단계는 상기 주기 펄스 포락선들에서의 사인파(sinusoidal) RF 파워로 상기 플라즈마를 유지하는 단계를 포함하는, 플라즈마 처리 방법.

청구항 12

제 10 항에 있어서,

상기 주기 펄스 포락선들의 각각 내에서 다수의 이온 에너지들을 제공하기 위하여 상기 주기 펄스 포락선들의 각각 내에서 상기 전압 스텝 △V 을 변경하는 단계를 포함하는, 플라즈마 처리 방법.

청구항 13

제 10 항에 있어서,

사이클마다 상기 전압 스텝 △V 을 변경하는 단계를 포함하는, 플라즈마 처리 방법.

청구항 14

제 8 항에 있어서,

상기 변경된 주기 전압 함수를 제공하는 바이어스 서플라이로 상기 플라즈마의 밀도를 측정하는 단계; 및

상기 측정된 플라즈마 밀도를 적어도 부분적으로 이용하여 상기 주기 펄스 포락선들로 상기 플라즈마 처리 챔버에 상기 파워를 인가하는 플라즈마 서플라이를 제어하는 단계를 포함하는, 플라즈마 처리 방법.

청구항 15

명령들로 인코딩된 비일시적인 프로세서 판독가능한 매체로서, 상기 명령들은:

주기 펄스 포락선들로 플라즈마 처리 챔버에 파워가 인가되면서 상기 플라즈마 처리 챔버 내에서 플라즈마를 유지하고; 그리고

상기 플라즈마 처리 챔버 내의 기판 지지부에 충돌하는 이온들의 에너지를 제어하기 위해 상기 주기 펄스 포락선들의 각각 내에서 상기 기판 지지부에 변경된 주기 전압 함수를 제공하는

명령들을 포함하는, 비일시적인 프로세서 판독가능한 매체.

청구항 16

제 15 항에 있어서,

주기 전압 함수 및 이온 전류 보상 I_C 의 조합으로부터 상기 변경된 주기 전압 함수를 형성하는 명령들로 인코딩되는, 비일시적인 프로세서 판독가능한 매체.

청구항 17

제 16 항에 있어서,

제 1 부분으로 불리는, 신속히 증가하는 전압;

상기 제 1 부분의 끝에서 시작하고 제 2 부분으로 불리는 실질적인 정 전압;

상기 제 2 부분의 끝에서 시작하고 제 3 부분으로 불리는, 상기 실질적으로 정 전압 미만의 전압 스텝 $\triangle V$; 및

상기 실질적인 정 전압 미만의 $\triangle V$ 로 시작하고, 상기 제 3 부분의 끝에서 시작하고, 제 4 부분으로 불리고, 상기 이온 전류 보상에 의해 제어되는 기울기 dV_0/dt 를 갖는 경사 전압으로

상기 변경된 주기 전압 함수를 형성하는 명령들이 인코딩되는, 비일시적인 프로세서 판독가능한 매체.

청구항 18

제 17 항에 있어서,

상기 주기 펄스 포락선들의 각각 내에서 다수의 이온 에너지들을 제공하기 위하여 상기 주기 펄스 포락선들의 각각 내에서 상기 전압 스텝 $\triangle V$ 을 변경하는 명령들로 인코딩되는, 비일시적인 프로세서 판독가능한 매체.

청구항 19

제 17 항에 있어서,

사이클마다 상기 전압 스텝 $\triangle V$ 을 변경하는 명령들로 인코딩되는, 비일시적인 프로세서 판독가능한 매체.

청구항 20

제 15 항에 있어서,

상기 변경된 주기 전압 함수를 제공하는 바이어스 서플라이로 상기 플라즈마의 밀도를 측정하고; 그리고

상기 측정된 플라즈마 밀도를 적어도 부분적으로 이용하여 상기 주기 펄스 포락선들로 상기 플라즈마 처리 챔버에 상기 파워를 인가하는 플라즈마 서플라이를 제어하는

명령들로 인코딩되는, 비일시적인 프로세서 판독가능한 매체.

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

삭제

청구항 26

삭제

청구항 27

삭제

청구항 28

삭제

청구항 29

삭제

청구항 30

삭제

청구항 31

삭제

청구항 32

삭제

청구항 33

삭제

청구항 34

삭제

청구항 35

삭제

발명의 설명

기 술 분 야

[0001] 본 출원은, 2012년 8월 28일자 출원되고, 명칭이, 넓은 다이내믹 레인지 이온 에너지 바이어스 제어; 고속 이온 에너지 스위칭; 이온 에너지 제어와 펄스동작 바이어스 서플라이; 및 가상 전면 패널("WIDE DYNAMIC RANGE ION ENERGY BIAS CONTROL; FAST ION ENERGY SWITCHING; ION ENERGY CONTROL AND PULSED BIAS SUPPLY; AND A VIRTUAL FRONT PANEL")인 가출원 제61/694,148호를 우선권 주장하여 특허출원한 것으로, 상기는 본 양도자에게 양도되었고 본 명세서에 참고로 채용되어 있다.

배 경 기 술

[0002] 플라즈마 처리는, 이온 에너지에 대한 정밀한 제어 및 처리 시 기판상에 입사하는 이온들의 이온 에너지 분포 함수(IEDF)를 제어하기 위한 능력면에서 바람직할 수 있다. 그러나, 정밀한 제어는 이온 에너지 및 IEDF를 모니터하기 위한 비국부적(non-invasive) 및 실시간 수단의 결핍에 의해 제약이 따른다.

[0003] 또한, 이온 전류(I_I), 및 시스 용량(C_2)(또는 C_{sheath})의 지식을 통해 모니터될 수 있는 각종 메트릭스(metrics)들이 있다. 그러나, 이들 값을 비국부적으로 실시간 모니터할 수 있는 시스템들 및 방법들의 결핍도 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 일반적으로 플라즈마 처리에 관한 것으로, 특히 이온 에너지의 제어에 관한 것이다.

[0005] 도면에 나타낸 본 발명의 예시적인 실시예들은 이하와 같이 요약된다. 이들 및 다른 실시예들은 상세한 설명란에서 보다 완전히 기술된다. 그러나, 본 발명이 발명의 개요 또는 상세한 설명란에 기술된 형태로 제한된다는 의미가 아인 것을 이해하여야 할 것이다. 당업자라면 본 청구범위에 나타낸 발명의 사상 및 범주 안에 있는 많은 변형, 균등 및 대체 구성을 인식할 수 있을 것이다.

과제의 해결 수단

[0006] 본 발명의 5개의 주된 관점들이 있다: 이온 에너지에 있어서 부정확성의 요인으로서의 회로 '메모리', 넓은 다이내믹 레인지, 빠른 이온 에너지 스위칭, 펄스동작 이온 에너지 제어, 및 가상 전면 패널. 넓은 다이내믹 레인지는 플라즈마 처리 챔버의 바이어스 서플라이를 수반하며, 상기 바이어스 서플라이는 플라즈마 처리 챔버의 플라즈마 내에 둘 이상의 이온 에너지들을 유발할 수 있다. 상기 둘 이상의 이온 에너지들은 정확도, 안정성, 및 넓은 다이내믹 레인지(큰 이온 에너지 분리를 갖는 이온 에너지들)에 따라 유발될 수 있다. 고속 이온 에너지 스위칭은 예컨대 하나의 바이어스 서플라이 또는 사이클로부터 그 다음까지의 짧은 기간 동안에 상기 둘 이상의 이온 에너지들을 유발하는 바이어스 서플라이를 수반한다(펄스들 또는 사이클들 역시 변경된 주기 전압 함수의 기간들로 알려져 있다). 빠른 이온 에너지 스위칭은 또한, 단일 사이클 내의 이온 에너지에 있어서의 외란(disturbance)을 보상하기 위한 바이어스 서플라이 능력을 포함한다. 펄스동작(pulsed) 이온 에너지 제어는, 플라즈마 소스 서플라이의 펄스 인벨로프(envelope;포락선)에 대한 바이어스 서플라이 사이클들의 펄스 인벨로프의 타이밍을 수반한다. 가상 전면 패널은, 이들 처음의 세 가지 관점에서 언급된 시스템, 방법 및 장치를 제어할 수 있게 하는 사용자 인터페이스를 수반한다.

[0007] 본 발명의 한 관점에서, 플라즈마 처리 챔버의 작동 방법이 기술된다. 상기방법은, 플라즈마 처리 챔버 내 기판 지지부상의 기판과 접하여 플라즈마를 유지하는 단계를 포함한다. 상기 방법은, 기판 지지부의 유효 용량(C_1)을 액세스하는 단계를 더 포함한다. 상기 방법은, 기판의 표면에 전위를 유발하기 위해 기판 지지부에 변경된 주기 전압 함수를 제공하는 단계를 더 포함하며, 상기 변경된 주기 전압 함수는 주기 전압 함수와 이온 전류 보상(I_C)의 조합으로부터 형성된다. 끝으로, 상기 방법은, 변경된 주기 전압 함수의 측정의 함수로서 플라즈마에서의 이온 전류(I_I)를 계산하는 단계를 포함할 수 있다.

[0008] 본 발명의 다른 관점에서, 플라즈마 처리 시스템이 기술된다. 상기 시스템은, 플라즈마 처리 챔버에서 기판을 지지하는 기판 지지부를 포함할 수 있다. 상기 시스템은 또한, 주기 전압 함수를 제공하는 기판 지지부 바이어스 서플라이를 포함할 수 있다. 상기 시스템은, 이온 전류 보상을 제공하는 이온 전류 보상 부재를 더 포함할 수 있다. 상기 이온 전류 보상은, 기판 지지부에 제공될 수 있는 변경된 주기 전압 함수를 형성하기 위해 주기 전압 함수와 조합될 수 있다. 또한, 기판 지지부에 대향하는 기판의 표면에 DC 전압을 유발한다. 이는, 기판 지

지부에 대향하는 기판의 표면에 입사하는 이온들의 이온 에너지를 제어한다. 상기 변경된 주기 전압 함수는 제1 부분, 제2 부분 및 제3 부분을 가질 수 있다. 상기 제1 부분은 신속히 증가하는 전압을 포함할 수 있는 반면, 제2 부분은 실질적으로 정 전압을 포함할 수 있다. 상기 제3 부분은, 실질적으로 정 전압 미만의 전압 스텝 △V인 개시 전압을 갖는 경사 전압을 포함할 수 있다. 상기 전압 스텝 △V는 이온 에너지에 대응할 수 있고, 기울기 dV_0/dt는 이온 전류 보상에 의해 제어될 수 있다. 상기 시스템은 또한, 기판 지지부의 유효 용량(C_1)을 액세스하고; 적어도 두 개의 이온 전류 보상 값들에 대한 기울기 dV_{01}/dt를 측정하고, 유효 용량(C_1) 및 기울기 dV_{01}/dt의 함수로서, 이온 전류(I_I)를 계산하도록, 프로세서 판독가능한 명령들로 인코딩된, 비일시적인, 유형의 컴퓨터 판독가능 저장 매체(non-transitory, tangible computer readable storage medium)를 갖는 제어부를 더 포함할 수 있다.

[0009] 본 발명의 또 다른 관점에서, 비일시적인, 유형의 컴퓨터 판독가능 저장 매체가 기술된다. 상기 저장 매체는, 플라즈마 처리 챔버 내의 기판상에 입사하는 플라즈마로부터 이온들의 이온 에너지 분포 함수의 특성을 제어하는 방법을 실행하도록 프로세서 판독가능한 명령들로 인코딩될 수 있다. 상기 방법은, 기판을 지지하는 기판 지지부의 유효 용량 C_1을 액세스하는 단계를 포함할 수 있다. 상기 방법은 또한, 기판 바이어스 서플라이에 의해 제공된 주기 전압 함수 및 이온 전류 보상 부재에 의해 제공된 이온 전류 보상을 제어하는 단계를 포함할 수 있다. 주기 전압 함수 및 이온 전류 보상의 조합은 변경된 주기 전압 함수로 지칭될 수 있다. 상기 변경된 주기 전압 함수는, 기판 지지부에 대향하는 기판의 표면에 전위를 유발하기 위해 기판 지지부에 제공되어 플라즈마로부터 기판상에 입사하는 이온들의 이온 에너지 eV를 제어할 수 있다. 상기 방법은 또한, 상기 변경된 주기 전압 함수의 측정들을 취하는 단계 및 상기 측정들에 기초하여 플라즈마에서의 이온 전류 I_I를 반복적으로 계산하는 단계를 더 포함할 수 있다.

도면의 간단한 설명

[0010] 본 발명의 다양한 목적, 이점 및 더욱 복잡한 이해가 첨부 도면과 함께 후술하는 설명 및 청구범위를 참조함으로써 명백해지고 더욱 완전히 이해될 것이다.

도1은 플라즈마 처리 시스템의 1 실시예이다.

도2는 스위칭 모드 바이어스 서플라이를 실현하기 위해 이용될 수 있는 구성요소들의 개략도이다.

도3은 V_{OUT}에서 주기 전압 함수를 생성하도록 (V2 및 V4로서) T_1 및 T_2에 인가될 수 있는 두 개의 신호 구동 신호를 도시한 타이밍도이다.

도4는 V_{bus} 대 시간, 기판의 표면에서의 전압 대 시간, 및 대응하는 이온 에너지 분포를 도시한 그래프이다.

도5는 특정 이온 에너지에 집중된 이온 에너지 분포(또는 이온 에너지 분포 함수; IEDF)를 유발하는 스위칭 모드 바이어스 서플라이의 단일 모드 동작을 나타낸다.

도6은 이온 전류 보상 부재가 플라즈마 챔버의 이온 전류를 보상하는 1 실시예를 도시한 블록도이다.

도7은 예시적 이온 전류 보상 부재를 도시한다.

도8은 V_0에서의 예시적 전압(예컨대, 변경된 주기 전압 함수)을 도시한 그래프이다.

도9는 스위칭 부재 T_1 및 T_2와 직렬 용량 C_{series} 간의 인덕턴스 L1을 도시한다.

도10은 에너지 방출 부재의 특정 실시예에 의한 바이어스 서플라이를 도시한다.

도11은 각종 IEDF 형상들의 그래프들을 도시한다.

도12는 다음 사이클의 ΔV에 영향을 주는, 외란(disturbance)이 제1 사이클에 나타날 수 있는 변경된 주기 전압 함수를 도시한다.

도13은 유사한 변경된 주기 전압 함수를 도시하지만, 이 경우에는 외란이 전압 강하를 야기하여 그 경로가 아닌 경로를 따르도록 하는 것을 도시한다.

도14는 본 발명의 시스템 및 방법이 이전 사이클에서의 상이한 외란에도 불구하고 소망의 이온 에너지를 달성하도록 사용되는 파형을 도시한다.

도15는 본 발명의 시스템 및 방법이 이전 사이클에서의 상이한 외란에도 불구하고 소망의 이온 에너지를 달성하도록 사용되는 파형을 도시한다.

도16은 도7을 참조하여 기술된 전류원을 실현하기 위해 구현될 수 있는 전류원의 예시적 실시예를 도시한다.

도17은 기판의 표면에 충돌하는 이온들의 이온 에너지 분포를 제어하는 방법의 1 실시예이다.

도18은 기판의 표면에 충돌하는 이온들의 이온 에너지 분포를 제어하는 방법의 다른 실시예이다.

도19는 IEDF 폭 및 이온 에너지를 설정하기 위한 방법을 도시한다.

도20은 파워 서플라이 전압 V_{PS}와 이온 에너지 분포 함수 사이의 3가지 관계를 도시한다.

도21은, 파워 서플라이 스위칭 타이밍, 주기 전압 함수, 이온 전류 보상, 변경된 주기 전압 함수, 기판 표면 전압, 및 이온 에너지 분포 함수 간의 관계들을 나타내는 챠트들의 1 실시예이다.

도22는, 파워 서플라이 스위칭 타이밍, 주기 전압 함수, 이온 전류 보상, 변경된 주기 전압 함수, 기판 표면 전압, 및 이온 에너지 분포 함수 간의 관계들을 나타내는 챠트들의 다른 실시예이다.

도23은, 파워 서플라이 스위칭 타이밍, 주기 전압 함수, 이온 전류 보상, 변경된 주기 전압 함수, 기판 표면 전압, 및 이온 에너지 분포 함수 간의 관계들을 나타내는 챠트들의 또 다른 실시예이다.

도24는, 파워 서플라이 스위칭 타이밍, 주기 전압 함수, 이온 전류 보상, 변경된 주기 전압 함수, 기판 표면 전압, 및 이온 에너지 분포 함수 간의 관계들을 나타내는 챠트들의 또 다른 실시예이다.

도25는, 파워 서플라이 스위칭 타이밍, 주기 전압 함수, 이온 전류 보상, 변경된 주기 전압 함수, 기판 표면 전압, 및 이온 에너지 분포 함수 간의 관계들을 나타내는 챠트들의 다른 실시예이다.

도26은, 파워 서플라이 스위칭 타이밍, 주기 전압 함수, 이온 전류 보상, 변경된 주기 전압 함수, 기판 표면 전압, 및 이온 에너지 분포 함수 간의 관계들을 나타내는 챠트들의 다른 실시예이다.

도27은, 파워 서플라이 스위칭 타이밍, 주기 전압 함수, 이온 전류 보상, 변경된 주기 전압 함수, 기판 표면 전압, 및 이온 에너지 분포 함수 간의 관계들을 나타내는 챠트들의 또 다른 실시예이다.

도28은 대시 선들로 나타낸 펄스 포락선 내에 펄스동작되는 소스 서플라이다.

도29는 대시 선들로 나타낸 펄스 포락선 내에 펄스동작되는 바이어스 서플라이에 대한 변경된 주기 전압이다.

도30은 플라즈마 밀도 및 바이어스 서플라이에 대한 측정 파형들을 나타낸다.

도31은 가상 전면 패널의 1 실시예이다.

도32는 가상 전면 패널의 1 실시예이다.

도33은 가상 전면 패널의 1 실시예이다.

도34는 가상 전면 패널의 1 실시예이다.

도35는 가상 전면 패널의 1 실시예이다.

도36은 가상 전면 패널의 1 실시예이다.

도37은 가상 전면 패널의 1 실시예이다.

도38은 가상 전면 패널의 1 실시예이다.

도39는 가상 전면 패널의 1 실시예이다.

도40은 가상 전면 패널의 1 실시예이다.

도41은 가상 전면 패널의 1 실시예이다.

도42는 가상 전면 패널의 1 실시예이다.

도43은 가상 전면 패널의 1 실시예이다.

도44는 가상 전면 패널의 1 실시예이다.

도45는 가상 전면 패널의 1 실시예이다.

도46은 가상 전면 패널의 1 실시예이다.

도47은 가상 전면 패널의 1 실시예이다.

도48은 가상 전면 패널의 1 실시예이다.

도49는 가상 전면 패널의 1 실시예이다.

도50은 가상 전면 패널의 1 실시예이다.

도51은 가상 전면 패널의 1 실시예이다.

도52는 가상 전면 패널의 1 실시예이다.

도53은 장치가 본 발명의 관점들 및/또는 방법들의 임의의 하나 이상을 실행 또는 구현하도록 일련의 명령들이 실행할 수 있는 제어 시스템의 1 실시예의 개략도를 나타낸다.

발명을 실시하기 위한 구체적인 내용

[0011] 본 발명의 예시적 실시예를 도1에 도시했다. 도시된 바와 같이, 플라즈마 파워 서플라이(102)는 플라즈마 처리 챔버(104)에 결합되고 스위칭 모드 파워 서플라이(106)는 지지부(108)에 결합되며, 그 위에 기판(110)이 챔버(104) 내에 놓여있다. 또한, 제어부(112)가 스위칭 모드 파워 서플라이(106)에 결합되어 있다.

[0012] 이 예시적 실시예에서, 플라즈마 처리 챔버(104)는, ((예컨대, 펌프 또는 펌프들(도시되지 않음)에 의해 배출되는 진공 인클로저를 포함하는) 실질적으로 통상적인 구조의 챔버들에 의해 실현될 수 있다. 또한, 당업자에 의해 이해되는 바와 같이, 챔버(104)의 플라즈마 여기는, 예컨대, 리액터에서 플라즈마(114)를 점화하고 유지하기 위한 자기 코일 및 안테나를 포함하는 헬리콘형 플라즈마 소스를 포함하는 다양한 소스 중 하나로 될 수 있으며, 가스 입구가 챔버(104)내로 가스의 도입을 위해 제공될 수 있다.

[0013] 도시된 바와 같이, 예시적 플라즈마 처리 챔버(104)는 기판(110)의 강한 이온 충돌을 이용하여 재료의 플라즈마 지원 에칭 및 다른 플라즈마 처리(예컨대, 플라즈마 증착 및 플라즈마 지원 이온 주입)을 행하도록 배치 및 구성된다. 이 실시예의 플라즈마 파워 서플라이(102)는, 플라즈마(114)를 점화하고 유지하기 위해 챔버(104)에 하나 이상의 주파수들(예컨대, 13.56 MHz)로 매칭 네트워크(도시되지 않음)를 통해 파워(예컨대, RF 파워)를 인가하도록 구성된다. 본 발명은 챔버(104)에 파워를 결합하기 위해 임의의 특정 형태의 플라즈마 파워 서플라이(102) 또는 소스에 한정되지 않으며, 다양한 주파수 또는 파워 레벨들이 용량적 또는 유도적으로 플라즈마(114)에 결합될 수 있다.

[0014] 도시된 바와 같이, 처리될 유전체 기판(110)(예컨대, 반도체 웨이퍼)가, (예컨대 반도체 웨이퍼 공정을 위해) 통상적인 웨이퍼 척의 일부를 포함할 수 있는 지지부(108)에 의해 적어도 부분적으로 지지된다. 지지부(108)는 이 지지부(108)와 기판(110) 간에 절연층을 갖도록 형성될 수 있으며, 이때 지지부(110)는 플랫폼들에 용량적으로 결합되거나 지지부(108)와는 다른 전압으로 플로팅될 수도 있다.

[0015] 상기한 바와 같이, 지지부(108)와 기판(110)이 도체인 경우, 지지부(108)에 비가변 전압을 인가할 수 있으며, 기판(110)을 통한 전기 도통에 따라, 지지부(108)에 인가되는 전압이 기판(110)의 표면에도 인가된다.

[0016] 그러나, 기판(110)이 유전체인 경우, 지지부(108)에 대한 비가변 전압의 인가하는 것은, 기판(110)의 처리 표면에 걸쳐 전압을 인가하기에는 효과적이지 않다. 따라서, 예시적 스위칭 모드 파워 서플라이(106)는, 제어된 에칭 및/또는 기판(110)의 증착 및/또는 플라즈마 지원 프로세스를 행하기 위해 기판(110)과 충돌하도록 플라즈마(114)에서 이온들을 흡인할 수 있는 기판(110)의 표면에 전압을 유발하고 제어되도록 구성된다.

[0017] 또한, 후술되는 바와 같이, 스위칭 모드 파워 서플라이(106)의 실시예들은, 플라즈마 파워 서플라이(102)에 의해 (플라즈마 114에) 인가되는 파워와 스위칭 모드 파워 서플라이(106)에 의해 기판(110)에 인가되는 파워 사이에 미약한 상호작용이 존재하여 작동도록 구성된다. 상기 스위칭 모드 파워 서플라이(106)에 의해 인가되는 파워는 예컨대, 플라즈마(114)의 밀도에 실질적으로 영향을 주지 않고 이온 에너지를 제어할 수 있도록 구성가능하다.

[0018] 또한, 도1에 도시된 예시적 스위칭 모드 파워 서플라이(106)의 많은 실시예들은 비교적 간단한 제어 알고리즘에 의해 제어될 수 있는 비교적 저렴한 부품들로 실현될 수 있다. 종래 방법에 비해, 스위칭 모드 파워 서플라이

(106)의 많은 실시예들은 대단히 효율적이며, 그에 따라 잉여 열 에너지의 제거와 연관된 에너지 비용 및 재료들을 절감할 수 있다.

[0019] 유전체 기판에 전압을 인가하기 위한 하나의 공지 기술은, 기판의 표면에 전압을 유기하는 기판 지지부에 파워를 인가하기 위한 복잡한 제어 구조와 연관되어 고출력 선형 증폭기를 이용한다. 그러나, 이 기술은 상업적으로 채용되지 않고 있는데, 그 이유는 효과적인 비용 및 충분한 관리 문제를 입증하지 못하기 때문이다. 특히, 이용되는 선형 증폭기는 크고, 매우 고가이고, 비효율적이며, 제어가 어렵다. 또한, 선형 증폭기들은 본래 AC 결합(예컨대, 차단 커패시터)을 필요로 하고 척킹과 같은 보조 기능들이 병렬 공급 회로로 달성되는 데 이는 척에 의해 소스들에 대한 시스템의 AC 스펙트럼 순수성을 훼손한다.

[0020] 고려되고 있는 다른 기술은 기판에 (예컨대, 하나 이상의 선형 증폭기로) 고주파 파워를 인가하는 것이다. 그러나, 이 기술은, 기판에 인가되는 고주파 파워가 플라즈마 밀도에 악영향을 미치기 때문에 플라즈마 밀도에 악영향을 주는 것이 발견되었다.

[0021] 어떤 실시예에서, 도1에 도시된 스위칭 모드 파워 서플라이(106)는 벅, 부스트, 및/또는 벅-부스트형 파워 기술에 의해 실현될 수 있다. 이들 실시예에서, 스위칭 모드 파워 서플라이(106)는 기판(110)의 표면에 전위를 유기하기 위해 펄스동작되는 파워의 레벨을 가변하여 인가하도록 제어될 수 있다.

[0022] 다시 도2를 참조하면, 스위칭 모드 바이어스 서플라이를 실현하도록 이용될 수 잇는 구성요소들의 개략도를 나타낸다. 도시된 바와 같이, 이 실시예의 스위칭 부재 T_1 및 T_2는 하프 브리지(토템 폴이라고도 지칭)형 구성으로 배치된다. 집합적으로, R2, R3, C1 및 C2는 플라즈마 부하를 나타내고, C10은 유효 용량(본원에서 직렬 저항 또는 척 용량이라고도 함)이고, C3는 DC 전류가 기판의 표면상에 전압이 유기되지 않도록 또는 정전 척(도시되지 않음)의 전압이 회로를 통해 흐르지 않도록 하는 선택적인 물리적 커패시터이다. C10은, 정전 척(또는 e-척) 및 기판 지지부의 직렬 저항(또는 척 용량이라고도 지칭) 및 유전체와 기판과 같은 바이어스의 인가에 고유한 다른 용량(커패시턴스)을 포함하기 때문에 유효 용량으로 불린다. 도시된 바와 같이, L1은 스트레이 인덕턴스(예컨대, 부하에 파워를 공급하는 도체의 자연 인덕턴스)이다. 또한, 이 실시예에서, 3개의 입력: V_{bus}, V2 및 V4가 있다.

[0023] V2 및 V4는 구동 신호를 나타내고, 이 실시예에서, V2 및 V4는, T_1 및 T_2의 클로즈는 기판 지지부에 인가되는 전압 출력 V_{out}의 형상을 제어하도록 변조될 수 있도록 타이밍(예컨대, 펄스들 및/또는 상호 지연의 길이)될 수 있다. 많은 구체예에서, 스위칭 부재들 T_1 및 T_2를 실현하기 위해 사용되는 트랜지스터들은 이상적인 스위치가 아니기 때문에, 소망 파워에 달하기 위해, 트랜지스터 특정 특성들이 고려된다. 많은 동작 모드에 있어서, V2 및 V4를 간단히 변경하여 소망 파형이 V_{out}에 인가되도록 할 수 있다.

[0024] 예컨대, 스위치 T_1 및 T_2는, 일반적으로 기판(110) 표면의 전압이 양극성(포지티브) 전압 기준에 접근 및/또는 약간 상회하는 주기 전압 펄스들을 갖는 음 극성으로 되도록 동작될 수 있다. 기판(110) 표면의 전압의 값은 이온들의 에너지를 정의하는 것으로, 이는 이온 에너지 분포 함수(IEDF)의 관점에서 특정될 수 있다. 기판(110) 표면에 소망 전압(들)을 유발하기 위해, V_{out}에서의 펄스들은 일반적으로, 사각형으로 될 수 있고 소망 전압(들) 및 대응하는 이온 에너지들을 달성하도록, 기판 표면에 충분한 전자들을 흡인하기 위해 기판(110)의 표면에 짧은 양극성 전압을 유기하기에 충분히 긴 폭을 갖는다.

[0025] 양극성 전압 기준에 접근 및/또는 약간 초과하는 주기 전압 펄스들은 스위치 T_1 및 T_2의 스위칭 능력에 의해 제한되는 최소 시간을 가질 수 있다. 일반적으로 전압의 마이너스 부분은 전압이 스위치들을 훼손하는 레벨로 되지 않는 한 길게 연장될 수 있다. 동시에, 전압의 마이너스 부분은 이온 천이 시간을 초과해야 한다.

[0026] 이 실시예의 V_{bus}는, 기판의 표면에서의 전압 및 그에 따라 이온 에너지를 한정하는, V_{out}에서 측정되는 펄스들의 진폭을 정의한다.

[0027] 두 신호들 V2, V4의 펄스폭, 펄스 형상 및/또는 상호 지연은 V_{out}(변경된 주기 전압 함수라고도 지칭)에서의 소망 파형에 달하도록 변조되고, V_{bus}에 인가되는 전압은 펄스들의 특성에 영향을 미칠 수 있다. 요컨대, V_{bus}는, 신호들 V2, V4의 펄스폭, 펄스 형상 및/또는 관련 위상에 영향을 줄 수 있다. 예컨대, 도3을 간단히 참조하면, V_{out}에서 주기 전압 함수를 생성하도록 (V2 및 V4로서) T_1 및 T_2에 인가될 수 있는 두 개의 구동 신호 파형들을

도시한 타이밍도를 나타낸다. (예컨대, 펄스들의 피크치에 달한, V_{out}에서의 펄스들에 대한 최소 시간을 달성하기 위해) V_{out}에서의 펄스들의 형상을 변조하기 위해, 두 개의 게이트 구동 신호 V2, V4의 타이밍이 제어될 수 있다.

[0028] 예컨대, 두 개의 게이트 구동 신호 V2, V4가 스위칭 부재 T_1, T_2에 인가될 수 있으며, 이에 따라, 펄스들의 각각이 V_{out}로 인가되는 시간이 펄스들 간의 시간 t에 비해 짧아지나, 기판(110)의 표면에 전자들을 흡인하도록 기판(110)의 표면에서 양극성 전압을 유기하기에 충분히 길게 된다. 또한, 펄스들 간의 게이트 전압 레벨을 변경함으로써, (예컨대, 펄스들 간의 기판의 표면에서의 실질적으로 정 전압을 달성하도록) 펄스들 간에 V_{out}로 인가되는 전압의 기울기를 제어할 수 있음이 발견되었다. 어떤 모드의 동작에 있어서, 게이트 펄스들의 반복률은 약 400 kHz이나, 이 비율은 적용에 따라 임의로 변경될 수 있다.

[0029] 비록 실제 구현에 따른 모델링 또는 미세화에 기초하여, 실제로 반드시 요구되지는 않지만, 소망의(또는 규정된) 이온 에너지 분포를 생성하기 위해 사용될 수 있는 파형들이 규정될 수 있고, 그 파형은 (예컨대, 전압 레벨의 시퀀스로서 도1을 참조하여 기술된 파형 메모리에) 저장될 수 있다. 또한, 많은 구체예에서, 파형들은 (예컨대, V_{out}로부터의 피드백 없이) 직접 생성될 수 있으며; 이에 따라 (예컨대, 설정 시간과 같은) 피드백 제어 시스템의 바람직하지 않은 측면을 피할 수 있다.

[0030] 다시 도2를 참조하면, V_{bus}는 이온들의 에너지를 제어하도록 변조될 수 있고 저장된 파형들은 펄스 폭을 최소화하면서 V_{out}로 소망 펄스 진폭을 달성하도록 게이트 구동 신호들 V2, V4를 제어하기 위해 사용될 수 있다. 또한, 이는 모델링 또는 구체화 및 경험적으로 확립될 수 있는, 트랜지스터들의 특정 특성에 따라 행해진다. 도4를 참조하면, 예컨대, V_{bus} 대 시간, 기판의 표면에서의 전압 대 시간, 및 대응하는 이온 에너지 분포를 도시한 그래프가 도시된다.

[0031] 도4의 그래프는, 특정 이온 에너지에 집중되는 이온 에너지 분포(또는 이온 에너지 분포 함수, IEDF)를 유발하는 스위칭 모드 파워 서플라이(106)의 단일 모드의 동작을 도시한다. 도시된 바와 같이, 이 실시예에서 이온 에너지들의 단일 집중화를 유발하기 위해, 도4에 도시된 대응하는 이온 에너지 분포를 유발하는 스위칭 모드 파워 서플라이(106)의 출력에서 펄스들을 생성하도록 (예컨대 도3에 도시된 구동 신호들을 사용하여) V2 및 V4에 인가되는 전압들이 제어되는 동안 V_{bus}에 인가되는 전압이 일정하게 유지된다.

[0032] 도4에 도시된 바와 같이, 기판(110) 표면의 전위는 일반적으로 기판(110)의 표면에 충돌하고 에칭하는 이온들을 흡인하도록 음극성(네가티브)이다. V_{out}로 펄스들을 인가함으로써) 기판(110)에 인가되는 주기적인 짧은 펄스들은, V_{bus}에 인가되는 전위에 의해 규정되는 진폭을 가지며, 이들 펄스들은, 기판(110)의 표면을 따라 대체로 음극성의 전위를 달성하도록 기판의 표면에 전자들을 흡인한다. 도4에 도시된 바와 같이, V_{bus}에 인가된 정(constannt) 전압은 특정 이온 에너지로 이온 플럭스의 단일 집중을 유발하며; 이에 따라, V_{bus}를 특정 전위로 간단히 설정함으로써 특정 이온 충돌 에너지가 선택될 수 있다. 다른 동작 모드에 있어서, 둘 이상의 분리된 이온 에너지의 집중이 생성될 수 있다(예컨대, 도5, 20, 23, 25, 26, 27 참조).

[0033] 당업자는 파워 서플라이가 스위칭 모드 파워 서플라이에 한정되지 않음을 이해할 것이며, 파워 서플라이의 출력 역시 임의의 이온 에너지에 영향을 주도록 제어될 수 있다. 이와 같이, 스위칭 모드이든 다른 모드이든, 이온 전류 보상 또는 이온 전류와 관련되지 않고 고려될 경우, 파워 서플라이의 출력은 파워 서플라이 전압(V_{PS})으로서 지칭될 수도 있다.

[0034] 다음, 도5를 참조하면, 특정 이온 에너지 분포에 있어서 두 개의 분리된 피크들이 생성되는 바이모달(bi-modal) 모드를 나타내는 그래프들이 도시되어 있다. 도시된 바와 같이, 이 모드의 동작에 있어서, 기판은 주기 펄스들 및 전압들의 두 개의 별개의 레벨들을 가지며, 이에 따라 이온 에너지들의 두 개의 분리된 집중이 생성된다. 도시된 바와 같이, 두 개의 별개의 이온 에너지 집중을 유발하기 위해, V_{bus}에 인가되는 전압은 두 레벨 사이에서 교번(alternate)하며, 각각의 레벨은 두 개의 이온 에너지 집중들의 에너지 레벨을 규정한다.

[0035] 비록 도5는, (예컨대, 도25 및 도27과 같이) 모든 펄스 다음에 교번하는 것으로 기판(110)에서의 두 전압들을 도시하였으나, 이는 반드시 요구되는 것은 아니다. 예컨대, 다른 모드의 동작에 있어서, V2 및 V4에 인가되는 전압은 V_{out}에 인가되는 전압에 대해 (예컨대, 도3에 도시된 구동 신호를 사용하여) 스위칭되며, 이에 따라 기판

의 표면에서의 유기 전압이 둘 이상의 펄스 다음에 제1 전압으로부터 제2 전압으로(또는 그 반대로) 번갈아 바뀐다(예컨대, 도26).

[0036] 종래 기술에 있어서, 선형 증폭기에 (파형 발생기에 의해 생성된) 두 파형들의 조합을 인가하고 기판에 두 파형들의 증폭된 조합을 인가하여 다수의 이온 에너지들을 유발하도록 하는 시도가 이루어졌다. 그러나, 이 방법은 도5를 참조하여 기술된 극히 복잡한 방법으로 고가의 선형 증폭기 및 파형 발생기를 필요로 한다.

[0037] 다음, 도6을 참조하면, 이온 전류 보상 부재(660)가 플라즈마 챔버(604)의 이온 전류를 보상하는 1 실시예를 도시한 블록도이다. 본 출원인들은, 높은 에너지 레벨에서, 챔버 내의 높은 레벨의 이온 전류는 기판의 표면에서 전압에 영향을 미치며, 이에 따라 이온 에너지 분포 역시 영향을 받는다는 것을 발견했다.

[0038] 이온 전류 보상 부재(660)는, 스위칭 모드 파워 서플라이(606) 및 제어부(612)에 선택적으로 부가될 수 있는 별도의 부품으로서 실현될 수 있다. (예컨대, 도7에 도시된 바와 같은) 다른 실시예에서, 이온 전류 보상 부재(660)는, 다른 부재들(예컨대, 스위칭 모드 파워 서플라이 106, 606 및 이온 전류 보상 660)과 공통 하우징(766)(도7 참조)을 공유할 수 있다. 이 실시예에서, 플라즈마 챔버(604)에 제공된 주기 전압 함수는 변경된 주기 전압 함수로서 지칭될 수 있는데 이는 이온 전류 보상 부재(660)로부터의 이온 전류 보상에 의해 변경된 주기 전압 함수를 포함하기 때문이다. 제어부(612)는, 스위칭 모드 파워 서플라이(606) 및 이온 전류 보상 부재(660)의 출력들이 결합되는 전기적 노드에서 상이한 시간으로 전압(V_0)을 샘플링할 수 있다.

[0039] 도7에 도시된 바와 같이, 예시적 예시적 이온 전류 보상 부재(760)는 스위칭 모드 서플라이의 출력(736)에 결합된 전류원(764) 및 상기 전류원(764)과 출력(736) 모두에 결합된 전류 제어부(762)를 포함한다. 도7에는 플라즈마 챔버(704)가 도시되어 있고, 플라즈마 챔버(704) 내에는 용량 소자(C_1, C_2)가 있고 이온 전류(I_I)가 흐른다. 도시된 바와 같이, C_1은 챔버(704)와 관련된 부재들의 고유 용량(본원에 유효 용량이라고도 지칭)을 나타내며, 이는 예시적으로 절연체, 기판, 기판 지지부 및 e-척을 포함할 수 있고, C_2는 시스(sheath) 용량 및 스트레이(stray) 용량을 나타낸다. 이 실시예에서, 플라즈마 처리 챔버(704)에 제공되고, V_0로서 측정가능한 주기 전압 함수는 변경된 주기 전압 함수로 언급될 수 있는데 그 이유는 이온 전류 보상(I_C)에 의해 변경된 주기 전압 함수를 포함하기 때문이다.

[0040] (플라즈마 시스라고도 지칭되는) 시스는, 고밀도의 양 이온들 및 그에 따라 전체적으로 초과된 양 전하를 갖는 플라즈마 처리 챔버의 벽들과 기판 표면 부근의 플라즈마의 층이다. 통상적으로 시스가 접하고 있는 표면은 음전하가 지배적이다. 시스는 양 이온보다 전자들의 빠른 속도에 의해 야기되어 전자들의 대부분이 기판 표면 또는 벽들에 도달하도록 하고 공핍된 시스들의 전자들을 남기도록 한다. 시스 두께(λ_{sheath})는 플라즈마 밀도 및 플라즈마 온도와 같은 플라즈마 특성들의 함수이다.

[0041] 이 실시예의 C_1은 챔버(704)와 관련된 부재들의 고유(유효라고도 지칭) 용량이기 때문에, 이는 처리 시 제어될 수 있는 용량은 아님을 유의해야 한다. 예컨대, 선형 증폭기를 이용하는 어떤 종래 기술의 해결방법은 차단 커패시터(blocking capacitor)를 갖는 기판에 바이어스 파워를 결합한 다음, 선형 증폭기를 제어하기 위해 피드백으로서 차단 커패시터에 걸린 모니터된 전압을 이용한다. 비록 커패시터는 많은 실시예에서 기판 지지부에 스위칭 모드 파워 서플라이를 결합할 수 있지만, 본 발명의 몇몇 실시예에서 차단 커패시터를 사용한 피드백 제어는 요구되지 않기 때문에 그렇게 할 필요가 없다.

[0042] 도7을 참조함과 동시에, 도7에 도시된 V_0로 예시적 전압(예컨대, 변경된 주기 전압 함수)을 도시한 그래프인 도8을 참조한다. 동작에 있어서, 전류 제어부(762)는 V_0로 전압(변경된 주기 전압 함수)을 모니터한다. 이온 전류는 다음과 같이 (도8에 도시된) 간격(t) 또는 어떤 부차적 부분에 걸쳐 계산된다:

[0043] $$I_I = C_1 \, dV_0/dt \qquad \text{(식 1)}$$

[0044] 이온 전류 I_I 및 고유 용량(유효 용량이라고도 지칭) C_1은, 이들의 하나 또는 둘 모두 시간에 따라 변한다. C_1은 실질적으로 소정 툴(tool)에 대해 일정하도 또한 측정이 가능하기 때문에, 보상 전류의 계속 진행중의 제어를 행할 수 있도록 V_0만 모니터될 필요가 있다. 상기한 바와 같이, 이온 에너지의 단일 에너지 분포를 얻기 위해, 전류 제어부가 전류원(764)을 제어하여 I_C가 I_I(또는 대안 예에 있어서 식 3에 따라 관련된)와 실질적으로 동일하도록 한다. 이와 같이, 이온 전류가 기판의 표면에서의 전압에 영향을 주는 레벨에 달하더라도 이온 에너

지들의 좁은 확산이 유지될 수 있다.

[0045] 또한, 도7에는 이온 에너지 분포의 제어와 관련하여 이용될 수 있는 피드백라인(770)이 도시되어 있다. 예컨대, 도8에 도시된 △V(전압 스텝 또는 제3 부분 806으로도 지칭)의 값은 순간 이온 에너지를 나타내고 피드백 제어 루프의 일부로서 많은 실시예에 사용될 수 있다. 1 실시예에서, 전압 스텝 △V는 식 6에 따른 이온 에너지와 관련된다. 다른 실시예에서, 첨두 대 첨두 전압 V_{PP}는 순간 이온 에너지와 관련된다. 또는, 첨두 대 첨두 전압 V_{PP}와 시간 t에서 제4 부분(808)의 기울기의 곱 dV_0/dt 사이의 차는 순간 이온 에너지(예컨대, $V_{PP}-V_0/dt \cdot t$)에 상관될 수 있다.

[0046] 도16을 참조하면, 도7을 참조하여 기술된 전류원(764)을 실현하기 위해 구현될 수 있는 전류원(1664)의 예시적 실시예를 도시한다. 이 실시예에서, 직렬 인덕터(L2)와 연관된, 제어가능한 음극성(negative) DC 전압원은 전류원으로 작용하나, 당업자는, 본 명세서에서, 전류원이 다른 부재 및/또는 구성에 의해 실현될 수 있음을 이해할 것이다.

[0047] 도17은 기판의 표면에 충돌하는 이온들의 이온 에너지 분포를 제어하는 방법의 1 실시예를 도시한다. 이 방법(1700)은 플라즈마 처리 챔버내의 기판을 지지하는 기판 지지부에, 변경된 주기 전압 함수(1702)(도8에서 변경된 주기 전압 함수 802 참조)를 인가함으로써 시작한다. 변경된 주기 전압 함수는, 이온 전류 보상(I_C)(도 21에서 I_C 2104 참조) 및 파워 서플라이 전압(V_{PS})(도21에서 파워 서플라이 전압 V_{PS} 참조)과 같은 적어도 두 개의 '노브(knob)'들을 통해 제어될 수 있다. 파워 서플라이 전압을 발생하기 위한 예시적 부재는 도1의 스위칭 모드 파워 서플라이(106)이다. 파워 서플라이 전압 V_{PS}의 설명을 돕기 위해, 이온 전류 및 이온 전류 보상에 결합되지 않고 측정되는 것 같이 도시된다. 다음, 변경된 주기 전압 함수는 이온 전류 보상(I_C)의 제1 및 제2 값으로 샘플링된다(1704). 변경된 주기 전압 함수의 적어도 두 개의 샘플링은 이온 전류 보상(I_C)의 각각의 값에 대해 취해진다. 상기 샘플링(1704)은 이온 전류(I_I) 및 시스 용량(C_2)(예컨대, 도2에서 C2)의 계산들(또는 결정들)을 가능하게 하기 위해 행해진다(1706). 예컨대, 이온 전류(I_I)는 식 1을 사용하여 결정될 수 있다. 이와 같은 결정은, 이온 전류 보상(I_C)의 발견을 수반하며 기판 지지부에 인가되는 경우(또는 기판 지지부에 인가될 때) 좁은(예컨대, 최소) 이온 에너지 분포 함수(IEDF) 폭을 생성한다. 계산들(1706)은 또한 선택적으로, 변경된 주기 전압 함수의 파형의 샘플링(1704)에 기초하여 (변경된 주기 전압 함수 1406의 제3 부분으로 알려진) 전압 스텝(△V)을 결정하는 단계를 포함한다. 상기 전압 스텝(△V)은 기판의 표면에 달하는 이온들의 이온 에너지에 관련될 수 있다. 제1 시간 동안 이온 전류(I_I)를 발견한 경우, 전압 스텝(△V)은 무시될 수 있다.샘플링(1704) 및 계산들(1706)의 상세한 내용은 다음과 같이 도18을 참조하여 제공된다. 시스 용량(C_2)은 다음 식을 통해 계산될 수 있다:

$$C_2 = \frac{C_1 \cdot (I_I + I_C)}{I_C - C_1 \cdot \frac{dV_0}{dt}} \qquad \text{(식 2)}$$

[0048]

[0049] 일단 이온 전류(I_I) 및 시스 용량(C_2)이 알려지면, 상기 방법(1700)은, IEDF의 이온 에너지 및 형상을 설정하고 모니터하는 단계를 수반하는 도19의 방법(1900)으로 이동할 수 있다. 예컨대, 도23은 파워 서플라이 전압의 변화가 이온 에너지에 어떻게 영향을 줄 수 있는지를 도시한다. 특히, 도시된 파워 서플라이 전압의 크기가 감소되어, 이온 전압의 크기가 감소되게 된다. 또한, 도24는 좁은 IEDF(2414)가 주어진 것을 나타내며, IEDF는 이온 전류 보상(I_C)을 조정함으로써 넓어질 수 있다. 대안적으로 또는 병렬로, 상기 방법(1700)은, 이온 전류(I_I), 시스 용량(C_2), 및 변경된 주기 전압 함수의 파형의 다른 관점을 사용케 하는 다양한 방법을 행할 수 있다.

[0050] 이온 에너지 및/또는 IEDF 폭의 설정에 부가하여, 상기 방법(1700)은, 이온 에너지 및 IEDF 폭을 유지하기 위해 변경된 주기 전압 함수를 조정할 수 있다(1708). 특히, 이온 전류 보상 부재에 의해 제공된 이온 전류 보상(I_C)의 조정 및 파워 서플라이 전압의 조정이 행해질 수 있다(1708). 어떤 실시예에서, 파워 서플라이 전압은 파워 서플라이의 버스 전압(V_{bus})(예컨대, 도2의 버스 전압 V_{bus})에 의해 제어될 수 있다. 이온 전류 보상(I_C)은 IEDF 폭을 제어하고, 파워 서플라이 전압은 이온 에너지를 제어한다.

[0051] 이들 조정이 행해진 후(1708), 변경된 주기 전압 함수는 다시 샘플링되고(1704) 이온 전류(I_I), 시스 용량(C_2)

및 전압 스텝(△V)의 계산이 행해질 수 있다(1706). 이온 전류(I_I) 또는 전압 스텝(△V)이 규정된 값들(또는 다른 예에서, 소망 값들)이 아닌 경우, 이온 전류 보상(I_C) 및/또는 파워 서플라이 전압이 조정될 수 있다(1708). 이온 에너지(eV) 및/또는 IEDF 폭을 유지하기 위해, 샘플링(1704), 계산(1706), 조정(1708)의 반복실행이 야기될 수 있다.

[0052] 도18은 기판의 표면에 충돌하는 이온들의 이온 에너지 분포를 제어하는 방법의 다른 실시예이다. 어떤 실시예에서, 상기와 같이, 좁은 IEDF 폭((예컨대, 최소 IEDF 폭 또는 다른 예에서, ~6% 반값 전폭(full-width half maximum))을 달성하는 것이 바람직할 수 있다. 이와 같이, 상기 방법(1800)은 일정한 기판 전압 및 시스 전압이 기판의 표면에 존재하도록 챔버 및 기판에, 변경된 주기 전압 함수를 제공할 수 있다. 이는, (요컨대, 좁은 IEDF 폭과 같이) 이온들이 실질적으로 동일한 에너지로 기판에 충돌할 수 있도록 실질적으로 정 전압을 사용하여 시스에 걸쳐 이온들을 가속시킨다. 예컨대, 도22에 있어서, 이온 전류 보상(I_C)을 조정하여 일정 또는 실질적으로 정 전압을 갖도록 펄스들 간에 기판 전압(V_{bus})을 야기시켜 IEDF가 좁게 되도록 하는 것이 도시된어 있다.

[0053] 이와 같은 변경된 주기 전압 함수는, 이온 전류 보상(I_C)이 이온 전류(I_I)와 같을 때 달성되며, 스트레이 저항이 없는 것으로 상정된다((도22에서 주기 전압 함수(V_0)의 마지막 5개 사이클들 참조). 스트레이 용량(C_{stray})이 고려되는 다른 예에서, 이온 전류 보상(I_C)은 식 3에 따라 이온 전류(I_I)에 관련된다:

$$I_I = I_C \frac{C_1}{C_1 + C_{stray}} \quad \text{(식 3)}$$

[0054]

[0055] 이때, C_1은 유효 용량(예컨대, 도2 및 9-10을 참조하여 기술된 고유 용량)이다. 유효 용량 C_1은 시간에 따라 가변적이고 상수이다. 본 발명의 목적을 위해, 좁은 IEDF 폭은, $I_I = I_C$ 일때 또는 대안적으로 식 3이 만족될 때 (I_I 및 I_C의 등가는 스트레이 용량을 고려) 존재할 수 있다. 도21-27은 관계식 $I_I = I_C$를 사용하나, 이 관계는 무시가능한 스트레이 용량을 가정하는 것으로 이해되어야 한다. 보다 엄격한 관계는 식 3을 통해 나타냈으며, 이에 따라 식 3은 도21-27에서 사용된 등가물을 대체할 수 있다. 스트레이 용량(C_{stray})은 파워 서플라이에 의해 도시된 바와 같이 플라즈마 처리 챔버의 누적 용량이다. 도22에 도시된 8개 사이클들이 있다.

[0056] 방법(1800)은 기판 지지부(1802)(예컨대, 도 1에서 기판 지지부 108)에 대한 변경된 주기 전압 함수(예컨대, 도8에 도시된 변경된 주기 전압 함수 또는 도21의 변경된 주기 전압 함수 2102)의 인가로 시작한다. 변경된 주기 전압 함수의 전압은 둘 이상의 시간에서 샘플링되고(1804), 이 샘플링으로부터, 변경된 주기 전압 함수의 적어도 일부에 대한 기울기 dV_0/dt가 계산될 수 있다(예컨대, 제4 부분 808 또는 펄스들 간의 일부의 기울기). 결정 1810 전의 어떤 시점에서, 유효 용량(C_1)(예컨대, 도13에서 고유 용량 C_1, 및 도2에서 고유 용량 C10)의 사전 결정된 값이 액세스된다(1808)(예컨대, 메모리로부터 사전 결정된 값 및 사용자에 의해 입력된 값, 또는 실시간으로 측정된 값). 상기 기울기 dV_0/dt, 유효 용량(C_1), 및 이온 전류 보상(I_C)에 기초하여, 함수 f(식 4)가 다음과 같이 이온 전류 보상(I_C)의 각각에 대해 계산될 수 있다:

$$f(I_C) = \frac{dV_0}{dt} - \frac{I_C}{C_1} = 0 \quad \text{(식 4)}$$

[0057]

[0058] 함수 f가 참(true)이면, 이온 전류 보상(I_C)은 이온 전류(I_I)와 같고, 또는 다른 예에서, 식 3이 참으로 되면, 좁은 IEDF 폭이 달성될 수 있다(1810)(도22 참조). 함수 f가 참이 아니면, 이온 전류 보상(I_C)은, 함수 f가 다시 참으로 될 때까지 조정될 수 있다(1812). 이에 대한 다른 방법은, 이온 전류 보상(I_C)이 이온 전류(I_I)와 일치할 때까지(또는 다른 예에서, 식 3의 관계를 만족할 때까지) 조정될 수 있으며, 이때 좁은 IEDF 폭이 존재한다. 이온 전류 보상(I_C)의 조정 및 그에 따른 IEDF의 좁아짐은 도22에서 알 수 있다. 이온 전류(I_I) 및 대응하는 이온 전류 보상(I_C)은 저장 동작으로 (예컨대, 메모리에) 저장될 수 있다(1814). 이온 전류(I_I)는 얼마 후 변할 수 있으며 유효 용량(C_1)도 그렇게 될 수 있다.

[0059] 식 4가 만족될 때, 이온 전류(I_I)가 알려진다($I_C = I_I$, 또는 식 3이 참이기 때문에). 상기 방법(1800)은 플라즈마에 영향을 미치지 않고 실시간으로, 이온 전류(I_I)의 원격 및 비국부적 측정들을 가능케 한다. 이는 플라즈마 소스의 원격 오 검출 및 플라즈마 밀도의 원격 모니터링과 같은 다수의 신규한 메트릭스(metrics)로 되게 한다.

[0060] 보상 전류(I_C)를 조정하는 동안(1812), 이온 에너지는 델타 함수보다 넓어지도록 되고 이온 에너지는 도21과 유사하게 된다. 그러나, 일단 보상 전류(I_C)가 식 3을 만족하는 것으로 확인되면, IEDF는 도22의 우측부와 같이 나타나고, 그에 따라 좁은 IEDF 폭(예컨대, 최소 IED폭)으로 된다. 이는, 변경된 주기 전압 함수의 펄스들 간의 전압이 실질적으로 일정한 시스 또는 기판 전압을 야기하고, 그에 따라 $I_C = I_C$일 때(또는 식 3이 참일 때) 이온 에너지를 야기하기 때문이다. 도23에서, 기판 전압(2308)은 정 전압 부분들 사이의 펄스들을 포함한다. 이들 펄스들은 이온 에너지 및 IEDF에 대한 그들의 영향이 무시할 수 있을 정도로 되도록 짧은 지속 시간을 갖고 그에 따라 기판 전압(2308)은 실질적으로 상수인 것으로 지칭된다.

[0061] 다음은 도18에 도시된 방법의 단계들의 관한 더욱 상세한 설명이다. 1 실시예에서, 변경된 주기 전압 함수는 도8에 도시된 것과 같은 파형을 갖고, 또한 제1 부분(예컨대, 제1 부분 802), 제2 부분(예컨대, 제2 부분 804), 제3 부분(예컨대, 제3 부분 806) 및 제4 부분(예컨대, 제4 부분 808)을 포함할 수 있으며, 이때 제 부분은 전압 스텝 △V를 갖고 제4 부분은 기울기 dV_0/dt를 갖는다. 상기 기울기 dV_0/dt는 양극성, 음극성 및 제로(0)일 수 있다. 변경된 주기 전압 함수(800)는 또한, 제1 부분(802), 제2 부분(804), 및 제3 부분(806)을 포함하는 펄스들, 상기 펄스들 간의 일부, 종종 경사지는 제4 부분(808)을 포함하는 것으로 기술될 수 있다.

[0062] 변경된 주기 전압 함수는 도2에서 V_0로서 측정될 수 있고 도21에 변경된 주기 전압 함수(2102)로서 나타날 수 있다. 상기 변경된 주기 전압 함수(2102)는 이온 전류 보상(2104)과 파워 서플라이 전압(2106)(주기 전압 함수로서도 알려짐)을 결합함으로써 생성된다.

[0063] 상기 파워 서플라이 전압(2106)은 변경된 주기 전압 함수(2102)의 펄스들을 생성하고 정형하는 데 크게 공헌하고 상기 이온 전류 보상(2104)은 종종 직선적 기울기 전압인 펄스들 간의 부분을 생성하고 정형하는 데 크게 공헌한다. 이온 전류 보상(I_C)을 증대시키면, 도22에 도시된 바와 같이 펄스들 간의 일부의 기울기의 크기가 감소된다. 파워 서플라이전압(2306)을 감소시키면, 도23에 도시된 바와 같이 펄스들의 진폭의 크기 및 변경된 주기 전압 함수(2302)의 첨두 대 첨두 전압이 감소된다.

[0064] 파워 서플라이가 스위칭 모드 파워 서플라이인 경우, 제1 스위치(T_1) 및 제2 스위치(T_2)의 스위칭 다이어그램(2110)이 적용될 수 있다. 예컨대, 제1 스위치(T_1)는 도2에서 스위치(T_1)로서 구현될 수 있고 제2 스위치(T_2)는 스위치(T_2)로서 구현될 수 있다. 두 개의 스위치들은 동일한 스위칭 시간을 갖는 것으로 예시되었으나, 위상이 180° 어긋난다. 다른 실시예에서, 스위치들은 도3에 도시된 바와 같이 약간의 위상 옵셋을 가질 수 있다. 제1 스위치(T_1)가(제1 시간 τ까지) 온(on)일 때, 파워 서플라이 전압(V_{PS})은 최대 크기로 인출된다(파워 서플라이가 마이너스 버스 전압이므로 마이너스 전압). 제2 스위치(T_2)는 파워 서플라이 전압(2106)이 그라운드로부터 절연되도록 이 기간 동안 오프(off) 된다. 스위치들이 (제1 시간 τ에서) 반전될 때, 파워 서플라이 전압(2106)은 램핑하고 약간 그라운드에 통한 다음 플라스 전압으로 세팅된다. 이 램핑 및 세팅은 제1 시간 τ_1과 제2 시간 τ_2 사이에 일어난다. 다음, 제3 시간 τ_3로 될 때까지 제1 스위치(T_1)가 다시 온(on) 되고 제2 스위치(T_2)가 오프된다. 제1 스위치(T_1)가 온 되면, 전압 스텝 △V로 강하되며, 이는 스위치들이 다시 제3 시간 τ_3에서 반전될 될 때까지 기울기 dV_0/dt를 갖는 경사진 영역으로 된다. 상기 제3 시간(τ_3)은 또한, 후속 사이클의 제1 시간 또는 변경된 주기 전압 함수의 기간으로 된다.

[0065] 도시된 실시예에서, 두 개의 펄스 폭들이 있으나, 이는 반드시 그러한 것은 아니다. 다른 구체예에서, 펄스 폭은 모든 사이클에서 동일할 수 있다. 다른 실시예에서, 펄스 폭은 시간에 따라 가변 또는 변조될 수 있다.

[0066] 변경된 주기 전압 함수는 기판(1802)에 인가될 수 있고, 변경된 주기 전압 함수가 (예컨대, 스위칭 모드 파워 서플라이와 유효 용량 사이의) 기판 지지부에 도달하기 전에 마지막 액세스가능한 지점에서 V_0로서 샘플링될 수 있다. 변경되지 않은 주기 전압 함수(또는 도21에서 파워 서플라이 전압 2106)는 도12에 있어서 스위칭 모드 파워 서플라이(1206)와 같은 파워 서플라이로부터 공급될 수 있다. 도21에서 이온 전류 보상(2104)은 도12에서 부호 1260 또는 도13에서 부호 1360의 이온 전류 보상 부재와 같은 전류원으로부터 공급될 수 있다.

[0067] 변경된 주기 전압 함수의 일부 또는 전부는 샘플링될 수 있다(1804). 예컨대, 제4 부분(예컨대 제4 부분 808)이 샘플링될 수 있다. 상기 샘플링(1804)은 파워 서플라이와 기판 지지부 사이에서 실행될 수 있다. 예컨대, 도1에서, 샘플링(1804)은 스위칭 모드 파워 서플라이(106)와 지지부(108) 사이에서 실행될 수 있다. 도2에서, 샘플링(1804)은 인덕터(L1)와 고유 용량(C10) 사이에서 실행될 수 있다. 1 실시예에서, 샘플링(1804)은 용량(C3)과 고유 용량(C10) 간에 V_0로 실행될 수 있다. 고유 용량(C10) 및 플라즈마(R2, R3, C1 및 C2)를 나타내는 요소들은 실시간 측정을 위해 액세스되지 않기 때문에, 상기 샘플링(1804)은 전형적으로 도2의 고유 용량(C10)의 좌측에 대해 행해진다. 비록 고유 용량(C10)은 통상적으로 처리 동안에는 측정되지 않지만, 이는 전형적으로 알려진 상수이므로, 제조시 설정될 수 있다. 동시에, 어떤 경우에, 고유 용량(C10)은 시간에 따라 가변적으로 될 수 있다.

[0068] 어떤 실시예에서는 변경된 주기 전압 함수의 두 개의 샘플링만 필요한 반면, 다른 실시예에서는, 수백, 수천 또는 수만 개의 샘플링이 변경된 주기 전압 함수의 각 사이클에 대해 행해질 수 있다. 예컨대, 샘플링 레이트는 400 kHz보다 클 수 있다. 이들 샘플링 레이트는, 변경된 주기 전압 함수 및 그 형상에 대한 더욱 정확하고 상세한 모니터링을 가능케 한다. 동일한 이유로, 변경된 주기 전압 함수에 대한 더욱 상세한 모니터링은: 사이클들 사이, 상이한 공정 조건들 사이, 상이한 챔버들 사이, 상이한 소소들 사이 등에서, 파형의 보다 정확한 비교를 가능하게 한다. 예컨대, 이들 샘플링 레이트는, 도8에 도시된 변경된 주기 전압 함수의 제1 , 제2, 제3 및 제4 부분들(802, 804, 806, 808)이 구분될 수 있으며, 이는 통상적인 샘플링 레이트에서는 불가능하다. 어떤 실시예에서, 보다 높은 샘플링 레이트는 전압 스텝(△V) 및 기울기 dV_0/dt를 분석할 수 있게 하며, 이는 기존 기술에서는 가능하지 않다. 어떤 실시예에서, 변경된 주기 전압 함수의 일부는 다른 부분들이 샘플링되지 않는 동안 샘플링될 수 있다.

[0069] 기울기 dV_0/dt의 계산(1806)은 (예컨대, 제4 부분 808과 같은) 시간(t) 동안 행해지는 복수의 V_0 측정들에 기초할 수 있다. 예컨대, 라인의 기울기가 기울기 dV_0/dt를 제공하는 V_0 값들에 라인을 맞추도록 선형 맞춤(linear fit)이 행해질 수 있다. 다른 예에서, 도8에 있어서 시간 t(예컨대, 제4 부분 808)의 시작 및 말단에서의 V_0 값들이 알려질 수 있고 라인의 기울기가 dV_0/dt로 주어진 상태에서 라인이 이들 두 점들 사이에 맞추어 질 수 있다. 이들은, 펄스들 사이의 일부의 기울기 dV_0/dt가 계산될 수 있는 수많은 방법들 중 두 개이다.

[0070] 결정(1810)은 IEDF를 좁은 폭(예컨대, 최소폭, 또는 다른 예에서 6% 반값 전폭)을 조정하도록 사용되는 반복 루프의 일부일 수 있다. 식 4는, 이온 전류 보상(I_C)이 이온 전류(I_I)와 같은 경우(또는 다른 예에서, 식 3에 관련된 경우)에만 참(true)을 유지하며, 이는 일정한 기판 전압이 있고 그에 따라 일정하고 실질적으로 단일의 이온 에너지(좁은 IEDF 폭)가 있는 경우에서 일어난다. 일정한 기판 전압(2308)(V_{sub})는 도22에 나타날 수 있다. 이에 따라, 이온 전류(I_I), 또는 대안적으로는 이온 전류 보상(I_C)이 식 4에 사용될 수 있다.

[0071] 대안적으로, 제4 부분(808)(펄스들 사이의 부분으로도 지칭)을 따른 두 개의 펄스들이 제1 사이클 및 제2 사이클 동안 샘플링될 수 있고 제1 및 제2 기울기가 각 사이클에 대해 각각 결정될 수 있다. 이들 두 개의 기울기로부터, 이온 전류 보상(I_C)이 결정될 수 있고 이는 제3의, 아직 측정되지 않은 기울기에 대해 식 4가 참인 것으로 기대된다. 이에 따라, 이온 전류(I_I)는 좁은 IEDF 폭에 대응하도록 예측되는 것으로 추정될 수 있다. 이들은 좁은 IEDF 폭이 결정될 수 있는 많은 방법 중 두 개이며, 대응하는 이온 전류 보상(I_C) 및/또는 대응하는 이온 전류(I_I)가 발견될 수 있다.

[0072] 이온 전류 보상(I_C)에 대한 조정(1812)은 이온 전류 보상(I_C)의 증가 또는 감소를 수반할 수 있고, 각각의 조정을 위한 스텝 사이즈에 대한 제한은 없다. 어떤 실시예에서, 이온 전류보상을 증가시킬지 또는 감소시킬지를 결정하기 위해 식 4에서의 함수 f의 사인(sign)이 사용될 수 있다. 사인이 부(negative)인 경우, 이온 전류 보상(I_C)이 감소될 수 있고, 반면에 정(positive)의 사인인 경우, 이온 전류 보상(I_C)를 증가시킬 필요가 있는 것을 나타낸다.

[0073] 일단 이온 전류 보상(I_C)이 이온 전류(I_I)와 같은 것으로 식별되면(또는 대안예에서, 식 3에 따라 그에 관련된), 방법(1800)은 설정포인트 연산(도9 참조) 또는 원격 챔버 및 소스 모니터링 연산들로 진행할 수 있다. 다른 설정포인트 연산들은 이온 에너지 및 이온 에너지의 분포 또는 IEDF 폭을 설정하는 것을 포함할 수 있다(도23 참조). 소스 및 챔버의 모니터링 단계는, 플라즈마 밀도, 소스 공급 이상, 플라즈마 아크발생 및 기타의 모

니터링을 포함할 수 있다.

[0074] 또한, 상기 방법(1800)은 선택적으로, 이온 전류 보상(I_C)을 연속으로(또는 대안적으로, 주기적으로) 갱신하기 위해 샘플링 단계(1804)로 돌아가 반복실행할 수 있다. 예컨대, 샘플링 단계(1804), 계산 단계(1806), 결정 단계(1810) 및 조정 단계(1812)는, 식 4가 연속적으로 만족되도록 주어진 이온 전류 보상(I_C)을 주기적으로 행할 수 있다. 동시에, 식 4를 만족하는 이온 전류 보상(I_C)이 갱신되면 이온 전류(I_I) 역시 갱신될 수 있고 그 갱신된 값은 저장될 수 있다(1814).

[0075] 이온 전류(I_I)와 동일하도록 또는 다른 예에서, 식 3을 만족하도록 상기 방법(1800)이 이온 전류 보상(I_C)을 발견하고 설정하는 동안, 이온 전류(I_I)를 그 값으로 설정하지 않고(또는 다른 예에서, 그 전에) 좁은 IEDF 폭을 달성하기에 필요한 이온 전류 보상(I_C)에 대한 값이 결정될 수 있다. 예컨대, 제1 사이클 동안 제1 이온 전류 보상(I_{C1})을 인가하고 펄스들 간의 전압의 제1 기울기 dV_{01}/dt를 측정함으로써, 또한, 제2 사이클 동안 제2 이온 전류 보상(I_{C2})을 인가하고 펄스들 간의 전압의 제2 기울기 dV_{02}/dt를 측정함으로써, 제3 이온 전류 보상(I_{C3})에 관련된 제3 기울기 dV_{03}/dt가 결정될 수 있고 이때 식 4가 참인 것으로 기대된다. 제3 이온 전류 보상(I_{C3})은, 인가된 경우 좁은 IEDF 폭으로 되는 하나의 경우로 될 수 있다. 따라서, 식 4를 만족하고 이온 전류(I_I)에 대응하는 이온 전류 보상(I_C)은 이 이온 전류 보상의 단지 단일 조정에 의해 결정될 수 있다. 상기 방법(1800)은 다음, 좁은 IEDF 폭을 달성하기에 필요한 값으로 이온 전류(I_C)를 설정함이 없이 도19에 기술된 방법으로 이동할 수 있다. 이와 같은 실시예는 튜닝 속도를 증대하기 위해 행해질 수 있다.

[0076] 대안적으로, 제1 기울기 dV_{01}/dt와 대응하는 제1 이온 전류 보상(I_{C1}), 제2 기울기 dV_{02}/dt와 제2 이온 전류 보상(I_{C2}), 및 유효 용량(C_1)이 주어지면, 이온 전류(I_I)는 식 3을 만족하도록 조정하거나 이온 전류(I_I)와 같도록 이온 전류 보상(I_C)를 조정함이 없이 다음 식을 사용하여 추정될 수 있다:

$$I_I = \frac{C_1 \cdot (I_{C1} \cdot \frac{dV_{02}}{dt} - I_{C2} \cdot \frac{dV_{01}}{dt})}{I_{C1} - I_{C2} + C_1 \cdot (\frac{dV_{02}}{dt} - \frac{dV_{01}}{dt})} \quad \text{(식 5)}$$

[0077]

[0078] 도19는 IEDF 폭 및 이온 에너지를 설정하기 위한 방법을 도시한다. 이 방법은 도18에 도시된 방법(1800)으로부터 비롯되며 좌측 경로(또는 IEDF 브랜치로 지칭) 또는 우측 경로(또는 이온 에너지 브랜치로 지칭)의 어느 것을 취할 수 있으며, 이는 각각 IEDF 폭 및 이온 에너지의 설정을 각각 수반한다. 이온 에너지(eV)는 전압 스텝(△V), 또는 도8의 변경된 주기 전압 함수(800)의 제3 부분(806)에 비례한다. 이온 에너지(eV)와 전압 스텝(△V) 간의 관계는 식 6과 같다:

$$eV = \Delta V \frac{C_1}{C_2 + C_1} \quad \text{(식 6)}$$

[0079]

[0080] 상기 식에서, C_1은 유효 용량(예컨대, 척 용량; 도2에서 고유 용량 10; 또는 도13에서 고유 용량 C1)이고, C_2는 시스 용량(예컨대, 도2에서 시스 용량 C2; 또는 도13에서 시스 용량 C2)이다. 상기 시스 용량(C_2)은 스트레이 용량을 포함할 수 있고 이온 전류(I_I)에 의존한다. 전압 스텝(△V)은 변경된 주기 전압 함수(800)의 제2 부분(804)과 제4 부분(808) 사이의 전압 변화로서 측정될 수 있다. (도2에서 버스 전압 Vbus 도는 파워 서플라이 전압의 함수인) 전압 스텝(△V)을 제어하고 모니터함으로써, 이온 에너지(eV)가 제어되고 알려질 수 있다.

[0081] 본 발명에 걸쳐 이온 에너지(eV)는 단일 값인 것 같이 언급된다. 그러나, 이온 에너지(eV)의 의미는 IEDF 폭에 따라 약간 다른 의미를 갖는다. IEDF 폭이 최소화된 경우, 이온 에너지(eV)는 IEDF의 평균 이온 에너지이다. IEDF 폭이 최소화되지 않을 때, 이온 에너지(eV)는, $I_I<I_C$ 또는 $I_I>I_C$인지에 따라 IEDF의 최소 또는 최대를 나타낸다. $I_I<I_C$인 경우, 이온 에너지(eV)는 IEDF의 최대 이온 에너지(eV)에 대응한다. IEDF 폭이 작은 경우, 이는 기술적으로 별로 중요하지 않으므로, 이온 에너지(eV)는, IEDF에 대한 평균 이온 에너지를 나타내는 것 같이 처리된다. 그러나, 보다 엄격하게 하기 위해, 다음 설명을 명심해야 한다.

[0082] 동시에, IEDF 폭은 식 7에 따라 근사될 수 있다:

[0083] IEDF 폭 = V_{PP} - △V - It/c (식 7)

[0084] 상기 식에서, C가 C_{series}인 경우 I는 I_I이고, 또는 C가 $C_{effective}$인 경우 I는 I_c이다. 시간 t는 펄스들 간의 시간이고, V_{PP}는 첨두 대 첨두 전압이고, △V는 전압스텝이다.

[0085] 또한, 시스 용량(C_2)은 다양한 계산들 및 모니터링 연산들에 사용될 수 있다. 예컨대, 디바이(Debye) 시스 거리 λ_{sheath}는 다음과 같이 계산될 수 있다:

[0086] $\lambda_{sheath} = \varepsilon A/C_2$ (식 8)

[0087] 상기 식에서, ε는 진공 투자율이고 A는 기판의 면적(또는, 대안예에서, 기판 지지부의 표면적)이다. 어떤 높은 전압 인가에 있어서, 식 8은 식 9와 같이 될 수 있다:

$$\lambda_{sheath} = \sqrt{\frac{T_e \cdot \epsilon_0}{n_e q}} \cdot \left(\frac{V}{2} T_e\right)^{.75} \quad \text{(식 9)}$$

[0088]

[0089] 또한, 시스의 e-필드는 시스 용량(C_2), 시스 거리(λ_{sheath}), 및 이온 에너지(eV)의 함수로서 추정될 수 있다. 이온 전류(I_I)와 함께, 시스 용량(C_2) 역시 식 10으로부터 플라즈마 밀도(n_e)를 결정하도록 사용될 수 있으며, 상기 식에서 포화 전류(I_{sat})는 단일 이온화 플라즈마에 대해 보상 전류(I_C)에 선형적으로 관련된다.

$$I_{sat} = \sum n_i q_i \sqrt{\frac{kT_e}{m_i}} A \approx n_e q \sqrt{\frac{kT_e}{<m>}} A \quad \text{(식 10)}$$

[0090]

[0091] 기판 표면에서의 유효 질량은 시스 용량(C_2) 및 포화 전류(I_{sat})를 사용하여 계산될 수 있다. 플라즈마 밀도(n_e), 시스의 전계, 이온 에너지(eV), 이온들의 유효 질량 및 기판의 DC 전위(V_{DC})는, 종래 간접적인 수단을 통해서만 모니터되던 기본 플라즈마 파라미터들이다. 본 발명은 이들 파라미터들의 직접적인 측정을 행할 수 있게 하여 실시간으로 플라즈마 특성을 보다 정확하게 모니터할 수 있도록 한다.

[0092] 식 6에 나타낸 바와 같이, 시스 용량(C_2) 역시, 도19의 이온 에너지 브랜치(1901)로 도시된 바와 같이, 이온 에너지(eV)를 모니터하고 제어하도록 사용될 수 있다. 이온 에너지 브랜치(1901)는 이온 에너지의 사용자 선택을 수신함으로써 시작한다(1902). 다음, 이온 에너지 브랜치(1901)는 주기 전압 함수(1904)를 공급하는 스위칭 모드 파워 서플라이에 대한 초기 파워 서플라이 전압을 설정할 수 있다. 샘플링 주기 전압 연산(1908) 전의 어떤 점에서, 이온 전류 역시 액세스될 수 있다(예컨대, 메모리로부터 액세스된다)(1906). 주기 전압은 샘플링될 수 있고(1908), 변경된 주기 전압 함수의 제3 부분의 측정이 측정될 수 있다(1910). 이온 에너지(I_I)는 변경된 주기 전압 함수의 전압 스텝(△V)(제3 부분(예컨대, 제3 부분 806)이라고도 지칭))으로부터 계산될 수 있다. 다음, 이온 에너지 브랜치(1901)는 이온 에너지가 규정된 이온 에너지와 같은 지를 결정할 수 있고(1912), 같은 경우, 이온 에너지는 소정의 설정포인트에 있는 것이고 이온 에너지 브랜치(1901)는 끝으로 올 수 있다. 이온 에너지가 규정된 이온 에너지와 같지 않은 경우, 이온 에너지 브랜치(1901)는 파워 서플라이 전압을 조정할 수 있고, 재차 주기 전압을 샘플링한다(1908). 다음, 이온 에너지 브랜치(1901)는, 이온 에너지가 규정된 이온 에너지와 같을 때까지, 샘플링(1908), 측정(1910), 계산(1912), 결정(1914) 및 설정(1916)을 통해 반복실행할 수 있다.

[0093] 상기 IEDF 폭을 모니터하고 제어하기 위한 방법을 도19의 IEDF 브랜치(1900)에 도시했다. 상기 IEDF 브랜치(1900)는 IEDF 폭의 사용자 선택을 수신하는 단계(1950) 및 현재 IEDF 폭을 샘플링하는 단계를 포함한다(1952). 다음, 결정 단계(1954)는 규정된 IEDF 폭이 현재 IEDF 폭과 같은지를 결정하고, 결정(1952)이 만족된 경우, IEDF 폭이 소망의(또는 규정된) 것이고, IEDF 브랜치(1900)는 끝으로 갈 수 있다. 그러나, 현재 IEDF 폭이 규정된 IEDF 폭과 같지 않은 경우, 이온 전류 보상(I_C)이 조정될 수 있다(1956). 이 결정(1954) 및 조정(1956)은 현재 IEDF 폭이 규정된 IEDF 폭과 같아질 때까지 반복실행 상태로 계속될 수 있다.

[0094] 어떤 실시예에서, IEDF 브랜치(1900)는 소망의 IEDF 형상을 확보하도록 구현될 수 있다. 각종 IEDF 형상들이 생성될 수 있고 그 각각은 상이한 이온 에너지 및 IEDF 폭과 관련될 수 있다. 예컨대, 제1 IEDF 형상은 델타 함수를 갖는 반면에 제2 IEDF 형상은 제곱 함수를 가질 수 있다. 다른 IEDF 형상은 찻종 모양으로 될 수도 있다. 각종 IEDF 형상들의 예들이 도11에 도시된다.

[0095] 이온 전류(I_I) 및 전압 스텝(△V)의 지식에 의해, 식 6은 이온 에너지(eV)에 대한 해로 될 수 있다. 전압 스텝(△V)는 전압 스텝(△V)을 변경시키도록 하는 파워 서플라이 전압을 변경함으로써 제어될 수 있다. 보다 높은 파워 서플라이 전압은 전압 스텝(△V)의 증가를 야기하고, 파워 서플라이 전압의 감소는 전압 스텝(△V)의 감소를 야기한다. 즉, 파워 서플라이 전압이 증가하면 이온 에너지(eV)가 많아지게 된다.

[0096] 또한, 상기 시스템은 연속적인 가변 피드백 루프로 동작하기 때문에, 플라즈마 소스 또는 챔버 조건들의 변동 또는 의도적 조정들로 인한 플라즈마의 변동에도 불구하고 소망의(또는 규정된) 이온 에너지 및 IEDF 폭이 유지될 수 있다.

[0097] 비록 도17-19는 단일 이온 에너지의 관점에서 기술되었으나, 당업자는, 소망의(또는 규정된) IEDF 폭(또는 IEDF 형상) 및 이온 에너지를 생성하고 모니터하는 이들 방법들이 각각 그 자체의 IEDF 폭(또는 IEDF 형상)을 갖는 둘 이상의 이온 에너지들을 생성하고 모니터하기 위해 더 이용될 수 있음을 인식할 것이다. 예컨대, 제1, 제3, 제5 사이클에 제1 파워 서플라이 전압(V_{PS})을 제공하고, 제2, 제4, 제6 사이클에 제2 파워 서플라이 전압(V_{PS})을 제공함으로써, 두 개의 별도의 좁은 이온 에너지들이 기판의 표면에 도달하는 이온들에 대해 달성될 수 있다(예컨대, 도20의 상부 두 개의 도면들). 3개의 다른 파워 서플라이 전압들을 사용함으로써, 3개의 다른 에너지들로 된다(예컨대, 도20의 중간의 두 개의 도면들). 다수의 파워 서플라이 전압의 각각이 인가되는 시간, 또는 각각의 파워 서플라이 전압 레벨이 인가되는 사이클들의 수를 변경함으로써, 상이한 이온 에너지들의 이온 플럭스가 제어될 수 있다(예컨대, 도20의 하부 두 개의 도면들).

[0098] 상기 설명은, 플라즈마 처리 동안 기판의 표면에 도달하는 이온들의 이온 에너지 및 IEDF 폭 및/또는 IEDF 형상을 제어하기 위해, 이온 전류 보상 부재에 의해 제공된 이온 전류 보상을 갖는 파워 서플라이에 의해 제공되는 주기 전압 함수를 어떻게 조합하는지를 나타낸다.

[0099] 전술한 제어의 일부는 다음의 어떤 조합을 사용하여 행해질 수 있다: (1) 고정 파형(파형의 연속적 사이클들이 동일); (2) 이온 에너지 및 IEDF에 비례하는 적어도 두 개의 부분들(예컨대, 도8에 도시된 제3 및 제 부분 806, 808)을 갖는 ㅍ파L형; (3) 파형의 별개의 특징들의 정확한 모니터링이 가능한 높은 샘플링 레이트(예컨대, 125 MHz). 예컨대, 선형 증폭기와 같은 종래 기술이 변경된 주기 전압 함수와 유사한 기판에 파형을 보내는 경우, 사이클들 간의 바람직하지 않은 변동은 종래 파형들이 이온 에너지 도는 IEDF 폭(또는 IEDF 형상)을 특정하도록 사용하기 어렵게 한다.

[0100] 선형 증폭기들이 기판 지지부를 바이어스하도록 사용되는 경우, 파형이 사이클마다 일치하지 않기 때문에 높은 레이트로 샘플링할 필요성이 보이지 않으며 그에 따라 파형의 분해 특징들이 통상적으로 유용한 정보를 제공하지 않는다. 이와 같은 유용한 정보는 본원의 관련된 설명에 있어와 같이 고정 파형이 사용될 때 제기된다.

[0101] 상기 고정 파형 및 높은 샘플링 레이트는 가능한 통계적 관찰을 더욱 정확하게 유도한다. 이 증대된 정확도 때문에, 챔버의 플라즈마 및 플라즈마 소스의 동작 및 처리 특성들은 변경된 주기 전압 함수의 각종 특성의 모니터링을 통해 모니터될 수 있다. 예컨대, 주기 전압 함수의 측정들은 시스 용량 및 이온 전류의 원격 모니터링을 가능케 하고, 또한 챔버 프로세스의 지식 없이 또는 다른 챔버의 상세한 내용 없이 모니터 될 수 있다. 다수의 실시예들은, 상기 시스템 및 방법들이 소스 및 챔버의 비국부적 모니터링 및 오검출에 대해 사용될 수 있는 다수의 방법들 중 일부를 도시한 것이다.

[0102] 도8을 참조한 모니터링의 일례로서, 파형(800)의 DC 옵셋은 플라즈마 소스(이하, "소스"라고도 지칭)의 상태를 나타낼 수 있다. 다른 예에서, 변경된 주기 전압 함수의 상부(804)(제2 부분)의 기울기는 소스 내의 댐핑 효과에 상관될 수 있다. (기울기가 0으로 도시된) 수평으로부터 상부(804)의 기울기의 표준 편차는 파형(800)의 관점에 기초하여 소스 상태를 모니터하기 위한 다른 방법이다. 다른 관점은 변경된 주기 전압 함수의 제4 부분(808)을 따른 샘플링된 V_0 지점들의 표준 편차를 측정하는 단계 및 챔버 링잉(ringing)에 상기 표준 편차를 상호관련시키는 단계를 수반한다. 예컨대, 이 표준 편차는 연속적 펄스들 간에서 모니터되고, 표준 편차는 시간에 따라 증가하며, 이는 예컨대 e-척에 있어서 챔버에 링잉이 있다는 것을 나타낼 수 있다. 링잉은 챔버에 대해 또는 그 안에 또는 부가적인 원하지 않는 인덕턴스 또는 커패시턴스의 불량한 전기적 접속의 표시일 수 있다.

[0103] 당업자는, 도17, 18 및 19가 임의의 특정 또는 기술된 동작을 필요로 하지 않으며, 또한 이들이 도면에 예시 또는 암시된 임의의 구성에 한정되지 않음을 인식할 것이다. 예컨대, IEDF 폭 및/또는 이온 에너지(eV)의 설정 및 모니터링 전, 그 동안 또는 그 후에 메트릭스가 모니터될 수 있다.

[0104] 도21은 전술한 시스템에 있어서 다른 지점들에서의 각종 파형들을 도시한다. 도면에는, 스위칭 모드 파워 서플라이의 스위칭 부재들에 대한 스위칭 패턴(2110), 파워 서플라이 전압(V_{PS})(주기 전압 함수라고도 지칭), 이온 전류 보상(I_C)(2104), 변경된 주기 전압 함수(2102), 및 기판 전압(V_{sub})(2112)이 도시되어 있고, IEDF는 (정확한 스케일로 나타내지 않은) 도시된 폭(2114) 및 IEDF 형상(2114)을 갖는다. 상기 폭은 본원에서 "좁은 폭"이라고도 지칭되는 것보다 넓다. 도시된 바와 같이, 이온 전류 보상(I_C)(2104)은 이온 전류(I_I)보다 크고, 기판 전압(V_{sub})은 일정하지 않다. IEDF 폭(2114)은 기판 전압(V_{sub})(2112)의 펄스들 간의 기울어진 부분의 전압차에 비례한다.

[0105] 이 좁지 않은 IEDF 폭(2114)이 주어지면, 상기 방법은 $I_C=I_I$일 때까지(또는 대안 예에서, 식 3에 따란 관련된) 이온 전류 보상(I_C)이 조정되도록 하는 것을 필요로 한다. 도22는, 이온 전류 보상(I_C)을 이온 전류(I_I)와 일치시켜, $I_C=I_I$일때 기판 전압(V_{sub})(2112)이 실질적으로 일정하고 IEDF 폭(2214)이 좁지 않은 것에서 좁은 것으로 가도록 하는 효과들을 도시한다.

[0106] 일단 좁은 IEDF가 달성되면, 도23에 도시된 바와 같이 이온 에너지를 소망 또는 규정된 값으로 조정할 수 있다. 이때, 파워 서플라이 전압(또는 다른 예에서 스위칭 모드 파워 서플라이의 버스 전압 V_{bus})의 크기는 감소된다. (예컨대, 파워 서플라이 전압 2306의 펄스들 간의 최대 마이너스 진폭이 감소된다). 그 결과, 첨두 대 첨두 전압이 V_{PP1}으로부터 V_{PP2}로 됨에 따라 $\triangle V_1$이 $\triangle V_2$로 감소한다. 그에 따라, 실질적으로 일정한 기판 전압(V_{bus})(2308)의 크기가 감소하여, 좁은 IEDF 폭을 유지하면서 2315에서 2314로 이온 에너지의 크기를 감소시킨다.

[0107] 이온 에너지의 조정 여부에 따라, 도24에 도시된 바와 같이 좁은 IEDF 폭이 달성된 후 IEDF 폭이 넓어질 수 있다. 이때, $I_I=I_C$로 되면(또는 대안 예에서 I_I와 I_C간의 관계식 식 3이 주어지면), I_C가 조정될 수 있고 이는 변경된 주기 전압 함수(2402)의 펄스들 간의 일부의 기울기를 변경시킨다. 이온 전류 보상(I_C)과 이온 전류(I_I)가 동일하게 되지 않은 결과로서, 기판 전압은 실질적으로 일정한 것으로부터 일정하지 않은 것으로 바뀐다. 다른 결과는, IEDF 폭(2414)이 좁은 IEDF 폭(2414)로부터 좁지않은 IEDF 폭(2402)로 전개되는 것이다. I_C가 I_I로부터 멀리 떨어질수록 IEDF 폭(2414)이 커진다.

[0108] 도25는 각각의 이온 에너지 레벨이 좁은 IEDF 폭(2414)을 갖는 하나의 이온 에너지 레벨보다 크게 달성하도록 사용될 수 있는 파워 서플라이 전압의 한 패턴을 도시한다. 파워 서플라이 전압(2506)의 크기는 사이클마다 교번한다. 이는, 변경된 주기 전압 함수(2502)의 각 사이클에 대한 교번 $\triangle V$ 및 첨두 대 첨두 전압으로 된다. 이에 다라 기판 전압(2512)은 기판 전압의 펄스들 간에 교번하는 두 개의 실질적으로 일정한 전압을 갖는다. 이는 각각 좁은 IEDF 폭(2414)을 갖는 두 개의 상이한 이온 에너지들로 되게 한다.

[0109] 도26은, 각각의 이온 에너지 레벨이 좁은 IEDF 폭(2614)을 갖는 하나의 이온 에너지 레벨보다 크게 달성하도록 사용될 수 있는 파워 서플라이 전압의 다른 패턴을 도시한다. 이때, 파워 서플라이 전압(2606)은, 두 개의 다른 크기들 간에서 교번하지만, 교번하기 전의 시간에 두 사이클에 대해 그와 같이 행한다. 도시된 바와 같이, 평균 이온 에너지들은 V_{PS}(2606)가 사이클마다 교번되는 경우와 동일하다. 이는, 각종의 다른 V_{PS}(2606)가 동일한 이온 에너지들을 달성하도록 하는 방법의 하나만 나타낸다.

[0110] 도27은, 규정된 IEDF(2714)을 생성하도록 사용될 수 있는 이온 전류 보상(I_C)(2704)과 파워 서플라이 전압(V_{PS})(2706)의 하나의 조합을 도시한다. 이때, 교번 파워 서플라이전압(2706)은 이온 전류(I_I)로부터 떨어진 이온 전류 보상(2704)을 조정함으로써, 각각의 이온 에너지에 대한 IEDF(2714) 폭이 확장될 수 있다. 도시된 실시예에서와 같이, 이온 에너지들이 충분히 가까운 경우, 두 이온 에너지에 대한 IEDF(2714)는 중첩하여 하나의 큰 IEDF(2714)로 도니다. 다른 변형예도 기능하나, 이 실시예는 V_{PS}(2706)와 I_C(2704)에 대한 조정들의 조합이 규정된 이온 에너지 및 규정된 IEDF(2714)들을 달성하기 위해 어떻게 사용될 수 있는지를 의미한다.

[0112] **부정확한 이온 에너지들의 원인으로서의 회로 메모리**

[0113] 도2 및 도8을 참조하면, 변경된 주기 전압 함수(800)가 스위칭 모드 파워 서플라이(206)의 출력에서 생성되는 것으로 도시될 수 있다. 변경된 주기 전압 함수(800)는 제1 스위치 부재(226')가 닫힘에 따라 전압(V_0)의 업스윙과 함께 시작하고 기판 지지부(208)를 포함하는 직렬 용량(C_{series})을 충전한다. 직렬 용량(C_{series})이 충전되면, 제1 스위치 부재(226')가 개방된다. 제1 및 제2 스위치 부재(226',226")는 모두 C_{series}에 걸친 전압이 일정하게 되도록 짧은 시간(tc-t) 동안 개방될 수 있다. 다음, 제2 스위치 부재(226")는 클로즈되어 V_0가 △V로 강하되도록 하며, 그 후, 이온 에너지 제어부(220)로부터의 이온 전류 보상이 기판 지지부(208)에 제공됨에 따라 변경된 주기 전압 함수(800)가 기울기 dV_0/dt로 하향으로 기울어지기 시작한다. 전압 스텝 △V는 플라즈마 처리 챔버(204)의 기판 표면에 부딪히는 이온들에 대한 이온 에너지에 관련된다. 상기 변경된 주기 전압 함수(800)는 외란없이 도시 및 기술된다.

[0114] 그러나, 실제로 외란은 △V 및 그에 따라 이온 에너지에 영향을 줄 수 있다. 예컨대, 좁은 이온 에너지 분포 함수(IEDF)가 요망되는 경우, △V는 사이클에서 사이클까지 일정해야 한다. 만일 어떤 사이클에서 외란이 야기되어 △V가 다르게 되면, IEDF는 왜곡 또는 지터로 된다.

[0115] 이 문제는 도12 및 13에 도시된다. 도12는 외란이 제1 사이클에 나타날 수 있고 이것이 다음 사이클의 △V에 영향을 줄 수 있는 변경된 주기 전압 함수(1200)를 도시한다. 도12는 또한, 각 사이클의 시작에서의 전압 상승의 보다 정확한 제시를 나타내며, 이 형상은 도8에 도시된 수직 형상보다는 사인파워 서플라이다. 이 사인파 형상은 상기 전압 상승시 일어나는 L_1을 통한 재충전으로 된다.

[0116] 외란(1212)은 제1 사이클의 하향 경사 부분 동안 나타난다(외란들의 다른 형태들도 가능하며 이와 같은 외란은 사이클의 어느 곳에서도 일어날 수 있고 경사 부분 동안만은 아니다). 외란(1212) 없이, 전압은 실질적으로 라인(1214)을 따른 동일한 기울기로 계속 떨어진다. 그러나, 외란(1212)은 전압이 동일한 기울기로 계속 떨어지도록 하며, 높은 전압을 갖는 라인(1208)을 따르지 않는다. 그 결과, 제1 스위치 부재(226')가 다시 닫히고 V_0가 상승하기 시작할 때, 이전 사이클에서 이어지는 제1 경로(1214)를 따르는 대신, V_0는, 이전 사이클의 △V보다 낮고 소망치보다 낮은 △V'로 되는 경로(1208)를 따른다. 이 효과는, 각 사이클이 이전 사이클에서의 종료되는 (예컨대, 제1 스위치 부재 226'가 닫힐 때) 전압을 기억하기 때문에 '메모리'로 지칭된다.

[0117] 도13은 유사한 변경된 주기 전압 함수(1300)를 도시하며, 이 경우에 외란(1312)은 하강 전압이 경로(1314)가 아닌 경로(1308)를 따르도록 한다. 그 결과, 제1 스위치 부재(226')가 닫히고 C_{series}가 충전되기 시작할 때 V_0가 낮아진다. 따라서, V_0는 제1 스위치 부재(226')의 개방시 경로 1314가 아닌 경로 1308을 따른다. 그 결과, 소망치보다 크고 이전 사이클의 △V보다 큰 △V'로 된다.

[0118] 이에 따라, 상기 '메모리'는 이온 에너지에 있어서 부정확하고 및 잠재적으로 불안정성을 야기한다. 따라서, 에너지 효율이 좋은 공진 스위칭을 사용하면서 종래 기술에서의 상기 메모리를 제거하고 정확하고 안정된 이온 에너지를 달성할 필요가 있다.

[0119] 상기 메모리는 부분적으로, 제1 스위치 부재(226')가 닫히는 시간에 의해 통상적으로 C_{series}로부터 완전히 제거되는 직렬 용량(C_{series})에 저장되는 잉여 에너지로 된다. 그러나, 외란(예컨대, 1312)이 있는 경우, 제1 스위치 부재(226')가 닫힐때 에너지는 C_{series}로 된다. 이 에너지를 제거하기 위한 하나의 방법은, C_{series}를 저항기에 결합하여 에너지가 저항기 내로 방산하도록 하는 것이다. 이는 C_{series}로부터 메모리를 제거하는 빠른 방법이나 에너지가 작용을 개시하도록 하기보다는 단순히 열로 변환되기 때문에 에너지 낭비의 문제가 있다.

[0120] 바람직한 동작 체제는 공진으로서 알려져 있는데 이는 에너지가 커패시터와 인덕터 사이에 앞뒤로 통과되고 그에 따라 저항기에서의 소비되지 않고 재사용되기 때문이다(고유 저항에서의 어떤 방산은 불가피한 것이나, 적어도 저항성 체제보다는 적다), 그러나, 인덕터들은 신속히 하전되지 않으며, 그에 따라 공진 시스템의 인덕터는 각 사이클의 끝에서 커패시터로부터 잉여 용량을 제거하기에는 효과적이지 않다.

[0121] 따라서, 당해 분야에 있어서, 보다 효과적인 공진 구성으로 동작하고, 또한 소위 메모리에 의해 야기되는 불안정 및 부정확을 제거하기 위해 시스템의 커패시터로부터 잉여 전하를 신속히 제거할 수 있는 시스템들, 방법들, 및 장치들의 필요성이 있다.

[0122] 도14 및 15는 상기 시스템 및 방법들이 이전 사이클에서의 상이한 외란에도 불구하고 소망의 이온 에너지를 달성하도록 사용되는 파형들을 도시한다. 도14에서, 외란(1408)은 △V가 소망치(도13 참조)보다 높아지도록 하지만, 반면에, V_0가 (제1 스위치 부재의 닫힘에 따라) 사이클의 시작에서 상승하기 때문에, 바이어스 서플라이가 상승 전압을 모니터하고 V_0가 소망 이온 에너지에 대응하는 전압(1408)에 달할 때 상기 상승 전압을 차단한다. 요컨대, 바이어스 서플라이는 전압 상승에 대한 디폴트 기간 전 또는 C_{series}가 완전히 충전되기 전에 전압을 차단한다. 도15에서, 외란(1508)은 △V가 소망치(도12 참조)보다 낮아지도록 하지만, 반면에, V_0가 (제1 스위치 부재의 닫힘에 따라) 사이클의 시작에서 상승하기 때문에, 바이어스 서플라이가 상승 전압을 모니터하고 V_0가 소망 이온 에너지에 대응하는 레벨에 달할 때 증가 전압을 차단한다. 이 경우에, 전압은 전압 상승에 대한 디폴트 기간보다 길게 상승하도록 허용되나, 여전히 C_{series}가 완전히 충전되기 전에 차단된다.

[0123] 도14에서, 요점은 디폴트 기간 전에 전압 상승을 차단하는 것이다. 그러나, 도15에서, 상기 방법에 대한 두 개의 요지가 있다: 첫째는, V_0가 이론적으로 소망치(예컨대, 레벨 1514)보다 훨씬 높게 상승하도록 허용될 수 있도록 버스 전압(V_{bus})이 설정되는 것이다. 즉, 통상적으로 임의의 소망 이온 에너지들을 달성하기 위해 C_{series}가 완전히 충전되지 않도록 V_{bus}가 설정된다. 이와 같이, V_0는 디폴트 기간보다 후에 차단될 수 있고, 그에 따라 외란(1512)으로 인해 달리 도달하는 곳 이상으로 상승할 수 있다.

[0124] 바람직하지 않게, 전압이 최대(Max) V_0로 상승하도록 허용되기 전에 V_0가 차단될 때, 에너지는 바이어스 서플라이의 인덕터 및/또는 바이어스 서플라이의 고유 용량에 저장된 상태로 된다. 바이어스 서플라이가 C_{series}를 완전히 충전하도록 허용된 경우, 인덕터의 에너지는 C_{series}에 의해 완전히 방전되거나 치환된다. 이에 따라, 상기한 스위칭 알고리즘이 공진 동작 및 이전 사이클로부터의 '메모리'를 일소하기 위한 능력이 가능하도록 하며, 그에 따라 부정확도 및 불안정성을 제거하는 반면, 인덕터 및/또는 바이어스 서플라이의 인덕턴스가 결코 완전히 공핍되지 않는 새로운 문제가 발생한다. 이 저장된 에너지는 후속 사이클에 대한 다른 '메모리' 문제들을 야기할 수 있으며, 그에 따라 인덕터 및/또는 바이어스 서플라이의 인덕턴스의 잔류 저장 에너지를 신속하고 효율적으로 제거할 필요성이 더 있다. 이 문제들에 대한 해결책을 도9에 도시된 시스템을 참조하여 설명한다.

[0125] 도9는 스위칭 부재 T_1 및 T_2와 직렬 용량 C_{series} 간의 인덕턴스 L_1을 도시한다(C_{series}의 사용은 스트레이 용량이 없는 것으로 가정하고; 스트레이 용량이 고려되는 경우, $C_{effective}$가 사용될 수 있으며, 이때 C_{series}는 $C_{effective}$의 일부로 될 수 있다). 인덕턴스 L_1은 개별 인덕터 또는 개별 인덕터와 고유 용량의 결합으로 나타낼 수 있다. 또한, 스위치 부재(T_1)의 고유 저항(R_1)는 물론 스위치 부재(T_2)의 고유 저항(R_2)도 있다. R_1과 C_{series}의 직렬 결합은 RC 회로로 작용하며 이는 스위치 부재(T_1)가 개방되고 스위치 부재(T_2)가 닫힐 때마다 C_{series}의 기하급수적 감소 또는 방전을 야기한다. 고유 용량 L_1과 C_{series}의 직렬 결합은 LC 회로로 작용하며 이는 주기적 방식으로 L_1과 C_{series} 간의 에너지의 교환으로 된다. R_1이 L_1보다 큰 경우, 이 RLC 회로는 저항적으로 동작하게 되고 C_{series}로부터 방전된 에너지는 R_1에서 방산되는 열로 낭비된다. 이는 비효율적이고 바람직하지않은 상황이다.

[0126] 하나의 대안 예는 공진 구성에서 동작하기 위한 RLC 회로로서, L_1이 R_1보다 크고 L_1과 C_{series}의 간에서 에너지가 주로 교환되며 이때 단지 소량의 에너지만 R_1으로 소실된다. 공진 방식에서 동작시의 문제점은 인덕터 L_1과 C_{series}에 저장된 에너지가 '메모리'로 지칭되는 것으로 유도되는 것이며, 한 사이클에서의 외란이 후속 사이클의 파형에 영향을 미친다. 이 메모리 때문에, 플라즈마 내 기판 표면을 나타내는, C_{series}의 우변에 제공되는 전압은 부정확 또는 불안정을 나타낼 수 있다.

[0127] 예컨대 도12에서, 도9의 V_0로 측정된 변경된 주기 전압 함수의 외란(1212)은 △V'가 외란없는 경우보다 적고 이전 사이클에서의 △V보다 적은 점에서 부정확을 야기한다. 이는 어떤 이온들이 △V로 가속되게 하고 어떤 것들은 △V'에서 가속되어 소망하는 것보다 넓어지거나 또는 바람직하지 않은 IEDF로 되게 한다. 도13에서, 외란(1308)은 △V'가 외란없는 경우보다 넓고 이전 사이클에서의 △V보다 큰 점에서 부정확을 야기한다. 두 개의 경우에, △V'는 기대치 및 소망치가 아니며, 이온 에너지의 부정확이 존재한다.

[0128] 또한, 한 사이클에서의 부정확이 후속 사이클에서 다른 부정확을 야기하기 때문에, 단일 외란은 불안정을 야기

시키고, 사이클마다 △V의 오류를 증대시킨다.

[0129] 바이어스 서플라이(902)가 효율적인 공진 체제에서 동작하도록, R_1의 저항 효과를 무시할 수 있는 개별 인덕터(L_1)가 사용된다. L_1은 적어도 개별 인덕터의 인덕턴스를 나타내지만, 어떤 실시예에서, 이는 고용 용량을 나타낼 수도 있고, 또한 이들은 개별 인덕터의 인덕턴스에 약간 관련된 것이다. 설명의 목적을 위해, 도9의 L_1은 개별 인덕턴스의 인덕턴스 또는 고유 인덕턴스 및 개별 인덕턴스의 인덕턴스를 지칭할 수 있다. 어느 경우에도, L_1이 R_1보다 우세하며, 이에 따라 바이어스 서플라이(902)가 공진 상태로 동작한다. 그러나 상기한 바와 같이, 신규한 알고리즘과 함께 이는 각 사이클의 말기에 L_1에 에너지가 바람직하지 않게 저장되도록 한다.

[0130] 스위치 부재(T_1)의 개방시 L_1에 저장된 잉여 에너지와 관련된 문제를 해소하기 위해, 에너지 방출 부재(908)가 사용될 수 있으며 그에 따라 저장된 에너지를 제거하고 사이클 길이의 일부에서도 그와 같이 행하도록 한다. 에너지 방출 부재(908)는 도14 및 15에 T_{evac}로 표시된 임의의 지점 또는 임의의 기간에 L_1으로부터 에너지를 제거할 수 있다. 요컨대, 에너지 방출 부재(908)는 T_{evac} 동안의 임의의 시간에 작동될 수 있다. 인덕터 L_1으로부터 에너지를 제거하기 위해 에너지 방출 부재(908)가 개시되는 특정 시간은 제어부(910) 및 eV 설정포인트에 의해 조정되고, 제어부(910)에 제공된다. 특히, 스위치 부재(T_1)는 사이클을 시작하도록 닫히고 C_{series}를 충전한다. 스위치 부재(T_1)가 어떤 시점에서 개방되지 않은 경우 V_0가 상승하고 최대 전압(Max V_0)에 달하게 된다. 즉, C_{series}가 무기한으로 충전되면, V_0는 Max V_0에 달하고 고정된다. C_{series}가 소망 이온 에너지에 대응하는 레벨을 초과하여 충전될 수 있도록 V_{bus}가 설정될 수 있다. 이때, 이전 사이클에서 외란이 존재하면, 스위치 부재(T_1)는 닫힐 수 있고 C_{series}이 완전히 충전되기 전에 개방될 수 있으며, 이에 따라 외란에 무관하게 소망하는 V_0를 달성한다. V_0의 상승에 따라, 제어부(910)는 V_0로부터 전압 측정들을 수신할 수 있고 이들을 eV 설점 포인트와 비교한다. V_0가 eV 설점 점과 일치하는 경우, 제어부(910)는 스위치 부재(T_1)에 대해 개방을 지시할 수 있고, 그에 따라 V_0의 증가를 차단한다. 이때, 또는 T_{evac} 동안의 임의의 시간에, 제어부(910)는 에너지 방출 부재(908)에 대해 L_1으로부터 에너지 제거를 활성화 또는 개시하도록 명령할 수 있다.

[0131] 에너지 방출 부재(908)는, 배터리들, 커패시터들, 저항기들, 스위치들, 및/또는 바이어스 서플라이의 다른 부분들에 대한 전기적 접속부 또는 L_1으로부터 제거된 에너지로부터 비롯되는 임의의 부재를 포함한다. 예컨대, 에너지 방출 부재(908)는 (예컨대, 레일 전압을 보충하도록 에너지를 다시 V_{bus}에 제공하는 것과 같은) 후의 사용을 위해 L_1으로부터 방출된 에너지를 저장하는 용량 소자 또는 배터리를 포함할 수 있다.

[0132] 도10은 에너지 방출 부재의 특정 실시예에 의한 바이어스 서플라이를 도시한다. 이때, 에너지 방출 부재(1008)의 스위치(1014)는 T_{evac} 동안의 임의의 한 점에서 클로즈되고 L_1의 임의의 에너지가 에너지 방출 부재(1008)내로 방출되고 저항기(1012)에서 방산된다.

[0133] 어떤 실시예에서, 제어부(910, 1010)는 아날로그 비교기 또는 A/D 변환기 공급용의 디지털 비교기를 포함할 수 있다.

[0135] **넓은 다이내믹 레인지**

[0136] 낮은 에너지에서, 상기한 부정확 및 불안정은 보다 많은 문제들을 야기한다. 이는, 이온 에너지들의 넓은 다이내믹 레인지가 통상적으로 낮은 값을 갖는 적어도 하나의 이온 에너지를 필요로 하기 때문에 이온 에너지들에 대해 넓은 다이내믹 레인지를 달성하는 것을 어렵게 한다. 따라서 상기 시스템들 및 방법들은 높은 에너지에서 부정확 및 불안정들을 제거하도록 구현될 수 있으며, 그에 따라 바이어스 서플라이는 플라즈마에서 넓은 다이내믹 레인지에너지를 달성할 수 있게 된다.

[0138] **빠른 이온 에너지 제어**

[0139] 어떤 분야들은 이온 에너지에 있어서 '빠른' 변화를 요구하며, 이때 '빠른'은 변경된 주기 전압 함수의 수 사이클들 내, 또는 사이클로부터 사이클까지에서도, 이온 에너지들의 변화를 포함할 수 있다. 이온 에너지를 변화시키기 위한 한가지 방법은 V_{bus}를 조정하는 것이나, 이는 '빠른' 기술분야들에 대해 충분하게 빠르게 하는 것은 어렵다. 그러나, 바이어스 서플라이의 인덕터에 저장된 잉여 에너지를 제거하기 위한 상기 에너지 방출 부재 및

상기 스위칭 알고리즘을 사용하여, 이온 에너지가 사이클에서 사이클까지 조정될 수 있다(예컨대, 제1 사이클은 제1 이온 에너지를 생성하고 다음이 사이클은 제2 이온 에너지를 생성한다).

[0140] 상기 시스템들 및 방법들은 V_{bus}의 변경없이 이온 에너지를 조정할 수 있다. 예컨대, 도12-15에서, 각종 이온 에너지들(상이한 △V)이 주어진 V_{bus}에 대해 달성될 수 있다. 이온 에너지 스위칭은 매우 '빠르기' 때문에, V_0가 상승하는 동안 한 사이클에 대한 이온 에너지가 선택될 수 있다. 요컨대, △V), 또는 이온 에너지는 스위치 부재(T_1)가 개방되기에 앞서 임의의 시점에서 결정될 수 있다.

[0141] '빠른' 이온 에너지 제어는 상이한 이온 에너지들 간에서 스위칭시 바람직할수 있으며, 또한 플라즈마의 점화시에도 바람직한데, 그 이유는 플라즈마의 점화시 나타나는 가끔 보이는 플라즈마 이온 에너지들의 천이를 제거하지 않는 경우 정확한 eV 설정포인트에서 C_{series}의 충전을 중지시키기 위한 능력이 크게 감소하기 때문이다.

[0143] **펄스동작되는 이온 에너지 제어**

[0144] 많은 풀마 처리 방법들은 플라즈마 소스들에 의해 제공되는 RF 파워에 대한 펄스 포락선을 필요로 한다. 도28은 시간의 함수로서 펄스동작되는 소스 서플라이를도시한다. 도시된 바와 같이, 대시 선으로 나타낸 펄스 포락선에 따라 RF 사인파가 펄스동작된다. 예컨대, 펄스동작은 자유 라디칼들에 대한 이온들의 비가 제어될 수 있도록 한다. 특히, 자유 라디칼들은 전형적으로 이온들보다 긴 수명을 갖고, 그에 따라 RF가 오프되었을 때, 이온들에 대한 자유 라디칼들의 비가 시간에 따라 증대한다. 증대된 자유 라디칼들의 비는, 예컨대, 어떤 방안에서 바람직한 작업편의 표면에 각종 재료의 상대 에칭 레이트들에 영향을 미칠 수 있다. 그러나, 소망레벨의 자유 라디칼들 및 이온들을 유지하기 위해, RF 파워는 다시 온 되고, 그에 따라 소스 서플라이의 펄스동작이 행해진다. 어떤 경우에, 소스 서플라이는, 처리챔버 내에서 라디칼들과 이온들의 보다 균일한 레벨을 유지할 목적으로 RF 진폭과 0 사이가 아닌 두 개의 다른 RF 진폭들 사이에서 펄스동작될 수 있다.

[0145] 펄스동작 RF 소스 서플라이가 사용될 때, 바이어스 서플라이들은 전형적으로 소스 서플라이 펄스들과 임의의 방식으로 동기화된다(도29 참조). 이중레벨 소스 서플라이 전압이 사용되는 경우, 바이어스 서플라이 역시 두 개의 다른 바이어스 서플라이 전압들 사이에서 펄스동작될 수 있다. 그러나, 펄스동작하는 다수의 서플라이들의 분야에서의 시스템들 및 방법들은 여러 단점들을 수반한다. 예컨대, 펄스동작되는 바이어스 서플라이들은, 바이어스 서플라이가 온 될때마다 이온 밀도 및 이온에너지의 천이를 나타낼 수 있다. 일례가 도30에 도시되었으며, 바이어스 서플라이는, 소망의 전압 체제로 설정하기에 앞서 온(on) 직후 소망의 전압 타깃의 오버슈트에 더해 느린 턴온 천이를 나타낸다. 비슷하게, 소스 펄스 포락선상에 나타난 인트라-펄스 턴온 천이는 바이어스 서플라이의 턴온에 의해 영향받는다. 이들 천이는 통상적인 바이어스 서플라이들 및 플라즈마 밀도가 비직교적(non-orthogonal)인 사실로부터 부분적으로 기인될 수 있으며 - 바이어스 서플라이 전압의 변화는 플라즈마 밀도에 대해 상당한 영향을 갖는다. 이들 천이는 정확한 처리 방안이 설계되기에 어렵게 함은 물론, 바이어스 서플라이 전압의 모니터링시, 기존의 많은 방법들은 천이 체제로부터 데이터 포인트들을 사용하지 않으며, 그에 따라 잠재적으로 처리 시간을 증가시키면서 전위 측정 및 레귤레이션 오차들을 적용한다. 어떤 방안은 주어진 소스 서플라이 펄스 내에 이온 에너지의 신속한 변화를 요구할 수도 있다. 전통적인 시스템 및 방법들은 정확도 및 안정성을 갖고 이온 에너지를 제어하는 데 어려움을 갖고 있으며 바이어스 서플라이의 수 사이클만큼 적은 시간 주기 내에 모두 이와 같은 변화들을 행하는 것에 어려움을 갖고 있다.

[0146] 상기한 시스템 및 방법들은 다수의 상기 문제들의 해결을 기술하고 있다. 도29는, 도9의 대시 선으로 나타낸 펄스 포락선 내에서 펄스동작되는 바이어스 서플라이(902)와 같은, 바이어스 서플라이에 대한 변경된 주기 전압을 도시한다. 바이어스 서플라이의 펄스들은 도28의 소스 서플라이의 펄스들과 동기화된다, 상기와 같이 생성된 변경된 주기 전압 함수의 최대 전압이 소망 이온 에너지를 달성하기에 필요한 정확한 순간에 스위치 부재(T_1)를 개방함으로써 정확히 제어될 수 있기 때문에 도30에 도시된 것과 같은 천이들이 감소되고 가능한 한 제거될 수 있다. 이들 시스템 및 방법은 또한, 이온 에너지 제어와 플라즈마 밀도 제어 사이에 직교성(orthogonality)를 가능케 한다. 이에 따라, 이온 에너지에 있어서의 부정확 및 불안정을 감소시키기 위해 전술한 시스템 및 방법들은 펄스동작 바이어스 서플라이 동작 동안의 천이를 회피하고 또한 이온 에너지와 플라즈마 밀도 제어 간에 직교성을 가능케 하는 부가적 이점을 갖는다.

[0147] 또한, 전술한 시스템 및 방법들은 이온 에너지와 플라즈마 밀도 간에 거의 직교적 관계를 달성하기 때문에 천이들이 회피되며 - 이에 따라, 바이어스 서플라이(예컨대, 902)의 펄스동작이 플라즈마 밀도에 무시할 수 있는 영향을 갖는다.

[0148] 또한, 전술한 시스템 및 방법들은 '빠른' 이온 에너지 변화들을(예컨대, 사이클에서 사이클로의 이온 에너지 변화)를 달성하도록 사용될 수 있기 때문에, 이온 에너지는 단일 소스 서플라이 또는 바이어스 서플라이 펄스 내에 한번 이상 변경될 수 있다.

[0149] 넓은 다이내믹 레인지에 관한 전술한 시스템 및 방법들은 바이어스 서플라이 의 단일 펄스 내에 다수의 이온 에너지들의 넓은 다이내믹 레인지를 달성하도록 펄스동작 바이어스 서플라이 실시예들에도 사용될 수 있다.

[0150] 전술한 이온 에너지에 대한 변화들과 함께, 다른 실시예에서, 이온 에너지 분포 함수(IEDF)는 사이클에서 사이클로 조정될 수 있다. 요컨대, 바이어스 서플라이의 소정 펄스 내에, IEDF 및/또는 이온 에너지는 1회 이상 조정될 수 있다.

[0151] 펄스동작되는 바이어스 서플라이 실시예들은 I_C에 대한 프리셋을 설정하기 위한 능력으로부터 다른 이점을 가질 수 있다. 이에 따라, 바이어스 서플라이의 개시에서, 소망 이온 에너지가 짧은 시간에 달성될 수 있도록 I_C가 '추측'될 수 있다. 예컨대, 전술한 바와 같이, 소망 이온 에너지가 설정될 수 있는 시간 후 최소 IEDF를 결정하기 위해 어떤 반복이 필요할 수 있다. 전의 IEDF 세팅에 기초하여 I_C로 이와 같은 반복들을 개시함으로써, 최소 IEDF가 보다 신속히 발견될 수 있고 소망 이온 에너지가 곧바로 설정될 수 있다. 다른 실시예에서, 이전 펄스에 사용된 I_C는, 펄스에 대한 이온 에너지를 설정하도록 사용되는 시간을 다시 감소시키기 위해 후속 펄스의 시작에서의 초기 조건들로 사용될 수 있다. 또한, 다수의 이온 에너지들이 이전 펄스 또는 이전 펄스들에 사용된 I_C는 후속 펄스들에서 각종 이온 에너지들을 설정하기 위한 초기 조건들로서 사용될 수 있다. 유사하게, C_2 또는 그의 보다 정확한 유도체, $C_{series}/(C_2 + C_{series})$는, I_C 또는 다른 것과 조합하여 초기 상태로서 사용될 수 있다.

[0152] 펄스동작 실시예는 또한 전술한 바와 같이 이온 전류 또는 C_2를 통해 플라즈마 밀도를 측정하기 위한 능력으로부터 바람직할 수 있다. 이는, 바이어스 서플라이가 펄스 동작 동안 플라즈마 밀도의 측정에 기초하여 제어될 수 있는 다른 실시예로 된다. 예컨대, 바이어스 서플라이 펄스들은 플라즈마 밀도 임계치에 기초하여 진폭, 듀티 팩터, 등에 있어 기동(트리거) 또는 조정될 수 있다(예컨대, 바이어스 서플라이는 플라즈마 밀도가 임계치 아래로 떨어질 때 온 될 수 있다). 다른 예에서, eV 설정포인트 또는 이온 에너지에 대한 변화는 플라즈마 밀도 임계치 아래로 떨어지거나 위로 상승하는 필마 밀도에 의해 기동될 수 있다. 바이어스 서플라이 펄스 내의 이온 에너지 및 IEDF는 플라즈마 밀도의 함수로서 제어될 수도 있다.

[0153] 다른 실시예에서, 소스 서플라이는 플라즈마 밀도의 함수로서 제어될 수 있다. 예컨대, 소스 서플라이의 펄스들은 트리거될 수 있고, 펄스 포락선의 진폭, 듀티 팩터 등은 소망 레벨 부근에 플라즈마 밀도를 유지할 목적으로 또는 플라즈마 밀도 임계치에 걸쳐 플라즈마 밀도에 기초하여 조정될 수 있다.

[0155] **가상 전면 패널**

[0156] 도31 내지 52는, 전술한 바이어스 서플라이와 관련된 각종 '가상 전면 패널(VIRTUAL FRONT PANEL)'(VFP) 디스플레이들을 도시한다. 상기 VFP들은 다양한 제어부재들(예컨대, 버튼, 슬라이더, 라디오 버튼들), 인디케이터(예컨대, 컬러 인디케이터, 바 인디케이터, 수치 인디케이터) 및 그래프 또는 차트(전압 대 시간)를 가질 수 있다. 상기 VFP들은 바이엇 서플라이 및/또는 소스 서플라이를 제어하기 위한 제어 부재들과 모니터링 차트 및 인디케이터들을 포함할 수 있다. 예컨대, VFP들은 eV 설정포인트들과 IEDF 형상들 및 폭을 제어하고 달성된 이온 에너지 및 IEDF 형상들과 폭들의 모니터링을 행할 수 있다. VFP들은 또한, 바이어스 서플라이 및/또는 플라즈마 처리 챔버의 교정은 물론, 이온 전류(I_I)를 모니터하도록 사용될 수 있다. 이들은 VFP가 사용될 수 있는 많은 실시예의 일부이다.

[0157] VFP들은 단일 디스플레이(예컨대, 바이어스 서플라이에 내장되거나 그에 결합된 LCD 평판 디스플레이) 또는 다수의 디스플레이들에서 구현될 수 있다. 상기 VFP는 터치 감응 제어부를 포함할 수 있다.

[0158] 도31은 변경된 주기 전압 함수를 나타낸 VFP를 도시한다. VFP는 또한, 바이어스 서플라이 출력의 온/오프를 전환하기 위한 파워 출력 제어부를 더 포함한다. 다수의 경보 인디케이커들이 VFP의 좌측 아래에 배치된다. 또한, 이온 에너지(eV), 이온 전류 보상(I_C)($I_{compensation}$) 및 첨두 대 첨두 전압(V_{PP})을 나타내기 위한 바 및 수치 인디케이터들이 있다.

[0159] 도33은 바이어스 서플라이의 두 제어부를 보인 VFP를 도시하며, 두 제어부 중 하나는 이온 에너지 설정 포인트

(eV 설정포인트)에 대한 것이도 다른 것은 이온 전류 보상(전류 옵셋)에 대한 것이다. VFP는 또한, 측정된 이온 전압(eV)에 대한 바 인디케이터를 갖는다.

[0160] 도35는 3개 이온 에너지들에 대한 차트를 갖는 VFP를 도시한다. 상기 차트는 독출되거나 또는 입력 스크린으로 될 수 있다. 예컨대, 상기 차트는 3개 이온 에너지들의 각각에서 이온 에너지들의 집중 및 달성된 이온 에너지들을 지시하도록 사용될 수 있고, 또는 상기 차트는 시스템이 시도 또는 달성하고자 하는 이온 에너지 및 집중을 나타내도록 사용될 수 있다.

[0161] 도36은 사다리꼴 형상을 갖는 이온 에너지 분포 함수에 대한 차트를 갖는 VFP를 도시한다. IEDF는, 이온들의 집중이 이온 에너지들에 따라 증가하는 500 eV 바로 아래로부터 1000 eV 바로 위까지 연장한다. 상기 VFP는 또한, 양단에서의 이온들의 집중은 IEDF의 낮은 단부 및 높은 단부를 제어하기 위해 좌측에 제어부를 포함한다.

[0162] 도37은 이온 에너지(V_1) 부근에 이온 에너지의 연장부분($Spread_1$)을 제어하기 위한 VFP를 도시한다. 도시된 실시예에서, 각 에너지에서의 이온들의 집중은 V_1으로부터 멀리 떨어져 이동하는 에너지들에 대해 0을 향해 하락한다.

[0163] 도38은 두 개의 좁은 IEDF 및 규정된 연장부분을 갖는 하나의 IEDF를 제어하기 위한 VFP를 도시한다. 도시된 바와 같이, 두 개의 좁은 IEDF들은 h_1 및 h_2에 존재할 수 있고, v_1 및 v_2와 동일한 이온 집중을 갖는다. IEDF2 파라미터들은 IEDF 연장부분($Spread_1$) 및 넓은 IEDF(V_1)의 중심 이온 에너지를 제어한다.

[0164] 도39는, 임의의 두 개의 인접 이온 에너지들 사이의 연장부분이 두 개의 인접한 이온 에너지들을 직선으로 연결하는 집중을 갖는 특정 집중들을 각각 갖는 4개 이온 에너지들을 포함하는 IEDF를 제어하기 위한 VFP를 도시한다.

[0165] 도40은 시간 또는 위치의 함수로서 이온 에너지(I_{ion})를 도시한 VFP를 도시한다.

[0166] 도43은 시간 또는 위치의 함수로서 플라즈마 밀도(n_e)를 도시한 VFP를 도시한다.

[0167] 도44는 시간 또는 위치의 함수로서 기판 전위(V_{DC})를 도시한 VFP를 도시한다.

[0169] **펄스동작 히터**

[0170] 전형적인 척에 있어서, 처리 챔버가 내장된 전제들의 AC 배전 시스템으로부터 통전될 수 있는 전기 가열 시스템이 있다. RF 파워가 AC 배전 시스템으로 배전할 수 있는 것이 공지되어있다. 이 바람직하지 않은 전류 경로를 방지하기 위해, RF 필터가 가열 시스템에 위치되어 60 Hz 또는 50 Hz 배전 파워부를 통과하도록 하지만, RF 주파수(예컨대, 13.56MHz 또는 60MHz)에 대한 트랩으로 작용한다. 그러나, 어떤 경우에, 필터가 상당히 대용량의 파워를 처리해야 하기 때문에 필터(또는 두 개의 필터들)에 대한 충분한 물리적 공간이 없으며, 바이어스 기판 서플라이가 이용될 때, 인가되는 수 개의 주파수들(예컨대, 0.4 내지 5MHz)이 존재하므로, 필터를 설계하기가 어렵다.

[0171] 따라서, 전형적인 필터를 이용하는 대신, 낮은 내부 결선 용량을 갖는 트랜스의 일차측에 인가되는 히터 파워 서플라이에 의해 파워가 생성될 수 있다. 상기 파워는 트랜스의 2차측에 전달된 다음, 정류되고 히터에 인가된다. 트랜스의 저 용량 배리어는 넓은 범위의 주파수가 트랜스의 2차측에서 다시 1차측을 통과하도록 허용하지 않으며, 이에 따라 원하지 않는 주파수가 AC 배전 시스템으로 전달되지 않도록 한다.

[0172] 상기 본 발명의 시스템 및 방법들은 전술한 특정의 물리적 장치에 부가하여 제어 및 처리 부재들과 관련하여 실시될 수 있다. 도53은, 제어 시스템(5300)의 1 실시예을 나타내는 도면을 도시하며, 일련의 명령들은, 장치가 본 발명의 하나 이상의 관점들 및/또는 방법론들을 행하거나 실시하도록 실행될 수 있다. 예컨대, 제어 시스템(5300)은 제어 부재(112,612,762,910,1010)를 실현하기 위해 이용될 수 있다. 그러나 도53의 구성요소들은 단지 예시적인 것으로 본 발명의 특정 실시예들을 구현하기 위한 임의의 하드웨어, 소프트웨어, 펌웨어, 내장 로직 부품 또는 이들 부재들의 둘 이상의 조합의 사용 또는 기능상의 관점을 제한하지 않는다. 도시된 부재들의 일부 또는 모두는 제어 시스템(5300)의 일부일 수 있다. 예컨대, 제어 시스템(5300)은 몇 가지 비제한적인 예를 들면, 범용 컴퓨터 또는 내장 로직 장치(예컨대, FPGA)를 포함할 수 있다.

[0173] 이 실시예의 제어 시스템(5300)은 몇 가지 비제한적인 예를 들면, 중앙 처리 장치(CPU) 또는 FPGA와 같은 프로세서(5301)를 적어도 포함한다. 상기 제어 시스템(5300)은 또한, 버스(5340)를 통해, 서로 또는 다른 부품들과

통신하는 메모리(5303) 및 저장부(5308)를 포함할 수도 있다. 버스(5340)는 또한, 디스플레이(5332), (예컨대, 키패드, 키보드, 마우스, 스틸러스 등을 포함할 수 있는) 하나 이상의 입력 장치(5333), 하나 이상의 출력 장치(5334), 하나 이상의 저장 장치(5335), 및 서로에 대해 또한 하나 이상의 프로세서(5301), 메모리(5303) 및 저장부(5308)를 갖는 각종의 비일시적(non-transitory), 유형(tangible)의 프로세서 판독가능한 저장 매체(5336)를 포함할 수 있다. 이들 모든 요소들은 버스(5340)에 대해 하나 이상의 인터페이스 또는 어댑터를 통하거나 또는 직접 중계할 수도 있다. 예컨대, 각종의 비일시적인, 유형의 프로세서 판독가능한 저장 매체(5336)는 저장 매체 인터페이스(5326)를 통해 버스(5340)와 인터페이스할 수 있다. 제어 시스템(5300)은, 이에 한정되지는 않지만, 하나 이상의 집적회로들(IC), 인쇄회로 기판들(PCB), 모바일 핸드헬드 장치, 랩탑 또는 노트북 컴퓨터, 분배형 컴퓨터 시스템, 컴퓨팅 그리드 또는 서버를 포함하는 임의의 적절한 물리적 형태를 가질 수도 있다.

[0174] 프로세서(들)(5301)(또는 중앙처리장치들;CPU)는 선택적으로 명령들, 데이터, 또는 프로세서 어드레스들의 일시적 국부 저장을 위한 캐시 메모리 장치(5302)를 포함한다. 프로세서(들)(5301)는 적어도 하나의 비일시적인, 유형의 프로세서 판독가능한 저장 매체에 저장된 비일시적 프로세서 판독가능 명령들의 실행에 일조하도록 구성된다. 제어 시스템(5300)은, 메모리(5303), 저장부(5308), 저장 장치(5335), 및/또는 저장 매체(5336)(예컨대, 판독 전용 메모리; ROM)와 같은 하나 이상의 비일시적인, 유형의 프로세서 판독가능한 저장 매체에서 구현된 명령들을 실행하는 프로세서(들)(5301)의 결과로서의 기능성을 제공할 수도 있다. 예컨대, 도17-19를 참조하여 기술된 방법의 하나 이상의 스텝들을 유발하기 위한 명령들이 하나 이상의 비일시적인, 유형의 프로세서 판독가능한 저장 매체에서 구현될 수 있고 프로세서(들)(5301)이 그 명령들을 실행할 수 있다. 메모리(5303)는, ((대용량 저장 장치(들) 5335, 5336과 같은) 하나 이상의 다른 비일시적인, 유형의 프로세서 판독가능한 저장 매체로부터 또는 네트워크 인터페이스(5320)와 같은 적절한 인터페이스를 통해 하나 이상의 다른 소스들로부터 명령들을 판독할 수도 있다. 이러한 프로세스 또는 스텝들을 행하는 것은 메모리(5303)에 저장된 데이터 명령을 규정하는 것 및 소프트웨어에 의해 지시된 데이터 구조들을 변경하는 것을 포함할 수도 있다.

[0175] 신호 입력 부재(5350)는 일반적으로, 스위칭 모드 파워 서플라이(106), 스위칭 모드 파워 서플라이(606), 이온 전류 보상(660), 플라즈마 처리 챔버(604) 및 전류원(764)의 하나 이상의 관점들에 관한 정보를 제공하는 신호들(예컨대, 디지털 및/또는 아날로그 신호들)을 수신하도록 동작한다. 어떤 구체예에서, 제어부(112,612)는, 펄스들의 듀티 사이클 또는 파워 서플라이 전압을 조정하도록 스위칭 모드 파워 서플라이(106,506)에 통지하기 위한 출력 신호(예컨대, 이진 비트)를 제공할 수 있다. 다른 구체예에서, 제어 시스템(5300)은 이온 전류 보상(660), 전류 제어(762), 제어부(910), 제어부(1010)를 실현하도록 부분적으로 이용될 수 있다.

[0176] 신호 출력 부재(5360)는 제어 스위치들(T_1, T_2)에 대한 스위칭 제어 신호들을 발생하도록 당업자에 공지된 디지털-아날로그 부재들을 포함할 수 있다. 예컨대, 스위치들(T_1, T_2)이 전계 효과 트랜지스터로 구현될 때, 신호 출력 부재(5360)는 스위치들(T_1, T_2)을 제어하기 위해 게이트 구동 신호들을 발생할 수 있다.

[0177] 메모리(5303)는, 예시적인, 랜덤 액세스 메모리 부재(예컨대, RAM 5304)(예컨대 스테이틱 램 "SRAM", 다이나믹 램 "DRAM" 등), 판독 전용 부재(예컨대, ROM 5305) 및 이들의 조합을 포함한 각종 부재들(예컨대, 비일시적인, 유형의 프로세서 판독가능한 저장 매체)을 포함할 수 있다. ROM(5305)은 프로세서(들)(5301)에 일방향으로 데이터 및 명령들을 통신하도록 작용할 수 있고, RAM(5304)은 프로세서(들)(5301)과 쌍방향으로 데이터 및 명령들을 통신하도록 작용할 수 있다. ROM(5305)과 RAM(5304)은 후술되는 임의의 적절한 비일시적인, 유형의 프로세서 판독가능한 저장 매체를 포함할 수 있다. 어떤 예에 있어서, ROM(5305)과 RAM(5304)은 본 발명의 방법들을 실행하기 위한 비일시적인, 유형의 프로세서 판독가능한 저장 매체를 포함한다.

[0178] 고정 저장부(5308)는, 선택적으로 저장부 제어 장치(5307)를 통해, 프로세서(들)(5301)에 쌍방향으로 접속된다. 고정 저장부(5308)는 부가적 데이터 저장 용량을 제공하고 또한, 기술된 임의의 적절한 비일시적인, 유형의 프로세서 판독가능한 저장 매체를 포함할 수 있다. 저장부(5308)는 운영 체제(5309), EXEC(5310)(실행가능;executables), 데이터(5311), API 애플리케이션(5312)(애플리케이션 프로그램) 등을 저장하도록 사용될 수 있다. 종종, 항상은 아니지만, 저장부(5308)는, 일차 저장부(예컨대, 메모리 5303)보다 느린 (하드 디스크와 같은) 이차 저장 매체이다. 저장부(5308)는 또한 광 디스크 드라이브, 솔리드 스테이트 메모리 디바이스(예컨대, 플래시 기반 시스템들), 또는 이들의 임의의 조합을 포함할 수 있다. 저장부(5308)의 정보는 적절한 경우에 있어서, 메모리(5303)에 있어서의 가상 메모리로서 채용될 수도 있다.

[0179] 일례에 있어서, 저장 장치(들)(5335)는 저장 장치 인터페이스(5325)를 통해 (예컨대, 도시하지 않은 외부 포트 커넥터를 통해) 제어 시스템(5300)과 제거가능하게 인터페이스될 수도 있다. 특히, 저장 장치(들)(5335) 및 조

합된 머신-리더블 매체는 머신-리더블 명령들의 비휘발성 및/또는 휘발성 저장, 데이터 구조, 프로그램 모듈들 및/또는 제어 시스템(5300)에 대한 다른 데이터를 제공할 수도 있다. 일례에서, 소프트웨어는 저장 장치(들)(5335) 상의 머신-리더블 매체 내에, 완전히 또는 부분적으로 제공될 수도 있다. 다른 예에서, 소프트웨어는 프로세서(들)(5301) 내에, 완전히 또는 부분적으로 제공될 수도 있다.

[0180] 버스(5340)는 광범위하고 다양한 서브시스템들을 연결한다. 이때, 버스는, 적절한 곳에, 공통 기능을 보조하는 하나 이상의 디지털 신호 라인을 망라할 수 있다. 버스(5340)는 예시적이지만, 임의의 다양한 버스 아키텍쳐를 사용하는, 메모리 버스, 메모리 제어부, 주변 버스, 로컬 버스, 및 이들의 조합을 포함한 몇몇 형태의 버스 구조 중 어느 것으로 될 수도 있다. 일례로서 이에 한정되지는 않지만, 이와 같은 아키텍쳐들은 Industry Standard Architecture(ISA) 버스, Enhanced ISA(EISA) 버스, Micro Channel Architecture(MCA) 버스, Video Electronics Standards Association local bus(VLB), Peripheral Component Interconnect(PCI) 버스, PCI-Express(PCI-X) 버스, Accelerasted Graphics Port(AGP) 버스, Hyper Transport(HTX) 버스, 시리얼 어드밴스드 테크놀로지 어태치먼트(SATA) 버스 및 이들의 임의의 조합을 포함한다.

[0181] 제어 시스템(5300)은 입력 장치(5333)를 포함할 수도 있다. 일례에 있어서, 제어 시스템(5300)의 사용자는 입력 장치(들)(5333)를 통해 제어 시스템(5300)에 명령들 및/또는 다른 정보를 입력할 수 있다. 입력 장치(들)(5333)의 예로는, 이에 한정되지는 않지만, 알파-뉴머릭 입력 장치(예컨대, 키보드), 포인팅 디바이스(예컨대, 마우스 또는 터치패드), 터치패드, 조이스틱, 게임패드, 음성 입력 장치(예컨대, 마이크로폰, 보이스 응답 시스템 등), 광학 스캐너, 비디오 또는 정치 화상 캡쳐 디바이스(예컨대, 카메라) 및 이들의 임의의 조합을 포함할 수 있다. 입력 장치(들)(5333)는 이에 한정되지는 않지만, 직렬, 병렬, 게임 포트, USB, FIREWIRE, THUNDERBOLT, 또는 이들의 조합을 포함하는 다양한 입력 인터페이스(예컨대, 입력 인터페이스 5323)의 어느 것을 통해 버스(5340)에 인터페이스될 수 있다.

[0182] 정보 및 데이터는 디스플레이(5332)를 통해 표시될 수 있다. 디스플레이(5332)의 예로는, 이에 한정되지는 않지만, 액정 표시장치(LCD), 유기 액정 표시장치(OLED), 음극선관(CRT), 플라즈마 표시장치, 및 이들의 조합을 포함한다. 디스플레이(5332)는, 버스(5340)를 통해, 프로세서(들)(5301), 메모리(5303) 및 고정 저장부(5308)은 물론 입력 장치(들)(5333)과 같은 다른 장치들에 인터페이스할 수 있다. 디스플레이(5332)는, 비디오 인터페이스(5322)를 통해 버스(5340)에 링크되고, 디스플레이(5332)와 버스(5340) 간의 데이터의 전송은 그래픽 콘트롤러(5321)를 통해 제어될 수 있다.

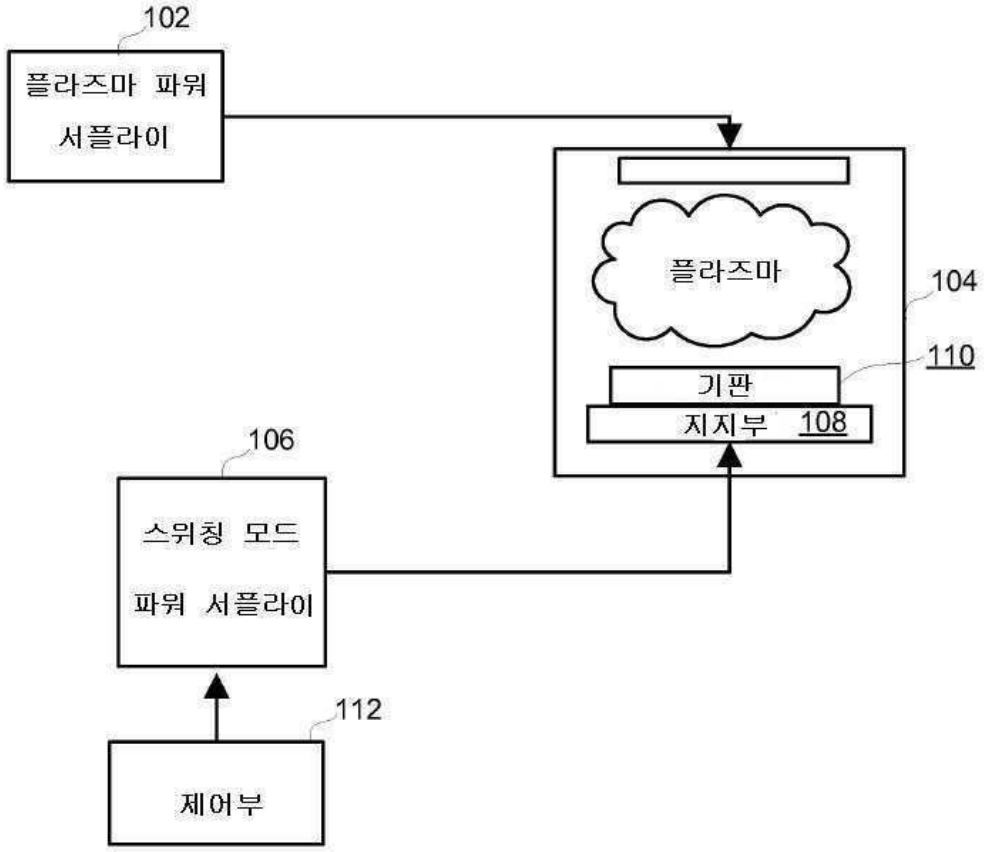
[0183] 부가적 또는 다른 예로서, 제어 시스템(5300)은 회로에 있어서 하드와이어링 또는 다른 방식으로 구현된 로직의 결과로서의 기능을 제공할 수 있으며, 이는 기술된 하나 이상의 프로세스 또는 하나 이상의 프로세스의 하나 이상의 스텝들을 실행하기 위해 소프트웨어 대신 또는 그와 함께 동작할 수도 있다. 본 발명의 소프트웨어는 로직을 포함할 수도 있으며, 로직은 소프트웨어를 포함할 수도 있다. 또한, 컴퓨터 판독가능 매체는, 적절한 경우에, 실행을 위한 소프트웨어를 저장하는 (IC와 같은 회로), 실행을 위한 로직을 내장하는 회로 또는 이들 모두를 포함할 수 있다. 본 발명은 하드웨어 소프트웨어 또는 이들 모두의 적절한 조합을 포함할 수 있다.

[0184] 본 발명에 기술된 실시예들과 관련하여 설명된 각종 예시적 로직 블록들, 모듈들, 및 회로들은, 본 명세서에 기술된 기능들을 실행하기 위해 설계된, 범용 프로세서, 디지털 신호 처리기(DSP), ASIC(appllication specific integrated circuit), FPGA(field programmable gate array), 또는 다른 프로그램가능한 로직 장치, 개별 게이트 또는 트랜지스터 로직, 개별적인 하드웨어 부재들, 및 이들의 조합으로 실시 또는 실행될 수 있다. 범용 프로세서는 마이크로프로세서로 될수 있으나, 대안적으로, 임의의 통상적인 프로세서, 제어부, 마이크로콘트롤러, 또는 상태 머신으로 될 수도 있다. 프로세서는 또한, DSP와 마이크로프로세서의 조합과 연산 장치들의 조합, 복수의 마이크로프로세서들, DSP 코어와 관련된 하나 이상의 마이크로프로세서들, 또는 임의의 다른 구성으로서 구현될 수 있다.

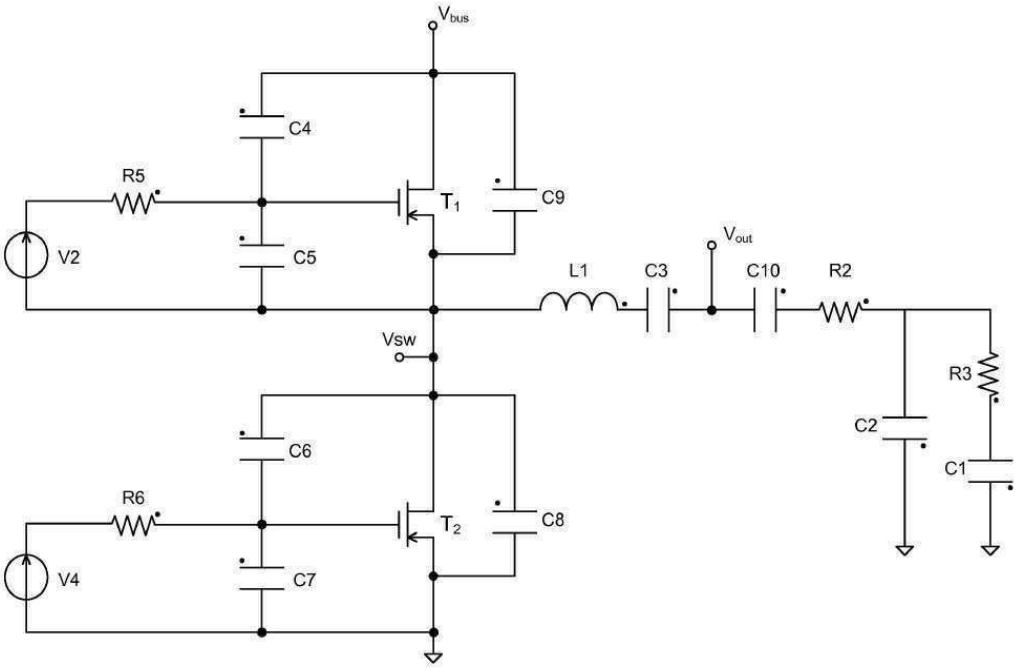
[0185] 결론적으로 본 발명은 무엇보다도, 플라즈마 처리 동안 아크 처리를 위한 시스템 및 방법을 제공한다. 본 발명에 있어서, 여러가지 변형과 대체예가 당업자에게 용이하게 인식될 수 있으며, 그 용도와 구성은 여기 설명된 실시예들에 의해 거의 같은 결과를 성취할 수 있다. 따라서, 개시된 예시적인 형태들이 발명을 한정할 의도는 아니다. 많은 변형 및 대체 구성들이 청구항들에 표현된 바와 같이 개시된 발명의 범위 및 사상 안에 들어온다.

도면

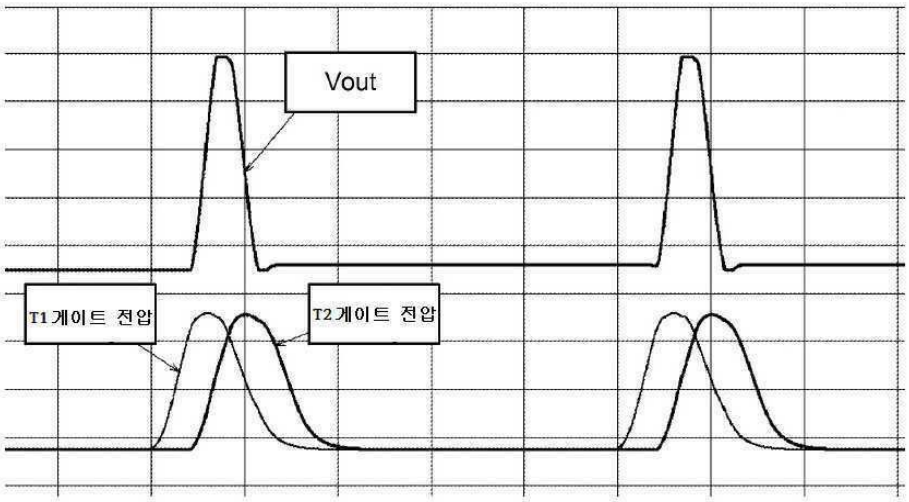
도면1


102
플라즈마 파워 서플라이
플라즈마
104
110
기판
지지부 108
106
스위칭 모드 파워 서플라이
112
제어부

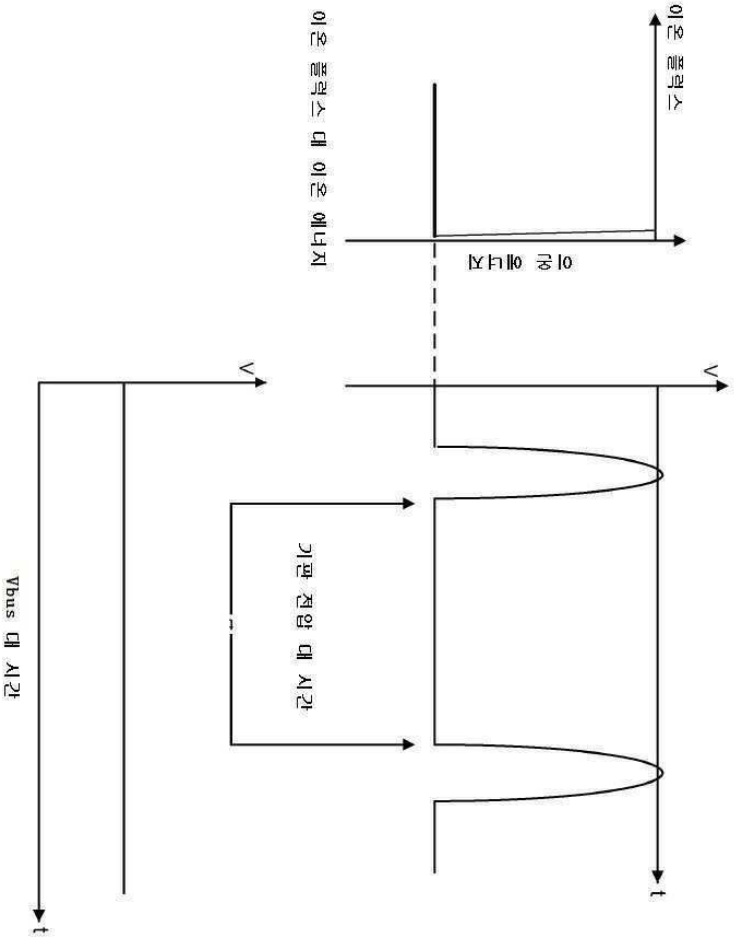
도면2


Vbus
C4
R5
T1
C9
V2
C5
Vout
L1
C3
C10
R2
Vsw
R3
C2
C1
C6
R6
T2
C8
V4
C7

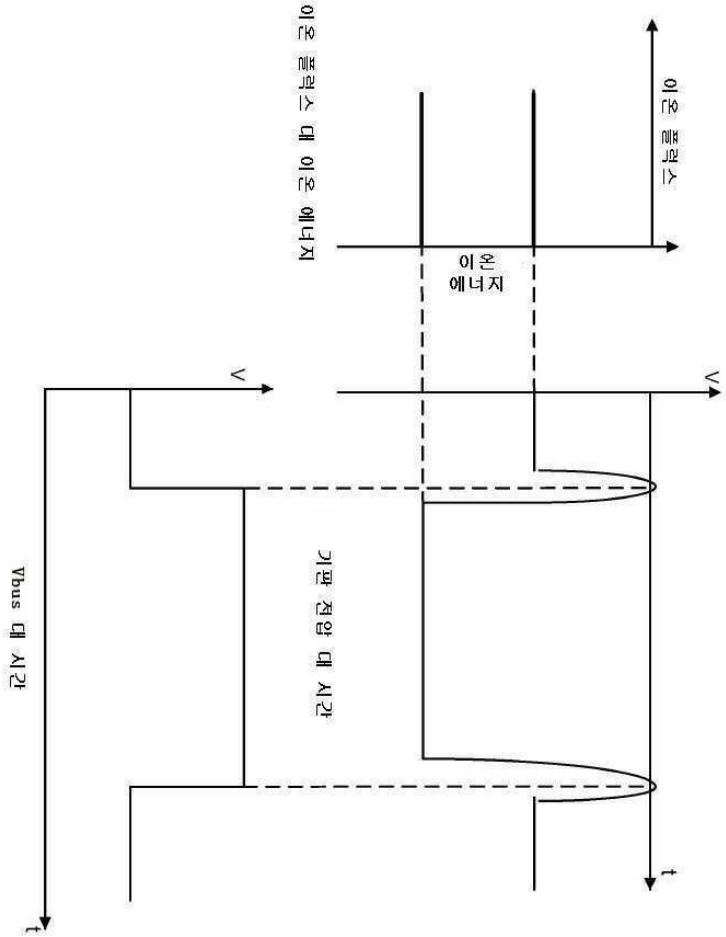
도면3


Vout
T1 게이트 전압
T2 게이트 전압

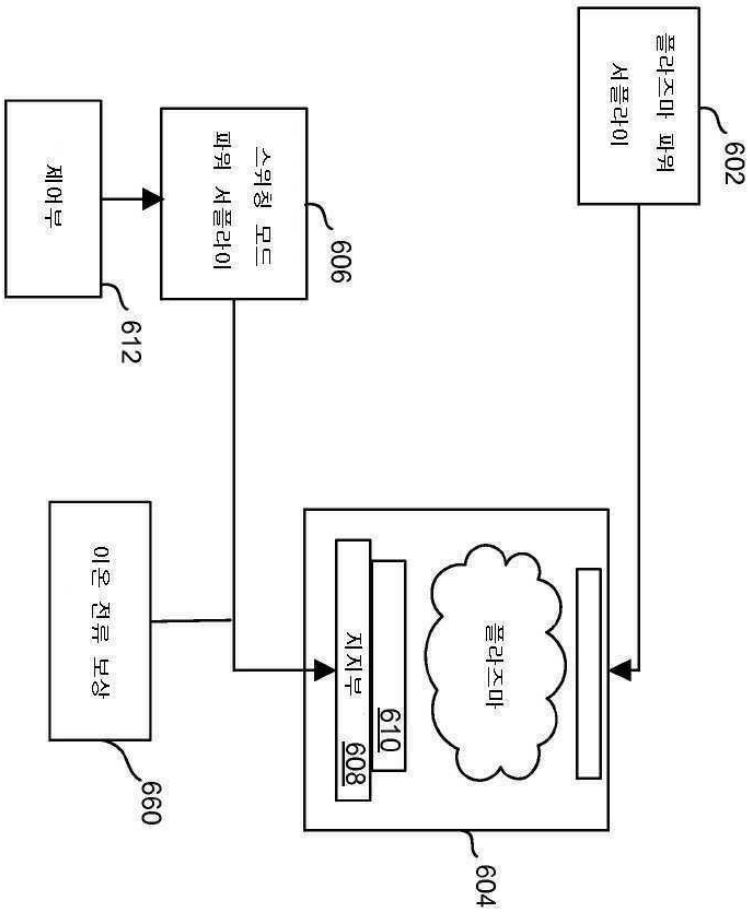
도면4


이온 플럭스 대 이온 에너지
이온 플럭스
이온 에너지
V
V
Vbus 대 시간
기판 전압 대 시간
t
t

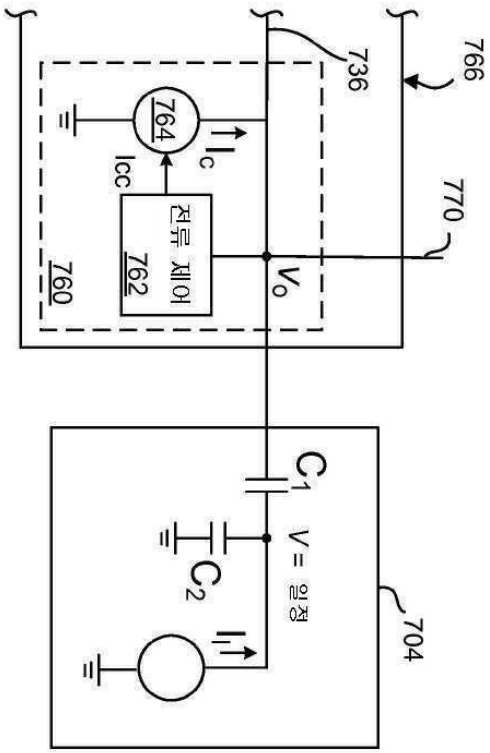
도면5



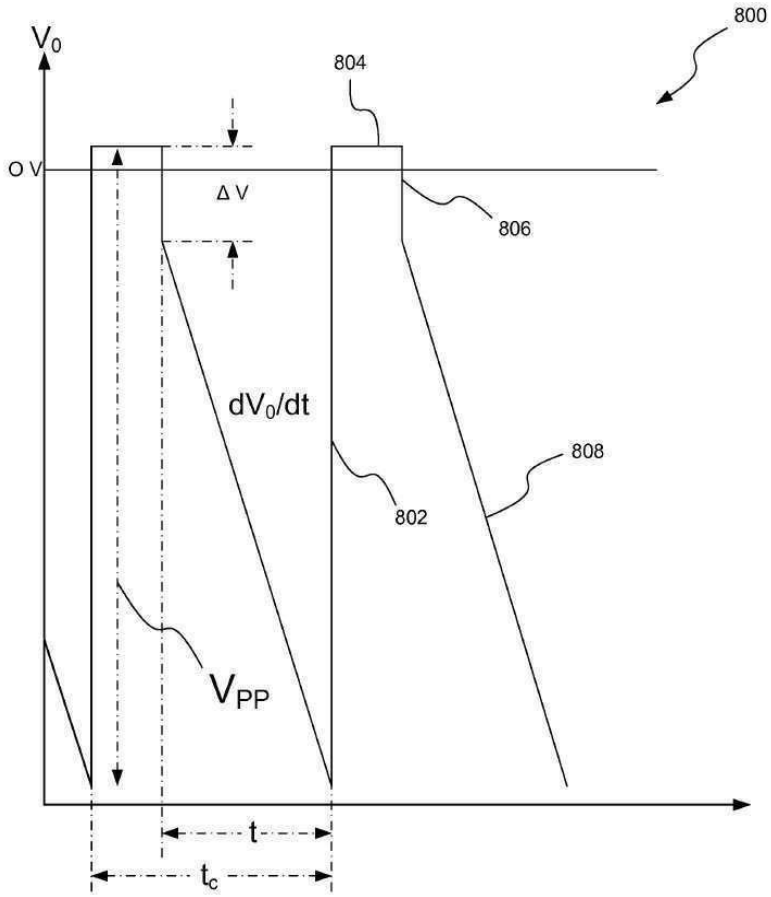
도면6


플라즈마 파워 서플라이
602
스위칭 모드 파워 서플라이
606
제어부
612
이온 전류 보상
660
지지부
610
608
플라즈마
604

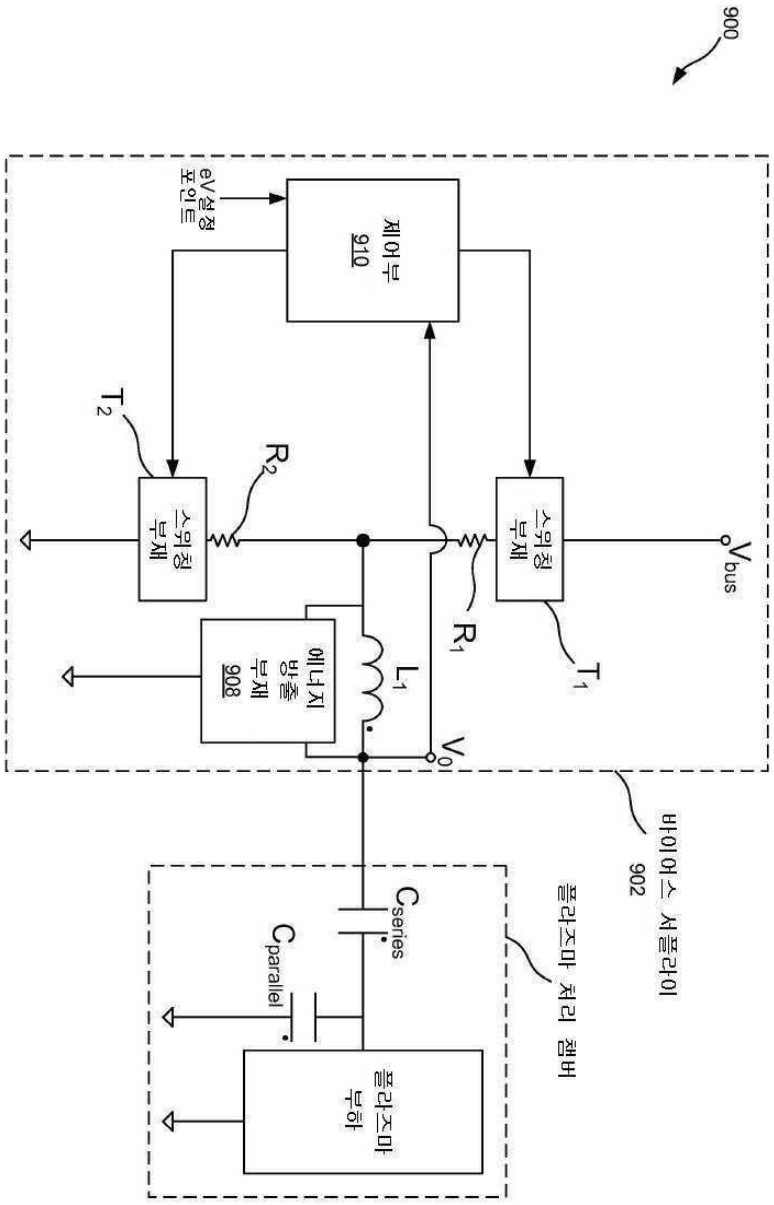
도면7



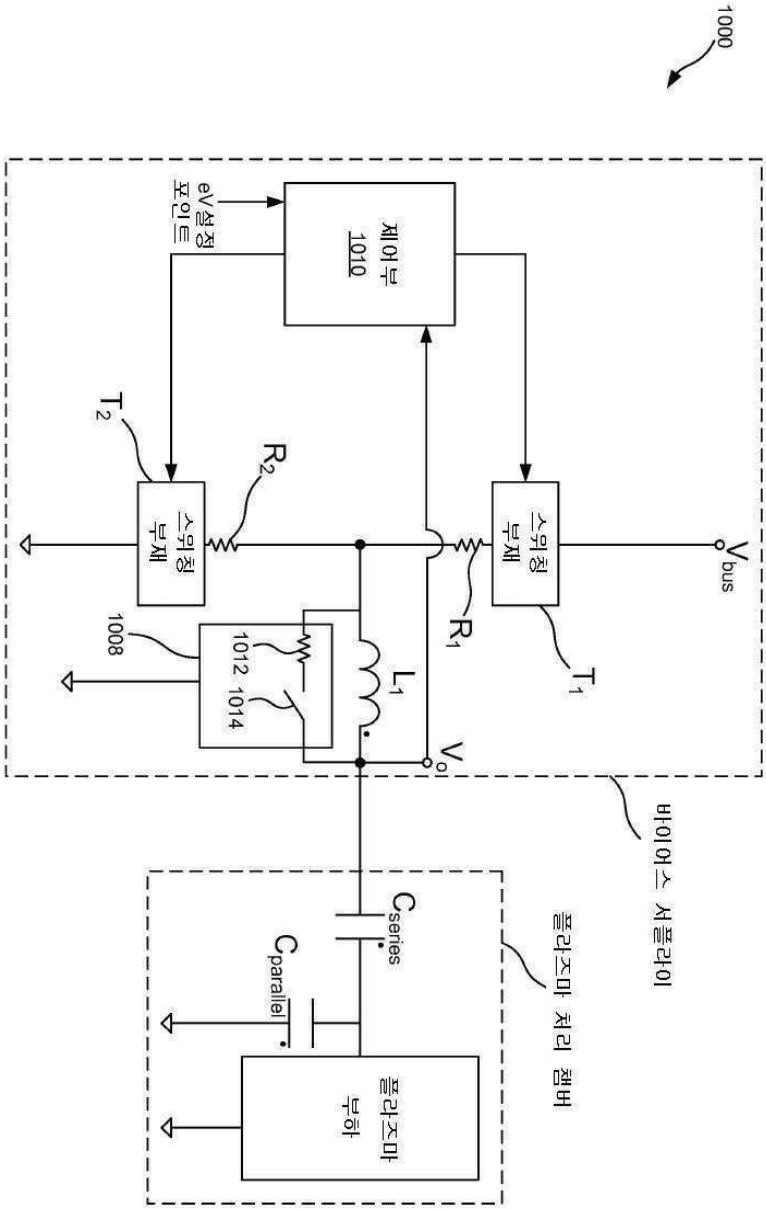
도면8



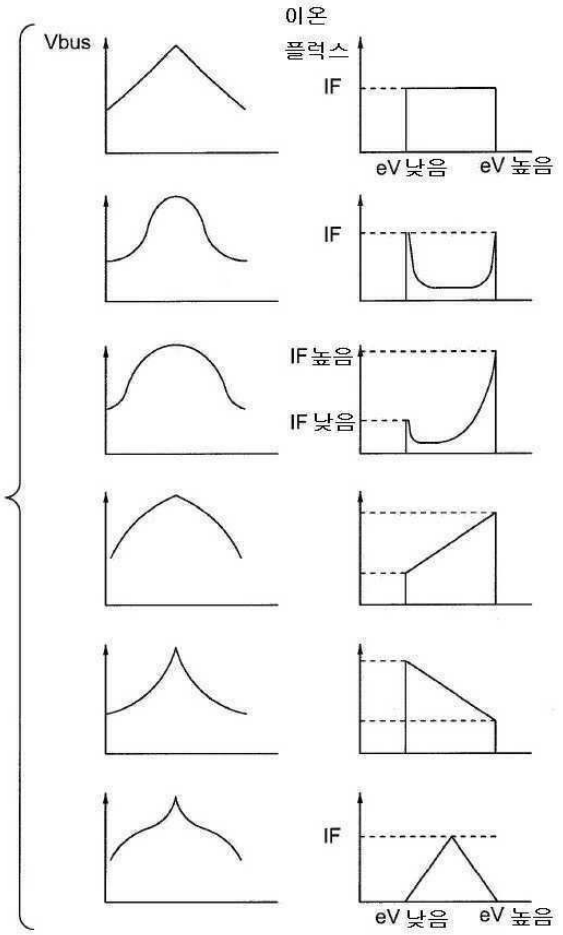
도면9


900
eV설정 포인트
제어부 910
T_2
R_2
스위칭 부재
스위칭 부재
V_{bus}
R_1
T_1
에너지 방출 부재 908
L_1
V_0
바이어스 서플라이 902
C_{series}
$C_{parallel}$
플라즈마 처리 챔버
플라즈마 부하

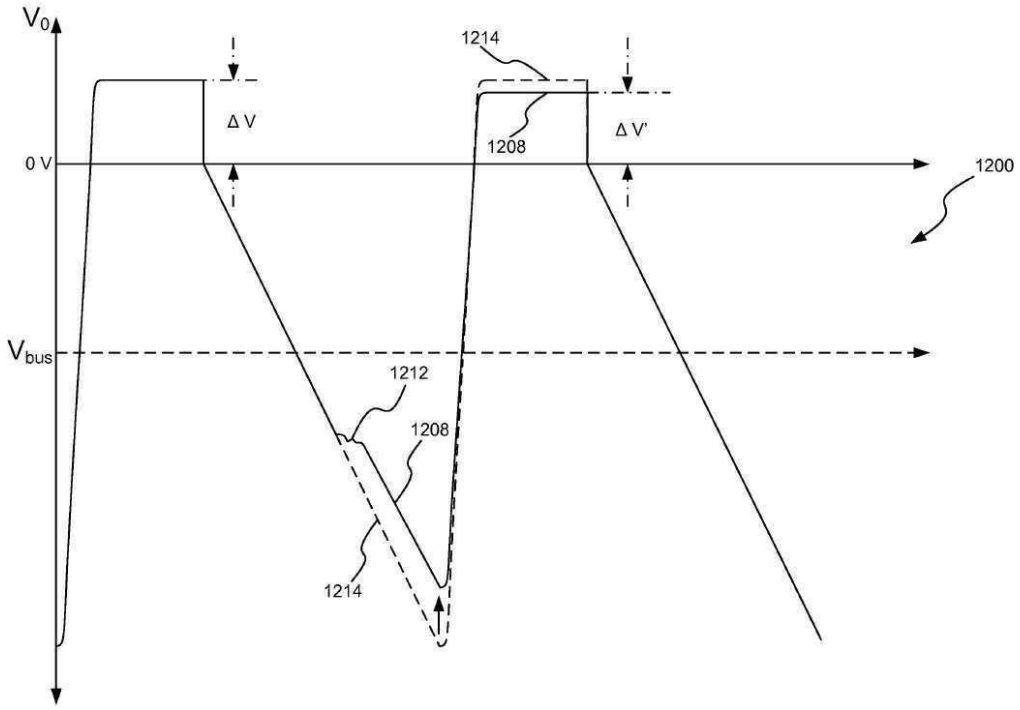
도면10


1000
eV설정 포인트
제어부 1010
스위칭 부재
스위칭 부재
T_2
R_2
R_1
T_1
V_{bus}
1008
1012
1014
L_1
V_o
바이어스 서플라이
C_{series}
$C_{parallel}$
플라즈마 부하
플라즈마 처리 챔버

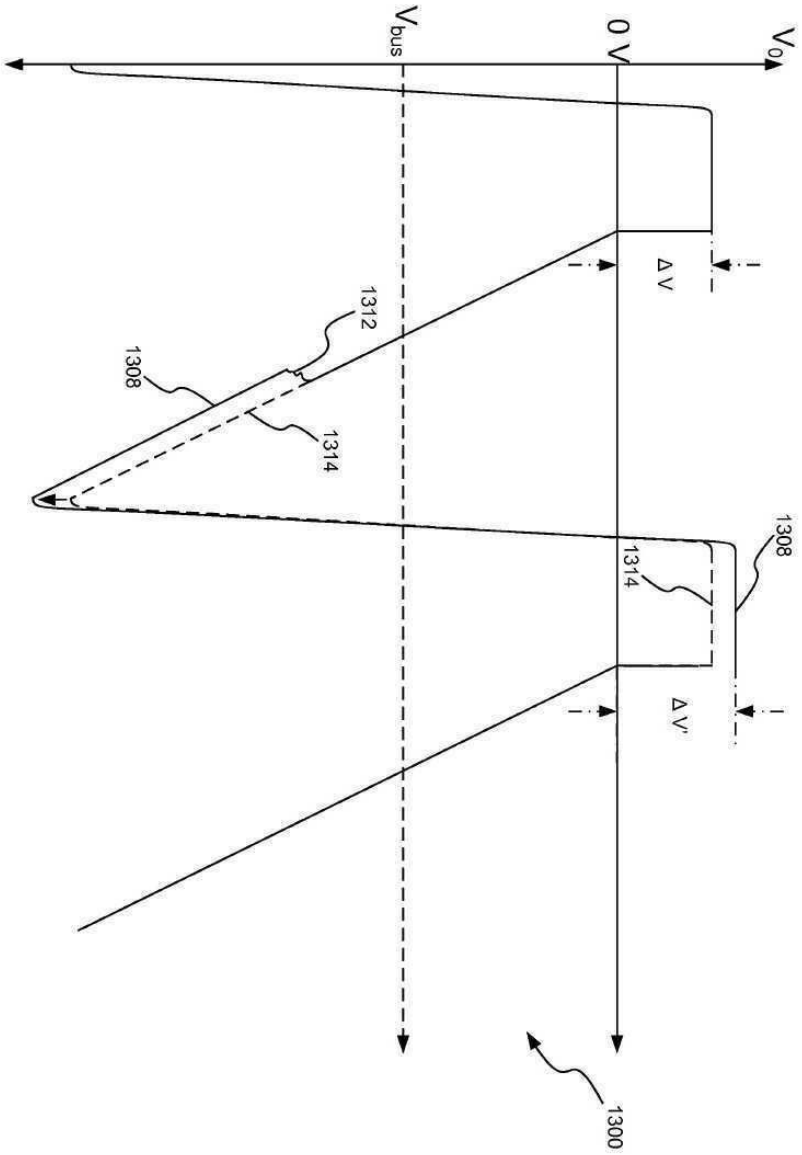
도면11



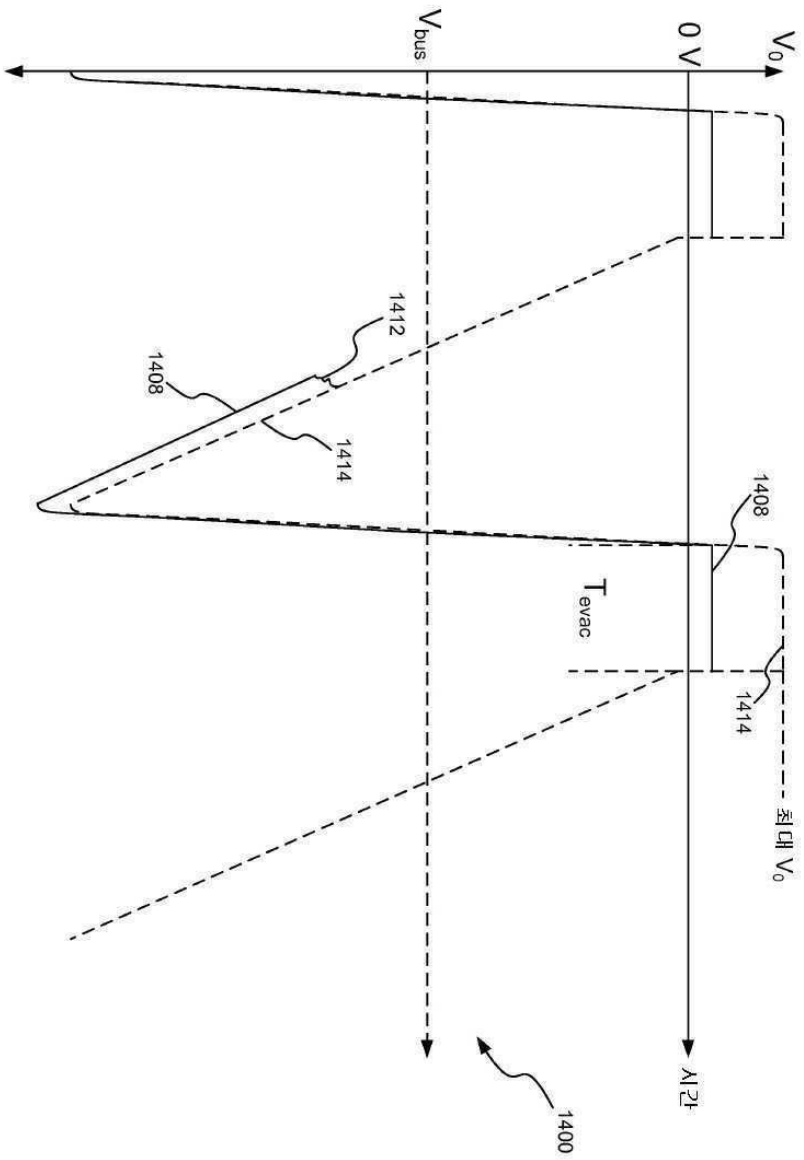
도면12



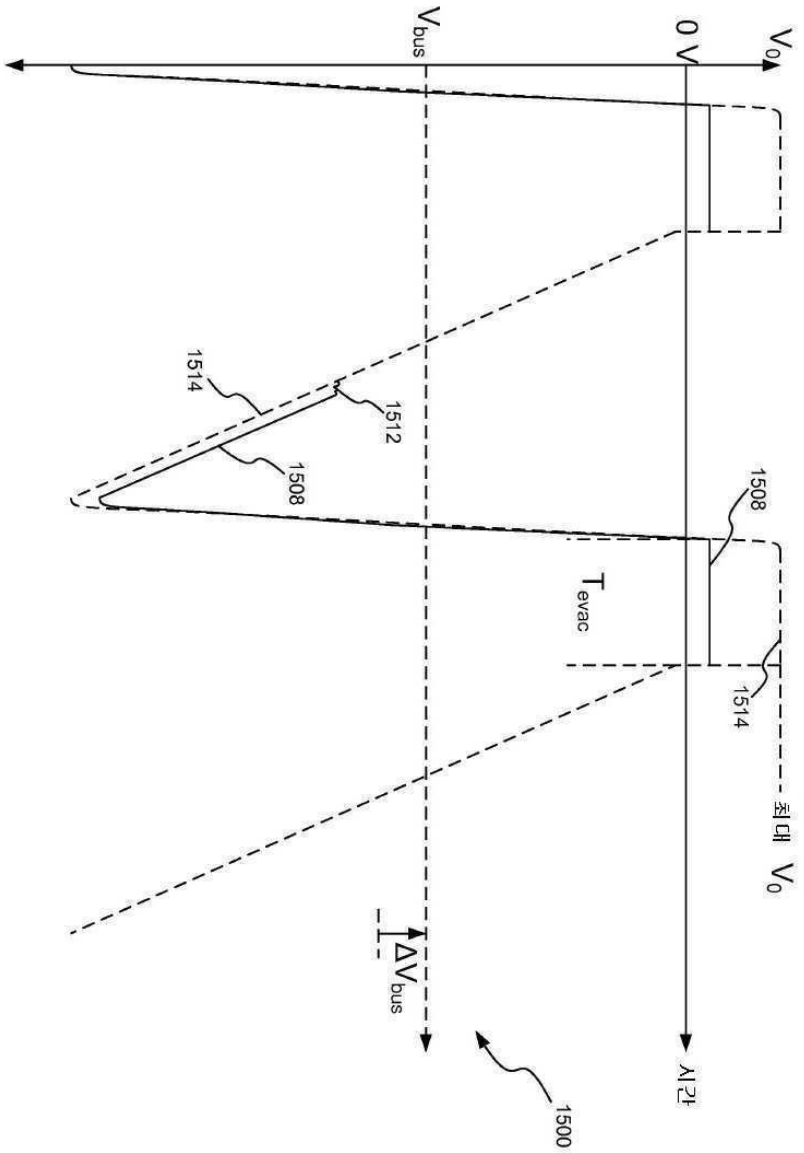
도면13



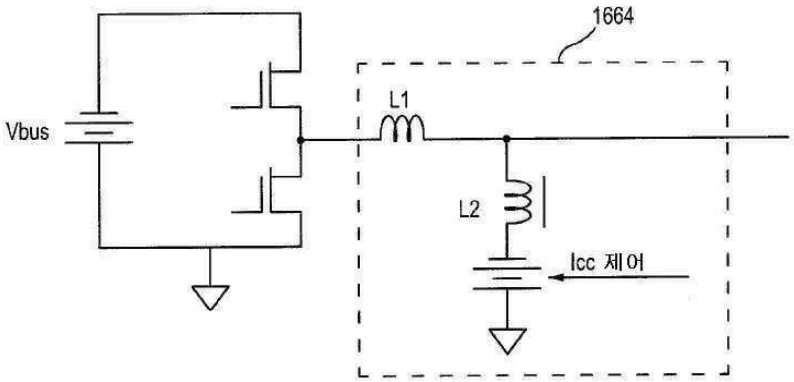
도면14



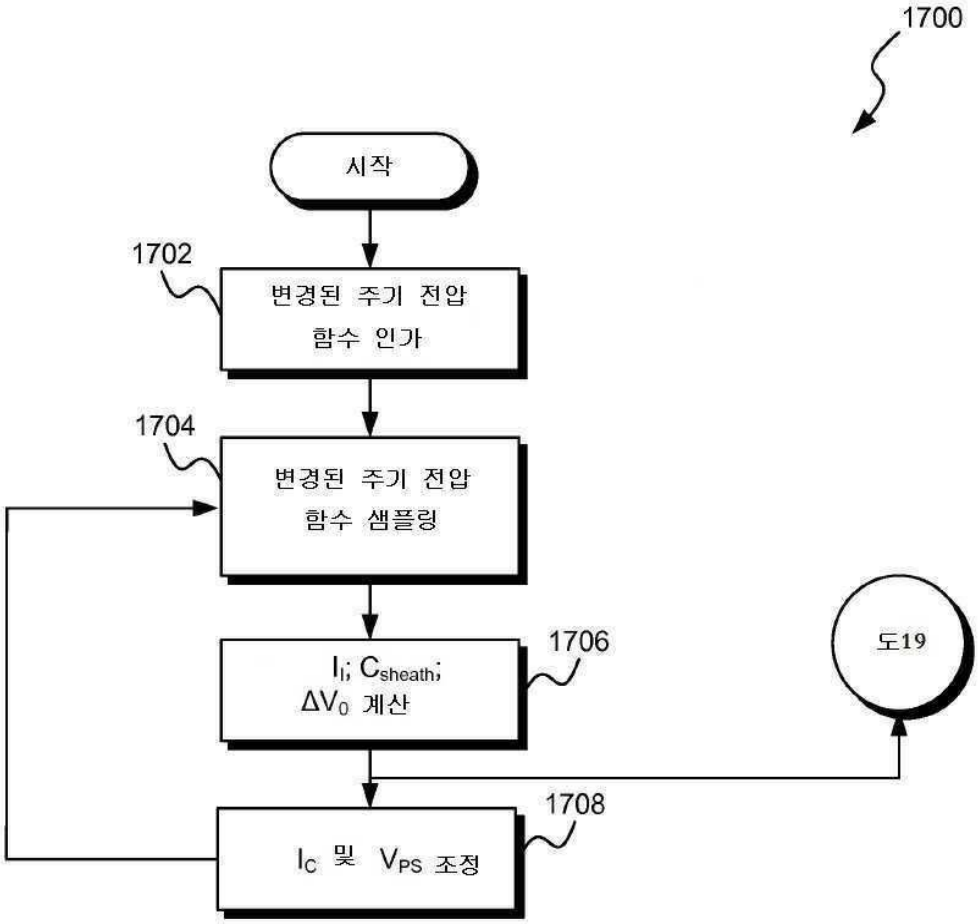
도면15


Vbus
0 V
Vo
1514
1512
1508
1508
Tevac
1514
최대 Vo
ΔVbus
1500
시간

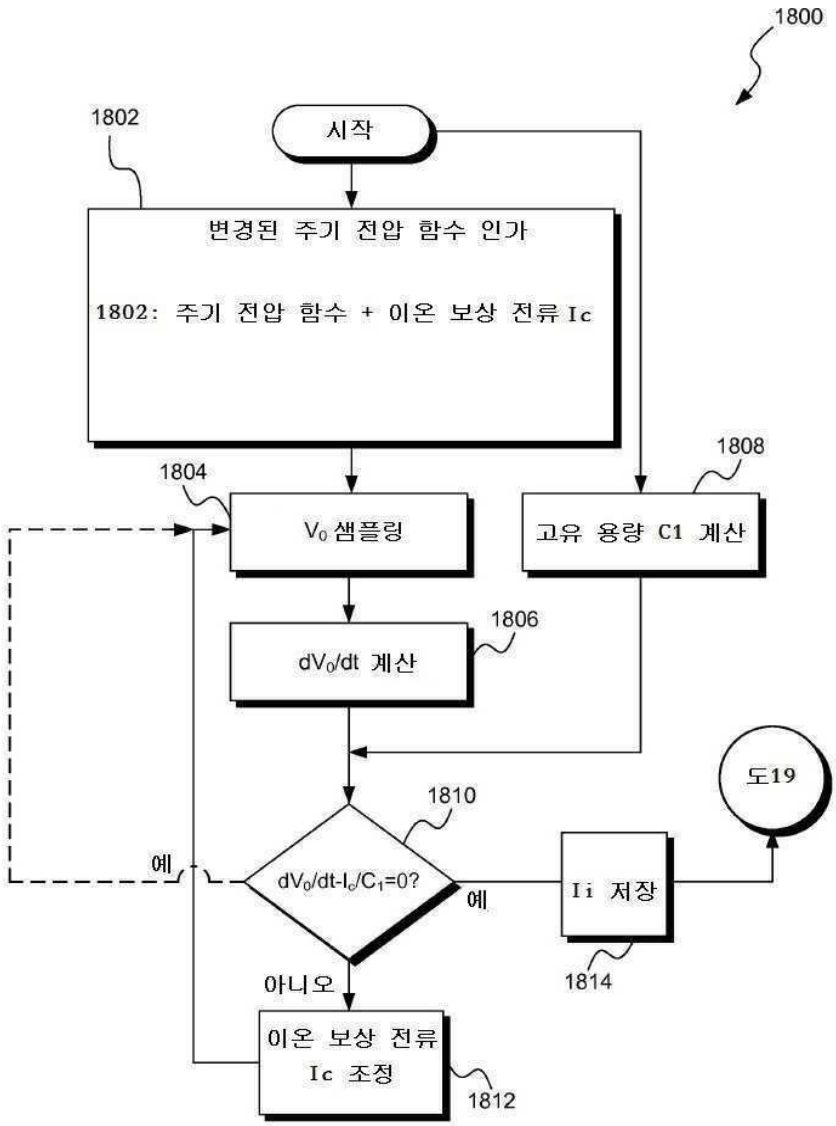
도면16


1664
Vbus
L1
L2
Icc 제어

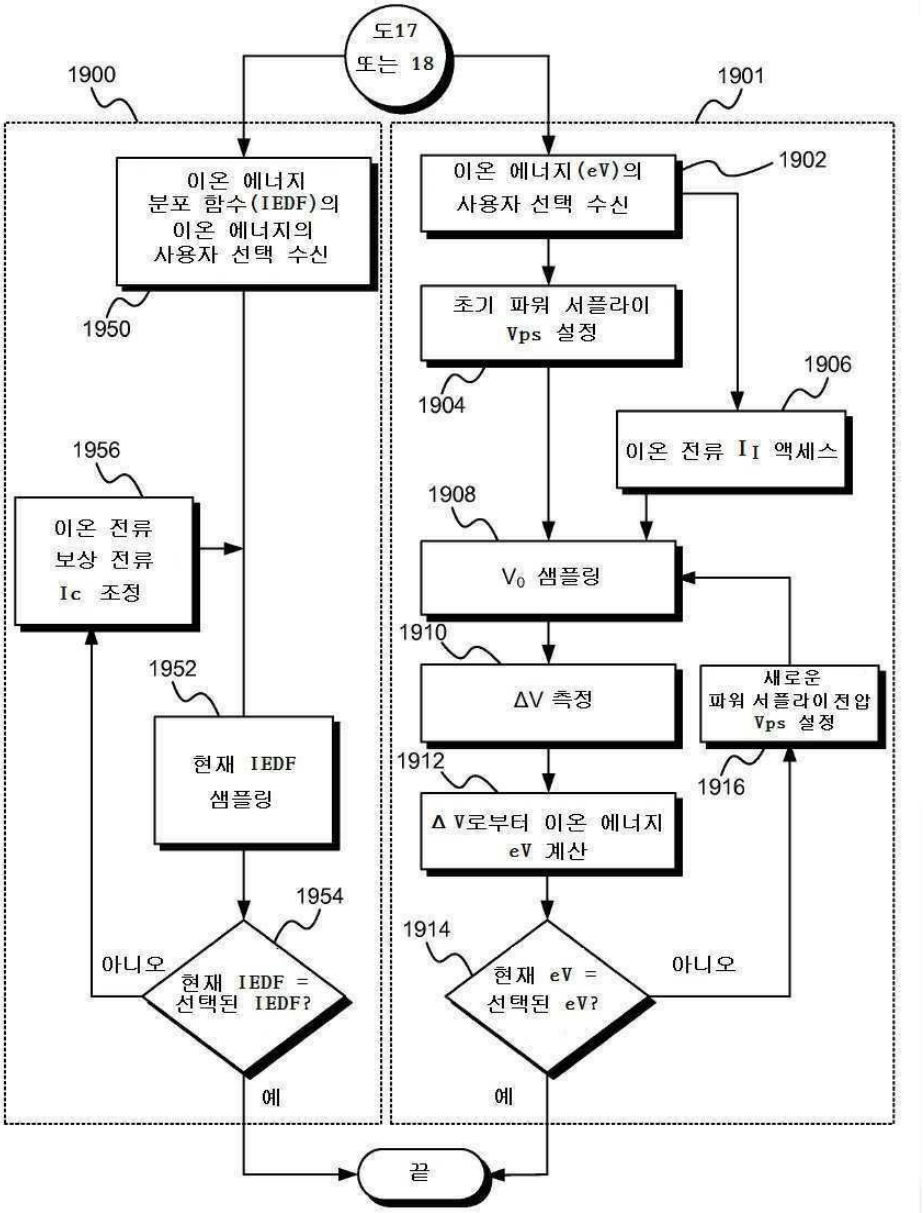
도면17


1700
시작
1702
변경된 주기 전압
함수 인가
1704
변경된 주기 전압
함수 샘플링
1706
I_i; C_{sheath};
ΔV_0 계산
도19
1708
I_C 및 V_{PS} 조정

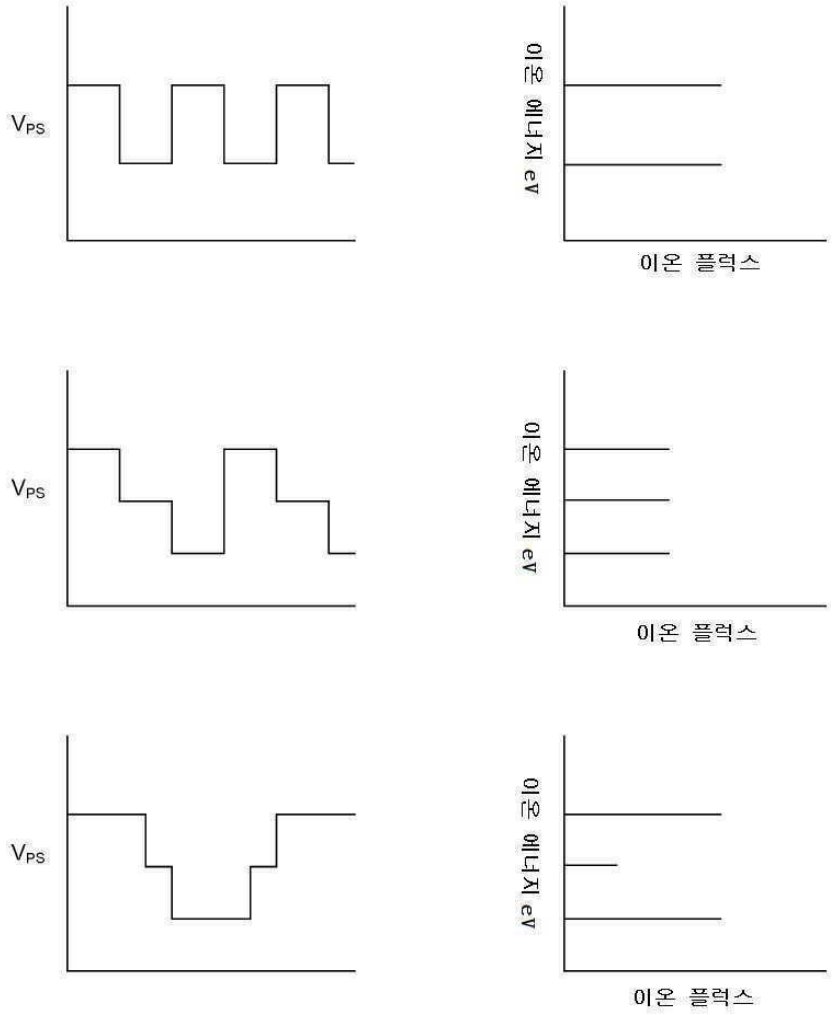
도면18


1800
1802
시작
변경된 주기 전압 함수 인가
1802: 주기 전압 함수 + 이온 보상 전류 Ic
1804
V0 샘플링
1808
고유 용량 C1 계산
1806
dV0/dt 계산
도19
1810
dV0/dt-Ie/C1=0?
예
예
Ii 저장
1814
아니오
이온 보상 전류 Ic 조정
1812

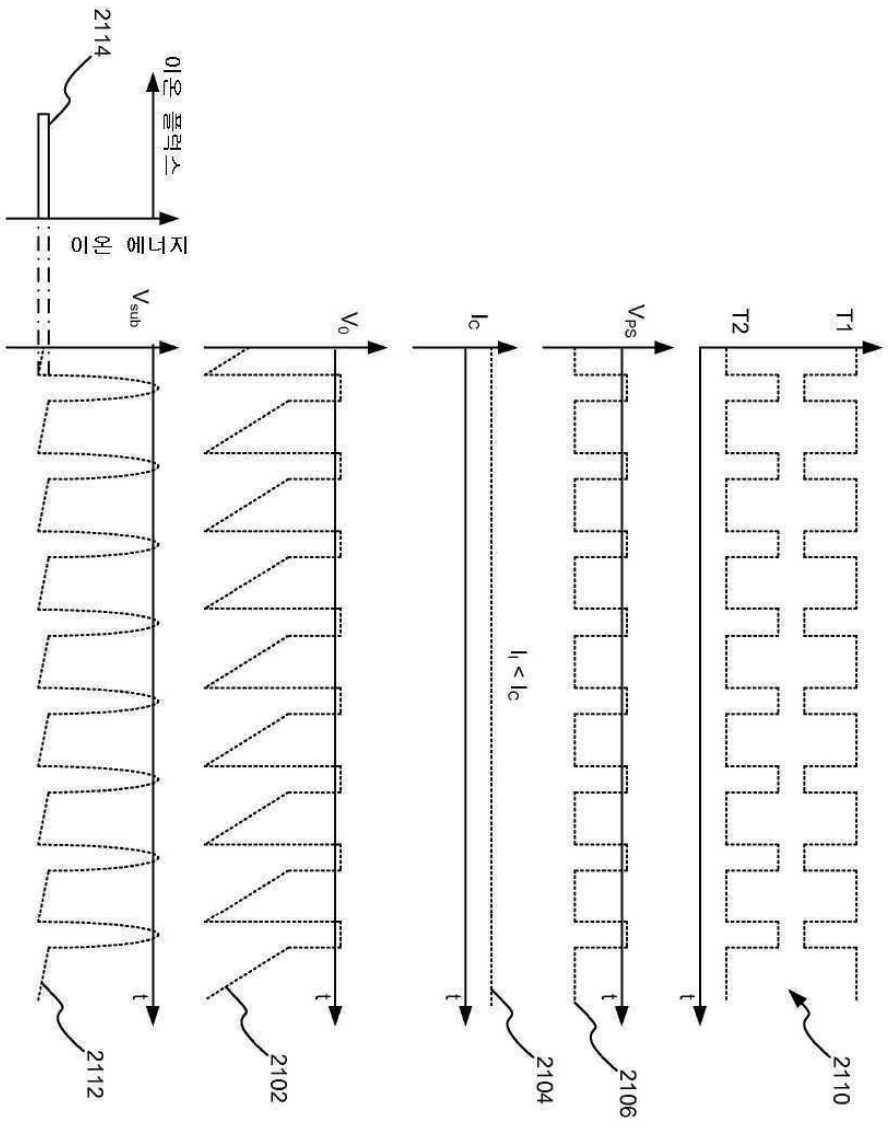
도면19


도17
또는 18
1900
1901
이온 에너지 분포 함수(IEDF)의 이온 에너지의 사용자 선택 수신
1950
이온 에너지(eV)의 사용자 선택 수신
1902
초기 파워 서플라이 Vps 설정
1904
1906
이온 전류 I_I 액세스
1956
이온 전류 보상 전류 Ic 조정
1908
V_0 샘플링
1910
ΔV 측정
새로운 파워 서플라이 전압 Vps 설정
1916
1912
Δ V로부터 이온 에너지 eV 계산
1952
현재 IEDF 샘플링
1954
1914
현재 IEDF = 선택된 IEDF?
아니오
현재 eV = 선택된 eV?
아니오
예
예
끝

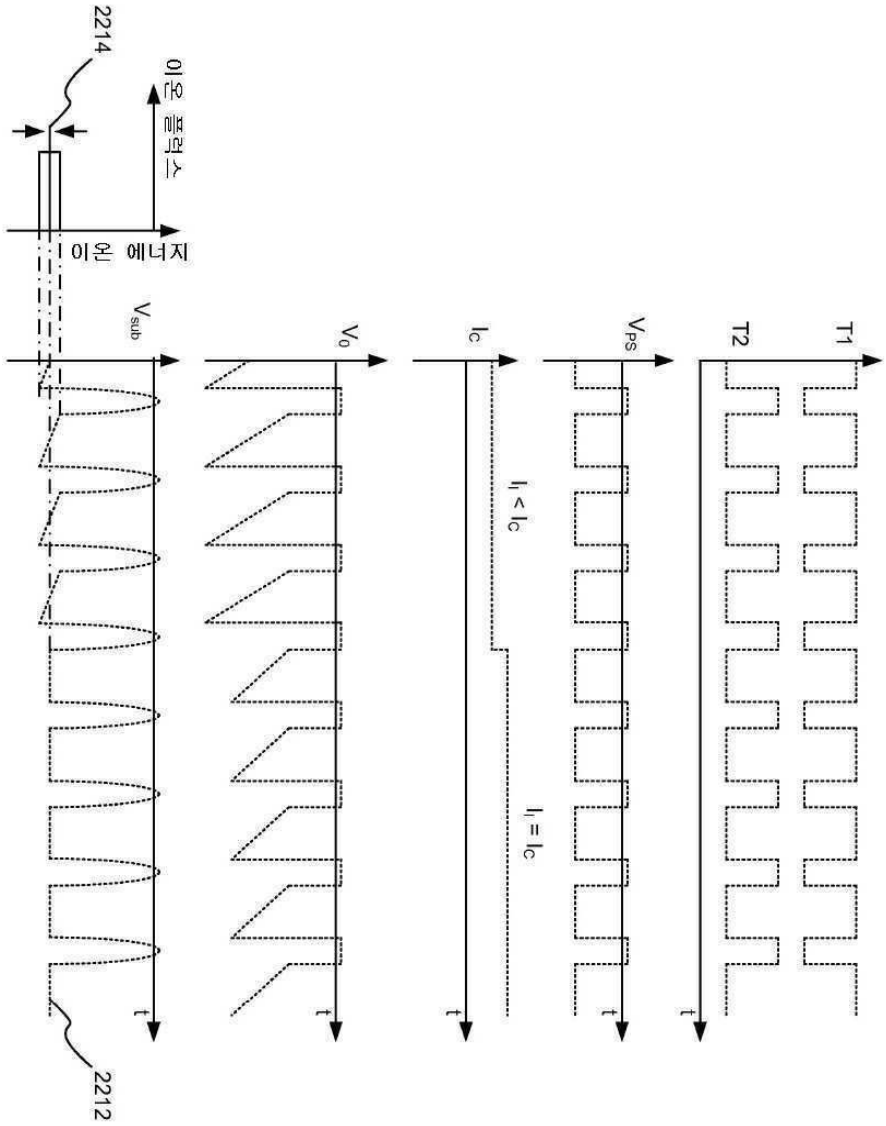
도면20



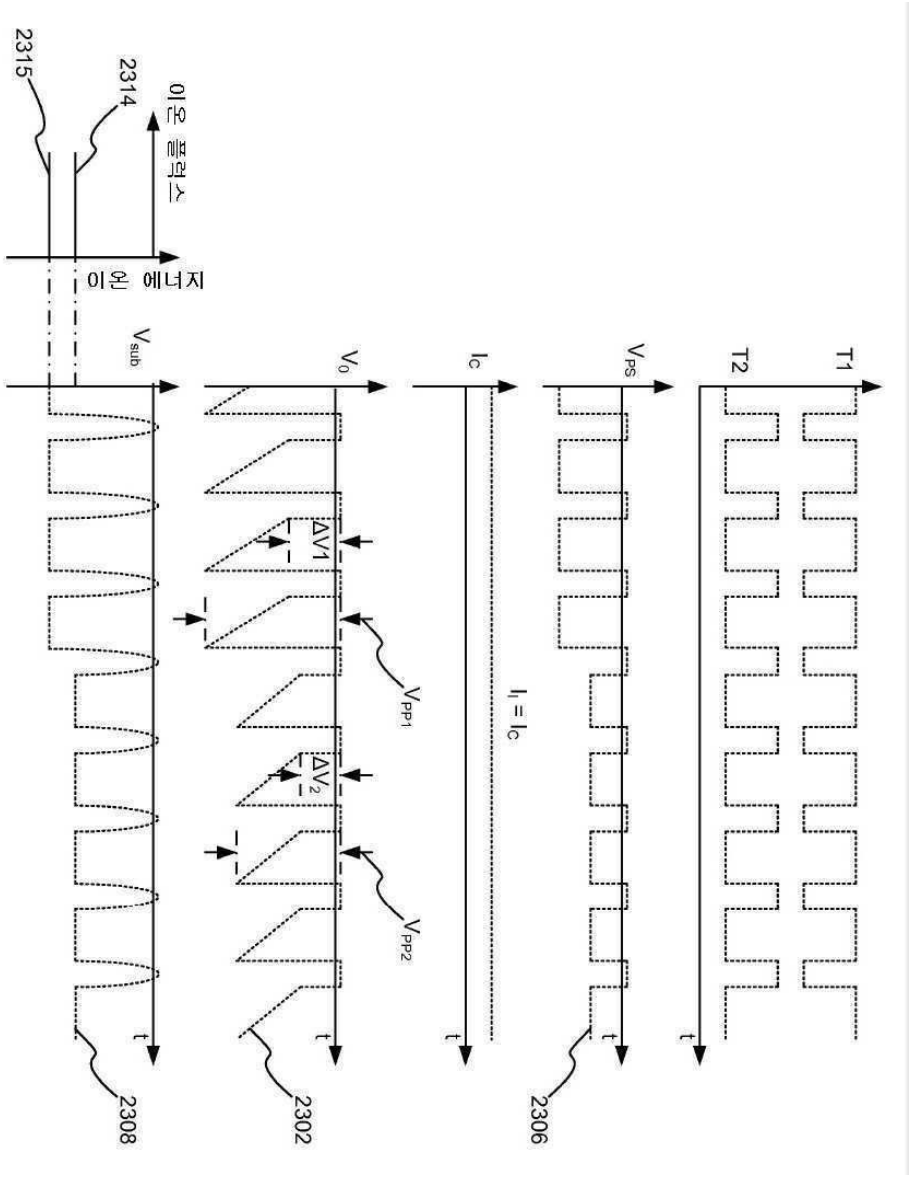
도면21


2114
이온 플럭스
이온 에너지
V_{sub}
V_0
I_C
V_{PS}
T1
T2
t
$I_I < I_C$
2112
2102
2104
2106
2110

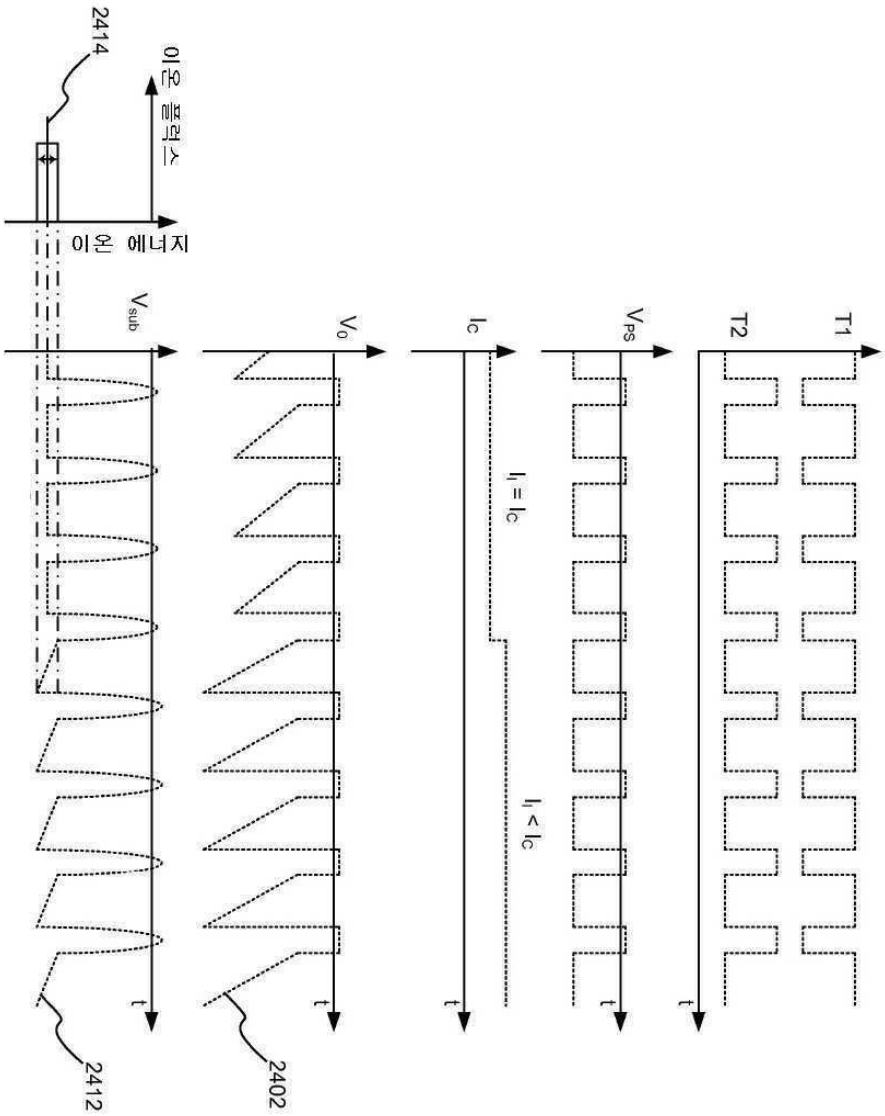
도면22



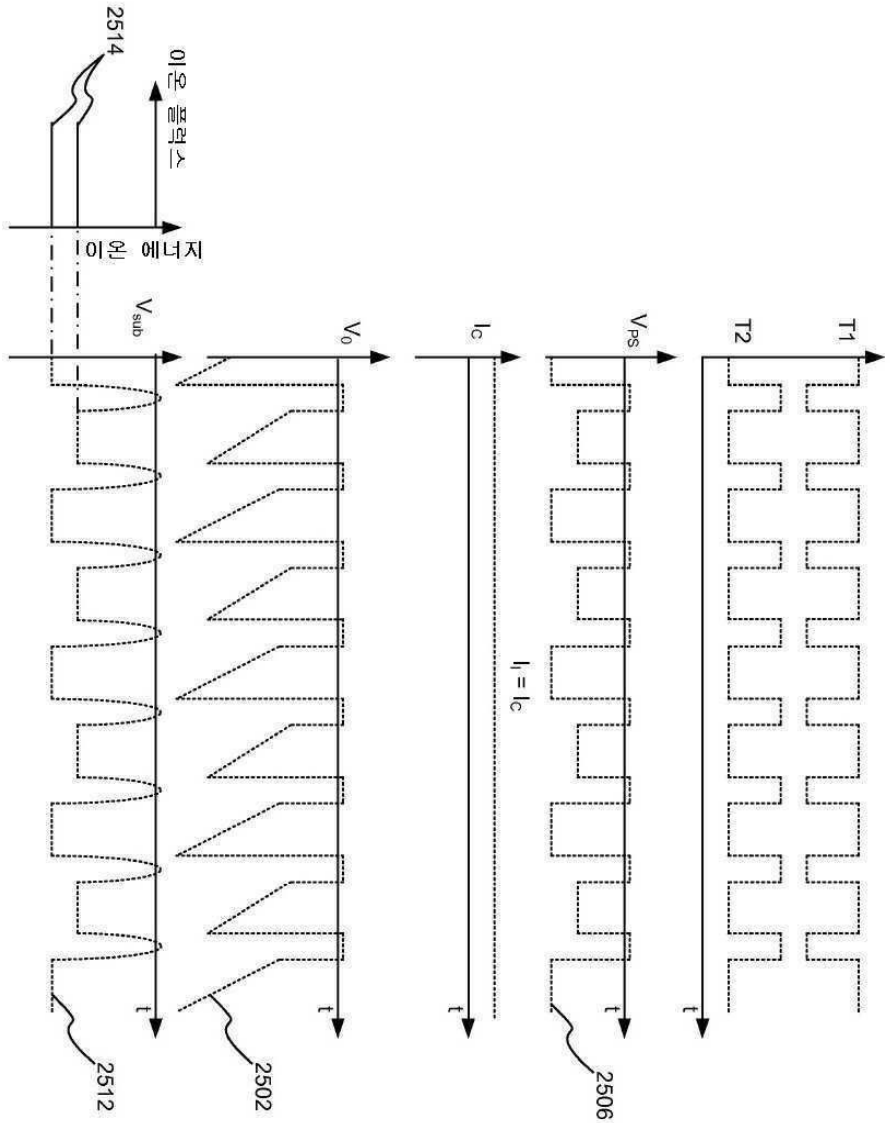
도면23


2315
2314
이온 플럭스
이온 에너지
V_{sub}
V_o
I_C
V_{PS}
T1
T2
$\Delta V1$
V_{PP1}
ΔV_2
V_{PP2}
$I_I = I_C$
t
2308
2302
2306

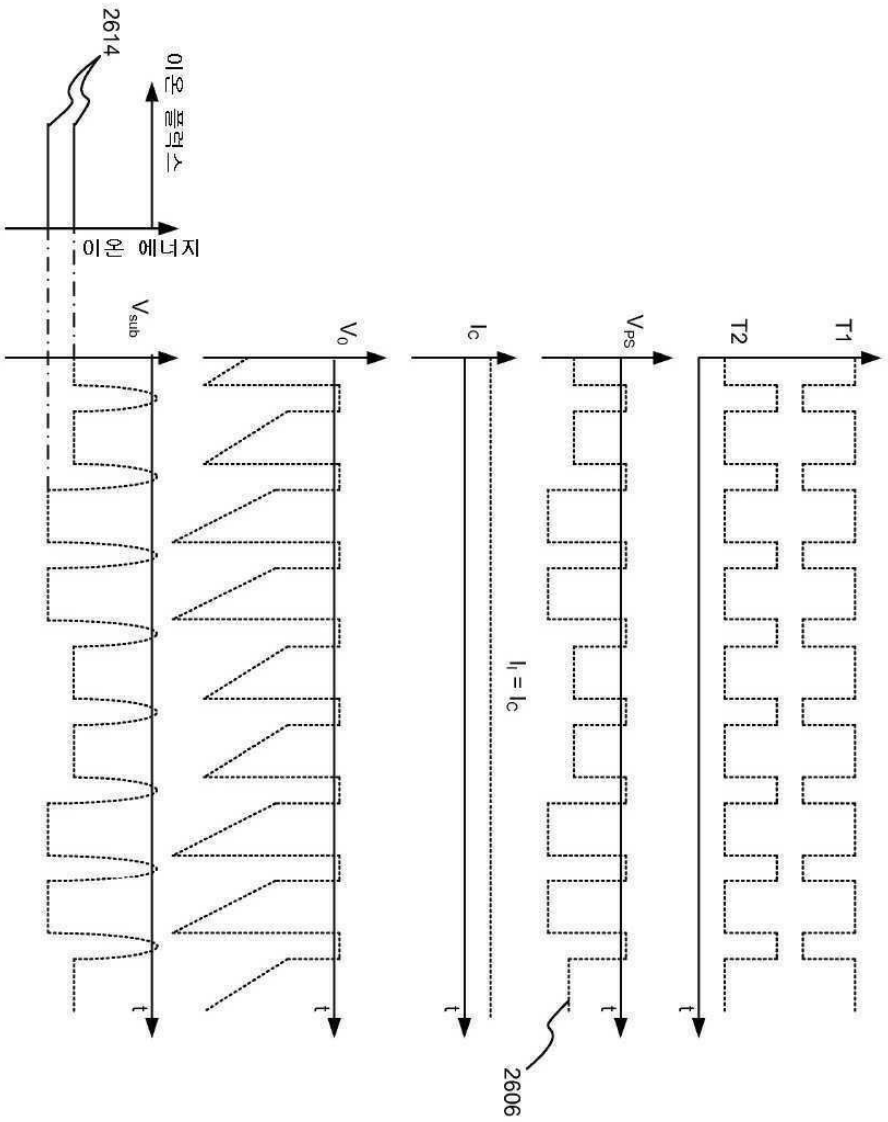
도면24



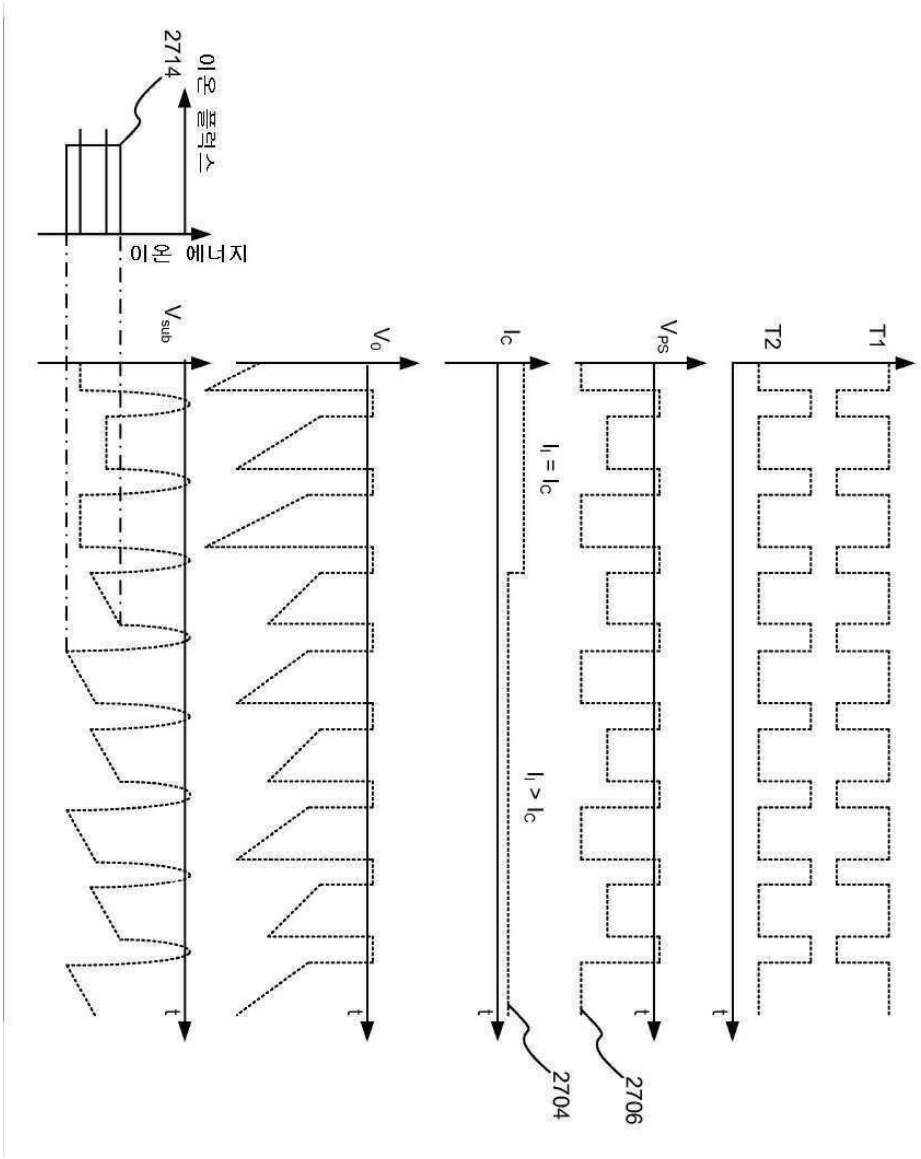
도면25



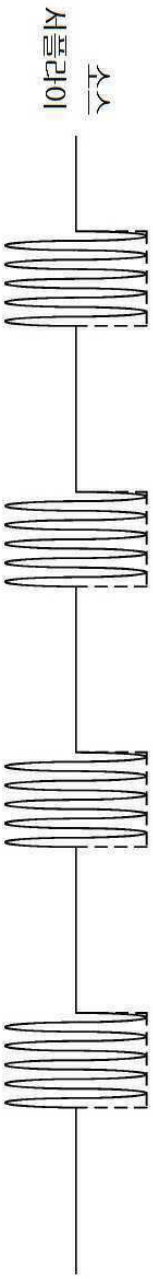
도면26



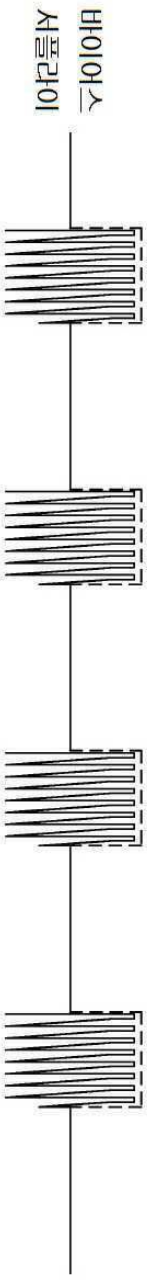
도면27



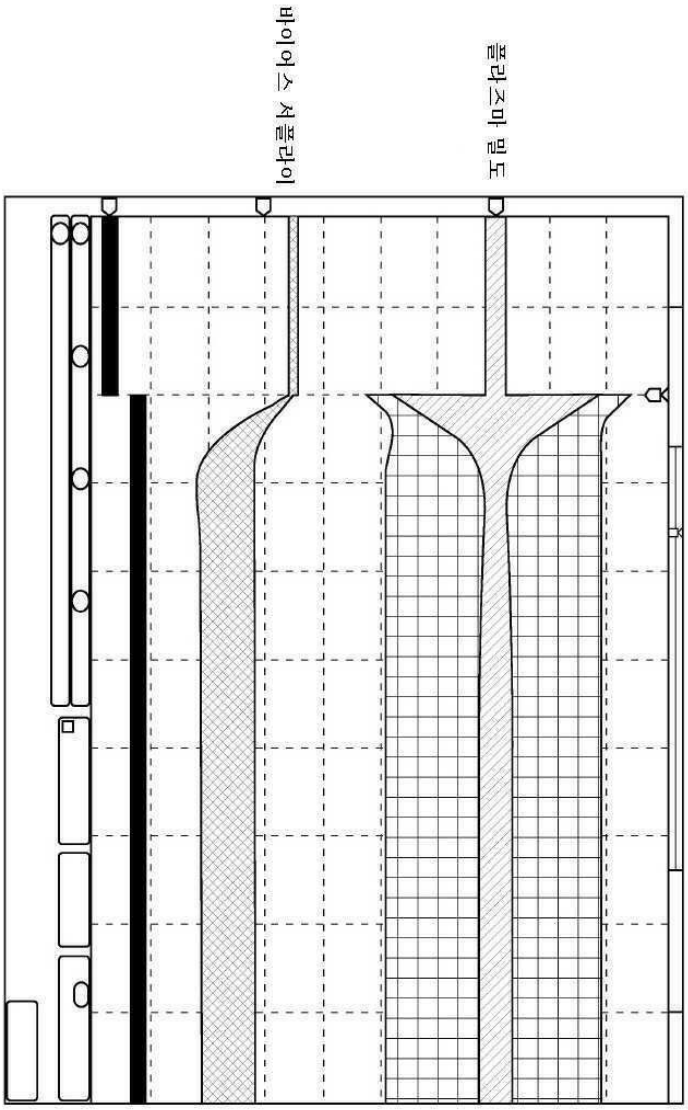
도면28



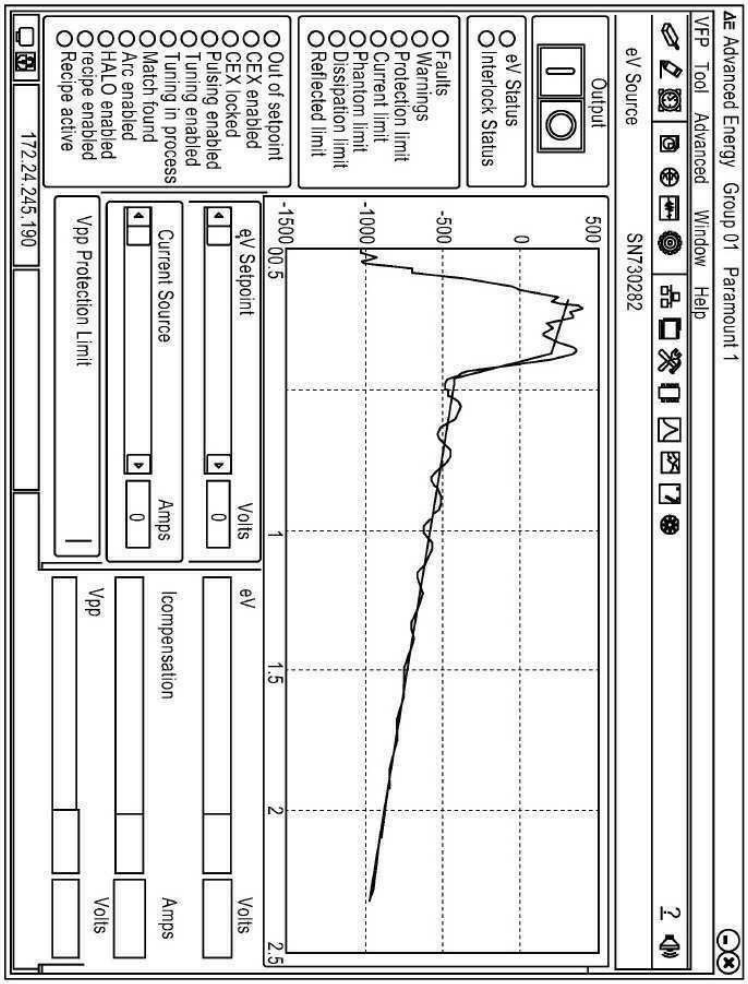
도면29



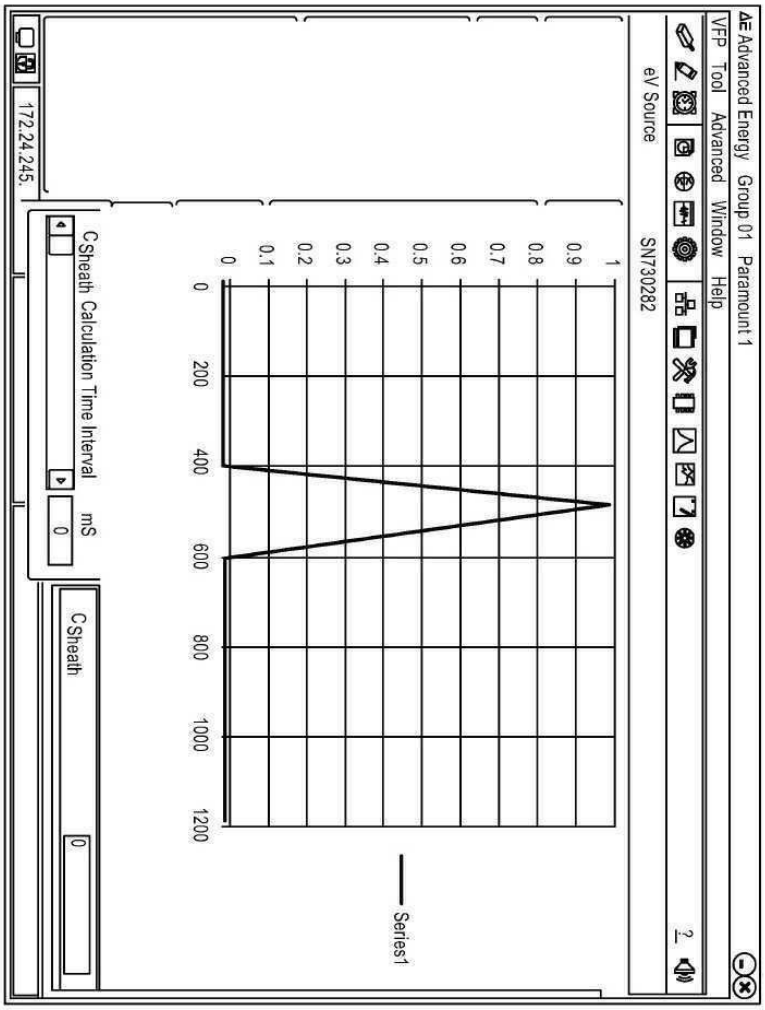
도면30



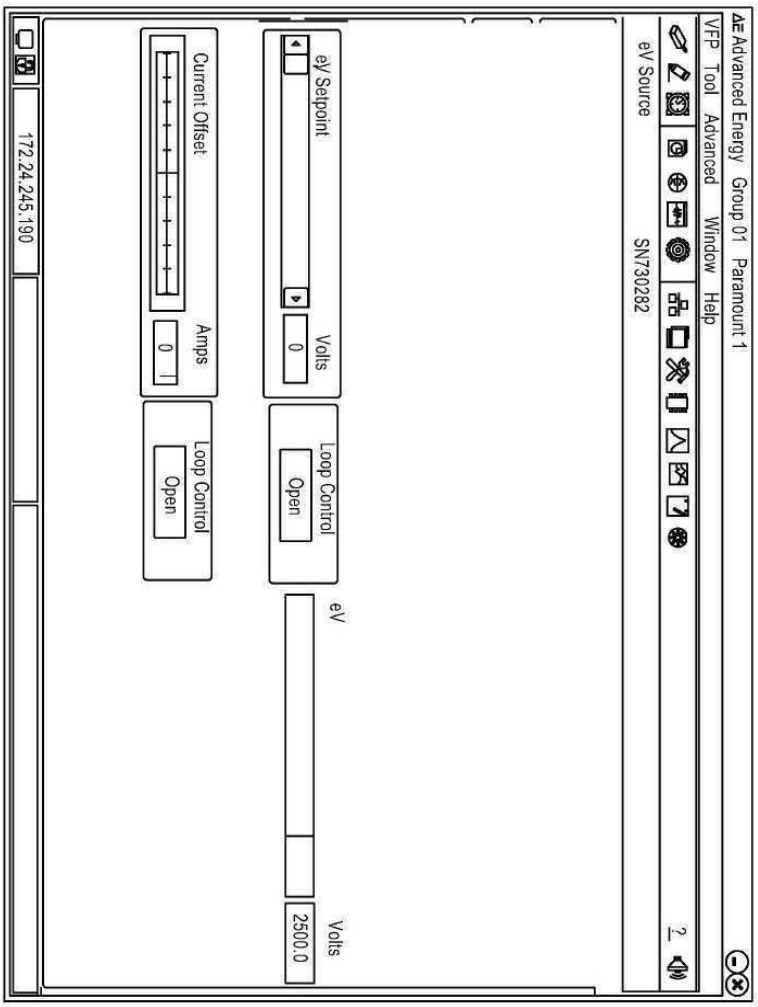
도면31


Advanced Energy Group 01 Paramount 1
VFP Tool Advanced Window Help
eV Source
SN730282
Output
eV Status
Interlock Status
Faults
Warnings
Protection limit
Current limit
Phantom limit
Dissipation limit
Reflected limit
Out of setpoint
CEX enabled
CEX locked
Pulsing enabled
Tuning enabled
Tuning in process
Match found
Arc enabled
HALO enabled
recipe enabled
Recipe active
eV Setpoint
Volts
Current Source
Amps
Vpp Protection Limit
eV
Volts
Icompensation
Amps
Vpp
Volts
172.24.245.190

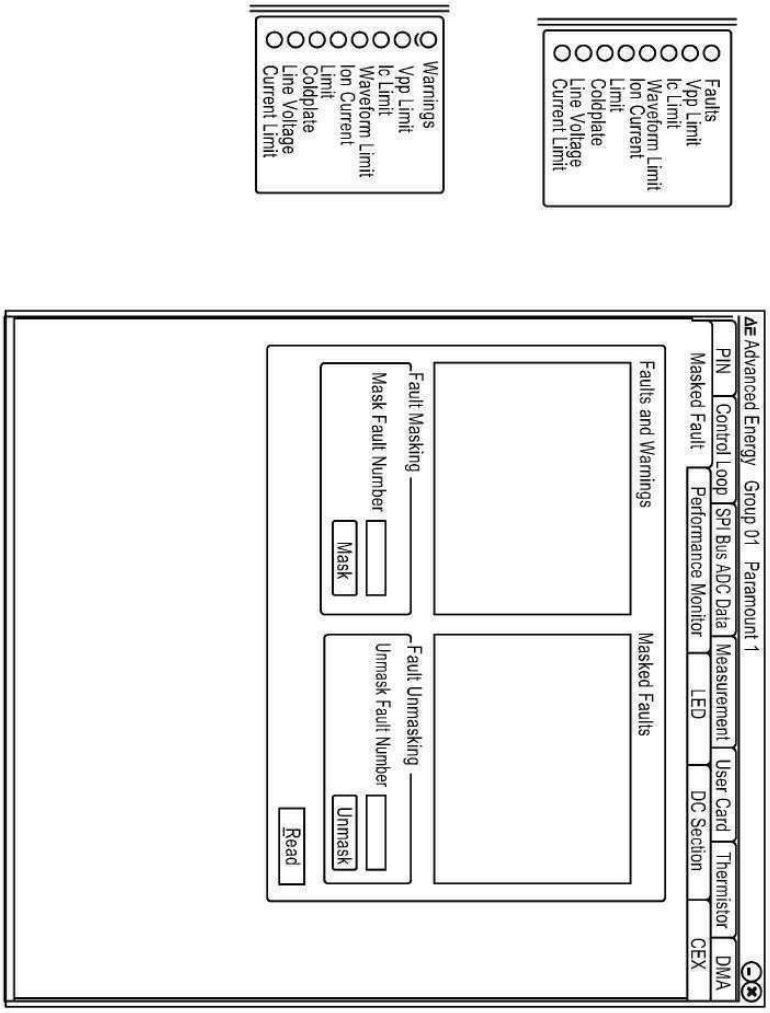
도면32


Advanced Energy Group 01 Paramount 1
VFP Tool Advanced Window Help
eV Source
SN730282
Series1
CSheath Calculation Time Interval
mS
CSheath
172.24.245.

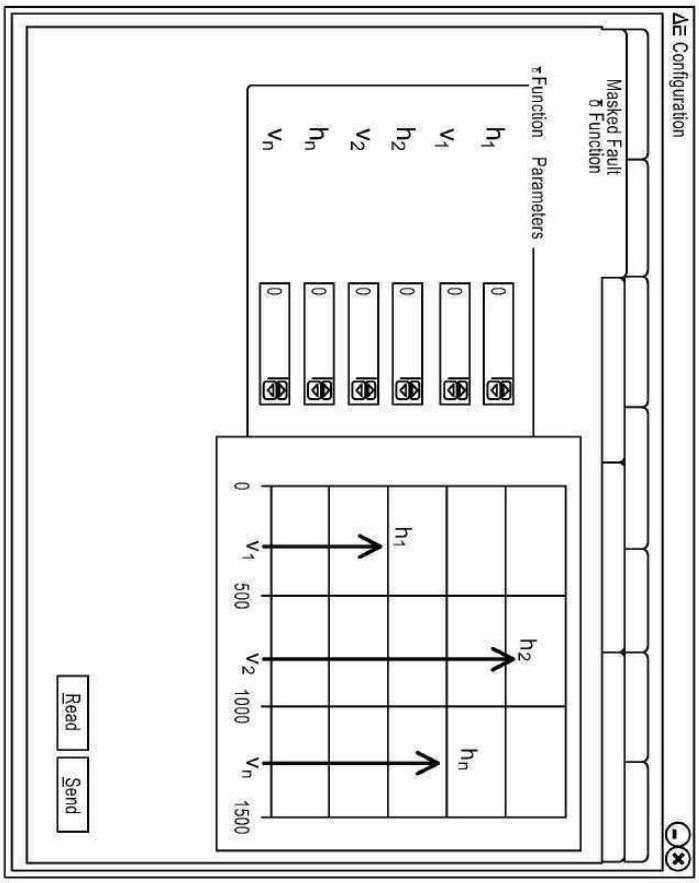
도면33


Advanced Energy Group 01 Paramount 1
VFP Tool Advanced Window Help
eV Source
SN730282
eV Setpoint
Volts
0
Loop Control
Open
eV
Volts
2500.0
Current Offset
Amps
0
Loop Control
Open
172.24.245.190

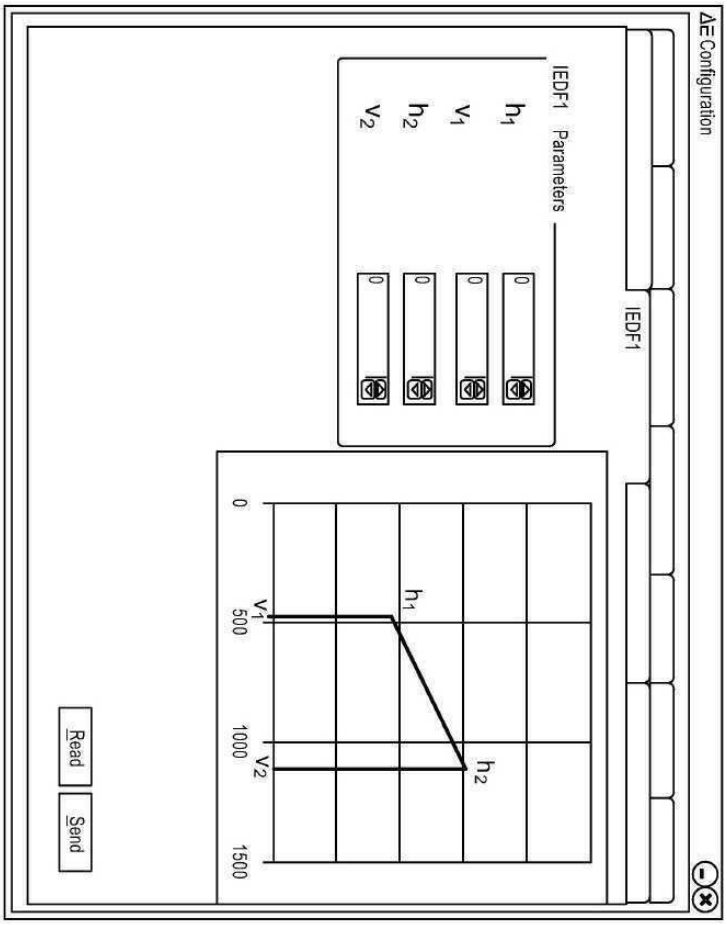
도면34


Faults
Vpp Limit
Ic Limit
Waveform Limit
Ion Current Limit
Coldplate
Line Voltage
Current Limit
Warnings
Vpp Limit
Ic Limit
Waveform Limit
Ion Current Limit
Coldplate
Line Voltage
Current Limit
Advanced Energy Group 01 Paramount 1
PIN
Control Loop
SPI Bus ADC Data
Measurement
User Card
Thermistor
DMA
Masked Fault
Performance Monitor
LED
DC Section
CEX
Faults and Warnings
Masked Faults
Fault Masking
Mask Fault Number
Mask
Fault Unmasking
Unmask Fault Number
Unmask
Read

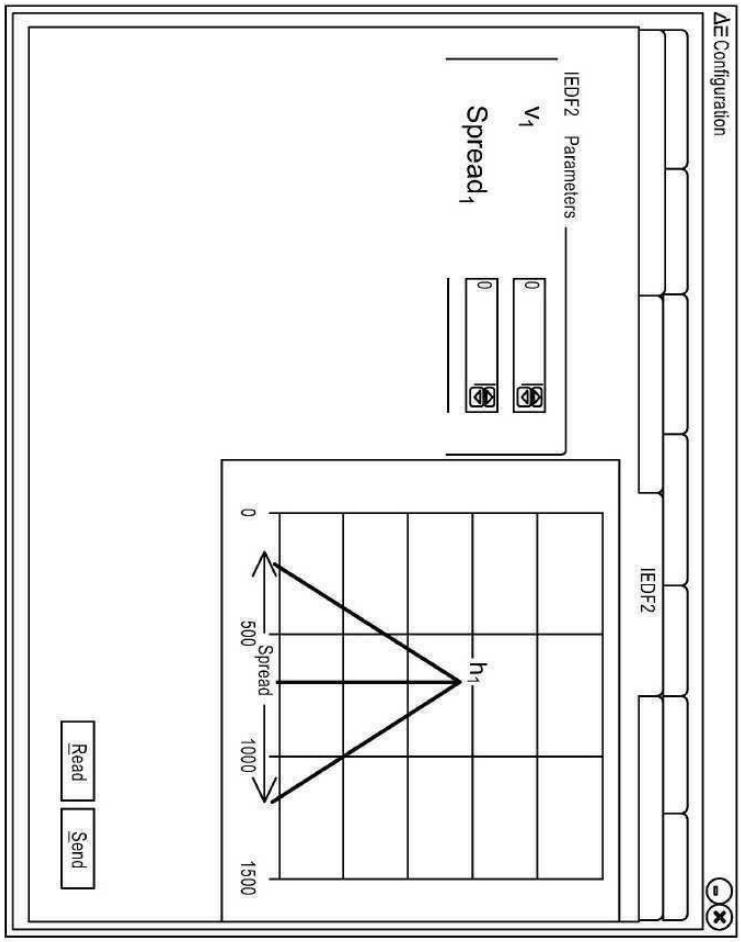
도면35


ΔE Configuration
Masked Fault
δ Function
τ Function Parameters
h1
v1
h2
v2
hn
vn
0
0
0
0
0
0
0
h1
h2
hn
v1
v2
vn
0
500
1000
1500
Read
Send

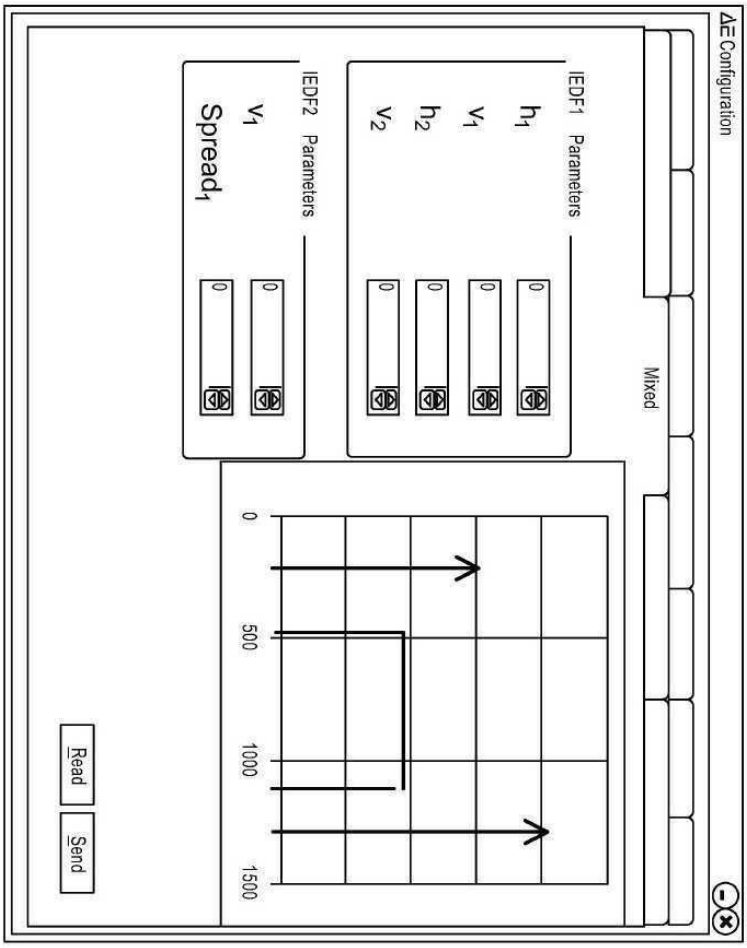
도면36


ΔE Configuration
IEDF1
IEDF1 Parameters
h1
v1
h2
v2
0
0
0
0
0
500
1000
1500
v1
v2
h1
h2
Read
Send

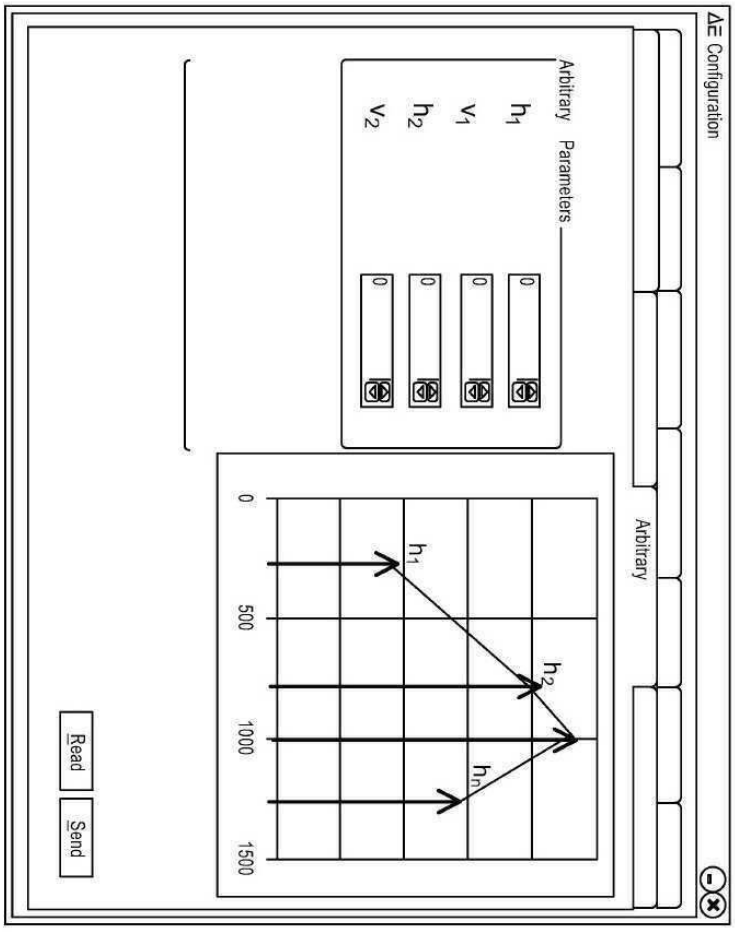
도면37


ΔΞ Configuration
IEDF2
IEDF2 Parameters
V1
Spread1
0
0
h1
0
500
1000
1500
Spread
Read
Send

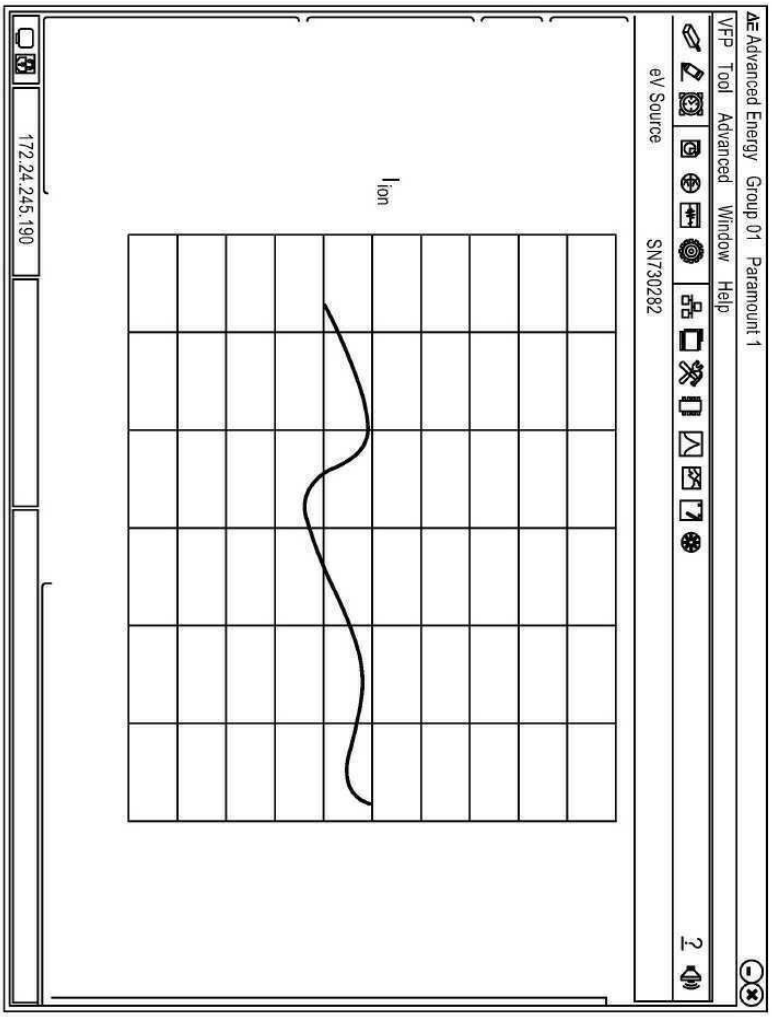
도면38


ΔE Configuration
Mixed
IEDF1 Parameters
h1
v1
h2
v2
IEDF2 Parameters
v1
Spread1
0
500
1000
1500
Read
Send

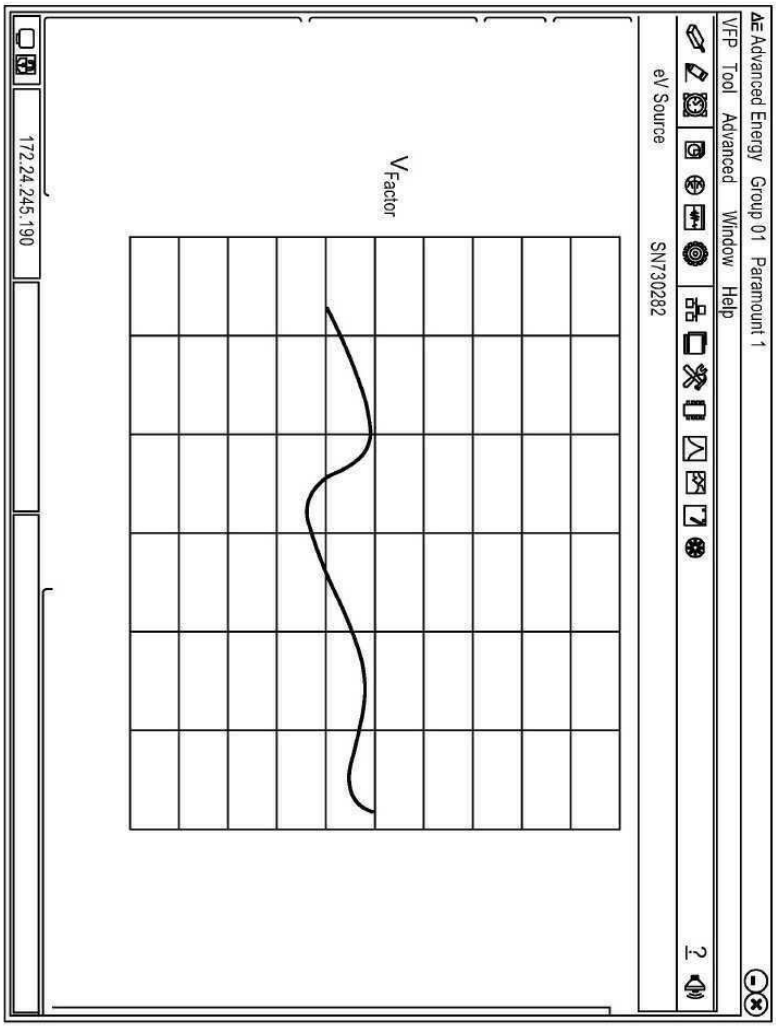
도면39


ΔE Configuration
Arbitrary
Arbitrary Parameters
h1
v1
h2
v2
0
0
0
0
0
500
1000
1500
h1
h2
hn
Read
Send

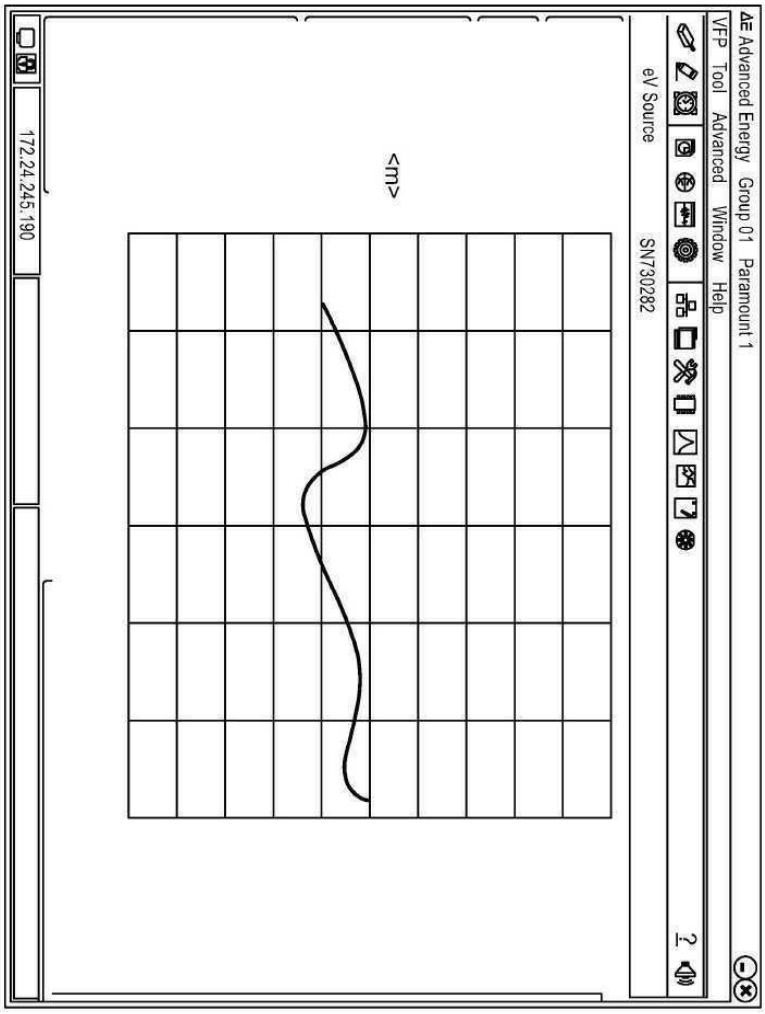
도면40


Advanced Energy Group 01 Paramount 1
VFP Tool Advanced Window Help
eV Source
SN730282
I_{ion}
172.24.245.190

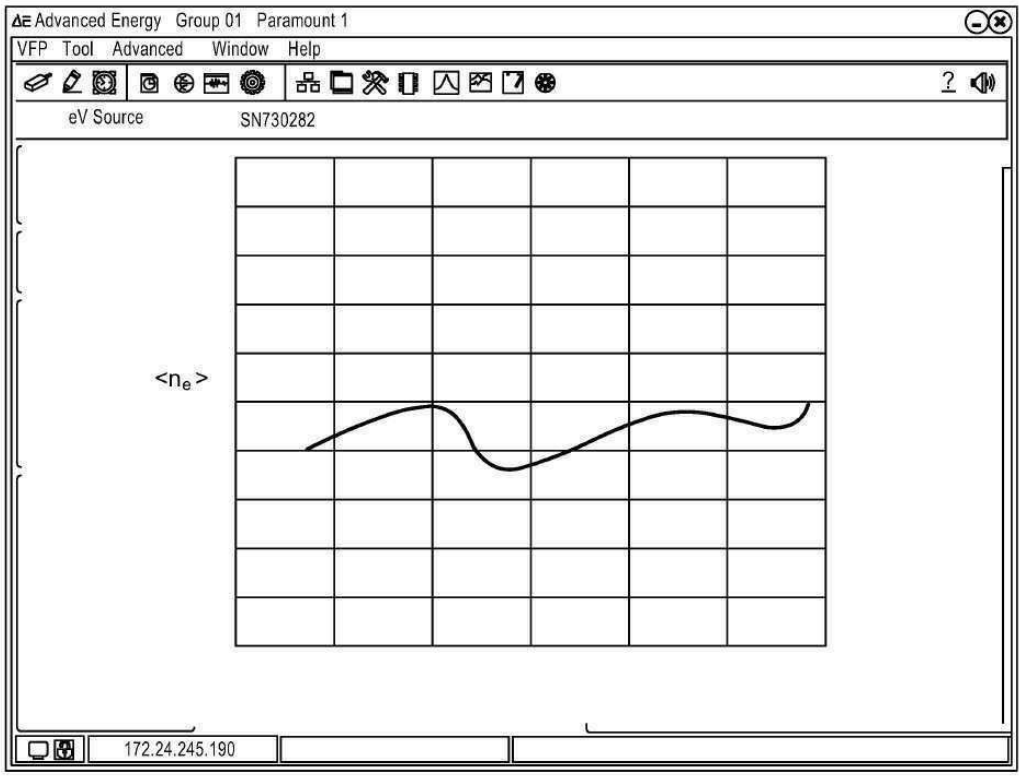
도면41


Advanced Energy Group 01 Paramount 1
VFP Tool Advanced Window Help
eV Source
SN730282
VFactor
172.24.245.190

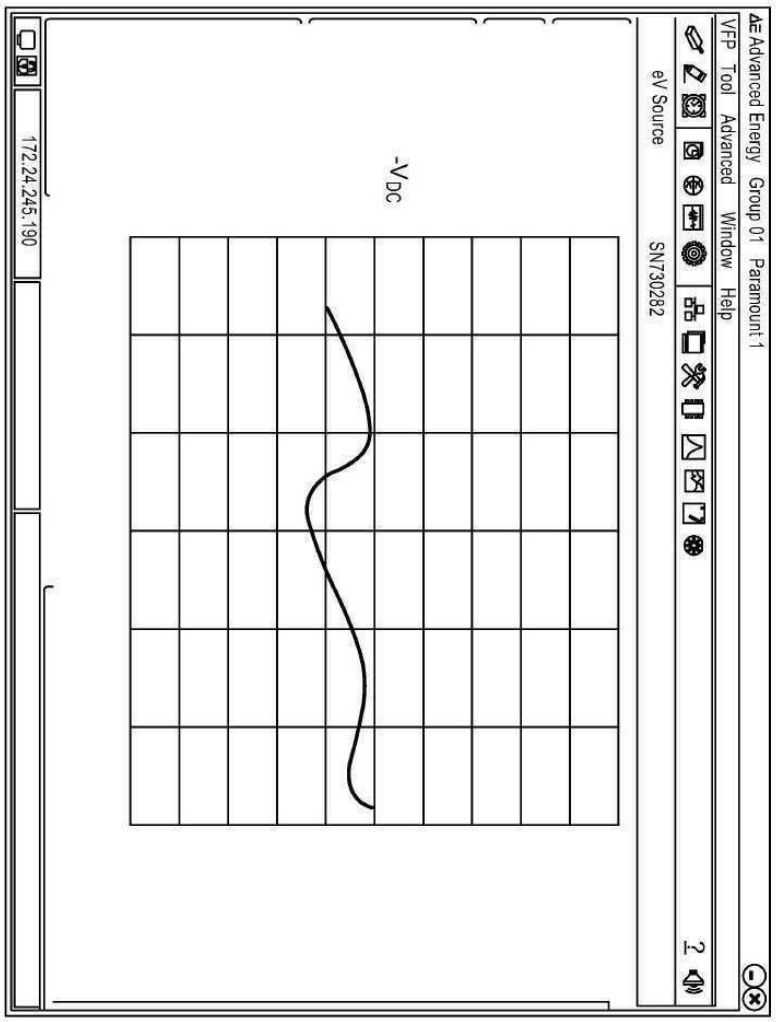
도면42


Advanced Energy Group 01 Paramount 1
VFP Tool Advanced Window Help
eV Source
SN730282
<m>
172.24.245.190

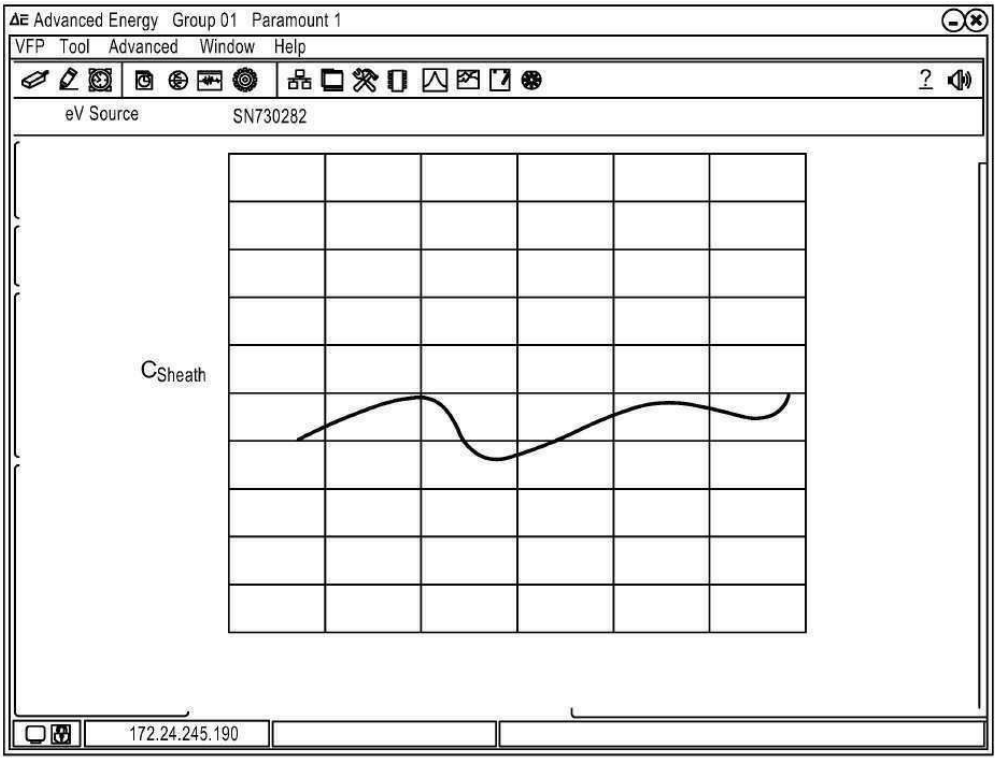
도면43


Advanced Energy Group 01 Paramount 1
VFP Tool Advanced Window Help
eV Source
SN730282
<ne>
172.24.245.190

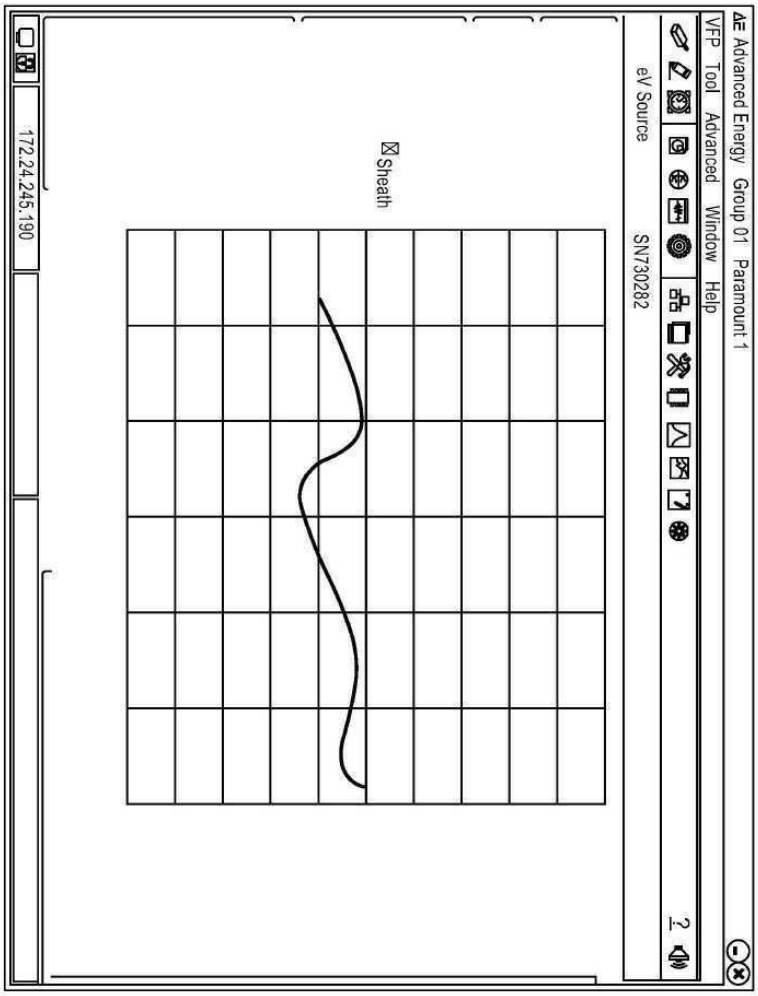
도면44


Advanced Energy Group 01 Paramount 1
VFP Tool Advanced Window Help
eV Source
SN730282
-VDC
172.24.245.190

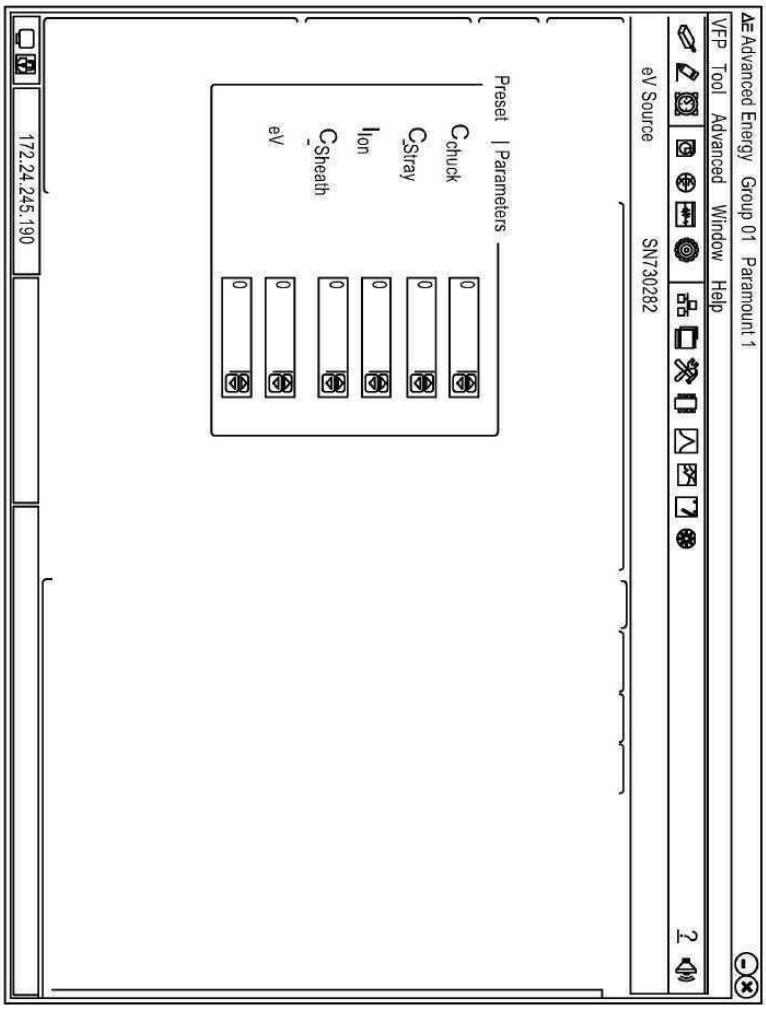
도면45


Advanced Energy Group 01 Paramount 1
VFP Tool Advanced Window Help
eV Source
SN730282
CSheath
172.24.245.190

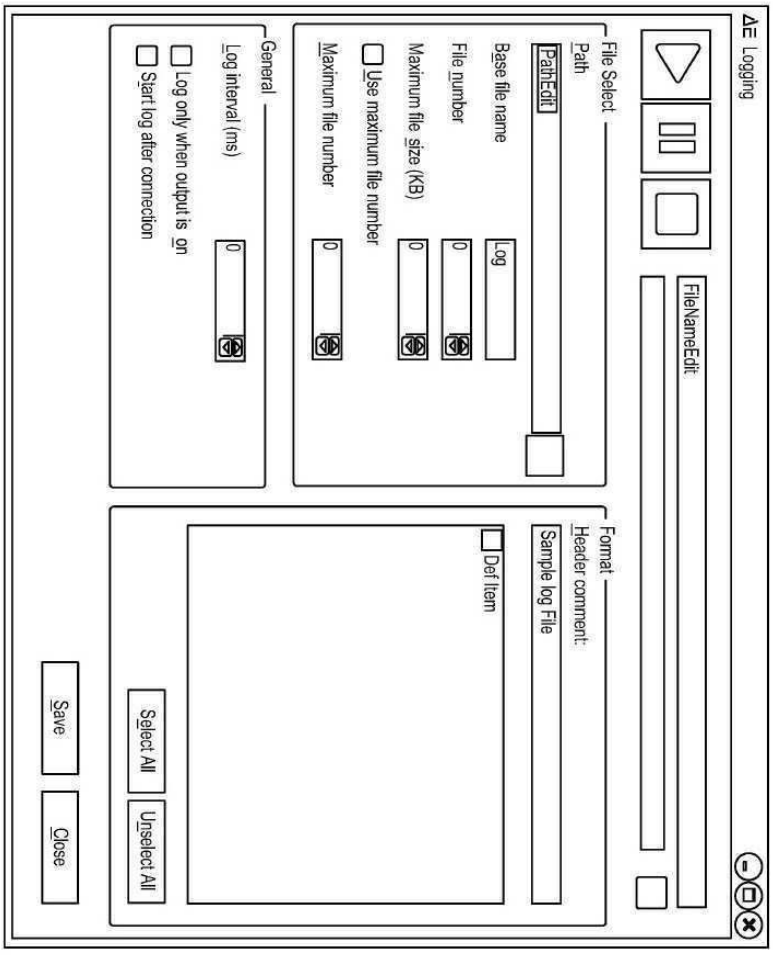
도면46


Advanced Energy Group 01 Paramount 1
VFP Tool Advanced Window Help
eV Source
SN730282
Sheath
172.24.245.190

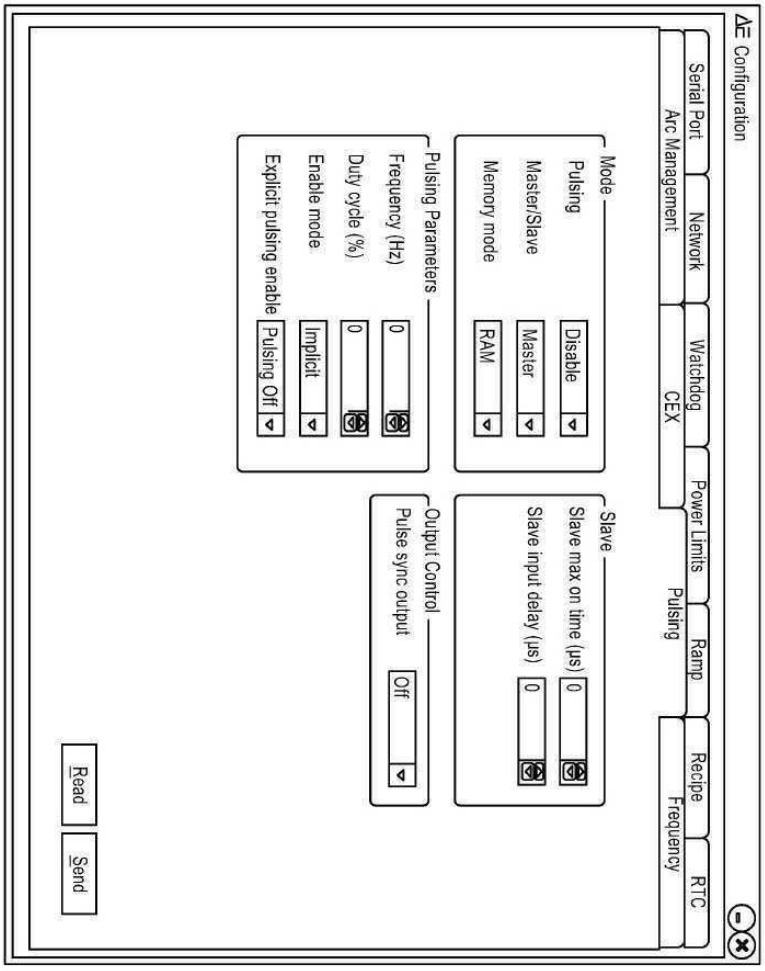
도면47


Advanced Energy Group 01 Paramount 1
VFP Tool Advanced Window Help
eV Source
SN730282
Preset | Parameters
C chuck
C Stray
I on
C Sheath
eV
172.24.245.190

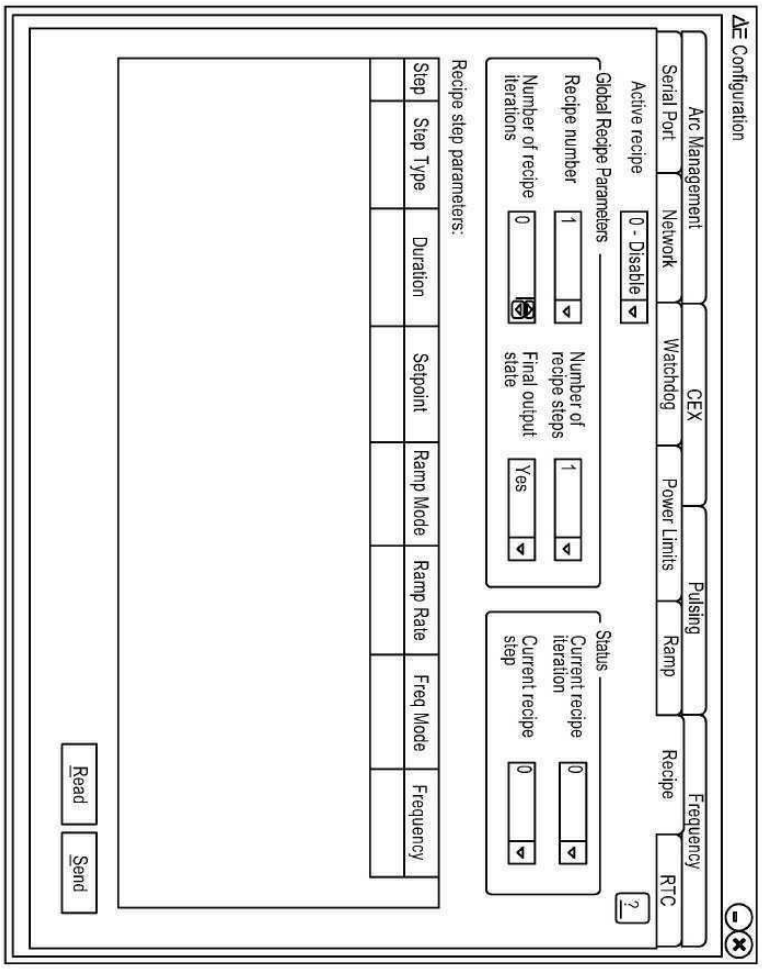
도면48


Logging
FileNameEdit
File Select
Path
PathEdit
Base file name
Log
File number
0
Maximum file size (KB)
0
Use maximum file number
Maximum file number
0
General
Log interval (ms)
0
Log only when output is on
Start log after connection
Format
Header comment:
Sample log File
Def Item
Select All
Unselect All
Save
Close

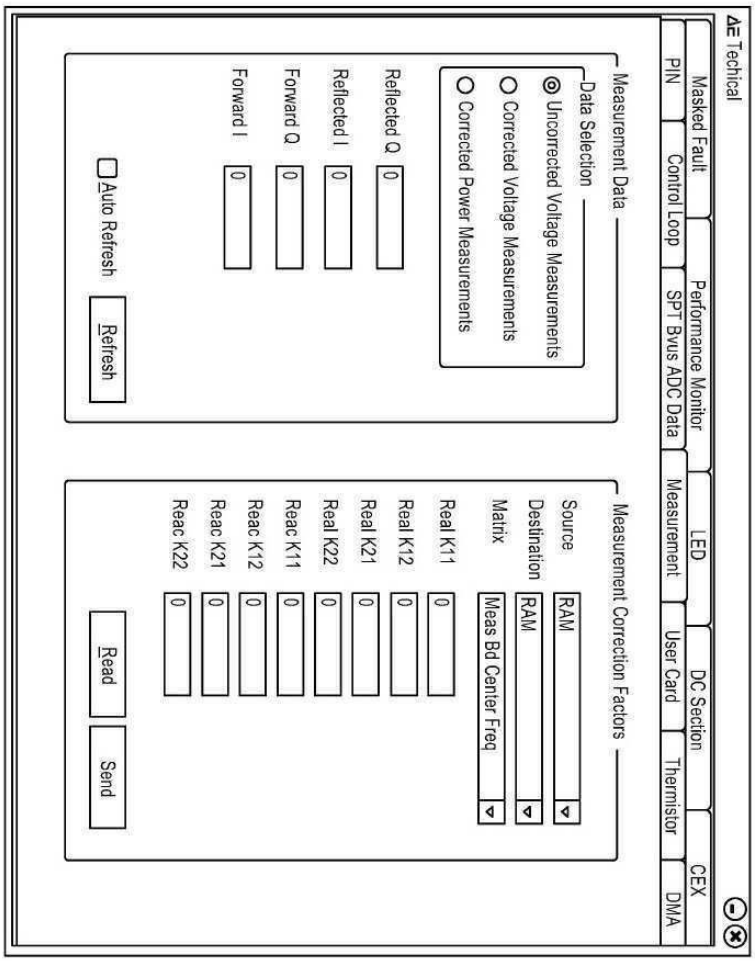
도면49


Configuration
Serial Port
Network
Watchdog
Power Limits
Ramp
Recipe
RTC
Arc Management
CEX
Pulsing
Frequency
Mode
Pulsing
Disable
Master/Slave
Master
Memory mode
RAM
Slave
Slave max on time (µs)
0
Slave input delay (µs)
0
Pulsing Parameters
Frequency (Hz)
0
Duty cycle (%)
0
Enable mode
Implicit
Explicit pulsing enable
Pulsing Off
Output Control
Pulse sync output
Off
Read
Send

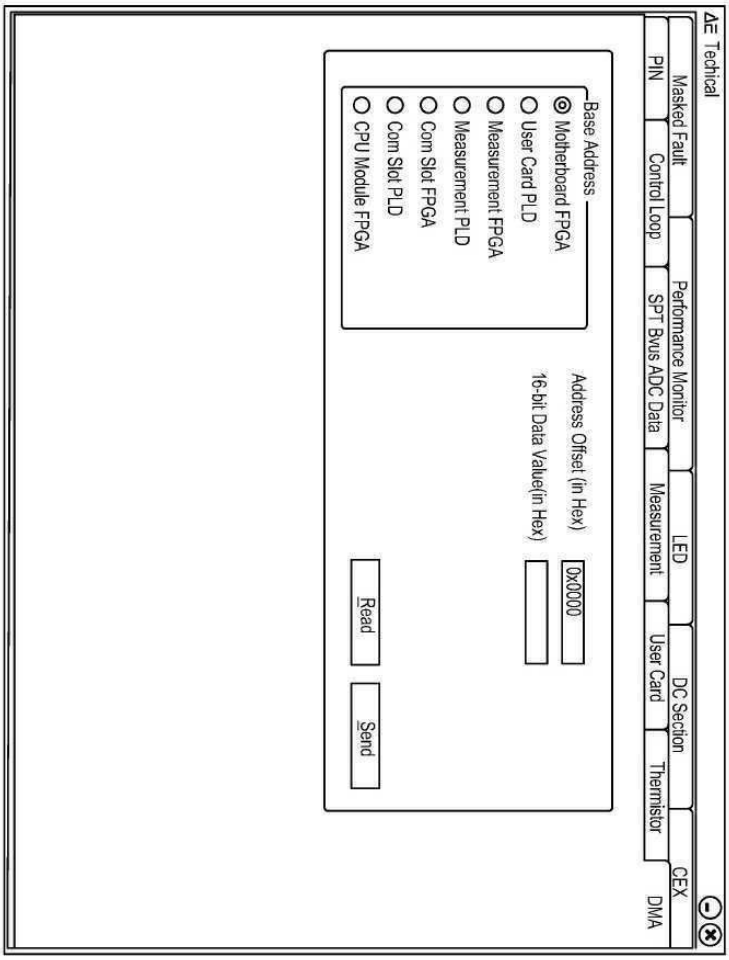
도면50


Configuration
Arc Management
Serial Port
Network
CEX
Watchdog
Power Limits
Pulsing
Ramp
Recipe
Frequency
RTC
Active recipe
0 - Disable
Global Recipe Parameters
Recipe number
Number of recipe iterations
Number of recipe steps
Final output state
Yes
Status
Current recipe iteration
Current recipe step
Recipe step parameters:
Step
Step Type
Duration
Setpoint
Ramp Mode
Ramp Rate
Freq Mode
Frequency
Read
Send

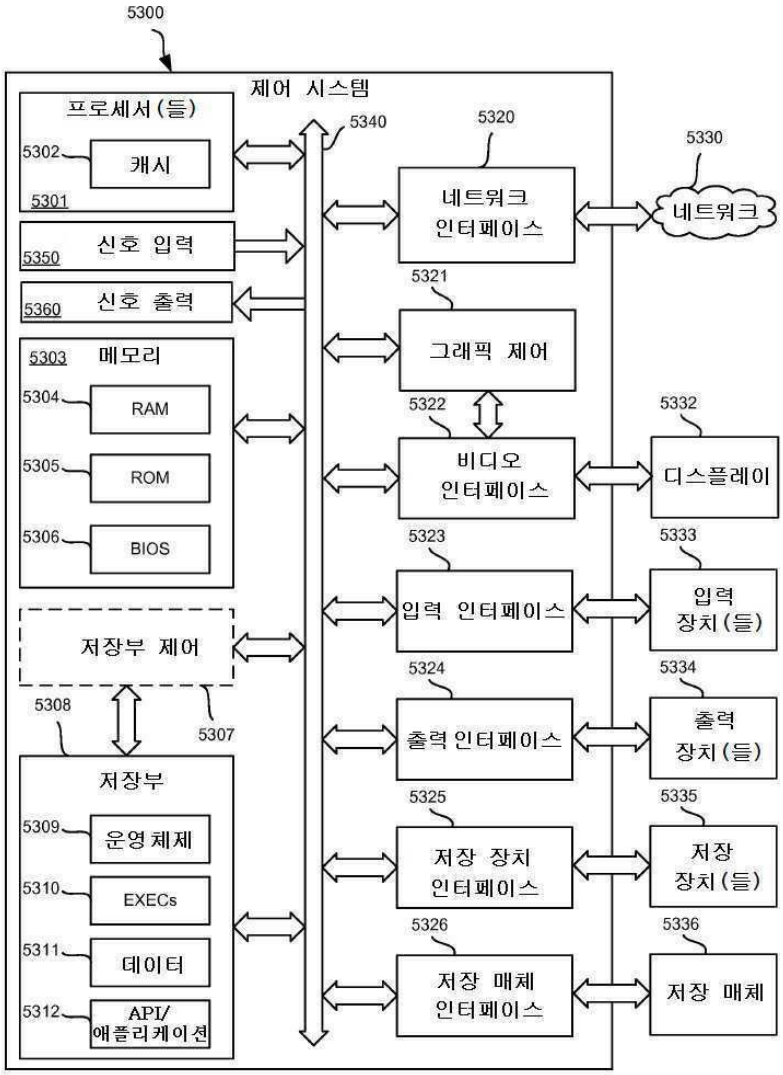
도면51


AE Techical
Masked Fault
Performance Monitor
LED
DC Section
CEX
PIN
Control Loop
SPT Bvus ADC Data
Measurement
User Card
Thermistor
DMA
Measurement Data
Data Selection
Uncorrected Voltage Measurements
Corrected Voltage Measurements
Corrected Power Measurements
Reflected Q
Reflected I
Forward Q
Forward I
Auto Refresh
Refresh
Measurement Correction Factors
Source
Destination
Matrix
RAM
RAM
Meas Bd Center Freq
Real K11
Real K12
Real K21
Real K22
Reac K11
Reac K12
Reac K21
Reac K22
Read
Send

도면52


ΔE Techical
Masked Fault
Performance Monitor
LED
DC Section
CEX
PIN
Control Loop
SPT Bvus ADC Data
Measurement
User Card
Thermistor
DMA
Base Address
Motherboard FPGA
User Card PLD
Measurement FPGA
Measurement PLD
Com Slot FPGA
Com Slot PLD
CPU Module FPGA
Address Offset (in Hex)
0x0000
16-bit Data Value(in Hex)
Read
Send

도면53


5300
제어 시스템
프로세서(들)
5302
캐시
5301
5340
5320
5330
네트워크 인터페이스
네트워크
5350
신호 입력
5360
신호 출력
5321
그래픽 제어
5303
메모리
5304
RAM
5322
5332
비디오 인터페이스
디스플레이
5305
ROM
5306
BIOS
5323
5333
입력 인터페이스
입력 장치(들)
저장부 제어
5324
5334
출력 인터페이스
출력 장치(들)
5308
5307
저장부
5325
5335
저장 장치 인터페이스
저장 장치(들)
5309
운영 체제
5310
EXECs
5311
데이터
5326
5336
저장 매체 인터페이스
저장 매체
5312
API/ 애플리케이션