

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 4 月 11 日(11.04.2013)



(10) 国際公開番号
WO 2013/051644 A1

- (51) 国際特許分類:
H01L 29/786 (2006.01) *H01L 21/318* (2006.01)
C23C 14/08 (2006.01) *H01L 21/336* (2006.01)
C23C 16/42 (2006.01)
- (21) 国際出願番号: PCT/JP2012/075774
- (22) 国際出願日: 2012 年 10 月 4 日(04.10.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-222996 2011 年 10 月 7 日(07.10.2011) JP
特願 2012-009098 2012 年 1 月 19 日(19.01.2012) JP
- (71) 出願人: 住友電気工業株式会社(SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目 5 番 3 3 号 Osaka (JP). 日新電機株式会社(NISSIN ELECTRIC CO., LTD.) [JP/JP]; 〒6158686 京都府京都市右京区梅津高畝町 4 7 番地 Kyoto (JP).
- (72) 発明者: 宮永 美紀(MIYANAGA, Miki); 〒6640016 兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友電気工業株式会社 伊丹製作所内 Hyogo (JP). 粟田 英章(AWATA, Hideaki); 〒6640016 兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友電気工業株式会社 伊丹製作所内 Hyogo (JP). 岡田 浩(OKADA, Hiroshi); 〒6640016 兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友電気工業株式会社 伊丹製作所内 Hyogo (JP). 栗巣 賢一(KURISU, Kenichi); 〒6640016 兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友電気工業株式会社 伊丹製作所内 Hyogo (JP). 安東 靖典(ANDO, Yasunori); 〒6158686 京都

府京都市右京区梅津高畝町 4 7 番地 日新電機株式会社内 Kyoto (JP). 高橋 英治(TAKAHASHI, Eiji); 〒6158686 京都府京都市右京区梅津高畝町 4 7 番地 日新電機株式会社内 Kyoto (JP). 藤原 将喜(FUJIWARA, Masaki); 〒6158686 京都府京都市右京区梅津高畝町 4 7 番地 日新電機株式会社内 Kyoto (JP).

- (74) 代理人: 特許業務法人深見特許事務所(FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島二丁目 2 番 7 号 中之島セントラルタワー Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

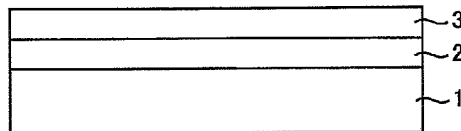
[続葉有]

(54) Title: INSULATING FILM AND PRODUCTION METHOD FOR SAME

(54) 発明の名称: 絶縁膜およびその製造方法

FIG.1

10



(57) Abstract: Provided is an insulating film containing silicon atoms, fluorine atoms, and nitrogen atoms, wherein the insulating film is furnished with a first silicon nitride film disposed on a substrate containing oxygen atoms, and a second silicon nitride film disposed in contact with the first silicon nitride film, the amount of fluorine contained in the second silicon nitride film being greater than the amount of fluorine contained in the first silicon nitride film. Also provided is a semiconductor element having an oxide semiconductor layer containing indium atoms and oxygen atoms, and an insulating film containing silicon atoms, fluorine atoms, and nitrogen atoms. The semiconductor element can be made into a thin-film transistor.

(57) 要約: シリコン原子、フッ素原子および窒素原子を含む絶縁膜であって、酸素原子を含む基板上に配置された第 1 のシリコンナイトライド膜と、該第 1 のシリコンナイトライド膜に接して配置された第 2 のシリコンナイトライド膜と、を備え、該第 2 のシリコンナイトライド膜に含まれるフッ素量は、該第 1 のシリコンナイトライド膜に含まれるフッ素量よりも多い、絶縁膜が提供されるとともに、インジウム原子および酸素原子を含む酸化半導体層と、シリコン原子、フッ素原子および窒素原子を含む絶縁膜と、を有する半導体素子が提供される。この半導体素子は薄膜トランジスタとすることができる。

WO 2013/051644 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：絶縁膜およびその製造方法

技術分野

[0001] 本発明は、絶縁膜およびその製造方法に関する。また、本発明は、絶縁膜と酸化物半導体層とを有する半導体素子にも関する。

背景技術

[0002] 近年、半導体の特性を利用した、様々な電氣的機能を発現可能な半導体素子が多く開発されている。このような半導体素子として、たとえば、液晶表示装置、薄膜EL（エレクトロルミネッセンス）表示装置、有機EL表示装置などにおいて利用される薄膜トランジスタが知られている。トランジスタをはじめとする半導体素子の高性能化を目的として、従来から様々な取り組みがなされている。

[0003] たとえば、従来、下地絶縁膜上に第1の層間絶縁膜、第2の層間絶縁膜および第3の層間絶縁膜を順次積層する半導体装置の製造方法が知られている（特許第3148183号公報（特許文献1））。

[0004] 第1および第3の層間絶縁膜は、シリコンナイトライド膜（SiN膜）からなり、第2の層間絶縁膜は、フッ化シリコンオキサイド膜（SiOF膜）からなる。

[0005] そして、第1および第3の層間絶縁膜としてのSiN膜は、フッ化シラン（SiF₄）ガスおよび窒素（N₂）ガスを材料ガスとして用い、プラズマCVD（Chemical Vapor Deposition）法によって成膜される。

[0006] この製造方法においては、水素（H）原子を含まないガス（SiF₄）を用いてSiN膜を成膜するため、成膜中にフッ素（F）を含む層間絶縁膜がHラジカルに晒されることが無く、Fとの反応を抑制できる。

[0007] また、アモルファスIn-Ga-Zn-oxide（a-IGZO）をチャンネル層に用いた薄膜トランジスタ（TFT：Thin Film Tra

n s i s t o r) が知られている (J a p a n e s e J o u r n a l o f A p p l i e d P h y s i c s 4 9 (2 0 1 0) 0 3 C B 0 4 . (非特許文献 1)) 。

[0008] この T F T は、ガラス基板上にゲート電極、絶縁膜および a - I G Z O を順次積層し、 a - I G Z O 上にソース電極およびドレイン電極を配置した構造からなる。そして、ゲート電極は、タングステン (W) からなり、ソース電極およびドレイン電極は、チタン (T i) からなり、絶縁膜は、酸化シリコン (S i O_x) からなる。

[0009] この T F T は、絶縁膜を成膜した後に a - I G Z O を成膜することによって製造される。

[0010] 従来、 T F T のチャネル層としては、非晶質シリコン層が多く使用されていたが、近年、非晶質シリコン層に代わる層として、 I G Z O などの酸化物半導体層が注目されている。酸化物半導体層は、非晶質シリコン層と比較して、キャリア移動度が大きいという利点を有している。たとえば、特開 2 0 0 8 - 1 9 9 0 0 5 号公報 (特許文献 2) には、導電性を示す酸化物粉末の焼結体からなるターゲットを用いたスパッタリングにより、非晶質の酸化物半導体層を形成する技術が開示されている。

[0011] また、 T F T のような半導体素子は、酸化物半導体層からなるチャネル層以外にも種々の役割を有する層を有する。従来、これらの層の組成として、酸化物半導体層と組合せる場合に採用されている組成は、特開 2 0 1 0 - 0 7 3 8 9 4 号公報 (特許文献 3) に開示されているように、シリコンオキサイド (S i O₂) 、シリコンナイトライド (S i N) 、イットリウムオキサイド (Y₂O₃) 、アルミニウムオキサイド (A l₂O₃) 、ハフニウムオキサイド (H f₂O₂) 、チタンオキサイド (T i O₂) などであった。

先行技術文献

特許文献

[0012] 特許文献 1 : 特許第 3 1 4 8 1 8 3 号公報

特許文献 2 : 特開 2 0 0 8 - 1 9 9 0 0 5 号公報

特許文献3：特開2010-073894号公報

非特許文献

- [0013] 非特許文献1：Hiromichi Godo, Daisuke Kawae, Shuhei Yoshitomi, Toshinari Sasaki, Shunichi Ito, Hiroki Ohara, Hideyuki Kishida, Masahiro Takahashi, Akiharu Miyanaga, and Shunpei Yamazaki, "Temperature Dependence of Transistor Characteristics and Electronic Structure for Amorphous In-Ga-Zn-Oxide Thin Film Transistor," Japanese Journal of Applied Physics 49 (2010) 03CB04.

発明の概要

発明が解決しようとする課題

- [0014] しかしながら、特許文献1および非特許文献1に記載の製造方法においては、ガラスおよびa-IGZO等の酸素(O)原子を含む材料上に絶縁膜を形成したときに電気絶縁性能が大きく低下するという問題に対処することが困難である。
- [0015] さらに、特許文献2および3に記載の酸化物半導体層をチャネル層として用いたTFETにおいて、ゲートソース間、ソースドレイン間の電圧を±20V以上で使用する際、電圧が繰り返し掃引されることによって動作電圧の閾値(以下、「 V_{th} 」ともいう。)が変化し易い傾向にあった。このため、酸化物半導体層を用いたTFETにおいて、 V_{th} が安定せずに、ソースドレイン間に流れる電流値が変化するために、結果的に、TFETの特性が安定しないという問題があった。
- [0016] 本発明は上記の現状に鑑みなされたものであって、第1の発明の目的は、酸素(O)原子を含む材料上に形成された絶縁性能の良好な絶縁膜を提供す

ることである。

[0017] また、第1の発明の別の目的は、酸素（O）原子を含む材料上に絶縁性能の良好な絶縁膜を製造する製造方法を提供することである。本発明の絶縁膜はTFTの構成層として用いるのに好適である。

[0018] さらに、第2の発明は、酸化物半導体層を用いた半導体素子であって、 V_{th} の変化が抑制された、特性の安定化した半導体素子を提供することを目的とする。

課題を解決するための手段

[0019] 第1の発明の絶縁膜は、シリコン原子、フッ素原子および窒素原子を含む絶縁膜であって、第1および第2のシリコンナイトライド膜を備える。第1のシリコンナイトライド膜は、酸素原子を含む基板上に配置される。第2のシリコンナイトライド膜は、第1のシリコンナイトライド膜に接して配置される。そして、第2のシリコンナイトライド膜に含まれるフッ素量は、第1のシリコンナイトライド膜に含まれるフッ素量よりも多い。

[0020] また、第1の発明は上記の絶縁膜の製造方法にも係わり、該製造方法は、シリコン原子とフッ素原子とを含む主ガスと、少なくとも窒素ガスからなる副ガスとのガス流量比を基準値以上に設定して酸素原子を含む基板上に第1のシリコンナイトライド膜を堆積する第1の工程と、主ガスと窒素ガスとのガス流量比を基準値よりも小さい値に設定して第1のシリコンナイトライド膜に接して第2のシリコンナイトライド膜を堆積する第2の工程とを備える。

[0021] ここで、上記副ガスは、水素原子を含むガスと酸素原子を含むガスとのいずれかと、窒素ガスとからなることが好ましい。

[0022] また、上記副ガスは、水素原子を含むガスと、窒素ガスとからなる、ものであっても良い。

[0023] また、上記基板の表面は、金属によって覆われており、上記副ガスは、窒素ガスのみからなる、ものであっても良い。

[0024] 第2の発明は、半導体素子に係わり、該半導体素子は、インジウム原子お

よび酸素原子を含む酸化物半導体層と、シリコン原子、フッ素原子および窒素原子を含む絶縁膜と、を有する半導体素子である。

[0025] 上記半導体素子において、酸化物半導体層と絶縁膜とが接していることが好ましい。

上記半導体素子において、絶縁膜は、ゲート絶縁膜およびパッシベーション膜の少なくとも一方であることが好ましい。

[0026] 上記半導体素子において、絶縁膜におけるフッ素原子の含有量が0原子%より大きく、30原子%以下であることが好ましい。

[0027] 上記半導体素子において、絶縁膜は水素原子をさらに含み、絶縁膜における水素原子の含有量が0原子%より大きく7原子%以下であることが好ましい。

[0028] 上記半導体素子において、絶縁膜は酸素原子をさらに含み、絶縁膜における酸素原子の含有量が0原子%より大きく25原子%未満であることが好ましい。

[0029] 上記半導体素子において、絶縁膜はゲート絶縁膜であり、ゲート絶縁膜と半導体層とが接する界面近傍の半導体層における酸素量Aと、界面近傍以外の半導体層における酸素量Bとの比 A/B が0.78よりも大きく、かつ1未満であることが好ましい。さらに、上記比 A/B が0.8以上0.98以下であることがより好ましい。

[0030] 上記半導体素子において、絶縁膜はパッシベーション膜であり、パッシベーション膜と半導体層とが接する界面近傍の半導体層における酸素量Cと、界面近傍以外の半導体層における酸素量Dとの比 C/D が1.05以上1.3以下であることが好ましい。

[0031] 上記半導体素子において、半導体層は窒素(N)、アルミニウム(Al)、シリコン(Si)、チタン(Ti)、バナジウム(V)、クロム(Cr)、ジルコニウム(Zr)、ニオブ(Nb)、モリブデン(Mo)、ハフニウム(Hf)、タンタル-Ta)、タングステン(W)、スズ(Sn)、およびビスマス(Bi)からなる群より選択される1種以上の元素をさらに含む

ことが好ましい。

[0032] 上記半導体素子において、半導体素子が薄膜トランジスタであることが好ましい。

発明の効果

[0033] 第1の発明の絶縁膜においては、第2のシリコンナイトライド膜のフッ素濃度が第1のシリコンナイトライド膜のフッ素濃度よりも多い構造からなる。つまり、第1のシリコンナイトライド膜のフッ素濃度は、第2のシリコンナイトライド膜のフッ素濃度よりも少ない。これは、第1のシリコンナイトライド膜の成膜時におけるプラズマ中のFラジカルの濃度を第2のシリコンナイトライド膜の成膜時におけるプラズマ中のFラジカルの濃度よりも低くして第1のシリコンナイトライド膜を成膜することに起因している。

[0034] また、プラズマ中のFラジカルを少なくすると、酸素原子が基板から引き抜かれることが抑制され、酸素原子が第1および第2のシリコンナイトライド膜に取り込まれることが抑制される。その結果、絶縁破壊電界強度が高く、かつ、リーク電流が小さい絶縁膜を製造できる。

[0035] したがって、製造された絶縁膜において、基板側の第1のシリコンナイトライド膜中のフッ素濃度が絶縁膜の表面側の第2のシリコンナイトライド膜中のフッ素濃度よりも低くなっていれば、酸素原子の絶縁膜への混入が少なくなり、良好な絶縁性能を得ることができる。

[0036] また、第1の発明の絶縁膜の製造方法においては、主ガスと副ガスとの流量比を基準値以上に設定して第1のシリコンナイトライド膜を成膜し、主ガスと副ガスとの流量比を基準値よりも小さい値に設定して第2のシリコンナイトライド膜を成膜する。その結果、第1のシリコンナイトライド膜の成膜時におけるプラズマ中のFラジカルの濃度が第2のシリコンナイトライド膜の成膜時におけるプラズマ中のFラジカルの濃度よりも低くなり、酸素原子が基板から引き抜かれることが抑制され、酸素原子が第1および第2のシリコンナイトライド膜に取り込まれることが抑制される。

[0037] したがって、絶縁破壊電界強度が高く、かつ、リーク電流が小さい絶縁膜

、すなわち、絶縁性能が良好な絶縁膜を製造できる。

[0038] さらに、第2の発明の半導体素子によれば、 V_{th} の変化が抑制された、特性の安定化した半導体素子を提供することができる。

図面の簡単な説明

[0039] [図1]本発明の実施の形態1による絶縁膜の断面図である。

[図2]本発明の実施の形態1におけるプラズマ装置の構成を示す断面図である。

[図3]図2に示す整合回路側から見た平面導体、給電電極および終端電極の平面図である。

[図4]図1に示す絶縁膜の製造方法1におけるガス流量のタイミングチャートである。

[図5]製造方法1によって製造された絶縁膜の電気的特性を測定する方法を示す図である。

[図6]製造方法1によって製造された絶縁膜における絶縁破壊電界強度およびリーク電流密度とガス流量比との関係を示す図である。

[図7]製造方法1を示す工程図である。

[図8]図1に示す絶縁膜の製造方法2におけるガス流量のタイミングチャートである。

[図9]製造方法2によって製造された絶縁膜における絶縁破壊電界強度およびリーク電流密度とガス流量比との関係を示す図である。

[図10]製造方法2を示す工程図である。

[図11]図1に示す絶縁膜の製造方法3におけるガス流量のタイミングチャートである。

[図12]製造方法3によって製造された絶縁膜の電気的特性を測定する方法を示す図である。

[図13]製造方法3によって製造された絶縁膜におけるリーク電流とガス流量比との関係を示す図である。

[図14]製造方法3を示す工程図である。

[図15]本発明の実施の形態1による絶縁膜の製造方法を示す工程図である。

[図16]本発明の実施の形態2～4によるTFTの一例の概略的な断面図である。

[図17]図16の領域Aの概略的な拡大図である。

[図18]図16に示す半導体素子の製造工程を概略的に示す断面図である。

[図19]図16の領域Bの概略的な拡大図である。

発明を実施するための形態

[0040] 本発明の実施の形態について図面を参照しながら詳細に説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰返さない。

[0041] <実施の形態1>

以下、本発明のうち、第1の発明の実施の形態である絶縁膜について説明する。

[0042] 《絶縁膜》

図1は、第1の発明の実施の形態1による絶縁膜の断面図である。図1を参照して、第1の発明の実施の形態1による絶縁膜10は、基板1と、シリコンナイトライド膜2と、シリコンナイトライド膜3とを備える。

[0043] 基板1は、ガラスおよびa-IGZO等のO原子を含む材料からなる。シリコンナイトライド膜2は、基板1の一主面に接して配置される。シリコンナイトライド膜3は、シリコンナイトライド膜2に接して配置される。

[0044] シリコンナイトライド膜2、3の各々は、フッ素原子および水素原子を含む。そして、シリコンナイトライド膜2、3の各々は、5原子%よりも少ない水素濃度を有する。また、シリコンナイトライド膜3のフッ素濃度は、シリコンナイトライド膜2のフッ素濃度よりも多い。さらに、シリコンナイトライド膜2は、例えば、5～100nmの膜厚を有し、シリコンナイトライド膜3は、例えば、5～500nmの膜厚を有する。

[0045] 《プラズマ装置》

図2は、本発明の実施の形態1におけるプラズマ装置の構成を示す断面図である。図2を参照して、プラズマ装置100は、真空容器20と、天板2

２と、排気口２４と、ガス導入部２６と、ホルダ３２と、ヒータ３４と、軸３６と、軸受部３８と、マスク４２と、仕切り板４４と、平面導体５０と、給電電極５２と、終端電極５４と、絶縁フランジ５６と、パッキン５７、５８と、シールドボックス６０と、高周波電源６２と、整合回路６４と、接続導体６８、６９とを備える。

[0046] 真空容器２０は、金属製であり、排気口２４を介して真空排気装置（図示せず）に接続される。また、真空容器２０は、電氣的に接地ノードに接続される。天板２２は、真空容器２０の上側を塞ぐように真空容器２０に接して配置される。この場合、真空容器２０と天板２２との間には、真空シール用のパッキン５７が配置される。

[0047] ガス導入部２６は、真空容器２０内において仕切り板４４よりも上側に配置される。軸３６は、軸受部３８を介して真空容器２０の底面に固定される。ホルダ３２は、軸３６の一方端に固定される。ヒータ３４は、ホルダ３２内に配置される。マスク４２は、ホルダ３２の周縁部においてホルダ３２上に配置される。仕切り板４４は、ホルダ３２よりも上側において真空容器２０とホルダ３２との間を塞ぐように真空容器２０の側壁に固定される。

[0048] 給電電極５２および終端電極５４は、絶縁フランジ５６を介して天板２２に固定される。この場合、天板２２と絶縁フランジ５６との間には、真空シール用のパッキン５８が配置される。

[0049] 平面導体５０は、Ｘ方向における両端部がそれぞれ給電電極５２および終端電極５４に接するように配置される。

[0050] 給電電極５２および終端電極５４は、後述するようにＹ方向（図２の紙面に垂直な方向）において平面導体５０とほぼ同じ長さを有する。そして、給電電極５２は、接続導体６８によって整合回路６４の出力バー６６に接続される。終端電極５４は、接続導体６９を介してシールドボックス６０に接続される。平面導体５０、給電電極５２および終端電極５４は、例えば、銅およびアルミニウム等からなる。

[0051] シールドボックス６０は、真空容器２０の上側に配置され、天板２２に接

する。高周波電源 6 2 は、整合回路 6 4 と接地ノードとの間に接続される。整合回路 6 4 は、シールドボックス 6 0 上に配置される。

[0052] 接続導体 6 8, 6 9 は、Y 方向において給電電極 5 2 および終端電極 5 4 とほぼ同じ長さを有する板形状からなる。

[0053] ガス導入部 2 6 は、ガスポンベ（図示せず）から供給された SiF_4 ガス、 H_2 ガスおよび N_2 ガス等のガス 2 8 を真空容器 2 0 内に供給する。ホルダ 3 2 は、基板 1 を支持する。ヒータ 3 4 は、基板 1 を所望の温度に加熱する。軸 3 6 は、ホルダ 3 2 を支持する。マスク 4 2 は、基板 1 の周縁部を覆う。これによって、絶縁膜が基板 1 の周縁部に形成されるのを防止できる。仕切り板 4 4 は、プラズマ 7 0 が基板 1 の保持機構に達するのを防止する。

[0054] 給電電極 5 2 は、接続導体 6 8 から供給された高周波電流を平面導体 5 0 に流す。終端電極 5 4 は、平面導体 5 0 の端部を直接またはキャパシタを介して接地ノードに接続し、高周波電源 6 2 から平面導体 5 0 にかけて高周波電流の閉ループを作る。

[0055] 高周波電源 6 2 は、例えば、13.56 MHz の高周波電力を整合回路 6 4 へ供給する。整合回路 6 4 は、高周波電源 6 2 から供給された高周波電力を、反射を抑制して接続導体 6 8 に、供給する。

[0056] 図 3 は、図 2 に示す整合回路 6 4 側から見た平面導体 5 0、給電電極 5 2 および終端電極 5 4 の平面図である。図 3 を参照して、平面導体 5 0 は、例えば、長方形の平面形状からなり、辺 5 0 a, 5 0 b を有する。辺 5 0 a は、辺 5 0 b よりも長い。そして、辺 5 0 a は、X 方向に沿って配置され、辺 5 0 b は、Y 方向に沿って配置される。

[0057] 給電電極 5 2 および終端電極 5 4 は、それぞれ、平面導体 5 0 の辺 5 0 b に沿って平面導体 5 0 の X 方向の両端部に配置される。給電電極 5 2 および終端電極 5 4 の Y 方向の長さは、高周波電流 1 4 を Y 方向においてできる限り一様に流すために、平面導体 5 0 の Y 方向に平行な辺 5 0 b の長さに近づける（例えば、辺 5 0 b の長さを実質的に同じにする）のが好ましいが、辺 5 0 b の長さよりも幾分短くてもよいし、長くてもよい。数値で表せば、給

電電極 5 2 および終端電極 5 4 の Y 方向の長さは、辺 5 0 b の長さの 8 5 % 以上の長さに設定すればよい。

[0058] このように、給電電極 5 2 および終端電極 5 4 は、ブロック状の電極からなるので、Y 方向において平面導体 5 0 にほぼ一様に高周波電流 1 4 を流すことができる。

[0059] そして、プラズマ装置 1 0 0 は、高周波電流 1 4 を平面導体 5 0 に一様に流すことによって誘導結合型のプラズマを発生する。

[0060] そうすると、真空容器 2 0 内に発生した誘導結合型のプラズマによって、ホルダ 3 2 上に設置された基板上に絶縁膜が堆積される。

[0061] ≪製造方法 1≫

図 4 は、図 1 に示す絶縁膜 1 0 の製造方法 1 におけるガス流量のタイミングチャートである。

[0062] 絶縁膜 1 0 の製造方法 1 においては、 SiF_4 ガス、 H_2 ガスおよび N_2 ガスを用いてシリコンナイトライド膜 2 を基板 1 上に堆積し、その後、 SiF_4 ガスおよび N_2 ガスを用いてシリコンナイトライド膜 3 をシリコンナイトライド膜 2 上に堆積して絶縁膜 1 0 を製造する。

[0063] また、基板 1 は、パターン化されたモリブデン (Mo) をガラス上に形成したパターン化 Mo / ガラスからなる。そして、Mo の膜厚は、1 0 0 nm であり、ガラスの厚みは、0. 5 mm である。また、Mo の幅は、1 0 μm であり、Mo の間隔は、2 0 μm である。

[0064] さらに、基板温度は、1 5 0 °C であり、成膜時の圧力は、2. 6 Pa であり、高周波電力は、1. 1 W / cm^2 である。

[0065] 製造方法 1 を用いて絶縁膜 1 0 を製造する場合、プラズマ装置 1 0 0 のガス導入部 2 6 は、タイミング t 1 からタイミング t 2 までの間、2 5 s c c m の SiF_4 ガスと、4 5 0 s c c m の N_2 ガスと、2 0 0 s c c m の H_2 ガスとを真空容器 2 0 に供給する。

[0066] そして、真空排気装置は、真空容器 2 0 の圧力を 2. 6 Pa に設定する。また、ヒータ 3 4 は、基板 1 の温度を 1 5 0 °C に設定する。

- [0067] そうすると、高周波電源 6 2 は、整合回路 6 4、接続導体 6 8 および給電電極 5 2 を介して 1、 $1\text{ W}/\text{cm}^2$ の高周波電力を平面導体 5 0 に供給する。
- [0068] これによって、真空容器 2 0 内でプラズマが発生し、 100 nm の膜厚を有するシリコンナイトライド膜 2 が基板 1 上に堆積される。
- [0069] そして、タイミング t_2 において、ガス導入部 2 6 は、 SiF_4 ガスの流量を 25 sccm から 100 sccm に増加し、 N_2 ガスの流量を 450 sccm から 250 sccm に減少し、 H_2 ガスを停止する。その後、ガス導入部 2 6 は、タイミング t_3 まで、 100 sccm の SiF_4 ガスと、 250 sccm の N_2 ガスとを真空容器 2 0 に供給する。
- [0070] これによって、 200 nm の膜厚を有するシリコンナイトライド膜 3 がシリコンナイトライド膜 2 上に堆積される。
- [0071] そして、ガス導入部 2 6 は、タイミング t_3 において、 SiF_4 ガスおよび N_2 ガスを停止する。
- [0072] なお、タイミング t_1 からタイミング t_3 までの間、高周波電力、反応圧力および基板温度は、それぞれ、上述した値に設定されている。
- [0073] このように、製造方法 1 においては、基板 1（＝パターン化 Mo ／ガラス）に接して配置されるシリコンナイトライド膜 2 は、シリコンナイトライド膜 2 を成膜するときの主ガスである SiF_4 ガスに H_2 ガスを添加して成膜され、シリコンナイトライド膜 3 は、 SiF_4 ガスに H_2 ガスを添加しないで成膜される。
- [0074] その結果、シリコンナイトライド膜 2 を成膜するときのプラズマ中においては、 SiF_4 ガスから生成された F ラジカルと、 H_2 ガスから生成された H ラジカルとが反応して HF になり、プラズマ中の F ラジカルが基板 1（＝パターン化 Mo ／ガラス）と反応し、基板 1（＝パターン化 Mo ／ガラス）から酸素原子を引き抜くことが抑制される。
- [0075] したがって、基板 1（＝パターン化 Mo ／ガラス）中の酸素原子は、シリコンナイトライド膜 2 に取り込まれ難くなる。
- [0076] また、シリコンナイトライド膜 2 の成膜時、 SiF_4 ガスから生成された F

ラジカルは、HFになり、シリコンナイトライド膜3の成膜時、 SiF_4 ガスから生成されたFラジカルは、HFにならないので、フッ素原子は、シリコンナイトライド膜2よりもシリコンナイトライド膜3へ多く取り込まれる。したがって、シリコンナイトライド膜3のフッ素濃度は、シリコンナイトライド膜2のフッ素濃度よりも多くなる。

[0077] 図5は、製造方法1によって製造された絶縁膜の電気的特性を測定する方法を示す図である。

[0078] 図5を参照して、シリコンナイトライド膜は、製造方法1によってパターン化Mo／ガラス上に堆積される。そして、シリコンナイトライド膜の表面に電極を形成する。

[0079] 電源および電流計をシリコンナイトライド膜上の電極とガラス上のMoとの間に直列に接続する。

[0080] 電源は、電圧値を変えながら電圧をシリコンナイトライド膜の膜厚方向に印加する。そして、電流計は、シリコンナイトライド膜に流れるリーク電流を測定する。また、電源によって印加された電圧値をシリコンナイトライド膜の膜厚で除算した値を絶縁破壊電界強度とする。

[0081] 図6は、製造方法1によって製造された絶縁膜における絶縁破壊電界強度およびリーク電流密度とガス流量比との関係を示す図である。

[0082] 図6において、縦軸は、絶縁破壊電界強度およびリーク電流密度を表し、横軸は、 SiF_4 ガスの流量に対する H_2 ガスの流量の比を表す。また、曲線k1は、絶縁破壊電界強度とガス流量比との関係を示し、曲線k2は、リーク電流密度とガス流量比との関係を示す。さらに、ガス流量比($=\text{H}_2/\text{SiF}_4$)は、 SiF_4 ガスの流量および N_2 ガスの流量をそれぞれ25 sccmおよび450 sccmに保持し、 H_2 ガスの流量を0 sccm、25 sccm、50 sccm、100 sccmおよび200 sccmと変化させることによって変えられた。

[0083] 図6を参照して、絶縁破壊電界強度は、ガス流量比($=\text{H}_2/\text{SiF}_4$)が4までは、ガス流量比($=\text{H}_2/\text{SiF}_4$)の増加に従って大きくなり、ガス流量

比 ($=H_2/S \text{ i } F_4$) が4以上になると、5 [MV/cm] を超えて微増する (曲線 k 1 参照)。

[0084] そして、ガス流量比 ($=H_2/S \text{ i } F_4$) に対する絶縁破壊電界強度の増加率は、ガス流量比 ($=H_2/S \text{ i } F_4$) が4までは大きく、ガス流量比 ($=H_2/S \text{ i } F_4$) が4以上になると、小さくなる。したがって、ガス流量比 ($=H_2/S \text{ i } F_4$) に対する絶縁破壊電界強度の増加率は、ガス流量比 ($=H_2/S \text{ i } F_4$) = 4 を境にして明らかに変化しており、ガス流量比 ($=H_2/S \text{ i } F_4$) = 4 は、臨界点である。

[0085] また、リーク電流密度は、ガス流量比 ($=H_2/S \text{ i } F_4$) が4までは、ガス流量比 ($=H_2/S \text{ i } F_4$) の増加に従って減少し、ガス流量比 ($=H_2/S \text{ i } F_4$) が4以上になると、 1×10^{-6} [A/cm²] 程度になる (曲線 k 2 参照)。

[0086] そして、ガス流量比 ($=H_2/S \text{ i } F_4$) に対するリーク電流密度の減少率は、ガス流量比 ($=H_2/S \text{ i } F_4$) が4までは大きく、ガス流量比 ($=H_2/S \text{ i } F_4$) が4以上になると、小さくなる。したがって、ガス流量比 ($=H_2/S \text{ i } F_4$) に対するリーク電流密度の減少率は、ガス流量比 ($=H_2/S \text{ i } F_4$) = 4 を境にして明らかに変化しており、ガス流量比 ($=H_2/S \text{ i } F_4$) = 4 は、臨界点である。

[0087] このように、絶縁破壊電界強度は、ガス流量比 ($=H_2/S \text{ i } F_4$) = 4 を臨界点としてガス流量比 ($=H_2/S \text{ i } F_4$) の増加に伴って増加し、リーク電流密度は、ガス流量比 ($=H_2/S \text{ i } F_4$) = 4 を臨界点としてガス流量比 ($=H_2/S \text{ i } F_4$) の増加に伴って減少する。

[0088] そして、ガス流量比 ($=H_2/S \text{ i } F_4$) が4以上になると、絶縁破壊電界強度が5 [MV/cm] 程度になり、リーク電流密度が 1×10^{-6} [A/cm²] 程度になり、絶縁性能が良好な絶縁膜 (シリコンナイトライド膜2/シリコンナイトライド膜3) を製造できる。これは、上述したように、シリコンナイトライド膜2を成膜するとき、プラズマ中のFラジカルが減少し、基板1 (=パターン化Mo/ガラス) 中の酸素原子が基板1から引き抜かれてシリ

コンナイトライド膜 2 に取り込まれ難くなるからである。

[0089] したがって、製造方法 1 によってリーク電流密度が小さく、かつ、絶縁破壊電界強度が大きい絶縁膜（シリコンナイトライド膜）を製造するためには、ガス流量比（ $= \text{H}_2 / \text{SiF}_4$ ）が 4 以上であればよい。

[0090] 上述したように、 SiF_4 ガスの流量および N_2 ガスの流量をそれぞれ 25 sccm および 450 sccm に保持し、 H_2 ガスの流量を 0 sccm、25 sccm、50 sccm、100 sccm および 200 sccm と変化させることによってガス流量比（ $= \text{H}_2 / \text{SiF}_4$ ）を変えたので、ガス流量比（ $= \text{H}_2 / \text{SiF}_4$ ）が 4 以上である場合、 SiF_4 ガスの流量に対する N_2 ガスと H_2 ガスとの合計流量の比（ $= (\text{N}_2\text{ガス} + \text{H}_2\text{ガス}) / \text{SiF}_4\text{ガス}$ ）は、 $(\text{N}_2\text{ガス} + \text{H}_2\text{ガス}) / \text{SiF}_4\text{ガス} = (450 + 100) / 25 = 22$ 以上になる。

[0091] そこで、製造方法 1 においては、 SiF_4 ガスの流量に対する N_2 ガスと H_2 ガスとの合計流量の比（ $= (\text{N}_2\text{ガス} + \text{H}_2\text{ガス}) / \text{SiF}_4\text{ガス}$ ）を $(\text{N}_2\text{ガス} + \text{H}_2\text{ガス}) / \text{SiF}_4\text{ガス} = (450 + 100) / 25 = 22$ 以上に設定してシリコンナイトライド膜 2 を成膜し、 SiF_4 ガスの流量に対する N_2 ガスの流量の比（ $= \text{N}_2\text{ガス} / \text{SiF}_4\text{ガス}$ ）を $\text{N}_2\text{ガス} / \text{SiF}_4\text{ガス} = 250 / 100 = 2.5$ に設定してシリコンナイトライド膜 3 を成膜することにした。

[0092] したがって、 SiF_4 ガスを主ガスとし、 N_2 ガスおよび H_2 ガスを副ガスとした場合、シリコンナイトライド膜 2 は、主ガスの流量に対する副ガスの流量の比を基準値（ $= 22$ ）以上に設定して成膜され、シリコンナイトライド膜 3 は、主ガスの流量に対する副ガスの流量の比を基準値（ $= 22$ ）よりも小さい値（ $= 2.5$ ）に設定して成膜される。

[0093] なお、製造方法 1 においては、 H_2 ガスに代えてアンモニア（ NH_3 ）ガスを用いてシリコンナイトライド膜 2 を成膜してもよく、一般的には、H 原子を含むガスを用いてシリコンナイトライド膜 2 を成膜すればよい。

[0094] 図 7 は、製造方法 1 を示す工程図である。図 7 を参照して、絶縁膜 10 の製造が開始されると、 SiF_4 ガスの流量に対する水素原子を含むガスおよび N_2 ガスの合計流量の比を基準値以上に設定して酸素原子を含む基板上にシリ

コンナイトライド膜 2 を成膜する（工程 S 1）。

[0095] そして、 SiF_4 ガスの流量に対する N_2 ガスの流量の比を基準値よりも小さい値に設定してシリコンナイトライド膜 2 上にシリコンナイトライド膜 3 を成膜する（工程 S 2）。

[0096] これによって、製造方法 1 を用いた絶縁膜 10 の製造が終了する。

《製造方法 2》

図 8 は、図 1 に示す絶縁膜 10 の製造方法 2 におけるガス流量のタイミングチャートである。

[0097] 絶縁膜 10 の製造方法 2 においては、基板 1 をプラズマ処理した後に、 SiF_4 ガスの流量に対する N_2 ガスの流量の比を変えて、 SiF_4 ガスおよび N_2 ガスを用いてシリコンナイトライド膜 2、3 を基板 1 上に順次堆積して絶縁膜 10 を製造する。

[0098] また、基板 1 は、Mo をガラス上に形成した Mo / ガラスである。そして、Mo の膜厚は、100 nm であり、ガラスの厚みは、0.5 mm である。

[0099] さらに、基板温度は、150℃であり、成膜時の圧力は、2.6 Pa であり、高周波電力は、1.1 W / cm^2 である。

[0100] 図 8 を参照して、製造方法 2 を用いて絶縁膜 10 を製造する場合、プラズマ装置 100 のガス導入部 26 は、タイミング t 4 からタイミング t 5 までの間、500 sccm の N_2 ガスを真空容器 20 に供給する。

[0101] そして、真空排気装置は、真空容器 20 内の圧力を 2.6 Pa に設定する。また、ヒータ 34 は、基板 1 の温度を 150℃に設定する。

[0102] そうすると、高周波電源 62 は、整合回路 64、接続導体 68 および給電電極 52 を介して 1.1 W / cm^2 の高周波電力を平面導体 50 に供給する。

[0103] これによって、 N_2 ガスを用いたプラズマが真空容器 20 内で発生し、基板 1 は、その発生したプラズマによって処理される。

[0104] プラズマによる処理時間が 1 分になると、ガス導入部 26 は、タイミング t 5 からタイミング t 6 までの間、25 sccm の SiF_4 ガスと、450 sccm の N_2 ガスとを真空容器 20 に供給する。

- [0105] これによって、10 nmの膜厚を有するシリコンナイトライド膜2が基板1上に堆積される。
- [0106] そして、タイミングt6において、ガス導入部26は、SiF₄ガスの流量を25 sccmから100 sccmに増加し、N₂ガスの流量を450 sccmから250 sccmに減少する。その後、ガス導入部26は、タイミングt7まで、100 sccmのSiF₄ガスと、250 sccmのN₂ガスとを真空容器20に供給する。
- [0107] これによって、90 nmの膜厚を有するシリコンナイトライド膜3がシリコンナイトライド膜2上に堆積される。
- [0108] そして、ガス導入部26は、タイミングt7において、SiF₄ガスおよびN₂ガスを停止する。
- [0109] なお、タイミングt4からタイミングt7までの間、高周波電力、反応圧力および基板温度は、それぞれ、上述した値に設定されている。
- [0110] このように、製造方法2においては、シリコンナイトライド膜2、3は、SiF₄ガスの流量に対するN₂ガスの流量の比を変えて成膜される。
- [0111] 製造方法2によって製造された絶縁膜10は、製造方法1によって製造された絶縁膜10と同様にして、絶縁膜10の膜厚方向から絶縁膜10に電圧を印加することによって、絶縁破壊電界強度およびリーク電流密度が測定された。
- [0112] 図9は、製造方法2によって製造された絶縁膜における絶縁破壊電界強度およびリーク電流密度とガス流量比との関係を示す図である。
- [0113] 図9において、縦軸は、絶縁破壊電界強度およびリーク電流密度を表し、横軸は、SiF₄ガスの流量に対するN₂ガスの流量の比を表す。また、曲線k3は、絶縁破壊電界強度とガス流量比との関係を示し、曲線k4は、リーク電流密度とガス流量比との関係を示す。さらに、ガス流量比(=N₂/SiF₄)は、SiF₄ガスの流量を25 sccmに保持し、N₂ガスの流量を62.5 sccm、250 sccmおよび450 sccmと変化させることによって変えられた。

- [0114] 図9を参照して、絶縁破壊電界強度は、ガス流量比 ($= N_2 / S i F_4$) が10までは、ガス流量比 ($= N_2 / S i F_4$) の増加に従って大きくなり、ガス流量比 ($= N_2 / S i F_4$) が10以上になると、7 [MV/cm] を超えて微増する (曲線k3参照)。
- [0115] そして、ガス流量比 ($= N_2 / S i F_4$) に対する絶縁破壊電界強度の増加率は、ガス流量比 ($= N_2 / S i F_4$) が10までは大きく、ガス流量比 ($= N_2 / S i F_4$) が10以上になると、小さくなる。したがって、ガス流量比 ($= N_2 / S i F_4$) に対する絶縁破壊電界強度の増加率は、ガス流量比 ($= N_2 / S i F_4$) = 10を境にして明らかに変化しており、ガス流量比 ($= N_2 / S i F_4$) = 10は、臨界点である。
- [0116] また、リーク電流密度は、ガス流量比 ($= N_2 / S i F_4$) が10までは、ガス流量比 ($= N_2 / S i F_4$) の増加に従って減少し、ガス流量比 ($= N_2 / S i F_4$) が10以上になると、 1×10^{-6} [A/cm²] 以下になる (曲線k4参照)。
- [0117] そして、ガス流量比 ($= N_2 / S i F_4$) に対するリーク電流密度の減少率は、ガス流量比 ($= N_2 / S i F_4$) が10までは大きく、ガス流量比 ($= N_2 / S i F_4$) が10以上になると、小さくなる。したがって、ガス流量比 ($= N_2 / S i F_4$) に対するリーク電流密度の減少率は、ガス流量比 ($= N_2 / S i F_4$) = 10を境にして明らかに変化しており、ガス流量比 ($= N_2 / S i F_4$) = 10は、臨界点である。
- [0118] このように、絶縁破壊電界強度は、ガス流量比 ($= N_2 / S i F_4$) = 10を臨界点としてガス流量比 ($= N_2 / S i F_4$) の増加に伴って増加し、リーク電流密度は、ガス流量比 ($= N_2 / S i F_4$) = 10を臨界点としてガス流量比 ($= N_2 / S i F_4$) の増加に伴って減少する。
- [0119] そして、ガス流量比 ($= N_2 / S i F_4$) が10以上になると、絶縁破壊電界強度が7 [MV/cm] 台になり、リーク電流密度が 1×10^{-6} [A/cm²] 以下になり、絶縁性能が良好な絶縁膜 (シリコンナイトライド膜2 / シリコンナイトライド膜3) を製造できる。これは、ガラスがMoによって覆われ

た基板 1 を用いているため、プラズマ中の F ラジカルによるガラスからの酸素原子の引き抜きが無く、酸素原子がシリコンナイトライド膜 2, 3 に取り込まれ難くなるからである。

[0120] したがって、製造方法 2 によってリーク電流密度が小さく、かつ、絶縁破壊電界強度が大きい絶縁膜（シリコンナイトライド膜）を製造するためには、ガス流量比（ $= N_2 / SiF_4$ ）が 10 以上であればよい。

[0121] そこで、製造方法 2 においては、 SiF_4 ガスの流量に対する N_2 ガスの流量の比（ $= N_2 \text{ ガス} / SiF_4 \text{ ガス}$ ）を $N_2 \text{ ガス} / SiF_4 \text{ ガス} = 250 / 25 = 10$ 以上に設定してシリコンナイトライド膜 2 を成膜し、 SiF_4 ガスの流量に対する N_2 ガスの流量の比（ $= N_2 \text{ ガス} / SiF_4 \text{ ガス}$ ）を $N_2 \text{ ガス} / SiF_4 \text{ ガス} = 250 / 100 = 2.5$ に設定してシリコンナイトライド膜 3 を成膜することにした。

[0122] そして、 SiF_4 ガスを主ガスとし、 N_2 ガスを副ガスとした場合、シリコンナイトライド膜 2 は、主ガスの流量に対する副ガスの流量の比を基準値（ $= 10$ ）以上に設定して成膜され、シリコンナイトライド膜 3 は、主ガスの流量に対する副ガスの流量の比を基準値（ $= 10$ ）よりも小さい値（ $= 2.5$ ）に設定して成膜される。

[0123] このように、製造方法 2 においては、シリコンナイトライド膜 2 は、ガス流量比（ $= N_2 / SiF_4$ ）を基準値以上に設定して成膜され、シリコンナイトライド膜 3 は、ガス流量比（ $= N_2 / SiF_4$ ）を基準値よりも小さい値に設定して成膜される。その結果、プラズマ中の F ラジカルは、シリコンナイトライド膜 3 の成膜時の方がシリコンナイトライド膜 2 の成膜時よりも多くなる。したがって、シリコンナイトライド膜 3 のフッ素濃度は、シリコンナイトライド膜 2 のフッ素濃度よりも多くなる。

[0124] また、基板 1 の表面が金属によって覆われているので、シリコンナイトライド膜 2, 3 の成膜時におけるプラズマ中の F ラジカルは、基板 1 から酸素原子を引き抜くことがなく、酸素原子は、シリコンナイトライド膜 2, 3 に取り込まれない。したがって、上述したように、製造方法 2 によって製造さ

れた絶縁膜 10 は、良好な絶縁性能を有する。

[0125] なお、上述した製造方法 2 においては、 N_2 ガスを用いたプラズマ処理は、無くてもよい。

[0126] 図 10 は、製造方法 2 を示す工程図である。図 10 を参照して、絶縁膜 10 の製造が開始されると、 SiF_4 ガスの流量に対する N_2 ガスの流量の比を基準値以上に設定して酸素原子を含む基板上にシリコンナイトライド膜 2 を成膜する（工程 S11）。

[0127] そして、 SiF_4 ガスの流量に対する N_2 ガスの流量の比を基準値よりも小さい値に設定してシリコンナイトライド膜 2 上にシリコンナイトライド膜 3 を成膜する（工程 S12）。

[0128] これによって、製造方法 2 を用いた絶縁膜 10 の製造が終了する。

《製造方法 3》

図 11 は、図 1 に示す絶縁膜 10 の製造方法 3 におけるガス流量のタイミングチャートである。

[0129] 絶縁膜 10 の製造方法 3 においては、 SiF_4 ガス、酸素原子または水素原子を含むガスおよび N_2 ガスを用いてシリコンナイトライド膜 2 を基板 1 上に堆積し、その後、 SiF_4 ガスおよび N_2 ガスを用いてシリコンナイトライド膜 3 をシリコンナイトライド膜 2 上に堆積して絶縁膜 10 を製造する。

[0130] また、基板 1 は、シリコンウェハ上に SiN_x および a-IGZO を順次堆積した IGZO/ SiN_x /シリコンウェハである。そして、a-IGZO の膜厚は、100 nm であり、 SiN_x の膜厚は、100 nm であり、シリコンウェハの厚みは、0.55 mm である。

[0131] さらに、基板温度は、150℃であり、成膜時の圧力は、2.6 Pa であり、高周波電力は、1.1 W/cm² である。

[0132] 製造方法 3 を用いて絶縁膜 10 を製造する場合、プラズマ装置 100 のガス導入部 26 は、タイミング t1 からタイミング t2 までの間、25 sccm の SiF_4 ガスと、450 sccm の N_2 ガスと、100 sccm の N_2O ガスとを真空容器 20 に供給する。

- [0133] そして、真空排気装置は、真空容器20内の圧力を2.6 Paに設定する。また、ヒータ34は、基板1の温度を150℃に設定する。
- [0134] そうすると、高周波電源62は、整合回路64、接続導体68および給電電極52を介して1.1 W/cm²の高周波電力を平面導体50に供給する。
- [0135] これによって、真空容器20内でプラズマが発生し、50 nmの膜厚を有するシリコンナイトライド膜2が基板1上に堆積される。
- [0136] そして、タイミングt2において、ガス導入部26は、SiF₄ガスの流量を25 sccmから100 sccmに増加し、N₂ガスの流量を450 sccmから250 sccmに減少し、N₂Oガスを停止する。その後、ガス導入部26は、タイミングt3まで、100 sccmのSiF₄ガスと、250 sccmのN₂ガスとを真空容器20に供給する。
- [0137] これによって、50 nmの膜厚を有するシリコンナイトライド膜3がシリコンナイトライド膜2上に堆積される。
- [0138] そして、ガス導入部26は、タイミングt3において、SiF₄ガスおよびN₂ガスを停止する。
- [0139] なお、タイミングt1からタイミングt3までの間、高周波電力、反応圧力および基板温度は、それぞれ、上述した値に設定されている。
- [0140] このように、製造方法3においては、基板1 (= I G Z O / S i N_x / シリコンウェハ) に接して配置されるシリコンナイトライド膜2は、シリコンナイトライド膜2を成膜するときの主ガスであるSiF₄ガスにN₂Oガスを添加して成膜され、シリコンナイトライド膜3は、SiF₄ガスにN₂Oガスを添加しないで成膜される。
- [0141] その結果、シリコンナイトライド膜2を成膜するときのプラズマ中においては、N₂Oガスから生成されたOラジカルが存在しているため、プラズマ中のFラジカルが基板1 (= I G Z O / S i N_x / シリコンウェハ) のa-I G Z Oから酸素原子を引き抜くことが抑制される。つまり、Fラジカルがa-I G Z Oから酸素原子を引き抜いても、プラズマ中のOラジカルによって酸素原子がa-I G Z O中に補充される。

[0142] したがって、基板 1 ($= \text{IGZO} / \text{SiN}_x / \text{シリコンウェハ}$) 中の酸素原子は、シリコンナイトライド膜 2 に取り込まれ難くなる。

[0143] また、製造方法 2 において説明した機構によって、シリコンナイトライド膜 3 のフッ素濃度は、シリコンナイトライド膜 2 のフッ素濃度よりも多くなる。

[0144] 図 1 2 は、製造方法 3 によって製造された絶縁膜の電気的特性を測定する方法を示す図である。

[0145] 図 1 2 を参照して、シリコンナイトライド膜は、製造方法 3 によって $\text{IGZO} / \text{SiN}_x / \text{シリコンウェハ}$ の $a - \text{IGZO}$ 上に堆積される。

[0146] 電源および電流計を $a - \text{IGZO}$ の異なる 2 点間に直列に接続する。

電源は、電圧値を変えながら電圧を $a - \text{IGZO}$ の異なる 2 点間に印加する。そして、電流計は、 $a - \text{IGZO}$ の表面に流れるリーク電流を測定する。

[0147] 図 1 3 は、製造方法 3 によって製造された絶縁膜におけるリーク電流とガス流量比との関係を示す図である。

[0148] 図 1 3 において、縦軸は、リーク電流を表し、横軸は、 SiF_4 ガスの流量に対する N_2O ガスの流量の比を表す。また、曲線 k 5 は、リーク電流とガス流量比との関係を示す。さらに、ガス流量比 ($= \text{N}_2\text{O} / \text{SiF}_4$) は、 SiF_4 ガスの流量および N_2 ガスの流量をそれぞれ 25 sccm および 450 sccm に保持し、 N_2O ガスの流量を 0 sccm 、 25 sccm 、 50 sccm および 100 sccm と変化させることによって変えられた。

[0149] 図 1 3 を参照して、リーク電流密度は、ガス流量比 ($= \text{N}_2\text{O} / \text{SiF}_4$) が 2 までは、ガス流量比 ($= \text{N}_2\text{O} / \text{SiF}_4$) の増加に従って減少し、ガス流量比 ($= \text{N}_2\text{O} / \text{SiF}_4$) が 2 以上になると、 $1 \times 10^{-11} \sim 1 \times 10^{-10} [\text{A}]$ になる (曲線 k 5 参照)。

[0150] そして、ガス流量比 ($= \text{N}_2\text{O} / \text{SiF}_4$) に対するリーク電流の減少率は、ガス流量比 ($= \text{N}_2\text{O} / \text{SiF}_4$) が 2 までは大きく、ガス流量比 ($= \text{N}_2\text{O} / \text{SiF}_4$) が 2 以上になると、小さくなる。したがって、ガス流量比 ($= \text{N}_2\text{O} /$

S i F₄) に対するリーク電流の減少率は、ガス流量比 ($= \text{N}_2\text{O} / \text{S i F}_4$) = 2 を境にして明らかに変化しており、ガス流量比 ($= \text{N}_2\text{O} / \text{S i F}_4$) = 2 は、臨界点である。

[0151] このように、リーク電流は、ガス流量比 ($= \text{N}_2\text{O} / \text{S i F}_4$) = 2 を臨界点としてガス流量比 ($= \text{N}_2\text{O} / \text{S i F}_4$) の増加に伴って減少する。

[0152] そして、ガス流量比 ($= \text{N}_2\text{O} / \text{S i F}_4$) が 2 以上になると、リーク電流が $1 \times 10^{-11} \sim 1 \times 10^{-10}$ [A] になり、a - I G Z O との界面における抵抗の増加が抑制される絶縁膜 (シリコンナイトライド膜 2 / シリコンナイトライド膜 3) を製造できる。これは、上述したように、シリコンナイトライド膜 2 を成膜するとき、プラズマ中の O ラジカルによって、基板 1 ($= \text{I G Z O} / \text{S i N}_x / \text{シリコンウェハ}$) 中の a - I G Z O から酸素原子が引き抜かれ難くなり、酸素原子がシリコンナイトライド膜 2 に取り込まれ難くなるからである。

[0153] したがって、製造方法 3 によってリーク電流が小さい絶縁膜 (シリコンナイトライド膜) を製造するためには、ガス流量比 ($= \text{N}_2\text{O} / \text{S i F}_4$) が 2 以上であればよい。

[0154] 上述したように、S i F₄ ガスの流量および N₂ ガスの流量をそれぞれ 25 s c c m および 450 s c c m に保持し、N₂O ガスの流量を 0 s c c m、25 s c c m、50 s c c m および 100 s c c m と変化させることによってガス流量比 ($= \text{N}_2\text{O} / \text{S i F}_4$) を変えたので、ガス流量比 ($= \text{N}_2\text{O} / \text{S i F}_4$) が 2 以上である場合、S i F₄ ガスの流量に対する N₂ ガスと N₂O ガスとの合計流量の比 ($= (\text{N}_2 \text{ ガス} + \text{N}_2\text{O} \text{ ガス}) / \text{S i F}_4 \text{ ガス}$) は、 $(\text{N}_2 \text{ ガス} + \text{N}_2\text{O} \text{ ガス}) / \text{S i F}_4 \text{ ガス} = (450 + 50) / 25 = 20$ 以上になる。

[0155] そこで、製造方法 3 においては、S i F₄ ガスの流量に対する N₂ ガスと N₂O ガスとの合計流量の比 ($= (\text{N}_2 \text{ ガス} + \text{N}_2\text{O} \text{ ガス}) / \text{S i F}_4 \text{ ガス}$) を $(\text{N}_2 \text{ ガス} + \text{N}_2\text{O} \text{ ガス}) / \text{S i F}_4 \text{ ガス} = (450 + 50) / 25 = 20$ 以上に設定してシリコンナイトライド膜 2 を成膜し、S i F₄ ガスの流量に対する N₂ ガスの流量の比 ($= \text{N}_2 \text{ ガス} / \text{S i F}_4 \text{ ガス}$) を $\text{N}_2 \text{ ガス} / \text{S i F}_4 \text{ ガス} = 250 / 10$

0 = 2.5 に設定してシリコンナイトライド膜 3 を成膜することにした。

[0156] したがって、 SiF_4 ガスを主ガスとし、 N_2 ガスおよび N_2O ガスを副ガスとした場合、シリコンナイトライド膜 2 は、主ガスの流量に対する副ガスの流量の比を基準値 (= 20) 以上に設定して成膜され、シリコンナイトライド膜 3 は、主ガスの流量に対する副ガスの流量の比を基準値 (= 20) よりも小さい値 (= 2.5) に設定して成膜される。

[0157] なお、製造方法 3 においては、 N_2O ガスに代えて酸素 (O_2) ガス、 H_2 ガスおよび NH_3 ガスのいずれかを用いてシリコンナイトライド膜 2 を成膜してもよく、一般的には、水素原子または酸素原子を含むガスを用いてシリコンナイトライド膜 2 を成膜すればよい。

[0158] 図 14 は、製造方法 3 を示す工程図である。図 14 を参照して、絶縁膜 10 の製造が開始されると、 SiF_4 ガスの流量に対する水素原子または酸素原子を含むガスおよび N_2 ガスの合計流量の比を基準値以上に設定して酸素原子を含む基板上にシリコンナイトライド膜 2 を成膜する (工程 S21)。

[0159] そして、 SiF_4 ガスの流量に対する N_2 ガスの流量の比を基準値よりも小さい値に設定してシリコンナイトライド膜 2 上にシリコンナイトライド膜 3 を成膜する (工程 S22)。

[0160] これによって、製造方法 3 を用いた絶縁膜 10 の製造が終了する。

上述した製造方法 1 ~ 3 においては、シリコンナイトライド膜 2, 3 を成膜するための主ガスとして SiF_4 ガスを用いたが、この発明の実施の形態においては、これに限らず、シリコンナイトライド膜 2, 3 を成膜するための主ガスは、フッ素原子とシリコン原子とを含むガスであればよい。

[0161] また、製造方法 1 においては、 SiF_4 ガスを主ガスとして用い、水素原子を含むガスおよび N_2 ガスを副ガスとして用いて主ガスの流量に対する副ガスの流量の比を基準値以上に設定してシリコンナイトライド膜 2 を成膜し、 SiF_4 ガスを主ガスとして用い、 N_2 ガスを副ガスとして用いて主ガスの流量に対する副ガスの流量の比を基準値よりも小さい値に設定してシリコンナイトライド膜 3 を成膜した。

[0162] さらに、製造方法2においては、 SiF_4 ガスを主ガスとして用い、 N_2 ガスを副ガスとして用いて主ガスの流量に対する副ガスの流量の比を基準値以上に設定してシリコンナイトライド膜2を成膜し、 SiF_4 ガスを主ガスとして用い、 N_2 ガスを副ガスとして用いて主ガスの流量に対する副ガスの流量の比を基準値よりも小さい値に設定してシリコンナイトライド膜3を成膜した。

[0163] さらに、製造方法3においては、 SiF_4 ガスを主ガスとして用い、水素原子または酸素原子を含むガスおよび N_2 ガスを副ガスとして用いて主ガスの流量に対する副ガスの流量の比を基準値以上に設定してシリコンナイトライド膜2を成膜し、 SiF_4 ガスを主ガスとして用い、 N_2 ガスを副ガスとして用いて主ガスの流量に対する副ガスの流量の比を基準値よりも小さい値に設定してシリコンナイトライド膜3を成膜した。

[0164] そこで、第1の発明の実施の形態による絶縁膜10の製造方法は、図15に示す製造方法であればよい。

[0165] 図15は、第1の発明の実施の形態による絶縁膜10の製造方法を示す工程図である。

図15を参照して、絶縁膜10の製造が開始されると、シリコン原子とフッ素原子とを含む主ガスと、少なくとも窒素ガスからなる副ガスとのガス流量比を基準値以上に設定して酸素原子を含む基板上に第1のシリコンナイトライド膜を成膜する（工程S31）。そして、主ガスと窒素ガスとのガス流量比を基準値よりも小さい値に設定して第1のシリコンナイトライド膜に接して第2のシリコンナイトライド膜を成膜する（工程S32）。

[0166] これによって、絶縁膜10の製造が終了する。

上述した製造方法1～3によって製造された絶縁膜10は、シリコンナイトライド膜3のフッ素濃度がシリコンナイトライド膜2のフッ素濃度よりも多い構造からなる。つまり、シリコンナイトライド膜2のフッ素濃度は、シリコンナイトライド膜3のフッ素濃度よりも少ない。これは、上述したように、シリコンナイトライド膜2の成膜時におけるプラズマ中のFラジカルの濃度をシリコンナイトライド膜3の成膜時におけるプラズマ中のFラジカル

の濃度よりも低くしてシリコンナイトライド膜 2 を成膜することに起因している。

[0167] また、プラズマ中の F ラジカルを少なくすると、酸素原子が基板 1 から引き抜かれることが抑制され、酸素原子がシリコンナイトライド膜 2, 3 に取り込まれることが抑制される。その結果、絶縁破壊電界強度が高く、かつ、リーク電流が小さい絶縁膜 10 を製造できる。

[0168] したがって、製造された絶縁膜 10 において、基板 1 側のシリコンナイトライド膜中のフッ素濃度が絶縁膜 10 の表面側のシリコンナイトライド膜中のフッ素濃度よりも低くなっていれば、酸素原子の絶縁膜 10 への混入が少なくなり、良好な絶縁性能を得ることができる。

[0169] <実施の形態 2～4>

以下、図面に基づいて、本発明のうち、第 2 の発明の実施の形態である、実施の形態 2～4 の半導体素子を説明する。なお、以下の図面において同一または相当する部分には、同一の参照符号を付し、その説明は繰り返さない。

[0170] 第 2 の発明の半導体素子は、少なくとも、インジウム (I n) 原子および酸素 (O) 原子を含む酸化物半導体層と、シリコン (S i) 原子、フッ素 (F) 原子および窒素 (N) 原子を含む絶縁膜とを有する。本発明者らは、T F T からなる半導体素子が、上記酸化物半導体層と、上記酸化物半導体層と接する上記絶縁膜とを有する場合に、V t h の変化を抑制できることを知見した。その理由は明確ではないが、たとえば、以下のことが理由の 1 つとして考えられる。

[0171] すなわち、I n および O を含む酸化物半導体層においては、その層中の O 含有量、H 含有量、N 含有量、またこれらの化学結合状態が半導体特性に影響を与えることが知られている。この酸化物半導体層と接する絶縁膜が S i、F および N を含む場合、酸化物半導体層中の O、H、および N の含有量、化学結合状態などに与える影響が小さいために、酸化物半導体層と接する層が存在することに起因する酸化物半導体層の半導体特性に与える影響を抑制

することができ、結果的に、TFETの V_{th} の変化を抑制できる。なお、本発明者らは、種々の検討を重ねることにより、絶縁膜にFが存在することが重要であることも知見している。

[0172] 以下、第2の発明についてより具体的に説明するために、実施の形態2～4において、TFETからなる半導体素子を用いて、第2の発明に係る実施の形態の一例を詳述する。

[0173] <実施の形態2>

実施の形態2として、半導体層の組成およびゲート絶縁膜の組成に特徴を有するTFETについて説明する。

[0174] <<半導体素子>>

図16は、半導体素子の一例の概略的な断面図である。図16を参照し、半導体素子としてのTFETは、基板201上に、ゲート電極202、ゲート絶縁膜203、チャネル層としての半導体層204とが順に積層され、該半導体層204上にソース電極205およびドレイン電極206が積層される。また、半導体層204のうち、ソース電極205およびドレイン電極206の間であって両電極に被覆されていない領域には、パッシベーション膜207が積層されている。図16のTFETはいわゆるボトムゲート型のトランジスタであり、たとえば、液晶表示装置などのスイッチング素子として好適に用いることができる。

[0175] 基板201には、たとえば、プラスチックフィルム、ガラス基板などの絶縁性基板を用いることができる。ゲート電極202、ソース電極205およびドレイン電極206のそれぞれには、たとえば、Ti、Mo、Alなどの金属を用いることができる。また、各金属からなる層を積層した構成を有していてもよい。パッシベーション膜207は、シリコン(Si)原子、フッ素(F)原子および窒素(N)原子からなる絶縁膜であってもよいし、たとえばシリコンオキシド(SiO_2)、シリコンナイトライド(Si_3N_4)、イットリウムオキシド(Y_2O_3)、アルミニウムオキシド(Al_2O_3)、ハフニウムオキシド(HfO_2)、チタンオキシド(TiO_2)などからなる

膜を用いることもできる。

[0176] 第2の発明の半導体素子において、半導体層204の組成と、ゲート絶縁膜203の組成とを特徴的な組成とすることによって、半導体素子の V_{th} の変化を抑制することができる。以下、半導体層204およびゲート絶縁膜203について詳細に説明する。

[0177] (半導体層)

半導体層204は、InおよびOを含む酸化物半導体層からなる。具体的には、半導体層204は、In-Ga-Zn-O、In-Al-Mg-O、In-Al-Zn-O、In-Hf-Zn-Oのいずれかからなることが好ましい。なお、「In-Ga-Zn-O」の記載は、In、Ga、ZnおよびOを主成分として含む酸化物半導体を意味し、他の意図しない原子を半導体特性が変化しない程度に僅かに含んでいるものも含む。

[0178] 半導体層204の材料がIn-Ga-Zn-Oである場合、半導体層204に含まれるIn、GaおよびZnの含有量の総量に対するInの含有量の比($In / (Ga + Zn + In)$)を35原子%以上とすることにより V_{th} の変化を抑制できる。さらに、上記Inの含有量の比を38原子%以上43原子%以下とすることにより、 V_{th} の変化をさらに抑制することができる。また、半導体層204におけるOの含有量は60原子%以上66原子%以下であることが好ましい。なお、半導体層204における各元素の定量方法としては、ラザフォード後方散乱法およびICP質量分析法などを用いることができる。

[0179] また、半導体層204において、窒素(N)、アルミニウム(Al)、シリコン(Si)、チタン(Ti)、バナジウム(V)、クロム(Cr)、ジルコニウム(Zr)、ニオブ(Nb)、モリブデン(Mo)、ハフニウム(Hf)、タンタル(Ta)、タングステン(W)、スズ(Sn)、およびビスマス(Bi)からなる群より選択された1種以上の添加元素をさらに含むことが、TFETのソースドレイン間に流れるON電流を高める点で好ましい。さらに、添加元素の濃度が $0.01 \times 10^{22} \text{ atoms/cc}$ 以下の場合、

ソースドレイン間に流れるON電流を効果的に高める傾向が低く、 $1.0 \times 10^{21} \text{ at m/cc}$ を超える場合は、ソースドレイン間に流れるOFF電流が高くなる傾向にある。したがって、半導体層204における上記添加元素の濃度は $0.1 \times 10^{21} \text{ at m/cc}$ 以上 $1.0 \times 10^{21} \text{ at m/cc}$ 以下であることが好ましい。なお、半導体層204における該添加元素の濃度(at m/cc)は、たとえば、二次イオン質量分析(SIMS)法によって測定することができる。

[0180] また、半導体層204と後述するゲート絶縁膜203とが接する界面近傍の半導体層204における酸素量Aと、界面近傍以外の半導体層204における酸素量Bとの比 A/B が0.78よりも大きく、かつ1未満であることが好ましい。これについて、図17を用いて説明する。

[0181] 図17は、図16の領域Aの概略的な拡大図である。図17を参照し、本実施の形態2において、半導体層204のうち、ゲート絶縁膜203と接する界面220の近傍の領域204aの部分に位置する半導体層204の酸素量Aと、界面近傍以外の半導体層、すなわち、領域204a以外の部分に位置する半導体層204の酸素量Bとの比 A/B が0.78よりも大きくかつ1未満であることが好ましい。この場合、TFTのソースドレイン間に流れるON電流を大きくすることができる。

[0182] 一方、上記比 A/B が0.78の場合には、ソースドレイン間に流れるOFF電流が過剰に大きくなる傾向にあることを知見している。したがって、TFTの特性をより適切な条件で安定化させるという観点からは、上記比 A/B は0.8以上1未満であることが好ましく、0.8以上0.98以下であることがより好ましい。

[0183] ここで、「接する界面」とは、二次イオン質量分析法において、ゲート絶縁膜203中におけるFに起因するイオンのイオンカウント数と半導体層204中におけるInに起因するイオンのイオンカウント数が交差する点とし、「界面近傍」とは、「接する界面」から厚さ0.1 nm以上20 nm以下の領域204aを意味する。また、酸素量Aおよび酸素量Bは、各々、半導

体層 204 の任意の位置における二次イオン質量分析による酸素イオンのカウント数である。

[0184] なお、この領域 204 a のうちの少なくとも一部分における酸素量 A と、酸素量 B との比 A/B が上記範囲であれば上記効果を発現することができる。すなわち、たとえば、半導体層 204 の領域 204 a のうちの界面 220 から 0.1 nm 以上 5 nm 以下の領域における酸素量 A と、酸素量 B との比 A/B が上記範囲であればよい。また、界面近傍の領域 204 a のうちの少なくとも一部分で上記比 A/B を満たせば足りる。すなわち、図 17 を参照すれば、図中左右方向に延在する領域 204 a のうちの少なくとも一部分（たとえば、領域 204 a の中央部分）における酸素量 A と酸素量 B とが上記比 A/B の範囲を満たせばよい。

[0185] (ゲート絶縁膜)

本実施の形態 2 において、ゲート絶縁膜 203 は、Si、F および N を含む。TFET において、上記半導体層 204 が In および O を含む酸化物半導体層からなり、さらにゲート絶縁膜 203 が Si、F および N を含むことにより、 V_{th} の変化を抑制することができる。ゲート絶縁膜 203 における各元素の定量方法としては、走査型二次電子顕微鏡 (SEM) 付帯のエネルギー分散型ケイ光 X 線分析 (EDX) 法、透過型電子顕微鏡 (TEM) 付帯のエネルギー分散型ケイ光 X 線分析 (EDX) 法などを用いることができる。また、当然に元素の定性分析に用いられる他の公知の技術を用いてもよい。

[0186] ゲート絶縁膜 203 において、F が含まれていない場合は、 V_{th} 変化量を低減させることができず、また、F を 30 原子% よりも多く含む場合は、ゲート絶縁膜 203 の機械的強度が弱く、基板からの剥離などが発生することが分かった。このため、ゲート絶縁膜 203 における F の含有量は 0 原子% より大きくかつ 30 原子% 以下であることが好ましい。また、F の含有量が 3 原子% 以上であることがより好ましく、5 原子% 以上であることがさらに好ましい。特に、F の含有量が 10 原子% 以上 28 原子% 以下の場合に、

V_th変化量をより効率的に低減できる。なお、S_iの含有量は、25原子%以上および35原子%以下であることが好ましく、Nの含有量は25原子%以上および40原子%以下であることが好ましい。

[0187] また、ゲート絶縁膜203は、Hをさらに含んでいてもよい。ゲート絶縁膜203がHを含むことにより、I_{on}（オン電流）が上昇するという効果が期待される。ゲート絶縁膜203におけるHの含有量が7原子%より大きくなるとV_th変化量が大きくなる傾向にあることから、Hの含有量は7原子%以下であることが好ましい。また、V_th特性の変化をさらに抑制する点では、5原子%以下であることがより好ましい。なお、ゲート絶縁膜203におけるHの定量方法としては、たとえば、二次イオン質量分析法を用いることができる。具体的には、Hの含有量が既知の標準サンプルを用意し、毎秒あたりの二次イオンカウント数を測定サンプルと標準サンプルとで比較することにより、測定サンプルにおけるHの定量が可能となる。また、ラザフォード後方散乱法と弾性反跳粒子検出法とを併用することによってもHの含有量を定量することができる。

[0188] また、ゲート絶縁膜203は、Oをさらに含んでいてもよい。ゲート絶縁膜203がOを含むことにより、I_{on}が上昇するという効果が期待される。ゲート絶縁膜203におけるOの含有量が25原子%以上の場合にV_th変化量が大きくなる傾向にあることから、Oの含有量は25原子%未満であることが好ましく、20原子%以下であることがより好ましい。なお、ゲート絶縁膜203におけるO原子の定量方法としては、ラザフォード後方散乱法、二次イオン質量分析法などを用いることができる。

[0189] 《半導体素子の製造方法》

次に、図18(a)～(d)を用いて、図16のTF_Tの製造方法について説明する。

[0190] (ゲート電極の形成)

まず、図18(a)に示すように、ガラス基板からなる基板201を準備し、該基板201の表面201a上に、たとえばDCスパッタリングによっ

てゲート電極 202 を形成する。

[0191] (ゲート絶縁膜の形成)

次に、図 18 (b) に示すように、基板 201 の表面 201 a 上およびゲート電極 202 を覆うようにゲート絶縁膜 203 を形成する。本実施の形態において、ゲート絶縁膜 203 は Si、F および N を含む。このようなゲート絶縁膜 203 の作成方法としては、たとえば、プラズマ CVD 法を用いることができる。特に、内部アンテナ型 ICP プラズマ源によるプラズマ CVD 法を好適に用いることができる。

[0192] 具体的には、プラズマ装置の真空槽内にゲート電極 202 が形成された基板 201 をセットし、真空槽内の真空排気を行った後、該真空槽内に SiF_4 および N_2 などの原料ガスを導入する。そして、プラズマ源を用いて原料ガスを活性化することによって、Si、F および N を含むゲート絶縁膜 203 を形成することができる。

[0193] 上記プラズマ CVD 法において、原料ガスの混合割合を調節することによって、ゲート絶縁膜 203 における Si、F および N のそれぞれの含有量を調節することができる。また、原料ガスに H を含むガス、たとえば、 H_2 ガスを混合させることによって、ゲート絶縁膜 203 に H を含ませることができる、原料ガスに O を含むガス、たとえば、 O_2 ガスを混合させることによって、ゲート絶縁膜 203 に O を含ませることができる。

[0194] (半導体層の形成)

次に、図 18 (c) に示すように、ゲート絶縁膜 203 上の一部分にチャネル層としての半導体層 204 を形成する。本実施の形態において、半導体層 204 は In および O を含む。このような半導体層 204 の作成方法には、たとえば、DC (直流) マグネトロンスパッタ法を用いることができる。

[0195] 具体的には、まず、ターゲットとして、酸化物半導体の原料となる導電性酸化物焼結体からなるターゲットを準備する。たとえば、 In-Ga-Zn-O からなる半導体層 204 を成膜する場合には、Vth 変化量をより低減させることができる点で、 ZnGa_2O_4 結晶を含むターゲットを用いることが

好ましい。次に、装置内の所定の位置にターゲットおよび上記基板 201 を配置し、DC マグネトロンスパッタ法によってターゲットをスパッタすることによって、ゲート絶縁膜 203 上に半導体層を成膜する。

[0196] 次に、得られた半導体層が所定のチャネル幅、チャネル長さを得るように、半導体層上へのレジストの塗布、露光、現像を行い、所定の形状のレジストを形成する。そして、所定の形状のレジストが作成された基板 201 をエッチング水溶液に浸漬させて、露出する半導体層をエッチングすることにより、図 18 (c) に示すように、ゲート絶縁膜 203 上の一部分に積層される半導体層 204 が形成される。

[0197] ここで、半導体層 204 に、添加元素として N をさらに含ませる場合には、たとえば、ターゲットをスパッタする際のスパッタリング装置内に導入するガスに N_2 ガスを混入させ、その混入割合を制御することによって、半導体層 204 における N の濃度を調節することができる。また、アルミニウム (Al)、シリコン (Si)、チタン (Ti)、バナジウム (V)、クロム (Cr)、ジルコニウム (Zr)、ニオブ (Nb)、モリブデン (Mo)、ハフニウム (Hf)、タンタル (Ta)、タングステン (W)、スズ (Sn)、およびビスマス (Bi) からなる群より選択された 1 種以上の添加元素をさらに含ませる場合には、たとえば、上記ターゲット中にこれらの元素を予め含有させておけばよい。

[0198] また、図 17 に示すように、半導体層 204 のうち、領域 204 a の少なくとも一部分における酸素量 A と、領域 204 a 以外の領域における酸素量 B との比 A/B を調節する場合には、半導体層 204 のうちの界面 220 近傍の領域 204 a の部分を形成する際のスパッタリング装置内に導入する O_2 ガスの混合割合を調節すればよい。

[0199] (ソース電極およびドレイン電極の形成)

次に、図 18 (d) に示すように、たとえば DC スパッタリングによって半導体層 204 上およびゲート絶縁膜 203 上にソース電極 205 およびドレイン電極 206 を形成する。

[0200] 具体的には、まず、半導体層 204 上にレジストを塗布、露光、現像した後、レジストが形成されていない半導体層 204 上およびゲート絶縁膜 203 上に DC スパッタリング法によって金属層からなるソース電極 205 およびドレイン電極 206 を形成する。そして、半導体層 204 上のレジストを剥離することによって、図 18 (d) に示すように、ソース電極 205 およびドレイン電極 206 が形成された基板 201 が形成される。

[0201] (パッシベーション膜の形成)

次に、図 16 に示すように、ソース電極 205 およびドレイン電極 206 から露出する半導体層 204 上にパッシベーション膜 207 を形成する。パッシベーション膜 207 の作成には、たとえば、DC マグネトロンスパッタ法を用いることができる。

[0202] 以上詳述した実施の形態 2 によれば、半導体層 204 が In および O を含む酸化物半導体層からなり、ゲート絶縁膜 203 が Si、F および N を含む絶縁膜からなる。この構成を有する TFT によれば、ゲートーソース間またはソースドレイン間の電圧を $\pm 20\text{ V}$ 以上で使用する際の V_{th} の変化を抑制することができる。したがって、結果的に、TFT の特性を安定化させることができる。

[0203] <実施の形態 3>

実施の形態 3 として、半導体層の組成およびパッシベーション膜の組成に特徴を有する TFT について説明する。

[0204] <<半導体素子>>

本実施の形態 3 の TFT は、図 16 に示す構成を有する。本実施の形態 3 において、半導体層 204、ゲート絶縁膜 203、およびパッシベーション膜 207 以外の構成は、実施の形態 2 と同様であるため、その説明は繰り返さない。

[0205] また、本実施の形態 3 において、ゲート絶縁膜 203 は、Si、F および N を含む絶縁膜であってもよいし、たとえば、シリコンオキサイド (SiO_2)、シリコンナイトライド (Si_3N_4)、イットリウムオキサイド (Y_2O_3)、

）、アルミニウムオキサイド（ Al_2O_3 ）、ハフニウムオキサイド（ Hf_2O_2 ）、チタンオキサイド（ TiO_2 ）などからなる従来用いられている絶縁膜を用いることができる。以下、半導体層 204 およびパッシベーション膜 207 について詳細に説明する。

[0206] （半導体層）

半導体層 204 は、 In および O を含む酸化物半導体層からなる。具体的には、半導体層 204 は、 In-Ga-Zn-O 、 In-Al-Mg-O 、 In-Al-Zn-O 、 In-Hf-Zn-O のいずれかからなることが好ましい。

[0207] また、半導体層 204 と後述するパッシベーション膜 207 とが接する界面近傍の半導体層 204 における酸素量 C と、界面近傍以外の半導体層 204 における酸素量 D との比 C/D が 1.05 以上 1.3 以下であることが好ましい。これについて、図 19 を用いて説明する。

[0208] 図 19 は、図 16 の領域 B の概略的な拡大図である。図 19 を参照し、本実施の形態 3 において、半導体層 204 のうち、パッシベーション膜 207 と接する界面 240 の近傍の領域 204b の部分に位置する半導体層 204 の酸素量 C と、界面近傍以外の半導体層、すなわち、領域 204b 以外の部分に位置する半導体層 204 の酸素量 D との比 C/D が 1.05 以上であることが好ましい。この場合、TFT のソースドレイン間に流れる OFF 電流を小さくすることができる。また、比 C/D が 1.3 を超える場合には、ソースドレイン間に流れる ON 電流が低くなりすぎる傾向にある。したがって、上記比 C/D は 1.3 以下であることが好ましい。

[0209] ここで、「接する界面」とは、二次イオン質量分析法において、パッシベーション膜 207 中における F に起因するイオンのイオンカウント数と半導体層 204 中における In に起因するイオンのイオンカウント数が交差する点とし、「界面近傍」とは「接する界面」から厚さ 0.1 nm 以上 20 nm 以下の領域 204b を意味する。また、酸素量 C および酸素量 D は、各々、半導体層 204 の任意の位置における二次イオン質量分析による酸素イオン

のカウント数である。

[0210] なお、この領域 204 b のうちの少なくとも一部分における酸素量 C と、酸素量 D との比 C/D が上記範囲であれば上記効果を発現することができること、また、界面近傍の領域 204 b のうちの少なくとも一部分で上記比 C/D を満たせば足りることは、実施の形態 2 と同様である。

[0211] なお、上記以外の半導体層 204 の好ましい組成は、実施の形態 2 と同様であるため、その説明は繰り返さない。

[0212] (パッシベーション膜)

本実施の形態 3 において、パッシベーション膜 207 は、Si、F および N を含む。TF T において、上記半導体層 204 が In および O を含む酸化物半導体層からなり、さらにパッシベーション膜 207 が Si、F および N を含むことにより、 V_{th} の変化を抑制することができる。

[0213] パッシベーション膜 207 の組成は、実施の形態 2 のゲート絶縁膜 203 の組成と同様である。すなわち、パッシベーション膜 207 における F の含有量は 0 原子% より大きくかつ 30 原子% 以下であることが好ましく、F の含有量が 3 原子% 以上であることがより好ましく、5 原子% 以上であることがさらに好ましい。特に、F の含有量が 10 原子% 以上 28 原子% 以下の場合に、 V_{th} 変化量をより効率的に低減できる。また、パッシベーション膜 207 が H をさらに含む場合には、H の含有量は 7 原子% 以下であることが好ましく、5 原子% 以下であることがより好ましい。また、パッシベーション膜 207 が O をさらに含む場合には、O の含有量は 25 原子% 未満であることが好ましく、15 原子% 以下であることがより好ましい。

[0214] 《半導体素子の製造方法》

本実施の形態 3 における TF T の製造方法には、実施の形態 2 の製造方法と同様の方法を用いることができる。具体的には、本実施の形態 3 におけるパッシベーション膜 207 の形成において、実施の形態 2 におけるゲート絶縁膜 203 の形成方法を利用することができる。なお、本実施の形態 3 におけるゲート絶縁膜 203 は、従来用いられている方法により形成することが

できる。

[0215] また、半導体層 204 の形成方法においても、実施の形態 2 における半導体層 204 の形成方法を利用することができる。ただし、上記比 C/D を満たすように半導体層 204 を形成する場合には、パッシベーション膜 207 と接する界面近傍における半導体層 204 を形成する際のスパッタリング装置内の酸素量を制御して、上記比 C/D を満たす半導体層 204 を形成する必要がある。

[0216] 以上詳述した実施の形態 3 によれば、半導体層が In および O を含む酸化物半導体層からなり、パッシベーション膜が Si、F および N を含む絶縁膜からなる。この構成を有する TFT によれば、ゲートソース間またはソースドレイン間の電圧を ±20V 以上で使用する際の V_{th} の変化を抑制することができる。したがって、結果的に、TFT の特性を安定化させることができる。

[0217] <実施の形態 4>

実施の形態 4 として、半導体層の組成、ゲート絶縁膜の組成およびパッシベーション膜の組成に特徴を有する TFT について説明する。

[0218] 本実施の形態 4 の TFT は、図 16 に示す構成を有する。本実施の形態 4 において、半導体層 204 が In および O を含む酸化物半導体層からなり、ゲート絶縁膜 203 およびパッシベーション膜 207 のいずれもが Si、F および N を含む。すなわち、本実施の形態 4 において、ゲート絶縁膜 203 は実施の形態 2 におけるゲート絶縁膜 203 と同様の組成であり、パッシベーション膜 207 は実施の形態 3 におけるパッシベーション膜 207 と同様の組成である。

[0219] この場合にも、実施の形態 2 および実施の形態 3 と同様に、ゲートソース間またはソースドレイン間の電圧を ±20V 以上で使用する際の V_{th} の変化を抑制することができる。したがって、結果的に、TFT の特性を安定化させることができる。また、半導体層 204 において、ゲート絶縁膜 203 と接する界面近傍の領域 204a (図 17 参照。) およびパッシベシ

ン膜 207 と接する界面近傍の領域 204 b (図 18 参照。) の少なくともいずれか一方の領域において、実施の形態 2 および 3 で詳述した比 (A/B および C/D) を満たすことにより、OFF 電流および/または ON 電流を適切な数値に設計することができるため、結果的に、TFT の特性をさらに安定化させることができる。

実施例

[0220] 第 2 の発明による以下の種々の実施例および比較例において、図 16 に示すボトムゲート型の TFT を作製した。

[0221] <実施例 1 ~ 10>

《ゲート電極の形成》

まず、各実施例 1 ~ 10 において、25 mm × 25 mm × 0.5 mm の無アルカリガラスからなる基板 201 を準備した。また、ゲート電極の原料となる Al からなるターゲット、および Mo からなるターゲットを準備した。なお、各ターゲットは直径 3 インチ (76.2 mm)、厚み 5.0 mm の形状となるように加工した。各ターゲットの直径 3 インチの面がスパッタ面となるように、各ターゲットをスパッタリング装置内のターゲットホルダに配置し、スパッタリング装置内の基板ホルダに基板を配置した。このとき、ターゲットと基板の距離は 100 mm とした。

[0222] 次に、スパッタリング装置内を 1×10^{-4} Pa 程度まで真空引きし、基板とターゲットとの間にシャッターを入れた状態で、装置内に Ar ガスを導入して装置内の圧力を 0.5 Pa とし、さらにターゲットに 150 W の直流電力を印加してスパッタリング放電することにより、各ターゲット表面のクリーニング (プレスパッタ) を 10 分間行なった。

[0223] 次に、Mo からなるターゲット、Al からなるターゲット、および Mo からなるターゲットの順に DC スパッタリングを行い、基板の表面上に Mo 層 / Al 層 / Mo 層の 3 層構造からなる金属層を形成した。なお、Mo 層の膜厚は各々 20 nm であり、3 層構造のゲート電極の膜厚は 100 nm とした。そして、金属層上にフォトリソistを塗布し、電極配線パターンを露光、

現像した後、ドライエッチングを行うことにより、所望の配線パターンを有するゲート電極を作成した。

[0224] 《ゲート絶縁膜の形成》

次に、基板の露出する表面およびゲート電極の表面上にゲート絶縁膜を形成した。実施例1においては、まず、プラズマ装置の真空槽内にゲート電極が形成された基板を配置し、真空槽内の圧力が 1.0×10^{-5} Pa以下となるまで真空排気を行った。続いて、原料ガスとして SiF_4 、 N_2 を真空槽内に導入し、該真空槽内の圧力を0.5 Paとした。そして、基板201を 150°C に加熱するとともに、内部アンテナ型ICPプラズマ源で原料ガスを活性化することで、Si、FおよびNからなるゲート絶縁膜を形成した。

[0225] 実施例2～4においては、原料ガスとして SiF_4 、 N_2 に加えさらに H_2 ガスを導入することによって、Si、F、N、およびHからなるゲート絶縁膜を形成した。実施例5～10においては、原料ガスとして SiF_4 、 N_2 に加えさらに H_2 ガスおよび O_2 ガスを導入することによって、Si、F、N、HおよびOからなるゲート絶縁膜を形成した。

[0226] また、各実施例1～10において、ゲート絶縁膜における各元素の含有量は異なるが、Fは、原料ガスにおける SiF_4 と N_2 との比(SiF_4/N_2)を $1/1 \sim 1/20$ の範囲で調整することにより、各実施例のゲート絶縁膜中における含有量を調整した。また、Oは、原料ガスにおける O_2 と N_2 との比(O_2/N_2)を $0 \sim 1/10$ の範囲で調整することにより、各実施例のゲート絶縁膜中における含有量を調整した。また、Hは、原料ガスにおける H_2 と N_2 との比(H_2/N_2)との比を $0 \sim 1/50$ の範囲で調整することにより、各実施例のゲート絶縁膜中における含有量を調整した。

[0227] 《半導体層の形成》

次に、各実施例1～10において、ゲート絶縁膜上に半導体層を形成した。具体的には、まず、各半導体層の原料となる導電性酸化物焼結体をターゲットとして準備した。なお、ターゲットは直径3インチ(76.2 mm)、厚み5.0 mmの形状となるように加工した。ターゲットの直径3インチの

面がスパッタ面となるように、ターゲットをスパッタリング装置内のターゲットホルダに配置し、スパッタリング装置内の水冷されている基板ホルダにゲート絶縁膜が形成された基板を配置した。このとき、ターゲットと基板との距離を40mmとした。

[0228] 次に、スパッタリング装置内を 1×10^{-4} Pa程度まで真空引きし、基板とターゲットとの間にシャッターを入れた状態で、装置内にArガスを導入して装置内の圧力を1Paとし、さらにターゲットに120Wの直流電力を印加してスパッタリング放電することにより、各ターゲット表面のクリーニング（プレスパッタ）を10分間行なった。

[0229] その後、Arガスの体積とO₂ガスの体積との比が93（Ar）：7（O₂）の混合ガスを装置内に導入して装置内の圧力を0.8Paとし、さらにターゲットに120Wのスパッタ直流電力を印加することにより、ゲート絶縁膜上に70nmの厚みの酸化物半導体層からなる半導体層を形成した。なお、基板ホルダは水冷するのみでバイアス電圧は印加しなかった。

[0230] 各実施例において、ターゲットとして用いた導電性酸化物焼結体は多結晶体であった。実施例1、2、5および6で用いたターゲットはIn：Ga：Zn=2：2：1の元素比で混合されており、In₂Ga₂ZnO₇結晶相の他にZnGa₂O₄結晶相を一部に含んでいた。また、実施例3、4および7で用いたターゲットは、In：Ga：Zn=2：2：1の元素比で混合されており、In₂Ga₂ZnO₇結晶相のみから形成されていた。

[0231] また、実施例8で用いたターゲットはIn：Al：Zn=2：2：1の元素比で混合されており、In₂Al₂ZnO₇結晶相の他にZnAl₂O₄結晶相を一部に含んでいた。また、実施例9で用いたターゲットはIn：Al：Mg=2：2：1の元素比で混合されており、In₂Al₂MgO₇結晶相の他にMgAl₂O₄結晶相を一部に含んでいた。また、実施例10で用いたターゲットはIn：Hf：Zn=1：1：1の元素比で混合されており、InHfZnO₄結晶相から構成されていた。

[0232] そして、形成された半導体層を大気中において150℃で1時間アニール

処理した後、当該半導体層を所定のチャネル幅およびチャネル長さに加工作るために、半導体層上に所定の形状のレジストを塗布、露光、現像した。そして、この基板を、リン酸：酢酸：水＝４：４：１００の比率に調整したエッチング水溶液に浸漬させることにより、所定のチャネル幅およびチャネル長さとなるように半導体層をエッチングして、図１６に示す形状とした。なお、チャネル幅は２０μmとし、チャネル長さは１０μmとした。これにより、各実施例において表１に示す構成元素からなる半導体層が形成された。

[0233] 《ソース電極およびドレイン電極の形成》

次に、上記アニール処理後に、半導体層上およびゲート絶縁膜上のうちのソース電極およびドレイン電極が形成される部分のみが露出するように、半導体層上およびゲート絶縁膜上にレジストを塗布、露光、現像した。次に、レジストを形成していない部分（電極形成部）に対し、スパッタリング法を用いてMoからなる金属層、Alからなる金属層、Moからなる金属層を、この順に形成することにより、Mo層／Al層／Mo層の３層構造からなるソース電極およびドレイン電極を形成した。なお、各３層構造の膜厚は１００nmとした。その後、レジストを剥離した。そして、この基板を窒素中において１５０℃で１時間アニール処理した。

[0234] 《パッシベーション膜の形成》

次に、露出する半導体層上にパッシベーション膜を形成した。実施例１～１０におけるパッシベーション膜の作成方法は各実施例におけるゲート絶縁膜の形成方法と同様とした。したがって、実施例１～１０の各々において、ゲート絶縁膜の組成とパッシベーション膜の組成とは同様となった。

[0235] 各実施例におけるパッシベーション膜の膜厚は５００nmとした。そして、パッシベーション膜を形成した後、この構造体を窒素雰囲気中において１５０℃で２時間のアニール処理し、TFETを完成させた。

[0236] ＜実施例１１～１６＞

《ゲート絶縁膜の形成》

実施例１１～１６においては、原料ガスとしてSiF₄、N₂に加えさらにH₂

ガスおよび O_2 ガスを導入することによって、Si、F、N、HおよびOからなるゲート絶縁膜を形成した。

[0237] 《半導体層の形成》

実施例1～10においては、半導体層を形成する際のArガスおよび O_2 ガスの混合比を一定としたが、実施例11～13においては、ゲート絶縁膜と半導体層とが接する界面近傍の半導体層を形成する際に、Arガスの体積と O_2 ガスの体積との比を100 (Ar) : 0 (O_2) ~ 95 : 5の範囲で制御した。これにより、実施例11～13においては、ゲート絶縁膜と半導体層とが接する界面近傍において、所定の位置の半導体層内の界面近傍における二次イオン質量分析での酸素イオンのカウント数Aと、界面近傍以外の半導体層内の二次イオン質量分析における酸素イオンのカウント数Bの比A/Bは0.78～0.98となった。

[0238] また、実施例14～16においては、半導体層とパッシベーション膜とが接する界面近傍の半導体層を形成する際に、Arガスの体積と O_2 ガスの体積との比を90 (Ar) : 10 (O_2) ~ 70 : 30の範囲で制御した。これにより、実施例14～16においては、パッシベーション膜と半導体層とが接する界面近傍において、所定の位置の半導体層内の界面近傍における二次イオン質量分析での酸素イオンのカウント数Cと、界面近傍以外の半導体層内の二次イオン質量分析における酸素イオンのカウント数Dの比C/Dは1.05～1.35となった。なお、各実施例11～16における「界面近傍の半導体層」となる半導体層の厚さは、表1において「界面層の厚さ」として示している。

[0239] また、実施例11、12、14および16で用いたターゲットはIn : Ga : Zn = 2 : 2 : 1の元素比で混合されており、 $In_2Ga_2ZnO_7$ 結晶相のみから形成されていた。一方、実施例13および15で用いたターゲットはIn : Ga : Zn = 2 : 2 : 1の元素比で混合されており、 $In_2Ga_2ZnO_7$ 結晶相の他に $ZnGa_2O_4$ 結晶相を一部に含んでいた。

[0240] 《パッシベーション膜の形成》

実施例 11～16 におけるパッシベーション膜の作成方法は各実施例におけるゲート絶縁膜の形成方法と同様とした。したがって、実施例 11～16 の各々において、ゲート絶縁膜の組成とパッシベーション膜の組成とは同様となった。

[0241] 上記以外の工程については、実施例 1～10 と同様の方法を用いて、各実施例において T F T を作製した。

[0242] <実施例 17～30>

実施例 17 においては、半導体層の一部に N からなる添加元素が含まれるように、半導体層の成膜時のガスとして、スパッタリング装置内に Ar ガスおよび O₂ ガスからなる混合ガスに加えて、さらに N₂ ガスを導入した。なお、N₂ ガスの流量は総ガス流量に対して 20 体積%とした。

[0243] 実施例 18～30 においては、半導体層 204 の一部にアルミニウム (Al)、シリコン (Si)、チタン (Ti)、バナジウム (V)、クロム (Cr)、ジルコニウム (Zr)、ニオブ (Nb)、モリブデン (Mo)、ハフニウム (Hf)、タンタル (Ta)、タングステン (W)、スズ (Sn)、およびビスマス (Bi) からなる群より選択された 1 種以上の添加元素が各々含まれるように、原料であるターゲット中にこれらの元素を予め含有させて半導体層を形成した。

[0244] また、実施例 17～30 において、半導体層を形成するためのターゲットとして、In : Ga : Zn = 2 : 2 : 1 の元素比で混合されており、In₂Ga₂ZnO₇ 結晶相のみから形成されるターゲットを用いた。

[0245] 上記以外の工程については、実施例 1～10 と同様の方法を用いて、各実施例において T F T を作製した。

[0246] <比較例 1～4>

比較例 1 として、平行平板型のプラズマ CVD 装置を用いて Si、N および H からなるゲート絶縁膜とパッシベーション膜とを形成して T F T を作製した。比較例 2 としては、Si、O および H からなるゲート絶縁膜とパッシベーション膜とを形成して T F T を作製した。また、比較例 3 としては、S

i、O、NおよびHからなるゲート絶縁膜とパッシベーション膜とを形成してTFETを作製した。また、比較例4としては、SiおよびNからなるゲート絶縁膜とパッシベーション膜とを形成してTFETを作製した。なお、ゲート絶縁膜およびパッシベーション膜の膜厚は各々100nmとした。

[0247] また、比較例1および4において半導体層を形成する際に用いたターゲットは、 $\text{In}:\text{Ga}:\text{Zn}=2:2:1$ の元素比で混合されており、 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 結晶相のみから形成されていた。比較例2および3において半導体層を形成する際に用いたターゲットは $\text{In}:\text{Ga}:\text{Zn}=2:2:1$ の元素比で混合されており、 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 結晶相の他に ZnGa_2O_4 結晶相を一部に含んでいた。

<TFETの特性評価>

上記のようにして作製した各実施例および各比較例におけるTFETに対し、以下のようにして V_{th} の変化量を求めた。まず、TFETのソース電極およびドレイン電極の間に20Vの電圧を印加し、ソース電極とゲート電極との間に印加する電圧(V_{gs})を-30Vから40Vに変化させて、そのときのソースドレイン間の電流(I_{ds})を計測した(測定1)。X軸を V_{gs} 、Y軸を $\sqrt{I_{ds}}$ としてグラフを作成し、 $d\sqrt{I_{ds}}/dV_{gs}$ が最大の傾きとなる点から $\sqrt{I_{ds}}-V_{gs}$ の曲線に対して接線を引き、その接線とX軸(V_{gs})の交点を求めた。本交点の V_{gs} を V_{th} と定義した。

[0248] 測定1実施直後に、各TFETのソース電極およびドレイン電極の間に20Vの電圧を印加し、ソース電極とゲート電極との間に印加する電圧(V_{gs})を40Vとして、電圧の印加を2時間30分間連続して行った。電圧印加終了直後に、測定2としてTFETのソース電極およびドレイン電極の間に20Vの電圧を印加し、ソース電極とゲート電極との間に印加する電圧(V_{gs})を-30Vから40Vに変化させて、そのときのソースドレイン間の電流(I_{ds})を計測し、前述と同様の方法で V_{th} を算出した。

[0249] そして、測定1での V_{th} と測定2での V_{th} の差を V_{th} の変化量とした。なお、 I_{on} は測定1の計測において、 V_{gs} が10Vであるときの I

I_{ds} と定義し、 I_{off} は、 V_{gs} が -5 V であるときの I_{ds} と定義した。
。

[0250] 以上の各実施例1～30、各比較例1～4における各膜の組成の違いが明確となるように、各実施例および各比較例における各膜の組成を表1～3に示した。また、各実施例および各比較例における評価結果を表4～6に示した。

[0251]

[表1]

	半導体層				各界面近傍 酸素イオン比		界面層 厚さ (nm)	Si, F, N を含む絶縁膜				
	構成元素	添加 元素	添加 元素量 (atm/cc)	In 量 (原子%)	※1	※2		構成元素	膜の種類	フッ素量 (原子%)	水素量 (原子%)	酸素量 (原子%)
実施例 1	In, Ga, Zn, O	なし	-	41	1	1	なし	Si, F, N	ゲート絶縁膜、ハフニウム酸化物膜	18	なし	なし
実施例 2	In, Ga, Zn, O	なし	-	43	1	1	なし	Si, F, N, H	ゲート絶縁膜、ハフニウム酸化物膜	12	4	なし
実施例 3	In, Ga, Zn, O	なし	-	36	1	1	なし	Si, F, N, H	ゲート絶縁膜、ハフニウム酸化物膜	8	13	なし
実施例 4	In, Ga, Zn, O	なし	-	37	1	1	なし	Si, F, N, H	ゲート絶縁膜、ハフニウム酸化物膜	3	10	なし
実施例 5	In, Ga, Zn, O	なし	-	39	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム酸化物膜	20	5	10
実施例 6	In, Ga, Zn, O	なし	-	38	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム酸化物膜	22	4	15
実施例 7	In, Ga, Zn, O	なし	-	35	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム酸化物膜	30	10	25
実施例 8	In, Al, Zn, O	なし	-	34	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム酸化物膜	21	3	10
実施例 9	In, Al, Mg, O	なし	-	35	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム酸化物膜	21	3	10
実施例 10	In, Hf, Zn, O	なし	-	25	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム酸化物膜	21	3	10
実施例 11	In, Ga, Zn, O	なし	-	36	0.78	1	5	Si, F, N, O, H	ゲート絶縁膜、ハフニウム酸化物膜	5	10	7
実施例 12	In, Ga, Zn, O	なし	-	35	0.85	1	10	Si, F, N, O, H	ゲート絶縁膜、ハフニウム酸化物膜	8	11	40
実施例 13	In, Ga, Zn, O	なし	-	39	0.98	1	3	Si, F, N, O, H	ゲート絶縁膜、ハフニウム酸化物膜	10	3	12
実施例 14	In, Ga, Zn, O	なし	-	35	1	1.05	10	Si, F, N, O, H	ゲート絶縁膜、ハフニウム酸化物膜	28	7	5
実施例 15	In, Ga, Zn, O	なし	-	40	1	1.15	15	Si, F, N, O, H	ゲート絶縁膜、ハフニウム酸化物膜	25	2	12
実施例 16	In, Ga, Zn, O	なし	-	36	1	1.35	18	Si, F, N, O, H	ゲート絶縁膜、ハフニウム酸化物膜	9	20	30

※1:ゲート絶縁膜と接する界面近傍の半導体層での酸素イオンのカウント数/それ以外の半導体層での酸素イオンのカウント数

※2:ハフニウム酸化物膜と接する界面近傍の半導体層での酸素イオンのカウント数/それ以外の半導体層での酸素イオンのカウント数

[0252] [表2]

	半導体層				各界面近傍 酸素イオン比		界面層 厚さ (nm)	Si, F, N を含む絶縁膜				
	構成元素	添加 元素	添加 元素量 (atm/cc)	In 量 (原子%)	※1	※2		構成元素	膜の種類	フッ素量 (原子%)	水素量 (原子%)	酸素量 (原子%)
実施例 17	In, Ga, Zn, O	N	0.1×10^{21}	34	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15
実施例 18	In, Ga, Zn, O	Al	5×10^{21}	33	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15
実施例 19	In, Ga, Zn, O	Si	2×10^{21}	33	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15
実施例 20	In, Ga, Zn, O	Ti	0.3×10^{21}	34	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15
実施例 21	In, Ga, Zn, O	V	0.8×10^{21}	34	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15
実施例 22	In, Ga, Zn, O	Cr	0.7×10^{21}	34	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15
実施例 23	In, Ga, Zn, O	Zr	1×10^{21}	33	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15
実施例 24	In, Ga, Zn, O	Nb	6×10^{21}	32	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15
実施例 25	In, Ga, Zn, O	Mo	8×10^{21}	31	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15
実施例 26	In, Ga, Zn, O	Hf	10×10^{21}	31	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15
実施例 27	In, Ga, Zn, O	Ta	9×10^{21}	31	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15
実施例 28	In, Ga, Zn, O	W	3×10^{21}	33	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15
実施例 29	In, Ga, Zn, O	Sn	0.9×10^{21}	34	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15
実施例 30	In, Ga, Zn, O	Bi	1×10^{21}	33	1	1	なし	Si, F, N, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	20	4	15

[0253] [表3]

	半導体層				各界面近傍 酸素イオン比		界面層 厚さ (nm)	Si, F, N を含む絶縁膜				
	構成元素	添加 元素	添加元素量 (atm/cc)	In 量 (原子%)	※1	※2		構成元素	膜の種類	F素量 (原子%)	水素量 (原子%)	酸素量 (原子%)
比較例 1	In, Ga, Zn, O	なし	-	35	1	1	なし	Si, N, H	ゲート絶縁膜、ハフニウム・シリコン膜	なし	20	なし
比較例 2	In, Ga, Zn, O	なし	-	40	1	1	なし	Si, O, H	ゲート絶縁膜、ハフニウム・シリコン膜	なし	18	45
比較例 3	In, Ga, Zn, O	なし	-	39	1	1	なし	Si, O, N, H	ゲート絶縁膜、ハフニウム・シリコン膜	なし	15	40
比較例 4	In, Ga, Zn, O	なし	-	35	1	1	なし	Si, N	ゲート絶縁膜、ハフニウム・シリコン膜	なし	25	なし

[0254] [表4]

	Vth 变化量 (V)	Ion (A)	Ioff (A)
实施例 1	0.6	2×10^6	8×10^{-12}
实施例 2	0.5	6×10^6	7×10^{-12}
实施例 3	1	5×10^6	6×10^{-12}
实施例 4	1.6	6×10^6	9×10^{-12}
实施例 5	0.2	9×10^6	6×10^{-12}
实施例 6	0.3	8×10^6	8×10^{-12}
实施例 7	0.8	5×10^6	7×10^{-12}
实施例 8	0.3	7×10^6	9×10^{-12}
实施例 9	0.3	8×10^6	7×10^{-12}
实施例 10	0.3	7×10^6	8×10^{-12}
实施例 11	1.1	180×10^6	1500×10^{-12}
实施例 12	1.5	120×10^6	120×10^{-12}
实施例 13	0.3	240×10^6	9×10^{-12}
实施例 14	0.6	2×10^6	6×10^{-12}
实施例 15	0.4	1×10^6	2×10^{-12}
实施例 16	1.6	0.3×10^6	2×10^{-12}

[0255] [表5]

	Vth 变化量 (V)	Ion (A)	Ioff (A)
实施例 17	1.6	13×10^6	7×10^{-12}
实施例 18	1.4	11×10^6	8×10^{-12}
实施例 19	1.8	16×10^6	9×10^{-12}
实施例 20	1.2	15×10^6	7×10^{-12}
实施例 21	1.2	12×10^6	7×10^{-12}
实施例 22	1	12×10^6	8×10^{-12}
实施例 23	1.2	15×10^6	8×10^{-12}
实施例 24	1.2	14×10^6	9×10^{-12}
实施例 25	1.2	16×10^6	7×10^{-12}
实施例 26	1	12×10^6	6×10^{-12}
实施例 27	1	14×10^6	7×10^{-12}
实施例 28	1.2	13×10^6	8×10^{-12}
实施例 29	1.6	14×10^6	7×10^{-12}
实施例 30	1.4	15×10^6	9×10^{-12}

[0256]

[表6]

	Vth 変化量 (V)	Ion (A)	Ioff (A)
比較例 1	5	6×10^6	8×10^{-12}
比較例 2	6	4×10^6	9×10^{-12}
比較例 3	3	3×10^6	7×10^{-12}
比較例 4	3	2×10^6	6×10^{-12}

[0257] 表 1 ～ 6 を参照することにより、半導体層が I n および O を含み、ゲート絶縁膜およびパッシベーション膜の少なくとも一方が S i、F および N を含むことにより、T F T の V t h の変化量が抑制されることがわかった。

[0258] 以上のように本発明の実施の形態および実施例について説明を行なったが、上述の各実施の形態および実施例の構成を適宜組み合わせることも当初から予定している。

[0259] 今回開示された実施の形態および実施例はすべての点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味、および範囲内でのすべての変更が含まれることが意図される。

産業上の利用可能性

[0260] 本発明は、絶縁膜およびその製造方法に適用される。また、本発明は、半導体素子に適用される。

符号の説明

[0261] 1 基板、2, 3 シリコンナイトライド膜、10 絶縁膜、20 真空容器、22 天板、24 排気口、26 ガス導入部、32 ホルダ、34 ヒータ、36 軸、38 軸受部、42 マスク、44 仕切り板、50 平面導体、52 給電電極、54 終端電極、56 絶縁フランジ、57, 58 パッキン、60 シールドボックス、62 高周波電源、64 整合回路、66 出力カバー、68, 69 接続導体、100 プラズマ装置、201 基板、202 ゲート電極、203 ゲート絶縁膜、204 半導体層、20

5 ソース電極、206 ドレイン電極、207 パッシベーション膜、220, 240 界面。

請求の範囲

- [請求項1] シリコン原子、フッ素原子および窒素原子を含む絶縁膜であって、酸素原子を含む基板上に配置された第1のシリコンナイトライド膜と、
- 前記第1のシリコンナイトライド膜に接して配置された第2のシリコンナイトライド膜と、を備え、
- 前記第2のシリコンナイトライド膜に含まれるフッ素量は、前記第1のシリコンナイトライド膜に含まれるフッ素量よりも多い、絶縁膜と。
- [請求項2] シリコン原子とフッ素原子とを含む主ガスと、少なくとも窒素ガスからなる副ガスとのガス流量比を基準値以上に設定して酸素原子を含む基板上に第1のシリコンナイトライド膜を堆積する第1の工程と、
- 前記主ガスと窒素ガスとのガス流量比を前記基準値よりも小さい値に設定して前記第1のシリコンナイトライド膜に接して第2のシリコンナイトライド膜を堆積する第2の工程とを備える絶縁膜の製造方法と。
- [請求項3] 前記副ガスは、水素原子を含むガスと酸素原子を含むガスとのいずれかと、窒素ガスとからなる、請求項2に記載の絶縁膜の製造方法。
- [請求項4] 前記副ガスは、水素原子を含むガスと、窒素ガスとからなる、請求項2に記載の絶縁膜の製造方法。
- [請求項5] 前記基板の表面は、金属によって覆われており、
- 前記副ガスは、窒素ガスのみからなる、請求項2に記載の絶縁膜の製造方法。
- [請求項6] シリコン原子、フッ素原子および窒素原子を含む絶縁膜と、
- インジウム原子および酸素原子を含む酸化物半導体層と、を有する半導体素子と。
- [請求項7] 記酸化物半導体層と前記絶縁膜とが接している、請求項6に記載の半導体素子と。

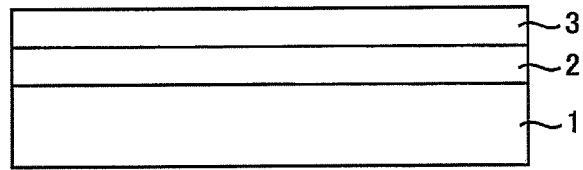
- [請求項8] 前記絶縁膜は、ゲート絶縁膜およびパッシベーション膜の少なくとも一方である、請求項6または7に記載の半導体素子。
- [請求項9] 前記絶縁膜における前記フッ素原子の含有量が0原子%より大きく、30原子%以下である、請求項6から8のいずれかに記載の半導体素子。
- [請求項10] 前記絶縁膜は水素原子をさらに含み、前記絶縁膜における水素原子の含有量が0原子%より大きく7原子%以下である、請求項6から9のいずれかに記載の半導体素子。
- [請求項11] 前記絶縁膜は酸素原子をさらに含み、前記絶縁膜における酸素原子の含有量が0原子%より大きく25原子%未満である、請求項6から10のいずれかに記載の半導体素子。
- [請求項12] 前記絶縁膜はゲート絶縁膜であり、前記ゲート絶縁膜と前記半導体層とが接する界面近傍の前記半導体層における酸素量Aと、前記界面近傍以外の前記半導体層における酸素量Bとの比 A/B が0.78よりも大きく、かつ1未満である、請求項6から11のいずれかに記載の半導体素子。
- [請求項13] 前記比 A/B が0.8以上0.98以下である、請求項12に記載の半導体素子。
- [請求項14] 前記絶縁膜はパッシベーション膜であり、前記パッシベーション膜と前記半導体層とが接する界面近傍の前記半導体層における酸素量Cと、前記界面近傍以外の前記半導体層における酸素量Dとの比 C/D が1.05以上1.3以下である、請求項6から13のいずれかに記載の半導体素子。
- [請求項15] 前記半導体層は窒素、アルミニウム、シリコン、チタン、バナジウム、クロム、ジルコニウム、ニオブ、モリブデン、ハフニウム、タンタル、タングステン、スズ、およびビスマスからなる群より選択される1種以上の添加元素をさらに含む、請求項6から14のいずれかに記載の半導体素子。

[請求項16] 前記半導体素子が薄膜トランジスタであることを特徴とする、請求項6から15のいずれかに記載の半導体素子。

[図1]

FIG.1

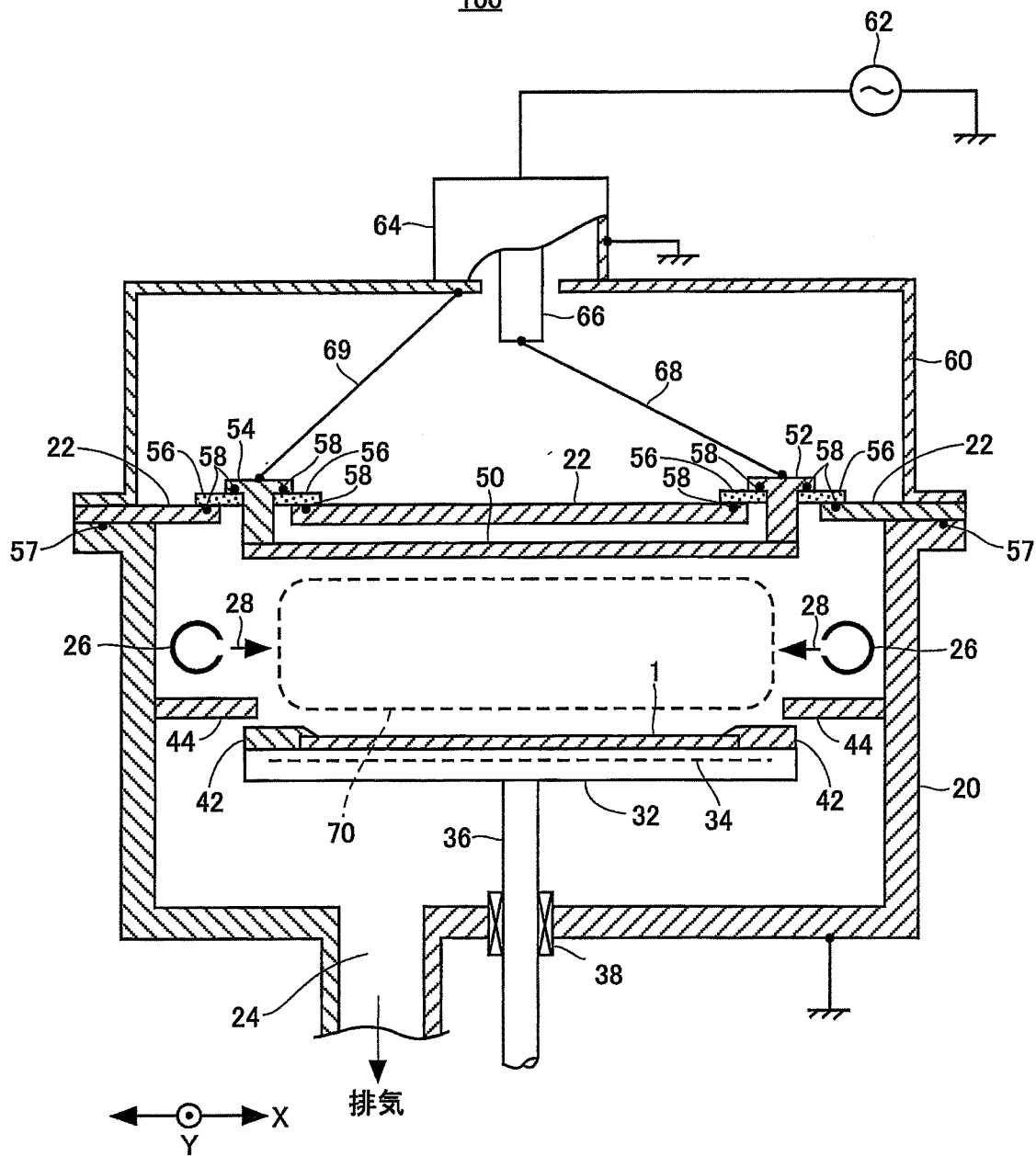
10



[図2]

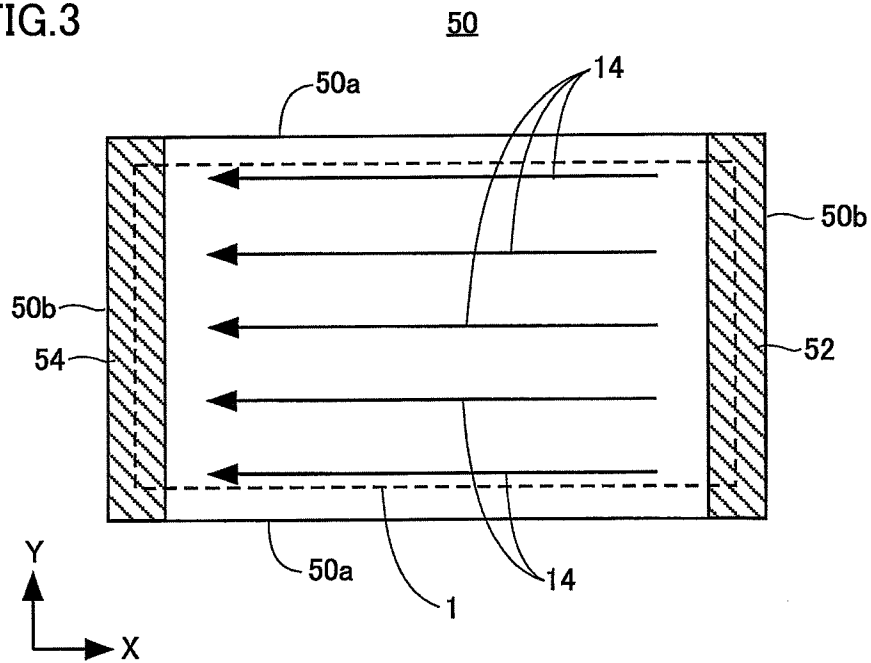
FIG.2

100



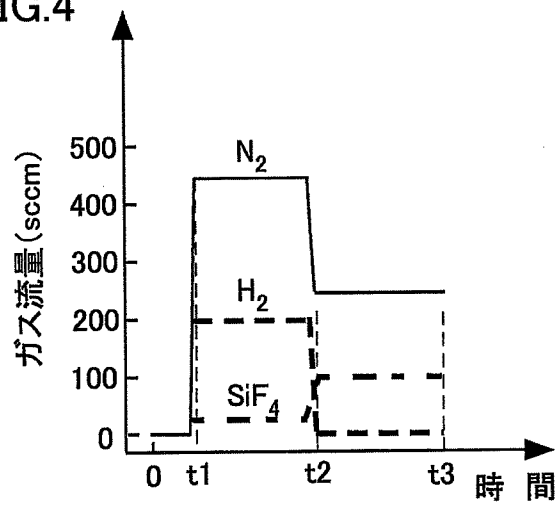
[図3]

FIG.3



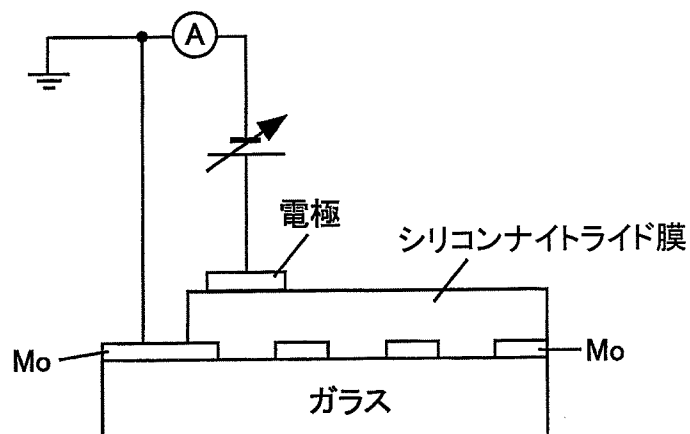
[図4]

FIG.4



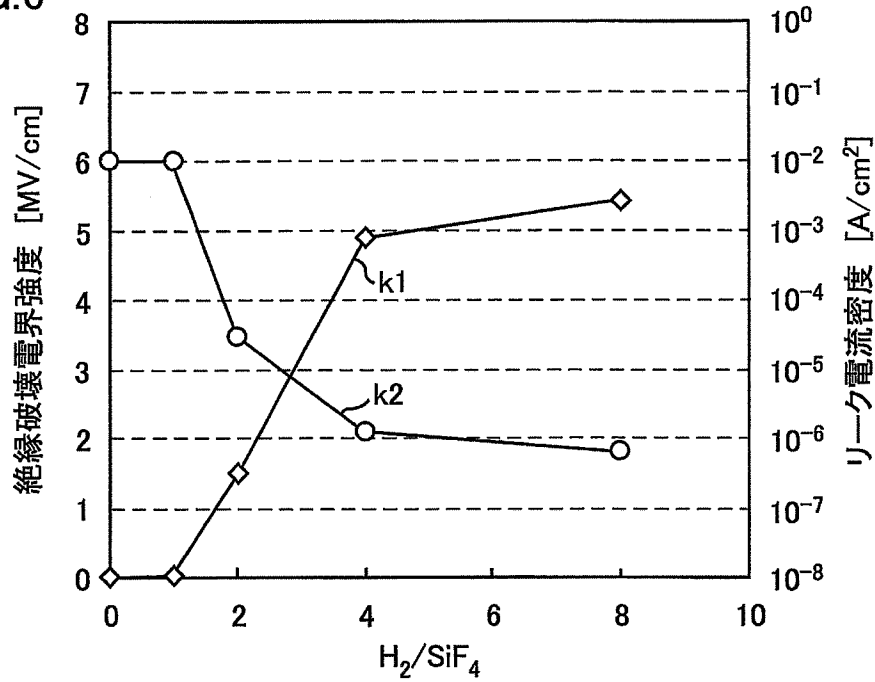
[図5]

FIG.5



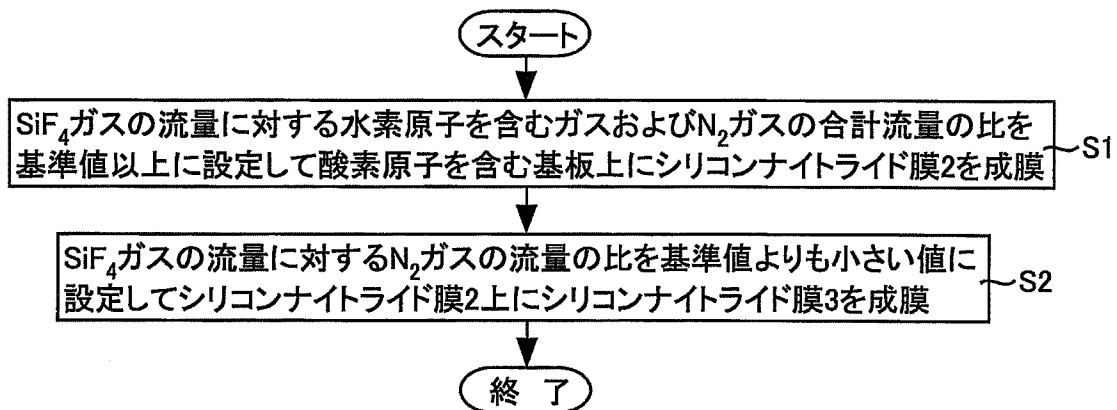
[図6]

FIG.6



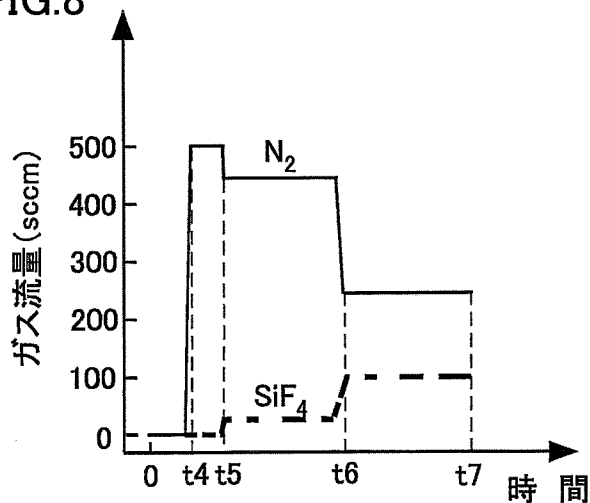
[図7]

FIG.7



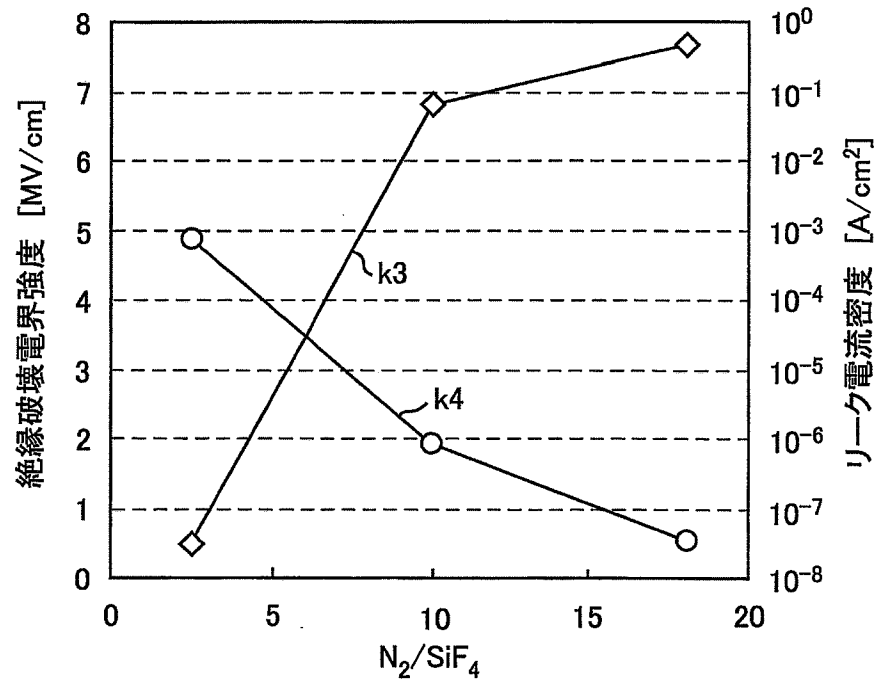
[図8]

FIG.8



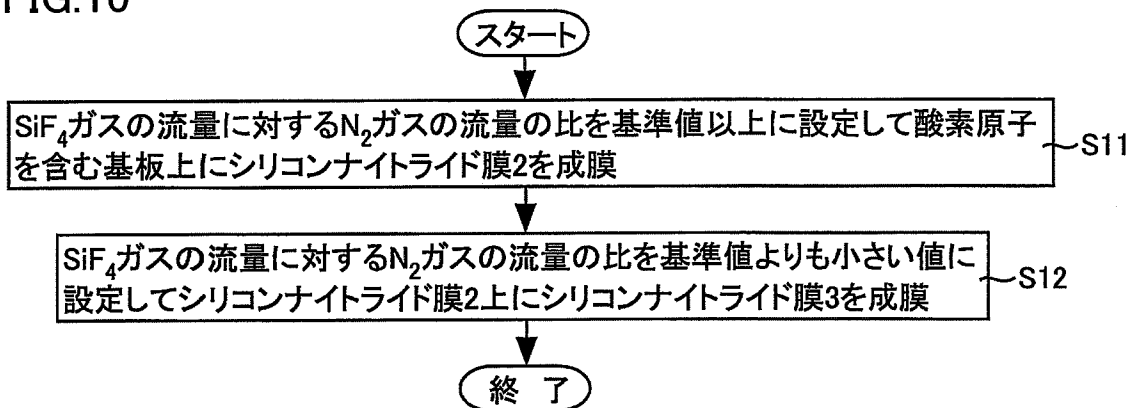
[図9]

FIG.9



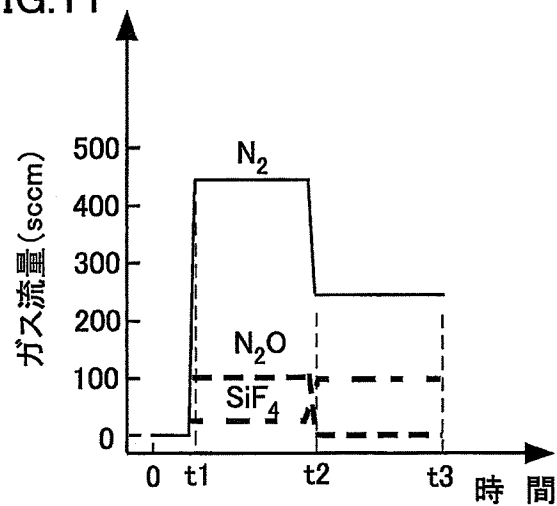
[図10]

FIG.10



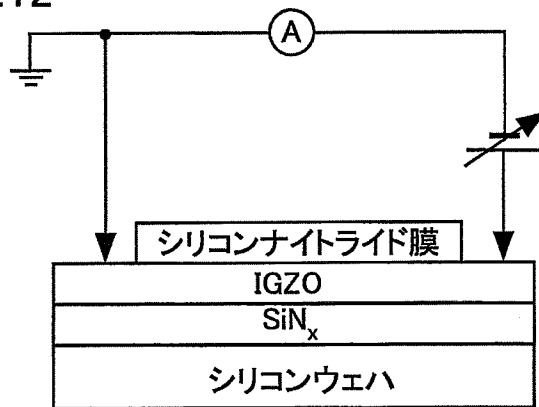
[図11]

FIG.11



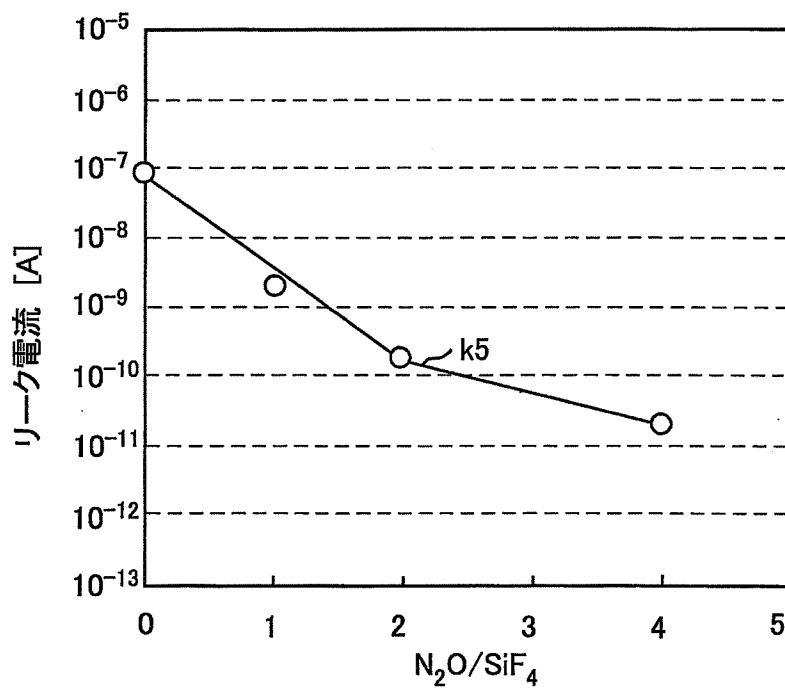
[図12]

FIG.12



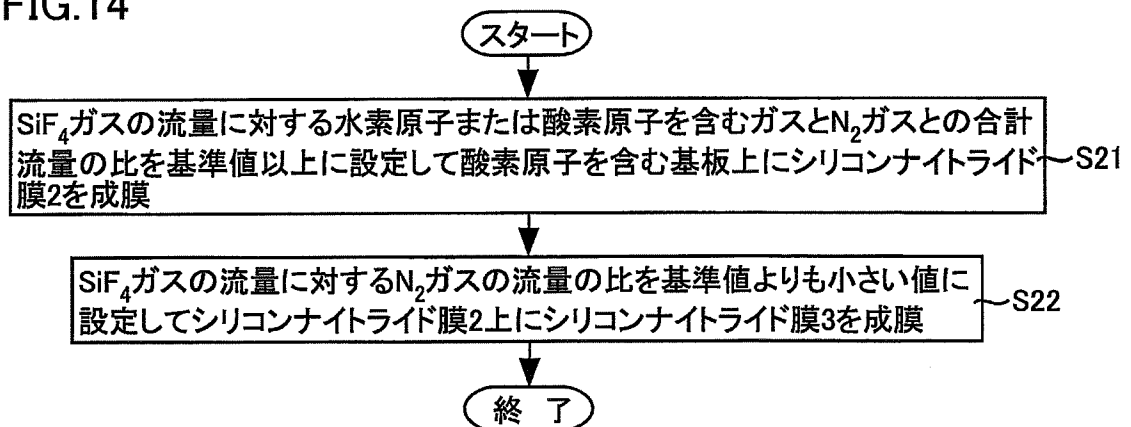
[図13]

FIG.13



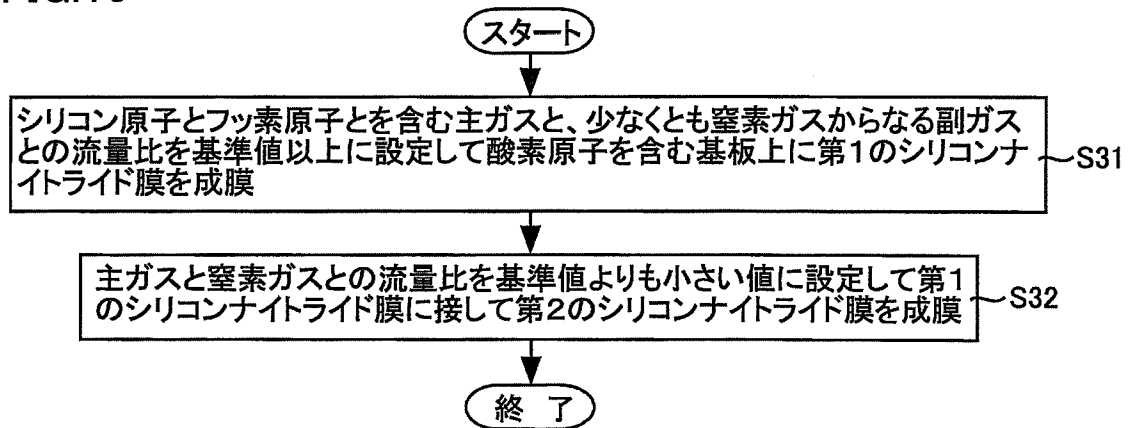
[図14]

FIG.14



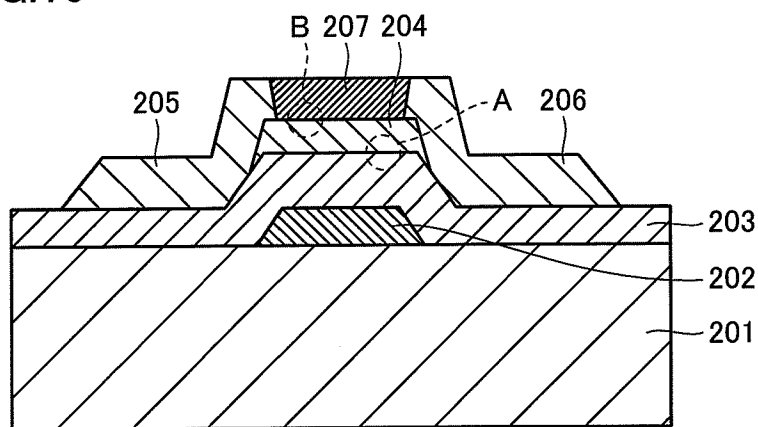
[図15]

FIG.15



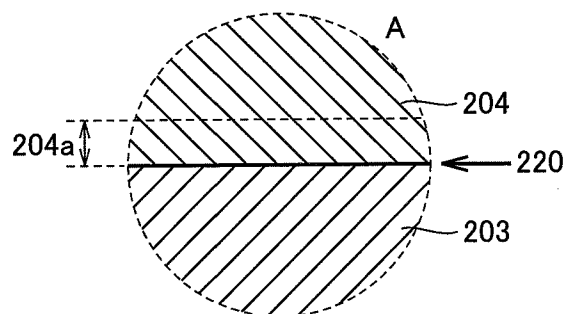
[図16]

FIG.16



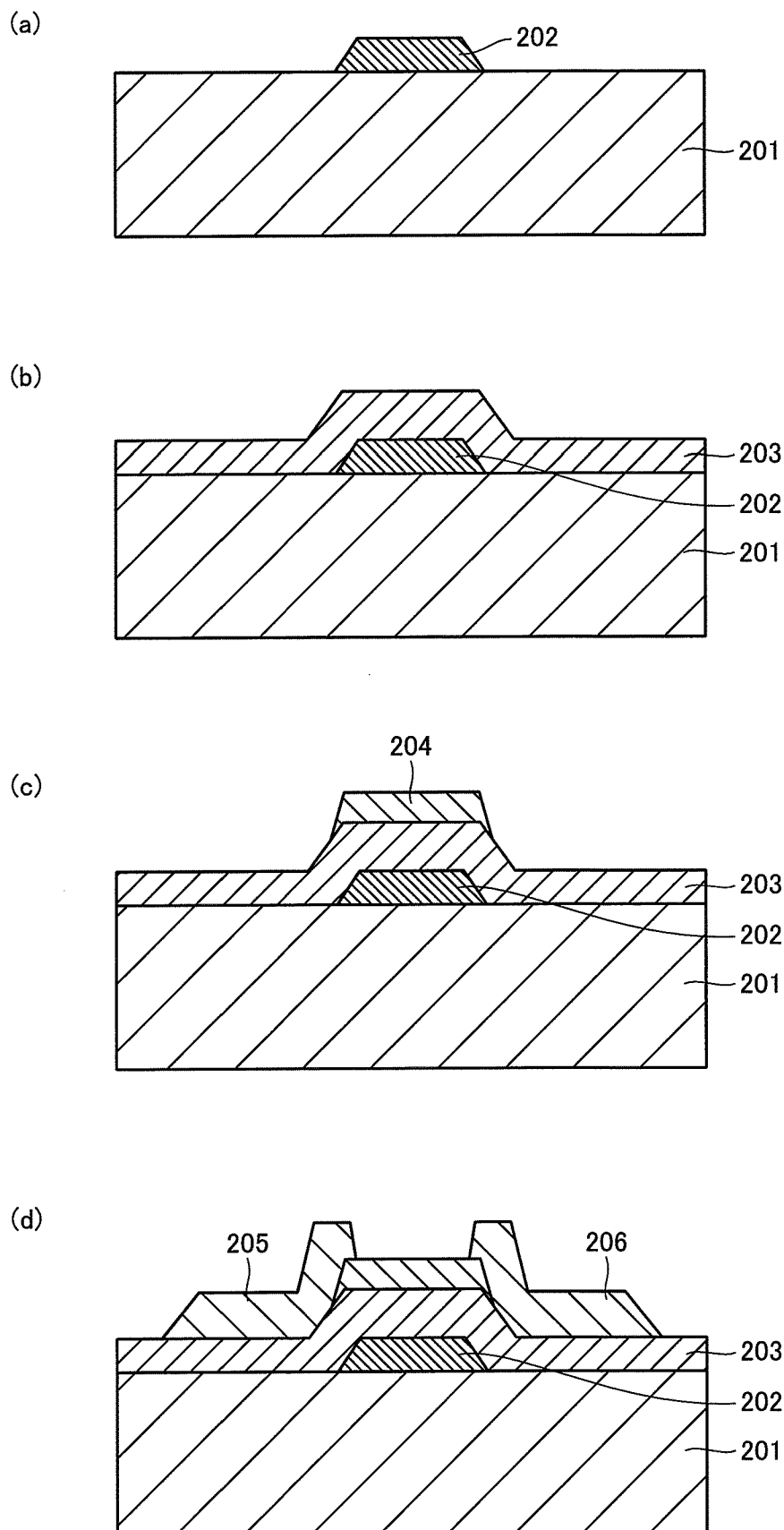
[図17]

FIG.17



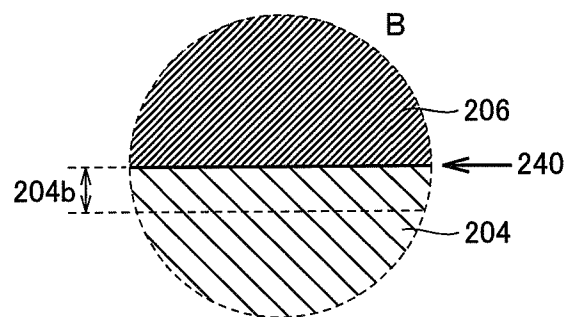
[図18]

FIG.18



[図19]

FIG.19



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/075774

A. CLASSIFICATION OF SUBJECT MATTER

H01L29/786(2006.01)i, C23C14/08(2006.01)i, C23C16/42(2006.01)i,
H01L21/318(2006.01)i, H01L21/336(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/786, C23C14/08, C23C16/42, H01L21/318, H01L21/336

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2009-170896 A (Semiconductor Energy Laboratory Co., Ltd.), 30 July 2009 (30.07.2009), paragraphs [0038] to [0060], [0089] to [0094] & US 2009/0152550 A1	1-5
X Y	JP 2010-56539 A (Semiconductor Energy Laboratory Co., Ltd.), 11 March 2010 (11.03.2010), paragraphs [0051], [0058] to [0078], [0087]; fig. 1 to 12 & US 2010/101640219 A1 & KR 10-2010-0014164 A & CN 102169906 A	6-11, 16 12-15

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 December, 2012 (10.12.12)

Date of mailing of the international search report
18 December, 2012 (18.12.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/075774

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2006-165529 A (Canon Inc.), 22 June 2006 (22.06.2006), paragraphs [0071] to [0073] & WO 2006/51993 A2 & EP 001812969 A & US 2006/108636 A1 & KR 10-2007-0090182 A & CN 002585190 A & RU 2008143340 A & AU 2005302962 A	12-14
Y	JP 2011-135055 A (Semiconductor Energy Laboratory Co., Ltd.), 07 July 2011 (07.07.2011), paragraphs [0075] to [0079] & WO 2011/065183 A1 & US 2011/0122673 A1	15

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L29/786(2006.01)i, C23C14/08(2006.01)i, C23C16/42(2006.01)i, H01L21/318(2006.01)i,
H01L21/336(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L29/786, C23C14/08, C23C16/42, H01L21/318, H01L21/336

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2009-170896 A (株式会社半導体エネルギー研究所) 2009.07.30, [0038]-[0060], [0089]-[0094] & US 2009/0152550 A1	1-5
X	JP 2010-56539 A (株式会社半導体エネルギー研究所) 2010.03.11, [0051], [0058]-[0078], [0087]、第1図-第12図	6-11, 16
Y	& US 2010/101640219 A1 & KR 10-2010-0014164 A & CN 102169906 A	12-15

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 0 . 1 2 . 2 0 1 2

国際調査報告の発送日

1 8 . 1 2 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

井上 弘亘

5 0

3 2 4 8

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 9

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2006-165529 A (キャノン株式会社) 2006.06.22, [0071]-[0073] & WO 2006/51993 A2 & EP 001812969 A & US 2006/108636 A1 & KR 10-2007-0090182 A & CN 002585190 A & RU 2008143340 A & AU 2005302962 A	12-14
Y	JP 2011-135055 A (株式会社半導体エネルギー研究所) 2011.07.07, [0075]-[0079] & WO 2011/065183 A1 & US 2011/0122673 A1	15