

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5325567号
(P5325567)

(45) 発行日 平成25年10月23日 (2013. 10. 23)

(24) 登録日 平成25年7月26日 (2013. 7. 26)

(51) Int. Cl.

H O 1 L 31/02 (2006.01)

F I

H O 1 L 31/02

A

請求項の数 2 (全 24 頁)

(21) 出願番号	特願2008-327350 (P2008-327350)	(73) 特許権者	000153878
(22) 出願日	平成20年12月24日 (2008. 12. 24)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2009-177160 (P2009-177160A)		神奈川県厚木市長谷398番地
(43) 公開日	平成21年8月6日 (2009. 8. 6)	(72) 発明者	高橋 秀和
審査請求日	平成23年11月28日 (2011. 11. 28)		栃木県下都賀郡都賀町大字升塚161-2
(31) 優先権主張番号	特願2007-340013 (P2007-340013)		アドバンスト フィルム デバイス
(32) 優先日	平成19年12月28日 (2007. 12. 28)		インク株式会社内
(33) 優先権主張国	日本国 (JP)	(72) 発明者	山田 大幹
			栃木県下都賀郡都賀町大字升塚161-2
			アドバンスト フィルム デバイス
			インク株式会社内
		(72) 発明者	門馬 洋平
			栃木県下都賀郡都賀町大字升塚161-2
			アドバンスト フィルム デバイス
			インク株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項 1】

基板の第1の面に、半導体素子と、電極と、を形成し、前記第1の面とは反対側の第2の面側から、前記半導体素子及び前記電極が形成された前記基板を研磨して、前記基板の厚さを薄くした後、前記第2の面に、溝を形成し、前記第2の面に、前記溝を埋めるように樹脂層を形成した後、前記第2の面側から、前記基板を分断する半導体装置の作製方法であって、前記溝の幅は、前記基板を分断するときの切削痕の幅より広く、前記基板が分断された後に、前記電極は、半田又は異方性導電膜を用いて他の基板に電気的に接続されることを特徴とする半導体装置の作製方法。

【請求項 2】

基板の第1の面に、半導体素子と、電極と、を形成し、前記第1の面とは反対側の第2の面側から、前記半導体素子及び前記電極が形成された前記基板を研磨して、前記基板の厚さを薄くした後、前記第2の面に、溝を形成し、前記第2の面に、前記溝を埋めるように樹脂層を形成した後、前記第2の面側から、前記基板を分断する半導体装置の作製方法であって、前記基板が分断された後に、前記電極は、半田又は異方性導電膜を用いて他の基板に電気的に接続されることを特徴とする半導体装置の作製方法。

10

20

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体装置及び半導体装置の作製方法に関する。特に半導体装置として光電変換装置に関する。

【背景技術】**【0002】**

光電変換装置の一態様として、波長400nm～700nmの可視光線領域に感度を持つものは光センサ又は可視光センサと呼ばれている。光センサ又は可視光センサは、光信号を検知して情報を読み取る用途、周辺環境の明るさを検知して電子機器等の動作を制御する用途などが知られている。

10

【0003】

例えば、携帯電話機やテレビジョン装置では、表示画面の明るさを、それが置かれた周辺環境の明るさに応じて調節するために光センサが用いられている。（特許文献1参照）。

【0004】

このような、光センサ又は可視光センサを例とする半導体装置は、ガラスやウエハ等の基板上にトランジスタを形成し、次に、基板を切断（分断）することにより形成される。

【0005】

20

基板の分断は、多くの場合において、まず、スクライプ装置を用いて、基板の表面に溝（スクライプラインともいう）を形成する。次に、カッティング装置を用いて、溝に沿って、強制的に基板を分断する。また、レーザービームを用いた基板の分断は、まず、基板にレーザービームを選択的に照射し、局所的に基板を加熱する。次に、加熱した基板の表面を、冷媒により局所的に冷却する。次に、基板に発生する熱応力を利用して亀裂を形成することにより、基板を分断する（例えば、特許文献1参照）。

【特許文献1】特開2001-64029号公報

【発明の開示】**【発明が解決しようとする課題】****【0006】**

30

スクライプ装置を用いた基板の分断では、基板の表面に設けられた層によって、溝が所望の形状に形成されないことがあった。その結果、基板を所望の形状に分断することができず、歩留まりを下げる要因となっていた。また、押し付け力を用いて分断するため、溝から亀裂が生じ易く、分断面に悪影響を与えていた。このような、分断面の外観的な問題は、歩留まりを下げる要因となっていた。亀裂以外にヒビ、カケも発生するが、これらは基板が薄くなり強度が低くなるにつれ発生頻度が多くなる。

【0007】

また、スクライプ装置は、ダイサー等を用いることが多く、このようなダイサー等の刃（ダイシングブレード）は、複数回使用すると摩耗するため、交換する必要がある。ダイシングブレードは高価であるため作製費用の削減が困難である。

40

【0008】

また、レーザービームを用いた基板の切断では、基板を加熱するために基板が変形してしまう。また、基板内に応力が残るために基板に亀裂が発生してしまうことがあった。

【0009】

そこで本発明は、半導体装置が設けられる基板を薄くすることを課題の一とする。また、薄型化された素子基板の製造歩留まりを向上させることを課題の一とする。さらに、薄型化された素子基板の製造コストを低減することを課題の一とする。

【課題を解決するための手段】**【0010】**

本発明は、大面積基板を半導体素子ごとに分断することによって、複数の半導体装置をチ

50

ップ状で取り出す。本発明は、分断方法において、まず、基板の厚さを薄く加工し、分断にかかる工程時間の短縮及び分断に用いるダイサーなど加工手段の摩耗を軽減する。さらに分断工程は、一度に行わずに、まず、基板に半導体素子を分断するための溝を形成し、溝の形成された基板上に樹脂層を設ける。その後、樹脂層及び基板を溝において、切断して、複数の半導体装置に分断（分割）する。

【0011】

従って、本発明の半導体装置の一形態は、基板の第1の面に半導体素子が設けられ、基板の第1の面とは反対の第2の面と、基板の側面の一部と、に樹脂層を有し、基板の側面に段差を有し、基板の幅寸法は、段差よりも先の部分が小さい。よって、基板の断面は、凸字形状ともいえる。また、基板の断面を、逆T字形状と呼んでもよい。さらに、その逆T字形状は、実質的にT字のような形を含んでいればよい。

10

【0012】

本発明の半導体装置の一形態は、基板の第1の面に半導体素子が設けられ、基板の第1の面とは反対の第2の面と、基板の側面の一部と、に樹脂層を有し、基板は断面において、側面が階段状の台形であり、階段状の台形は、上段の厚さが下段の厚さより厚い。溝の形状によっては、台形の上段は下段に向かって湾曲している形状となる。

【0013】

上記構造において、半導体装置の一形態は、樹脂層が接している基板の側面は、裾広がり曲面を有する。また、基板の底面及び上面は四角形であり、底面の面積の方が上面の面積より大きい。

20

【0014】

上記のように本発明の半導体装置は特徴的な形状であるため、半導体装置の表裏の判別が容易であり、機械による半導体装置の自動操作においても誤認を軽減することができる。

【0015】

また、半導体素子は光電変換素子と、光電変換素子の出力を増幅する増幅回路が設けられた光電変換装置を有している。光電変換素子はp型半導体層と、i型半導体層と、n型半導体層が積層された構造を有してもよい。

【0016】

本明細書においてi型半導体とは、該半導体に含まれるp型又はn型を付与する不純物が $1 \times 10^{20} \text{ cm}^{-3}$ 以下の濃度であり、酸素及び窒素が $1 \times 10^{20} \text{ cm}^{-3}$ 以下の濃度であり、暗伝導度に対して光伝導度が100倍以上である半導体を指す。このi型半導体には、周期表第13族又は第15族の不純物元素が含まれるものを含む。すなわち、i型半導体は、価電子制御を目的とした不純物元素を意図的に添加しないときに弱いn型の電気伝導性を示すので、i型半導体層においては、p型を付与する不純物元素を成膜と同時に、或いは成膜後に、意図的又は非意図的に添加されたものを含む。

30

【0017】

本発明の半導体装置の作製方法の一形態において、基板の第1の面に半導体素子を形成する工程と、第1の面とは反対側の第2の面を基板の厚さを小さくする工程と、基板の第2の面に、溝を設ける工程と、第2の面に樹脂層を設ける工程と、基板を分断する工程と、を有し、溝を設ける工程にて形成される溝の幅は、基板を分断する工程にて、基板を分断するときの切削痕の幅より広い。

40

【0018】

前記溝を設ける工程、前記基板分断する工程（以下、分断する工程と略す）では、いずれも切削工具としてダイサー、スクライバー等を用いることができる。好適にはダイサーを用いる。ダイサーで溝を設ける工程、及び素子を分断する工程はダイシングブレードを用いるが、溝を設ける工程に用いるダイシングブレードは、分断する工程に用いるダイシングブレードより、刃の厚みが薄いものを用いる。すなわち、それぞれの切削痕を比較したとき、溝を設ける工程のものの方が広くなるようにする。ここでいう切削痕とは、前記溝を設ける工程の場合は溝の幅、分断する工程の場合は分断前後で基板位置を固定したときに素子間にて基板部材が消失した領域の幅を意味する。

50

【 0 0 1 9 】

前記基板を研磨し、厚さを薄くする工程は、ガラス研磨機、ガラス研削機等を好適に組み合わせて用いることができる。この研磨する工程によりダイシングブレードの消耗を低減することが出来る。また、前記樹脂層を設けることで、厚さの薄い基板をハンドリングする際、および分断する工程の際に、所望の素子にクラックが入ることを低減することができる。さらに、分断後の素子を取り扱う際に素子同士が衝突した場合の、キズ、クラックを低減し、素子の外観検査における歩留まりを向上させることができる。さらに、分断後の基板の厚さが薄いので、本発明の半導体装置が搭載される装置のサイズを小さくすることができる。

【 0 0 2 0 】

切削痕の幅は、溝を設ける工程のものの方が分断する工程のものより広いため、分断する工程にて素子を分断する際に、前記樹脂層を素子の端面に残すことができる。すなわち、前記溝を設ける工程で、溝が設けられた基板側面の領域には樹脂が形成される。一方、前記第1の面、及び分断する工程にてダイシングブレードを用いたとき基板がダイシングブレードに接触した領域には樹脂層は被覆されていない。

【 発明の効果 】

【 0 0 2 1 】

本発明によれば、基板に形成された素子側とは反対の面、および基板端面の一領域を樹脂で被覆することにより、キズ、クラックの発生を低減し、素子の歩留まりを向上することができる。

【 0 0 2 2 】

また、本発明によれば、基板を分断する前に、基板の厚さを薄くすることで、基板を分断加工する際の切削工具の消耗を低減することが可能となる。これにより半導体装置をより安価に製造することができる。

【 0 0 2 3 】

また本発明によれば、基板を分断加工した後の基板の厚さを薄くすることが可能となる。これで、本発明により作製された素子を備えた半導体装置のサイズを小さくすることができる。

【 発明を実施するための最良の形態 】

【 0 0 2 4 】

以下に、本発明の実施の形態を図面に基づいて説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。なお、実施の形態を説明するための全図において、同一部分又は同様な機能を有する部分には同一の符号を付し、その繰り返しの説明は省略する。

【 0 0 2 5 】

(実施の形態 1)

本実施の形態では、半導体素子が形成された基板の分断方法を、図1(A)～図1(D)、図2(A)～図2(C)、図3(A)～図3(B)、図4(A)～図4(B)、図5(A)～図5(D)、及び図6(A)～図6(C)を用いて説明する。ここでは前記半導体素子として光電変換回路の作製された基板を例に挙げる。

【 0 0 2 6 】

分断される半導体素子として、基板上に光電変換素子及び電界効果トランジスタを形成する方法を、図1(A)～図1(D)、図2(A)～図2(C)、図3(A)～図3(B)の、素子の断面図を用いて説明する。図1(A)では基板310として、ガラス基板の一つであるAN100(旭硝子製)を用いる。基板上に形成する電界効果トランジスタとしては、薄膜トランジスタを用いる。基板上に、光電変換素子と薄膜トランジスタを同一工程で作製することができる。そのため、光電変換装置の量産化がし易いといった利点がある。尚、ガラス基板は透光性であり、基板の上面から、又は下面からの光を捉える光電変

10

20

30

40

50

換素子に有効であるが、基板の上面からの光を捉える目的の素子など用途に応じ、シリコンウエハ等を適宜、用いて良い。

【0027】

まず、プラズマCVD法で下地絶縁膜312となる窒素を含む酸化珪素膜（膜厚100nm）を形成し、さらに大気にふれることなく、半導体膜、例えば水素を含む非晶質珪素膜（膜厚54nm）を積層形成する。また、下地絶縁膜312は酸化珪素膜、窒化珪素膜、窒素を含む酸化珪素膜を用いて積層してもよい。例えば、下地絶縁膜312として、酸素を含む窒化珪素膜を50nm、さらに窒素を含む酸化珪素膜を100nm積層した膜を形成してもよい。なお、窒素を含む酸化珪素膜や窒化珪素膜は、ガラス基板からのアルカリ金属などの不純物拡散を防止するブロッキング層として機能する。

10

【0028】

次いで、上記非晶質珪素膜を公知の技術（固相成長法、レーザ結晶化方法、触媒金属を用いた結晶化方法など）により結晶化させて、結晶構造を有する半導体膜（結晶性半導体膜）、例えば多結晶珪素膜を形成する。ここでは、触媒元素を用いた結晶化方法を用いて、多結晶珪素膜を得る。重量換算で10ppmのニッケルを含む酢酸ニッケル溶液をスピナーで添加する。なお、溶液を添加する方法に代えて、スパッタ法でニッケル元素を全面に散布する方法を用いてもよい。次いで、加熱処理を行い結晶化させて結晶構造を有する半導体膜（ここでは多結晶珪素膜）を形成する。ここでは熱処理（500℃、1時間）の後、結晶化のための熱処理（550℃、4時間）を行って多結晶珪素膜を得る。

【0029】

次いで、多結晶珪素膜表面の酸化膜を希フッ酸等で除去する。その後、結晶化率を高め、結晶粒内に残される欠陥を補修するためのレーザ光（XeCl：波長308nm）の照射を大気中、または酸素雰囲気中で行う。

20

【0030】

レーザ光には波長400nm以下のエキシマレーザ光や、YAGレーザの第2高調波又は第3高調波を用いる。ここでは、繰り返し周波数10～1000Hz程度のパルスレーザ光を用い、当該レーザ光を光学系にて100～500mJ/cm²に集光し、90～95%のオーバーラップ率をもって照射し、多結晶珪素膜表面を走査させればよい。本実施の形態では、繰り返し周波数30Hz、エネルギー密度470mJ/cm²でレーザ光の照射を大気中で行なう。

30

【0031】

なお、大気中、又は酸素雰囲気中で行うため、レーザ光の照射により表面に酸化膜が形成される。なお、本実施の形態ではパルスレーザを用いた例を示したが、連続発振のレーザを用いても良い。半導体膜の結晶化に際し、大粒径に結晶を得るためには、連続発振が可能な固体レーザを用い、基本波の第2高調波～第4高調波を適用するのが好ましい。代表的には、連続発振のレーザ光として、Nd：YVO₄レーザ（基本波1064nm）の第2高調波（532nm）や第3高調波（355nm）を適用すればよい。

【0032】

連続発振のレーザを用いる場合には、出力10Wの連続発振のYVO₄レーザから射出されたレーザ光を非線形光学素子により高調波に変換する。また、共振器の中にYVO₄結晶と非線形光学素子を入れて、高調波を射出する方法もある。そして、好ましくは光学系により照射面にて矩形状または楕円形状のレーザ光に成形して、被処理体に照射する。このときのエネルギー密度は0.01～100MW/cm²程度（好ましくは0.1～10MW/cm²）が必要である。そして、10～2000cm/s程度の速度でレーザ光に対して相対的に半導体膜を移動させて照射すればよい。

40

【0033】

次いで、上記レーザ光の照射により形成された酸化膜に加え、オゾン水で表面を120秒処理して合計1～5nmの酸化膜からなるバリア層を形成する。このバリア層は、結晶化させるために添加した触媒元素、例えばニッケル（Ni）を膜中から除去するために形成する。ここではオゾン水を用いてバリア層を形成したが、酸素雰囲気下の紫外線の照射で

50

結晶構造を有する半導体膜の表面を酸化する方法や酸素プラズマ処理により結晶構造を有する半導体膜の表面を酸化する方法やプラズマCVD法やスパッタ法や蒸着法などで1～10nm程度の酸化膜を堆積してバリア層を形成してもよい。また、バリア層を形成する前にレーザ光の照射により形成された酸化膜を除去してもよい。

【0034】

次いで、バリア層上にスパッタ法にてゲッタリングサイトとなるアルゴン元素を含む非晶質珪素膜を10nm～400nm、ここでは膜厚100nmで成膜する。ここでは、アルゴン元素を含む非晶質珪素膜は、シリコンターゲットを用いてアルゴンを含む雰囲気下で形成する。プラズマCVD法を用いてアルゴン元素を含む非晶質珪素膜を形成する場合、成膜条件は、モノシランとアルゴンの流量比($\text{SiH}_4 : \text{Ar}$)を1:99とし、成膜圧力を6.665Paとし、RFパワー密度を0.087W/cm²とし、成膜温度を350とする。

10

【0035】

その後、650に加熱された炉に入れて3分の熱処理を行うことで触媒元素を除去(ゲッタリング)する。これにより結晶構造を有する半導体膜中の触媒元素濃度が低減される。炉に代えてランプアニール装置を用いてもよい。

【0036】

次いで、バリア層をエッチングストッパとして、ゲッタリングサイトであるアルゴン元素を含む非晶質珪素膜を選択的に除去した後、バリア層を希フッ酸で選択的に除去する。なお、ゲッタリングの際、ニッケルは酸素濃度の高い領域に移動しやすい傾向があるため、酸化膜からなるバリア層をゲッタリング後に除去することが望ましい。

20

【0037】

触媒元素を用いて半導体膜の結晶化を行わない場合には、上述したバリア層の形成、ゲッタリングサイトの形成、ゲッタリングのための熱処理、ゲッタリングサイトの除去、バリア層の除去などの工程は不要である。

【0038】

次いで、得られた結晶構造を有する半導体膜(例えば結晶性珪素膜)の表面にオゾン水で薄い酸化膜を形成した後、第1のフォトリソマスクを用いてレジストからなるマスクを形成し、所望の形状にエッチング処理して島状に分離された半導体膜(本明細書では「島状半導体領域331」という)を形成する(図1(A)参照)。島状半導体領域を形成した後、レジストからなるマスクを除去する。

30

【0039】

次いで、必要があればTFETのしきい値を制御するために微量な不純物元素(ホウ素またはリン)のドーピングを行う。ここでは、ジボラン(B_2H_6)を質量分離しないでプラズマ励起したイオンドーピング法を用いる。

【0040】

次いで、フッ酸を含むエッチャントで酸化膜を除去すると同時に島状半導体領域331の表面を洗浄した後、ゲート絶縁膜313となる珪素を主成分とする絶縁膜を形成する。ここでは、プラズマCVD法により115nmの厚さで窒素を含む酸化珪素膜(組成比 $\text{Si} = 32\%$ 、 $\text{O} = 59\%$ 、 $\text{N} = 7\%$ 、 $\text{H} = 2\%$)で形成する。

40

【0041】

次いで、ゲート絶縁膜313上に金属膜を形成した後、第2のフォトリソマスクを用いて、ゲート電極334、配線314及び315、端子電極350を形成する(図1(B)参照)。この金属膜として、例えば窒化タンタル及びタングステン(W)をそれぞれ30nm、370nm積層した膜を用いる。

【0042】

次いで、ゲート電極334、配線314及び315、端子電極350として、上記以外にもチタン(Ti)、タングステン(W)、タンタル(Ta)、モリブデン(Mo)、ネオジム(Nd)、コバルト(Co)、ジルコニウム(Zr)、亜鉛(Zn)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)

50

r)、白金(Pt)、アルミニウム(Al)、金(Au)、銀(Ag)、銅(Cu)から選ばれた元素、または前記元素を主成分とする合金材料又は化合物材料からなる単層膜、或いは、これらの窒化物、例えば、窒化チタン、窒化タングステン、窒化タンタル、窒化モリブデンからなる単層膜を用いることができる。

【0043】

次いで、島状半導体領域331への一導電型を付与する不純物の導入を行って、TF T 113のソース領域又はドレイン領域337の形成を行う(図1(C)参照)。本実施の形態ではnチャネル型TF Tを形成するので、n型の不純物、例えばリン(P)、砒素(As)を島状半導体領域331に導入する。

【0044】

次いで、CVD法により酸化珪素膜を含む第1の層間絶縁膜(図示しない)を50nm形成した後、それぞれの島状半導体領域に添加された不純物元素を活性化処理する工程を行う。この活性化工程は、ランプ光源を用いたラピッドサーマルアニール法(RTA法)、或いはYAGレーザまたはエキシマレーザを裏面から照射する方法、或いは炉を用いた熱処理、或いはこれらの方法のうち、いずれかと組み合わせた方法によって行う。

【0045】

次いで、水素及び酸素を含む窒化珪素膜を含む第2の層間絶縁膜316を、例えば10nmの膜厚で形成する。

【0046】

次いで、第2の層間絶縁膜316上に絶縁物材料から成る第3の層間絶縁膜317を形成する(図1(D)参照)。第3の層間絶縁膜317はCVD法で得られる絶縁膜を用いることができる。本実施の形態においては密着性を向上させるため、第3の層間絶縁膜317として、900nmの膜厚で形成した窒素を含む酸化珪素膜を形成する。

【0047】

次いで、熱処理(300~550℃で1~12時間の熱処理、例えば窒素雰囲気中410℃で1時間)を行い、島状半導体膜を水素化する。この工程は第2の層間絶縁膜316に含まれる水素により島状半導体膜のダングリングボンドを終端させるために行うものである。ゲート絶縁膜313の存在に関係なく島状半導体膜を水素化することができる。

【0048】

また、第3の層間絶縁膜317として、シロキサンを用いた絶縁膜、及びそれらの積層構造を用いることも可能である。シロキサンは、シリコン(Si)と酸素(O)との結合を骨格構造で構成される。置換基として、少なくとも水素を含む化合物(例えばアルキル基、芳香族炭化水素)が用いられる。置換基として、フッ素を用いてもよい。又は置換基として、少なくとも水素を含む化合物及びフッ素を用いてもよい。

【0049】

第3の層間絶縁膜317としてシロキサンを用いた絶縁膜、及びそれらの積層構造を用いた場合は、第2の層間絶縁膜316を形成後、島状半導体膜を水素化するための熱処理を行い、次に第3の層間絶縁膜317を形成することもできる。

【0050】

次いで、第3のフォトリソマスクを用いてレジストからなるマスクを形成し、第1の層間絶縁膜、第2の層間絶縁膜316及び第3の層間絶縁膜317またはゲート絶縁膜313を選択的にエッチングしてコンタクトホールを形成する。そして、レジストからなるマスクを除去する。

【0051】

なお、第3の層間絶縁膜317は必要に応じて形成すればよく、第3の層間絶縁膜317を形成しない場合は、第2の層間絶縁膜316を形成後に第1の層間絶縁膜、第2の層間絶縁膜316及びゲート絶縁膜313を選択的にエッチングしてコンタクトホールを形成する。

【0052】

次いで、スパッタ法で金属積層膜を成膜した後、第4のフォトリソマスクを用いてレジストが

10

20

30

40

50

らなるマスクを形成し、選択的に金属膜をエッチングして、配線 3 1 9、接続電極 3 2 0、端子電極 3 5 1、T F T 1 1 3 のソース電極またはドレイン電極 3 4 1 を形成する。そして、レジストからなるマスクを除去する。なお、本実施の形態の金属膜は、膜厚 1 0 0 n m の T i 膜と、膜厚 3 5 0 n m の S i を微量に含む A l 膜と、膜厚 1 0 0 n m の T i 膜との 3 層を積層したものとする。

【 0 0 5 3 】

また配線 3 1 9、接続電極 3 2 0、端子電極 3 5 1、及び T F T 1 1 3 のソース電極又はドレイン電極 3 4 1 を単層の導電膜により形成する場合は、耐熱性及び導電率等の点からチタン膜 (T i 膜) が好ましい。またチタン膜に変えて、タングステン (W)、タンタル (T a)、モリブデン (M o)、ネオジム (N d)、コバルト (C o)、ジルコニウム (Z r)、亜鉛 (Z n)、ルテニウム (R u)、ロジウム (R h)、パラジウム (P d)、オスミウム (O s)、イリジウム (I r)、白金 (P t) から選ばれた元素、又は前記元素を主成分とする合金材料若しくは化合物材料からなる単層膜、或いは、これらの窒化物、例えば、窒化チタン、窒化タングステン、窒化タンタル、窒化モリブデンからなる単層膜を用いることができる。配線 3 1 9、接続電極 3 2 0、端子電極 3 5 1、及び T F T 1 1 3 のソース電極又はドレイン電極 3 4 1 を単層膜にすることにより、作製工程において成膜回数を減少させることが可能となる。

【 0 0 5 4 】

以上の工程で、多結晶珪素膜を用いたトップゲート型の T F T 1 1 3 を作製することができる。

【 0 0 5 5 】

次いで、導電性の金属膜 (チタン (T i) またはモリブデン (M o) など) を成膜する。この導電性の金属膜は、後に形成される光電変換層 (代表的にはアモルファスシリコン) と反応して合金になりにくい導電性の金属膜を用いる。その後、第 5 のフォトマスクを用いてレジストからなるマスクを形成し、選択的に導電性の金属膜をエッチングして配線 3 1 9 を覆う保護電極 3 1 8、保護電極 3 4 5、保護電極 3 4 6、及び保護電極 3 4 8 を形成する (図 2 (A))。ここではスパッタ法で得られる膜厚 2 0 0 n m の T i 膜を用いる。なお、同様に接続電極 3 2 0、端子電極 3 5 1、T F T 1 1 3 のソース電極またはドレイン電極 3 4 1 も導電性の金属膜で覆われる。従って、導電性の金属膜は、これらの電極における 2 層目の A l 膜が露呈されている側面も覆い、導電性の金属膜は光電変換層へのアルミニウム原子の拡散も防止できる。

【 0 0 5 6 】

ただし、配線 3 1 9、接続電極 3 2 0、端子電極 3 5 1、及び T F T 1 1 3 のソース電極またはドレイン電極 3 4 1 を、単層の導電膜で形成する場合、保護電極 3 1 8、保護電極 3 4 5、保護電極 3 4 6、及び保護電極 3 4 8 は形成しなくてもよい。

【 0 0 5 7 】

次に第 3 の層間絶縁膜 3 1 7 上に、p 型半導体層 1 1 1 p、i 型半導体層 1 1 1 i 及び n 型半導体層 1 1 1 n を含む光電変換層 1 1 1 を形成する。

【 0 0 5 8 】

p 型半導体層 1 1 1 p は、周期表第 1 3 属の不純物元素、例えばホウ素 (B) を含んだセミアモルファス (微結晶、マイクロクリスタルともいう) シリコン膜をプラズマ C V D 法にて成膜して形成すればよい。

【 0 0 5 9 】

微結晶シリコン膜を形成する方法の一例は、シランガス及び水素、又はシランガス及び水素及び希ガスを混合してグロー放電プラズマにより成膜する方法が挙げられる。シランは水素、又は水素及び希ガスで 1 0 倍から 2 0 0 0 倍に希釈される。そのため多量の水素、又は水素及び希ガスが必要とされる。基板の加熱温度は 1 0 0 ~ 3 0 0、好ましくは 1 2 0 ~ 2 2 0 で行う。微結晶シリコン膜の成長表面を水素で不活性化し、微結晶シリコンの成長を促進するためには 1 2 0 ~ 2 2 0 で成膜を行うことが好ましい。成膜処理中、活性種である S i H ラジカル、S i H₂ ラジカル、S i H₃ ラジカルは結晶核を

10

20

30

40

50

基に結晶成長する。また、シラン等のガス中に GeH_4 、 GeF_4 などの水素化ゲルマニウム、フッ化ゲルマニウムを混合する、又はシリコンに炭素又はゲルマニウムを加え、エネルギーバンド幅を調節しても良い。シリコンに炭素を加えた場合、エネルギーバンド幅は広がり、また、シリコンにゲルマニウムを加えた場合、エネルギーバンド幅は狭まる。

【0060】

また、配線 319 及び保護電極 318 は光電変換層 111 の最下層、本実施の形態では p 型半導体層 111p と接している。

【0061】

p 型半導体層 111p を形成したら、さらに i 型半導体層 111i、n 型半導体層 111n を順に形成する。これにより p 型半導体層 111p、i 型半導体層 111i 及び n 型半導体層 111n を有する光電変換層 111 が形成される。

10

【0062】

i 型半導体層 111i としては、例えばプラズマ CVD 法で微結晶シリコン膜を形成すればよい。また n 型半導体層 111n としては、周期表第 15 属の不純物元素、例えばリン (P) を含む微結晶シリコン膜を形成してもよいし、微結晶シリコン膜を形成後、周期表第 15 属の不純物元素を導入してもよい。

【0063】

また p 型半導体層 111p、i 型半導体層 111i、n 型半導体層 111n として、微結晶半導体膜だけではなく、アモルファス半導体膜を用いてもよい。また、前記の触媒やレーザー結晶化处理により形成される多結晶半導体膜を用いてもよい。

20

【0064】

さらには、微結晶シリコン、スマートカット法により形成される単結晶シリコンを用いてもよい。

【0065】

次いで、全面に絶縁物材料 (例えば珪素を含む無機絶縁膜) からなる封止層 324 を厚さ $1\mu\text{m} \sim 30\mu\text{m}$ で形成して図 2 (B) の状態を得る。ここでは絶縁物材料膜として CVD 法により、膜厚 $1\mu\text{m}$ の窒素を含む酸化珪素膜を形成する。CVD 法による絶縁膜を用いることによって密着性の向上を図っている。

【0066】

次いで、封止層 324 をエッチングして開口部を設けた後、スパッタ法により配線 121 及び 122 を形成する。配線 121 及び 122 は、チタン膜 (Ti 膜) (200nm) はスパッタ法により成膜する。

30

【0067】

次いで露出している面を覆って、保護膜 117 を形成する (図 3 (A) 参照)。保護膜 117 として、本実施の形態では窒化珪素膜を用いる。この保護膜 117 により、光電変換層 111 や TFT 113 に、水分や有機物等の不純物が混入するのを防ぐことができる。

【0068】

次いで上層の端子電極が下層の配線 121、もしくは配線 122 と電気的に接続される領域の保護膜をエッチングしてコンタクトホールを形成する。

【0069】

40

次いで保護膜 117 上に、封止膜 118 を形成する。封止膜 118 は後に上層に形成される端子電極の加工時に、エッチングを止めるために形成される。また平坦化膜としても機能する。本実施の形態では、封止膜 118 として、感光性のポリイミドを用い $2.5\mu\text{m}$ の厚さで形成する。封止膜 118 としては、感光性ポリイミドであるオームコート 1012B (ナミックス株式会社製) を用いてもよい。

【0070】

次いで、封止膜 118 上に、例えばニッケル (Ni) ペーストを用い、さらにスパッタ法にてチタン膜 (Ti 膜) (100nm) と、ニッケル膜 (Ni 膜) (300nm) と、金膜 (Au 膜) (50nm) との積層膜を形成する。こうして得られる端子電極 123 及び端子電極 124 の固着強度は 5N を超え、端子電極として十分な固着強度を有している。

50

【 0 0 7 1 】

以上の工程で、半田接続が可能な端子電極 1 2 3 及び端子電極 1 2 4 が形成され、図 3 (B) に示す構造が得られる。

【 0 0 7 2 】

実際には、図 3 (B) の時点で形成された、光電変換層及び T F T 等を含む 1 つの光電変換回路素子は、大面積基板上にそれぞれ素子材料を形成されることで大量生産が可能である。1 枚の大面積基板 (例えば $600\text{ cm} \times 720\text{ cm}$) からは大量の光電変換回路素子 (例えば $2\text{ mm} \times 1.5\text{ mm}$) を製造することができる。その様子を図 4 (A)、図 4 (B) に示す。

【 0 0 7 3 】

図 4 (A) においては、大面積基板 1 6 1 上に、素子層 1 5 1、封止膜 1 1 8、端子電極 1 2 3、1 2 4 が形成されている。素子層 1 5 1 とは、図 4 において、大面積基板 1 6 1 から封止膜 1 1 8 との間に形成されている構造全てを含む (図 3 (B) 参照) 。

【 0 0 7 4 】

隣り合う素子層 1 5 1 の間において、大面積基板 1 6 1 は分断され、個々の素子を有する基板 1 6 4 となる (図 4 (B) 参照) 。なお、ここでは、基板 1 6 4 は樹脂層 1 6 3 に覆われる第 1 の領域と側面が露出する第 2 の領域を有し、基板断面の階段状の台形の上段の厚さとは、第 1 の領域の厚さ 1000 とし、基板断面の階段状の台形の下段の厚さとは、第 2 の領域の厚さ 1001 とする。

【 0 0 7 5 】

このように光電変換層及び T F T 等を含む光電変換素子 1 0 3 が形成された大面積基板 1 6 1 の上面図を図 5 (A) に示す。ここでは説明のため、大面積基板 1 6 1 上に光電変換素子 1 0 3 が 2 つ形成されている状態を示す。図 5 (A) において、光電変換素子 1 0 3 の大きさ (従って、分割された半導体装置の大きさ) は、 $2\text{ mm} \times 1.5\text{ mm}$ 、 $2\text{ mm} \times 1.2\text{ mm}$ 、 $1\text{ mm} \times 1.2\text{ mm}$ 程度とすることができる。

【 0 0 7 6 】

この基板を分断する工程を、線 A B における断面図である図 5 (B)、図 5 (C)、図 5 (D)、図 6 (A)、図 6 (B)、を用いて説明する。ここでは光電変換素子 1 0 3 を下側に示した。

【 0 0 7 7 】

この光電変換素子 1 0 3 が形成された面にダイシングテープを貼り、図 5 (C) の様に、研磨装置を用いて、大面積基板 1 6 1 の光電変換素子 1 0 3 が形成された面とは反対側の面より、大面積基板 1 6 1 を研磨する。この研磨工程は、後にダイサーを用いて大面積基板 1 6 1 を分断するとき、ダイシングブレードの刃の消耗を低減するために行う。ここでは厚さ 0.5 mm の大面積基板 1 6 1 を、厚さ 0.25 mm となるまで研磨する。研磨する手段については、研磨機、研削機等を組み合わせて用いることができる。研磨工程では研磨布を荒いものと、細かいものとを用い、2 段階以上設けると良い。

【 0 0 7 8 】

次いで、図 5 (D) に示すように、余白の部分の大面積基板 1 6 1 を、大面積基板 1 6 1 の途中まで削って除去し (本明細書では「ハーフカット」ともいう)、溝 1 6 2 を形成する。

【 0 0 7 9 】

本実施の形態では、溝 1 6 2 を形成する工程すなわち溝を設ける工程にて、溝 1 6 2 の深さを、大面積基板 1 6 1 の深さの半分とする。具体的には、幅 0.16 mm のダイシングブレードにより溝 1 6 2 を深さ $0.03\text{ mm} \sim 0.05\text{ mm}$ 程度に形成する。

【 0 0 8 0 】

そして、ダイシングテープをはがした後、溝 1 6 2 の上から、スピナーを用いて樹脂コート処理を施し、図 6 (A) のように樹脂層 1 6 3 を形成する。

【 0 0 8 1 】

衝撃吸収材として機能する樹脂層を形成すると、半導体装置に、より耐ストレス性を付与

10

20

30

40

50

することができる。例えば、本発明の樹脂層が設けられた半導体装置においては、約 20 N の圧力を加えても破損することなく耐えることができる。

【0082】

樹脂層の材料としてはポリイミド (polyimide)、芳香族ポリアミド、ポリベンゾイミダゾール (polybenzimidazole) などの耐熱性高分子、又はシロキサン樹脂を用いてもよい。また、ポリビニルアルコール、ポリビニルブチラールなどのビニル樹脂、エポキシ樹脂、フェノール樹脂、ノボラック樹脂、アクリル樹脂、メラミン樹脂、ウレタン樹脂等の樹脂材料を用いてもよい。ここでは材料としてアクリルを用いる。

【0083】

また樹脂層 163 は、被覆性の良い塗布条件にて、厚さは 100 nm ~ 1000 μm (好ましくは膜厚 1 μm ~ 20 μm) にて形成する。ここでは 6 μm の厚さにてアクリルを形成する。

【0084】

さらに、前記樹脂層 163 にダイシングテープを貼り付け、図 6 (B) のように、溝 162 に重なりかつ内側を 0.1 mm のダイシングブレードを用いて、大面積基板 161 と樹脂層 163 をカットする。これを分断する工程と記す。分断する工程で用いるダイシングブレードの幅は、溝を設ける工程で用いるダイシングブレードの幅より狭いものを用いる。これにより、光電変換素子 103 が形成された基板 164 の端面の部分に樹脂層 163 を形成することができる。尚、ダイシングブレードは基板の光電変換素子 103 が形成されている面からでも、あるいは光電変換素子 103 が形成されている面とは反対の面からでも、カットすることができる。本実施の形態では、基板に設けられたマーカを読みとり基板位置を確認しやすい都合から、基板の光電変換素子 103 が形成されている面からカットする。

【0085】

樹脂層の形成条件にも因るが、このときガラスと樹脂層は、一例として図 6 (C) に示されるような形状となる。素子のうち、この分断する工程にてダイシングブレードが基板母材と触れた部分は基板が露出しているものの、それ以外の部分は樹脂で被覆されている。樹脂層 163 は、角の部分は丸みを帯びている。

【0086】

また、基板端部での被覆性を向上させるために、基板の厚さは樹脂層と比較して厚いため、樹脂層も厚くすると好ましい。樹脂層を厚く形成するために積層構造としてもよい。図 15 に、樹脂層を積層する例を示す。

【0087】

図 15 (A) は、図 6 (A) と対応しており、大面積基板 161 において、光電変換素子 103 が形成されている面とは反対の面に樹脂層 163 が形成されている。次に樹脂層 163 上にさらに樹脂層を形成し、樹脂層 170 を形成する。本実施の形態では、樹脂層 163 と同材料の樹脂層を積層する (図 15 (B) 参照。)。図 6 と同様にダイシングテープで固定した樹脂層 170 及び大面積基板 161 を、ダイシングブレードによって分断し、端面に樹脂層が設けられ、かつ光電変換素子 103 が形成された基板 164 を形成する (図 15 (C) 参照。)。以上の工程で、形成される図 15 (C) の半導体装置は、図 6 より樹脂層を厚く形成しているために、基板 164 と樹脂層端部とが一致する形状となる。

【0088】

衝撃吸収材として機能する樹脂層を積層すると、半導体集積回路に、より耐ストレス性を付与することができる。

【0089】

また、本発明では、溝を形成し、溝上に樹脂層を形成するので、溝底面に厚く樹脂層を形成することができる。さらに樹脂層を形成後、樹脂層と基板を積層して切断するため、半導体装置の側面において樹脂層の端部と基板の端部とが一致する。半導体装置の側面にお

10

20

30

40

50

いて基板の上側の端部が露出しないために、基板の端部の破損や欠けを防止することができる。また、樹脂層を積層により厚く形成すると、半導体装置の側面において基板の端部と樹脂層の端部との距離を長くすることができるため、より基板端部に与えるダメージを軽減することができる。

【0090】

このようにして、光電変換素子103が形成された基板164は、さらに端子電極123、124の部分にて、半田363及び364で基板360へと実装される(図3(B)参照)。なお基板360上の電極361は、半田363で端子電極123に実装されている。また基板360の電極362は、半田364にて端子電極124に実装されている。

【0091】

図3(B)に示す光電変換素子において、光電変換層111に入射する光は、透光性を有する基板164及び基板360を用いることにより、基板164側及び基板360側の両方から入ることができる。

【0092】

半導体装置において、樹脂層が光電変換素子側に露出しないために、半田や異方性導電膜を用いて実装する際に行う加熱処理に対しても耐熱性を持たせることができる。

【0093】

樹脂層163において、色素を含むものを用いれば、完成される光電変換素子はカラーセンサーとして用いることができる。例えば樹脂層が青色であれば、青色に反応するカラーセンサーとなる。また、樹脂層に接する基板の厚みが薄ければ、基板表面から入射した光のうち基板側面を通過、もしくは吸収される割合を減らすことができる。そのため、受光可能な角度を広くすることができる。

【0094】

以上の様な作製方法にて、光電変換素子を作製すれば、単価を安く、かつ歩留まりを向上させることができる。尚、素子の一例として光電変換素子を挙げたが、本発明は素子の切削方法に特徴があり、基板から分断させて作製される素子であれば何れにも適用できる。

【0095】

(実施の形態2)

実施の形態1で説明したnチャネル型トランジスタ及びpチャネル型トランジスタとして、様々な形態の電界効果トランジスタを用いることが出来る。よって、用いるトランジスタの種類に限定はない。例えば、非晶質シリコン、多結晶シリコン、微結晶シリコンなどに代表される非単結晶半導体膜を有する薄膜トランジスタ(TFT)などを用いることが出来る。TFTを用いる場合、様々なメリットがある。例えば、単結晶シリコンの場合よりも低い温度で製造できるため、製造コストの削減、又は製造装置の大型化を図ることができる。製造装置を大きくできるため、大型基板上に製造できる。そのため、同時に多くの個数の光電変換装置を製造できるため、低コストで製造できる。さらに、製造温度が低いため、耐熱性の弱い基板を用いることができる。そのため、透光性基板上にトランジスタを製造できる。そして、透光性基板上のトランジスタを用いて光電変換素子での光の透過を制御することが出来る。

【0096】

なお、多結晶シリコンを製造するときに、実施の形態1で示されるような触媒(ニッケルなど)を用いることにより、結晶性をさらに向上させ、電気特性のよいトランジスタを製造することが可能となる。その結果、高速で動作させることが必要となる回路を基板上に一体に形成することが出来る。なお、微結晶シリコンを製造するときに、触媒(ニッケルなど)を用いることにより、結晶性をさらに向上させ、電気特性のよいトランジスタを製造することが可能となる。このとき、レーザを照射せずに、熱処理を加えるだけで、結晶性を向上させることができる。結晶化のためにレーザを用いない場合は、シリコンの結晶性のムラを抑えることができる。そのため、トランジスタ間の特性のばらつきを低減することができる。なお、触媒(ニッケルなど)を用いずに、多結晶シリコンや微結晶シリコンを製造することは可能である。

10

20

30

40

50

【0097】

または、半導体基板やSOI基板などを用いてトランジスタを形成することが出来る。これらにより、特性やサイズや形状などのバラツキが少なく、電流供給能力が高く、サイズの小さいトランジスタを製造することができる。これらのトランジスタを用いると、回路の低消費電力化、又は回路の高集積化を図ることができる。

【0098】

または、酸化亜鉛、シリコンゲルマニウム、ガリウム砒素、酸化スズ、IZO（酸化インジウム酸化亜鉛）、ITO（酸化インジウム・スズ）、 $a\text{-InGaZnO}$ などの化合物半導体又は酸化物半導体を有するトランジスタや、さらに、これらの化合物半導体または酸化物半導体を薄膜化した薄膜トランジスタなどを用いることが出来る。これらにより、製造温度を低くでき、例えば、室温でトランジスタを製造することが可能となる。その結果、耐熱性の低い基板、例えばプラスチック基板やフィルム基板に直接トランジスタを形成することが出来る。

10

【0099】

または、インクジェットや印刷法を用いて形成したトランジスタなどを用いることが出来る。これらにより、室温、低真空度、又は大型基板上にトランジスタを製造することができる。また、マスク（レチクル）を用いなくてもトランジスタを製造することが可能となるため、トランジスタのレイアウトを容易に変更することが出来る。さらに、レジストを用いる必要がないので、材料費が安くなり、工程数を削減できる。さらに、基板上の必要な部分にのみ膜を付けるため、全面に成膜した後でエッチングする、という製法よりも、材料が無駄にならず、低コストにできる。

20

【0100】

または、有機半導体やカーボンナノチューブを有するトランジスタ等を用いることができる。これらにより、曲げることが可能な基板上にトランジスタを形成することが出来る。そのため、衝撃に強くできる。

【0101】

また、電界効果トランジスタは、様々なタイプを用いることができ、様々な基板上に形成させることができる。したがって、所定の機能を実現させるために必要な回路の全てが、同一の基板上に形成されていてもよい。例えば、所定の機能を実現させるために必要な回路の全てが、ガラス基板、プラスチック基板、単結晶基板、またはSOI基板上に形成されていてもよく、さまざまな基板上に形成されていてもよい。なお本実施の形態の光電変換装置は、薄膜トランジスタを用いて電界効果トランジスタを構成することにより、ガラス基板等の透光性基板上に形成することが出来る。そのため、光電変換素子を基板上面に形成する場合に基板上面の片側からの光のみの受光に限らずに、基板の裏面から基板を透過した光を光電変換素子で受光することが可能になるため、光の受光効率を高めること事ができるという効果がある。

30

【0102】

なお、本実施の形態は、本明細書の他の実施の形態の技術的要素と組み合わせて行うことができる。

【0103】

（実施の形態3）

本実施の形態では、本発明の光電変換装置に筐体を形成して光の入射する方向を制御した例を、図7及び図8を用いて説明する。

40

【0104】

図7は、図3（B）の光電変換装置に、基板360上の電極361、362を半田363、364を介して端子電極123、124に実装した後に、筐体601を形成して、光電変換層111に入射する光を、基板164側からではなく、基板360側からのみ光を入射するようにしたものである。筐体601には、光電変換層111が形成される領域に光を入射できるように開口部が設けられている。

【0105】

50

図 7 においては、配線 1 2 1 が存在しているが、基板 3 6 0 側から入射した光は、封止層 3 2 4 を通して光電変換層 1 1 1 に斜めに入射するので光電流を発生させ、光を検知することが可能である。

【 0 1 0 6 】

また、筐体 6 0 1 は、光を遮断する機能を有する材料なら何を用いてもよく、例えば金属材料や黒色顔料を有する樹脂材料等を用いて形成すればよい。

【 0 1 0 7 】

図 8 では、図 3 (B) の光電変換装置に、基板 3 6 0 上の電極 3 6 1、3 6 2 を半田 3 6 3、3 6 4 を介して端子電極 1 2 3、1 2 4 に実装した後に、筐体 6 0 1 を形成して、光電変換層 1 1 1 に入射する光を、基板 3 6 0 側からではなく、基板 1 6 4 側からのみ光を入射するようにしたものである。筐体 6 0 1 には、基板 1 6 4 側の光電変換層 1 1 1 が形成される領域に光を入射できるように開口部が設けられている。

10

【 0 1 0 8 】

図 8 において、基板 1 6 4 側から入射した光は、透光性を有する樹脂層 1 6 3 を通して光電変換層 1 1 1 に斜めに入射するので光電流を発生させ、光を検知することが可能である。

【 0 1 0 9 】

なお本実施の形態は、本明細書の他の実施の形態の技術的要素と組み合わせて行うことができる。

【 0 1 1 0 】

20

(実施の形態 4)

本実施の形態では、本発明により得られた光電変換装置を様々な電子機器に組み込んだ例について説明する。本発明が適用される電子機器として、コンピュータ、ディスプレイ、携帯電話、テレビなどが挙げられる。それらの電子機器の具体例を図 9、図 1 0 (A)、図 1 0 (B)、図 1 1 (A)、図 1 1 (B)、図 1 2、図 1 3 (A) 及び図 1 3 (B) に示す。

【 0 1 1 1 】

図 9 は携帯電話であり、本体 (A) 7 0 1、本体 (B) 7 0 2、筐体 7 0 3、操作キー 7 0 4、音声出力部 7 0 5、音声入力部 7 0 6、回路基板 7 0 7、表示パネル (A) 7 0 8、表示パネル (B) 7 0 9、蝶番 7 1 0、透光性材料部 7 1 1、光電変換装置 7 1 2 を有している。本発明は光電変換装置 7 1 2 に適用することができる。

30

【 0 1 1 2 】

光電変換装置 7 1 2 は透光性材料部 7 1 1 を透過した光を検知し、検知した外部光の照度に合わせて表示パネル (A) 7 0 8 及び表示パネル (B) 7 0 9 の輝度コントロールを行い、光電変換装置 7 1 2 で得られる照度に合わせて操作キー 7 0 4 の照明制御を行う。これにより携帯電話の消費電流を抑えることができる。

【 0 1 1 3 】

図 1 0 (A) 及び図 1 0 (B) に携帯電話の別の例を示す。図 1 0 (A) 及び図 1 0 (B) において、本体 7 2 1、筐体 7 2 2、表示パネル 7 2 3、操作キー 7 2 4、音声出力部 7 2 5、音声入力部 7 2 6、光電変換装置 7 2 7、光電変換装置 7 2 8 を示している。

40

【 0 1 1 4 】

図 1 0 (A) に示す携帯電話では、本体 7 2 1 に設けられた光電変換装置 7 2 7 により外部の光を検知することにより表示パネル 7 2 3 及び操作キー 7 2 4 の輝度を制御することが可能である。

【 0 1 1 5 】

また図 1 0 (B) に示す携帯電話では、図 1 0 (A) の構成に加えて、本体 7 2 1 の内部に光電変換装置 7 2 8 を設けている。光電変換装置 7 2 8 により、表示パネル 7 2 3 に設けられているバックライトの輝度を検出することも可能となる。

【 0 1 1 6 】

図 1 1 (A) はコンピュータであり、本体 7 3 1、筐体 7 3 2、表示部 7 3 3、キーボー

50

ド 7 3 4、外部接続ポート 7 3 5、ポインティングデバイス 7 3 6 等を含む。

【 0 1 1 7 】

また図 1 1 (B) は表示装置でありテレビ受像器などがこれに当たる。本表示装置は、筐体 7 4 1、支持台 7 4 2、表示部 7 4 3 などによって構成されている。

【 0 1 1 8 】

図 1 1 (A) のコンピュータに設けられる表示部 7 3 3、及び図 1 1 (B) に示す表示装置の表示部 7 4 3 として、液晶パネルを用いた場合の詳しい構成を図 1 2 に示す。

【 0 1 1 9 】

図 1 2 に示す液晶パネル 7 6 2 は、筐体 7 6 1 に内蔵されており、基板 7 5 1 a 及び基板 7 5 1 b、基板 7 5 1 a 及び基板 7 5 1 b に挟まれた液晶層 7 5 2、偏光フィルタ 7 5 2 a 及び偏光フィルタ 7 5 2 b、及びバックライト 7 5 3 等を有している。また筐体 7 6 1 には光電変換装置 7 5 4 が形成されている。

10

【 0 1 2 0 】

本発明を用いて作製された光電変換装置 7 5 4 はバックライト 7 5 3 からの光量を検知し、その情報がフィードバックされて液晶パネル 7 6 2 の輝度が調節される。

【 0 1 2 1 】

図 1 3 (A) 及び図 1 3 (B) は、本発明の光電変換装置をカメラ、例えばデジタルカメラに組み込んだ例を示す図である。図 1 3 (A) は、デジタルカメラの前面方向から見た斜視図、図 1 3 (B) は、後面方向から見た斜視図である。図 1 3 (A) において、デジタルカメラには、リリースボタン 8 0 1、メインスイッチ 8 0 2、ファインダ窓 8 0 3、フラッシュ 8 0 4、レンズ 8 0 5、鏡胴 8 0 6、筐体 8 0 7 が備えられている。

20

【 0 1 2 2 】

また、図 1 3 (B) において、ファインダ接眼窓 8 1 1、モニター 8 1 2、操作ボタン 8 1 3 が備えられている。

【 0 1 2 3 】

リリースボタン 8 0 1 は、半分の位置まで押下されると、焦点調整機構および露出調整機構が作動し、最下部まで押下されるとシャッターが開く。

【 0 1 2 4 】

メインスイッチ 8 0 2 は、押下又は回転によりデジタルカメラの電源の ON / OFF を切り替える。

30

【 0 1 2 5 】

ファインダ窓 8 0 3 は、デジタルカメラの前面のレンズ 8 0 5 の上部に配置されており、図 1 3 (B) に示すファインダ接眼窓 8 1 1 から撮影する範囲やピントの位置を確認するための装置である。

【 0 1 2 6 】

フラッシュ 8 0 4 は、デジタルカメラの前面上部に配置され、被写体輝度が低いときに、リリースボタンが押下されてシャッターが開くと同時に補助光を照射する。

【 0 1 2 7 】

レンズ 8 0 5 は、デジタルカメラの正面に配置されている。レンズは、フォーカシングレンズ、ズームレンズ等により構成され、図示しないシャッター及び絞りと共に撮影光学系を構成する。また、レンズの後方には、CCD (Charge Coupled Device) 等の撮像素子が設けられている。

40

【 0 1 2 8 】

鏡胴 8 0 6 は、フォーカシングレンズ、ズームレンズ等のピントを合わせるためにレンズの位置を移動するものであり、撮影時には、鏡胴を繰り出すことにより、レンズ 8 0 5 を手前に移動させる。また、携帯時は、レンズ 8 0 5 を沈銅させてコンパクトにする。なお、本実施の形態においては、鏡胴を繰り出すことにより被写体をズーム撮影することができる構造としているが、この構造に限定されるものではなく、筐体 8 0 7 内での撮影光学系の構成により鏡胴を繰り出さずともズーム撮影が可能なデジタルカメラでもよい。

【 0 1 2 9 】

50

ファインダ接眼窓 8 1 1 は、デジタルカメラの後面上部に設けられており、撮影する範囲やピントの位置を確認する際に接眼するために設けられた窓である。

【 0 1 3 0 】

操作ボタン 8 1 3 は、デジタルカメラの後面に設けられた各種機能ボタンであり、セットアップボタン、メニューボタン、ディスプレイボタン、機能ボタン、選択ボタン等により構成されている。

【 0 1 3 1 】

本発明の光電変換装置を図 1 3 (A) 及び図 1 3 (B) に示すカメラに組み込むと、光電変換装置が光の有無及び強さを感じることができ、これによりカメラの露出調整等を行うことができる。本発明の光電変換装置は、光電変換回路を構成する電界効果トランジスタ数を削減し、実装面積を小さくすることが可能なため、装置を小型化することができる。光電変換回路を具備する光センサのような部品の小型化は、携帯用電子機器に利用する場合に特に有用である。

10

【 0 1 3 2 】

また本発明の光電変換装置はその他の電子機器、例えばプロジェクションテレビ、ナビゲーションシステム等に応用することが可能である。すなわち光を検出する必要のあるものであればいかなるものにも用いることが可能である。

【 0 1 3 3 】

なお本実施の形態は、本明細書の他の実施の形態の技術的要素と組み合わせて行うことができる。

20

【 0 1 3 4 】

(実施の形態 5)

本実施の形態では、カラーセンサとして機能する半導体装置にブラックマトリクスやカラーフィルタなどを有する基板を設ける構成例を、図 1 6 を用いて説明する。

【 0 1 3 5 】

図 1 6 (A) に示す半導体装置は、光電変換素子 1 8 0、大面積基板より分断された基板 1 8 1、樹脂層 1 8 2、絶縁層 1 8 4、着色層 1 8 5 a、1 8 5 b、1 8 5 c、遮光層 1 8 6 a、1 8 6 b が形成された基板 1 8 3 を有している。

【 0 1 3 6 】

着色層 1 8 5 a、1 8 5 b、1 8 5 c はカラーフィルタとして機能し、本実施の形態では、赤色 (R)、緑色 (G)、青色 (B) とそれぞれ異なる色を有している。遮光層 1 8 6 a、1 8 6 b はブラックマトリクスとして機能し、着色層 1 8 5 a、1 8 5 b、1 8 5 c 及び光電変換素子 1 8 0 へ外部からの不適切な光が照射し、誤作動を生じないように光を遮断する機能を有する。また、着色層及び遮光層は基板 1 8 1 側に形成してもよい。

30

【 0 1 3 7 】

樹脂層 1 8 2 は、基板 1 8 1 の一部と接して、絶縁層 1 8 4、着色層 1 8 5 a、1 8 5 b、1 8 5 c、遮光層 1 8 6 a、1 8 6 b が形成された基板 1 8 3 を覆うように形成されている。図 1 6 (A) においては基板 1 8 1 及び基板 1 8 3 を、絶縁層 1 8 4 を介して貼り合わせた後、基板 1 8 3 及び絶縁層 1 8 4 の一部を分割するように除去して溝を形成し、樹脂層 1 8 2 を形成後、樹脂層 1 8 2 及び基板 1 8 1 を分断して作製することができる。また、基板 1 8 1 及び基板 1 8 3 を、絶縁層 1 8 4 を介して貼り合わせる前に、基板 1 8 3 及び絶縁層 1 8 4 を分割し、分割された基板 1 8 3 及び絶縁層 1 8 4 を基板 1 8 1 に貼り合わせてもよい。

40

【 0 1 3 8 】

図 1 6 (B) は、図 1 6 (A) において、基板 1 8 1 の一部まで除去し溝を形成する例であり、樹脂層 1 8 2 は、基板 1 8 1 の側面の一部も覆っている。

【 0 1 3 9 】

図 1 6 (C) は、図 1 6 (A) において、基板 1 8 3 を一部残存させるように除去し溝を形成する例であり、樹脂層 1 8 2 は、基板 1 8 3 の側面の一部のみを覆っている。

【 0 1 4 0 】

50

このように、一つの半導体装置に複数の色のカラーフィルタを設ける構成とすることもできる。本発明を用いて光電変換素子を有する半導体装置を作製すれば、カラーセンサを単価を安く、かつ歩留まりを向上させることができる。

【0141】

なお本実施の形態は、本明細書の他の実施の形態の技術的要素と組み合わせて行うことができる。

【実施例1】

【0142】

実施例1では、本発明により形成される素子の断面形状を、顕微鏡写真を用いて説明する。

10

【0143】

ここでは、実施の形態1のように光電変換素子を形成した例を示す。尚、ここでは厚さ0.5mmの大面積基板161を、厚さ0.25mmとなるまでCMP法にて研磨し、溝を設ける工程では幅0.16mmのダイシングブレードにより溝を深さ0.03mm~0.05mm程度形成し、アクリルを6μmの厚さにて形成した。また、分断する工程では0.1mmのダイシングブレードを用いて分断した。

【0144】

図14(A)では、分断されて形成された基板164の断面形状を示す。基板164には光電変換素子が形成され、端子電極123及び端子電極124が上部に見られる。尚、基板164の厚さは0.25mmすなわち250μmを狙ったが、実際の厚さは283μmであった。尚、図14(A)、図14(B)図14(C)、とも縮尺を図の左側に示す。

20

【0145】

図14(B)では、基板164の端部の断面形状を示す。端部には樹脂層163が形成されている。樹脂層163はガラスの厚さ方向において下半分には厚く形成されており、局所的には30μm程度の厚さとなっている。樹脂層163は、内側に凸となるような丸みを帯びている。また基板の上半分すなわち端子電極123が形成されている面に近い方の側面には、分断する工程にてダイシングブレードが基板に触れており、樹脂層163は形成されていない。

【0146】

図14(C)では、基板164の底面すなわち端子電極123が形成されている面と反対の面の断面形状を示す。樹脂層163の狙い形成膜厚は6μmであるが、ここでは6.4μmにて形成されている。

30

【0147】

従って、本発明の半導体装置は、基板の第1の面に半導体素子が設けられ、基板の第1の面とは反対の第2の面と、基板の側面の一部と、に樹脂層を有し、基板の側面に段差を有し、基板の幅寸法は、段差よりも先の部分が小さい。よって、基板の断面は、凸字形状ともいえる。

【0148】

また、本発明の半導体装置は、基板の第1の面に半導体素子が設けられ、基板の第1の面とは反対の第2の面と、基板の側面の一部と、に樹脂層を有し、基板は断面において、側面が階段状の台形であり、階段状の台形は、上段の厚さが下段の厚さより厚い。溝の形状によっては、台形の上段は下段に向かって湾曲している形状となる。

40

【0149】

上記構造において、半導体装置の一形態は、樹脂が接している基板の側面は、裾広がりの曲面を有する。また、基板の底面及び上面は四角形であり、底面の面積の方が上面の面積より大きい。

【0150】

上記のように本発明の半導体装置は複雑な形状であるため、半導体装置の天地左右の判別が容易であり、機械による自動操作においても誤認を軽減することができる。

【0151】

50

このように、樹脂層 1 6 3 が形成された基板 1 6 4 は、物理的衝撃を緩和し、外観上のキズ、ヒビ等の発生が低減され、製造歩留まりが向上したものとなる。

【図面の簡単な説明】

【 0 1 5 2 】

【図 1】本発明の半導体装置の作製工程を示す図。

【図 2】本発明の半導体装置の作製工程を示す図。

【図 3】本発明の半導体装置の作製工程を示す図。

【図 4】本発明の半導体装置の作製工程を示す図。

【図 5】本発明の半導体装置の作製工程を示す図。

【図 6】本発明の半導体装置の断面図。

10

【図 7】本発明の半導体装置の断面図。

【図 8】本発明の半導体装置の断面図。

【図 9】本発明の半導体装置を実装した装置を示す図。

【図 10】本発明の半導体装置を実装した装置を示す図。

【図 11】本発明の半導体装置を実装した装置を示す図。

【図 12】本発明の半導体装置を実装した装置を示す図。

【図 13】本発明の半導体装置を実装した装置を示す図。

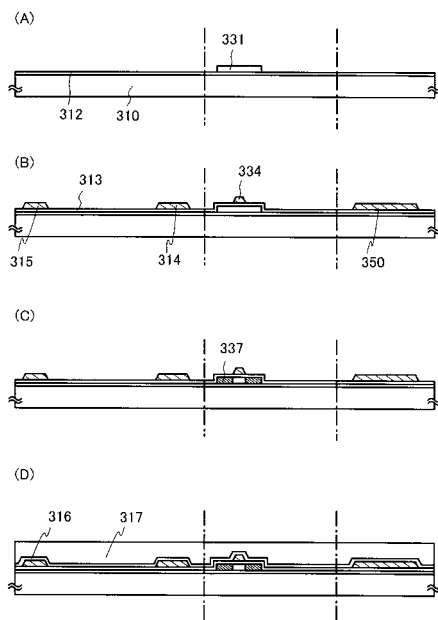
【図 14】本発明の半導体装置の断面写真。

【図 15】本発明の半導体装置の作製工程を示す図。

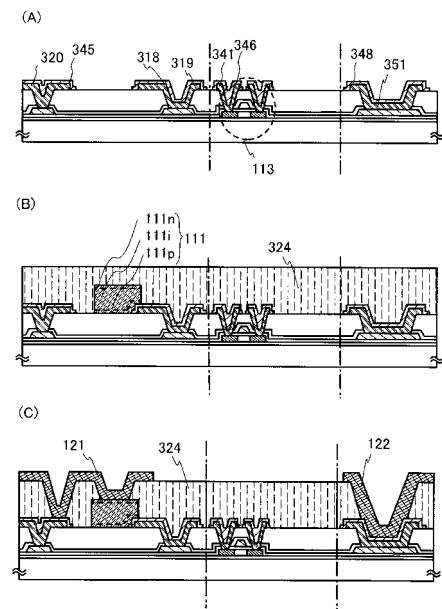
【図 16】本発明の半導体装置の作製工程を示す図。

20

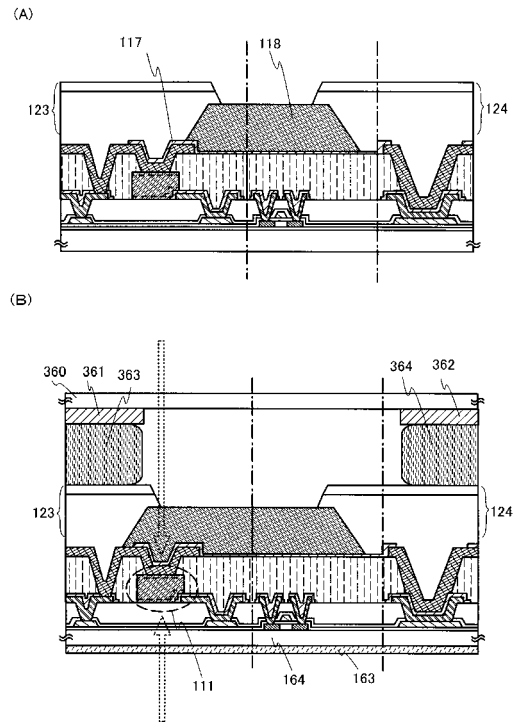
【図 1】



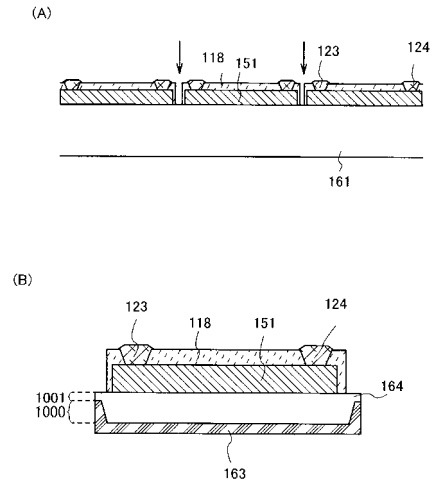
【図 2】



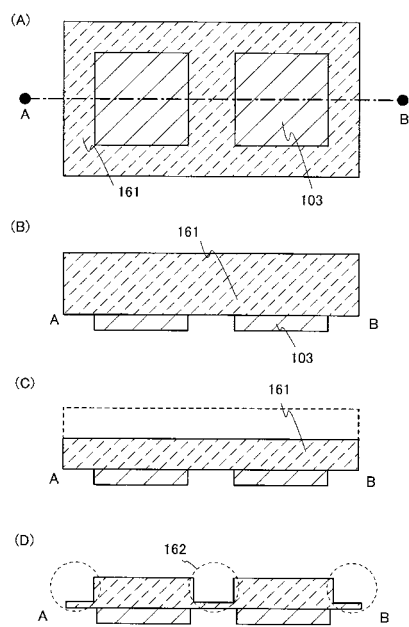
【図 3】



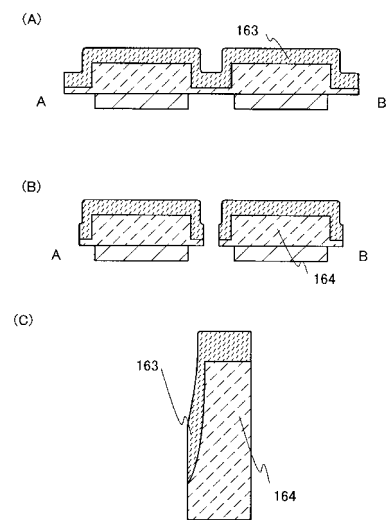
【図 4】



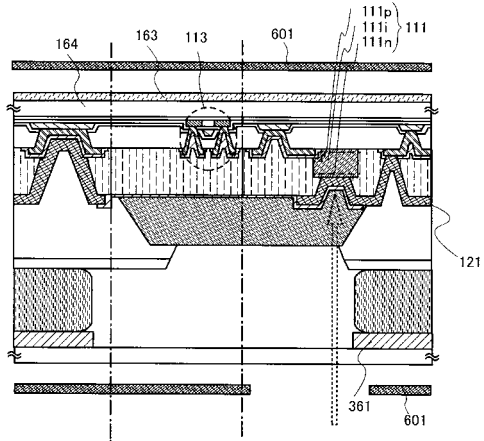
【図 5】



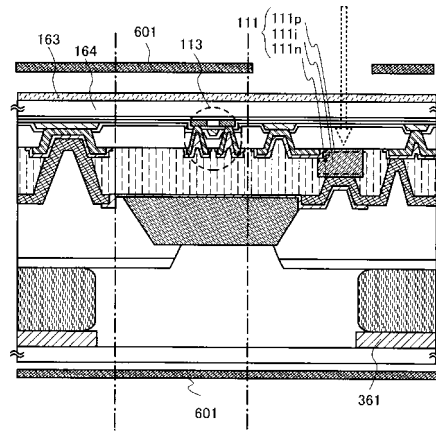
【図 6】



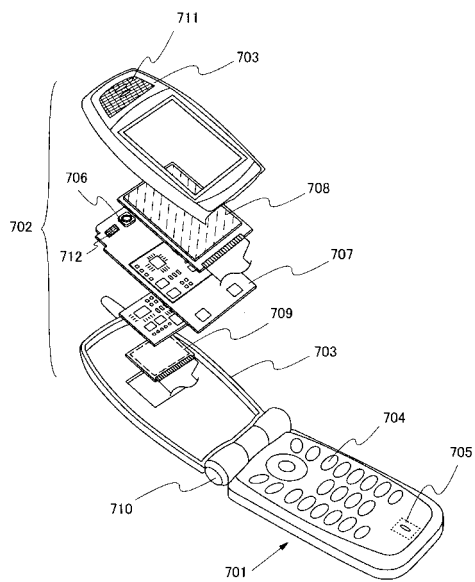
【圖 7】



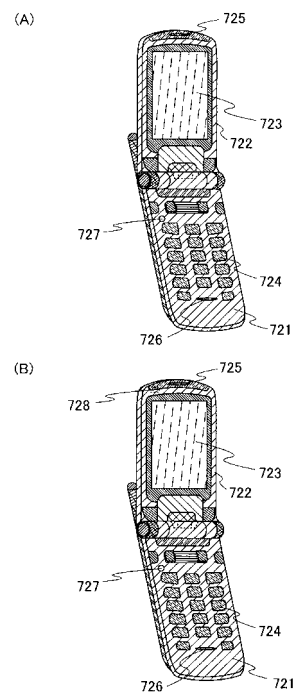
【圖 8】



【 図 9 】

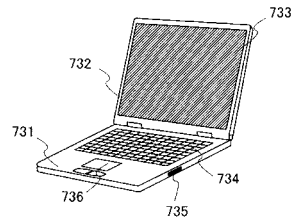


【 図 1 0 】

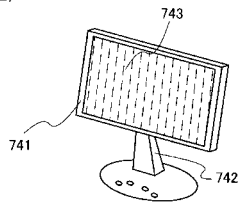


【図 11】

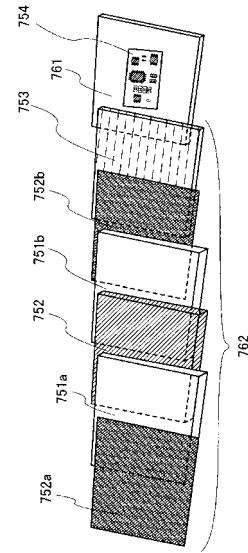
(A)



(B)

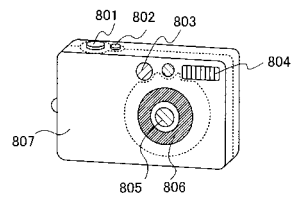


【図 12】

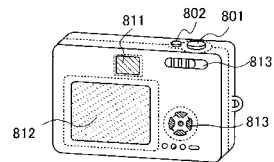


【図 13】

(A)

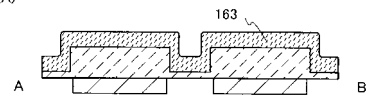


(B)

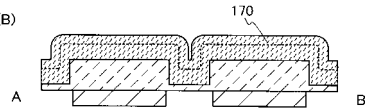


【図 15】

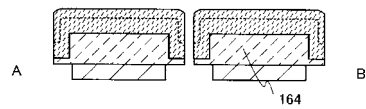
(A)



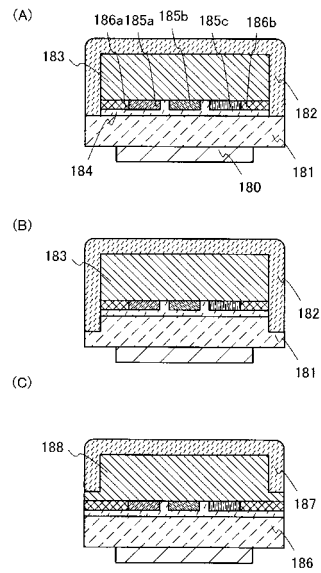
(B)



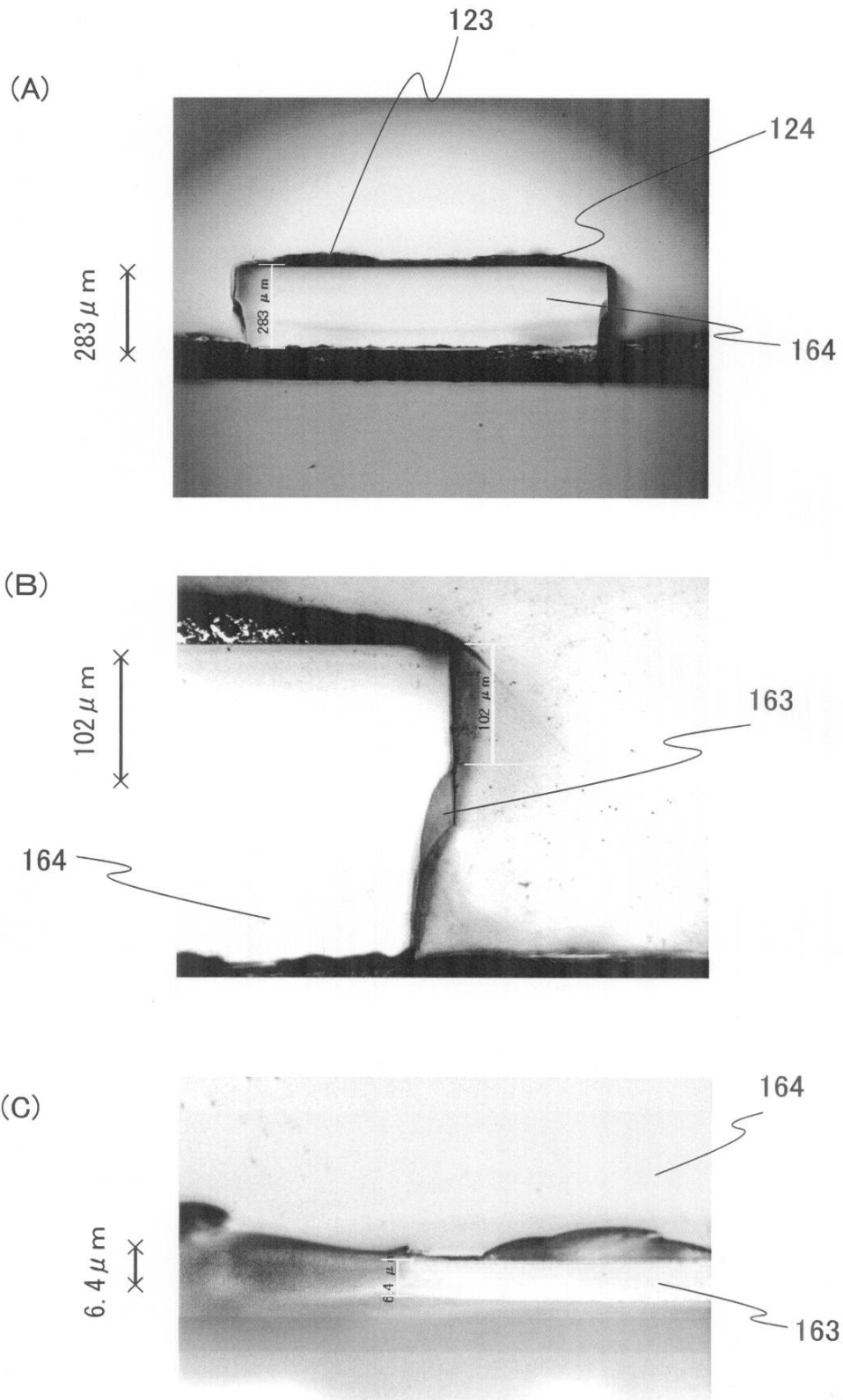
(C)



【図 16】



【図 14】



フロントページの続き

(72)発明者 安達 広樹
栃木県下都賀郡都賀町大字升塚 1 6 1 - 2 アドバンスト フィルム デバイス インク株式会
社内

(72)発明者 山崎 舜平
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

審査官 眞壁 隆一

(56)参考文献 特開 2 0 0 4 - 3 4 9 2 7 5 (J P , A)
特開 2 0 0 2 - 0 6 4 1 1 2 (J P , A)
特開 2 0 0 7 - 1 3 4 4 5 4 (J P , A)
特開 2 0 0 1 - 0 3 5 9 7 2 (J P , A)
特開 2 0 0 2 - 1 0 0 7 0 9 (J P , A)
特開 2 0 0 7 - 1 9 4 4 6 9 (J P , A)
特開平 0 2 - 2 1 2 1 6 2 (J P , A)
実開平 0 1 - 1 4 5 1 4 3 (J P , U)
特開 2 0 0 7 - 0 0 5 7 7 4 (J P , A)
特開平 0 6 - 2 0 4 3 3 6 (J P , A)
特開昭 6 3 - 0 3 3 6 2 2 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 3 1 / 0 0 - 3 1 / 1 1 9
2 1 / 3 0 1