

(21)申請案號：100124829

(22)申請日：中華民國 100 (2011) 年 07 月 13 日

(51)Int. Cl. : G09G3/20 (2006.01)

G02F1/167 (2006.01)

(30)優先權：2010/07/14 日本

2010-159907

2011/07/06 日本

2011-150321

(71)申請人：三菱鉛筆股份有限公司 (日本) MITSUBISHI PENCIL CO., LTD. (JP)

日本

(72)發明人：山田信一 YAMADA, SHINICHI (JP)

(74)代理人：陳長文

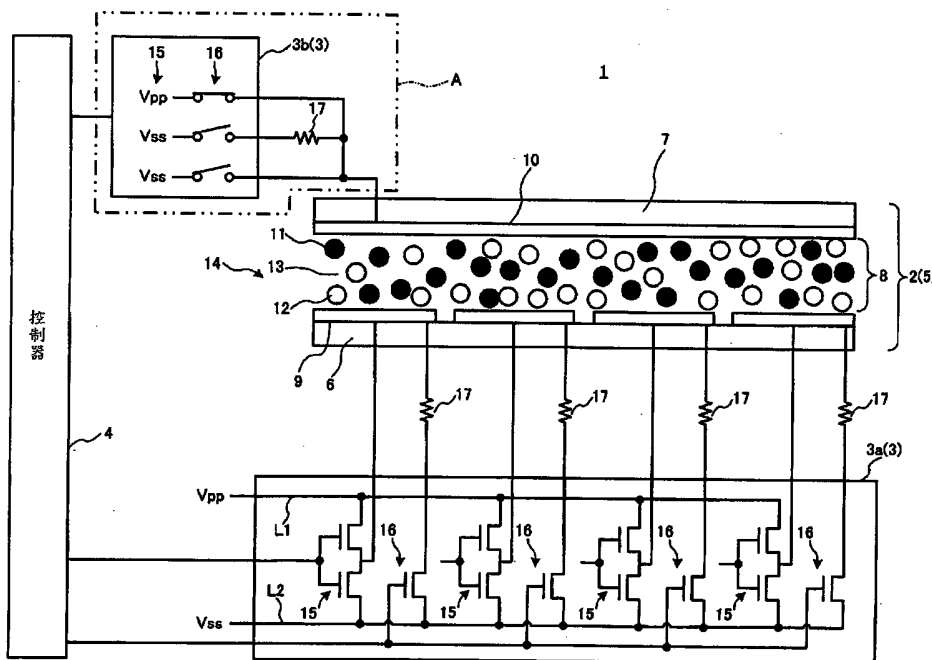
申請實體審查：無 申請專利範圍項數：7 項 圖式數：15 共 54 頁

(54)名稱

電泳顯示裝置及其驅動方法

(57)摘要

本發明之電泳顯示裝置係極力抑制回衝現象之產生從而抑制對比度之下降，並且極力抑制荷電粒子之凝集從而抑制顯示品質之下降。該電泳顯示裝置(1)包含：一對基板(6、7)；複數個像素電極(9)，其係形成於一基板(6)之基板面；共通電極(10)，其係與複數個像素電極(9)對向地形成於另一基板(7)之基板面上；液狀體(14)，其係使封入至一對基板間之顏色及極性不同之2種荷電粒子(11、12)分散而成；及控制器(4)，其係生成使像素電極(9)與共通電極(10)之間產生使荷電粒子(11、12)移動之電位差的寫入脈衝。控制器(4)係於對像素電極(9)及共通電極(10)施加寫入脈衝之後，經由電阻(17)連接該像素電極(9)與該共通電極(10)之間。



1：電泳顯示裝置

2：顯示部

3：驅動電路

3a：驅動電路

3b：驅動電路

4：控制器

5：像素

6：元件基板

7：對向基板

8：電泳元件

9：像素電極

10：共通電極

11：黑色粒子

12：白色粒子

13：分散媒

14：電泳顯示用液

15：CMOS 電路

16：連接用電晶體

17：電阻

A：驅動系統

L1：信號線

L2：信號線

Vpp：電源

Vss：電源

(21)申請案號：100124829

(22)申請日：中華民國 100 (2011) 年 07 月 13 日

(51)Int. Cl. : **G09G3/20 (2006.01)**

G02F1/167 (2006.01)

(30)優先權：2010/07/14 日本

2010-159907

2011/07/06 日本

2011-150321

(71)申請人：三菱鉛筆股份有限公司 (日本) MITSUBISHI PENCIL CO., LTD. (JP)

日本

(72)發明人：山田信一 YAMADA, SHINICHI (JP)

(74)代理人：陳長文

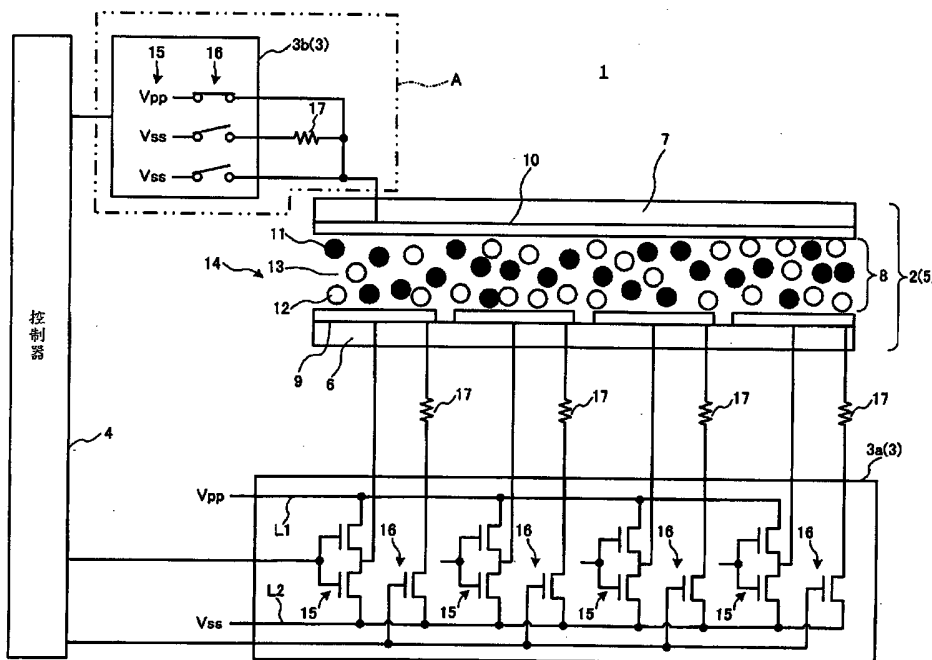
申請實體審查：無 申請專利範圍項數：7 項 圖式數：15 共 54 頁

(54)名稱

電泳顯示裝置及其驅動方法

(57)摘要

本發明之電泳顯示裝置係極力抑制回衝現象之產生從而抑制對比度之下降，並且極力抑制荷電粒子之凝集從而抑制顯示品質之下降。該電泳顯示裝置(1)包含：一對基板(6、7)；複數個像素電極(9)，其係形成於一基板(6)之基板面；共通電極(10)，其係與複數個像素電極(9)對向地形成於另一基板(7)之基板面上；液狀體(14)，其係使封入至一對基板間之顏色及極性不同之2種荷電粒子(11、12)分散而成；及控制器(4)，其係生成使像素電極(9)與共通電極(10)之間產生使荷電粒子(11、12)移動之電位差的寫入脈衝。控制器(4)係於對像素電極(9)及共通電極(10)施加寫入脈衝之後，經由電阻(17)連接該像素電極(9)與該共通電極(10)之間。



- 1：電泳顯示裝置
- 2：顯示部
- 3：驅動電路
- 3a：驅動電路
- 3b：驅動電路
- 4：控制器
- 5：像素
- 6：元件基板
- 7：對向基板
- 8：電泳元件
- 9：像素電極
- 10：共通電極
- 11：黑色粒子
- 12：白色粒子
- 13：分散媒
- 14：電泳顯示用液

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種使電場作用於荷電粒子從而使視認狀態可逆性變化之電泳顯示裝置及其驅動方法。

【先前技術】

近年來，伴隨資訊機器之發展，顯示裝置之低耗電化、薄型化、可撓化等需求增加。作為解決此種需求之顯示裝置之一，有電泳顯示裝置。電泳顯示裝置所含之顯示面板包含：至少一者透明且介隔著間隔件對向配置之2片基板；配置於一基板上之像素電極；配置於另一基板上之共通電極；及顯示液，其使分別帶正電荷或負電荷並且著色為不同顏色之荷電粒子分散至分散媒中，且填充於基板電極間。可使電場作用於顯示面板之基板電極間，獲得所需之顯示(例如，參照專利文獻1)。

此種電泳顯示裝置係藉由驅動器而驅動。顯示數字等之分段驅動方式係使用有高壓之驅動器。於要求電子書籍等高品位之情形時，驅動器使用TFT(Thin Film Transistor，薄膜電晶體)等開關元件。然而，於任一情形時，均多為於遍及特定之期間之寫入電壓之施加後，使像素電極與共通電極短路而成為相同電位。因此，伴隨該短路操作，而產生移動至各電極側之荷電粒子(電泳粒子)被拉回至顯示面板之厚度方向之中心側的回衝現象，從而存在對比度下降導致視認性惡化之問題。

因此，提出一種防止上述回衝現象之電泳顯示裝置(例

如，參照專利文獻2)。該電泳顯示裝置係於形成於第1基板(元件基板)上之像素電極與形成於第2基板(對向基板)上之共通電極之間，填充有電泳分散液，從而在像素電極或共通電極之電泳分散液側之表面形成有絕緣覆膜。

又，亦提出一種光電裝置，其係於寫入動作後，不使像素電極及共通電極短路，而維持像素電極與共通電極之間之電位差(例如，參照專利文獻3)。該光電裝置(電泳顯示裝置)係於寫入動作後，對開關元件施加斷開電壓，進行高阻抗處理，維持使像素電極及共通電極分別帶電泳粒子之狀態。

先前技術文獻

專利文獻

專利文獻1：美國專利第3612758號說明書

專利文獻2：日本專利特開2003-140199號公報

專利文獻3：日本專利特開2004-102054號公報

【發明內容】

[發明所欲解決之問題]

然而，專利文獻2記載之技術係僅可於具有絕緣覆膜之情形時防止回衝現象，但存在無法防止不具有絕緣覆膜時所產生之回衝現象。另一方面，專利文獻3記載之技術係為了防止回衝現象，而於寫入後不使像素電極及共通電極短路，維持像素電極與共通電極之間之電位差，因此，存在有如下問題：產生使荷電粒子彼此結合之凝集，導致顯示品質下降。

本發明係鑒於上述問題點而完成者，其目的在於提供一種可極力抑制回衝現象之產生從而抑制對比度之下降，並且極力抑制荷電粒子之凝集從而抑制顯示品質之下降的電泳顯示裝置及其驅動方法。

解決問題之技術手段

本發明之電泳顯示裝置之特徵在於包含：一對基板，其等係介隔間隙而對向配置，且至少一者具有透光性；複數個像素電極，其等係形成於上述一對基板中之一基板的基板面；1個或複數個共通電極，其等係與上述複數個像素電極對向地形成於上述一對基板中之另一基板的基板面；液狀體，其係使封入至上述一對基板間之顏色及極性不同之2種荷電粒子分散而成；及驅動控制電路，其係生成使上述像素電極與共通電極之間產生使上述荷電粒子移動之電位差的寫入脈衝；且，上述驅動控制電路係於對上述像素電極及上述共通電極施加寫入脈衝之後，經由電阻將該像素電極與該共通電極之間連接。

根據該構成，於寫入脈衝施加後，經由電阻將像素電極與共通電極之間連接，因此，可極力抑制回衝現象之產生及荷電粒子之凝集，從而可抑制對比度及顯示品質之下降。

於上述電泳顯示裝置中，較佳為，上述電阻之電阻值為上述液狀體之電阻值的0.5倍至10倍。

本發明之電泳顯示裝置之驅動方法係該電泳顯示裝置包含：一對基板，其等介隔間隙而對向配置，且至少一者具

有透光性；複數個像素電極，其等形成於上述一對基板中之一基板的基板面；共通電極，其係與上述複數個像素電極對向地形成於上述一對基板中之另一基板的基板面上；液狀體，其係使封入至上述一對基板間之顏色及極性不同之2種荷電粒子分散而成；及驅動控制電路，其係生成使上述像素電極與共通電極之間產生使上述荷電粒子移動之電位差的寫入脈衝；該電泳顯示裝置之驅動方法之特徵在於，上述驅動控制電路係於對上述像素電極及上述共通電極施加寫入脈衝之後，經由電阻將該像素電極與該共通電極之間連接。

發明之效果

根據本發明，可極力抑制回衝現象之產生從而抑制對比度之下降，並且可極力抑制荷電粒子之凝集從而抑制顯示品質之下降。

【實施方式】

以下，參照隨附圖式對本發明之實施形態進行詳細說明。

(第1實施形態)

圖1係表示本發明第1實施形態之電泳顯示裝置之整體構成的模式圖。圖1所示之電泳顯示裝置1包含：顯示部2、驅動顯示部2之驅動電路(3a、3b)、及控制裝置整體之動作之控制器4。藉由驅動電路3及控制器4而構成驅動控制機構。

顯示部2係構成有像素5。顯示部2包含：介隔未圖示之

間隔件而對向配置之元件基板6與對向基板7、及封入於基板6、7間之電泳元件8。以下，以於對向基板7側顯示圖像為前提進行說明。

元件基板6係例如包含玻璃或塑膠之基板。元件基板6無需為透光性特別高者，但亦可與對向基板7一同使用透光性較高之材料。本實施形態中，元件基板6及對向基板7係包含透光性之基板。再者，特別於作為顯示裝置，要求可撓性之情形時，亦可使用膜狀或片狀之樹脂基板。於元件基板6上，形成有製作有資料線「X」等的積層構造。於該積層構造之上層側設置有複數個像素電極9。如本實施形態所示，於未將像素電極9側作為顯示面之情形時，像素電極9中亦可使用鋁或銅等導電材料。

對向基板7係例如包含玻璃或塑膠等之透光性之基板，且可使用聚對苯二甲酸乙二酯(PET, polyethylene terephthalate)、聚醚砜(PES, polyether sulfone)、聚碳酸酯(PC, polycarbonate)等。於對向基板7之與元件基板6之對向面上，與複數個像素電極9對向地形成有共通電極10。共通電極10包含例如鎂銀(MgAg)、銦錫氧化物(ITO)、銦鋅氧化物(IZO)等透明導電材料。

於電泳元件8中封入有電泳顯示用液14，該電泳顯示用液14包含：帶正電之黑色粒子11、帶負電之白色粒子12；及使該等電泳粒子(黑色粒子11及白色粒子12)分散之分散媒13。作為電泳顯示用液14之組成例，可舉出於黑色粒子11中將內包有碳黑之丙烯酸共聚物微粒子作為基質、於白

色粒子12中將有機鈦酸酯處理二氧化鈦粒子作為基質、於分散媒13中將正鏈烷烴作為基質之分散劑與電荷控制劑。於對向基板7與元件基板6之間，存在有用以將基板間之間隙保持為規定值之間隔件(圖示省略)，且於基板之端面設置有用以密封間隙之密封材。

各個電泳元件8係於對像素電極9與共通電極10之間施加有電壓，以使共通電極10之電位相對地變高之情形時，帶正電之黑色粒子11因庫倫力而被吸引至像素電極9側，並且帶負電之白色粒子12因庫倫力而被吸引至共通電極10側。其結果，於顯示面側(即，共通電極10側)聚集有白色粒子12，因此，於顯示部2之顯示面上顯示白色粒子12之顏色(即，白色)。相反，於對像素電極9與共通電極10之間施加電壓，以使像素電極9之電位相對地變高之情形時，帶負電之白色粒子12因庫倫力而被吸引至像素電極9側，並且帶正電之黑色粒子11因庫倫力而被吸引至共通電極10側。其結果，於顯示面側聚集有黑色粒子11，因此，於顯示部2之顯示面上顯示黑色粒子11之顏色(即，黑色)。再者，亦可藉由以用於白色粒子12、黑色粒子11之顏料取代例如紅色、綠色、藍色等之顏料而顯示紅色、綠色、藍色等。

驅動電路3係基於自控制器4供給之時序信號(驅動脈衝)而驅動控制顯示部2。驅動電路3係VFD驅動器或PDP驅動器等高壓驅動器。該驅動電路3包含：驅動控制像素電極9之驅動電路3a、及驅動控制共通電極10之驅動電路3b，且

各驅動電路3a、3b含有CMOS電路(CMOSFET)15及構成短路開關之連接用電晶體16。本實施形態中，驅動控制像素電極9之驅動電路3a係包含設置於每一像素電極9中之CMOS電路15及連接用電晶體16之組。驅動控制共通電極10之驅動電路3b係對於1個共通電極10包含單一之CMOS電路15及連接用電晶體16之組。再者，於圖1中，僅驅動控制像素電極9之驅動電路3a圖示有詳細之電路構成，但驅動控制共通電極10之驅動電路3b亦為相同構成。圖2中圖示有驅動電路3b之具體性電路構成。於圖1中，以2點鏈線表示包含驅動電路3b之驅動系統「A」，圖2係表示驅動系統「A」之具體性電路構成。又，本實施形態中，驅動電路3中使用有VFD(Variable Frequency Drive，變頻驅動器)驅動器或PDP(Plasma Display Panel，電漿顯示面板)驅動器等高壓驅動器，毋庸置疑，亦可使用FET(Field Effect Transistor，場效電晶體)或雙極電晶體等開關元件，構成電路，例如，亦可使用無接點繼電器構成電路。

於驅動電路3a中，各CMOS電路15之閘極輸入連接於控制器4之輸出，各CMOS電路15之汲極輸出連接於像素電極9。各CMOS電路15之PMOS之源極側經由信號線L1連接於電源Vpp(例如50 V)，NMOS之源極側經由信號線(電位線)L2連接於電源Vss(例如0 V)。於寫入動作時，自控制器4對閘極輸入賦予位準與提供給驅動電路3b之脈衝不同之驅動脈衝。具體而言，若自控制器4將「H」位準之脈衝信號輸入至CMOS電路15之閘極輸入，則PMOS側導通至電

源 V_{pp} ，將寫入電壓 V_{pp} 自汲極輸出施加至像素電極 9。於該情形時，以使像素電極 9 側之電位相對地變高之方式進行控制，因此，於顯示部 2 之顯示面上顯示該黑色粒子 11 之顏色。另一方面，若自控制器 4 將「L」位準之脈衝信號輸入至 CMOS 電路 15 之閘極輸入，則 NMOS 側導通至電源 V_{ss} ，將寫入電壓 V_{ss} 自汲極輸出施加至像素電極 9。於該情形時，以使像素電極 9 側之電位相對地變低之方式進行控制，因此，於顯示部 2 之顯示面上顯示該白色粒子 12 之顏色。

連接用電晶體 16 之閘極輸入係連接於控制器 4 之輸出，汲極側係經由電阻 17 連接於像素電極 9 之輸入，源極側係經由信號線 L2 連接於電源 V_{ss} 。於寫入動作後，自控制器 4 對閘極輸入賦予控制信號，使電源 V_{ss} 經由電阻 17 連接於像素電極 9。

另一方面，於驅動電路 3b 中，CMOS 電路 15 之閘極輸入係連接於控制器 4 之輸出，CMOS 電路 15 之汲極輸出係連接於共通電極 10 之輸入。CMOS 電路 15 之 PMOS 之源極側係經由信號線 L1 連接於電源 V_{pp} ，NMOS 之源極側係經由信號線 L2 連接於電源 V_{ss} 。於寫入動作時，自控制器 4 對閘極輸入賦予位準與提供給驅動電路 3a 之驅動脈衝不同之驅動脈衝。具體而言，若自控制器 4 將「H」位準之驅動脈衝輸入至 CMOS 電路 15 之閘極輸入，則 PMOS 側導通至電源 V_{pp} ，將寫入電壓 V_{pp} 自汲極輸出施加至共通電極 10。於該情形時，以使共通電極 10 側之電位相對地變高之方式進

行控制，因此，於顯示部2之顯示面上顯示該白色粒子12之顏色。另一方面，若自控制器4將「L」位準之驅動脈衝輸入至CMOS電路15之閘極輸入，則NMOS側導通至電源Vss，將寫入電壓Vss自汲極輸出施加至共通電極10。於該情形時，以使共通電極10側之電位相對地變低之方式進行控制，因此，於顯示部2之顯示面上顯示該黑色粒子11之顏色。

設置於驅動電路3b之連接用電晶體16之閘極輸入係連接於控制器4之輸出，汲極側係經由電阻17連接於共通電極10，源極側係經由信號線L2連接於電源Vss。於寫入動作後，自控制器4對閘極輸入賦予控制信號，且使電源Vss經由電阻17連接於共通電極10。

控制器4係將時脈信號、起動脈衝、驅動脈衝等時序信號供給至驅動電路3a及驅動電路3b，控制各電路之動作。具體而言，於寫入動作時，控制器4使連接用電晶體16成為開放狀態，對驅動電路3a及驅動電路3b之CMOS電路15之閘極輸入分別賦予「H」或「L」位準之不同之脈衝，將寫入電壓施加至像素電極9及共通電極10。另一方面，於寫入動作後，控制器4使CMOS電路15成為開放狀態，對驅動電路3a及驅動電路3b之連接用電晶體16之閘極輸入分別賦予控制信號，使連接用電晶體16導通，使像素電極9及共通電極10分別經由電阻17連接於電源Vss。即，於寫入動作後，共通電極10與像素電極9經由電阻17而電性連接。

此處，於白反射率、黑反射率、對比度及有無產生凝集之方面，電阻17之電阻值較佳為與相當於像素5之面積對應之電泳顯示用液(液狀體)14之電阻值的0.5倍至10倍，尤佳為2倍至6倍。

其次，使用圖3A、圖3B，對本實施形態之電泳顯示裝置1之寫入時及寫入後之動作進行說明。此處，作為比較例，與寫入後使共通電極與像素電極未經由電阻而成為相同電位者加以比較進行說明。圖3係本實施形態之電泳顯示裝置之寫入時及寫入後之顯示部之內部模式圖。圖4係比較例之電泳顯示裝置之寫入時及寫入後之顯示部之內部模式圖。再者，作為寫入動作，以使顯示部2之顯示面側顯示白色粒子之情形為例進行說明。

本實施形態之電泳顯示裝置1係於對顯示部2進行寫入時，自控制器4對驅動電路3a之CMOS電路15之閘極輸入賦予「L」位準之驅動脈衝，且對驅動電路3b之CMOS電路15之閘極輸入賦予「H」位準之驅動脈衝。接收到「H」位準之脈衝信號之驅動電路3b的CMOS電路15係將PMOS側導通至電源 V_{pp} ，將寫入電壓 V_{pp} 施加至共通電極10，接收到「L」位準之脈衝信號之驅動電路3a的CMOS電路15係將NMOS側導通至電源 V_{ss} ，將寫入電壓 V_{ss} 施加至像素電極9。此時，驅動電路3a及驅動電路3b之連接用電晶體16中並未得到信號供給，因此，成為開放狀態(高阻抗(Hi-I)狀態)(圖3A)。藉此，共通電極10側之電位相對地變高，故而，於顯示部2之顯示面上顯示該白色粒子12之顏色。

繼而，於對顯示部2之寫入結束時，使驅動電路3a及驅動電路3b之CMOS電路15成為開放狀態(高阻抗狀態)，自控制器4對驅動電路3a及驅動電路3b之連接用電晶體16之閘極輸入分別賦予用以進行導通的控制信號。藉此，連接用電晶體16導通，因此電源Vss分別經由電阻17連接於像素電極9及共通電極10(圖3B)。如此，於寫入脈衝施加後，經由電阻17將像素電極9與共通電極10之間連接，故而，可極力抑制回衝現象之產生及荷電粒子之凝集，從而可抑制對比度及顯示品質之下降。

另一方面，於比較例之電泳顯示裝置之情形時，於圖4A所示之寫入後，切斷對共通電極10及像素電極9之輸出，使所有電極不經由電阻而成為相同電位(Vss)(圖4B)。因此，成為共通電極10及像素電極9短路之狀態，產生回衝現象，招致對比度等顯示品質之下降。

如上所述，根據本實施形態，於對共通電極10及像素電極9施加寫入脈衝後，經由電阻17將像素電極9與共通電極10之間連接，因此，可極力抑制回衝現象之產生及荷電粒子之凝集，從而可抑制對比度及顯示品質之下降。

再者，上述實施形態係對共通電極10施加電壓Vpp，並且對像素電極9施加電壓Vss，進行用於白色顯示之寫入，但亦可於該寫入電壓施加之前，施加使共通電極10與像素電極9之電位交替反轉之震盪脈衝。又，寫入電壓亦可連續施加或間斷施加。又，上述實施形態係以於顯示部2之顯示面側整面顯示白色之情形為例進行了說明，但於僅局

部像素電極9進行黑色顯示之情形時，對該像素電極9施加電壓 V_{pp} ，且對其他像素電極9及共通電極10施加電壓 V_{ss} 即可。

(實施例1)

其次，對應用本發明之電泳顯示裝置1之實施例進行說明。圖5及圖6係表示寫入電壓施加後之白反射率、黑反射率及對比度結果之圖。圖5係表示使電阻17之電阻值產生變化後之白反射率、黑反射率及對比度，並且表示有無產生因反覆畫面切換而導致荷電粒子之凝集及綜合判定結果。圖6係表示由電極間電位差60 V(將電極間電位差50 V之標準值作為對比)進行像素驅動之後，使電極間短路、開放、及電阻連接時之反射率及對比度。

本實施例係使用45 mm×52 mm之電泳顯示裝置1，且將PET用於元件基板6及對向基板7，將ITO用於像素電極9及共通電極10。此處，像素電極9僅視為1像素。又，像素電極9與共通電極10之間隙設為40 μm ，電泳粒子設為白色及黑色。電泳顯示液14之體積電阻率為約 $1\times 10^8 \Omega\text{m}$ ，故而電泳顯示液14之電阻值成為1.71 M Ω 。

對該電泳顯示裝置1之像素電極9與共通電極10之間施加電壓60 V之後，以4.7 M Ω 及2.2 M Ω 進行連接時、及短路及開放時之反射率之差為圖6所示者。由圖6可知，於經由電阻17將像素電極9與共通電極10連接之情形時，雖未達開放之情形，但與短路之情形相比，可獲得良好之對比度。再者，電阻17係分別逐一地連接於像素電極9及共通電極

10之兩者，因此，實際之電阻值成為9.4 MΩ(電泳顯示液14之電阻值之5.5倍)及4.4 MΩ(電泳顯示液14之電阻值之2.5倍)。又，如圖5所示，於開放之情形時，600次左右反覆畫面切換將導致產生荷電粒子之凝集，但於經由電阻17連接之情形時，即便進行1萬次反覆畫面切換後，亦顯示出良好之對比度。尤其於電泳顯示液14之電阻值之0.5倍至10倍的電阻17之情形時，於白反射率、黑反射率、對比度、凝集之所有方面，均獲得良好之結果。

再者，一般於對介電質施加直流電壓之情形時，電流將隨時間而減少，因此，於實用性之電泳顯示液14之體積電阻率之測定中，使用電壓施加1分鐘後之值(參照電氣學會刊「介電質現象論」205頁)。實際之電泳顯示裝置中之電壓施加時間為數百微秒，介電質之吸收電流為過渡狀態，但於電泳顯示裝置1之電阻之計算係以該電壓施加1分鐘後之值為基準表現為若干倍。

(第2實施形態)

其次，對本發明第2實施形態進行說明。本發明第2實施形態之電泳顯示裝置係與上述第1實施形態之電泳顯示裝置相比，不同之處在於驅動控制像素配置成矩陣狀之顯示部(像素)。因此，僅特別對不同之處進行說明，對於同一構成使用同一符號，且省略重複之說明。

圖7係本發明第2實施形態之電泳顯示裝置的整體構成圖。圖7所示之電泳顯示裝置20係構成為包含以下部分：像素配置成矩陣狀之顯示部2、對顯示部2供給圖像信號之

資料線驅動電路21、對顯示部2供給掃描信號之掃描線驅動電路22、對顯示部2之各像素賦予共通電位之共通電位供給電路23、及控制裝置整體動作之控制器4。由資料線驅動電路21、掃描線驅動電路22、共通電位供給電路23及控制器4而構成驅動控制機構。

於電泳顯示裝置20中，經由使用者介面部24輸入對於顯示圖像之圖像操作之要求。圖像操作中包含顯示部2上之圖像之滾動、圖像之放大縮小、及以高速或任意速度切換顯示頁面之頁面翻轉。使用者介面部24係將使用者之圖像操作內容轉換為圖像操作信號後供給至控制器4。

於顯示部2中，延伸有自資料線驅動電路21沿行方向(X方向)並列地伸出之n條資料線 $X_1 \cdots X_n$ ，並且以與該等資料線 $X_1 \cdots X_n$ 交叉之方式延伸有自掃描線驅動電路22沿列方向(Y方向)並列地伸出之m條掃描線 $Y_1 \cdots Y_m$ 。於顯示部2中，在資料線(X_1 、 X_2 、 \cdots 、 X_n)與掃描線(Y_1 、 Y_2 、 \cdots 、 Y_m)交叉之各交叉部上分別形成有作為像素之像素5。如此，於顯示部2上以 $m \times n$ 之矩陣狀配置有複數個像素5。

資料線驅動電路21係基於自控制器4供給之時序信號，對資料線 X_1 、 X_2 、 \cdots 、 X_n 供給圖像信號。圖像信號取高電位 V_H (例如60 V)或低電位 V_L (例如0 V)之二值電位。再者，本實施形態係對應顯示白色之像素5供給低電位 V_L 之電位，對應顯示黑色之像素5供給高電位 V_H 之圖像信號。

掃描線驅動電路22係基於自控制器4供給之時序信號，對掃描線 Y_1 、 Y_2 、 \cdots 、 Y_m 分別依序供給掃描信號。對作為

驅動對象之像素5供給掃描信號。

再者，對構成顯示部2之各像素5，自共通電位供給電路23經由信號線(共通電位線)L3施加共通電位Vcom。共通電位Vcom既可為恆定之電位，亦可例如對應於寫入之梯度進行變化。本實施形態係如下所述，對像素5供給與共通電位Vcom相同之電位。此可藉由例如使自共通電位供給電路23輸出之共通電位Vcom成為與高電位VH或低電位VL相同之電位而實現，亦可藉由不僅自資料線驅動電路21供給高電位VH及低電位VL，而且供給與共通電位Vcom相同之其他電位而實現。

控制器4係將驅動脈衝、時脈信號、起動脈衝等之時序信號供給至資料線驅動電路21、掃描線驅動電路22及共通電位供給電路23，控制各電路之動作。具體而言，於畫面切換前，控制器4以對像素5反覆地施加特定次數之相同圖像之寫入脈衝進行高對比度顯示之方式進行驅動控制。又，於寫入動作後，控制器4使資料線驅動電路21成為開放狀態，對連接用電晶體16之閘極輸入分別賦予控制信號進行導通。藉此，經由連接用電晶體16，Vcom經由電阻17連接於像素電極9。即，於寫入動作後，像素電極9與共通電極10經由電阻17連接於共通電位Vcom(例如低電位VL)。

圖8係表示像素5之電性構成之等效電路圖。以矩陣狀配置於顯示部2之各像素5為相同構成，因此，對構成像素5之各部分標註共通之符號進行說明。

像素5係包含像素電極9、共通電極10、電泳元件8、像素開關用電晶體25、及保持電容26。像素開關用電晶體25係包含例如N型電晶體。像素開關用電晶體25之閘極係電性連接於對應之列之掃描線(Y1、Y2、... Ym)。又，像素開關用電晶體25之源極係電性連接於對應之行之資料線(X1、X2、... Xm)。像素開關用電晶體25之汲極係電性連接於像素電極9及保持電容26。像素開關用電晶體25係將自資料線驅動電路21經由資料線X1、X2、... Xm供給之圖像信號，以與自掃描線驅動電路22經由對應之列之掃描線(Y1、Y2、... Ym)脈衝性供給之掃描信號對應之時序，輸出至像素電極9及保持電容26。

於像素電極9中，自資料線驅動電路21經由資料線X1、X2、... Xm及像素開關用電晶體25，供給有圖像信號。像素電極9係配置成介隔電泳元件8而與共通電極10相互對向。又，像素電極9係經由電阻17連接於連接用電晶體16之汲極，且連接用電晶體16之源極構成可與共通電極10電性連接。連接用電晶體16之閘極係連接於控制器4，於寫入後，自控制器4輸入控制信號，使得像素電極9與共通電極10經由電阻17電性連接。共通電極10係電性連接於被供給共通電位Vcom之信號線L3。

保持電容26係包含介隔介電質膜而對向配置之一對電極，且一電極電性連接於像素電極9及像素開關用電晶體25，另一電極電性連接於信號線L3。可藉由保持電容26而將圖像信號維持固定期間。

圖9係電泳顯示裝置20之顯示部2之局部剖面圖。顯示部2成為如下構成：使元件基板6與對向基板7介隔著間隔件(圖示省略)對向配置，且於基板間封入有電泳元件8。元件基板6係例如包含玻璃或塑膠之基板。於元件基板6上，形成著製作有像素開關用電晶體25、保持電容26、掃描線(Y、Y2、…Ym之任一者)、資料線(X1、X2、…Xn之任一者)、及資料線X等之積層構造。於該積層構造之上層側矩陣狀地設置有複數個像素電極9。

其次，對適合上述方式構成之電泳顯示裝置20的驅動方法進行說明。為簡化說明，顯示部2以圖10所示之2列2行之4像素P1至P4的像素配置進行說明。

寫入脈衝之驅動係以如下方式進行。如圖10所示，對僅將第1列第1行之像素P1作為黑色顯示，且將其他像素P2~P4作為白色顯示之情形進行說明。

首先，施加1脈衝之黑色顯示脈衝。此可藉由如圖11A所示之方式而實現，即，對信號線L3及資料線X2施加低電位VL，對資料線X1施加高電位VH後，選擇特定時間掃描線Y1，對信號線L3、資料線X1及X2施加低電位VL，選擇掃描線Y2。掃描線之選擇時間例如為0.1微秒左右。

其次，施加1脈衝之白色顯示脈衝。此可藉由如圖11B所示之方式而實現，即，對信號線L3及資料線X1施加高電位VH，對資料線X2施加低電位VL，選擇特定時間掃描線Y1，繼而，對信號線L3施加高電位VH，對資料線X1及X2施加低電位VL，選擇特定時間掃描線Y2。

將如此之以1脈衝為單位之黑色顯示脈衝與白色顯示脈衝作為1組，使其重複進行特定次數(例如30次)，其後，使連接用電晶體16導通，使所有像素電極9經由電阻17及信號線L3而與共通電極10連接。藉此，於寫入脈衝施加後，經由電阻17將像素電極9與共通電極10之間電性連接，因此，可極力抑制回衝現象之產生及荷電粒子之凝集，從而可抑制對比度及顯示品質之下降，使高對比度之顯示穩定。

(第3實施形態)

圖12係表示本發明第3實施形態之電泳顯示裝置之整體構成的模式圖。再者，對與圖1所示之電泳顯示裝置相同之部分標註相同符號，且省略重複之說明。第3實施形態之電泳顯示裝置100係包含顯示部2、驅動顯示部2之驅動電路300、及控制裝置整體動作之控制器4。

驅動電路300係基於自控制器4供給之時序信號(驅動脈衝、時脈等)，驅動控制顯示部2。驅動電路300可包含VFD驅動器或PDP驅動器等高壓驅動器構成。然而，毋庸置疑，亦可使用FET或雙極電晶體等開關元件，構成驅動電路300，例如，亦可使用無接點繼電器，構成電路。

該驅動電路300係包含驅動控制像素電極9之驅動電路300a、及驅動控制共通電極10之驅動電路300b。驅動電路300a係設置於每一像素電極9中，驅動電路300b係對共通電極10設置1個。

驅動電路300a含有與各像素電極9對應設置之複數個

CMOS 電路 15。CMOS 電路 15 具有如下構成：將 P 通道 MOS FET(以下，稱為 PMOS)與 N 通道 MOS FET(以下，稱為 NMOS)之特性不同之二個場效電晶體以使特性互補之方式連接。於各 CMOS 電路 15 中，PMOS 及 NMOS 之閘極係連接於控制器 4 之驅動脈衝輸出端子，以施加作為輸入電壓之驅動脈衝，且 PMOS 及 NMOS 之汲極係連接於對應之像素電極 9。構成 CMOS 電路 15 之 1 對 FET 中之 PMOS 係源極經由信號線 L1 連接於電源 V_{pp} (例如 50 V)，NMOS 係源極經由信號線(電位線)L2 連接於電源 V_{ss} (例如 0 V)。

構成驅動電路 300a 之複數個 CMOS 電路 15 係於對於對應像素之寫入動作時，自控制器 4 對 CMOS 電路 15(PMOS 及 NMOS)之閘極輸入賦予位準與提供給驅動電路 300b 之脈衝不同之驅動脈衝。具體而言，若自控制器 4 將「H」位準之驅動脈衝輸入至 CMOS 電路 15 之閘極輸入，則 PMOS 接通，並且 NMOS 斷開，使電源 V_{pp} 經由 PMOS 施加至像素電極 9。在與共通電極 10 之間，以使像素電極 9 側之電位相對地變高之方式進行控制，因此，於顯示部 2 之顯示面上顯示該黑色粒子 11 之顏色。另一方面，若自控制器 4 將「L」位準之驅動脈衝輸入至 CMOS 電路 15 之閘極輸入，則 PMOS 斷開，並且 NMOS 接通，使電源 V_{ss} 經由 NMOS 施加至像素電極 9。如下所述，在與共通電極 10 之間，像素電極 9 側之電位相對地變低，因此，於顯示部 2 之顯示面顯示該白色粒子 12 之顏色。

另一方面，連接於共通電極 10 之驅動電路 300b 係包含

CMOS 電路 15、連接用電晶體 16、及電阻 17。於驅動電路 300b 中，CMOS 電路 15(PMOS 及 NMOS)之閘極輸入係連接於控制器 4 之另一驅動脈衝輸出端子，以便能夠與驅動電路 300a 分別獨立地施加驅動脈衝。CMOS 電路 15 之汲極係連接於共通電極 10。又，於 CMOS 電路 15 中，PMOS 之源極經由信號線 L1 連接於電源 V_{pp} ，NMOS 之源極係經由信號線 L2 連接於電源 V_{ss} 。

驅動電路 300b 之 CMOS 電路 15 係於寫入動作時，自控制器 4 對 CMOS 電路 15 之閘極輸入賦予位準與提供給驅動電路 300a 之驅動脈衝不同之驅動脈衝。具體而言，若自控制器 4 將「H」位準之驅動脈衝輸入至驅動電路 300b 之 CMOS 電路 15 之閘極輸入，則 PMOS 接通，並且 NMOS 斷開，將電源 V_{pp} 施加至共通電極 10。如下所述，若於與像素電極 9 之間以使共通電極 10 側之電位相對地變高之方式進行控制，則於顯示部 2 之顯示面顯示該白色粒子 12 之顏色。另一方面，若自控制器 4 將「L」位準之驅動脈衝輸入至驅動電路 300b 之 CMOS 電路 15 之閘極輸入，則 NMOS 接通，並且 PMOS 斷開，將電源 V_{ss} 施加至共通電極 10。如下所述，若與像素電極 9 之間以使共通電極 10 側之電位相對地變低之方式進行控制，則於顯示部 2 之顯示面顯示該黑色粒子 11 之顏色。

驅動電路 300b 之連接用電晶體 16 之閘極係連接於控制器 4 之另一驅動脈衝輸出端子，以便能夠與 CMOS 電路 15 分開獨立地施加驅動脈衝。又，連接用電晶體 16 之汲極係經由

電阻17連接於共通電極10之輸入，源極係經由信號線L2連接於電源Vss。該連接用電晶體16係於寫入動作後，自控制器4對閘極輸入賦予控制信號而導通，且使電源Vss經由電阻17連接於共通電極10。

控制器4係將時脈信號、驅動脈衝等時序信號供給至驅動電路300a及驅動電路300b，控制各電路之動作。具體而言，於寫入動作時，控制器4使驅動電路300b之連接用電晶體16成為開放狀態，且對驅動電路300a及驅動電路300b之CMOS電路15之閘極輸入賦予位準不同之驅動脈衝（「H」或「L」位準），對像素電極9及共通電極10施加寫入電壓。另一方面，於寫入動作後，控制器4使驅動電路300a及驅動電路300b之CMOS電路15成為開放狀態，對驅動電路300b之連接用電晶體16之閘極輸入賦予控制信號，以使電源Vss經由電阻17而與共通電極10連接之方式，進行接通動作。即，於寫入動作後，以使共通電極10與像素電極9經由電阻17連接於同一固定電位(Vss)之方式進行控制。

此處，於白反射率、黑反射率、對比度及有無產生凝集之方面，電阻17之電阻值較佳為與相當於像素5之面積對應之電泳顯示用液(液狀體)14之電阻值的0.5倍至10倍，尤佳為2倍至6倍。

其次，參照圖13，對本實施形態之電泳顯示裝置100之寫入時及寫入後之動作進行說明。圖13係本實施形態之電泳顯示裝置100之寫入時及寫入後之顯示部之內部模式

圖。再者，作為寫入動作，以使顯示部2之顯示面側顯示白色粒子之情形為例進行說明。

本實施形態之電泳顯示裝置100係於對顯示部2之寫入時，自控制器4對驅動電路300a之CMOS電路15之閘極輸入賦予「H」位準之驅動脈衝，對驅動電路300b之CMOS電路15之閘極輸入賦予「L」位準之驅動脈衝。

像素電極側係於接收到「L」位準之驅動脈衝之驅動電路300a的CMOS電路15中，PMOS斷開，並且NMOS接通，使電源V_{ss}經由NMOS施加至像素電極9。

另一方面，共通電極側係於接收到「H」位準之驅動脈衝之驅動電路300b的CMOS電路15中，PMOS接通，並且NMOS斷開，使電源V_{pp}經由PMOS施加至共通電極10。此時，驅動電路300b之連接用電晶體16中並未供給有控制信號，因此，成為開放狀態(高阻抗(Hi-I)狀態)(圖13A)。藉此，共通電極10側之電位相對地變高，故而，於顯示部2之顯示面顯示該白色粒子12之顏色。

而且，於對顯示部2之寫入結束時，使驅動電路300a及驅動電路300b之CMOS電路15成為開放狀態(高阻抗狀態)，自控制器4對驅動電路300b之連接用電晶體16之閘極輸入賦予控制信號而成為接通狀態。藉此，將電源V_{ss}經由連接用電晶體16及電阻17連接於共通電極10，成為與施加有電壓V_{ss}之像素電極9相同電位(圖13B)。如此般，於寫入脈衝施加後，經由電阻17將像素電極9與共通電極10之間連接，故而，可極力抑制回衝現象之產生及荷電粒子

之凝集，從而可抑制對比度及顯示品質之下降。

如上所述，根據本實施形態，於對共通電極10及像素電極9之寫入脈衝施加後，經由電阻17將像素電極9與共通電極10之間連接，因此，可極力抑制回衝現象之產生及荷電粒子之凝集，從而可抑制對比度及顯示品質之下降。

再者，上述實施形態係對共通電極10施加電壓 V_{pp} ，並且對像素電極9施加電壓 V_{ss} 進行寫入動作，但亦可於該寫入電壓施加之前，施加使共通電極10與像素電極9之電位交替反轉之震盪脈衝。又，寫入電壓亦可連續施加或間斷施加。又，於上述實施形態中，以於顯示部2之顯示面側整面顯示白色之情形為例進行了說明，但於僅使局部像素電極9進行黑色顯示之情形時，對該像素電極9施加電壓 V_{pp} ，且對其他像素電極9及共通電極10施加電壓 V_{ss} 即可。

(實施例2)

使用第3實施形態之電泳顯示裝置100，實施寫入電壓施加後之白反射率、黑反射率及對比度之評價試驗。使電阻17之電阻值產生變化時之白反射率、黑反射率及對比度、以及有無因反覆畫面切換導致之荷電粒子之凝集產生及綜合判定結果與圖5及圖6所示者相同。

(第4實施形態)

其次，對本發明之第4實施形態進行說明。本發明之第4實施形態之電泳顯示裝置係與上述第3實施形態之電泳顯示裝置相比，不同之處在於驅動控制像素配置成矩陣狀之

顯示部(像素)。因此，僅特別對不同之處進行說明，對於相同之構成標註相同之符號，且省略重複之說明。

圖14係本發明第4實施形態之電泳顯示裝置的整體構成圖。圖14所示之電泳顯示裝置500係構成為包含：像素配置成矩陣狀之顯示部2、對顯示部2供給圖像信號之資料線驅動電路21、對顯示部2供給掃描信號之掃描線驅動電路22、對顯示部2之各像素賦予共通電位之共通電位供給電路400、及控制裝置整體動作之控制器4。由資料線驅動電路21、掃描線驅動電路22、共通電位供給電路400及控制器4而構成驅動控制機構。共通電位供給電路400係與包含驅動電路300b及電阻17之驅動系統「A」(參照圖2)同樣地構成。

對電泳顯示裝置500，經由使用者介面部24輸入對於顯示圖像之圖像操作之要求。圖像操作中包含顯示部2上之圖像滾動、圖像之放大縮小、及以高速或任意速度切換顯示頁面之頁面翻轉。使用者介面部24係將使用者之圖像操作內容轉換為圖像操作信號後供給至控制器4。

於顯示部2中，延伸有自資料線驅動電路21沿行方向(X方向)並列地伸出之n條資料線X1至Xn，並且以與該等資料線X1至Xn交叉之方式延伸有自掃描線驅動電路22沿列方向(Y方向)並列地伸出之m條掃描線Y1至Ym。於顯示部2中，在資料線(X1、X2、…Xn)與掃描線(Y1、Y2、…Ym)交叉之各交叉部上分別形成有作為像素之像素5。如此般，於顯示部2上以 $m \times n$ 之矩陣狀配置有複數個像素5。

資料線驅動電路21係基於自控制器4供給之時序信號，對資料線X1、X2、…Xn供給圖像信號。圖像信號取高電位VH(例如60 V)或低電位VL(例如0 V)之二值電位。再者，本實施形態係對應顯示白色之像素5供給低電位VL之電位，對應顯示黑色之像素5供給高電位VH之圖像信號。

掃描線驅動電路22係基於自控制器4供給之時序信號，對掃描線Y1、Y2、…Ym分別依序供給掃描信號。對作為驅動對象之像素5供給掃描信號。

再者，對構成顯示部2之各像素5，自共通電位供給電路400經由信號線(共通電位線)L3施加共通電位Vcom。共通電位Vcom係相當於寫入時施加至共通電極10之電源Vss或Vpp。共通電位Vcom既可為恆定之電位，亦可例如對應於寫入之梯度進行變化。本實施形態係如下所述，對像素5供給與共通電位Vcom相同之電位。此可藉由例如使自共通電位供給電路400輸出之共通電位Vcom成為與高電位VH(Vpp)或低電位VL(Vss)相同之電位而實現，亦可藉由不僅自資料線驅動電路21供給高電位VH及低電位VL，而且供給與共通電位Vcom相同之其他電位而實現。

控制器4係將時脈信號、起動脈衝等時序信號供給至資料線驅動電路21、掃描線驅動電路22及共通電位供給電路400，控制各電路之動作。具體而言，於畫面切換前，控制器4以對像素5反覆地施加特定次數之相同圖像之寫入脈衝(驅動脈衝)進行高對比度顯示之方式進行驅動控制。又，於寫入動作後，控制器4使資料線驅動電路21成為開

放狀態，對連接用電晶體16之閘極輸入分別賦予控制信號進行接通，且經由連接用電晶體16及電阻17將共通電位線L3連接於像素電極9。即，於寫入動作後，像素電極9與共通電極10經由電阻17而連接。

圖15係表示像素5之電性構成之等效電路圖。以矩陣狀配置於顯示部2之各像素5為相同構成，因此，對構成像素5之各部分標註共通之符號進行說明。

像素5係包含像素電極9、共通電極10、電泳元件8、像素開關用電晶體25、及保持電容26。像素開關用電晶體25係包含例如N型電晶體。像素開關用電晶體25之閘極係電性連接於對應之列之掃描線(Y1、Y2、... Ym)。又，像素開關用電晶體25之源極係電性連接於對應之行之資料線(X1、X2、... Xm)。像素開關用電晶體25之汲極係電性連接於像素電極9及保持電容26。像素開關用電晶體25係將自資料線驅動電路21經由資料線X1、X2、... Xm供給之圖像信號，以與自掃描線驅動電路22經由對應之列之掃描線(Y1、Y2、... Ym)脈衝性供給之掃描信號對應之時序，輸出至像素電極9及保持電容26。

於像素電極9中，自資料線驅動電路21經由資料線X1、X2、... Xm及像素開關用電晶體25，供給有圖像信號。像素電極9係配置成介隔電泳元件8而與共通電極10相互對向。

共通電極10係電性連接於供給有共通電位Vcom之信號線L3。如上所述，共通電位供給電路400係包含與圖2所示

之驅動電路300b相同之構成，且將高電位 $VH(V_{pp})$ 或低電位 $VL(V_{ss})$ 作為共通電位 V_{com} 施加至信號線L3。

保持電容26係包含介隔介電質膜而對向配置之一對電極，且使一電極電性連接於像素電極9及像素開關用電晶體25，使另一電極電性連接於信號線L3。可藉由保持電容26而將圖像信號維持固定期間。顯示部2之剖面構造係與圖9所示之顯示部相同之構造。

對以上述方式構成之電泳顯示裝置500之較佳驅動方法進行說明。以圖10所示之2列2行之4像素P1至P4的像素配置者進行說明。

寫入脈衝之驅動係以如下方式進行。如圖10所示，對僅使第1列第1行之像素P1進行黑色顯示且使其他像素P2~P4進行白色顯示之情形進行說明。

首先，施加1脈衝之黑色顯示脈衝。此可如圖11A所示利用如下方式實現，即，對信號線L3及資料線X2施加低電位 VL ，對資料線X1施加高電位 VH 後，選擇特定時間掃描線Y1，對信號線L3、資料線X1及X2施加低電位 VL ，且選擇掃描線Y2。掃描線之選擇時間係例如0.1微秒左右。

其次，施加1脈衝之白色顯示脈衝。此可如圖11B所示利用如下方式實現，即，對信號線L3及資料線X1施加高電位 V ，對資料線X2施加低電位 VL ，選擇特定時間掃描線Y1，繼而，對信號線L3施加高電位 VH ，對資料線X1及X2施加低電位 VL ，且選擇特定時間掃描線Y2。

將如此之以1脈衝為單位之黑色顯示脈衝與白色顯示脈

衝作為1組，使其重複實施特定次數(例如30次)，其後，使共通電位供給電路400之連接用電晶體16導通，經由電阻17及信號線L3將所有共通電極10連接於共通電位Vcom。此時，對各像素電極9施加與共通電位Vcom同一電位之高電位VH或低電位VL。藉此，於寫入脈衝施加後，經由電阻17將像素電極9與共通電極10之間電性連接，因此，可極力抑制回衝現象之產生及荷電粒子之凝集，從而可抑制對比度及顯示品質之下降，使高對比度之顯示穩定。

再者，於本實施形態中，依舊以稱為共同擺幅之方法進行電壓之施加，但毋庸置疑，亦可採取將信號線L3作為共通電位Vcom，使資料線相對地附帶電位差之方法。

本申請案係基於2010年7月14日提出申請之特願2010-159907、及2011年7月6日提出申請之特願2011-150321。其內容全部包含於此。

【圖式簡單說明】

圖1係本發明第1實施形態之電泳顯示裝置的整體構成圖。

圖2係圖1所示之電泳顯示裝置中所含之驅動系統的電路構成圖。

圖3A、3B係本發明之電泳顯示裝置之寫入時及寫入後之顯示部之內部模式圖。

圖4A、4B係比較例之電泳顯示裝置之寫入時及寫入後之顯示部之內部模式圖。

圖5係表示實施例之寫入電壓施加後之白反射率、黑反

射率及對比度之圖

圖6係表示實施例之寫入電壓施加後之白反射率、黑反射率及對比度之圖。

圖7係本發明第2實施形態之電泳顯示裝置的整體構成圖。

圖8係表示第2實施形態之電泳顯示裝置之像素之電性構成的等效電路圖。

圖9係第2實施形態之電泳顯示裝置之顯示部的局部剖面圖。

圖10係表示第2實施形態之電泳顯示裝置之顯示的模式圖。

圖11A、11B係第2實施形態之電泳顯示裝置之寫入時及寫入後之顯示部之內部模式圖。

圖12係本發明第3實施形態之電泳顯示裝置的整體構成圖。

圖13A、13B係第3實施形態之電泳顯示裝置之寫入時及寫入後之顯示部之內部模式圖。

圖14係本發明第4實施形態之電泳顯示裝置的整體構成圖。

圖15係表示第4實施形態之電泳顯示裝置之像素之電性構成的等效電路圖。

【主要元件符號說明】

- | | |
|---|--------|
| 1 | 電泳顯示裝置 |
| 2 | 顯示部 |

3、3a、3b、300、300a、300b	驅動電路
4	控制器
5	像素
6	元件基板
7	對向基板
8	電泳元件
9	像素電極
10	共通電極
11	黑色粒子
12	白色粒子
13	分散媒
14	電泳顯示用液
15	CMOS電路
16	連接用電晶體
17	電阻
20、100、500	電泳顯示裝置
21	資料線驅動電路
22	掃描線驅動電路
23	共通電位供給電路
24	使用者介面部
25	像素開關用電晶體
26	保持電容
400	共通電位供給電路
A	驅動系統

Hi-I	高 阻 抗
L1~L3	信 號 線
P1~P4	像 素
Vcom	共 通 電 位
VL	低 電 位
VH	高 電 位
Vpp、Vss	電 源
X1、X2…Xn	資 料 線
Y1、Y2…Ym	掃 描 線

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：100124829

※ 申請日：100.7.13

※IPC 分類：~~G09~~

G09G 3/20 2006.017

G09F 1/67 2006.017

一、發明名稱：(中文/英文)

電泳顯示裝置及其驅動方法

二、中文發明摘要：

本發明之電泳顯示裝置係極力抑制回衝現象之產生從而抑制對比度之下降，並且極力抑制荷電粒子之凝集從而抑制顯示品質之下降。該電泳顯示裝置(1)包含：一對基板(6、7)；複數個像素電極(9)，其係形成於一基板(6)之基板面；共通電極(10)，其係與複數個像素電極(9)對向地形成於另一基板(7)之基板面上；液狀體(14)，其係使封入至一對基板間之顏色及極性不同之2種荷電粒子(11、12)分散而成；及控制器(4)，其係生成使像素電極(9)與共通電極(10)之間產生使荷電粒子(11、12)移動之電位差的寫入脈衝。控制器(4)係於對像素電極(9)及共通電極(10)施加寫入脈衝之後，經由電阻(17)連接該像素電極(9)與該共通電極(10)之間。

三、英文發明摘要：

七、申請專利範圍：

1. 一種電泳顯示裝置，其特徵在於包含：

一對基板，其等係介隔間隙而對向配置，且至少一者具有透光性；

複數個像素電極，其等係形成於上述一對基板中之一基板的基板面上；

1個或複數個共通電極，其等係與上述複數個像素電極對向地形成於上述一對基板中之另一基板的基板面上；

液狀體，其係使封入於上述一對基板間之顏色及極性不同之2種荷電粒子分散而成；及

驅動控制電路，其係生成使上述像素電極與共通電極之間產生使上述荷電粒子移動之電位差的寫入脈衝；

上述驅動控制電路係於對上述像素電極及上述共通電極施加寫入脈衝之後，經由電阻將該像素電極與該共通電極之間連接。

2. 如請求項1之電泳顯示裝置，其中上述電阻之電阻值係為上述液狀體之電阻值的0.5倍至10倍。

3. 如請求項1之電泳顯示裝置，其中上述驅動控制電路包含：

控制器，其係對上述像素電極及上述共通電極供給不同電壓位準之驅動脈衝；

第1驅動電路，其係設置於各上述像素電極；

第2驅動電路，其係對於1個或複數個上述共通電極設

置1個；及

複數個上述電阻，其等分別對於上述各像素電極及上述共通電極而設置；

於寫入時，經由上述第1及第2驅動電路，將上述像素電極與上述共通電極連接於不同電位之電壓源；

於寫入後，上述第1及第2驅動電路經由上述電阻，將上述各像素電極及上述共通電極連接於同一電壓源。

4. 如請求項3之電泳顯示裝置，其中上述第1驅動電路含有：

第1 CMOS電路，其係閘極連接於輸出上述控制器之驅動脈衝之第1端子，汲極連接於對應之像素電極，一源極連接於第1電壓源，另一源極連接於第2電壓源；及

第1開關，其係一端部連接於將一端連接於上述像素電極之電阻的另一端，另一端部連接於上述第1或第2電壓源，接通/斷開用之控制端子連接於上述控制器；

上述第2驅動電路含有：

第2 CMOS電路，其係閘極連接於輸出上述控制器之驅動脈衝之第2端子，汲極連接於對應之共通電極，一源極連接於第1電壓源，另一源極連接於第2電壓源；及

第2開關，其係一端部連接於將一端連接於上述共通電極之電阻的另一端，另一端部連接於上述第1或第2電壓源，接通/斷開用之控制端子連接於上述控制器。

5. 如請求項1之電泳顯示裝置，其中上述驅動控制電路包含：

控制器，其係對上述像素電極及上述共通電極供給不同電壓位準之驅動脈衝；

第1驅動電路，其係設置於各上述像素電極；

第2驅動電路，其係對於上述共通電極而設置；及

上述電阻，其係對於上述共通電極而設置；

於寫入時，經由上述第1及第2驅動電路，將上述像素電極與上述共通電極連接於不同電位之電壓源；

於寫入後，上述第2驅動電路經由上述電阻，將上述共通電極與上述像素電極連接於同一電壓源。

6. 如請求項5之電泳顯示裝置，其中上述第1驅動電路係於各像素電極具有第1 CMOS電路，該第1 CMOS電路係閘極連接於輸出上述控制器之驅動脈衝之第1端子，汲極連接於對應之像素電極，一源極連接於第1電壓源，另一源極連接於第2電壓源；

上述第2驅動電路含有：

第2 CMOS電路，其係閘極連接於輸出上述控制器之驅動脈衝之第2端子，汲極連接於對應之共通電極，一源極連接於第1電壓源，另一源極連接於第2電壓源；及

第2開關，其係一端部連接於將一端連接於上述共通電極之上述電阻的另一端，另一端部連接於上述第2電壓源，接通/斷開用之控制端子連接於上述控制器。

7. 一種電泳顯示裝置之驅動方法，該電泳顯示裝置包含：

一對基板，其等係介隔間隙而對向配置，且至少一者具有透光性；

複數個像素電極，其等係形成於上述一對基板中之一基板的基板面上；

共通電極，其係與上述複數個像素電極對向地形成於上述一對基板中之另一基板的基板面上；

液狀體，其係使封入於上述一對基板間之顏色及極性不同之2種荷電粒子分散而成；及

驅動控制電路，其係生成使上述像素電極與共通電極之間產生使上述荷電粒子移動之電位差的寫入脈衝；

該電泳顯示裝置之驅動方法之特徵在於：

於對上述像素電極及上述共通電極施加寫入脈衝之後，經由電阻將該像素電極與該共通電極之間連接。

八、圖式：

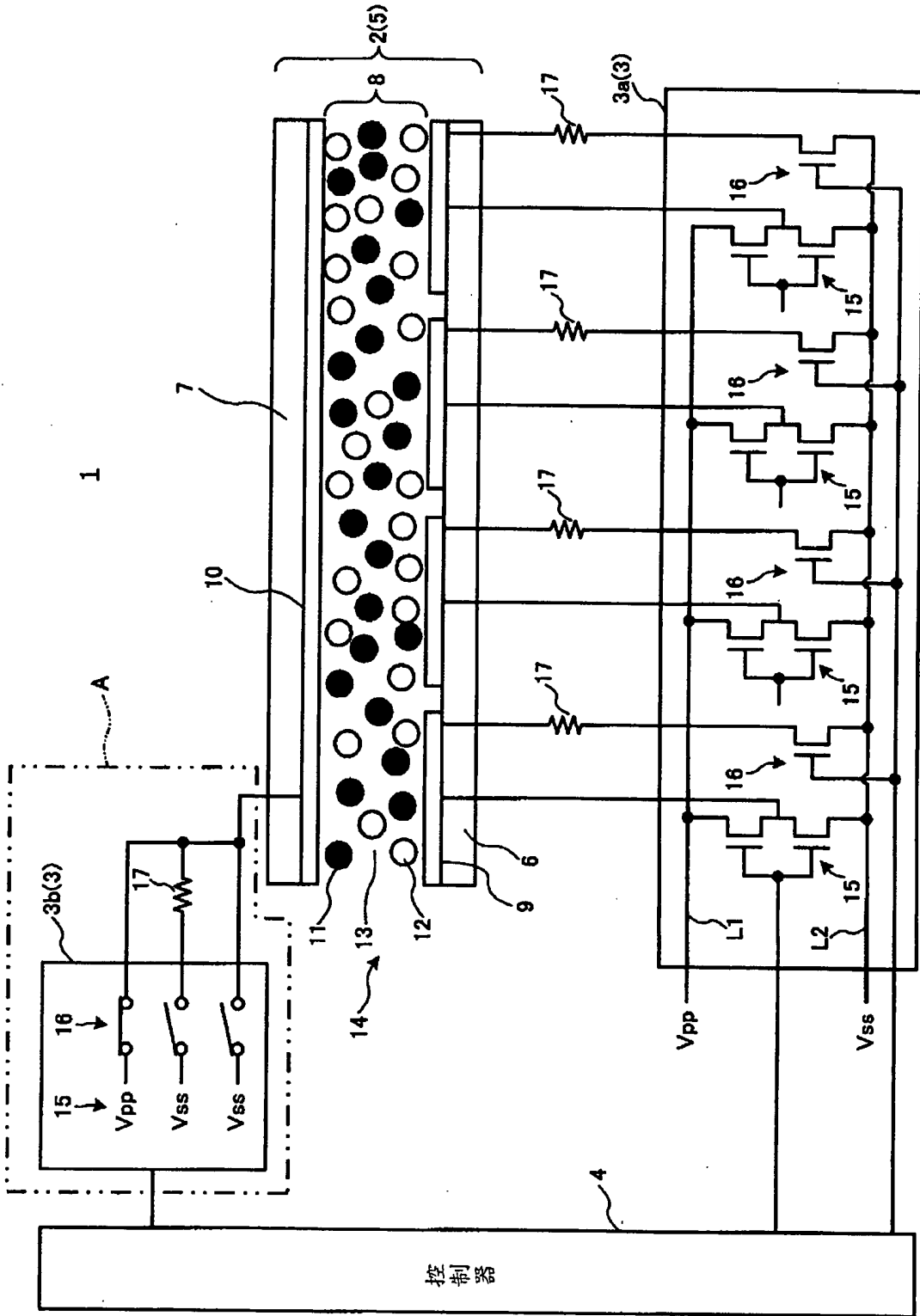


圖1

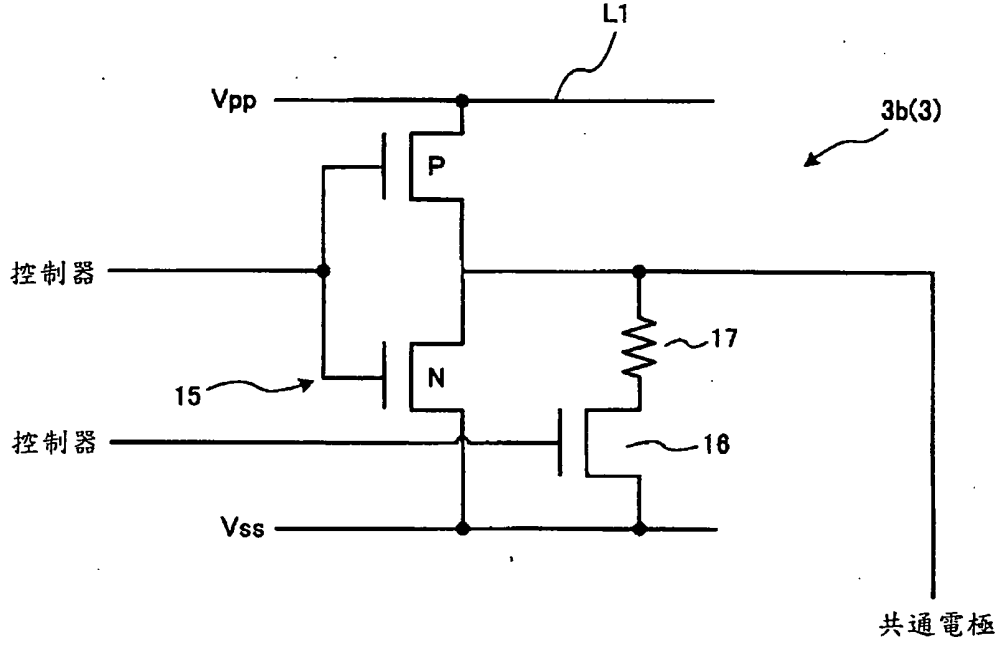


圖2

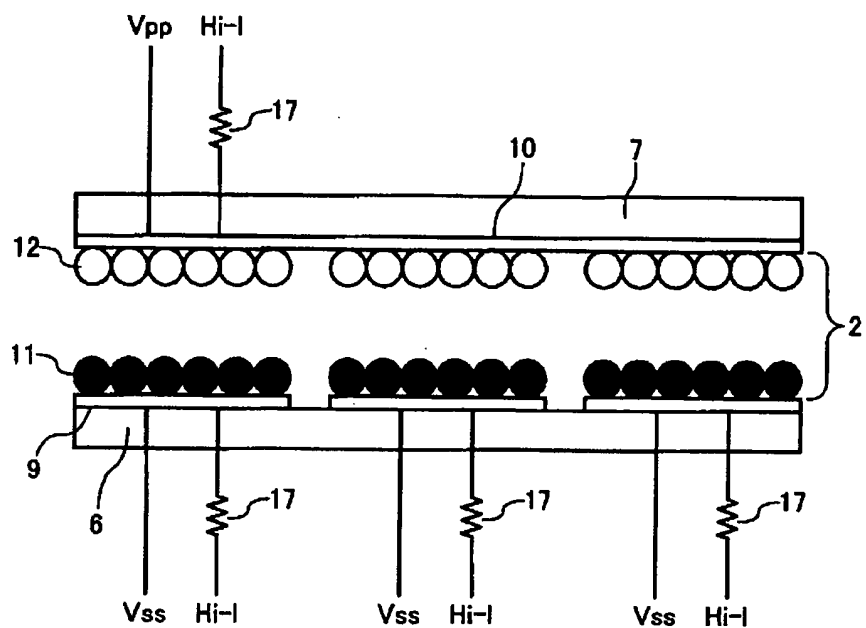


圖 3A

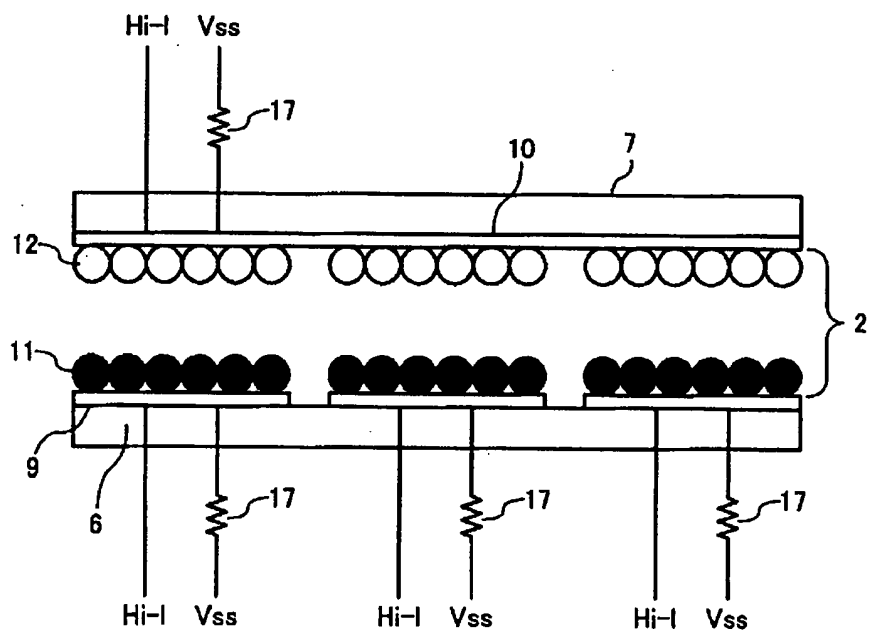


圖 3B

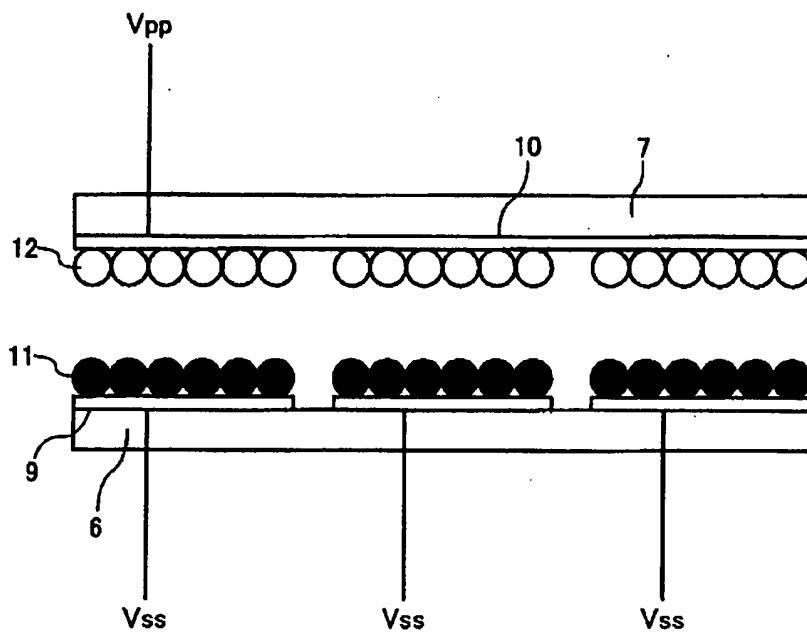


圖 4A

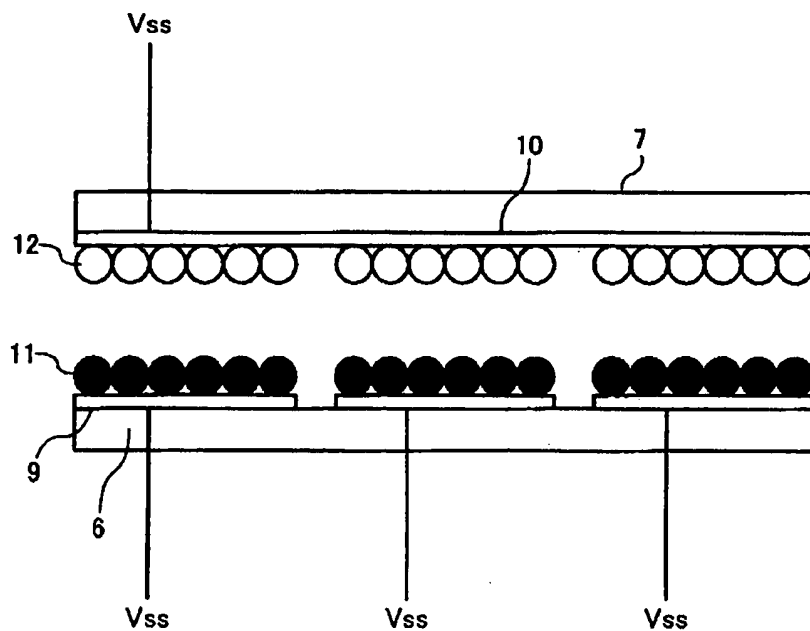


圖 4B

試樣名		白反射率	黑反射率	對比度	凝集	綜合判定
短路		56.33	2.76	20.41	○	×
360K	0.2倍	57.28	2.65	21.62	○	△
940K	0.5倍	57.61	2.51	22.95	○	○
1.64K	1倍	57.71	2.54	22.72	○	○
3M	2倍	57.94	2.51	23.08	○	○
9.4M	5倍	58.01	2.46	23.58	○	○
16M	10倍	57.94	2.43	23.84	○	○
32M	20倍	57.92	2.44	23.74	×	×
44M	27.5倍	57.9	2.43	23.83		×
開放		57.9	2.41	24.02	×	×
					○=未產生凝集	
					×	產生凝集

圖5

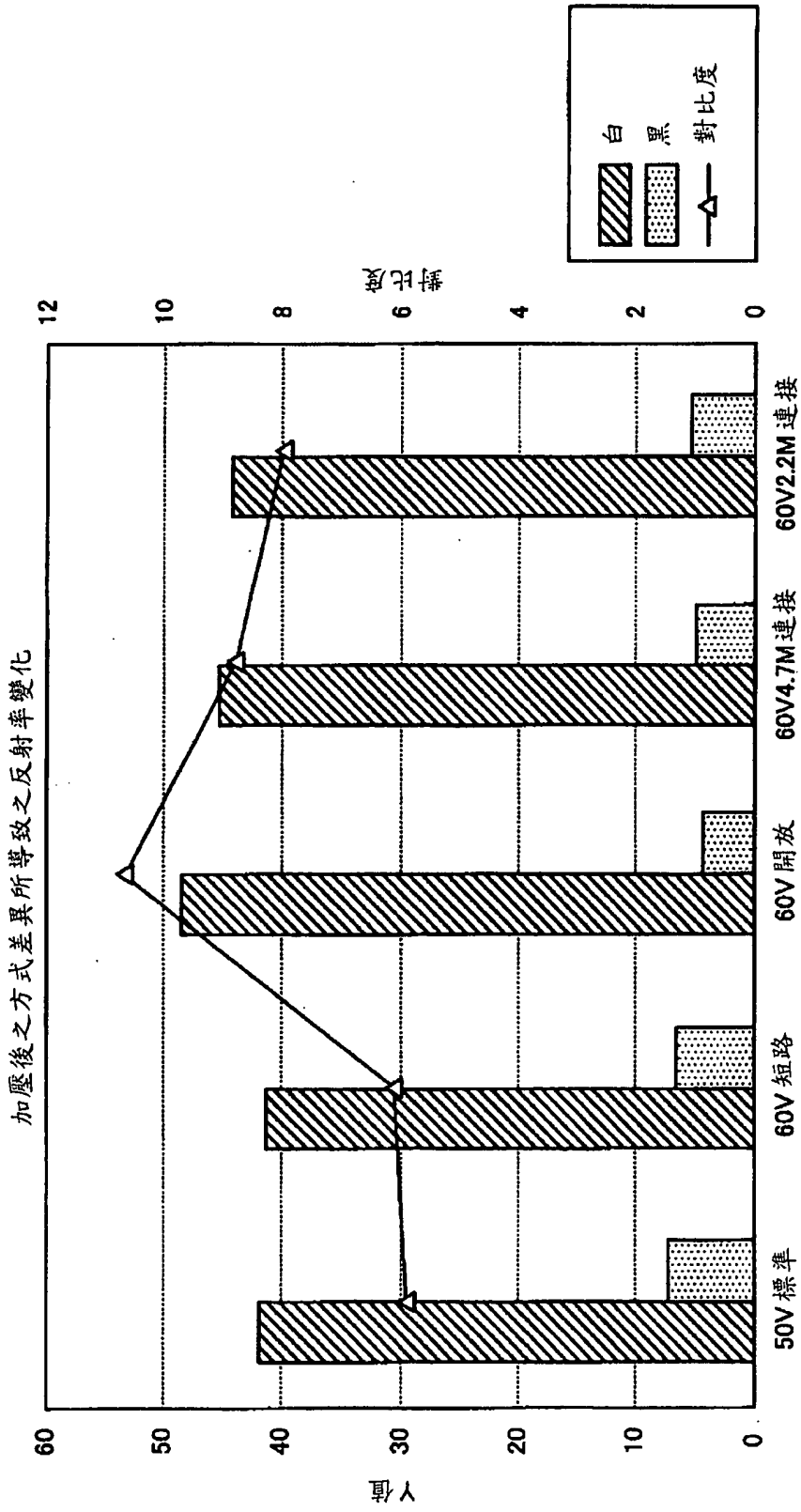


圖6

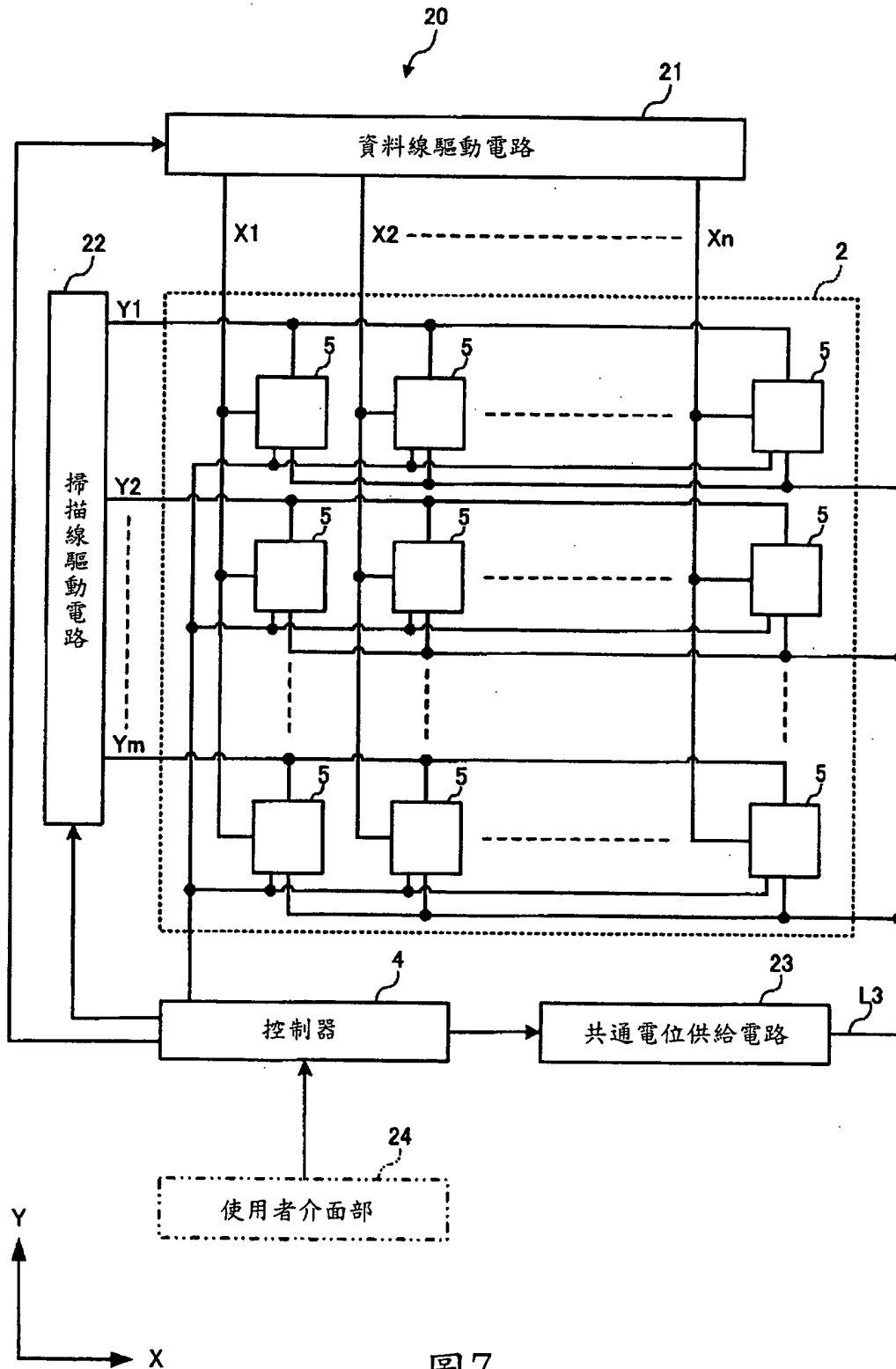


圖 7

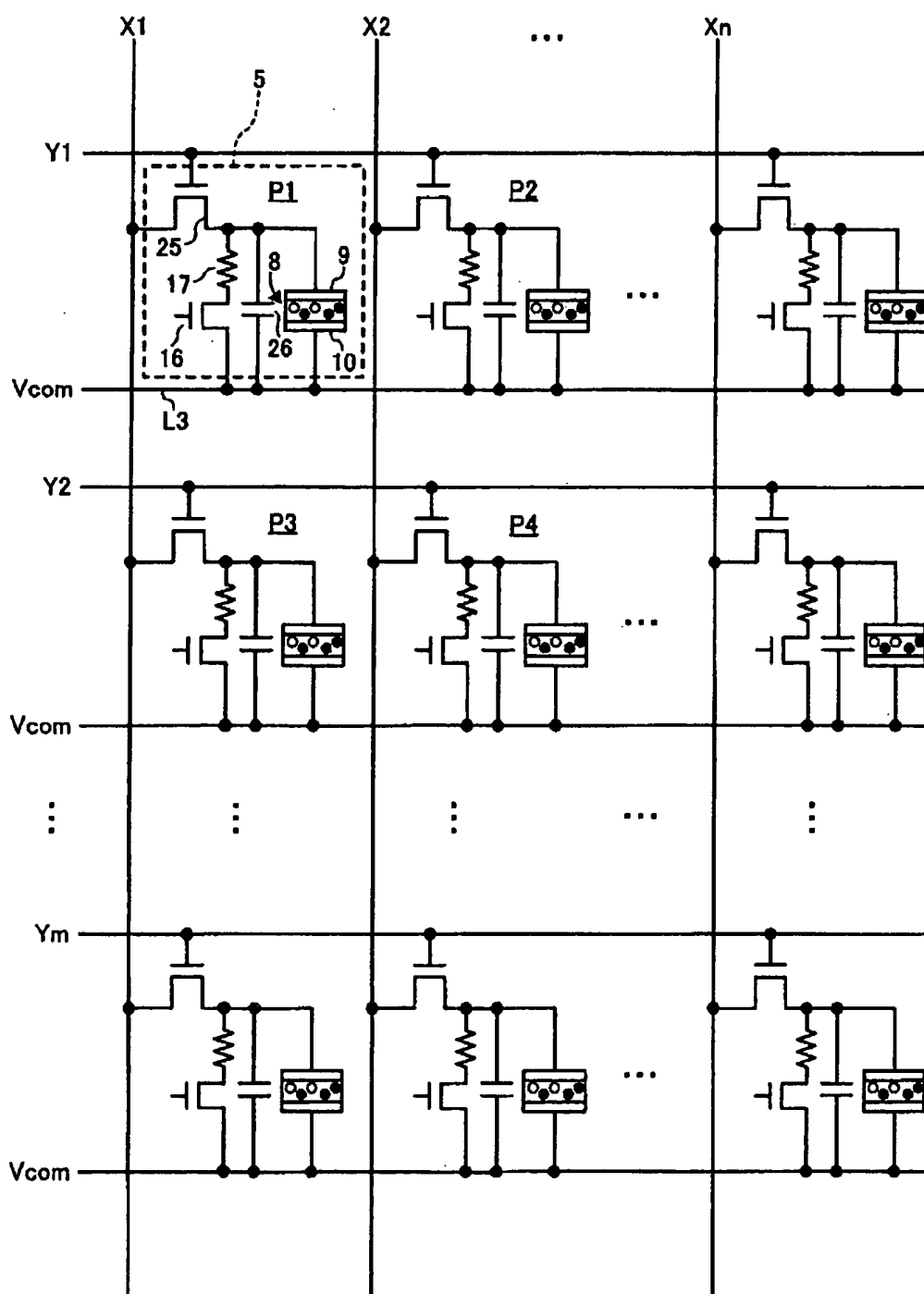


圖 8

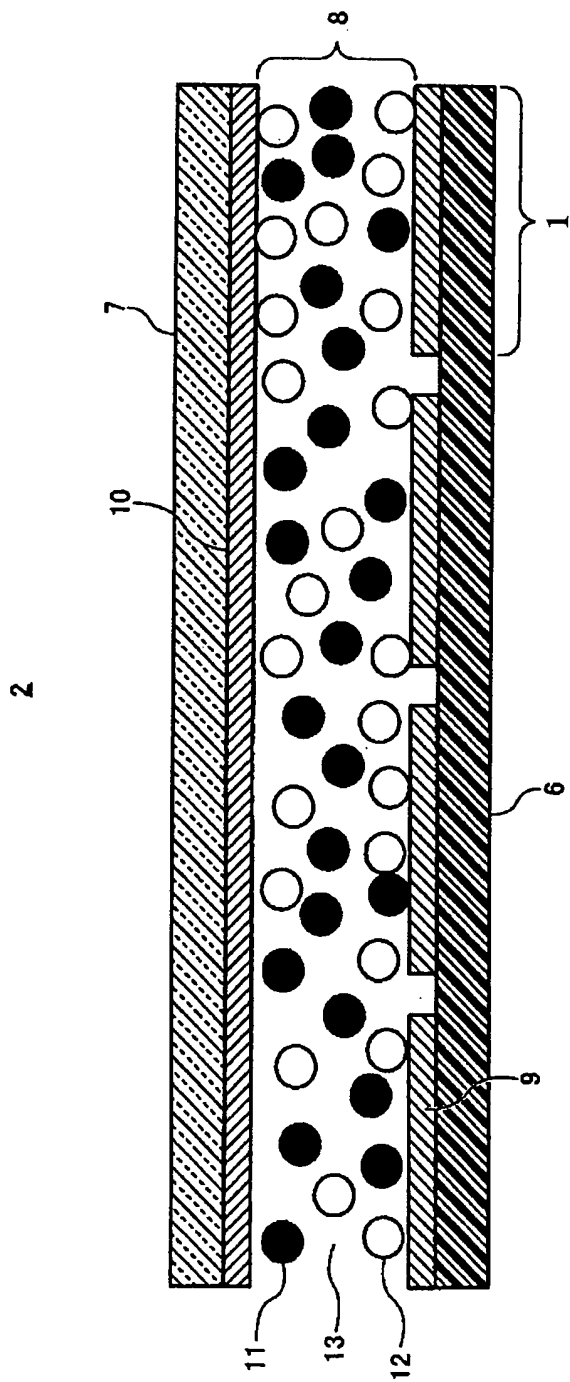


圖9

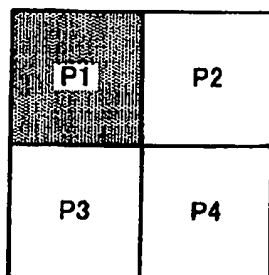


圖 10

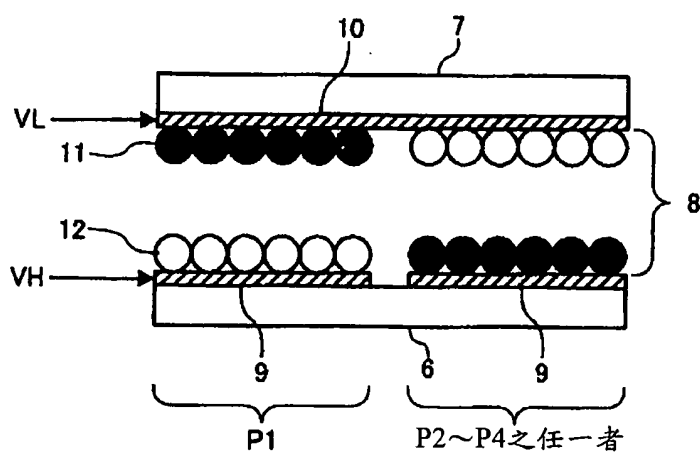


圖 11A

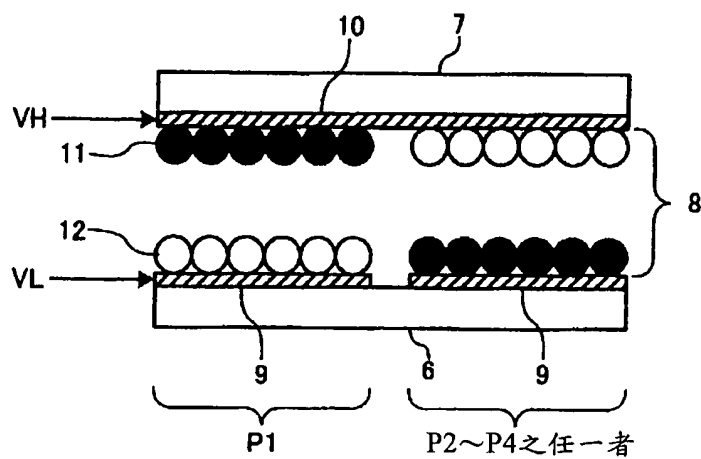


圖 11B

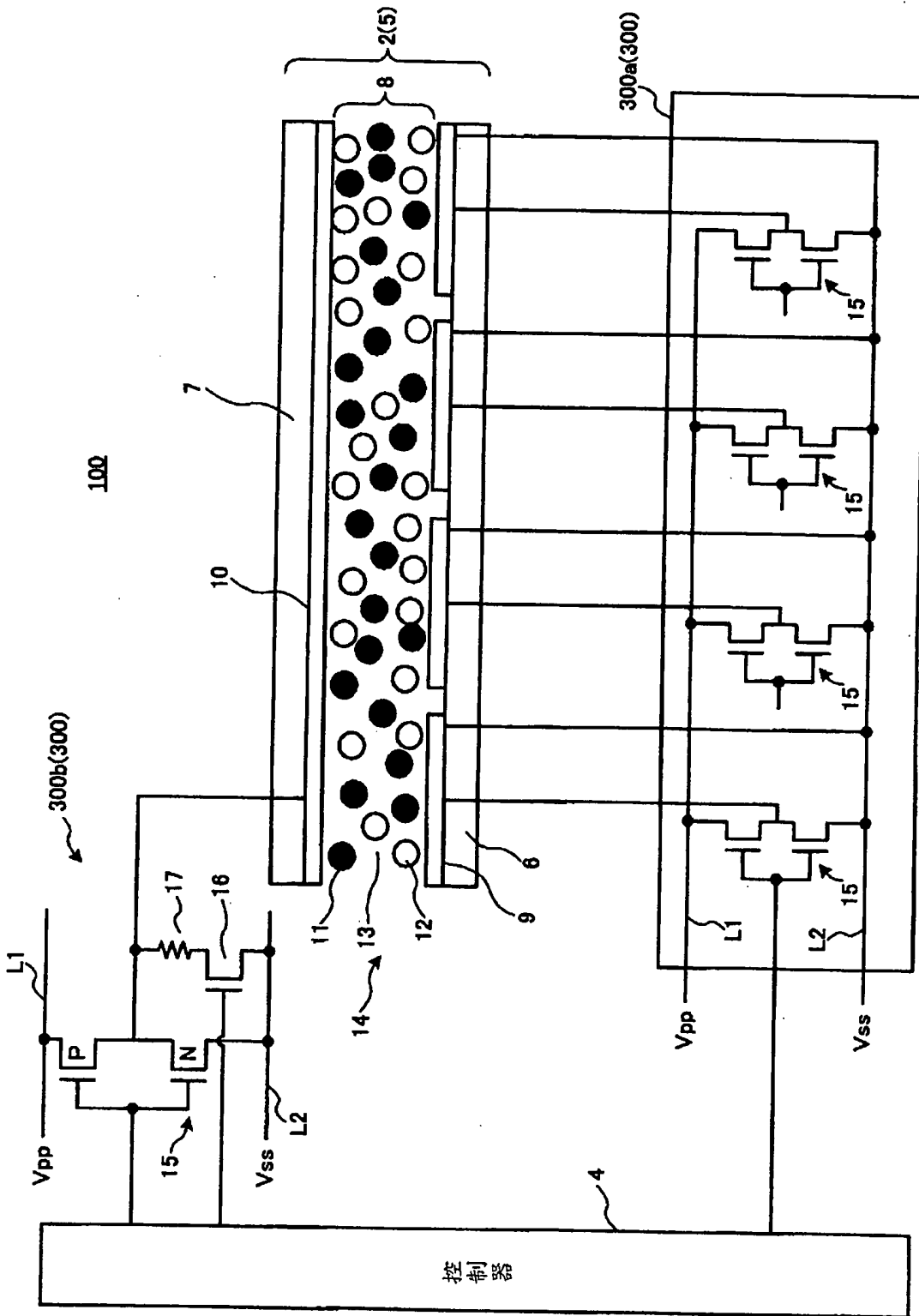


圖12

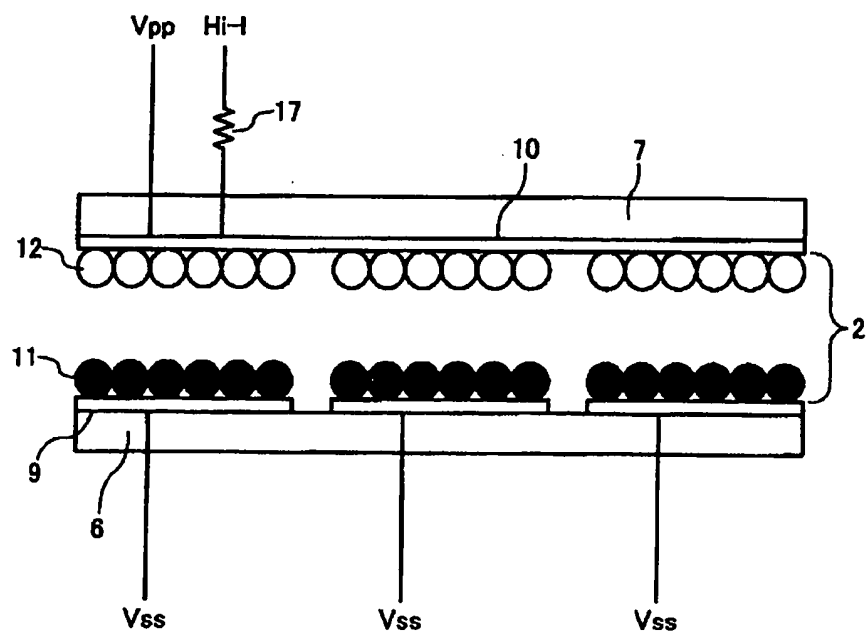


圖 13A

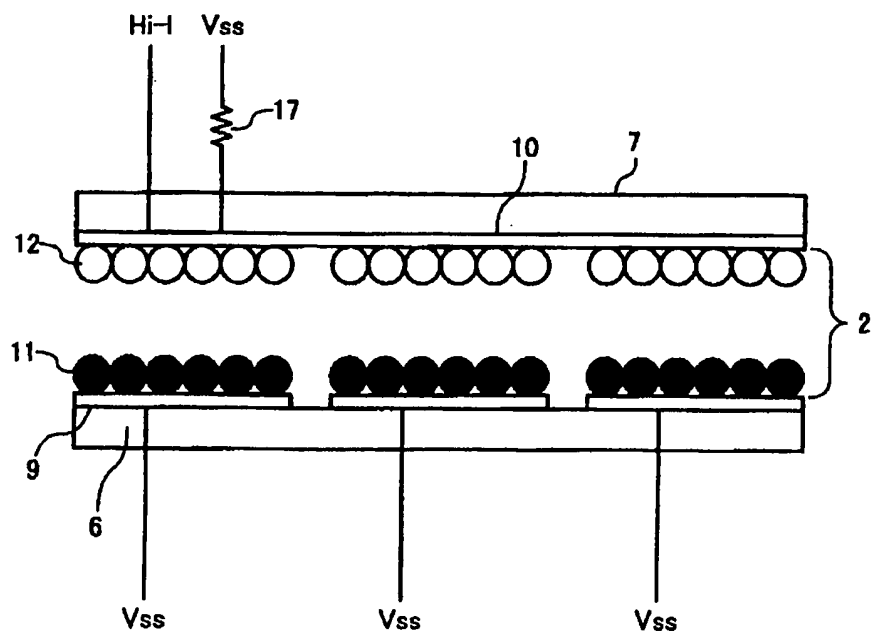


圖 13B

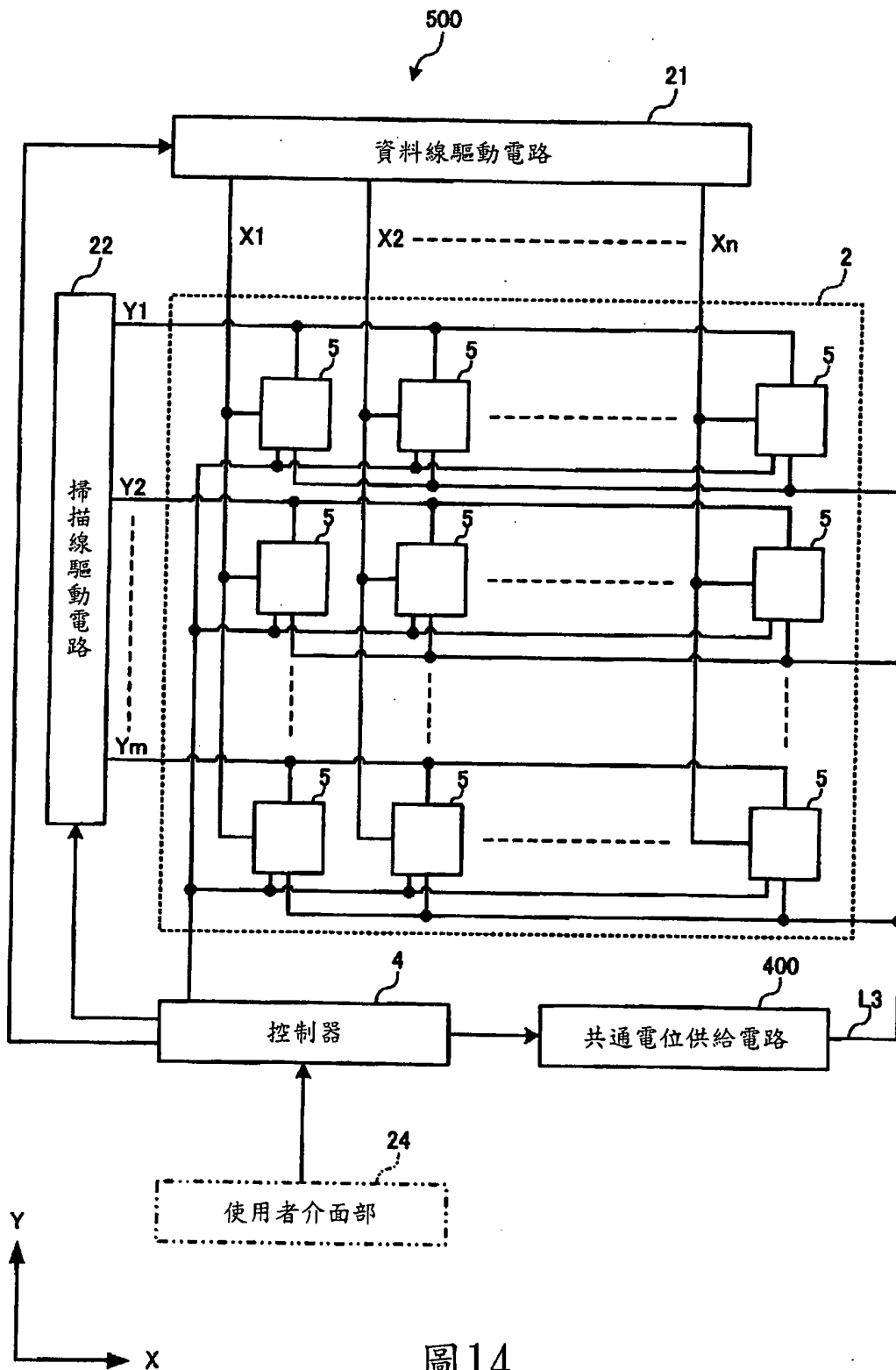


圖14

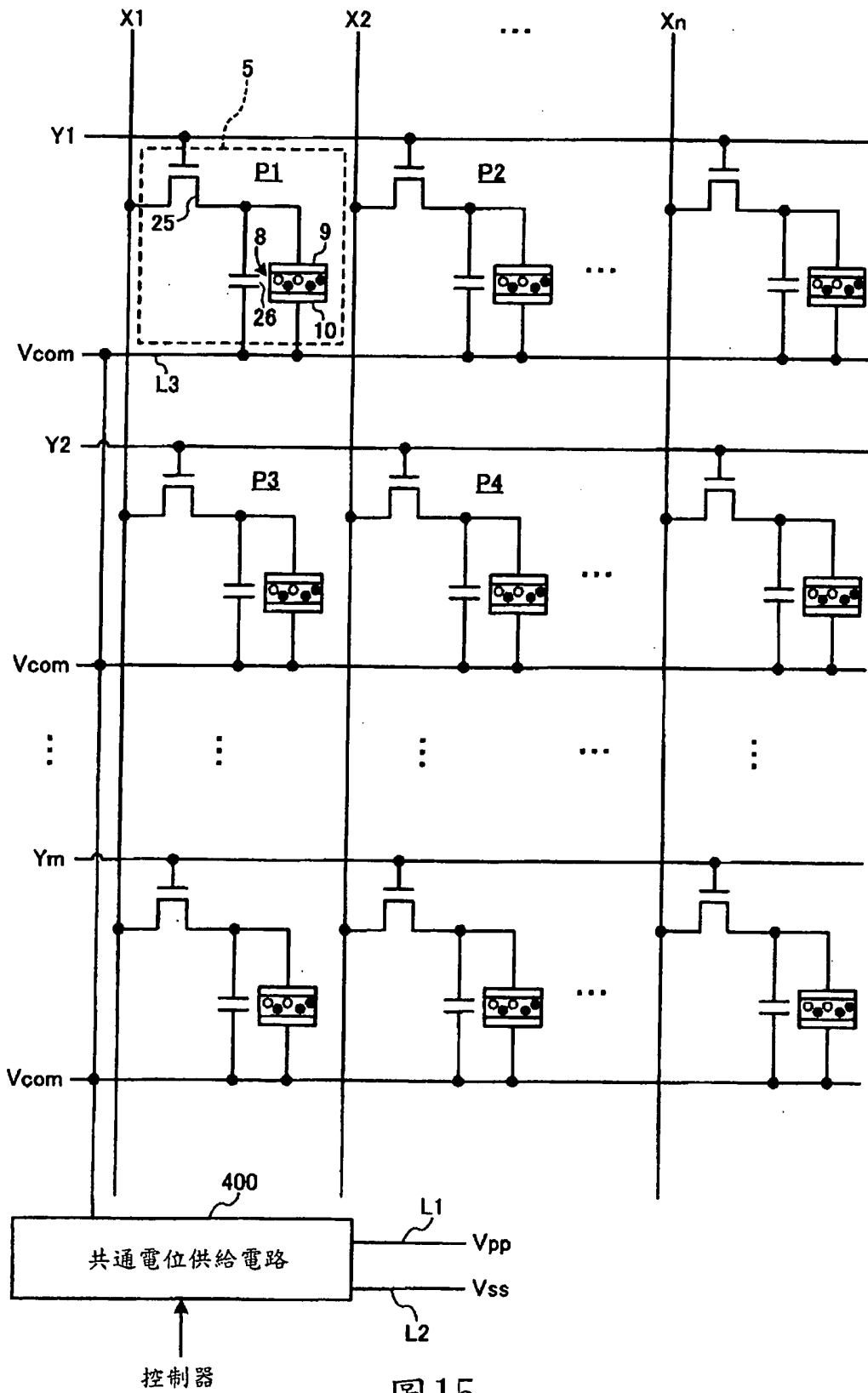


圖 15

四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

1	電泳顯示裝置
2	顯示部
3、3a、3b	驅動電路
4	控制器
5	像素
6	元件基板
7	對向基板
8	電泳元件
9	像素電極
10	共通電極
11	黑色粒子
12	白色粒子
13	分散媒
14	電泳顯示用液
15	CMOS電路
16	連接用電晶體
17	電阻
A	驅動系統
L1、L2	信號線
V _{pp} 、V _{ss}	電源

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)