



[12] 发明专利说明书

[21] ZL 专利号 91101941.3

[45]授权公告日 1997 年 5 月 14 日

[11] 授权公告号 CN 1034901C

[22]申请日 91.3.25 [24]颁证日 97.2.22

[21]申请号 91101941.3

[30]优先权

[32]90.3.26 [33]US[31]499,226

[73]专利权人 汤姆森消费电子有限公司

地址 美国印第安纳州

[72]发明人 T·J·克里斯托弗 R·T·基恩

[74]专利代理机构 中国专利代理(香港)有限公司

代理人 吴增勇 何关元

[56]参考文献

US4,686,576

US4,739,403

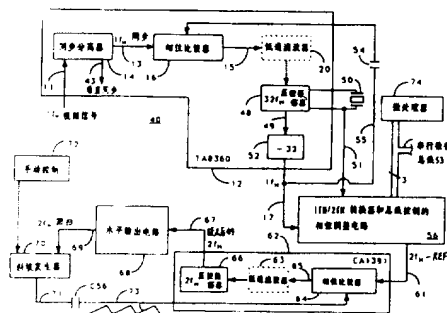
审查员 陈 源

权利要求书 2 页 说明书 12 页 附图页数 8 页

[54]发明名称 水平偏转系统的可调视频/光栅相位

[57]摘要

本水平偏转系统 40 包括第一锁相环路以第一频率在线 17 上产生第一定时信号；可预置计数电路以第一定时信号同步工作在线 61 上以第二频率产生第二定时信号；第二锁相环路 62 从第二定时信号产生扫描同步信号；微处理机 74 给寄存器提供不同数目，该寄存器与计数电路连接，让不同数目按增量改变第一与第二定时信号间的相位；视频源选择开关选择两视频源之一；手动操作电路与第二锁相环路的反馈电路连接以调整第二定时信号与扫描同步信号间的相位。



权 利 要 求 书

1.一种水平偏转系统,用以调整 and 保持视频信号(线 11 上的)与扫描同步信号(线 67 上的)之间的相位关系,包括:

装置(48, 52), 以第一频率($1f_H$)与视频信号中水平同步分量(同步)相应并同步地产生第一定时信号(在线 17 上);

其特征在于:

计数装置(56), 与该第一定时信号同步操作, 以大于所说第一频率的第二频率产生第二定时信号($2f_H-REF$);

提供装置(74), 用以对所说计数装置(56)提供不同数目, 对该第一与第二定时信号的相对相位进行增量调整, 以控制不同操作模式的水平图象中心; 及

装置(62), 用以响应于该第二定时信号产生一具有所说第二频率的扫描同步信号。

2.根据权利要求 1 所述的系统, 其特征在于, 上述计数装置(56)包括装置(58), 用以对时钟信号分频, 以产生所说第二定时信号($2f_H-REF$)。

3.根据权利要求 1 所述的系统, 其特征在于, 上述不同数目是从一遥控源供应给所说装置(58)的。

4.根据权利要求 1 所述的系统, 其特征在于, 微处理机(74)用以提供所说不同的数目, 和一个数据总线(53)用以使上述微处理机(74)及上述计数装置(56)相互连接。

5.根据权利要求 1 所述的系统, 其特征在于, 上述用以产生所说第一定时信号(在线 17 上)的装置(48, 52)包括: 用于以上述第一频率($1f_H$)之倍数产生一时钟信号的装置(48); 以及用以将时钟信号除以上

述倍数以产生所说第一定时信号(在线 17 上)的第二计数装置(52)。

6.根据权利要求 5 所述的系统, 其特征在于, 上述时钟信号产生装置(48)与所说第二计数装置(52)形成第一锁相环路之一部分, 并以视频信号的同步分量(同步)作为其输入及以第一定时信号(在线 17 上)作为其输出。

7.根据权利要求 1 所述的系统, 其特征在于, 检测第一定时信号(在线 17 上)中脉冲边沿并为计数装置(58)产生一控制信号(在线 93 上)以使该计数装置(58)与第一定时信号(在线 17 上)同步的装置(92)。

8.根据权利要求 1 所述的系统, 其特征在于, 上述提供装置(74)包括一个移位寄存器(94), 此移位寄存器以其输出耦合至上计数装置(58)及以其输入(53)耦合到一不同数目的源(74)。

9.根据权利要求 1 所述的系统, 其特征在于, 上述产生扫描同步信号的装置(62)包括一个锁相环路。

10.根据权利要求 1 所述的系统, 其特征在于, 装置(62)用以调整上述第二定时信号($2f_H$ -REF)与上述扫描同步信号(在线 67 上)间之相对相位。

水平偏转系统的可调视频/光栅相位

本发明涉及电视设备用的水平偏转电路。具体涉及用以提供在视频信号确保水平中心的水平偏转电路所使用的同步信号之间具有可遥控调整相位关系的系统。

电视设备要求将产生光栅扫描的电路要用正显示的视频信号同步。例如标准NTSC视频信号由隔行的连续场显示，第一场均藉一种光栅扫描工作以大约15,734赫的基本或标准水平扫描速率产生。

视频信号的基本扫描速率的各种称呼为 f_H 、 $1f_H$ 或 $1H$ 。 $1f_H$ 信号的实际频率将依不同的视频标准而改变。根据为改善电视设备画面质量所做的努力，业已开发出以非隔行方式逐行显示视频信号的系统。逐行扫描要求已显示的各帧必须在分配为扫描隔行格式的两场中的一场的相同时间段内予以扫描。因此，水平扫描频率必须为隔行视频信号的两倍。这种逐行扫描显示用的扫描速率之各种称呼为 $2f_H$ 或 $2H$ 。例如依据美国标准的 $2f_H$ 扫描频率为大约31,468赫。未指定倍数速率例如称为 $n f_H$ ，这里 n 为一个大于1的整数。

高级复杂的视频处理和偏转系统中遇到的问题就是视频信息的特殊信号处理时常需要额外时间。额外信号处理造成的时间延迟可能使偏转电路与输入视频信号同步造成问题。于将视频/光栅相位作适当同步的问题可能导致画面在水平方向上找不到中心。典型的是，视频信息由电视设备以例如 $1f_H$ 的第一水平扫描速率一次一行地被接收。而在逐行扫描系统中，在视频信息被显示以前，视频信息可以一次一行或多行地被

存储。有时，每一行不止一次地被读出或被显示。有时，连续行或成组的行中的信息，例如，藉内插法组合来进行处理。此举可产生视频信息的附加行，而这些附加行须与原始的视频信号中的信息一起显示。在双向扫描系统中，例如，隔行的视频信息必须相反地被读出或被显示。在每种情形中，所选择的实例所用的 $1f_H$ 倍数速率的同步信号 $2f_H$ 必须长久延迟以供信号处理。

人们希望电路都是标准化的，这样能使某些电路为多个不同的电视设备共用，不然，这些电视设备要具有不同的信号处理能力和配备各种系统。某些接收机可以倍数方式操作或处理来自两个或多个备分源的视频信号，这可能需要或多或少的信号处理时间，因而，需要可调整的视频/光栅相位。电视设备特别是采用高级复杂的信号处理的电视设备均实际需要易于控制视频/光栅相位，亦即在已接收的视频信号中的同步分量与已处理过的视频信号时常均以较快的扫描速率显示，例如需要视频/光栅相位调整，以得到隔行格式中的 $1f_H$ 视频信号所逐行水平扫描偏转系统所要求的 $2f_H$ 扫描同步信号之间的迟延。

本发明一方面提供一种用以易于调整 and 保持具有不同频率的同步或定时信号的有关相位的装置。分频电路可从一个时钟信号产生更高速率的 $1f_H$ 定时信号例如 $2f_H$ 。这个分频电路用第一锁相环路所产生的定时信号例如 $1f_H$ 同步，以便周期性地使分频器复位。这样的分频器可实施为一数字式分频器，而数字式分频器可由数字控制信号预先装入一个数字数目，例如四比特的数字数目。正像在许多数字控制的电视设备中看到的，这样的数字控制信号可在一串行总线上传送。一种可预置或可预装载的分频器电路可依据预加载的数字数目提供粗略的视频/光栅相位，以控制画面定中心。改变预装载数目将会使第二定时信号相对于频例如两微秒的步骤中的输入的视频信号移动。用例如 $32f_H$ 时钟操作的可预置或可预装载的16分频电路可提供 $2f_H$ 定时信号。

本发明的另一方面是对拥有固有的不同定时特性的各分视频信号源提供自动控制的视频/光栅相位调整。这种各分源可包含红绿蓝(RGB)输入及电脑视频驱动电路。各分视频源的选择例如利用一遥控键盘,可被遥控接收机检测。此遥控接收机又由控制电视设备的微处理机监视。微处理机向视频源选择器发送控制数据,以切换一个各分视频源作为信号处理电路的视频输出。微处理机还向视频/光栅相位调整电路传送控制数据,以补偿该各分视频源的不同定时特性,以确保画面适当地定中心。

本发明的再一个方面是为连接总线控制的相位调整在例如零至两微秒范围内提供手控的精细相位调整。依据本发明的这一方面,精细的相位调整可以同步定时信号的连续链中的不同点上进行,而不在总线控制延迟的点上进行。精细的相位调整插在第二锁相环路中而不插在转换器。进行延迟以第二定时信号为准而不以第一定时信号为准。在一个示例性的实施例中,第二频率的回扫脉波是锯齿波信号电路的一个输入。该锯齿波信号是第二锁相环路的相位比较器的一个输入。该锯齿波电路包含一斜坡电容器。例如利用一手动可调电位器来改变用于将锯齿波信号电路中的这个斜坡电容器充电的电流就会提供一种精细的相位调整。

从一视频信号中例如以 $1f_H$ 的第一水平同步信号产生例如以 $2f_H$ 的第二水平同步信号中可能遭遇的另一问题是在第一同步信号周期内确保第二同步信号的足够确的对称度或恒定性。第二信号的周期可能因第一信号造成的跳动而改变。举例而言,假如 $2f_H$ 同步信号的对称度在任何 $1f_H$ 周期内不十分精确,则会在光栅中每隔一行在不同瞬间启动例如 $2f_H$ 跟踪。此举可造成一种分裂光栅效应,如图5中所示。光栅2具有第一组隔行扫描行形成画面部分R向右方发散和第二组隔行扫描行形成画面部分L向左方发散。因为不同的峰到峰的偏转线圈电流在相邻的跟踪周期内流动,因此相邻的回扫脉波幅度不同。不同的峰到峰的偏转线圈电

流之所以在相邻的跟踪周期内流动是因为相邻的跟踪周期长度不同。相邻行之间的扫描差别量将取决于周期差别的大小和偏转电路的全部能量恢复效率。兹将光栅分裂之效应在图 5 中予以夸大表示,其中画面部分 L 的扫描线比画面部分 R 的扫描线开始较早。然而仅 100 毫微秒量级的相邻跟踪周期之间的时间差异即可造成不可接受的光栅分裂数量。

在第一同步信号例如在 $1f_H$ 中之不对称度可能是理所当然地由具有两个锁相环路并形成一种视频加速系统一部分的水平偏转系统的同步电路中所使用的锁相环路引入的。此种不对称性在某些集成电路中亦可能是固有的。可从其得出第一锁相环路用的频率为 $1f_H$ 的反馈信号回扫信号不存在时需要将第一定时信号作为反馈信号反馈到锁相环路中的相位比较器。此举可能引入以第一定时信号频率的波纹,因而造成第一定时信号的不对称性。此种不对称性以往例如可由与第一锁相环路操作相关的特殊信号处理电路和/或用以将第一定时信号以第一定时信号倍数频率转换为第二定时或同步信号的电路予以校正。这些电路成本昂贵并可在经由偏转电路传播同步信息时产生不必要的延迟。

在共同持有和未决的美国专利申请案 US499,249(已于 1993 年 1 月 29 日被批准为美国专利 USP5,223,931)中,描述了一种水平偏转系统,该系统具有精确同步电路以一种倍数扫描速率显示视频信号,在该系统中不对称性是由一同步或定时信号的周期性扰动而引起的。那里,第一锁相环路以与视频信号中的水平同步分量相对应的第一水平同步频率产生第一定时信号。转换器电路从第一定时信号得出第二定时信号,第二定时信号具有第二频率为第一频率之倍数并以与第一频率对应之速率受制于频率变化。第二锁相环路以第二频率接收第二定时信号和反馈信号,并包含一电压控制振荡器,按第二频率产生一平滑的水平同步信号。第二锁相环路具有特性环路反应,以防止电压控制振荡器不致以第二定时信号的变化速率一样快地改变频率。水平输出偏转级可与第二锁相环路相耦合,以按第二频率

作同步化水平扫描之用。将两个锁相环路接合信号速率转换器或乘法器串级配置。毋需额外的信号处理电路来校正第一锁相环路所产生的定时信号的对称度或是由转换器行出的倍数速率定时信号的对称度。

本文讲述的本发明的又一个方面是在所接收的视频信号与水平偏转电路所产生的较高速率同步或定时信号之间提供一种易于调整及保持的相位关系，此种水平偏转电路可与美国专利申请US499,249 中所述之跳动控制系统相兼容。例如可将分频器的输出看作并处理为一个未经校正的定时信号，如上所述，由第二锁相环路求出其频率变化的平均数。

图1 示出含有同步电路的水平偏转系统的方框图，用于产生以 $2f_H$ 的水平扫描速率显示 f_H 的视频信号的定时信号并依据本发明提供总线控制的相位调整和人工控制的相位调整。

图2 (a) 详细示出图1 的 f_H 至 $2f_H$ 转换器及总线控制相位调整的方框图。

图2 (b) 示出采用数字移位器的各分总线控制相位调整的方框图。

图3 详细示出含有人工控制相位调整的图1 的第二锁相环路电路图。

图4 (a) 、 4 (b) 、 4 (c) 和 4 (d) 示出用于解释总线控制的相位调整及人工控制的相位调整的波形图。

图5 示出因 f_H 同步信号周期内的 $2f_H$ 同步信号的不对称性所致光栅分裂的示意图。

图6 (a) 、 6 (b) 、 6 (c) 、 6 (d) 、 6 (e) 和 6 (f) 示出用于解释图5 所示光栅分裂时的波形图。

图7 示出用于解释微处理机、各分视频源和总线控制的视频 / 光栅相位调整系统之相互作用的方框图。

兹将用以提供 f_H 视频信号的 $2f_H$ 逐行扫描的水平偏转系统以方

块图形式在图1 中示出并注有标号40。芯片12用于构成一个锁相环路，此锁相环路产生标称的 $1f_H$ 速率的第一定时信号作为输出。工业型号为TA 8360 的芯片作为一个例子，该芯片包括一个同步分离器14、一个相位比较器16和一个压控振荡器48。线11上的 $1f_H$ 视频信号是同步分离器14的一个输入。同步分离器14在线43上提供垂直同步脉冲，在线13上提供 $1f_H$ 水平同步脉冲。图6 (a) 示出线13 上的 $1f_H$ 同步信号是相位比较器16的一个输入。图6(b) 示出线15 上的相位比较器16的输出是输入到低通滤波器20的误差控制信号。TA 8360 中的低通滤波器之频率特性例如主要由外部定时元件决定。因此，方块20用虚线表示。这些外部元件可为一串联阻容网路，该网路有一个10 μ p的电容器及一个3K的电阻器，该电阻接在该电容器与地之间。压控振荡器48响应一陶瓷或L-C 谐振电路50，以 $32f_H$ 速率操作。图6 (c) 所示线49上的标称的 $32f$ 定时信号是除32电路52的一个输入。线17上的除32电路的输出是图6 (d) 所示的 $1f_H$ 驱动信号。 $1f_H$ 信号是输入到相位比较器16的另一输入端在线55上的一个输入，此输入产生图6 (d) 的误差控制电路由所述的 $1f$ 脉冲的宽度太宽，该脉冲宽度例如可被串联耦合电容器54来减小。 $32f$ 的谐振电路50之输出亦可在该芯片外部的线51上得到。

将 $1f_H$ 至 $2f_H$ 转换器和总线控制的相位调整电路56由线17连接到第一锁相环路的 $1f_H$ 定时信号输出端，以及由线51连接到谐振电路50。电路56产生 $2f_H$ -REF 的定时信号作为线61上的输出。 $2f_H$ -REF 信号的相位相对于例如可由微处理器74来调整，以中响应串行数据总线53上所传送的控制信号。

电路56详细示于图2 (a) 中。线51上的谐振电路50的 $32f_H$ 输出是放大器90的一个输入。线91上的放大器90的输出是除16计数器58的“时钟”输入。 $32f_H$ 信号除以16可产生一个 $2f_H$ 信号。水平扫描基本频率的其他倍数可利用时钟频率与除法因子的适当组合而得出。线17上的 $1f_H$

定时信号是边沿检波器92的一个输入。边沿检波器92将会检测例如 $1f_H$ 定时信号中的脉波前沿。线93上的边沿检波器92的输出是计数器58的“负载”输入。除16计数器58可以是一个四比特计数器，具有四比特并行数据总线95位于其D或称为起始数目输入端。

依据本发明的另一方面，所使用的此种计数装置可与共同持有但未决的美国专利申请(US499,249)中所揭示的跳动控制系统相兼容。一种类似的但无预置的计数/分频装置在本发明的一个实施例中应用，以便从 $32f_H$ 时钟信号产生 $2f_H$ 的定时信号。通过使 $1f_H$ 定时信号与视频信号的水平同步分量同步，以使 $2f_H$ 信号由与此同步分量同步。

例如可利用串行数据总线53(图1)起遥控的作用，而这种串行数据总线时常配备在具有数字控制建制的电视设备中。串行数据总线可如图所示那样由三条线组成，通常称为“数据”，“时钟”和“允许”。借助微处理器74在串行数据总线53提供的信息将从其开始计数的数存储在移位寄存器94中。数据总线53可以向除16计数器58提供起始数，以在线17上的 $1f_H$ 信号中每次发生一脉冲时用。计数器58的Q输出是并行数据总线97上的4比特信号。这4比特信号是译码电路96的一个输入，该译码电路96例如在每次发生计数16时在线99上提供一个输出脉冲。每个起始数均提供一个不同的相应数目的增量或粗略相位调整延迟。线99上的信号是输入给脉宽电路60的一个输入，该电路60在线61上的输出则为 $2f_H$ -REF信号。脉宽电路60确保线路61上的未校正 $2f_H$ -REF定时信号内的脉冲宽度宽到足以确保在第二锁相环路中相位比较器能够适当操作。

此外，可调整延迟可由一数字移相器来实施，如图2(b)所示。 $1f_H$ 到 $2f_H$ 转换器56'，除了计数器58不是可预置的和省掉移位寄存器94以外，都与图2(a)中的方块56相同。线61上的 $2f_H$ -REF信号是数字移相器101的输入。移相器101提供的相位延迟量取决于微处理器在数据总线53上所传送的控制信号。线51亦将 $32f_H$ 时钟信号供应给该数字

移相器 101。如果该数字移相器没有适合于接收串行数据的输入储存缓冲器，则可使用与移位寄存器94相类似的寄存器作此种用途，如图2 (a) 中的方块56所示。相移位器 101之输出就是一相位调整信号 $2f_H$ -REF，此信号例如已变为图1 之方块62中所示第二锁相环路的输入。

$2f_H$ -REF 的对称度只达到 $1f_H$ 信号的初始的占空比为50% 的程度。兹将在 $32f_H$ 压控振荡器(VCO) 的误差控制电压上的 $1f_H$ 波纹的影响反映在图6 (b) 的波形图中。此种误差控制电压在第一 $1f_H$ 周期，内均定期下降。因此， $32f_H$ VCO 的输出频率 f 均在第一 $1f_H$ 周期内定期下降。当频率下降时，来自 $32f_H$ VCO 的每一继续输出脉冲均有一较低频率。当频率减低时，其脉波宽度 $1/f_{VCO}$ 增加。除法器电路58将 $1f_H$ 信号的频率加倍，而其周期则为此 $32f_H$ VCO 的32个输出脉冲，将周期分为一半，亦即，分成两个16个脉冲的周期。然而，由于周期性增加的脉冲宽度，故第一批16个脉冲的总宽度 t_A 小于下一批16个脉冲的总宽度 t_B 。当 t_A 的宽度不等于 t_B 的宽度时，则 $2f_H$ -REF 定时信号在 $1f_H$ 信号的周期内是不对称的，尽管数字除法器是精密的。这种不对称性可能产生交替幅度 Y_1 及 Y_2 的回扫脉冲，如图6 (f) 所示，此种回扫脉冲可能导致光栅分裂。所以，亦必须将数字电路所产生的 $2f_H$ -REF 信号视为需要进一步处理的未校正信号。

$2f_H$ -REF 信号由第二锁相环路62作进一步处理。第二锁相环路包括相位比较器64、低通滤波器63和压控振荡器(VCO) 66。将锁相环路62具体化为一种工业型号CA 1391。线65上的相位比较器64的控制输入。该振荡器的工作频率以及型号为CA 1391 振荡器中的低通滤波器的频率响应主要系由图3 所示的外部定时元件决定。所以，低通滤波器63以虚线表示。

$2f_H$ -REF 信号是相位比较器64的一个输入。线65上的相位比较器64的误差控制信号则为低通滤波器63的输入。低通滤波器63的输出是以

$2f_H$ 速率操作并用 $2f_H V_{OC}$ 表示的电压控制振荡器66的控制输入。低通滤波器63的频率特性由图3所示的 $1.5\mu F$ 电容器C53 及 $2K$ 电阻器R68 所构成的外部串联R-C 网路决定的。线路67上的压控振荡器66的输出为水平输出电路68提供“校正后的” $2f_H$ 同步信号。线69上的水平输出电路68的输出以 $2f_H$ “回扫”脉冲的形式提供 $2f_H$ 信号。此种 $2f_H$ “回扫”脉冲的形式提供 $2f_H$ 信号。此种 $2f_H$ “回扫”脉冲是斜坡发生器70的输入该斜坡发生器受制于手动延迟电路72的手动相位延迟。线71上的斜坡发生器70的输出由电容器C56 交流耦合到线路73的相位比较器64的另一输入端上。

兹将图1 所示方块图的一部分的电路示意图示于图3 中。作为型号 CA 1391 电路的锁相环路62包含振荡器66、相位检波器64、前置驱动器84、相位检测器输出驱动器86及 V_{CC} 电压调整节器87。振荡器66为具有端子 7 用来控制频率的RC型式。一外部电容器C51 自端子 7 连接到地线并系经由所耦合在端子 6 与 7 间之外部电阻R62 充电。当端子 7 上的电压超过内部位能偏压时，电容器C51 即经由内部电阻器放电。此种导电促成一驱动脉冲的产生，当此电容器充分放电时，此驱动脉冲即告结束。将端子 3 处之负向同步脉冲与端子 4 处之锯齿波作相位比较（该锯齿波是从水平回描或回扫脉波得出的）。如若在同步信号与锯齿波之间没有相位差时，端子 5 处即无净输出电流。当相位偏差发生时，就有电流流入端子 5 或从端子 5 流出，以校正频率。前置驱动器84的占空比或符号空档比可通过设定端子 8 处的电位来调整。在图3 电路中，这取决于电阻器R63 及R64 所形成的分压器。经由电阻器R72 所耦合到端子 7 的电位器R37 可用来作手动调整振荡器66的频率。

斜坡发生电路70包括晶体管Q4、电阻器R55 和电容器C50 。将产生于电容器C50 两端的斜坡信号经由电容器C56 交流耦合到端子 4。晶体管Q2 与电位器R20 形成手动操作的迟延电路72，此电路改变使斜坡电容

器的充电电流。电容器C50 充电所需时间的变化提供 $2f_H$ -REF 脉冲和“校正后的” $2f_H$ 脉冲的相对相位中大约自 0 至 2 微秒的可变延迟。

线67上的前置驱动器84之“校正后的” $2f_H$ 输出是推挽式驱动器电路的输入，此种驱动器电路包括晶体管Q5和Q6给水平输出电路提供 $2f_H$ 的“驱动”输出信号。

图4 (a) 、 4 (b) 、 4 (c) 和 4 (d) 示出图1 、 2 、 3 所示电路工作时产生的 $1f_H$ 和 $2f_H$ 定时信号及同步信号的相对相位位置。图4 (a) 示出同步分离器14分离示出的、在线13上提供给相位比较器16的 $1f_H$ 同步脉冲。图4 (b) 示出线17上的除32电路52的输出。第一锁相环路负责将例如 $1f_H$ 脉冲的前沿的相对相位保持在例如 $1f_H$ 同步脉冲的中点处。图4 (c) 示出线61上的脉冲宽度电路60所产生的 $2f_H$ -REF 信号，该信号是第二锁相环路62的相位比较器64的一个输入。图4 (d) 示出线69上的 $2f_H$ “回扫”信号，而此信号是斜坡发生器70的一个输入。 $1f_H$ 同步脉冲与 $2f_H$ -REF 脉冲之间，以及因而与“校正后的” $2f_H$ 脉冲之间的相位差是可调整的，例如上文所述之两微秒步骤由除16电路58的总线控制预置予以调整。例如自 0 至 2 微秒的精细调整系由手动操作延迟电路72提供，(此种电路提供) 用以设定 $2f_H$ “回扫脉冲”与 $2f_H$ -REF 信号之间的相位差。由于手动控制电路实际上调整 $2f_H$ “回扫”脉冲与相位比较器64另一输入的锯齿波信号之间的延迟，故这种调整是间接的。可以理解，采用具有不同时间延迟步骤的总线控制可借助使用不同时钟频率和/ 或具有不同比特数的不同计数器来实现，以提供不同的分辨率。可改变手动的相位调整，以便在与总线控制所提供的增量时间延迟步骤相对应的范围内进行手动调整。

兹将调整视频/ 光栅相位延迟以提供备分视频源的实例示于图7 的方块图中。除了描述备分的视频源和用于在备分视频源之间进行切接的装置以外，图7 所示的水平偏转电路80与图1 至3 所示电路40相似。

为求简明，特省去对芯片12，转换器56及第二锁相环路62的细节描述，但它们已示于图1至图3中。视频源选择器开关具有某些一个芯片的特点，但并非具备全部一个芯片的特点。

将微处理器74例如串行总线53耦合到一遥控接收机79及一视频源选择器88。将遥控接收机79由无线电或红外线发送器85耦合到例如一遥控键盘89这类的键盘上。将方块81上示出作为一全电视信号的视频源A耦合到一个分离与解调整电路83上。因此，视频源A可代表一种广播或电缆电视的全电视信号，例如，一种1f_H隔行视频信号。分离与解调整电路83的输出是视频信号枪用之驱动信号标以“A红”“A绿”“A蓝”以及同步信号标以“A同步”。这些输出形成视频源选择器88的一组输入。视频源选择器88的另一组输入则由方块82所示为RGB视频源的各分视频源来供应。RGB视频源例如可由一个计算机来提供。各分视频源82的输出标有“RGB红”、“RGB绿”、“RGB蓝”以及“RGB同步”。应该理解视频/光栅相位中的不同迟延是必需的，以确保画面的适当定中心。视频源选择器88的输出标以“红输出”、“绿输出”“蓝输出”及“同步输出”。为达说明的目的，假定各分视频源的定时信号均各完全不同，以在无视频/光栅相位调整的情况下在选择各分视频源时，可能无法适当地将画面在水平方向上定中心。

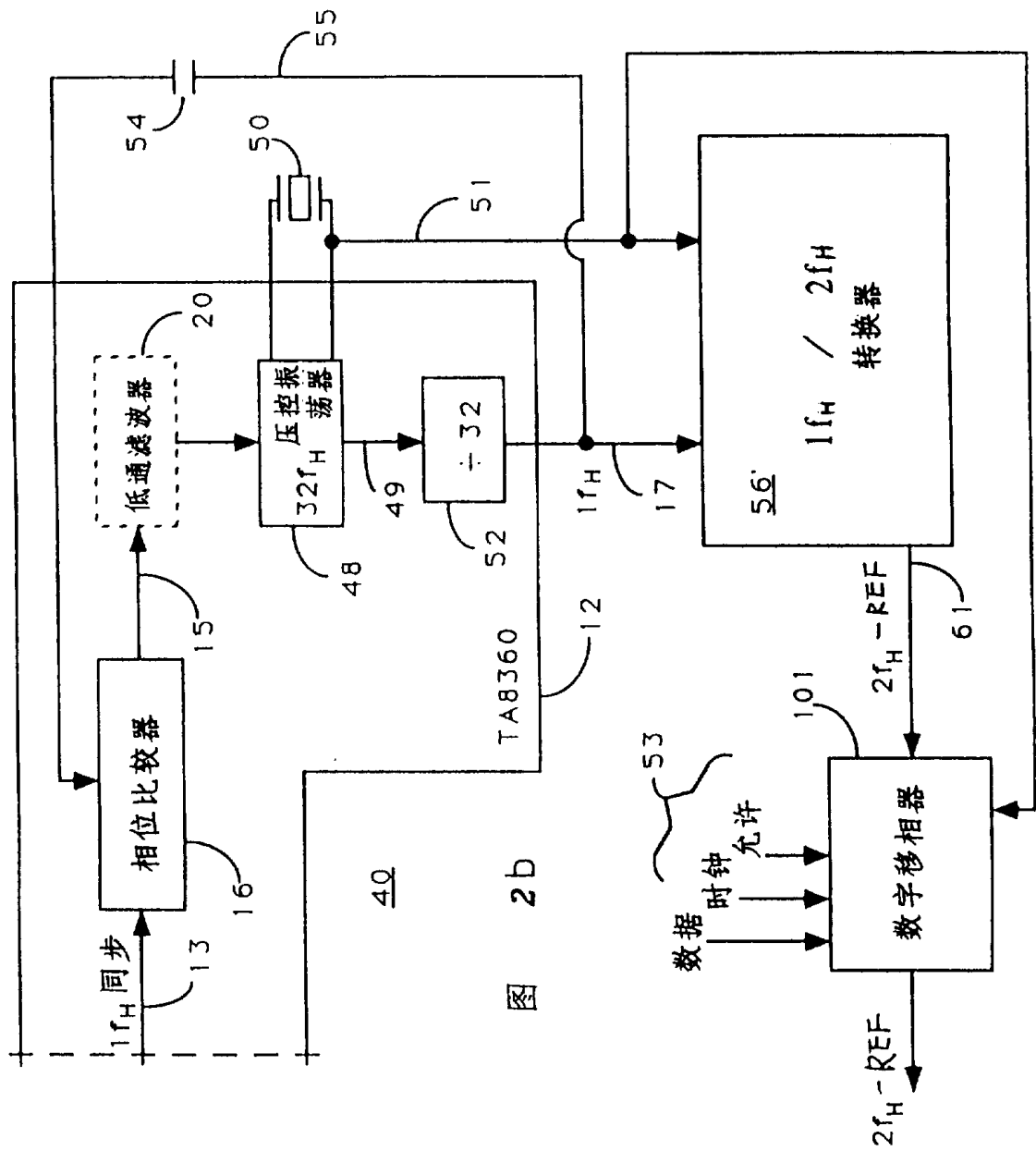
例如利用一遥控键盘89所作的各分视频源的选择系由遥控接收机86来检测，由微处理器74监视。微处理器74将控制数据发送给视频源选择器88以提供视频驱动信号，并由同步信号形成各分视频源以代替视频源A、微处理器74亦将控制数据传输给方块56中的相位调整电路，以补偿替代视频源的不同定时，从而确保将画面在水平方向上定中心。

依据本发明的一个方面，在输入的视频信号与水平偏向电路所用的扫描同步信号之间可建立一种最佳的相位关系，来产生光栅。此种最佳相位关系可分别利用总线控制和手动控制的相位调整电路以达成粗略的

及精细的相位调整来实现。应该理解，精密与粗略均为相对的概念。为达特定的目的，可由减少每项增量步骤的时间延迟，将粗略调整成为足够精密的调整。每当微处理机被调用以启动一项特别视频显示功能或过程，或者显示备分视频源需要在视频信号与扫描同步信号之间有或多或少相位延迟时，均可由微处理机据以改变相位延迟。此种配置提供最大的灵活性用以使全部视频过程及全部视频源的视频/光栅相位延迟均达到最佳情况。



20



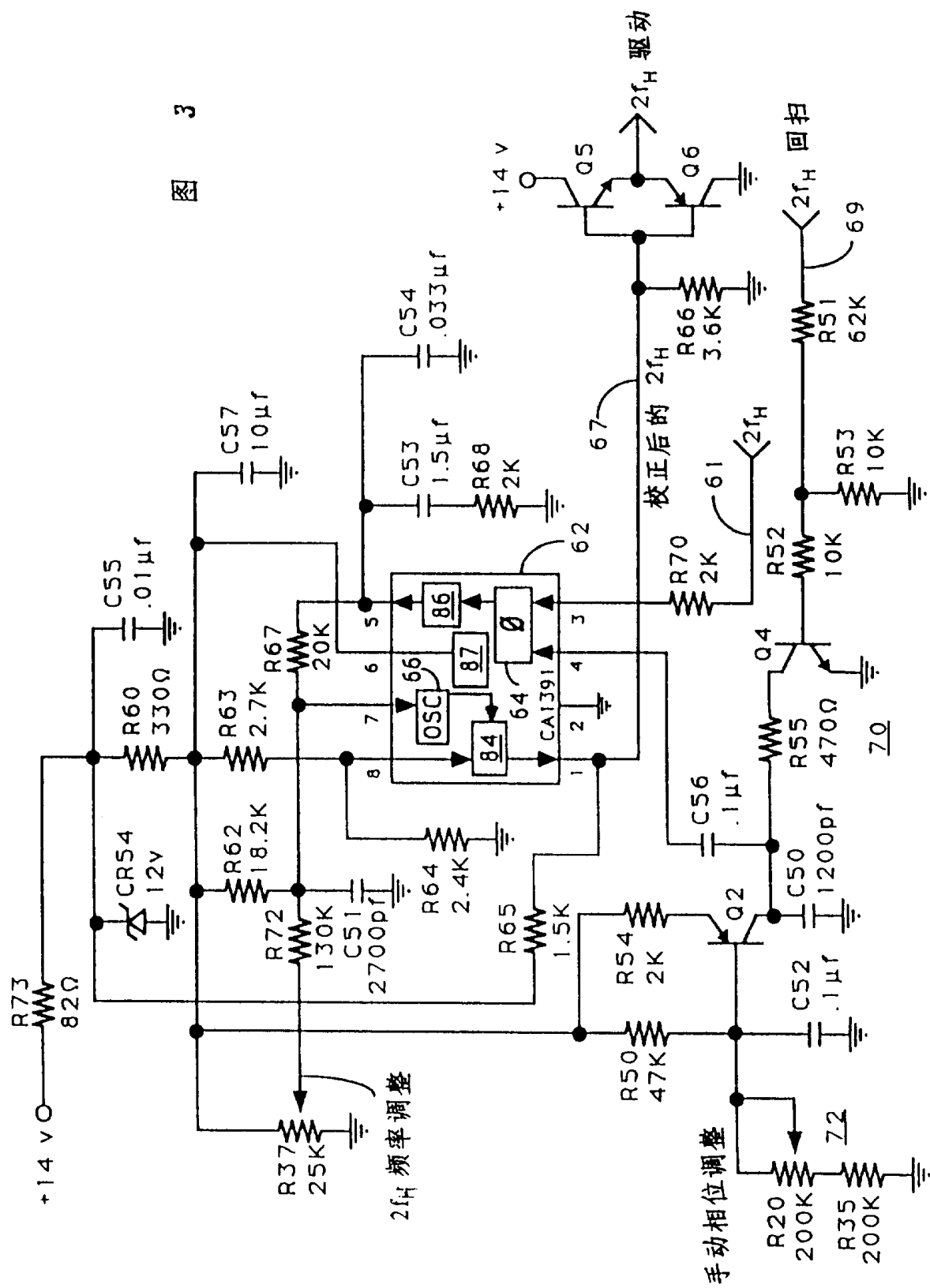
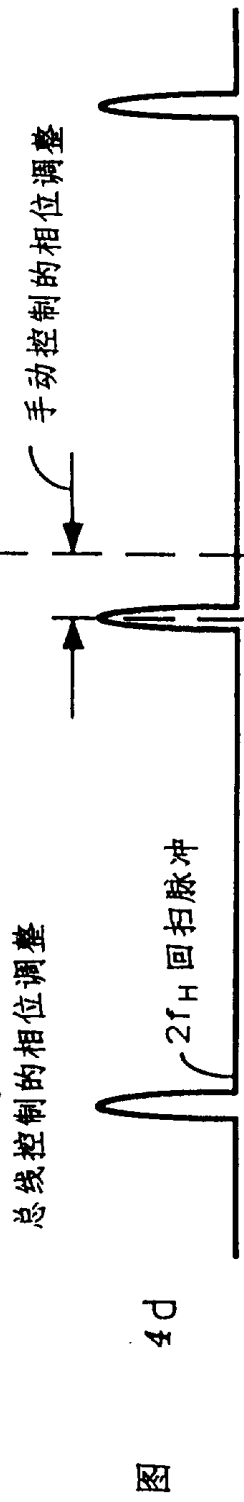
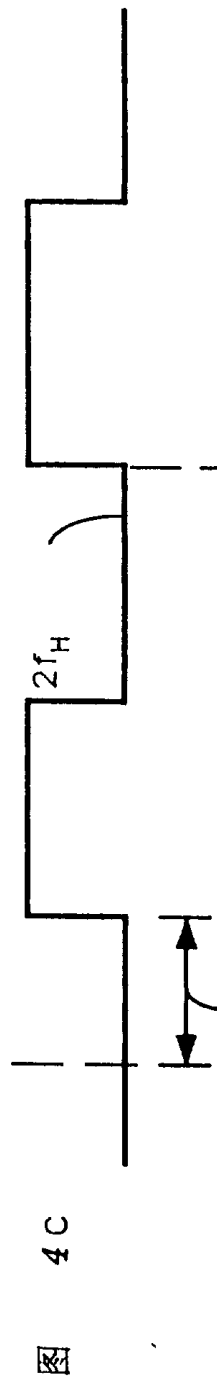
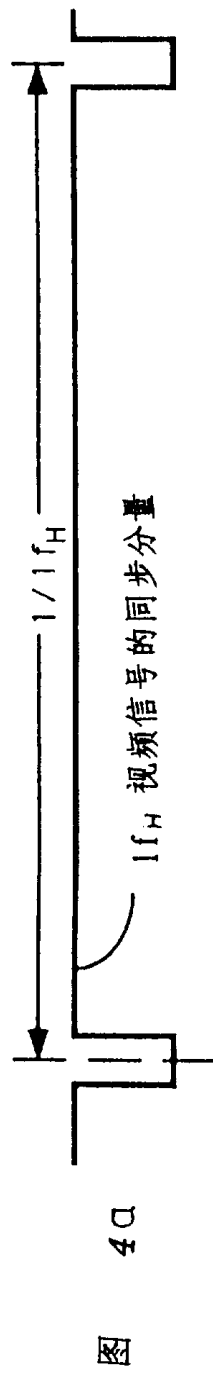
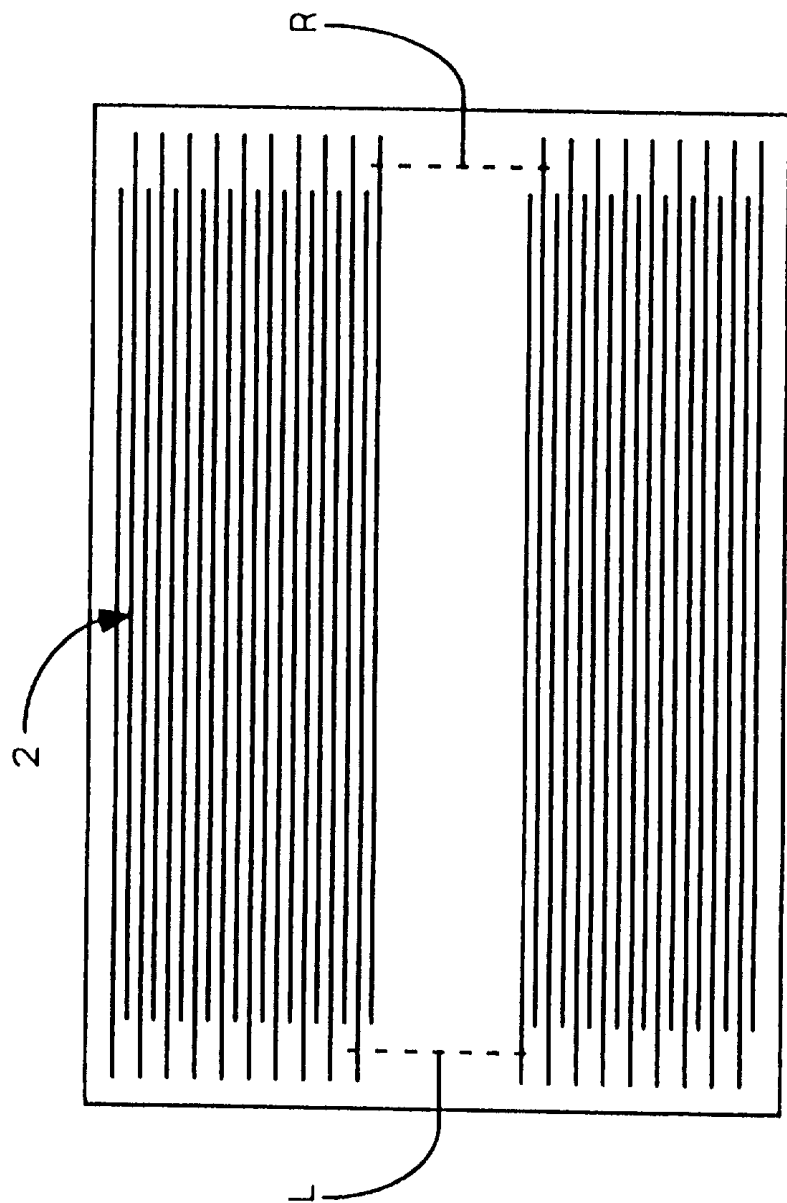


图 3





5

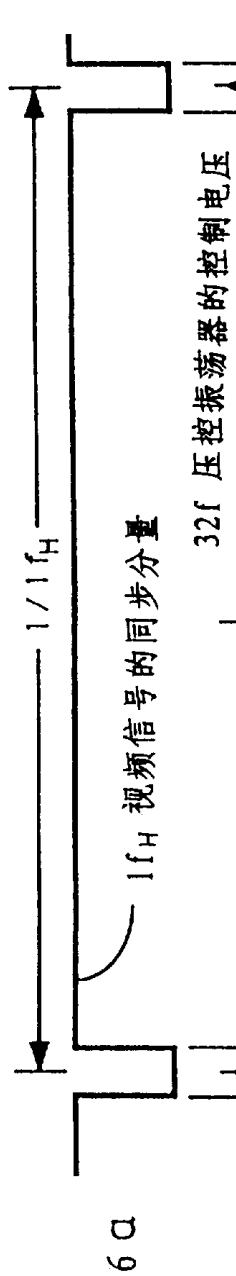


图 6a

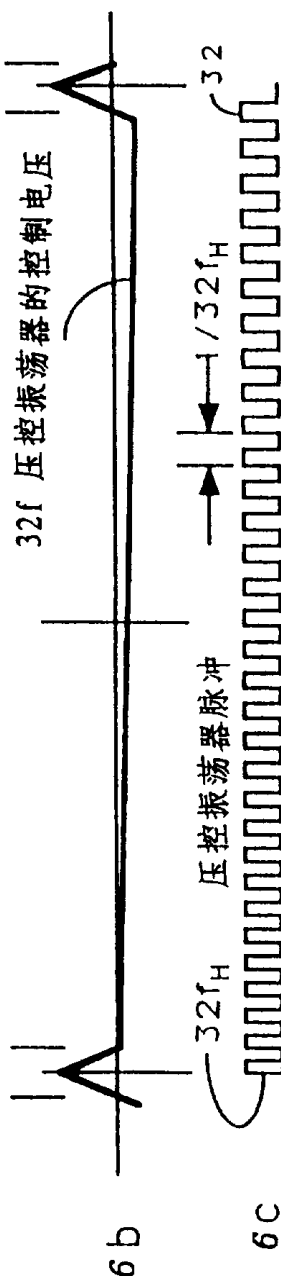


图 6b

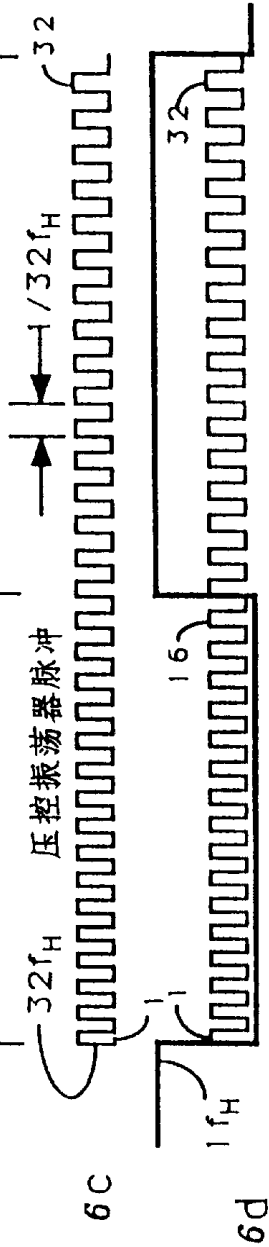


图 6c

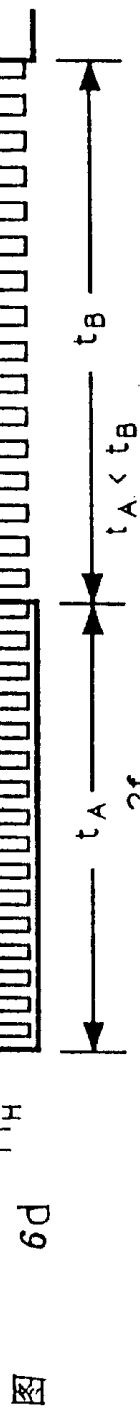


图 6d

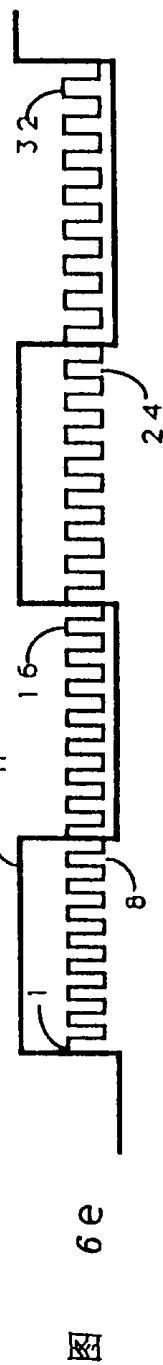


图 6e

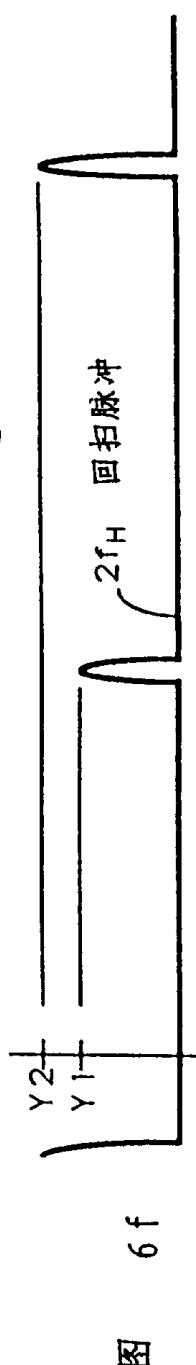


图 6f

图 7

