



(12)发明专利

(10)授权公告号 CN 103985677 B

(45)授权公告日 2016.09.07

(21)申请号 201410256976.5

H01L 21/56(2006.01)

(22)申请日 2014.06.11

H01L 21/50(2006.01)

(65)同一申请的已公布的文献号

申请公布号 CN 103985677 A

(56)对比文件

CN 102629599 A, 2012.08.08,

(43)申请公布日 2014.08.13

CN 102629599 A, 2012.08.08,

(73)专利权人 扬州江新电子有限公司

CN 101060153 A, 2007.10.24,

地址 225004 江苏省扬州市广陵产业园龙
泉路16号

CN 101859713 A, 2010.10.13,

CN 103021996 A, 2013.04.03,

(72)发明人 周祥兵

审查员 吕阗

(74)专利代理机构 北京市京大律师事务所

11321

代理人 方晓明

(51)Int.Cl.

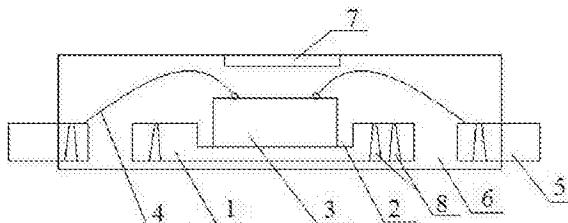
H01L 23/31(2006.01)

权利要求书1页 说明书5页 附图5页

H01L 23/28(2006.01)

(54)发明名称

超薄塑封半导体元器件框架、元器件及其制
备方法



(57)摘要

本发明公开了一种超薄塑封半导体元器件框架，所述框架上通过机械模压或腐蚀的方法形成一层以上用于容纳芯片的台阶。还公开了一种超薄塑封半导体元器件，包括：一上述的超薄塑封半导体元器件框架；一个以上的芯片，多个焊丝和引脚，以及塑封体。还公开了超薄塑封半导体元器件的制备方法。本发明的超薄塑封半导体元器件框架被设计成多层台阶结构，有利于元器件整体封装厚度的减小，且不易露丝，组装得到的超薄塑封半导体元器件封装尺寸减小，适合应用于超薄电子产品中。框架和引脚上通孔的设计使得封装时封装材料可以挤入通孔中，使塑封体和框架结合更紧密。

B

CN 103985677 B

1. 一种超薄塑封半导体元器件，包括：

一个超薄塑封半导体元器件框架，用于一个以上的芯片组装，所述框架上通过机械模压或腐蚀的方法形成一层以上用于容纳芯片的台阶，框架在台阶位置的厚度小于框架其他位置的厚度，同一台阶位置的厚度相同，不同台阶位置的厚度可以不相同，所述框架所用材料为铜合金；

一个以上的芯片，粘合在超薄塑封半导体元器件框架的台阶位置；

多个焊丝和引脚，焊丝一端连在芯片上，另一端与引脚连接；

塑封体，超薄塑封半导体元器件框架的全部或部分、芯片的全部、焊丝的全部和引脚的部分封装在塑封体中；

其特征在于：所述框架位于塑封体以内、不会被芯片覆盖的部分设有多个通孔，所述通孔直径小于0.1mm。

2. 根据权利要求1所述的超薄塑封半导体元器件，其特征在于：框架以其上塑封体厚的一面为正面，另一面为反面，所述通孔位于框架正面的一端直径小于位于框架反面的一端直径。

3. 根据权利要求1所述的超薄塑封半导体元器件，其特征在于：所述引脚位于塑封体以内的部分设有多个通孔，所述通孔直径小于0.1mm。

4. 权利要求2所述的超薄塑封半导体元器件的制备方法，其步骤包括：

a、将合适厚度的铜合金片材切成框架形状，清洁框架表面；

b、在框架不需要形成台阶的位置表面上均匀涂覆一层抗蚀液，将框架浸入腐蚀液中进行腐蚀，腐蚀到预定厚度时取出，形成第一层台阶，其中腐蚀液的配方为：水中添质量分数为10~15%的FeCl₃、3~5%的CuCl₂和2~4%的HCl；

c、重复步骤b形成第二层或者更多层台阶；

d、用温度50~60℃，质量分数为4~8%的NaOH溶液喷淋框架表面以去除表面涂覆的抗蚀液，喷淋压力为2~3kg/cm²，然后用30~40℃的水喷淋框架表面；

e、在温度350~400℃下，将芯片置于框架的台阶位置上，芯片表面的背金层熔化，与框架台阶表面融合，形成欧姆接触；

f、将铜质焊接引线的一端焊接在芯片的焊区，另一端焊接在引脚上，形成芯片与引脚之间的焊丝；

g、将焊接后的框架整体放入浇注模具中，使框架、芯片、焊丝的全部及引脚与焊丝焊接的一端位于浇注腔内，再将由二氧化硅、环氧树脂、硅微粉组分的包封材料加热融化后注入浇注腔中，待其冷却固化后取出。

5. 根据权利要求4所述的超薄塑封半导体元器件的制备方法，其特征在于：步骤c完成后，将框架整体和引脚全部涂覆一层抗蚀液，在框架不会被芯片覆盖的位置以及引脚将要被封装的一端将抗蚀液融化出一个个的细孔，细孔在框架正反面的位置一一对应，其中框架反面位置的细孔直径大于框架正面位置对应的细孔直径，然后将框架浸入腐蚀液中进行腐蚀，腐蚀到通孔形成后取出，再进行步骤d。

6. 根据权利要求4所述的超薄塑封半导体元器件的制备方法，其特征在于：步骤c完成后，将框架不会被芯片覆盖的位置及引脚将要被封装的一端用模具冲压出多个通孔，冲压出的通孔在框架正面一侧的直径小于在框架反面一侧的直径。

超薄塑封半导体元器件框架、元器件及其制备方法

技术领域

[0001] 本发明涉及到一种超薄塑封半导体元器件框架、元器件及其制备方法，属于半导体元器件制造领域。

背景技术

[0002] 随着电子产品的轻薄化及产品性能的多功能化，产品的组装方式逐渐多芯片化，封装形式由贴片式逐步替代了插件式，且朝着微型化、超薄化的方面发展。这就需要依赖先进的设计技术、材料技术，特别是Mems技术等来实现这一系列的目标。Mems技术的发展使微型元器件及模块的研发提高到了一个新的水平，利用微电子机械加工技术将微米级的敏感元件、信号处理器、数据处理装置集成在同一芯片上已逐渐成为芯片设计的主流发展技术，同时，对于由于客观原因不能组合设计的芯片，往往采用多芯片组装的方式，来实现产品多功能的需要。

[0003] 多芯片组装工艺中，经常会遇到芯片间的厚薄不同，大小不一的情况，这会导致整个成品的封装尺寸变大(长、宽、高度)。以贴片速度传感器为例，如图1所示，使用平面框架，框架上组装有1个芯片3，框架1的厚度为0.11mm，由于操作时焊丝4的弧度需要达到0.10mm才能保证焊丝不会接触到框架或者芯片的其他位置，因此塑封体6的厚度需要达到0.45mm才能保证不露丝，亦即现有技术的速度传感器最低厚度为0.45mm。对于目前越做越薄的电子产品例如手机、平板电脑而言，封装的半导体元器件的尺寸特别是厚度严重影响其超薄化进程。而且由于框架材料与封装材料的异质性，封装半导体元器件使用一段时间后容易开裂，影响产品质量。

发明内容

[0004] 本发明的目的是提供一种能有效降低芯片封装厚度的超薄塑封半导体元器件框架。

[0005] 为达到发明目的，本发明采用的技术方案为：一种超薄塑封半导体元器件框架，用于一个以上的芯片组装，所述框架上通过机械模压或腐蚀的方法形成一层以上用于容纳芯片的台阶，框架在台阶位置的厚度小于框架其他位置的厚度，同一台阶位置的厚度相同，不同台阶位置的厚度可以不相同。

[0006] 优选的，所述框架所用材料为铜合金。

[0007] 本发明还公开了一种超薄塑封半导体元器件，包括：

[0008] 一上述的超薄塑封半导体元器件框架；

[0009] 一个以上的芯片，粘合在超薄塑封半导体元器件框架的台阶位置；

[0010] 多个焊丝和引脚，焊丝一端连在芯片上，另一端与引脚连接；

[0011] 塑封体，超薄塑封半导体元器件框架的全部或部分、芯片的全部、焊丝的全部和引脚的部分封装在塑封体中。

[0012] 优选的，所述框架位于塑封体以内、不会被芯片覆盖的部分设有多个通孔，所述通

孔直径小于0.1mm。

[0013] 优选的，框架以其上塑封体厚的一面为正面，另一面为反面，所述通孔位于框架正面的一端直径小于位于框架反面的一端直径。

[0014] 优选的，所述引脚位于塑封体以内的部分设有一个或多个通孔，所述通孔直径小于0.1mm。

[0015] 本发明还公开了上述的超薄塑封半导体元器件的制备方法，其步骤包括：

[0016] a、将合适厚度的铜合金片材切成框架形状，清洁框架表面；

[0017] b、在框架不需要形成台阶的位置表面上均匀涂覆一层抗蚀液，将框架浸入腐蚀液中进行腐蚀，腐蚀到预定厚度时取出，形成第一层台阶，其中腐蚀液的配方为：水中添质量分数为10~15%的FeCl₃、3~5%的CuCl₂和2~4%的HCl；

[0018] c、有需要的时候，重复步骤b形成第二层或者更多层台阶；

[0019] d、用温度50~60℃，质量分数为4~8%的NaOH溶液喷淋框架表面以去除表面涂覆的抗蚀液，喷淋压力为2~3kg/cm²，然后用30~40℃的水喷淋框架表面；

[0020] e、在温度350~400℃下，将芯片置于框架的台阶位置上，芯片表面的背金层熔化，与框架台阶表面融合，形成欧姆接触；

[0021] f、将铜质焊接引线的一端焊接在芯片的焊区，另一端焊接在引脚上，形成芯片与引脚之间的焊丝；

[0022] g、将焊接后的框架整体放入浇注模具中，使框架、芯片、焊丝的全部及引脚与焊丝焊接的一端位于浇注腔内，再将由二氧化硅、环氧树脂、硅微粉组分的包封材料加热融化后注入浇注腔中，待其冷却固化后取出。

[0023] 优选的，步骤c完成后，将框架整体和引脚全部涂覆一层抗蚀液，在框架不会被芯片覆盖的位置以及引脚将要被封装的一端将抗蚀液融化出一个个的细孔，细孔在框架正反面的位置一一对应，其中框架反面位置的细孔直径大于框架正面位置对应的细孔直径，然后将框架浸入腐蚀液中进行腐蚀，腐蚀到通孔形成后取出，再进行步骤d。

[0024] 优选的，步骤c完成后，将框架不会被芯片覆盖的位置及引脚将要被封装的一端用模具冲压出多个通孔，冲压出的通孔在框架正面一侧的直径小于在框架反面一侧的直径。

[0025] 本发明的超薄塑封半导体元器件框架被设计成多层台阶结构，适合于不同厚度的芯片组装其上，降低元器件整体厚度，焊丝的弧度也可以降低，有利于元器件整体封装厚度的减小，且不易露丝，组装得到的超薄塑封半导体元器件封装尺寸减小，适合应用于超薄电子产品中。由于芯片位于台阶上，芯片与框架之间的高度差减小，控制焊丝弧度的难度降低，因此焊接焊丝的难度也降低，有利于提高成品率。框架上通孔的设计使得封装时封装材料可以挤入通孔中，在塑封体和框架之间形成一个个的“钉子”，使塑封体和框架结合更紧密，不易分层、开裂。通孔上细下粗的造型能更加牢固的将塑封体与框架结合起来。

附图说明

[0026] 图1为现有技术的贴片速度传感器的结构示意图。

[0027] 图2为本发明实施例1的超薄塑封速度传感器框架的结构示意图。

[0028] 图3为本发明实施例3的高精度可编程石英时钟模块框架的正面示意图，图中框架内的白色部分为镂空部分。

[0029] 图4为本发明实施例3的高精度可编程石英时钟模块框架的反面示意图，图中框架内的白色部分为镂空部分。

[0030] 图5为本发明实施例3的高精度可编程石英时钟模块封装前的正面结构示意图，图中框架内的白色部分为镂空部分。

[0031] 图6为本发明实施例3的高精度可编程石英时钟模块封装后的反面结构示意图，图中框架内的白色部分为镂空部分，黑色整体部分为晶振，黑色方框框起来的部分为塑封体。

[0032] 下面结合附图对本发明的实施方式进行进一步的说明。

具体实施方式

[0033] 实施例1

[0034] 本超薄塑封半导体元器件为超薄塑封速度传感器，其制备方法步骤包括：

[0035] a、将0.11mm厚度的铜合金片材切成框架形状，清洁框架表面；

[0036] b、在框架不需要形成台阶的位置表面上均匀涂覆一层抗蚀液，抗蚀液可以采用光致抗蚀剂，也可以采用其他耐腐蚀、涂覆后易凝结的高分子溶液，例如聚乙烯醇-肉桂酸脂类溶液，将框架浸入腐蚀液中进行腐蚀，腐蚀到台阶厚度为0.05mm时取出，形成第一层台阶，其中腐蚀液的配方为：水中添质量分数为10%的FeCl₃、5%的CuCl₂和2%的HCl，根据腐蚀速度确定腐蚀时间；

[0037] c、将框架整体和引脚全部涂覆一层抗蚀液，在框架不会被芯片覆盖的位置以及引脚将要被封装的一端将抗蚀液融化出一个个的细孔，细孔在框架正反面的位置一一对应，其中框架反面位置的细孔直径大于框架正面位置对应的细孔直径，然后将框架浸入腐蚀液中进行腐蚀，腐蚀到通孔形成后取出；

[0038] d、用温度50℃，质量分数为4%的NaOH溶液喷淋框架及引脚表面以去除表面涂覆的抗蚀液，喷淋压力为3kg/cm²，然后用30℃的水喷淋框架及引脚表面以将抗蚀液完全去除；

[0039] e、在温度350℃下，将速度传感器芯片置于框架的台阶位置上，芯片表面的背金层熔化，与框架台阶表面融合，形成欧姆接触；

[0040] f、将铜质焊接引线的一端焊接在芯片的焊区，另一端焊接在引脚上，形成芯片与引脚之间的焊丝，焊丝的弧度为0.06mm；

[0041] g、将焊接后的框架整体放入浇注模具中，使框架、芯片、焊丝的全部及引脚与焊丝焊接的一端位于浇注腔内，再将由二氧化硅、环氧树脂、硅微粉组分的包封材料加热融化后注入浇注腔中，待其冷却固化后取出，封装厚度为0.30mm。

[0042] 封装后的超薄塑封速度传感器的结构示意图见图2，框架1上设有一个台阶2，芯片3位于台阶2中，焊丝4一端连接芯片3，另一端连接引脚5，塑封体6将框架1、芯片3、焊丝4的全部和引脚5的一部分封装在内。塑封体上还设有激光印字7。框架1非台阶的位置上还设有上细下粗的通孔8。其中框架整体厚度为0.11mm，台阶厚度为0.05mm，焊丝4的弧度为0.06mm，引脚与框架的尺寸一致，为0.11mm，引脚的厚度也可以稍微厚一些，最后塑封体的厚度为0.30mm，比现有的速度传感器的封装厚度减少了0.15mm。因为塑封体在框架正面的厚度比较高，在框架反面的厚度极低，因此塑封体与框架开裂的地方往往就在框架反面与塑封体接触的地方，设计成上细下粗的通孔可以更好的将框架反面与塑封体的结合，防止塑封体开裂、脱落。

[0043] 对于通孔直径的要求,一般与塑封体的面积有关,塑封体的面积大,通孔直径可以略大一下,塑封体的面积小,通孔的直径也相应变小。

[0044] 实施例2

[0045] 本超薄塑封半导体元器件为超薄塑封声电传感器,其制备方法步骤包括:

[0046] a、将厚度为0.11mm的铜合金片材切成框架形状,清洁框架表面;

[0047] b、在框架不需要形成台阶的位置表面上均匀涂覆一层抗蚀液,将框架浸入腐蚀液中进行腐蚀,腐蚀到台阶厚度为0.05mm时取出,形成第一层台阶,其中腐蚀液的配方为:水中添质量分数为15%的FeCl₃、3%的CuCl₂和4%的HCl;

[0048] c、将框架不会被芯片覆盖的位置及引脚将要被封装的一端用模具冲压出多个通孔,冲压出的通孔在框架正面一侧的直径小于在框架反面一侧的直径;

[0049] d、用温度60℃,质量分数为8%的NaOH溶液喷淋框架表面以去除表面涂覆的抗蚀液,喷淋压力为3kg/cm²,然后用40℃的水喷淋框架表面;

[0050] e、在温度400℃下,将芯片置于框架的台阶位置上,芯片表面的背金层熔化,与框架台阶表面融合,形成欧姆接触;

[0051] f、将铜质焊接引线的一端焊接在芯片的焊区,另一端焊接在引脚上,形成芯片与引脚之间的焊丝;

[0052] g、将焊接后的框架整体放入浇注模具中,使框架、芯片、焊丝的全部及引脚与焊丝焊接的一端位于浇注腔内,再将由二氧化硅、环氧树脂、硅微粉组分的包封材料加热融化后注入浇注腔中,待其冷却固化后取出,得到超薄塑封速度传感器。

[0053] 得到的超薄塑封速度传感器与实施例1的结构一致。

[0054] 实施例3

[0055] 本超薄塑封半导体元器件为高精度可编程石英时钟模块,其制备方法步骤包括:

[0056] a、将厚度0.3mm的铜合金片材切成长条装框架形状,清洁其表面,每个长条装框架可在后续步骤中切割成多个高精度可编程石英时钟模块框架;

[0057] b、在长条装框架不需要形成台阶的位置表面上均匀涂覆一层抗蚀液,将长条装框架浸入腐蚀液中进行腐蚀,腐蚀到台阶厚度为0.2mm时取出,形成第一层台阶,形成的第一层台阶位于框架正面,其中腐蚀液的配方为:水中添质量分数为12%的FeCl₃、4%的CuCl₂和3%的HCl;

[0058] c、在长条装框架不需要形成第二层台阶的位置表面上均匀涂覆一层抗蚀液,将框架浸入腐蚀液中进行腐蚀,腐蚀到台阶厚度为0.1mm时取出,形成第二层台阶,形成的第二层台阶位于框架反面,将长条装框架不需要镂空的位置表面上均匀涂覆一层抗蚀液,然后将长条装框架浸入腐蚀液中进行腐蚀,腐蚀到长条装框架上的镂空形成后取出;

[0059] d、用温度55℃,质量分数为6%的NaOH溶液喷淋长条装框架表面以去除表面涂覆的抗蚀液,喷淋压力为2.5kg/cm²,然后用35℃的水喷淋长条装框架表面;

[0060] e、在温度380℃下,将可编程的芯片置于长条装框架的每个框架正面的第一层台阶位置上,将晶振置于框架反面的第二层台阶位置上,芯片及晶振表面的背金层熔化,与框架台阶表面融合,形成欧姆接触;

[0061] f、将铜质焊接引线的一端焊接在芯片的焊区,另一端根据需要焊接在引脚上或者晶振的焊区,将铜质焊接引线的一端焊接在晶振的焊区,另一端焊接在框架上,形成焊

丝；

[0062] g、将焊接后的长条装框架整体放入浇注模具中,使框架的部分、芯片、晶振、焊丝的全部及引脚与焊丝焊接的一端位于浇注腔内,再将由二氧化硅、环氧树脂、硅微粉组分的包封材料在178℃融化后注入浇注腔中,浇注压力为2.8—3.2T,待其冷却固化后再进行塑封体切割,划分成一个个独立的产品,框架被封装的部分以比晶振面积略大为宜。

[0063] 如图3-6所示,本超薄塑封半导体元器件为高精度可编程石英时钟模块,框架1的基础厚度为0.3mm,对框架1进行多层腐蚀,使框架1正面形成一个中间低、四周高的第一层台阶21,第一层台阶的厚度为0.1mm,第一层台阶中心位置放置一个可编程的芯片31,框架1反面形成一个中间低、四周高的第二层台阶22,第二层台阶的厚度为0.2mm,第二层台阶中心位置放置一个晶振32,芯片31上有6个焊区,与6根焊丝4连接,其中两根焊丝4的另一端焊接到晶振32上,另4根焊接到引脚5上,其中引脚为框架经镂空以后而形成的,框架的部分、芯片和晶振的全部、焊丝的全部和引脚的部分被封装起来形成塑封体。单纯使用晶振的石英时钟模块在温差变化大的环境下由于在不同温度下晶振的振荡频率不同,导致其走时不准。将可编程的芯片与晶振整合形成高精度可编程石英时钟模块,可以实现时钟模块的实时精确的振荡功能,能有效避免环境温度变化而造成的振荡频率的影响,且其尺寸与传统的石英时钟模块相当。而如果在传统的石英时钟模块框架上同时设置晶振和可编程的IC,则其体积太大,不适合很多电子产品的要求。

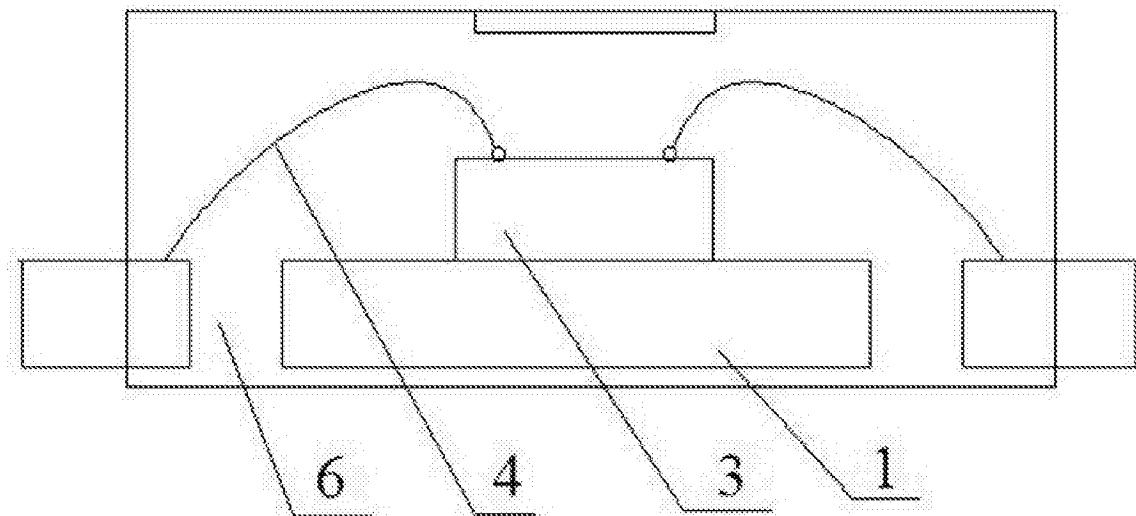


图1

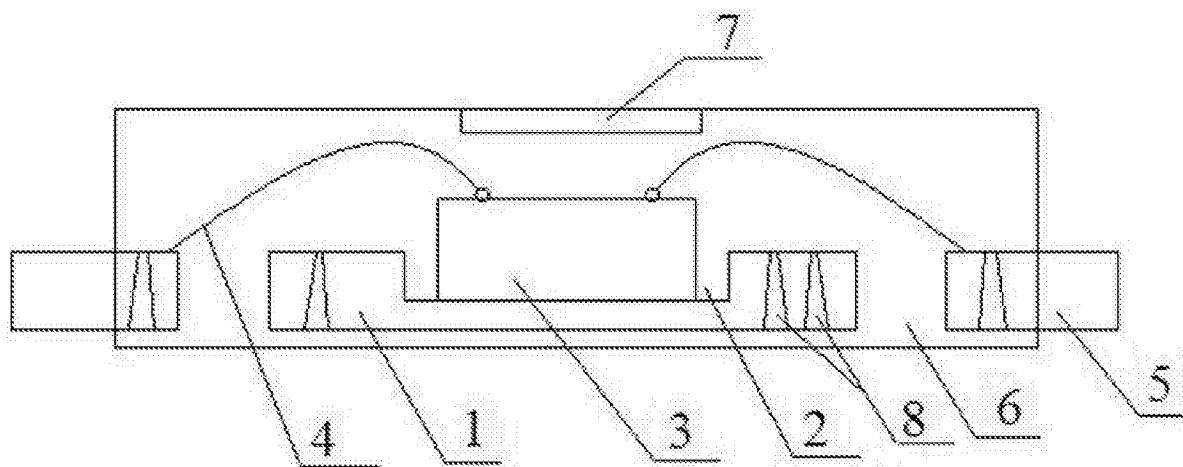
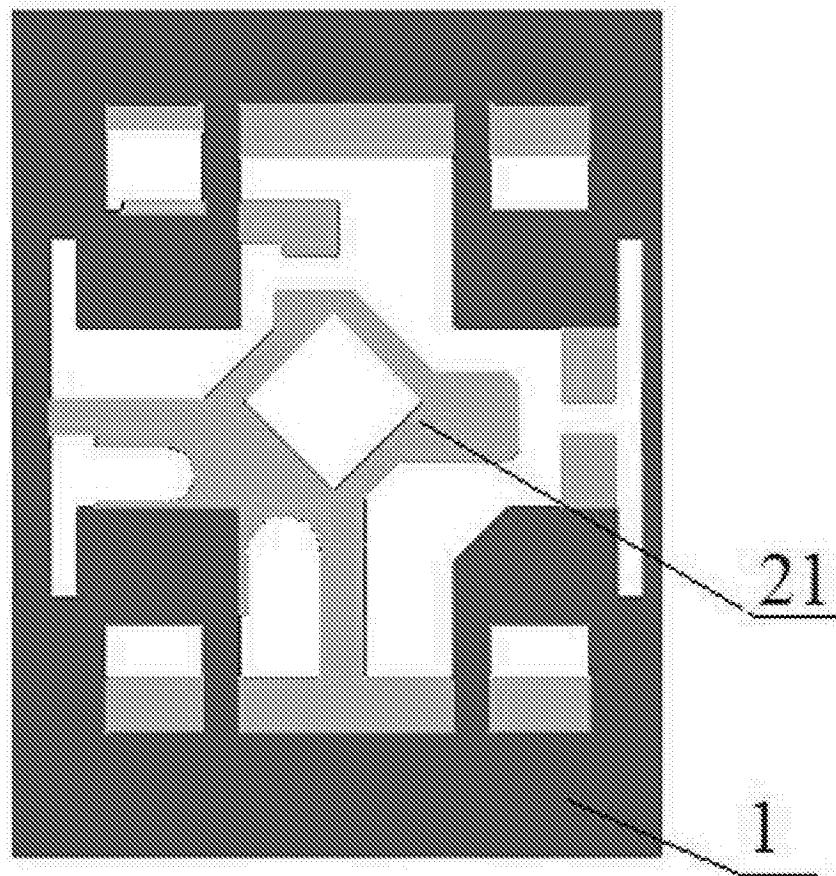


图2



■ 表示厚度为 0.2mm
■ 表示厚度为 0.1mm

图3

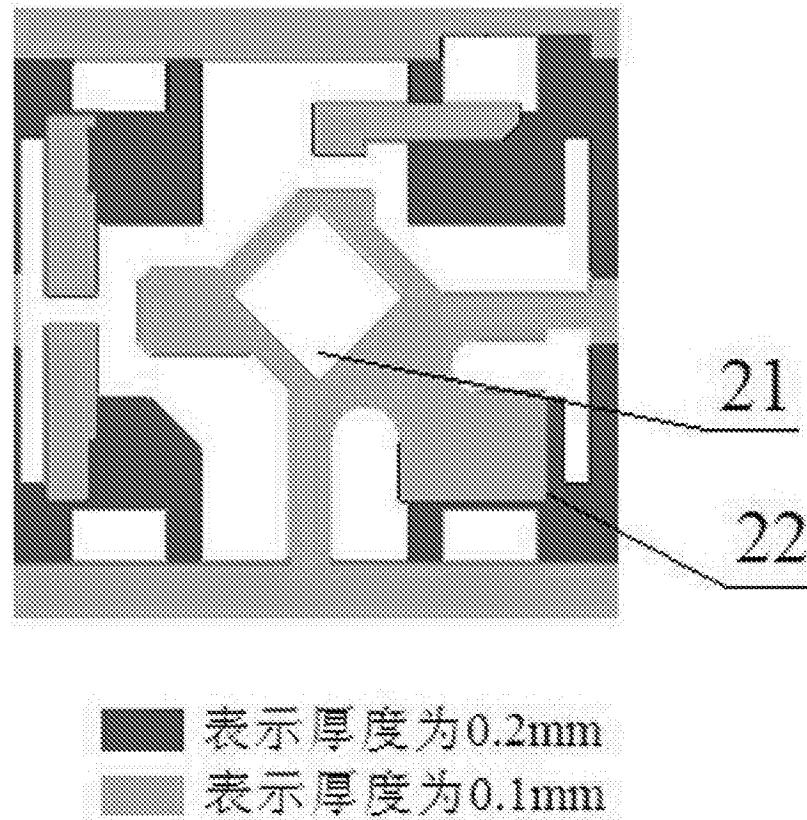


图4

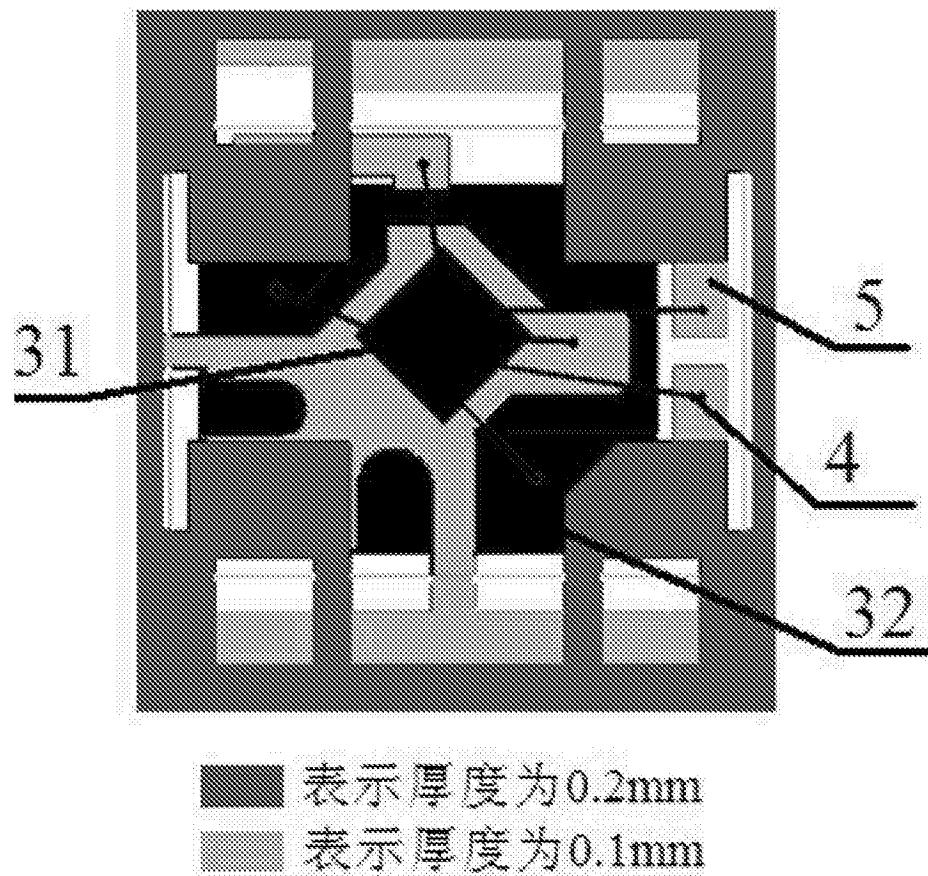


图5

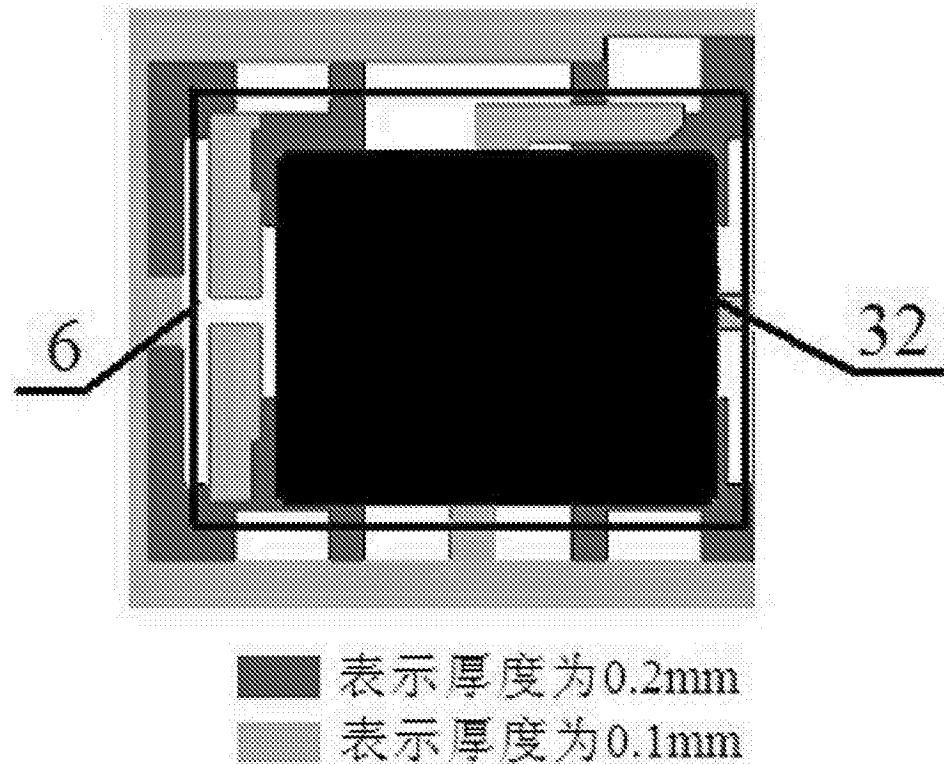


图6