(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 116501678 A
(43)申请公布日 2023.07.28

(21)申请号 202310491070.0

(22)申请日 2023.05.04

(71)申请人 苏州浪潮智能科技有限公司
地址 215000 江苏省苏州市吴中经济开发区郭巷街道官浦路1号9幢

(72)发明人 石波

(74)专利代理机构 北京三聚阳光知识产权代理有限公司 11250
专利代理师 陈刚

(51)Int.Cl.
G06F 13/42(2006.01)
G06F 13/40(2006.01)
G06F 15/16(2006.01)
G06F 3/06(2006.01)

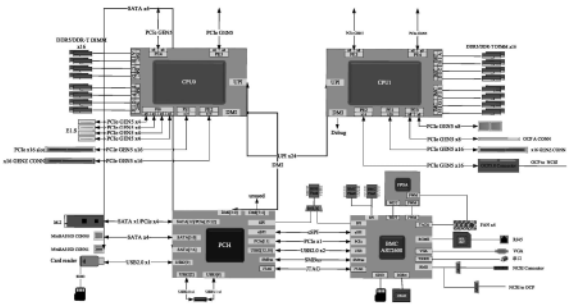
权利要求书1页 说明书9页 附图6页

(54)发明名称

一种拓扑板卡和板载系统

(57)摘要

本发明公开了一种拓扑板卡和板载系统，所述拓扑板卡应用于双路服务器，所述拓扑板卡与所述双路服务器中芯片的插槽相连，所述板卡包括：磁盘板载模块；所述磁盘板载模块中至少包括一个磁盘板载接口；网络通信模块；复杂可编程逻辑器件；所述复杂可编程逻辑器件用于管理所述磁盘板载模块和所述网络通信模块；磁盘阵列控制器；所述磁盘阵列控制器用于管理与所述磁盘板载接口连接的磁盘。本发明提供的技术方案，在一定程度上能够提升双路服务器主板空间的利用率。



CN 116501678 A

1.一种拓扑板卡,其特征在于,所述拓扑板卡应用于双路服务器,所述拓扑板卡与所述双路服务器中芯片的插槽相连,所述拓扑板卡包括:

磁盘板载模块;所述磁盘板载模块中至少包括一个磁盘板载接口;

网络通信模块;

复杂可编程逻辑器件;所述复杂可编程逻辑器件用于管理所述磁盘板载模块和所述网络通信模块;

磁盘阵列控制器;所述磁盘阵列控制器用于管理与所述磁盘板载接口连接的磁盘。

2.根据权利要求1所述的拓扑板卡,其特征在于,所述磁盘板载接口至少包括下列之一:微型通信接口、企业和数据中心的短存储接口、高密度线缆接口。

3.根据权利要求2所述的拓扑板卡,其特征在于,在所述磁盘管理模块包括微型通信接口的情况下,所述微型通信接口的数量为2的整数倍;在所述磁盘管理模块包括企业和数据中心的短存储接口的情况下,所述企业和数据中心的短存储接口的数量为2的整数倍;在所述磁盘管理模块包括高密度线缆接口的情况下,所述高密度线缆接口的数量为2的整数倍。

4.根据权利要求1至3任一项所述的拓扑板卡,其特征在于,所述拓扑板卡还包括金手指;其中,所述金手指与所述双路服务器中芯片的插槽相连。

5.根据权利要求4所述的拓扑板卡,其特征在于,所述金手指插在所述双路服务器中芯片的插槽中,或所述金手指和所述双路服务器的插槽通过线缆连接。

6.根据权利要求1所述的拓扑板卡,其特征在于,所述网络通信模块包括通信引出端连接器和以太网控制器;其中,所述通信引出端连接器和以太网控制器相连。

7.根据权利要求6所述的拓扑板卡,其特征在于,所述网络通信模块还包括多路复用器和网络控制器边带接口;其中,所述多路复用器的一端与所述通信引出端连接器相连,所述多路复用器的另一端分别连接有所述以太网控制器和所述网络控制器边带接口。

8.一种板载系统,其特征在于,所述板载系统包括:权利要求1至6任一项所述的拓扑板卡、第一处理器、第二处理器、基板管理控制器;所述第一处理器至少包括两个插槽;

所述第一处理器和所述第二处理器通过用户程序接口连接器相连;

所述第一处理器的第一插槽和所述拓扑板卡相连;

所述基板管理控制器与所述第一处理器的第二插槽相连。

9.根据权利要求8所述的板载系统,其特征在于,所述基板管理控制器包括若干连接硬件的接口;所述接口与所述第一处理器的插槽相连。

10.一种板载系统,其特征在于,所述板载系统包括:权利要求7所述的拓扑板卡,第一处理器、第二处理器、基板管理控制器;所述第一处理器至少包括一个插槽;

所述第一处理器和所述第二处理器通过用户程序接口连接器相连;

所述第一处理器的插槽和所述拓扑板卡相连;

所述基板管理控制器与所述拓扑板卡的网络控制器边带接口相连。

11.根据权利要求10所述的板载系统,其特征在于,所述基板管理控制器包括若干连接硬件的接口,所述接口与所述第一处理器的插槽相连。

一种拓扑板卡和板载系统

技术领域

[0001] 本发明涉及服务器拓扑结构领域,具体涉及一种拓扑板卡和板载系统。

背景技术

[0002] 双路服务器在主板上通常具有两个CPU插槽,这两个CPU是同时运行工作的。当前双路服务器的主板受机箱尺寸限制,在同一块主板上,很难在水平放置两块M8 CPU的情况下,来完整搭建双路服务器系统。现有技术中,Intel历代CPU平台都是CPU和PCH分离的,直到M8平台把PCH与CPU集成在了一起,导致CPU PIN的数量增大,且CPU尺寸进一步增大。因此,新一代M8 CPU平台下没有PCH,设计理念就很难高效兼容了,尤其是系统存储和网络部分,很难再全部集成体现在双路服务器的主板上。

发明内容

[0003] 有鉴于此,本发明实施方式提供了一种拓扑板卡和板载系统,以解决现有技术中双路服务器的主板不能集成系统存储和网络等功能。

[0004] 本发明一方面提供了一种拓扑板卡,所述拓扑板卡应用于双路服务器,所述拓扑板卡与所述双路服务器中芯片的插槽相连,所述拓扑板卡包括:磁盘板载模块;所述磁盘板载模块中至少包括一个磁盘板载接口;网络通信模块;复杂可编程逻辑器件;所述复杂可编程逻辑器件用于管理所述磁盘板载模块和所述网络通信模块;磁盘阵列控制器;所述磁盘阵列控制器用于管理与所述磁盘板载接口连接的磁盘。

[0005] 结合第一方面,在一个实施方式中,所述磁盘板载接口至少包括下列之一:微型通信接口、企业和数据中心的短存储接口、高密度线缆接口。

[0006] 结合第一方面或其它对应的实施方式,在一个实施方式中,在所述磁盘管理模块包括微型通信接口的情况下,所述微型通信接口的数量为2的整数倍;在所述磁盘管理模块包括企业和数据中心的短存储接口的情况下,所述企业和数据中心的短存储接口的数量为2的整数倍;在所述磁盘管理模块包括高密度线缆接口的情况下,所述高密度线缆接口的数量为2的整数倍。

[0007] 结合第一方面或其它对应的实施方式,在一个实施方式中,所述拓扑板卡还包括金手指;其中,所述金手指与所述双路服务器中芯片的插槽相连。

[0008] 结合第一方面或其它对应的实施方式,在一个实施方式中,所述金手指插在所述双路服务器中芯片的插槽中,或所述金手指和所述双路服务器的插槽通过线缆连接。

[0009] 结合第一方面,在一个实施方式中,所述网络通信模块包括通信引出端连接器和以太网控制器;其中,所述通信引出端连接器和以太网控制器相连。

[0010] 结合第一方面或其它对应的实施方式,所述网络通信模块还包括多路复用器和网络控制器边带接口;其中,所述多路复用器的一端与所述通信引出端连接器相连,所述多路复用器的另一端分别连接有所述以太网控制器和所述网络控制器边带接口。

[0011] 第二方面,本发明实施例提供了一种板载系统,所述板载系统包括:上述实施方式

中第一方面或其它对应实施方式所述的拓扑板卡、第一处理器、第二处理器、基板管理控制器；所述第一处理器至少包括两个插槽；所述第一处理器和所述第二处理器通过用户程序接口连接器相连；所述第一处理器的第一插槽和所述拓扑板卡相连；所述基板管理控制器与所述第一处理器的第二插槽相连。

[0012] 结合第二方面，在一个实施方式中，所述基板管理控制器包括若干连接硬件的接口；所述接口与所述第一处理器的插槽相连。

[0013] 第三方面，本发明实施例提供了一种板载系统，所述板载系统包括：上述实施方式中第一方面或其它对应实施方式所述的拓扑板卡、第一处理器、第二处理器、基板管理控制器；所述第一处理器至少包括一个插槽；所述第一处理器和所述第二处理器通过用户程序接口连接器相连；所述第一处理器的插槽和所述拓扑板卡相连；所述基板管理控制器与所述拓扑板卡的网络控制器边带接口相连。

[0014] 结合第三方面，在一个实施方式中，所述基板管理控制器包括若干连接硬件的接口，所述接口与所述第一处理器的插槽相连。

[0015] 通过设置一个集成了网络连接和存储功能的拓扑板卡，该拓扑板卡应用于双路服务器，该拓扑板卡与所述双路服务器中芯片的插槽相连，该拓扑板卡可以包括：磁盘板载模块；其中，磁盘板载模块中至少包括一个磁盘板载接口；网络通信模块；复杂可编程逻辑器件；其中，复杂可编程逻辑器件用于管理所述磁盘板载模块和所述网络通信模块；磁盘阵列控制器；其中，磁盘阵列控制器用于管理与所述磁盘板载接口连接的磁盘；无需将磁盘或者网络的接口设置在服务器的主板上，从而解决了双路服务器主板上布局无法布局多个网络或磁盘接口，在一定程度上提升了双路服务器主板的空间利用率。

附图说明

[0016] 通过参考附图会更加清楚的理解本发明的特征和优点，附图是示意性的而不应理解为对本发明进行任何限制，在附图中：

[0017] 图1示出了现有技术中双路服务器系统的拓扑结构图；

[0018] 图2示出了本公开一个实施方式中拓扑板卡的结构示意图；

[0019] 图3示出了本公开一个实施方式中拓扑板卡的结构示意图；

[0020] 图4示出了本公开一个实施方式中拓扑板卡的结构示意图；

[0021] 图5示出了本公开一个实施方式中拓扑板卡的结构示意图；

[0022] 图6示出了本公开一个实施方式中双路服务器系统的拓扑结构示意图；

[0023] 图7示出了本公开一个实施方式中双路服务器系统的拓扑结构示意图；

[0024] 图8示出了本公开一个实施方式中双路服务器系统的拓扑结构示意图。

[0025] 附图标记说明：

[0026] 100、磁盘板载模块；110、微型通信接口；120、企业和数据中心的短存储接口；130：高密度线缆接口；200、网络通信模块；210、通信引出端连接器；220、以太网控制器；230、多路复用器；240、网络控制器边带接口；300、复杂可编程逻辑器件；400、磁盘阵列控制器；500、金手指；610、第一处理器；620、第二处理器；700、基板管理控制器。

具体实施方式

[0027] 为使本发明实施方式的目的、技术方案和优点更加清楚，下面将结合本发明实施方式中的附图，对本公开实施方式中的技术方案进行清楚、完整地描述，显然，所描述的实施方式是本公开一部分实施方式，而不是全部的实施方式。基于本公开中的实施方式，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施方式，都属于本公开保护的范围。

[0028] PCH全称为Platform Controller Hub，是集成南桥北桥中的内存控制器和PCIe控制器都集成到了CPU内部，相当于整个北桥芯片都集成到了CPU内部，主板上只剩下南桥。所以PCH可以理解成南桥目前Intel的有些SOC就是连PCH也集成到了CPU内部，比如Intel Xeon D系列从Intel5系列芯片组开始，已经完全看不到北桥芯片的缩影，只剩下一个名为PCH的芯片用来支持外设，北桥芯片已经完全被整合在CPU当中，就连最后的PCIE总线也被整合到其中。PCH芯片部分星然比原来的南桥芯片功能上更为丰富，但其性质大体相同，它与CPU之间同样不需要交换太多的数据，因此连接总线采用DMI技术。所以看似只有25GT/S的DMI总线实质上是彻底释放了北桥的压力，换来的是更高的性能PCH具有原来ICH的全部功能，又具有原来MCH的管理引警功能。MCH相当于北桥芯片，是memory control hub内存控制器中心的缩写，负责连接CPU、AGP总线和memory。

[0029] ICH(I/O controller hub输入输出控制器中心)负责连接PCI总线、IDE设备、I/O设备等，是INTEL的南桥芯片系列名称。ICH提供了以下几个部分：直接媒体接口(DMI)是CPU和PCH之间芯片到芯片的连接，在4系列芯片组开始的新架构设计中，北桥芯片的功能被整合进CPU，显卡采用PCIE x16的通道直连CPU。DMI升级到DMI2.0，单通道单向传输速率达到5GT/S同时DMI2.0也不再用于南北桥芯片的连接，而是用于CPU和PCH芯片组的连接。2、LPC接口是为了连接SIO以及BIOS芯片而设计的。3、LAN控制器可以在多种速度(10/100MB/S)下运行也可以在任一种情况下运行全双工和半双工模式。4、SMBus是PCH提供SMBus主机控制器以及SMBus接口，主机控制器为处理器提供机制以启动与SMBus外围设备的通信。

[0030] 请参阅图1。图1示出了现有技术中CPU0与CPU1通过UPI互连，CPU0经DMI与PCH互连，由PCH实现外围接口的扩展及与BMC的衔接，使得双路服务器主板上无需提供各种网络或者磁盘接口，从而可以在一定程度上提升了主板的空间利用率。在Intel历代CPU平台都是CPU和PCH分离的，直到M8平台把PCH与CPU集成在了一起，导致CPU PIN数大量增加，CPU尺寸进一步增大。当前双路服务器主板受机箱尺寸限制，在同一块主板上，很难在水平放置两块M8 CPU的情况下，来完整搭建双路服务器系统，从而导致M8 CPU板载尺寸不足以支持完整扩展服务器系统所需的存储及网络需求。

[0031] 因此，需要提出一种能够满足扩展服务器系统所需的存储及网络需求的拓扑板卡及应用该拓扑板卡的服务器拓扑板载系统。

[0032] 请参阅图2，本公开一个实施方式提供的拓扑板卡，该拓扑板卡应用于双路服务器，该拓扑板卡与双路服务器中芯片的插槽相连，该拓扑板卡可以包括：磁盘板载模块100；所述磁盘板载模块100中至少包括一个磁盘板载接口；网络通信模块200；复杂可编程逻辑器件300；所述复杂可编程逻辑器件300用于管理所述磁盘板载模块100和所述网络通信模块200；磁盘阵列控制器400；所述磁盘阵列控制器400用于管理与所述磁盘板载接口连接的磁盘。

[0033] 在本实施方式中,现在的系统拓扑结构是在PCH与CPU分离的情况下实现的,而新一代M8 CPU平台下没有PCH,其将CPU和PCH的功能全部集成到了CPU0上,设计理念就很难高效兼容了,尤其是系统存储和网络部分,很难再全部集成体现在主板上。因此,需要精简双路服务器主板的板载系统,外接资源。

[0034] 在本实施方式中,所述双路服务器为服务器的主板上部署有两个处理器(CPU)的服务器。所述磁盘板载模块100可以包括多个不同接口类型的磁盘板载。所述网络通信模块200用于实现与外部网络的连接。

[0035] 所述复杂可编程逻辑器件300为(Complex Programmable Logic Device,CPLD)是一种较PLD复杂的逻辑元件。CPLD是一种用户根据各自需要而自行构造逻辑功能的数字集成电路。其基本设计方法是借助集成开发软件平台,用原理图、硬件描述语言等方法,生成相应的目标文件,通过下载电缆(“在系统”编程)将代码传送到目标芯片中,实现设计的数字系统。它具有编程灵活、集成度高、设计开发周期短、适用范围宽、开发工具先进、设计制造成本低、对设计者的硬件经验要求低、标准产品无需测试、保密性强、价格大众化等特点,可实现较大规模的电路设计,因此被广泛应用于产品的原型设计和产品生产(一般在10,000件以下)之中。几乎所有应用中小规模通用数字集成电路的场合均可应用CPLD器件。CPLD器件已成为电子产品不可缺少的组成部分,它的设计和应用成为电子工程师必备的一种技能。

[0036] 所述磁盘阵列控制器400(RAID controller,RAID)是一种硬件设备或软件程序,用于管理计算机或存储阵列中的硬盘驱动器(HDD)/固态硬盘(SSD),以便它们能如逻辑部件一样工作,各司其职。控制器提供一种居于操作系统与物理磁盘驱动器之间的抽象层次。RAID控制器按逻辑单元对应用和操作系统进行分组归类,据于此,数据保护方案得以明确。控制器具有在多重物理设备上获取多重数据备份的能力,因而系统崩溃时它提升性能和保护数据的能力就得以突显出来。在基于硬盘的RAID中,物理控制器用于管理RAID阵列。控制器采用PCI或PCIe卡的形式,这是为特定驱动格式(比如SATA或SCSI)专门设计的。RAID控制器也可以只是软件,使用主机系统的硬件资源。基于软件的RAID往往提供与基于硬件的RAID相似的功能,不过,其性能通常没有基于硬件的好。

[0037] 通过设置一个集成了网络连接和存储功能的拓扑板卡,该拓扑板卡应用于双路服务器,该拓扑板卡与所述双路服务器中芯片的插槽相连,该拓扑板卡可以包括:磁盘板载模块100;其中,磁盘板载模块100中至少包括一个磁盘板载接口;网络通信模块200;复杂可编程逻辑器件300;其中,复杂可编程逻辑器件300用于管理所述磁盘板载模块100和所述网络通信模块200;磁盘阵列控制器400;其中,磁盘阵列控制器400用于管理与所述磁盘板载接口连接的磁盘;无需将磁盘或者网络的接口设置在服务器的主板上,从而解决了双路服务器主板上布局无法布局多个网络或磁盘接口,在一定程度上提升了双路服务器主板的空间利用率。

[0038] 在一个实施方式中,所述磁盘板载接口至少包括下列之一:微型通信接口110、企业和数据中心的短存储接口120、高密度线缆接口130。

[0039] 请参阅图3。在本实施方式中,为了满足用户对于不同接口的磁盘使用的需求。因此,在磁盘板载模块100可以包括多个不同的磁盘接口,使得该磁盘板载模块100可以适配不同规格的磁盘。

[0040] 在本实施方式中，所述微型通信接口110可以是M.2接口。M.2接口，是Intel推出的一种替代MSATA新的接口规范。M.2接口是一种新的主机接口方案，可以兼容多种通信协议，如sata、PCIe、USB、HSIC、UART、SMBus等。与MSATA相比，M.2主要有两个方面的优势。第一是速度方面的优势。M.2接口有两种类型：Socket 2(B key-ngff)和Socket 3(Mkey-nvme)，其中Socket2支持SATA、PCI-E X2接口，而如果采用PCI-E×2接口标准，最大的读取速度可以达到700MB/s，写入也能达到550MB/s。而其中的Socket 3可支持PCI-E×4接口，理论带宽可达4GB/s。

[0041] 在本实施方式中，所述企业和数据中心的短存储接口120可以是E1.S，是采用新型企业和数据中心标准外形尺寸设计的。E1.S能够完美安装在1U高度的机架式存储服务器中、能够在很大程度上避免过热问题的困扰、且有更大的存储容量和更轻松的可维护性。

[0042] 在本实施方式中，所述高密度线缆接口130可以是minisas HD连接器。minisas HD外部母端连接器是一种高密度、高速IO接口，采用SAS 2.1、SAS 3和PCIe标准。该产品的设计支持6Gb/s和12Gb/s SAS应用。该组件提供x4、x 8和x 16版本。

[0043] 在一个实施方式中，在所述磁盘管理模块包括微型通信接口110的情况下，所述微型通信接口110的数量为2的整数倍；在所述磁盘管理模块包括企业和数据中心的短存储接口120的情况下，所述企业和数据中心的短存储接口120的数量为2的整数倍；在所述磁盘管理模块包括高密度线缆接口130的情况下，所述高密度线缆接口130的数量为2的整数倍。

[0044] 在本实施方式中，微型通信接口110、企业和数据中心的短存储接口120、高密度线缆接口130都可以设置为2个，从而可以在双路服务器中部署两个相同规格的磁盘。将该磁盘作为系统盘使用的情况下，在复杂可编程逻辑器件300的管理下，具有双端口的能力，可实现系统盘的1:1冗余备份。具体的，例如，可以将微型通信接口110所连接的磁盘作为系统盘，该微型通信端口在复杂可编程逻辑器件300的管理下具有双端口的能力，可以实现系统盘1:1的冗余备份。企业和数据中心的短存储接口120和高密度线缆接口130在磁盘阵列控制器400的控制下实现系统存储管理。具体的，例如，可以将高密度线缆接口130的个数设置为2个、4个、6个等等。

[0045] 在一个实施方式中，所述拓扑板卡还包括金手指500；其中，所述金手指500与所述双路服务器中芯片的插槽相连。

[0046] 在本实施方式中，金手指500(connecting finger)是电脑硬件如：内存条上与内存插槽之间、显卡与显卡插槽等，之间的所有信号都是通过金手指500进行传送。金手指500由众多金黄色的导电触片组成，因其表面镀金而且导电触片排列如手指状。金手指500实际上是在覆铜板上通过电镀工艺再覆上一层金，因为金的抗氧化性极强可以保护内部电路不受腐蚀，而且导电导性也很强并不会造成信号损失，同时金具有非常强的延展性在适当的压力下可以让触点间接触面积更大从而降低接触电阻提高信号传递效率。内存处理单元的所有数据流、电子流正是通过金手指500与内存插槽的接触与PC系统进行交换，是内存的输出输入端口。通过金手指500直接与双路服务器主板的插槽相连，无需在拓扑板卡上设置接口以通过线缆连接的方式与双路服务器主板的插槽相连，从而可以在一定程度上提升数据信号、网络信号等传递的效率。

[0047] 在一个实施方式中，所述金手指500插在所述双路服务器中芯片的插槽中，或所述金手指500和所述双路服务器的插槽通过线缆连接。

[0048] 在本实施方式中,根据服务器机箱的尺寸,在服务器机箱的空间容纳较大的情况下,拓扑板卡可以直接通过金手指500与双路服务器主板的插槽连接。在服务器机箱的空间不足以容纳该拓扑板卡的情况下,可以通过外接线缆的方式,将双路服务器的主板和该拓扑板卡的金手指500相连。其中,线缆的一端与服务器主板的插槽相连,线缆的另外一端与拓扑板卡的金手指500相连。

[0049] 在一个实施方式中,所述网络通信模块200包括通信引出端连接器210和以太网控制器220;其中,所述通信引出端连接器210和以太网控制器220相连。

[0050] 在本实施方式中,所述网络通信模块200可以包括通信引出端连接器210和以太网控制器220。所述通信引出端连接器210可以是RJ45。RJ45可作为对外网口来使用,RJ45是布线系统中信息插座(即通信引出端)连接器的一种,连接器由插头(接头、水晶头)和插座(模块)组成,插头有8个凹槽和8个触点。RJ是Registered Jack的缩写,意思是“注册的插座”。在FCC(美国联邦通信委员会标准和规章)中RJ是描述公用电信网络的接口,计算机网络的RJ45是标准8位模块化接口的俗称。

[0051] 在本实施方式中,以太网控制器220可以为I210。Intel I210以太网控制器220低功耗,小尺寸,单端口千兆位网络控制器,为运行严格控制的媒体流同步和缓冲提供了理想的GbE解决方案,增强网络连接性,其功能可提高嵌入式应用的性能。Intel I210以太网控制器220可以提供理想的解决方案寻求全功能千兆以太网媒体访问的客户桌面,服务器和PC的控制(MAC)和物理层(PHY)入式应用;还支持例如音频、视频桥接等功能。Intel I210以太网控制器220包含四个单个端口的传输和四个接收队列。这些队列提供纠错内存ECC)保护数据的可靠性。控制器以最小的延迟有效地管理数据包结合并行和流水线逻辑架构优化为这些独立的传输和接收队列。这些队列与接收端扩展相结合(RSS)和消息信号中断扩展(MS-X)支持,提供优化工具集多核处理器设计的性能。要管理的高级中断处理特性多个中断同时发生信息包的智能过滤、排序和定向特定的队列和核心,支持负载平衡网络流量的流入提高了吞吐量多核平台。

[0052] 在一个实施方式中,所述网络通信模块200还可以包括多路复用器230和网络控制器边带接口240;其中,所述多路复用器230的一端与所述通信引出端连接器210相连,所述多路复用器230的另一端分别连接有所述以太网控制器220和所述网络控制器边带接口240。

[0053] 请参阅图4和5。在本实施方式中,所述网络通信模块200还可以包括用于连接基板管理控制器700,从而实现基板管理控制器700和以太网控制器220之间信息传递的,它使得基板管理控制器700能够像使用独立管理网口那样使用主板上的网络接口。由于网络通信模块200还包括以太网控制器220接口,在只有一个通信引出端连接器210网线接口的情况下,需要借助多路复用器230来对网络线路进行切换。

[0054] 请参阅图5,所述拓扑板卡包括2个M.2,2个E1.S,2个MiniSAS HD,一个CPLD,一个RAID Controller,一个I210,一个MUX,一个NCSI。其中,RJ45与MUX的一端相连,MUX的另一端分别与I210和NCSI相连。在该拓扑板卡上,CPLD用于实现子卡整体资源管理,RAID controller实现存储盘管理,I210则实现PCIE转网络的功能。其中2×M.2存储卡系统盘在CPLD的管理下具有双端口的能力,可实现系统盘的1:1冗余备份。E1.S和MiniSAS在RAID controller的控制下实现系统存储管理。RJ45即可作为对外网口来使用,也可在主板没有

预留NCSI接口或没有插NIC或OCP卡的情况下,实现与BMC的NCSI互连。

[0055] 所述网络控制器边带接口240(Network Controller Sideband Interface,NCSI)是一个由分布式管理任务组(Distributed Management Task Force,DMTF)定义的用于支持服务器带外管理的边带接口网络控制器的工业标准。它主要包括:一个管理控制器(Management Controller,MC),一个或多个(NCSI的电气特性最多支持4个)网络控制器(Network Controller,NC)。网络控制器一方面连接了外部网络接口与内部主机接口,另一方面,又与管理控制器之间有一个带外接口。通过带外接口的网络数据包主要分为两类:一类是在外部网络与管理控制器之间传输的普通数据包,网络控制器对于这类数据包只作转发处理;另一类是在管理控制器与网络控制器之间传输的携带控制信息的数据包,他们往往是管理控制器对网络控制器配置的一些修改操作,对于这类数据包,网络控制器需要做出相应的响应。而管理控制器与网络控制器之间的带外接口的电气性质以及通信协议,就是由NCSI来定义的。此外,NCSI还提供了相应的传输协议栈来保证这种带外管理。

[0056] 所述多路复用器230(Multiplexer,MUX)是一种电子电路,它可以将多个输入信号转换为一个输出信号。MUX基本上是一个允许输入多个信号的电子开关。此方法允许直接使用内部或外部GPU,而无需将任何GPU转发到另一个,因此不会出现延迟或性能损失。MUX是一种组合逻辑电路,它通常由多个输入口、一个控制口和一个输出口组成,它可以在输入口之间进行选择,从而将多个输入信号转换为一个输出信号。MUX具有高速、节省空间、低成本等优点,因此常被用于数据通信和计算机技术中。

[0057] 请参阅图6和图7。本公开一个实施方式还提供了一种板载系统,所述板载系统包括:上述任一个实施方式中所述的拓扑板卡、第一处理器610、第二处理器620、基板管理控制器700;所述第一处理器610至少包括两个插槽;所述第一处理器610和所述第二处理器620通过用户程序接口连接器相连;所述第一处理器610的第一插槽和所述拓扑板卡相连;所述基板管理控制器700与所述第一处理器610的第二插槽相连。

[0058] 在本实施方式中,单路服务器和双路服务器的CPU不同、内存不同、执行效率不同。其中,单路服务器主板上只有一个CPU在运行,而双路服务器主板上有两个CPU同时在运行;单路服务器在Intel平台上用的内存可以ECC,而双路服务器用的内存只能是FB-DIMM ECC;单路服务器单线程,执行效率更低,而双路服务器具有双线程,执行效率更高。然而,在双路服务器的主板上部署有第一处理器610和第二处理器620的情况下,其主板空间不足以容纳足够多的支持完整扩展服务器系统所需的存储及网络需求。因此,可以通过提出一种能够外接资源的拓扑板卡,将双路服务器主板板载的存储和网络能力转移到该拓扑板卡上,释放主板资源布局的压力。

[0059] 在本实施方式中,第一处理器610和第二处理器620的两个用户程序接口(User Programming Interface,UPI)之间通过线缆的方式进行连接。这两个用户程序接口之间可以使用UPIx24的线缆进行连接。所述双路服务器上还可以包括多个不同类型的x4、x8、x16类型的插槽。由于拓扑板卡上装载有多个网络和磁盘的接口,为了提升数据的传输效率,最好使用x16类型的插槽,通过PCIeGEN5x16连接器与拓扑板卡的金手指500相连。当然,在双路服务器的机箱空间足够大的情况下,也可以将拓扑板卡的金手指500直接插在x16类型的插槽中。

[0060] 请参阅图7,所述第一处理器610可以为CPU0,所述第二处理器620可以为CPU1,第

一处理器610和第二处理器620通过UPIx24连接器连接。拓扑板卡和第一处理器610的x16插槽相连接，以及第一处理器610和基板管理控制器700之间通过多路复用器230相连。

[0061] 在本实施方式中，所述基板管理控制器700(Baseboard Management Controller，BMC)是IPMI(Intelligent Platform Management Interface)协议即智能平台管理接口所定义的服务器管理体系中的核心组件。基板管理控制器700(BMC)提供IPMI架构中的智能特性。它是嵌入在计算机(通常是服务器)主板上的专用微控制器。BMC负责管理系统管理软件和平台硬件之间的接口。根据IPMI规范，BMC需要满足如下条件：实现IMPI必选命令、提供任一BMC访问接口、提供标准化的看门狗定时器接口和看门狗内部事件产生功能、提供可被其他主机组件使用的事件接收功能、提供可通过相应的IPMI必选命令访问的SDR(传感器数据记录)仓库、SEL(系统事件记录)和FRU(现场可替换单元)目录等功能、提供初始化代理功能以初始化BMC和其他管理控制器的传感器和事件产生组件。简而言之，BMC就是嵌入到服务器主板上的一块独立处理器，通过IPMB、LPC(low-pin-count-interface)、SMBus等各种接口收集与主机内部的其他软硬件组件进行通信，并通过网络、串行/Moderm、PCI等接口传向本地主机/远程服务器提供查询和控制功能。

[0062] 请参阅图1，在之前CPU和PCH独立的情况下，CPU0与CPU1通过UPI互连，CPU0经DMI与PCH互连，由PCH实现外围接口的扩展及与BMC的衔接。而新一代M8 CPU平台下没有PCH。因此，需要将BMC芯片与第一处理器610相连。其连接的方式可以通过在第一处理器610上的x16插槽相连接。需要说明的是，请参阅图7，为了实现网络线路的切换，在基板管理控制器700与第一处理器610连接器中还需要增加一个多路复用器230。

[0063] 在一个实施方式中，所述基板管理控制器700包括若干连接硬件的接口；所述接口与所述第一处理器610的插槽相连。

[0064] 在本实施方式中，在没有部署PCH的情况下，基板管理控制器700中的其它类型的接口无法与主板进行连接，例如USB接口、SPI接口、eSPI接口、JTAG接口等。因此，还需要将其与双路服务器主板上的插槽相连接。可以根据实际传输速率的需要，选择双路服务器主板上x4、x8、x16类型的插槽进行连接。对传输速率要求较高的，可以选择线程更多的插槽进行连接。

[0065] 请参阅图8。本公开一个实施方式还提供了一种板载系统。所述板载系统包括：上述实施方式中所述的拓扑板卡，第一处理器610、第二处理器620、基板管理控制器700；所述第一处理器610至少包括一个插槽；所述第一处理器610和所述第二处理器620通过用户程序接口连接器相连；所述第一处理器610的插槽和所述拓扑板卡相连；所述基板管理控制器700与所述拓扑板卡的网络控制器边带接口240相连。

[0066] 在本实施方式中，在拓扑板卡上部署有网络控制器边带接口240的情况下，可以将基板管理控制器700与拓扑板卡的网络控制器边带接口240的控制器相连。这样，可以在双路服务器主板没有预留NCSI接口或者没有插NIC或OCP卡的情况下，实现基板管理控制器700与网络控制器边带接口240的连接。

[0067] 在一个实施方式中，所述基板管理控制器700包括若干连接硬件的接口，所述接口与所述第一处理器610的插槽相连。

[0068] 在本实施方式中，由于拓扑板卡的接口有限，因此，对于基板管理控制器700上的其它类型的接口无法与主板进行连接，例如USB接口、SPI接口、eSPI接口、JTAG接口等。因

此，还需要将其与双路服务器主板上的插槽相连接。可以根据实际传输速率的需要，选择双路服务器主板上x4、x8、x16类型的插槽进行连接。对传输速率要求较高的，可以选择线程更多的插槽进行连接。当然，也可以在磁盘管理模块部署诸如USB之类的接口，从而可以尽量少的占用双路服务器主板上的插槽。

[0069] 虽然结合附图描述了本发明的实施例，但是本领域技术人员可以在不脱离本发明的精神和范围的情况下做出各种修改和变型，这样的修改和变型均落入由所附权利要求所限定的范围之内。

[0070] 本说明书中的多个实施方式本身均着重于强调与其他实施方式不同的部分，各实施方式之间可以相互对照解释。所属领域技术人员基于一般的技术常识对本说明书中的多个实施方式的任意组合均涵盖于本说明书的揭示范围内。

[0071] 以上所述仅为本案的实施方式而已，并不用以限制本案的权利要求保护范围。对于本领域技术人员来说，本案可以有各种更改和变化。凡在本案的精神和原理之内所作的任何修改、等同替换、改进等，均应包含在本案的权利要求范围之内。

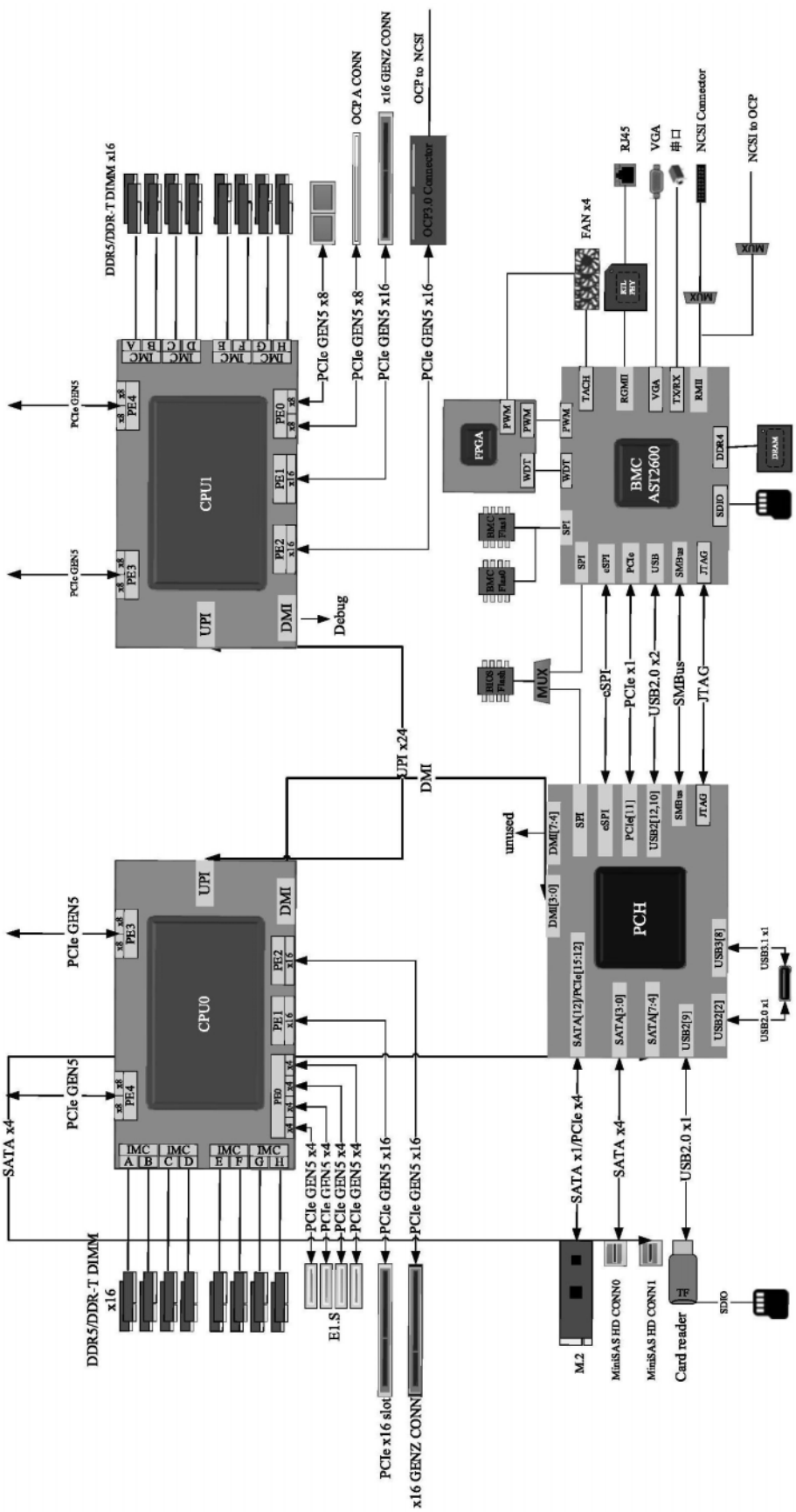

DDR5/DDR-T DIMM x16
OCP A CONN
x16 GENZ CONN
OCP to NCSI
OCP3.0 Connector
PCIe GEN5 x8
PCIe GEN5 x8
PCIe GEN5 x16
PCIe GEN5 x16
FAN x4
RJ45
VGA
串口
NCSI Connector
NCSI to OCP
CPU1
UPI
DMI
Debug
PCIe GEN5
FPGA
BMC AST2600
MUX
eSPI
PCIe x1
USB2.0 x2
SMBus
JTAG
UPI x24
DMI
unused
PCH
CPU0
SATA x4
PCIe GEN5 x4
PCIe GEN5 x4
PCIe GEN5 x4
PCIe GEN5 x4
PCIe GEN5 x16
PCIe GEN5 x16
SATA x1/PCIe x4
SATA x4
USB2.0 x1
DDR5/DDR-T DIMM x16
E1.S
PCIe x16 slot
x16 GENZ CONN
M.2
MiniSAS HD CONN0
MiniSAS HD CONN1
Card reader
TF
SDIO

图1

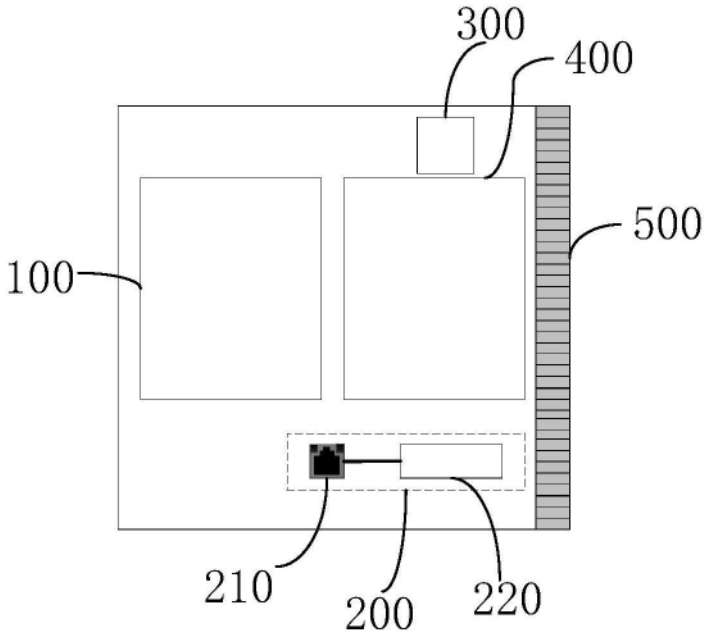

300
400
500
100
210
200
220

图2

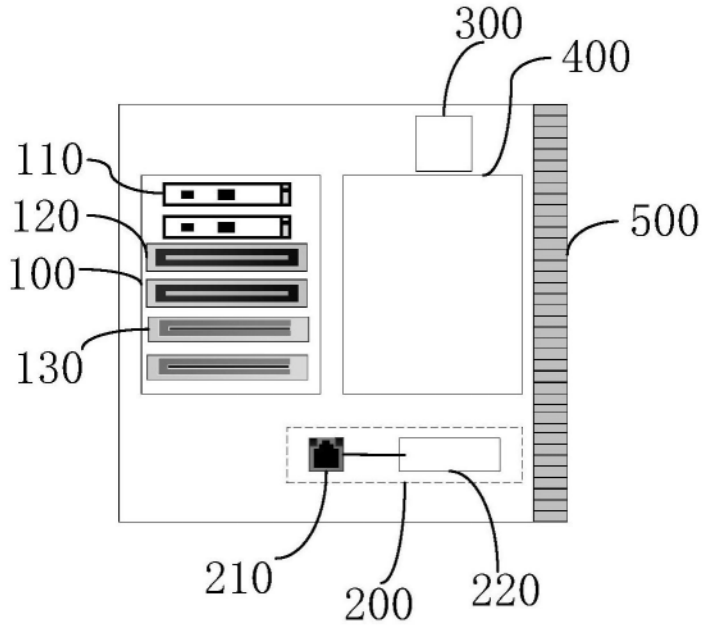

300
400
110
120
100
130
500
210
200
220

图3

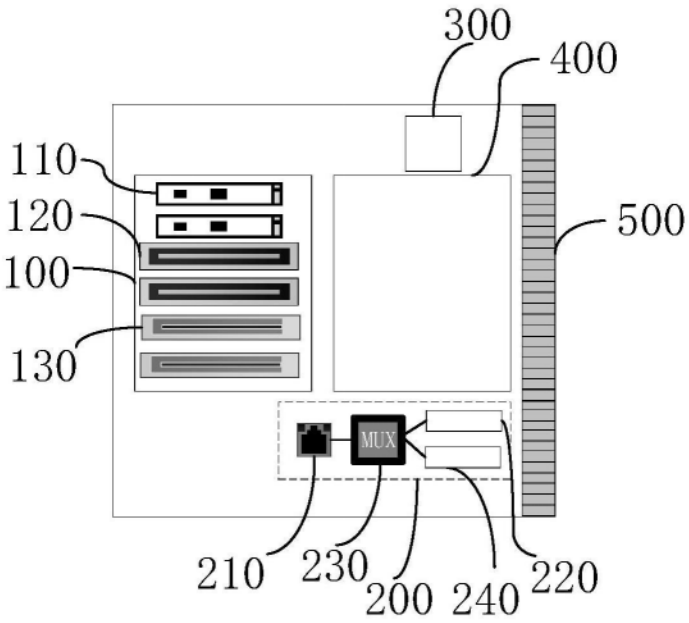

300
400
110
120
100
130
500
MUX
210
230
200
240
220

图4

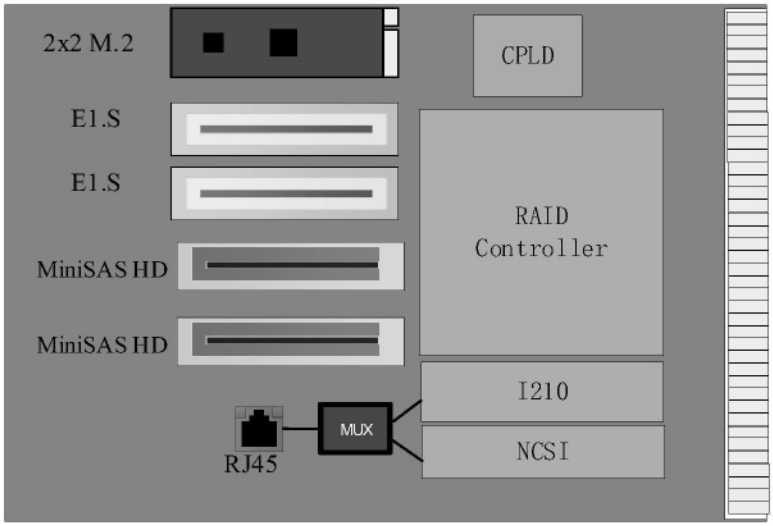

2x2 M.2
E1.S
E1.S
MiniSAS HD
MiniSAS HD
CPLD
RAID
Controller
I210
NCSI
MUX
RJ45

图5

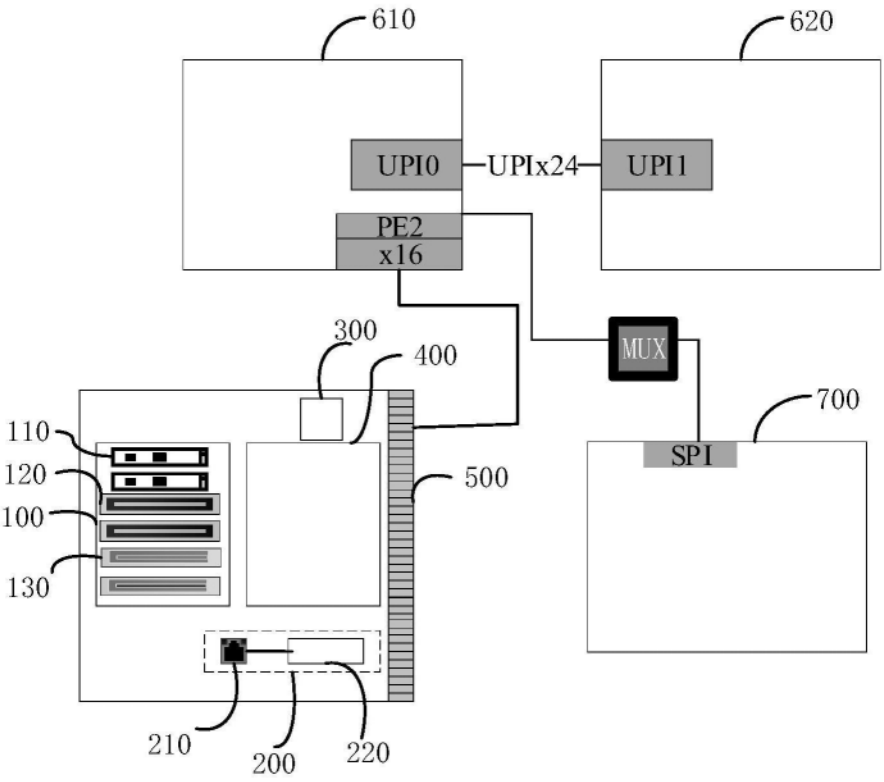

610
620
UPI0
UPIx24
UPI1
PE2
x16
300
400
MUX
700
SPI
110
120
100
130
500
210
200
220

图6

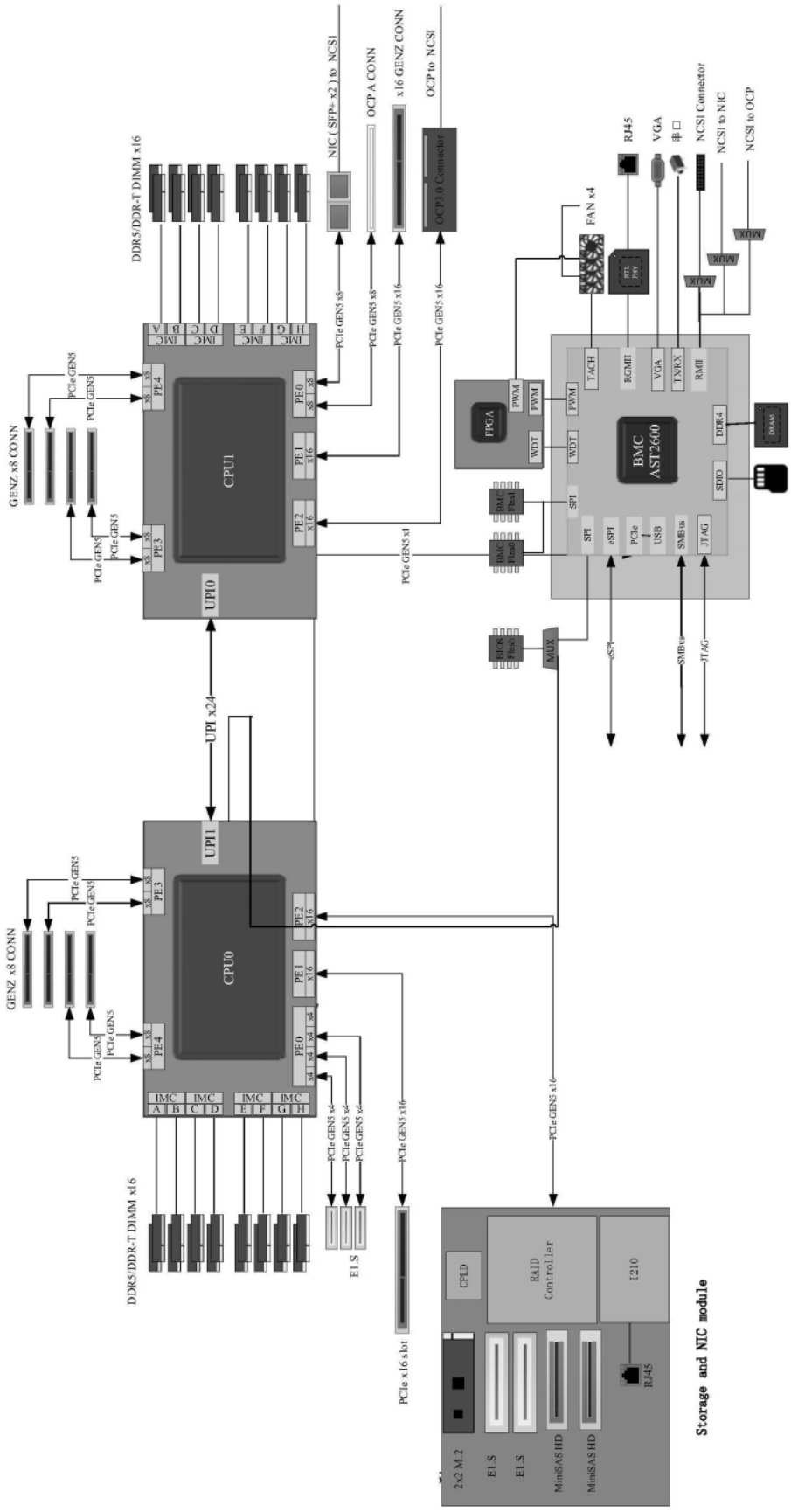

DDR5/DDR-T DIMM x16
NIC (SFP+ x2) to NCSI
OCP A CONN
x16 GENZ CONN
OCP to NCSI
OCP3.0 Connector
RJ45
VGA
串口
NCSI Connector
NCSI to NIC
NCSI to OCP
FAN x4
CPU1
CPU0
UPI0
UPI1
UPI x24
PCIe GEN5 x8
PCIe GEN5 x16
PCIe GEN5 x1
GENZ x8 CONN
BMC AST2600
FPGA
DDR4
SDIO
SPI
eSPI
PCIe
USB
SMBus
JTAG
RGMII
RMII
TACH
PWM
WDT
VGA
TXRX
BMC Flash1
BMC Flash2
BIOS Flash
AUX
IMC
E1.S
PCIe x16 slot
CPLD
RAID Controller
I210
RJ45
2x2 M.2
MiniSAS HD
Storage and NIC module

图7

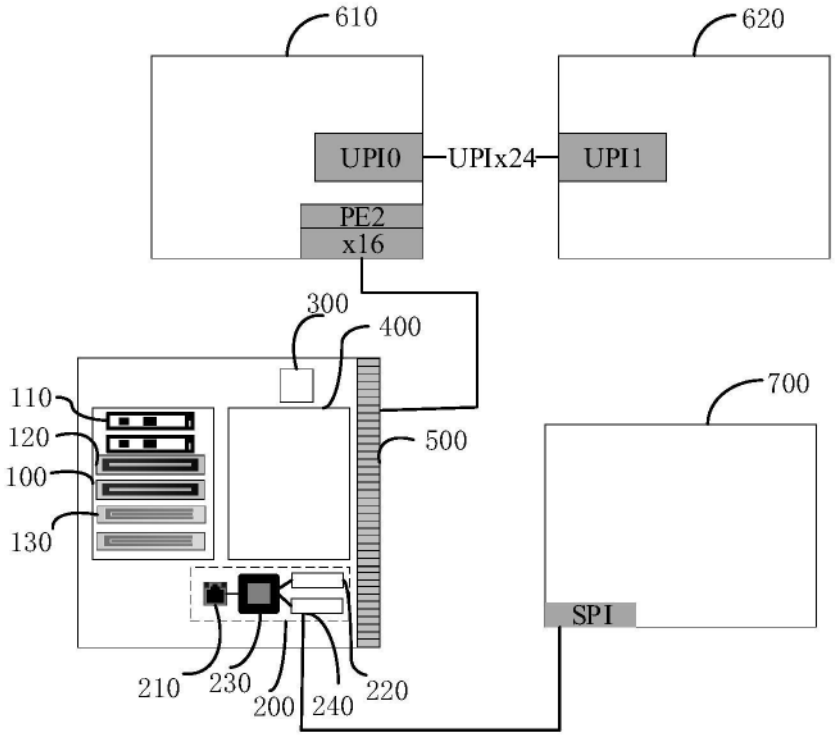

610
620
UPI0
UPIx24
UPI1
PE2
x16
300
400
110
120
100
130
500
700
SPI
210
230
200
240
220

图8