(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年8月2日(02.08.2024)

WIPO | PCT

(10) 国際公開番号
WO 2024/157863 A1

(51) 国際特許分類:
H01L 23/29 (2006.01) *H01L 23/34* (2006.01)
H01L 21/60 (2006.01) *H01L 23/50* (2006.01)
H01L 23/12 (2006.01)

(21) 国際出願番号： PCT/JP2024/001205

(22) 国際出願日： 2024年1月18日(18.01.2024)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2023-008846 2023年1月24日(24.01.2023) JP

(71) 出願人: ローム株式会社 (**ROHM CO., LTD.**) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町２１番地 Kyoto (JP).

(72) 発明者: 青山 宏明 (**AOYAMA Hiroaki**); 〒6158585 京都府京都市右京区西院溝崎町２１番地 ローム株式会社内 Kyoto (JP).

(74) 代理人: 臼井 尚，外 (**USUI Takashi** et al.); 〒5430014 大阪府大阪市天王寺区玉造元町２番３２－１３０１ Osaka (JP).

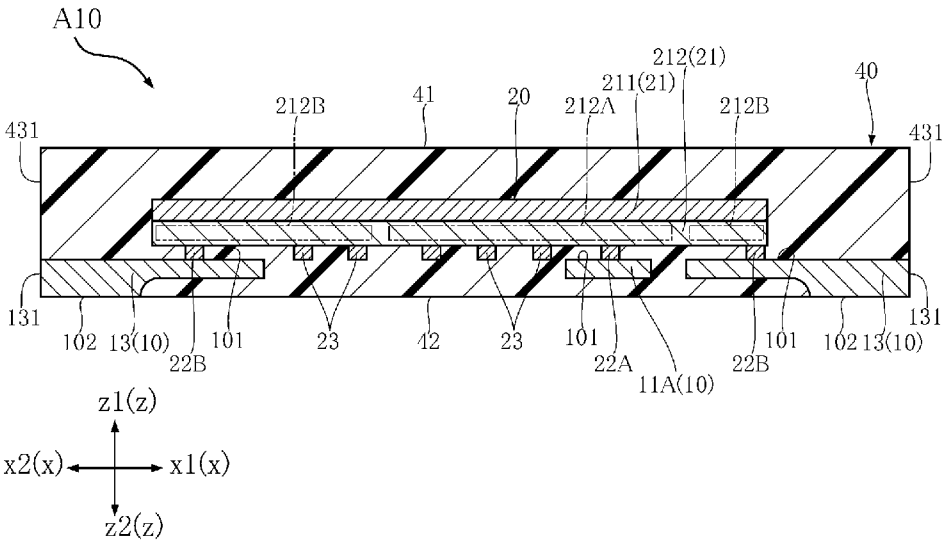
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,

WO 2024/157863 A1

(54) **Title:** SEMICONDUCTOR DEVICE

(54) 発明の名称： 半導体装置

FIG.12



(57) **Abstract:** This semiconductor device comprises: a conductive member having a primary surface facing a thickness direction; a semiconductor element supported by the primary surface; and a sealing resin that covers the conductive member and the semiconductor element. The semiconductor element includes an element body, a plurality of first conductive columnar parts, and a second conductive columnar part. Each of the plurality of first conductive columnar parts is interposed between the element body and the primary surface in the thickness direction, and is electrically connected to the element body and the primary surface. The second conductive columnar part is disposed on the element body, and protrudes in the thickness direction. A distal end part in the thickness direction of the second conductive columnar part is covered with the sealing resin.

［続葉有］

PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能):ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

(57) 要約:半導体装置は、厚さ方向を向く主面を有する導電部材と、前記主面に支持された半導体素子と、前記導電部材および前記半導体素子を覆う封止樹脂とを備える。前記半導体素子は、素子本体と、複数の第1導電性柱状部と、第2導電性柱状部とを含む。前記複数の第1導電性柱状部の各々は、前記厚さ方向において前記素子本体と前記主面との間に介在し、且つ前記素子本体および前記主面に電気的に接続されている。前記第2導電性柱状部は、前記素子本体の上に配置され、且つ前記厚さ方向に突出している。前記第2導電性柱状部の前記厚さ方向における先端部は、前記封止樹脂に覆われている。

明　細　書

発明の名称 ： 半導体装置

技術分野

[0001]　本開示は、半導体装置に関する。

背景技術

[0002]　半導体素子を備えた半導体装置は、様々な構成が提案されている。特許文献１には、従来の半導体装置の一例が開示されている。同文献に開示された半導体装置は、リード、半導体素子および封止樹脂を備えている。封止樹脂は、リードの一部、および半導体素子を覆っている。

[0003]　特許文献１に記載の半導体装置において、半導体素子は、リード上にフリップチップ接合により搭載されている。リードは、厚さ方向の一方側を向く主面を有する。半導体素子は、当該主面に対向する側に設けられた複数の電極を有し、複数の電極が、たとえばはんだなどからなる接合層を介してリードの主面に接合されている。上記リードは、複数の電極を介して半導体素子の内部回路に導通している。半導体素子で発生した熱は、複数の電極、およびリードを介して放熱される。しかしながら、半導体装置の大電流化等に伴い、半導体素子での発熱量が大きくなると、上記のように複数の電極、およびリードを介した放熱が不十分となることが懸念される。

先行技術文献

特許文献

[0004] 特許文献1：特開２０２０－７７７２３号公報

発明の概要

発明が解決しようとする課題

[0005]　本開示は、従来より改良が施された半導体装置を提供することを一の課題とする。特に本開示は、上記した事情に鑑み、半導体素子において発生した熱の放熱性を向上するのに適した半導体装置を提供することを一の課題とする。

課題を解決するための手段

[0006] 本開示の第１の側面によって提供される半導体装置は、厚さ方向の一方側を向く主面を有する導電部材と、前記導電部材に対して前記厚さ方向の一方側に配置され且つ前記主面に支持された半導体素子と、前記導電部材の一部および前記半導体素子を覆う封止樹脂とを備える。前記半導体素子は、素子本体と、複数の第１導電性柱状部と、少なくとも１つの第２導電性柱状部とを含む。前記複数の第１導電性柱状部の各々は、前記厚さ方向において前記素子本体と前記主面との間に介在し且つ前記素子本体および前記主面に電気的に接続されている。前記少なくとも１つの第２導電性柱状部の各々は、前記素子本体の上に配置され且つ前記厚さ方向に突出している。前記少なくとも１つの第２導電性柱状部の各々の前記厚さ方向における先端部は、前記封止樹脂に覆われている。

発明の効果

[0007] 上記構成によれば、半導体装置において、半導体素子で発生した熱の放熱性を向上することができる。

[0008] 本開示のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなろう。

図面の簡単な説明

[0009] [図1]図１は、本開示の第１実施形態に係る半導体装置を示す斜視図である。

[図2]図２は、本開示の第１実施形態に係る半導体装置を示す平面図（封止樹脂を透過）である。

[図3]図３は、本開示の第１実施形態に係る半導体装置を示す平面図（半導体素子および封止樹脂を透過）である。

[図4]図４は、本開示の第１実施形態に係る半導体装置を示す底面図である。

[図5]図５は、本開示の第１実施形態に係る半導体装置を示す正面図である。

[図6]図６は、本開示の第１実施形態に係る半導体装置を示す背面図である。

[図7]図７は、本開示の第１実施形態に係る半導体装置を示す右側面図である。

[図8]図８は、本開示の第１実施形態に係る半導体装置を示す左側面図である。

[図9]図９は、図３のＩＸ－ＩＸ線に沿う断面図である。

[図10]図１０は、図３のＸ－Ｘ線に沿う断面図である。

[図11]図１１は、図３のＸＩ－ＸＩ線に沿う断面図である。

[図12]図１２は、図３のＸＩＩ－ＸＩＩ線に沿う断面図である。

[図13]図１３は、図１２の部分拡大図（第１導電性柱状部付近）である。

[図14]図１４は、図１２の部分拡大図（第２導電性柱状部付近）である。

[図15]図１５は、第１実施形態の第１変形例に係る半導体装置を示す、図１４と同様の断面図である。

[図16]図１６は、第１実施形態の第２変形例に係る半導体装置を示す、図１４と同様の断面図である。

[図17]図１７は、第１実施形態の第３変形例に係る半導体装置を示す平面図（半導体素子および封止樹脂を透過）である。

[図18]図１８は、図１７のＸＶＩＩＩ－ＸＶＩＩＩ線に沿う断面図である。

[図19]図１９は、本開示の第２実施形態に係る半導体装置を示す平面図（封止樹脂を透過）である。

[図20]図２０は、本開示の第２実施形態に係る半導体装置を示す平面図（半導体素子および封止樹脂を透過）である。

[図21]図２１は、図２０のＸＸＩ－ＸＸＩ線に沿う断面図である。

[図22]図２２は、図２０のＸＸＩＩ－ＸＸＩＩ線に沿う断面図である。

[図23]図２３は、図２０のＸＸＩＩＩ－ＸＸＩＩＩ線に沿う断面図である。

[図24]図２４は、第２実施形態の第１変形例に係る半導体装置を示す平面図（封止樹脂を透過）である。

[図25]図２５は、第２実施形態の第１変形例に係る半導体装置を示す平面図（半導体素子および封止樹脂を透過）である。

[図26]図２６は、図２５のＸＸＶＩ－ＸＸＶＩ線に沿う断面図である。

[図27]図２７は、図２５のＸＸＶＩＩ－ＸＸＶＩＩ線に沿う断面図である。

[図28]図２８は、図２５のＸＸＶＩＩＩ－ＸＸＶＩＩＩ線に沿う断面図である。

発明を実施するための形態

[0010] 以下、本開示の好ましい実施の形態につき、図面を参照して具体的に説明する。

[0011] 本開示における「第１」、「第２」、「第３」等の用語は、単にラベルとして用いたものであり、必ずしもそれらの対象物に順列を付することを意図していない。

[0012] 本開示において、「ある物Ａがある物Ｂに形成されている」および「ある物Ａがある物Ｂ上に形成されている」とは、特段の断りのない限り、「ある物Ａがある物Ｂに直接形成されていること」、および、「ある物Ａとある物Ｂとの間に他の物を介在させつつ、ある物Ａがある物Ｂに形成されていること」を含む。同様に、「ある物Ａがある物Ｂに配置されている」および「ある物Ａがある物Ｂ上に配置されている」とは、特段の断りのない限り、「ある物Ａがある物Ｂに直接配置されていること」、および、「ある物Ａとある物Ｂとの間に他の物を介在させつつ、ある物Ａがある物Ｂに配置されていること」を含む。同様に、「ある物Ａがある物Ｂ上に位置している」とは、特段の断りのない限り、「ある物Ａがある物Ｂに接して、ある物Ａがある物Ｂ上に位置していること」、および、「ある物Ａとある物Ｂとの間に他の物が介在しつつ、ある物Ａがある物Ｂ上に位置していること」を含む。「ある物Ａがある物Ｂにある方向に見て重なる」とは、特段の断りのない限り、「ある物Ａがある物Ｂのすべてに重なること」、および、「ある物Ａがある物Ｂの一部に重なること」を含む。本開示において「ある面Ａが方向Ｂ（の一方側または他方側）を向く」とは、面Ａの方向Ｂに対する角度が９０°である場合に限定されず、面Ａが方向Ｂに対して傾いている場合を含む。

[0013] 第１実施形態：

図１～図１４に基づき、本開示の第１実施形態に係る半導体装置Ａ１０について説明する。半導体装置Ａ１０は、導電部材１０、半導体素子２０、接

合層３０および封止樹脂４０を備えている。図１に示すように、半導体装置Ａ１０のパッケージ形式は、ＱＦＮ（Quad For Non-Lead Package）である。半導体装置Ａ１０のパッケージ形式は、ＱＦＮに限定されない。半導体素子２０は、フリップチップ型のＬＳＩである。半導体素子２０には、その内部にスイッチング回路２１２Ａおよび制御回路２１２Ｂ（それぞれ詳細は後述）が構成されている。半導体装置Ａ１０においては、スイッチング回路２１２Ａにより直流電力（電圧）が交流電力（電圧）に変換される。半導体装置Ａ１０は、たとえばＤＣ／ＤＣコンバータの回路を構成する一要素に用いられる。

[0014] 図１は、半導体装置Ａ１０の斜視図である。図２は、半導体装置Ａ１０の平面図であり、封止樹脂４０を透過している。図３は、半導体装置Ａ１０の平面図であり、半導体素子２０および封止樹脂４０を透過している。図４は、半導体装置Ａ１０の底面図である。図５は、半導体装置Ａ１０の正面図である。図６は、半導体装置Ａ１０の背面図である。図７は、半導体装置Ａ１０の右側面図である。図８は、半導体装置Ａ１０の左側面図である。図９は、図３のＩＸ－ＩＸ線に沿う断面図である。図１０は、図３のＸ－Ｘ線に沿う断面図である。図１１は、図３のＸＩ－ＸＩ線に沿う断面図である。図１２は、図３のＸＩＩ－ＸＩＩ線に沿う断面図である。図１３、図１４は、図１２の部分拡大図である。図２においては、透過した封止樹脂４０を想像線（二点鎖線）で示している。図３においては、透過した半導体素子２０および封止樹脂４０をそれぞれ想像線（二点鎖線）で示している。

[0015] 半導体装置Ａ１０の説明においては、互いに直交する３つの方向を適宜参照する。一例として、導電部材１０の厚さ方向を、「厚さ方向ｚ」と呼ぶ。厚さ方向ｚに対して直交する１つの方向を「第１方向ｘ」と呼ぶ。厚さ方向ｚおよび第１方向ｘの双方に対して直交する方向を「第２方向ｙ」と呼ぶ。図１および図２に示すように、半導体装置Ａ１０は、厚さ方向ｚに見て（平面視で）正方形状である。

[0016] 導電部材１０は、図２に示すように、半導体素子２０を支持するとともに

、半導体装置Ａ１０を配線基板に実装するための端子をなしている。図９～図１２に示すように、導電部材１０は、その一部が封止樹脂４０に覆われている。導電部材１０は、厚さ方向ｚにおいて互いに反対側を向く主面１０１および裏面１０２を有する。主面１０１は、厚さ方向ｚのｚ１側を向き、且つ半導体素子２０に対向している。半導体素子２０は、主面１０１に支持されている。主面１０１は、封止樹脂４０に覆われている。裏面１０２は、厚さ方向ｚの他方側を向く。導電部材１０は、単一のリードフレームから構成される。当該リードフレームの構成材料は、たとえば、銅（Ｃｕ）または銅合金である。導電部材１０は、複数のリード１１Ａ，１１Ｂ，１１Ｃ、複数のリード１２および一対のリード１３を含む。

[0017] 複数のリード１１Ａ～１１Ｃは、図３および図４に示すように、厚さ方向ｚに見て第２方向ｙに延びる帯状である。複数のリード１１Ａ～１１Ｃは、第２方向ｙに沿って配列されている。複数のリード１１Ａ～１１Ｃは、第２方向ｙのｙ１側から第２方向ｙのｙ２側に向けて、リード１１Ａ、リード１１Ｃ、リード１１Ｃの順に配列されている。リード１１Ａおよびリード１１Ｂは、半導体装置Ａ１０において電力変換対象となる直流電力（電圧）が入力される、入力端子である。リード１１Ａは、正極（Ｐ端子）である。リード１１Ｂは、負極（Ｎ端子）である。リード１１Ｃは、半導体素子２０に構成されたスイッチング回路２１２Ａにより電力変換された交流電力（電圧）が出力される、出力端子である。

[0018] 図３に示すように、リード１１Ａは、第２方向ｙにおいて複数のリード１２とリード１１Ｃとの間に位置する。リード１１Ｃは、第２方向ｙにおいてリード１１Ａとリード１１Ｂとの間に位置する。リード１１Ａ～１１Ｃの各々は、主部１１１および一対の側部１１２を含む。図３および図４に示すように、主部１１１は、第１方向ｘに延びている。複数のリード１１Ａ～１１Ｃにおいて、半導体素子２０は、主部１１１の主面１０１に支持されている。一対の側部１１２は、主部１１１の第１方向ｘの両端につながっている。図３、図４、図１０および図１１に示すように、一対の側部１１２の各々は

、端面１１２Ａを有する。端面１１２Ａは、リード１１Ａ～１１Ｃの主面１０１および裏面１０２の双方につながり、且つ第１方向ｘを向く。端面１１２Ａは、封止樹脂４０から露出している。

[0019] 図３に示すように、リード１１Ｂは、リード１１Ｃよりも第２方向ｙのｙ２側に位置する。このため、リード１１Ｂは、複数のリード１１Ａ～１１Ｃのうち第２方向ｙのｙ２側に位置する。リード１１Ｂは、主部１１１、一対の側部１１２および複数の突出部１１３を含む。複数の突出部１１３は、主部１１１の第２方向ｙのｙ２側から突出している。隣り合う２つの突出部１１３の間には、封止樹脂４０が充填されている。図９に示すように、複数の突出部１１３の各々は、副端面１１３Ａを有する。副端面１１３Ａは、リード１１Ｂの主面１０１および裏面１０２の双方につながり、且つ第２方向ｙのｙ２側を向く。副端面１１３Ａは、封止樹脂４０から露出している。図７に示すように、複数の副端面１１３Ａは、第１方向ｘに沿って所定の間隔で配列されている。

[0020] 図３に示すように、リード１１Ｂの一対の側部１１２の各々には、切込部１１２Ｂが形成されている。切込部１１２Ｂは、リード１１Ｂの主面１０１から裏面１０２に至り、且つ端面１１２Ａから第１方向ｘに凹んでいる。これにより、端面１１２Ａは、第２方向ｙにおいて互いに離隔した２つの領域に分断されている。切込部１１２Ｂには、封止樹脂４０が充填されている。

[0021] 図３および図４に示すように、複数のリード１１Ａ～１１Ｃの各々において、主面１０１の面積は、裏面１０２の面積よりも大である。半導体装置Ａ１０が示す例においては、リード１１Ａおよびリード１１Ｃの各々の裏面１０２の面積は、ともに等しい。リード１１Ｂの裏面１０２の面積は、リード１１Ａおよびリード１１Ｃの各々の裏面１０２の面積よりも大である。

[0022] リード１１Ａ～１１Ｃの各々において、半導体素子２０が支持される主部１１１の主面１０１には、たとえば銀（Ａｇ）めっきを施してもよい。さらに、リード１１Ａ～１１Ｃの各々において、封止樹脂４０から露出する裏面１０２、一対の端面１１２Ａおよび複数の副端面１１３Ａには、たとえば錫

（Ｓｎ）めっきを施してもよい。錫めっきに替えて、たとえばニッケル（Ｎｉ）、パラジウム（Ｐｄ）、金（Ａｕ）の順に積層された複数の金属めっきを採用してもよい。

[0023] 複数のリード１２は、図３に示すように、複数のリード１１Ａ～１１Ｃよりも第２方向ｙのｙ１側に位置する。複数のリード１２のいずれか一つは、半導体素子２０に構成された制御回路２１２Ｂの接地端子である。その他の複数のリード１２の各々には、制御回路２１２Ｂを駆動させるための電力（電圧）、または制御回路２１２Ｂに伝達するための電気信号が入力される。図３、図４および図９に示すように、複数のリード１２の各々は、端面１２１を有する。端面１２１は、リード１２の主面１０１および裏面１０２の双方につながり、且つ第２方向ｙのｙ１側を向く。端面１２１は、封止樹脂４０から露出している。図８に示すように、複数の端面１２１は、第１方向ｘに沿って所定の間隔で配列されている。

[0024] 図３および図４に示すように、複数のリード１２の各々において、主面１０１の面積は、裏面１０２の面積よりも大である。複数のリード１２の裏面１０２の面積は、いずれも等しい。半導体素子２０が支持される複数のリード１２の主面１０１には、たとえば銀めっきを施してもよい。さらに、封止樹脂４０から露出する複数のリード１２の裏面１０２および端面１２１には、たとえば錫めっきを施してもよい。錫めっきに替えて、たとえばニッケル、パラジウム、金の順に積層された複数の金属めっきを採用してもよい。

[0025] 一対のリード１３は、図３に示すように、第２方向ｙにおいて、リード１１Ａと複数のリード１２との間に位置する。一対のリード１３は、第１方向ｘにおいて互いに離隔している。一対のリード１３の各々には、半導体素子２０に構成された制御回路２１２Ｂに伝達するための電気信号などが入力される。図３、図４および図１２に示すように、一対のリード１３の各々は、端面１３１を有する。端面１３１は、主面１０１および裏面１０２の双方につながり、且つ第１方向ｘを向く。端面１３１は、封止樹脂４０から露出している。端面１３１は、複数のリード１１Ａ～１１Ｃの端面１１２Ａとも

に、第２方向ｙに沿って配列されている。

[0026] 図３および図４に示すように、一対のリード１３の各々において、主面１０１の面積は、裏面１０２の面積よりも大である。半導体素子２０が支持される一対のリード１３の主面１０１には、たとえば銀めっきを施してもよい。さらに、封止樹脂４０から露出する一対のリード１３の裏面１０２および端面１３１には、たとえば錫めっきを施してもよい。錫めっきに替えて、たとえばニッケル、パラジウム、金の順に積層された複数の金属めっきを採用してもよい。

[0027] 半導体素子２０は、図９～図１２に示すように、フリップチップ接合により導電部材１０（複数のリード１１Ａ～１１Ｃ、複数のリード１２および一対のリード１３）に電気的に接続され、且つこれらに支持されている。半導体素子２０は、封止樹脂４０に覆われている。図９～図１４に示すように、半導体素子２０は、素子本体２１、複数の第１導電性柱状部２２Ａ、複数の第１導電性柱状部２２Ｂ、複数の第２導電性柱状部２３、および絶縁膜２５を有する。

[0028] 素子本体２１は、半導体素子２０の主要部をなす。図１３および図１４に示すように、素子本体２１は、半導体基板２１１、半導体層２１２およびパッシベーション膜２１３を有する。

[0029] 図１３および図１４に示すように、半導体基板２１１は、その下方において半導体層２１２、パッシベーション膜２１３、複数の第１導電性柱状部２２Ａ、複数の第１導電性柱状部２２Ｂ、複数の第２導電性柱状部２３、複数の導電パッド２４、および絶縁膜２５を支持している。半導体基板２１１の構成材料は、たとえば、Ｓｉ（シリコン）または炭化ケイ素（ＳｉＣ）である。

[0030] 図９～図１２に示すように、半導体層２１２は、半導体基板２１１の導電部材１０の主面１０１に対向する側に積層されている。半導体層２１２は、ドープされる元素量の相違に基づく複数種類のｐ型半導体およびｎ型半導体を含む。半導体層２１２には、スイッチング回路２１２Ａと、スイッチング

回路２１２Ａに導通する制御回路２１２Ｂとが構成されている。スイッチング回路２１２Ａは、ＭＯＳＦＥＴ（Metal-Oxide-Semiconductor Field-Effect Transistor）やＩＧＢＴ（Insulated Gate Bipolar Transistor）などである。半導体装置Ａ１０が示す例においては、スイッチング回路２１２Ａは、高電圧領域（上アーム回路）と低電圧領域（下アーム回路）との２つの領域に区分されている。各々の領域は、１つのｎチャンネル型のＭＯＳＦＥＴにより構成されている。制御回路２１２Ｂは、スイッチング回路２１２Ａを駆動させるためのゲートドライバや、スイッチング回路２１２Ａの高電圧領域に対応するブートストラップ回路などが構成されるとともに、スイッチング回路２１２Ａを正常に駆動させるための制御を行う。半導体層２１２には、配線層（図示略）が構成されている。当該配線層により、スイッチング回路２１２Ａと制御回路２１２Ｂとは、相互に導通している。

[0031] 図１３および図１４に示すように、パッシベーション膜２１３は、半導体層２１２の下面を覆っている。パッシベーション膜２１３は、電気絶縁性を有する。パッシベーション膜２１３は、たとえば、半導体層２１２の下面に接する酸化ケイ素膜（SiO_2）と、当該酸化ケイ素膜に積層された窒化ケイ素膜（Si_3N_4）とにより構成される。パッシベーション膜２１３には、厚さ方向ｚに貫通する複数の開口２１３Ａが設けられている。

[0032] 図９～図１２に示すように、複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂは、厚さ方向ｚにおいて、素子本体２１と導電部材１０の主面１０１との間に介在している。複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂは、素子本体２１の導電部材１０の主面１０１に対向する側から、導電部材１０の主面１０１に向けて突出している。複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂの上端は、素子本体２１の半導体層２１２に導通している。複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂは、導電部材１０の主面１０１に電気的に接続されている。複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂは、半導体素子２０において、いわゆる電極とし

て機能する。複数の第１導電性柱状部２２Ａは、半導体層２１２のスイッチング回路２１２Ａに導通している。あわせて、複数の第１導電性柱状部２２Ａは、複数のリード１１Ａ～１１Ｃの主面１０１に電気的に接続されている。これにより、複数のリード１１Ａ～１１Ｃは、スイッチング回路２１２Ａに導通している。複数の第１導電性柱状部２２Ｂは、半導体層２１２の制御回路２１２Ｂに導通している。あわせて、複数の第１導電性柱状部２２Ｂの大半は、複数のリード１２の主面１０１に電気的に接続されている。残りの第１導電性柱状部２２Ｂは、一対のリード１３の主面１０１に電気的に接続されている。これにより、複数のリード１２および一対のリード１３は、制御回路２１２Ｂに導通している。

[0033] 図１３に示すように、複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂの各々は、複数の導電パッド２４のいずれかを介して素子本体２１の半導体層２１２に導通している。複数の導電パッド２４は、半導体層２１２の厚さ方向ｚのｚ２側に配置されており、半導体層２１２に接している。これにより、複数の導電パッド２４の各々は、半導体層２１２のスイッチング回路２１２Ａおよび制御回路２１２Ｂのいずれかに導通している。導電パッド２４の構成材料は、アルミニウム（ＡＩ）または銅を含む。その他の導電パッド２４の構成として、半導体層２１２から下方に向けて銅、ニッケル、パラジウムの順に積層された複数の金属層でもよい。導電パッド２４は、素子本体２１のパッシベーション膜２１３に接している。導電パッド２４の一部は、パッシベーション膜２１３の開口２１３Ａから露出している。第１導電性柱状部２２Ａ，２２Ｂは、開口２１３Ａから露出する導電パッド２４の部分から導電部材１０の主面１０１に向けて突出している。第１導電性柱状部２２Ａ，２２Ｂは、たとえば円柱状である。第１導電性柱状部２２Ａ，２２Ｂの構成材料は、たとえば銅を含む。複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂは、たとえば金属めっきからなる。

[0034] 第１導電性柱状部２２Ａ，２２Ｂの先端部２２１は、先端面２２１Ａおよ

び側面２２１Ｂを有する。先端面２２１Ａは、導電部材１０の主面１０１に対向している。側面２２１Ｂは、先端面２２１Ａにつながり、且つ厚さ方向ｚに対して直交する方向を向く。半導体装置Ａ１０においては、第１導電性柱状部２２Ａ，２２Ｂの先端面２２１Ａは、平坦であり、導電部材１０の主面１０１に対して平行である。図示した例とは異なり、第１導電性柱状部２２Ａ，２２Ｂの先端面２２１Ａは、素子本体２１に向けて凹む凹状であってもよく、導電部材１０の主面１０１に向けて膨出する凸状であってもよい。複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂは、たとえば電解めっきにより形成される。

[0035] 図１３に示すように、絶縁膜２５は、素子本体２１の導電部材１０の主面１０１に対向する側、すなわち素子本体２１において厚さ方向ｚのｚ２側に位置するパッシベーション膜２１３を覆っている。絶縁膜２５は、素子本体２１の導電部材１０の主面１０１に対向する側の表面を保護する。複数の導電パッド２４の各々の一部は、絶縁膜２５から露出している。絶縁膜２５は、複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂから離隔している。絶縁膜２５には、厚さ方向ｚに貫通する複数の開口２５１が設けられている。複数の開口２５１のいずれかから、第１導電性柱状部２２Ａ，２２Ｂが露出している。複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂの各々において、当該第１導電性柱状部２２Ａ，２２Ｂの先端面２２１Ａは、厚さ方向ｚにおいて導電部材１０の主面１０１と絶縁膜２５との間に位置する。絶縁膜２５は、電気絶縁性を有する。絶縁膜２５の構成材料は、たとえばポリイミドである。

[0036] 接合層３０は、図１３に示すように、導電部材１０の主面１０１と、複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂとの双方に接している。接合層３０は、導電性を有する。これにより、複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂは、導電部材１０の主面１０１に電気的に接続されている。接合層３０は、たとえばはんだ（錫および銀を含む金属）である。複数の第１導電性柱状部２２Ａおよび複数の第

１導電性柱状部２２Ｂの各々において、接合層３０は、先端部２２１（先端面２２１Ａおよび側面２２１Ｂの双方）に接している。

[0037] 本実施形態において、図９および図１２に示すように、複数の第２導電性柱状部２３は、素子本体２１の上に配置されている。複数の第２導電性柱状部２３は、素子本体２１の導電部材１０の主面１０１に対向する側から、厚さ方向ｚのｚ２側に向けて突出している。図３、図９および図１２に示すように、複数の第２導電性柱状部２３の各々は、厚さ方向ｚに見て導電部材１０の主面１０１と重ならない。図３に示すように、複数の第２導電性柱状部２３は、厚さ方向ｚに見て、リード１１Ａと複数のリード１２との間、リード１１Ｃとリード１１Ａとの間、およびリード１１Ｂとリード１１Ｃとの間の３つの領域に配置されている。これら領域それぞれにおいて、複数の第２導電性柱状部２３が、第１方向ｘにおいて間隔を隔てて配置されている。

[0038] 本実施形態では、図１４に示すように、複数の第２導電性柱状部２３の上端は、導電パッド２４を介して素子本体２１の半導体層２１２に導通している。図９、図１２、図１４に示すように、複数の第２導電性柱状部２３は、半導体層２１２のスイッチング回路２１２Ａまたは制御回路２１２Ｂに導通している。

[0039] 図１４に示すように、複数の第２導電性柱状部２３の各々は、複数の導電パッド２４のいずれかを介して素子本体２１の半導体層２１２に導通している。第２導電性柱状部２３は、パッシベーション膜２１３の開口２１３Ａから露出する導電パッド２４の部分から、厚さ方向ｚのｚ２側に向けて突出している。第２導電性柱状部２３は、たとえば円柱状である。図３に示すように、第２導電性柱状部２３の厚さ方向ｚ視における面積は、複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂの各々の厚さ方向ｚ視における面積と同程度である。第２導電性柱状部２３の構成材料は、たとえば銅を含む。第２導電性柱状部２３の構成材料は、第１導電性柱状部２２Ａ，２２Ｂの構成材料と同一である。複数の第２導電性柱状部２３は、たとえば金属めっきからなる。

[0040] 第２導電性柱状部２３の少なくとも先端部２３１は、封止樹脂４０に接しており、当該封止樹脂４０に覆われている。したがって、複数の第２導電性柱状部２３の各々は、導電部材１０に導通していない。第２導電性柱状部２３の先端部２３１は、先端面２３１Ａおよび側面２３１Ｂを有する。第２導電性柱状部２３の先端面２３１Ａは、平坦であり、導電部材１０の主面１０１に対して平行である。側面２３１Ｂは、先端面２３１Ａにつながり、且つ厚さ方向ｚに対して直交する方向を向く。図示した例とは異なり、第２導電性柱状部２３は、素子本体２１に向けて凹む凹状であってもよく、厚さ方向ｚのｚ２側に向けて膨出する凸状であってもよい。複数の第２導電性柱状部２３は、たとえば電解めっきにより形成される。

[0041] 図１４に示すように、絶縁膜２５に設けられた複数の開口２５１のいずれかから、第２導電性柱状部２３が露出している。複数の第２導電性柱状部２３の各々において、当該第２導電性柱状部２３の先端面２３１Ａは、厚さ方向ｚにおいて導電部材１０の主面１０１と絶縁膜２５との間に位置する。本実施形態において、第２導電性柱状部２３の先端面２３１Ａは、厚さ方向ｚにおいて第１導電性柱状部２２Ａ，２２Ｂの先端面２２１Ａと同じ位置にある。

[0042] 封止樹脂４０は、図５～図８に示すように、樹脂主面４１、樹脂裏面４２、一対の第１樹脂側面４３１および一対の第２樹脂側面４３２を有する。封止樹脂４０の構成材料は、たとえば黒色のエポキシ樹脂である。

[0043] 図９～図１２に示すように、樹脂主面４１は、厚さ方向ｚにおいて導電部材１０の主面１０１と同じ側を向く。樹脂主面４１は、厚さ方向ｚのｚ１側を向く。図５～図８に示すように、樹脂裏面４２は、樹脂主面４１とは反対側を向く。樹脂裏面４２は、厚さ方向ｚのｚ２側を向く。図４に示すように、樹脂裏面４２から、複数のリード１１Ａ～１１Ｃの裏面１０２、複数のリード１２の裏面１０２、および一対のリード１３の裏面１０２が露出している。

[0044] 図７および図８に示すように、一対の第１樹脂側面４３１は、樹脂主面４

１および樹脂裏面４２の双方につながり、且つ第１方向ｘを向く。一対の第１樹脂側面４３１は、第２方向ｙにおいて互いに離隔している。図１０～図１２に示すように、一対の第１樹脂側面４３１の各々から、複数のリード１１Ａ～１１Ｃの端面１１２Ａと、リード１３の端面１３１とが、第１樹脂側面４３１と面一となるように露出している。

[0045] 図５および図６に示すように、一対の第２樹脂側面４３２は、樹脂主面４１、樹脂裏面４２および一対の第１樹脂側面４３１のいずれにもつながり、且つ第２方向ｙを向く。一対の第２樹脂側面４３２は、第１方向ｘにおいて互いに離隔している。図９に示すように、第２方向ｙのｙ１側に位置する第２樹脂側面４３２から、複数のリード１２の端面１２１が、第２樹脂側面４３２と面一となるように露出している。第２方向ｙのｙ２側に位置する第２樹脂側面４３２から、リード１１Ｂの複数の副端面１１３Ａが、第２樹脂側面４３２と面一となるように露出している。

[0046] 次に、半導体装置Ａ１０の作用効果について説明する。

[0047] 半導体装置Ａ１０は、主面１０１を有する導電部材１０と、導電部材１０に対して厚さ方向ｚのｚ２側に配置され、主面１０１に支持された半導体素子２０と、導電部材１０の一部、および半導体素子２０を覆う封止樹脂４０と、を備える。半導体素子２０は、素子本体２１、複数の第１導電性柱状部２２Ａ、複数の第１導電性柱状部２２Ｂ、および複数の第２導電性柱状部２３を有する。複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂは、素子本体２１から厚さ方向ｚのｚ２側に突出し、厚さ方向ｚにおいて素子本体２１と導電部材１０の主面１０１との間に介在している。複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂの各々は、素子本体２１および主面１０１の双方に電気的に接続されている。複数の第２導電性柱状部２３の各々は、素子本体２１の上に配置されており、厚さ方向ｚに突出している。複数の第２導電性柱状部２３の各々の先端部２３１は、封止樹脂４０に接しており、当該封止樹脂４０に覆われている。これにより、複数の第２導電性柱状部２３の各々は、導電部材１０に導通していない

。複数の第２導電性柱状部２３は、電極として機能する複数の第１導電性柱状部２２Ａ，２２Ｂとは異なり、半導体装置Ａ１０の内部において半導体素子２０に流れる電流の経路を構成しない。このような構成によれば、半導体素子２０で発生した熱は、複数の第１導電性柱状部２２Ａ，２２Ｂおよび導電部材１０に伝わって放熱されるとともに、複数の第２導電性柱状部２３にも伝わる。したがって、半導体装置Ａ１０は、半導体素子２０で発生した熱の放熱性を向上することが可能となる。

[0048] 本実施形態において、複数の第２導電性柱状部２３は、素子本体２１から厚さ方向ｚのｚ２側に突出している。複数の第２導電性柱状部２３は、厚さ方向ｚに見て導電部材１０の主面１０１と重ならない。第２導電性柱状部２３の構成材料は、第１導電性柱状部２２Ａ，２２Ｂの構成材料と同一である。このような構成によれば、複数の第２導電性柱状部２３は、複数の第１導電性柱状部２２Ａ，２２Ｂとともに、素子本体２１の厚さ方向ｚのｚ２側に一括して形成することができる。

[0049] 複数の第２導電性柱状部２３の各々は、複数の導電パッド２４のいずれかに接しており、当該導電パッド２４から厚さ方向ｚのｚ２側に突出している。このような構成によれば、半導体素子２０で発生した熱を、導電パッド２４を介して第２導電性柱状部２３に効率よく逃がすことができる。このことは、半導体装置Ａ１０の放熱性を向上するうえで好ましい。

[0050] 図１５～図１８は、第１実施形態に係る半導体装置Ａ１０の変形例を示している。これらの図において、上記実施形態と同一または類似の要素には、上記実施形態と同一の符号を付して、重複する説明を省略する。

[0051] 第１変形例：

図１５は、第１実施形態の第１変形例に係る半導体装置Ａ１１を示している。図１５は、半導体装置Ａ１１の断面図であり、図１４と同様に第２導電性柱状部２３付近の拡大断面図である。

[0052] 半導体装置Ａ１１は、素子本体２１上における第２導電性柱状部２３の配置の態様が上記実施形態と異なる。半導体装置Ａ１１において、半導体素子

２０は、金属層２６をさらに備える。金属層２６は、絶縁膜２５の上に積層形成されている。金属層２６の構成材料は、たとえば銅を含む。金属層２６は、たとえば金属めっきからなる。

[0053] 半導体装置Ａ１１において、金属層２６は、導電パッド２４の厚さ方向ｚのｚ２側を向く面および絶縁膜２５の厚さ方向ｚのｚ２側を向く面に跨って積層されている。金属層２６は、第１部２６１を含む。第１部２６１は、導電パッド２４上に積層される部分であり、導電パッド２４に接する。第２導電性柱状部２３は、金属層２６上に配置されており、金属層２６から厚さ方向ｚのｚ２側に突出している。第２導電性柱状部２３は、第１部２６１を介して導電パッド２４に導通している。

[0054] 半導体装置Ａ１１において、複数の第２導電性柱状部２３の各々は、素子本体２１の上に配置されており、厚さ方向ｚに突出している。複数の第２導電性柱状部２３の各々の先端部２３１は、封止樹脂４０に接しており、当該封止樹脂４０に覆われている。これにより、複数の第２導電性柱状部２３の各々は、導電部材１０に導通していない。複数の第２導電性柱状部２３は、電極として機能する複数の第１導電性柱状部２２Ａ，２２Ｂとは異なり、半導体装置Ａ１１の内部において半導体素子２０に流れる電流の経路を構成しない。このような構成によれば、半導体素子２０で発生した熱は、複数の第１導電性柱状部２２Ａ，２２Ｂおよび導電部材１０に伝わって放熱されるとともに、複数の第２導電性柱状部２３にも伝わる。したがって、半導体装置Ａ１１は、半導体素子２０で発生した熱の放熱性を向上することが可能となる。

[0055] 複数の第２導電性柱状部２３の各々は、導電パッド２４に接する金属層２６（第１部２６１）を介して導電パッド２４に導通している。このような構成によれば、半導体素子２０で発生した熱を、導電パッド２４および金属層２６を介して第２導電性柱状部２３に効率よく逃がすことができる。このことは、半導体装置Ａ１１の放熱性を向上するうえで好ましい。その他にも、半導体装置Ａ１１は、上記実施形態の半導体装置Ａ１０と同様の構成の範囲

において、半導体装置Ａ１０と同様の作用効果を奏する。

[0056] 第２変形例：

図１６は、第１実施形態の第２変形例に係る半導体装置Ａ１２を示している。図１６は、半導体装置Ａ１２の断面図であり、図１４と同様に第２導電性柱状部２３付近の拡大断面図である。

[0057] 半導体装置Ａ１２は、素子本体２１上における第２導電性柱状部２３の配置の態様が上記実施形態と異なる。半導体装置Ａ１２において、半導体素子２０は、半導体装置Ａ１１と同様に金属層２６を備える。金属層２６は、絶縁膜２５の上に積層形成されている。金属層２６の構成材料は、たとえば銅を含む。金属層２６は、たとえば金属めっきからなる。

[0058] 半導体装置Ａ１２において、金属層２６は、第２部２６２を含む。第２部２６２は、絶縁膜２５の厚さ方向ｚのｚ２側を向く面に積層されており、複数の導電パッド２４のいずれにも接しない。第２導電性柱状部２３は、第２部２６２上に配置されており、第２部２６２から厚さ方向ｚのｚ２側に突出している。

[0059] 半導体装置Ａ１２において、複数の第２導電性柱状部２３の各々は、素子本体２１の上に配置されており、厚さ方向ｚに突出している。複数の第２導電性柱状部２３の各々の先端部２３１は、封止樹脂４０に接しており、当該封止樹脂４０に覆われている。これにより、複数の第２導電性柱状部２３の各々は、導電部材１０に導通していない。複数の第２導電性柱状部２３は、電極として機能する複数の第１導電性柱状部２２Ａ，２２Ｂとは異なり、半導体装置Ａ１２の内部において半導体素子２０に流れる電流の経路を構成しない。このような構成によれば、半導体素子２０で発生した熱は、複数の第１導電性柱状部２２Ａ，２２Ｂおよび導電部材１０に伝わって放熱されるとともに、複数の第２導電性柱状部２３にも伝わる。したがって、半導体装置Ａ１２は、半導体素子２０で発生した熱の放熱性を向上することが可能となる。

[0060] 複数の第２導電性柱状部２３の各々は、金属層２６（第２部２６２）上に

配置されている。第２部２６２は、複数の導電パッド２４のいずれにも接しない。このような構成によれば、複数の第２導電性柱状部２３の配置の自由度を高めることができる。複数の第２導電性柱状部２３を半導体素子２０における発熱部に近づけて配置することで、半導体装置Ａ１２の放熱性の向上が期待できる。その他にも、半導体装置Ａ１２は、上記実施形態の半導体装置Ａ１０と同様の構成の範囲において、半導体装置Ａ１０と同様の作用効果を奏する。

[0061] 第３変形例：

図１７および図１８は、第１実施形態の第３変形例に係る半導体装置Ａ１３を示している。図１７は、半導体装置Ａ１３の平面図であり、半導体素子２０および封止樹脂４０を透過している。図１８は、図１７のＸＶＩＩＩ－ＸＶＩＩＩ線に沿う断面図である。図１７においては、透過した半導体素子２０および封止樹脂４０をそれぞれ想像線（二点鎖線）で示している。

[0062] 半導体装置Ａ１３は、厚さ方向ｚ視における複数の第２導電性柱状部２３の形状が上記実施形態と異なる。半導体装置Ａ１３において、複数の第２導電性柱状部２３の各々は、厚さ方向ｚに見て、第１方向ｘに長状である。第２導電性柱状部２３の厚さ方向ｚ視における面積は、複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂの各々の厚さ方向ｚ視における面積よりも大である。

[0063] 半導体装置Ａ１３において、複数の第２導電性柱状部２３の各々は、素子本体２１の上に配置されており、厚さ方向ｚに突出している。複数の第２導電性柱状部２３の各々の先端部２３１は、封止樹脂４０に接しており、当該封止樹脂４０に覆われている。これにより、複数の第２導電性柱状部２３の各々は、導電部材１０に導通していない。複数の第２導電性柱状部２３は、電極として機能する複数の第１導電性柱状部２２Ａ，２２Ｂとは異なり、半導体装置Ａ１３の内部において半導体素子２０に流れる電流の経路を構成しない。このような構成によれば、半導体素子２０で発生した熱は、複数の第１導電性柱状部２２Ａ，２２Ｂおよび導電部材１０に伝わって放熱されると

ともに、複数の第２導電性柱状部２３にも伝わる。したがって、半導体装置Ａ１３は、半導体素子２０で発生した熱の放熱性を向上することが可能となる。

[0064] 半導体装置Ａ１３において、第２導電性柱状部２３の厚さ方向ｚ視における面積は、複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂの各々の厚さ方向ｚ視における面積よりも大である。このような構成によれば、複数の第２導電性柱状部２３の体積を大きくすることが容易であり、半導体装置Ａ１３の放熱性をより向上することができる。その他にも、半導体装置Ａ１３は、上記実施形態の半導体装置Ａ１０と同様の構成の範囲において、半導体装置Ａ１０と同様の作用効果を奏する。

[0065] 第２実施形態：

図１９～図２３は、本開示の第２実施形態に係る半導体装置Ａ２０を示している。これらの図において、上記実施形態と同一または類似の要素には、上記実施形態と同一の符号を付して、重複する説明を省略する。

[0066] 図１９は、半導体装置Ａ２０の平面図であり、封止樹脂４０を透過している。図２０は、半導体装置Ａ２０の平面図であり、半導体素子２０および封止樹脂４０を透過している。図２１は、図２０のＸＸＩ－ＸＸＩ線に沿う断面図である。図２２は、図２０のＸＸＩＩ－ＸＸＩＩ線に沿う断面図である。図２３は、図２０のＸＸＩＩＩ－ＸＸＩＩＩ線に沿う断面図である。図１９においては、透過した封止樹脂４０を想像線（二点鎖線）で示している。図２０においては、透過した半導体素子２０および封止樹脂４０をそれぞれ想像線（二点鎖線）で示している。

[0067] 本実施形態の半導体装置Ａ２０において、半導体素子２０は、上記実施形態の複数の第２導電性柱状部２３に代えて、複数の第２導電性柱状部２７を有する。複数の第２導電性柱状部２７の各々は、素子本体２１から厚さ方向ｚのｚ１側に突出している。複数の第２導電性柱状部２７は、素子本体２１を構成する半導体基板２１１の頂面２１１Ａ（厚さ方向ｚのｚ１側を向く面）に配置されている。図２０～図２２に示すように、複数の第２導電性柱状

部２７の各々は、厚さ方向ｚに見て、導電部材１０の主面１０１と重なっていてもよい。複数の第２導電性柱状部２７の配置は特に限定されず、図示した例では、複数の第２導電性柱状部２７は第１方向ｘおよび第２方向ｙの双方に間隔を隔てて配列されている。複数の第２導電性柱状部２７の各々の先端部（厚さ方向ｚのｚ１側の端部）は、封止樹脂４０に接しており、当該封止樹脂４０に覆われている。

[0068] 第２導電性柱状部２７は、たとえば横断面が楕円形の柱状である。図１９、図２０に示すように、第２導電性柱状部２７の厚さ方向ｚ視における面積は、複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂの各々の厚さ方向ｚ視における面積よりも大である。第２導電性柱状部２７の構成材料は、たとえば銅を含む。複数の第２導電性柱状部２７は、たとえば金属めっきからなる。複数の第２導電性柱状部２７は、たとえば電解めっきにより形成される。詳細な図示説明は省略するが、半導体基板２１１の頂面２１１Ａ（厚さ方向ｚのｚ１側を向く面）の所定領域には導電性の下地層が形成されており、当該下地層上に第２導電性柱状部２７が形成される。図示した例では、第２導電性柱状部２７の厚さ方向ｚの寸法は、第１導電性柱状部２２Ａ，２２Ｂの厚さ方向ｚの寸法よりも大である。

[0069] 半導体装置Ａ２０は、主面１０１を有する導電部材１０と、導電部材１０に対して厚さ方向ｚのｚ２側に配置され、主面１０１に支持された半導体素子２０と、導電部材１０の一部、および半導体素子２０を覆う封止樹脂４０と、を備える。半導体素子２０は、素子本体２１、複数の第１導電性柱状部２２Ａ、複数の第１導電性柱状部２２Ｂ、および複数の第２導電性柱状部２７を有する。複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂは、素子本体２１から厚さ方向ｚのｚ２側に突出し、厚さ方向ｚにおいて素子本体２１と導電部材１０の主面１０１との間に介在している。複数の第１導電性柱状部２２Ａおよび複数の第１導電性柱状部２２Ｂの各々は、素子本体２１および主面１０１の双方に電気的に接続されている。複数の第２導電性柱状部２７の各々は、素子本体２１の上に配置されており、厚さ方

向ｚに突出している。複数の第２導電性柱状部２７の各々の先端部は、封止樹脂４０に接しており、当該封止樹脂４０に覆われている。これにより、複数の第２導電性柱状部２７の各々は、導電部材１０に導通していない。複数の第２導電性柱状部２７は、電極として機能する複数の第１導電性柱状部２２Ａ，２２Ｂとは異なり、半導体装置Ａ２０の内部において半導体素子２０に流れる電流の経路を構成しない。このような構成によれば、半導体素子２０で発生した熱は、複数の第１導電性柱状部２２Ａ，２２Ｂおよび導電部材１０に伝わって放熱されるとともに、複数の第２導電性柱状部２７にも伝わる。したがって、半導体装置Ａ２０は、半導体素子２０で発生した熱の放熱性を向上することが可能となる。

[0070] 複数の第２導電性柱状部２７は、素子本体２１に対して、導電部材１０とは反対側である厚さ方向ｚのｚ１側に突出している。これにより、複数の第２導電性柱状部２７は、厚さ方向ｚに見て導電部材１０の主面１０１と重なるように配置することができ、配置の自由を高めることができる。具体的には、図示した例のように、複数の第２導電性柱状部２７は、厚さ方向ｚに見て導電部材１０の主面１０１と重なるように配置することができる。第２導電性柱状部２７の厚さ方向ｚの寸法を、第１導電性柱状部２２Ａ，２２Ｂの厚さ方向ｚの寸法よりも大きくすることが可能である。このことは、半導体装置Ａ２０の放熱性を向上するうえでより好ましい。

[0071] 第１変形例：

図２４～図２８は、第２実施形態の第１変形例に係る半導体装置Ａ２１を示している。これらの図において、上記実施形態と同一または類似の要素には、上記実施形態と同一の符号を付して、重複する説明を省略する。

[0072] 図２４は、半導体装置Ａ２１の平面図であり、封止樹脂４０を透過している。図２５は、半導体装置Ａ２１の平面図であり、半導体素子２０および封止樹脂４０を透過している。図２６は、図２５のＸＸＶＩ－ＸＸＶＩ線に沿う断面図である。図２７は、図２５のＸＸＶＩＩ－ＸＸＶＩＩ線に沿う断面図である。図２８は、図２５のＸＸＶＩＩＩ－ＸＸＶＩＩＩ線に沿う断面図

である。図２４においては、透過した封止樹脂４０を想像線（二点鎖線）で示している。図２８においては、透過した半導体素子２０および封止樹脂４０をそれぞれ想像線（二点鎖線）で示している。

[0073] 本変形例の半導体装置Ａ２１において、半導体素子２０は、複数の第２導電性柱状部２７に加え、複数の第２導電性柱状部２３を有する。複数の第２導電性柱状部２７は、上記実施形態の半導体装置Ａ２０と同様の構成である。複数の第２導電性柱状部２３は、上記第１実施形態の半導体装置Ａ１０と同様の構成である。

[0074] 半導体装置Ａ２１において、複数の第２導電性柱状部２３および複数の第２導電性柱状部２７の各々は、素子本体２１の上に配置されており、厚さ方向ｚに突出している。複数の第２導電性柱状部２３および第２導電性柱状部２７の各々の先端部は、封止樹脂４０に接しており、当該封止樹脂４０に覆われている。これにより、複数の第２導電性柱状部２３および複数の第２導電性柱状部２７の各々は、導電部材１０に導通していない。複数の第２導電性柱状部２３および複数の第２導電性柱状部２７は、電極として機能する複数の第１導電性柱状部２２Ａ，２２Ｂとは異なり、半導体装置Ａ２１の内部において半導体素子２０に流れる電流の経路を構成しない。このような構成によれば、半導体素子２０で発生した熱は、複数の第１導電性柱状部２２Ａ，２２Ｂおよび導電部材１０に伝わって放熱されるとともに、複数の第２導電性柱状部２３および複数の第２導電性柱状部２７にも伝わる。したがって、半導体装置Ａ２１は、半導体素子２０で発生した熱の放熱性を向上することが可能となる。

[0075] 半導体装置Ａ２１において、半導体素子２０が複数の第２導電性柱状部２３および複数の第２導電性柱状部２７を有することにより、半導体素子２０で発生した熱を厚さ方向ｚの両側に逃がすことができる。このことは、半導体装置Ａ２１の放熱性を向上するうえで好ましい。その他にも、半導体装置Ａ２１は、上記実施形態の半導体装置Ａ１０，Ａ２０と同様の構成の範囲において、半導体装置Ａ１０，Ａ２０と同様の作用効果を奏する。

[0076] 本開示に係る半導体装置は、上述した実施形態に限定されるものではない。本開示に係る半導体装置の各部の具体的な構成は、種々に設計変更自在である。

[0077] 上記実施形態において、導電部材１０が複数のリード１１Ａ～１１Ｃ、複数のリード１２および一対のリード１３から構成される場合について説明したが、本開示はこれに限定されない。導電部材１０は、たとえば所望形状の金属めっきにより構成されてもよい。

[0078] 本開示は、以下の付記に記載された実施形態を含む。

付記１．

厚さ方向の一方側を向く主面を有する導電部材と、

前記導電部材に対して前記厚さ方向の一方側に配置され、且つ前記主面に支持された半導体素子と、

前記導電部材の一部、および前記半導体素子を覆う封止樹脂と、を備え、

前記半導体素子は、素子本体と、複数の第１導電性柱状部と、少なくとも１つの第２導電性柱状部と、を含み、

前記複数の第１導電性柱状部の各々は、前記厚さ方向において前記素子本体と前記主面との間に介在し、且つ前記素子本体および前記主面に電気的に接続されており、

前記少なくとも１つの第２導電性柱状部の各々は、前記素子本体の上に配置され、且つ前記厚さ方向に突出しており、

前記少なくとも１つの第２導電性柱状部の各々の前記厚さ方向における先端部は、前記封止樹脂に覆われている、半導体装置。

付記２．

前記少なくとも１つの第２導電性柱状部の少なくともいずれかは、前記素子本体から前記厚さ方向の他方側に突出しており、且つ前記厚さ方向に見て前記主面と重ならない、付記１に記載の半導体装置。

付記３．

前記素子本体は、半導体基板と、前記半導体基板に対して前記厚さ方向の

他方側に積層された半導体層と、前記半導体層の前記厚さ方向の他方側に配置された複数の導電パッドと、を有し、

前記複数の第１導電性柱状部の各々は、前記複数の導電パッドのいずれかに導通している、付記２に記載の半導体装置。

付記４．

前記複数の第１導電性柱状部の少なくともいずれかは、前記導電パッドに接しており、且つ当該導電パッドから前記厚さ方向の他方側に突出している、付記３に記載の半導体装置。

付記５．

前記少なくとも１つの第２導電性柱状部の少なくともいずれかは、前記導電パッドに接しており、且つ当該導電パッドから前記厚さ方向の他方側に突出している、付記３または４に記載の半導体装置。

付記６．

前記半導体素子は、前記素子本体の前記厚さ方向の他方側を覆う絶縁膜を有し、

前記複数の導電パッドの各々の少なくとも一部は、前記絶縁膜から露出している、前記付記３ないし５のいずれかに記載の半導体装置。

付記７．

前記半導体素子は、前記絶縁膜の上に形成された金属層を有し、

前記少なくとも１つの第２導電性柱状部の少なくともいずれかは、前記金属層から前記厚さ方向の他方側に突出している、付記６に記載の半導体装置。

付記８．

前記金属層は、前記複数の導電パッドの少なくともいずれかに接する第１部を含み、

前記少なくとも１つの第２導電性柱状部の少なくともいずれかは、前記第１部を介して前記導電パッドに導通している、付記７に記載の半導体装置。

付記９．

前記金属層は、前記複数の導電パッドのいずれにも接しない第２部を含み、

前記少なくとも１つの第２導電性柱状部の少なくともいずれかは、前記第２部の上に配置されている、付記７または８に記載の半導体装置。

付記１０．

前記少なくとも１つの第２導電性柱状部の構成材料は、前記複数の第１導電性柱状部

の構成材料と同一である、付記２ないし９のいずれかに記載の半導体装置。

付記１１．

前記導電部材は、前記厚さ方向の反対側を向く裏面を有し、

前記封止樹脂は、前記厚さ方向の一方側を向く樹脂主面と、前記厚さ方向の他方側を向く樹脂裏面と、を有し、

前記裏面は、前記樹脂裏面から露出している、付記１ないし１０のいずれかに記載の半導体装置。

付記１２．

前記導電部材の構成材料は、銅を含む、付記１１に記載の半導体装置。

付記１３．

前記導電部材は、リードにより構成される、付記１１または１２に記載の半導体装置。

付記１４．

前記主面と前記複数の第１導電性柱状部とに接する接合層をさらに備える、付記１に記載の半導体装置。

付記１５．

前記少なくとも１つの第２導電性柱状部の少なくともいずれかの前記厚さ方向視における面積は、前記複数の第１導電性柱状部の各々の前記厚さ方向視における面積よりも大である、付記１ないし１４のいずれかに記載の半導体装置。

付記１６．

前記少なくとも１つの第２導電性柱状部の少なくともいずれかは、前記素子本体から前記厚さ方向の一方側に突出している、付記１ないし４のいずれかに記載の半導体装置。

符号の説明

[0079] Ａ１０，Ａ１１，Ａ１２，Ａ１３，Ａ２０，Ａ２１：半導体装置

１０：導電部材　　１０１：主面

１０２：裏面　　１１Ａ，１１Ｂ，１１Ｃ：リード

１１１：主部　　１１２：側部

１１２Ａ：端面　　１１２Ｂ：切込部

１１３：突出部　　１１３Ａ：副端面

１２，１３：リード　　１２１，１３１：端面

２０：半導体素子　　２１：素子本体

２１１：半導体基板　　２１１Ａ：頂面

２１２：半導体層　　２１２Ａ：スイッチング回路

２１２Ｂ：制御回路　　２１３：パッシベーション膜

２１３Ａ：開口　　２２Ａ，２２Ｂ：第１導電性柱状部

２２１：先端部　　２２１Ａ：先端面

２２１Ｂ：側面　　２３：第２導電性柱状部

２３１：先端部　　２３１Ａ：先端面

２３１Ｂ：側面　　２４：導電パッド

２４１：導電パッド２　　２５：絶縁膜

２５１：開口　　２６：金属層

２６１：第１部　　２６２：第２部

２７：第２導電性柱状部　　３０：接合層

４０：封止樹脂　　４１：樹脂主面

４２：樹脂裏面　　４３１：第１樹脂側面

４３２：第２樹脂側面

請求の範囲

[請求項1] 厚さ方向の一方側を向く主面を有する導電部材と、

前記導電部材に対して前記厚さ方向の一方側に配置され、且つ前記主面に支持された半導体素子と、

前記導電部材の一部、および前記半導体素子を覆う封止樹脂と、を備え、

前記半導体素子は、素子本体と、複数の第１導電性柱状部と、少なくとも１つの第２導電性柱状部と、を含み、

前記複数の第１導電性柱状部の各々は、前記厚さ方向において前記素子本体と前記主面との間に介在し、且つ前記素子本体および前記主面に電気的に接続されており、

前記少なくとも１つの第２導電性柱状部の各々は、前記素子本体の上に配置され、且つ前記厚さ方向に突出しており、

前記少なくとも１つの第２導電性柱状部の各々の前記厚さ方向における先端部は、前記封止樹脂に覆われている、半導体装置。

[請求項2] 前記少なくとも１つの第２導電性柱状部の少なくともいずれかは、前記素子本体から前記厚さ方向の他方側に突出しており、且つ前記厚さ方向に見て前記主面と重ならない、請求項１に記載の半導体装置。

[請求項3] 前記素子本体は、半導体基板と、前記半導体基板に対して前記厚さ方向の他方側に積層された半導体層と、前記半導体層の前記厚さ方向の他方側に配置された複数の導電パッドと、を有し、

前記複数の第１導電性柱状部の各々は、前記複数の導電パッドのいずれかに導通している、請求項２に記載の半導体装置。

[請求項4] 前記複数の第１導電性柱状部の少なくともいずれかは、前記導電パッドに接しており、且つ当該導電パッドから前記厚さ方向の他方側に突出している、請求項３に記載の半導体装置。

[請求項5] 前記少なくとも１つの第２導電性柱状部の少なくともいずれかは、前記導電パッドに接しており、且つ当該導電パッドから前記厚さ方向

の他方側に突出している、請求項３または４に記載の半導体装置。

[請求項6] 前記半導体素子は、前記素子本体の前記厚さ方向の他方側を覆う絶縁膜を有し、

前記複数の導電パッドの各々の少なくとも一部は、前記絶縁膜から露出している、請求項３ないし５のいずれかに記載の半導体装置。

[請求項7] 前記半導体素子は、前記絶縁膜の上に形成された金属層を有し、

前記少なくとも１つの第２導電性柱状部の少なくともいずれかは、前記金属層から前記厚さ方向の他方側に突出している、請求項６に記載の半導体装置。

[請求項8] 前記金属層は、前記複数の導電パッドの少なくともいずれかに接する第１部を含み、

前記少なくとも１つの第２導電性柱状部の少なくともいずれかは、前記第１部を介して前記導電パッドに導通している、請求項７に記載の半導体装置。

[請求項9] 前記金属層は、前記複数の導電パッドのいずれにも接しない第２部を含み、

前記少なくとも１つの第２導電性柱状部の少なくともいずれかは、前記第２部の上に配置されている、請求項７または８に記載の半導体装置。

[請求項10] 前記少なくとも１つの第２導電性柱状部の構成材料は、前記複数の第１導電性柱状部の構成材料と同一である、請求項２ないし９のいずれかに記載の半導体装置。

[請求項11] 前記導電部材は、前記厚さ方向の反対側を向く裏面を有し、

前記封止樹脂は、前記厚さ方向の一方側を向く樹脂主面と、前記厚さ方向の他方側を向く樹脂裏面と、を有し、

前記裏面は、前記樹脂裏面から露出している、請求項１ないし１０のいずれかに記載の半導体装置。

[請求項12] 前記導電部材の構成材料は、銅を含む、請求項１１に記載の半導体

装置。

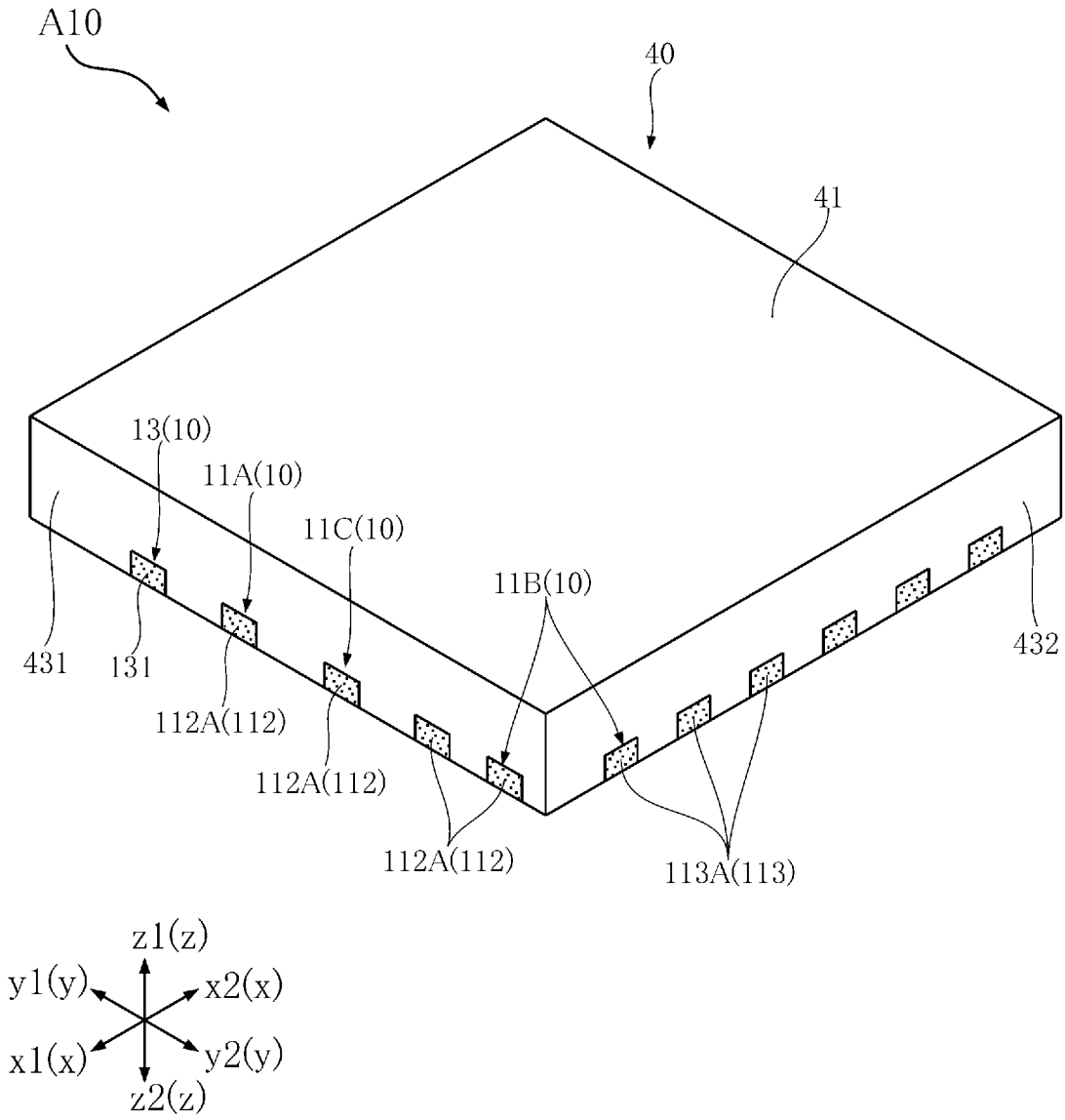
[請求項13] 前記導電部材は、リードにより構成される、請求項１１または１２に記載の半導体装置。

[請求項14] 前記主面と前記複数の第１導電性柱状部とに接する接合層をさらに備える、請求項１に記載の半導体装置。

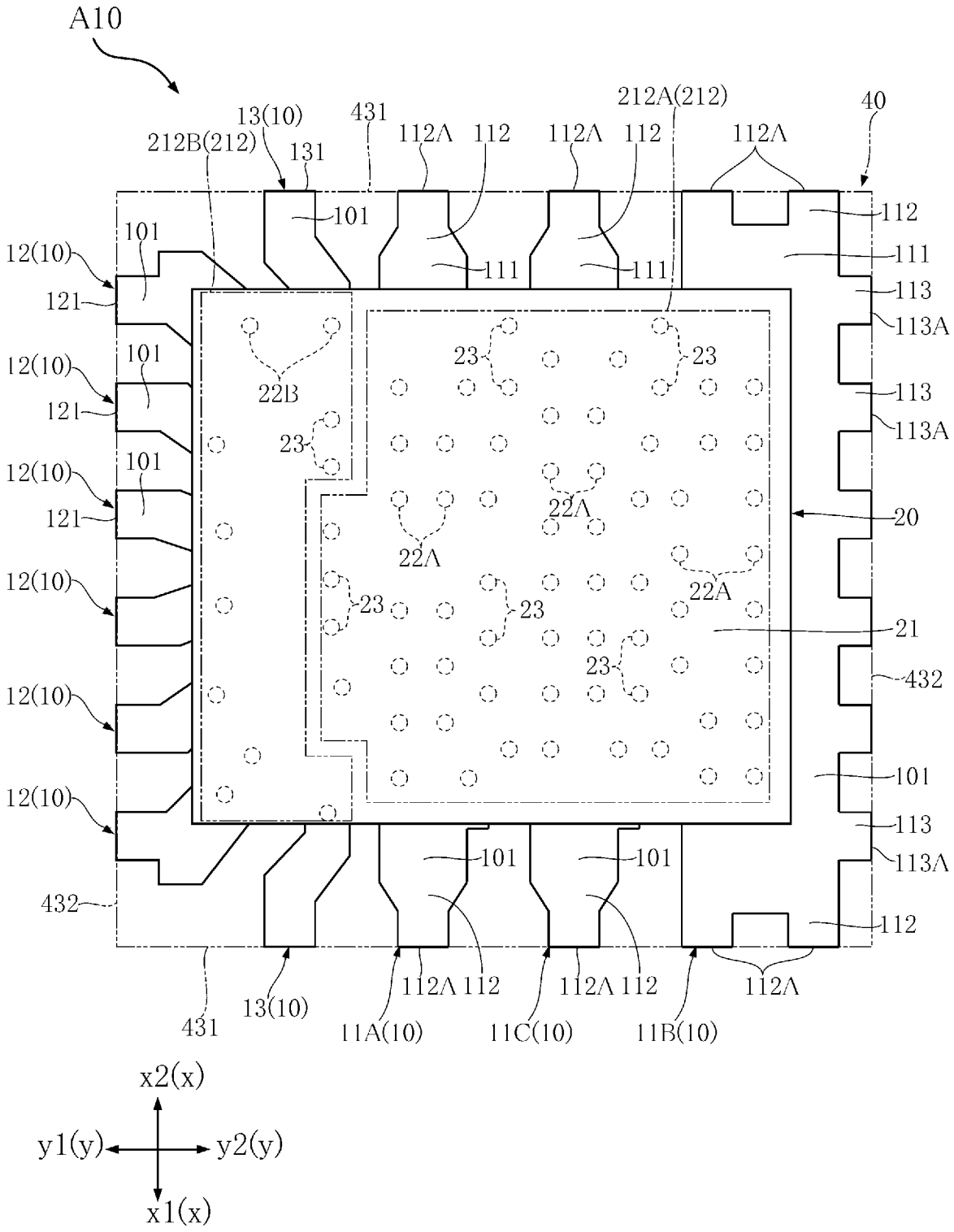
[請求項15] 前記少なくとも１つの第２導電性柱状部の少なくともいずれかの前記厚さ方向視における面積は、前記複数の第１導電性柱状部の各々の前記厚さ方向視における面積よりも大である、請求項１ないし１４のいずれかに記載の半導体装置。

[請求項16] 前記少なくとも１つの第２導電性柱状部の少なくともいずれかは、前記素子本体から前記厚さ方向の一方側に突出している、請求項１ないし４のいずれかに記載の半導体装置。

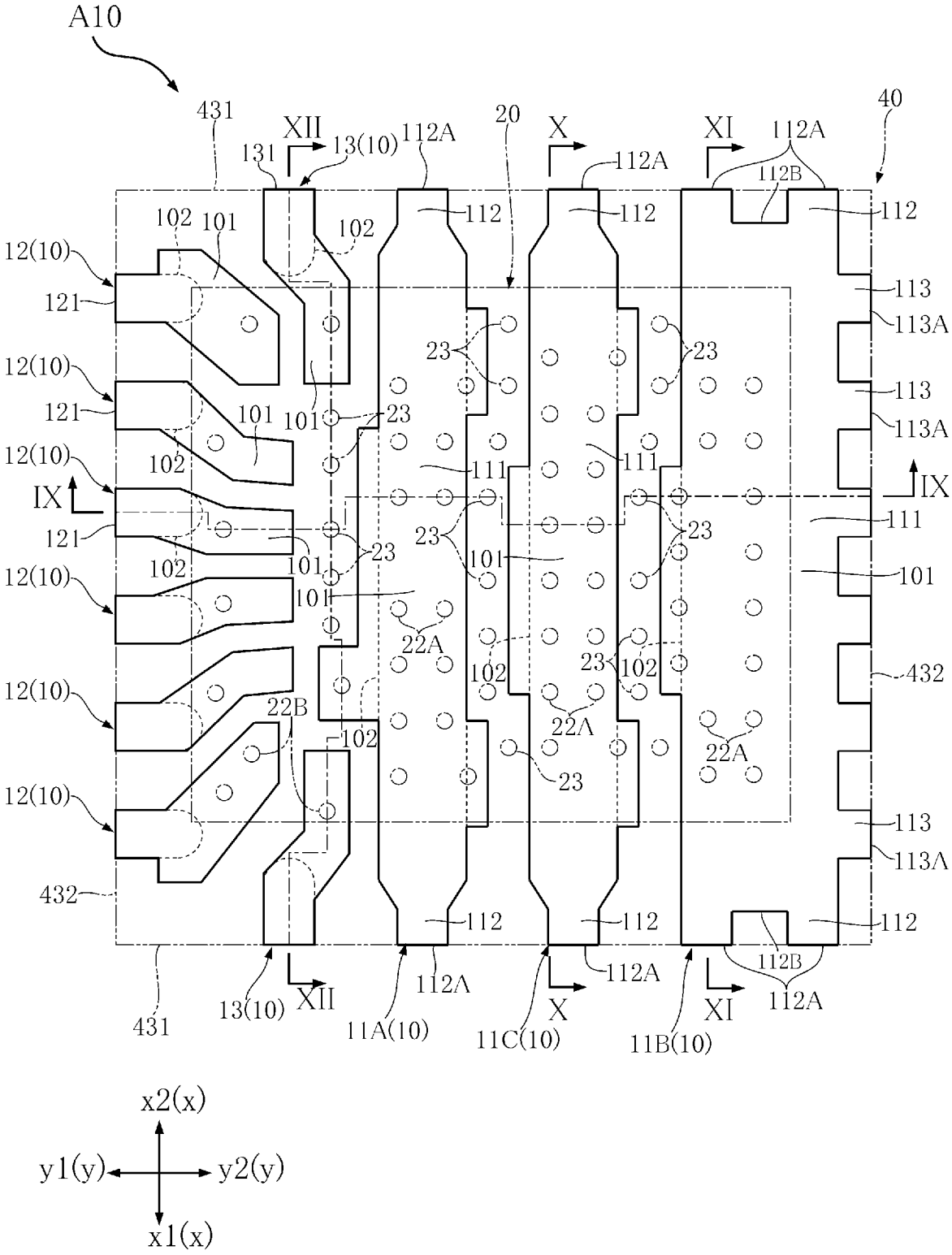
[図1]
FIG.1


A10
40
41
13(10)
11A(10)
11C(10)
11B(10)
431
131
112A(112)
112A(112)
112A(112)
113A(113)
432
z1(z)
y1(y)
x2(x)
x1(x)
y2(y)
z2(z)

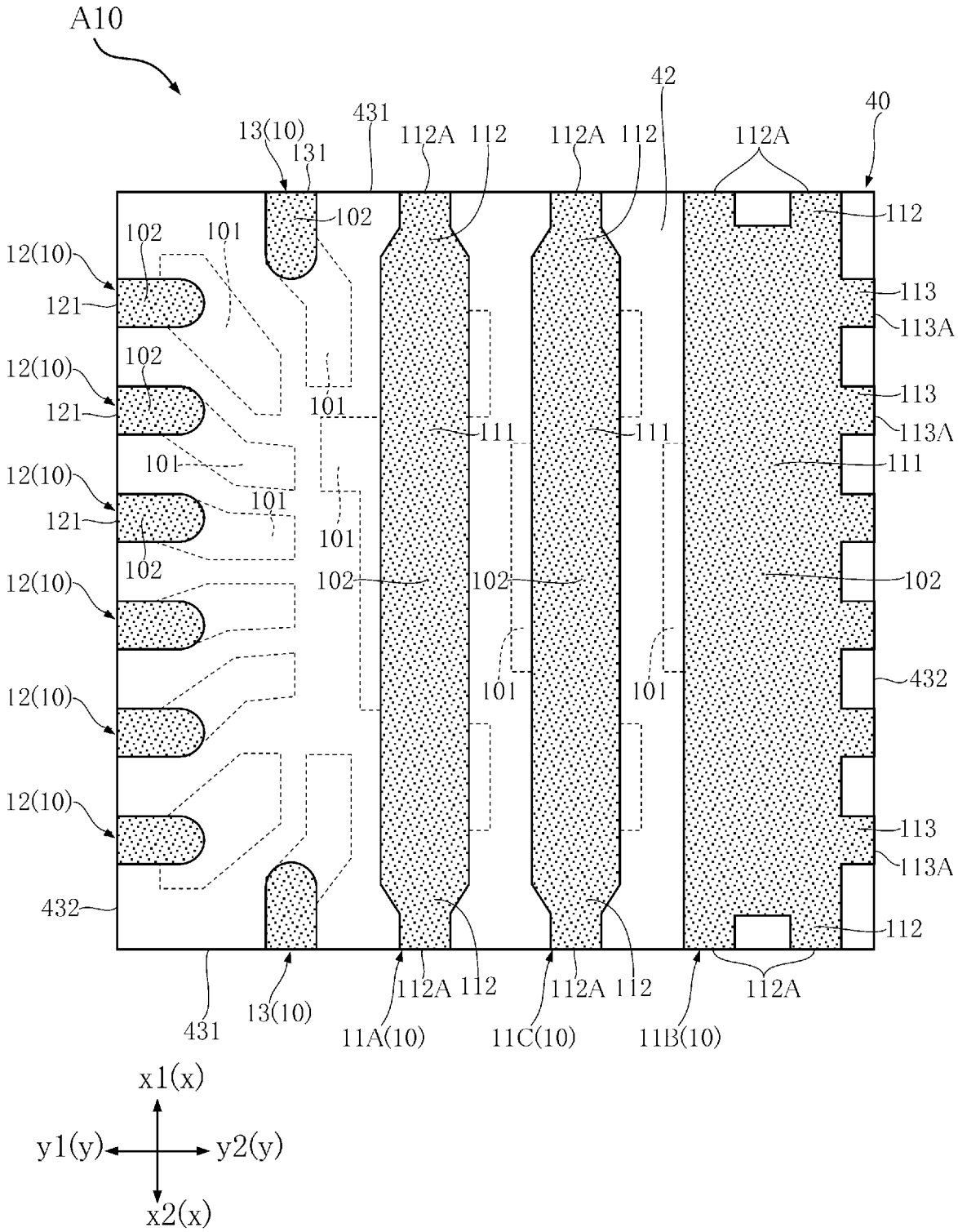
[図2]
FIG.2


A10
13(10)
431
212A(212)
40
212B(212)
131
112A
112
112A
112
112A
101
112
111
111
111
12(10)
121
101
113
113A
22B
23
22A
20
21
432
11A(10)
11C(10)
11B(10)
x2(x)
y1(y)
y2(y)
x1(x)

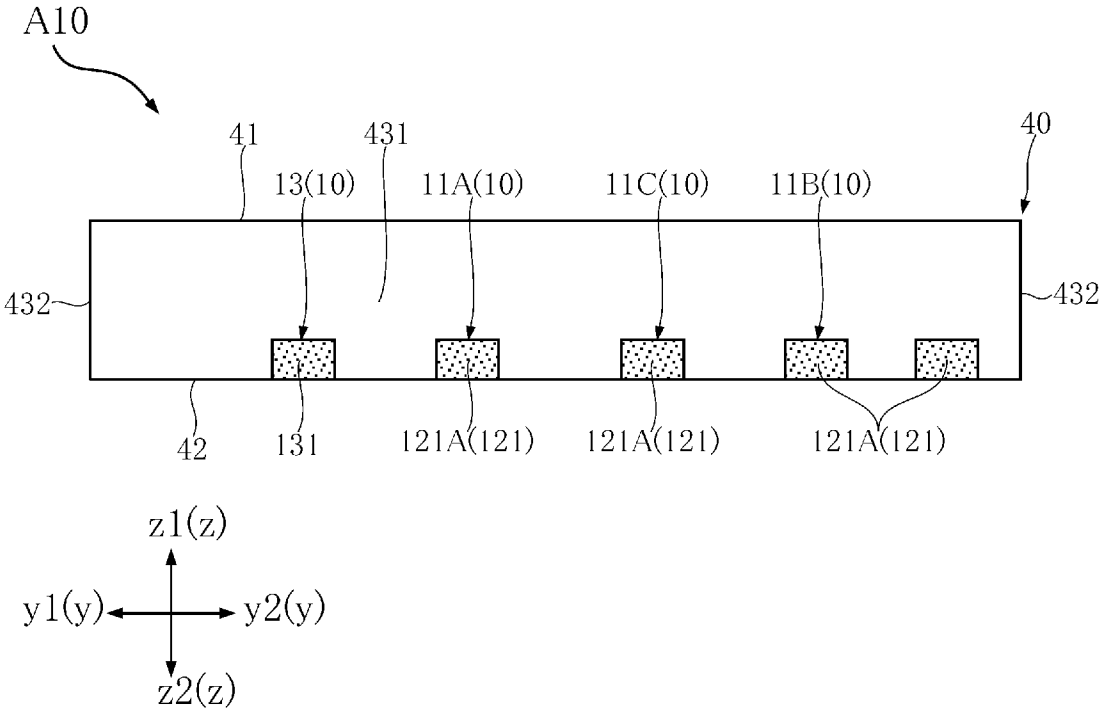
[図3]
FIG.3


A10
431
XII
13(10)
131
112A
20
X
XI
112A
112B
40
102
101
112
12(10)
121
23
113
113A
111
IX
22A
22B
432
11A(10)
11C(10)
11B(10)
x2(x)
y1(y)
y2(y)
x1(x)

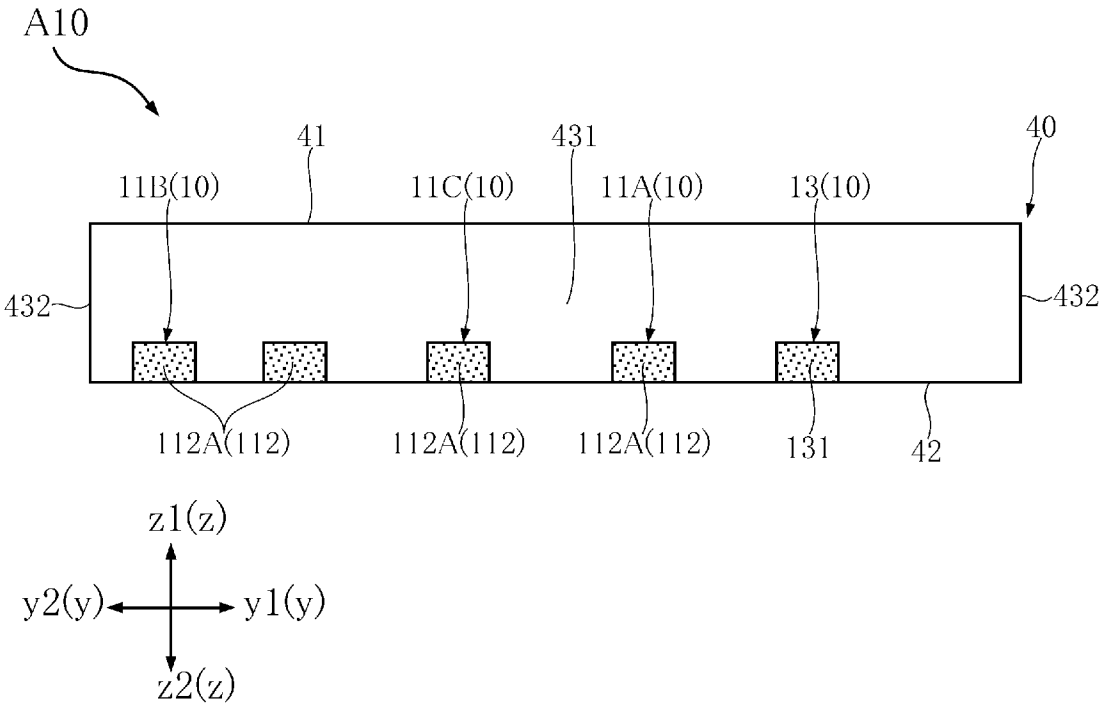
[図4]
FIG.4


A10
42
40
431
13(10)
131
112A
112
112A
112
112A
102
101
12(10)
121
111
113
113A
432
11A(10)
11C(10)
11B(10)
x1(x)
y1(y)
y2(y)
x2(x)

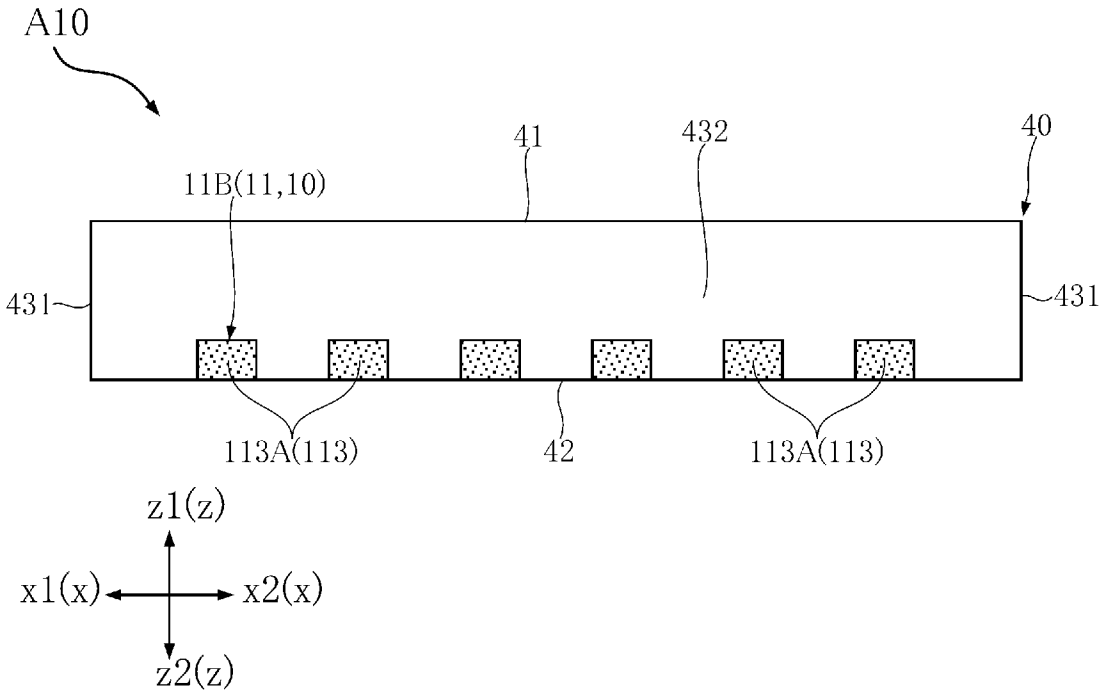
[図5]
FIG.5



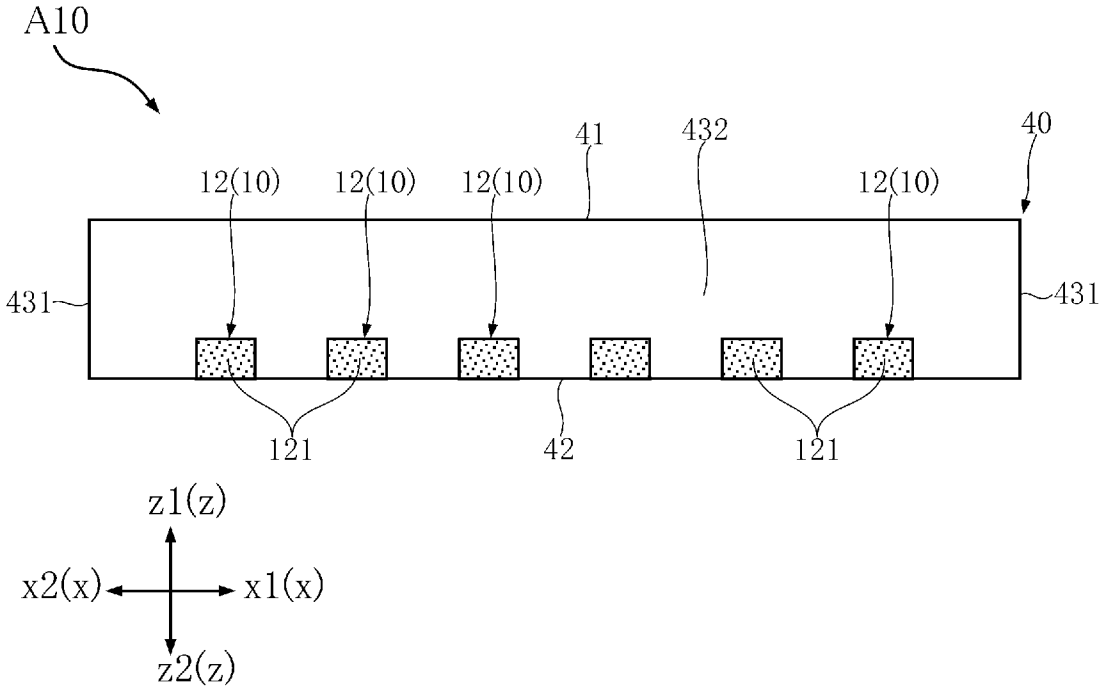
[図6]
FIG.6



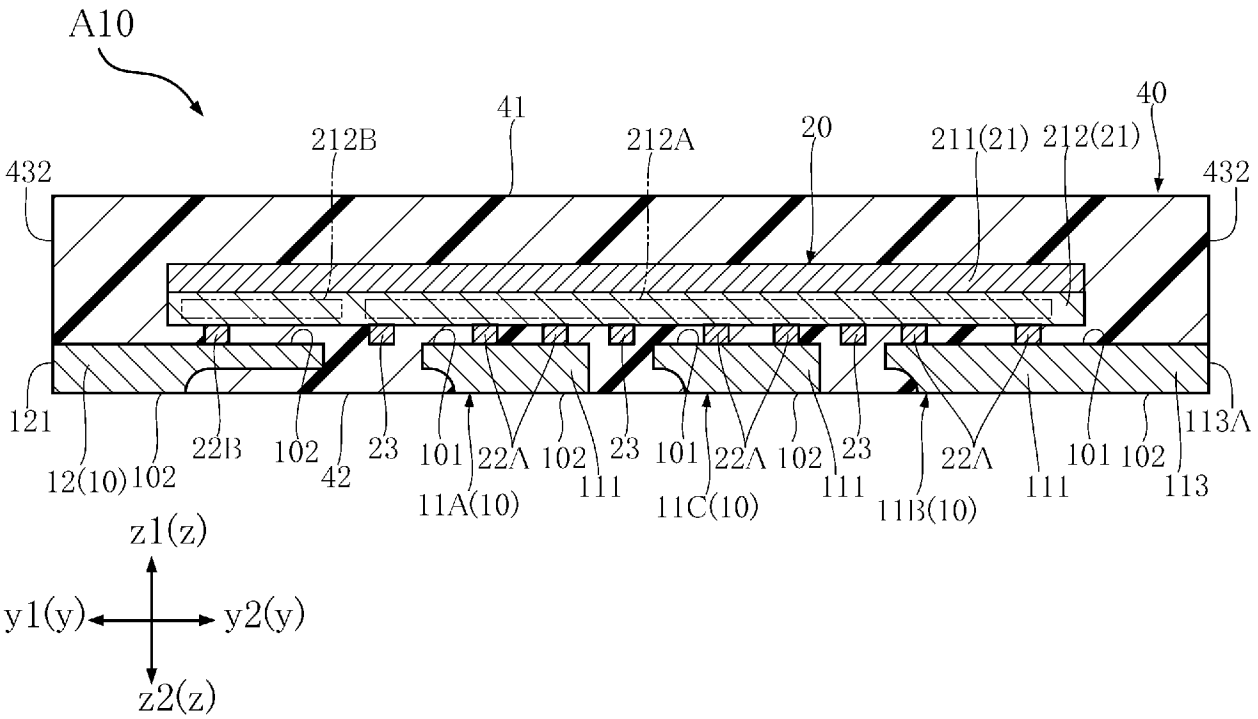
[図7]
FIG.7



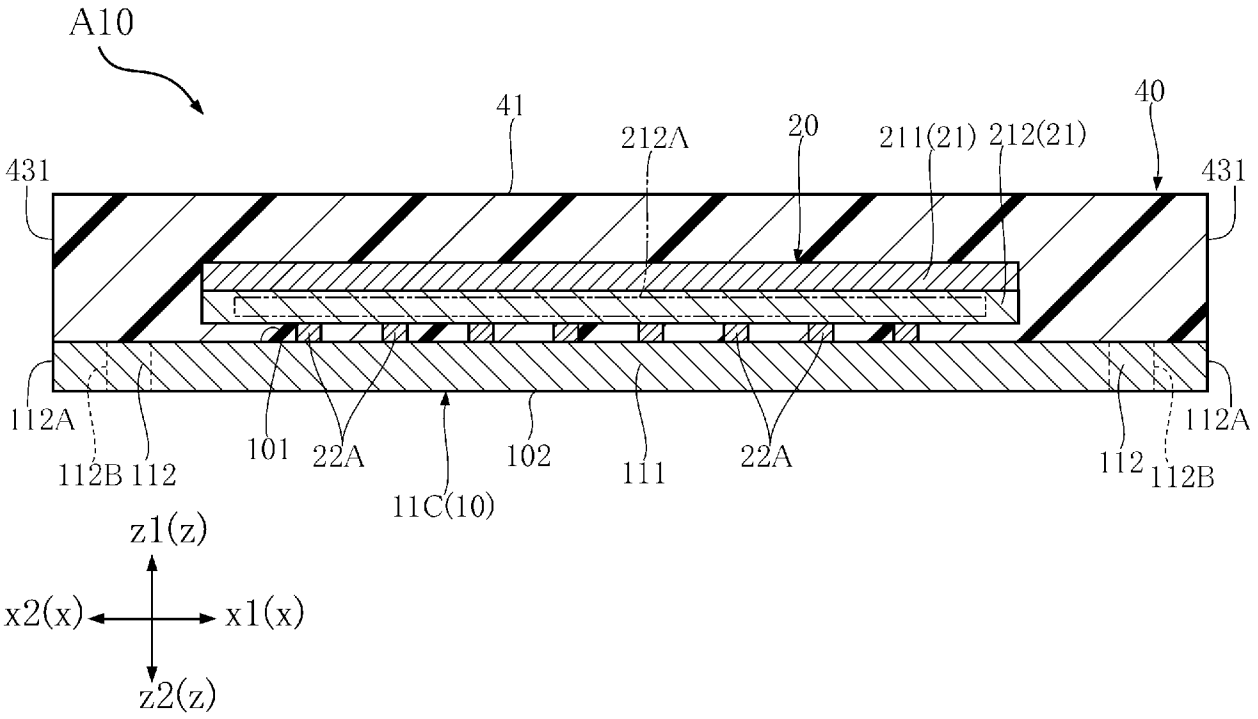
[図8]
FIG.8



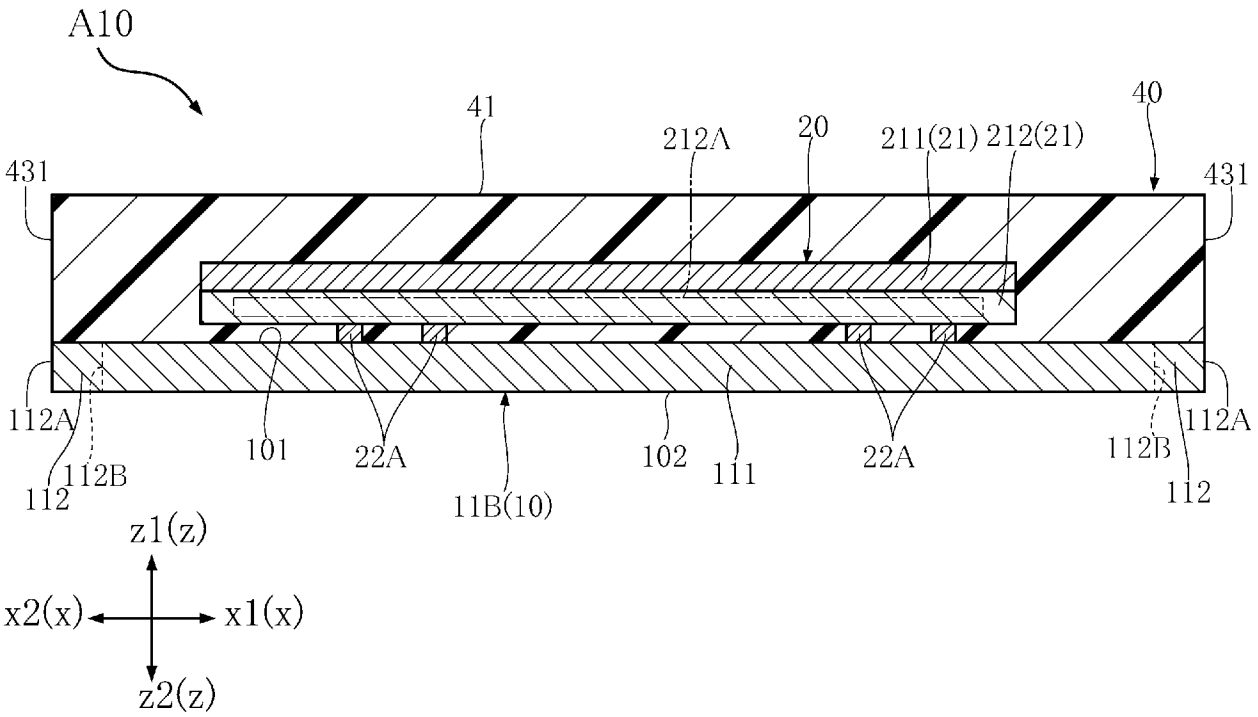
[図9]
FIG.9



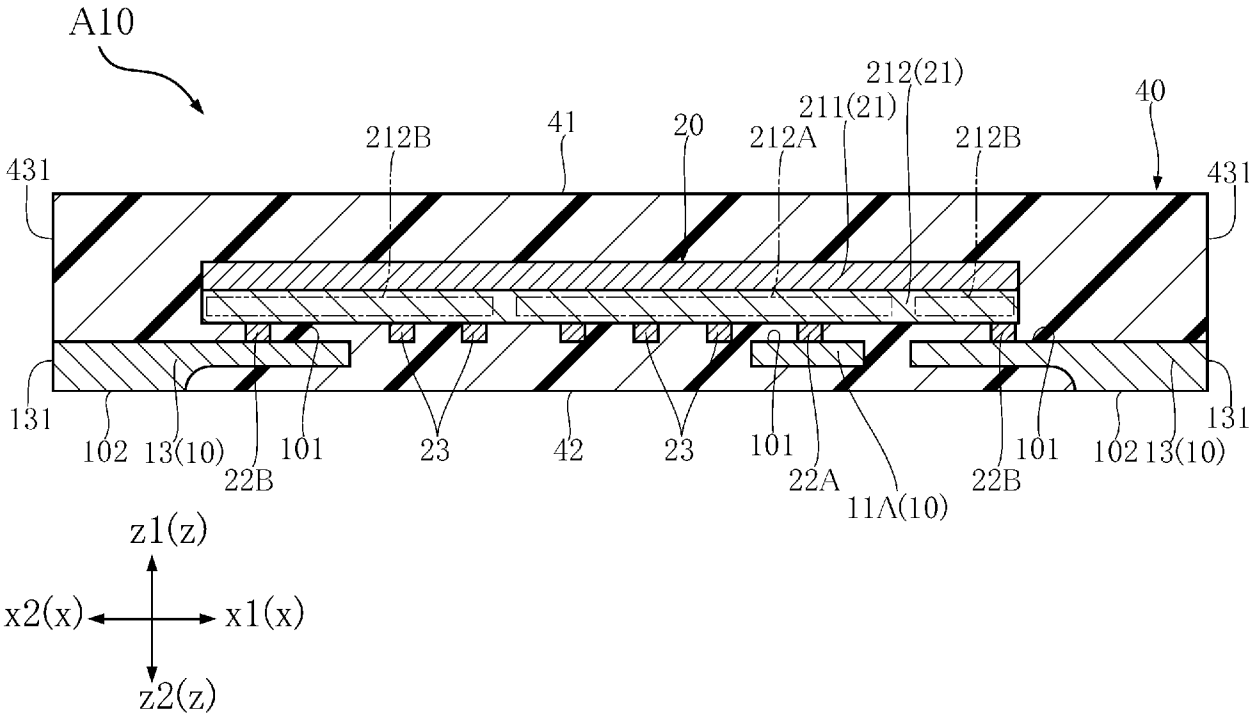
[図10]
FIG.10



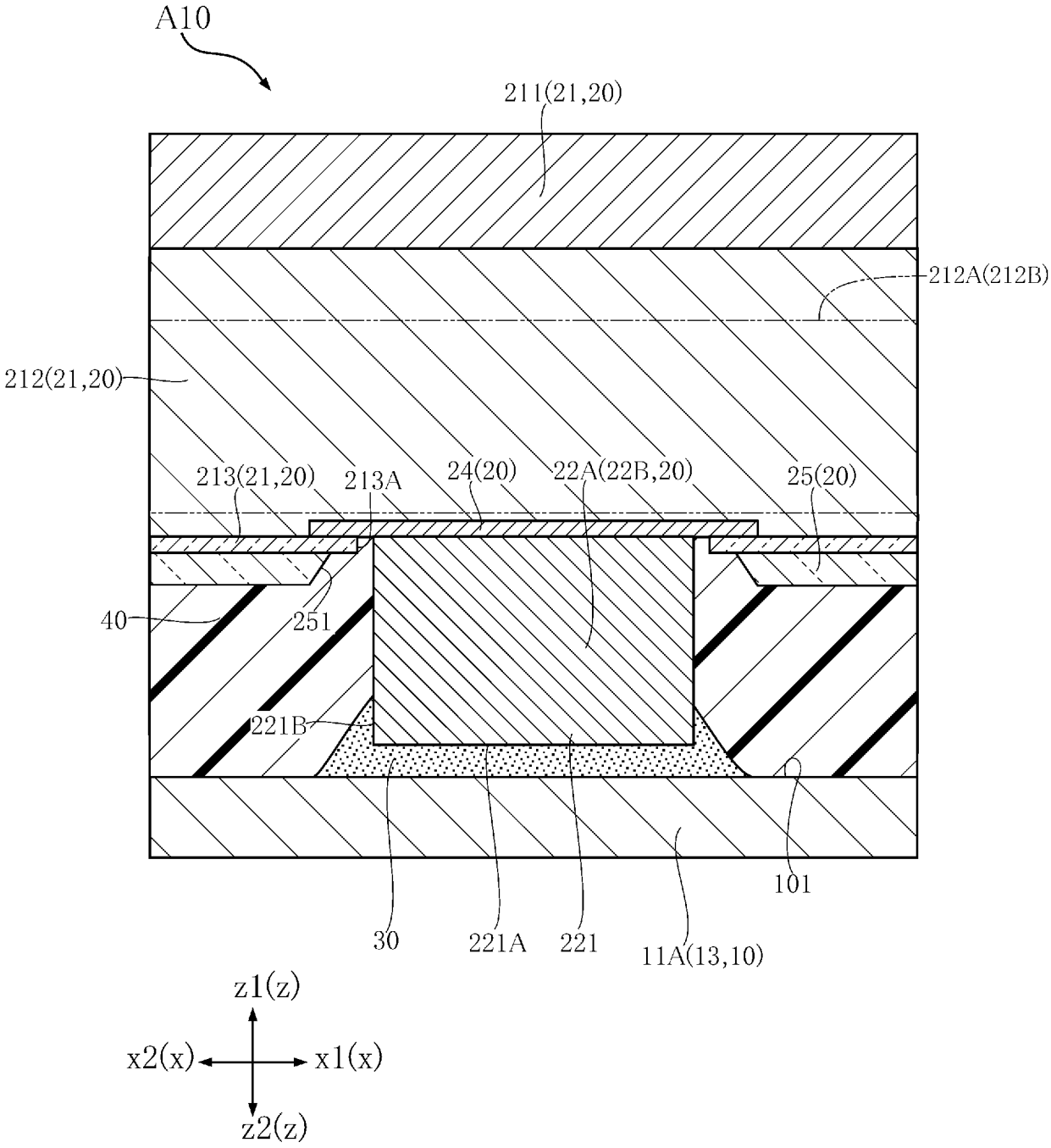
[図11]
FIG.11



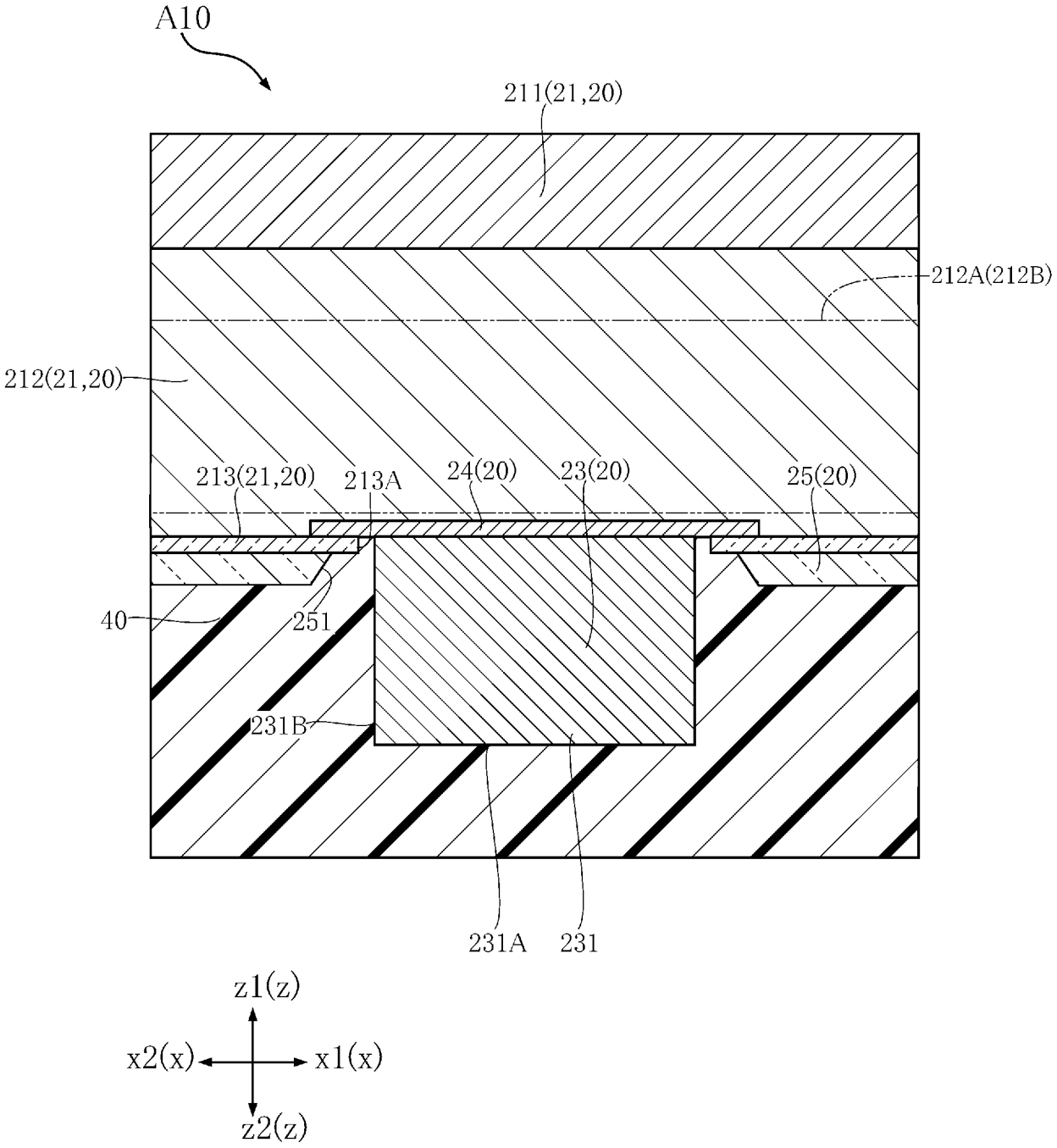
[図12]
FIG.12



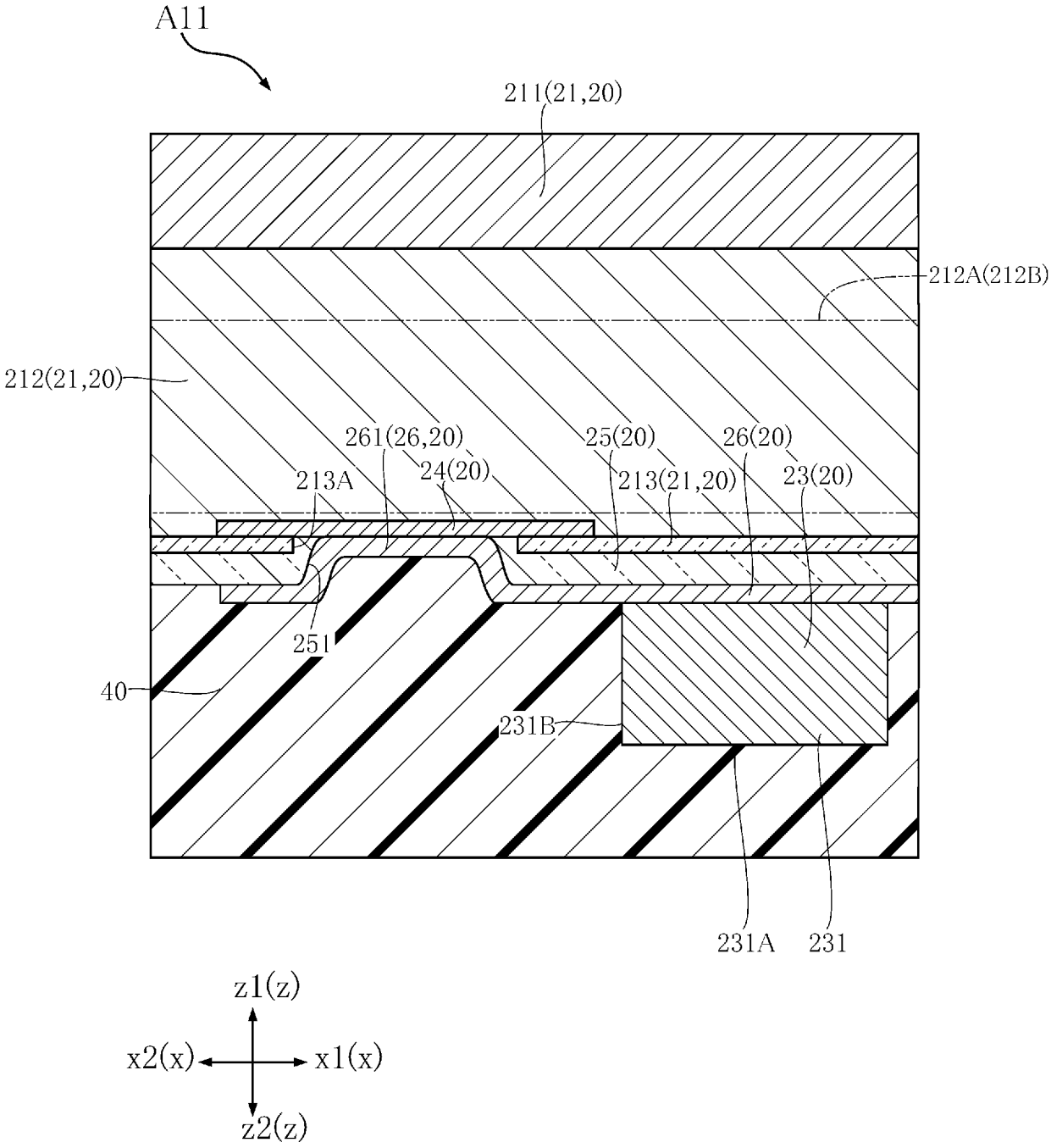
[図13]
FIG.13


A10
211(21,20)
212A(212B)
212(21,20)
213(21,20)
213A
24(20)
22A(22B,20)
25(20)
40
251
221B
30
221A
221
11A(13,10)
101
z1(z)
x2(x)
x1(x)
z2(z)

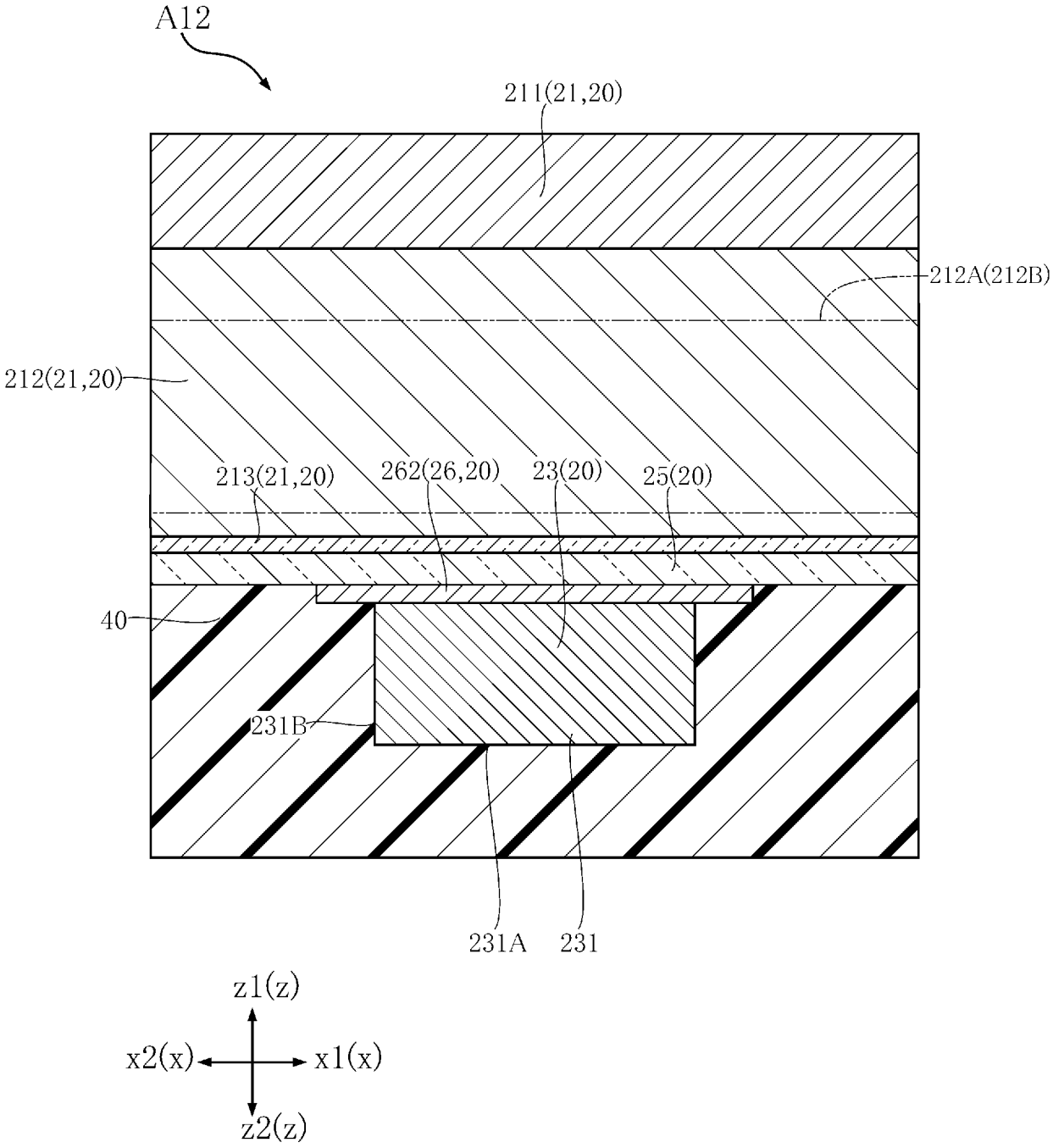
[図14]
FIG.14


A10
211(21,20)
212A(212B)
212(21,20)
213(21,20)
213A
24(20)
23(20)
25(20)
40
251
231B
231A
231
z1(z)
x2(x)
x1(x)
z2(z)

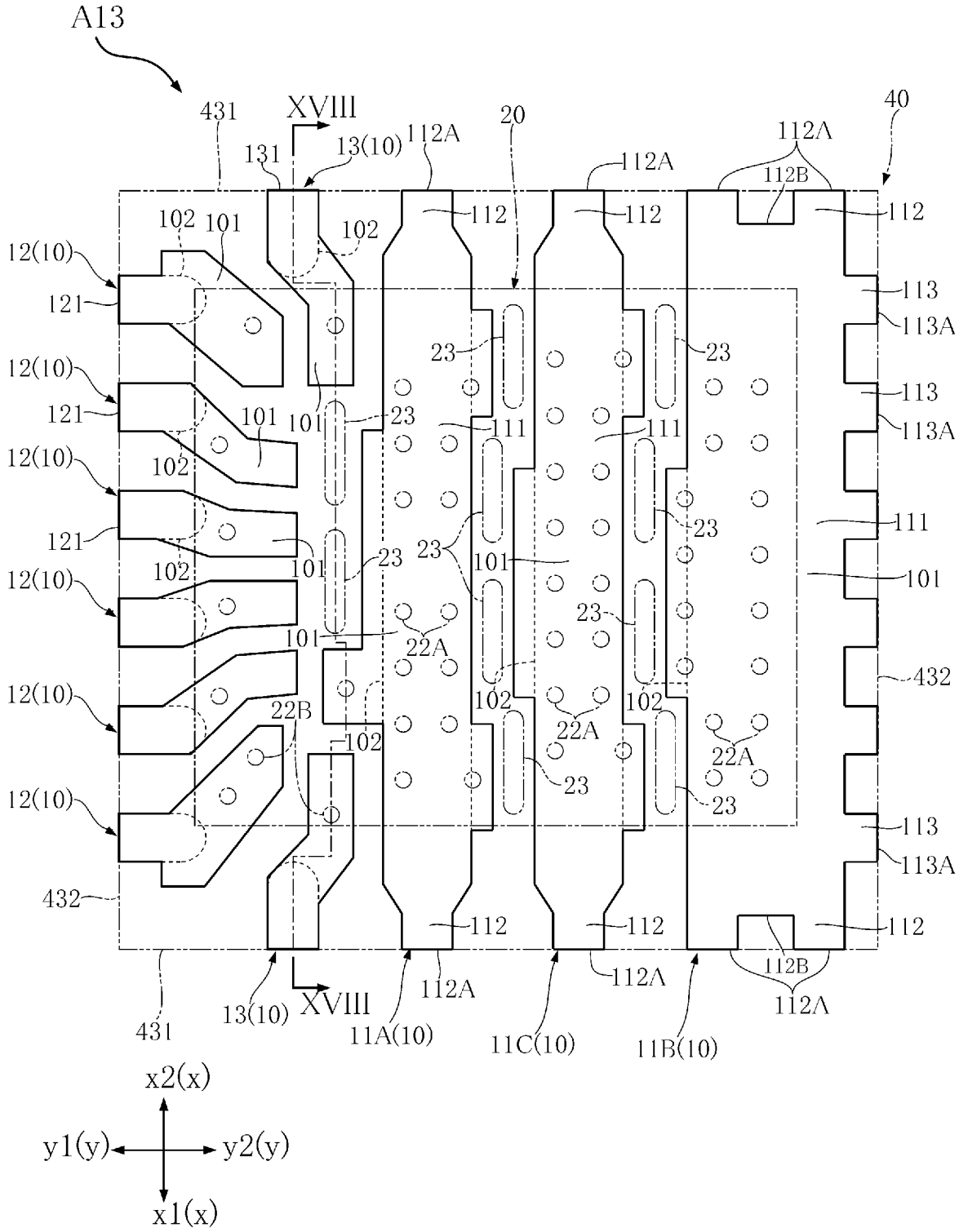
[図15]
FIG.15


A11
211(21,20)
212A(212B)
212(21,20)
261(26,20)
24(20)
25(20)
26(20)
213A
213(21,20)
23(20)
251
40
231B
231A
231
z1(z)
x2(x)
x1(x)
z2(z)

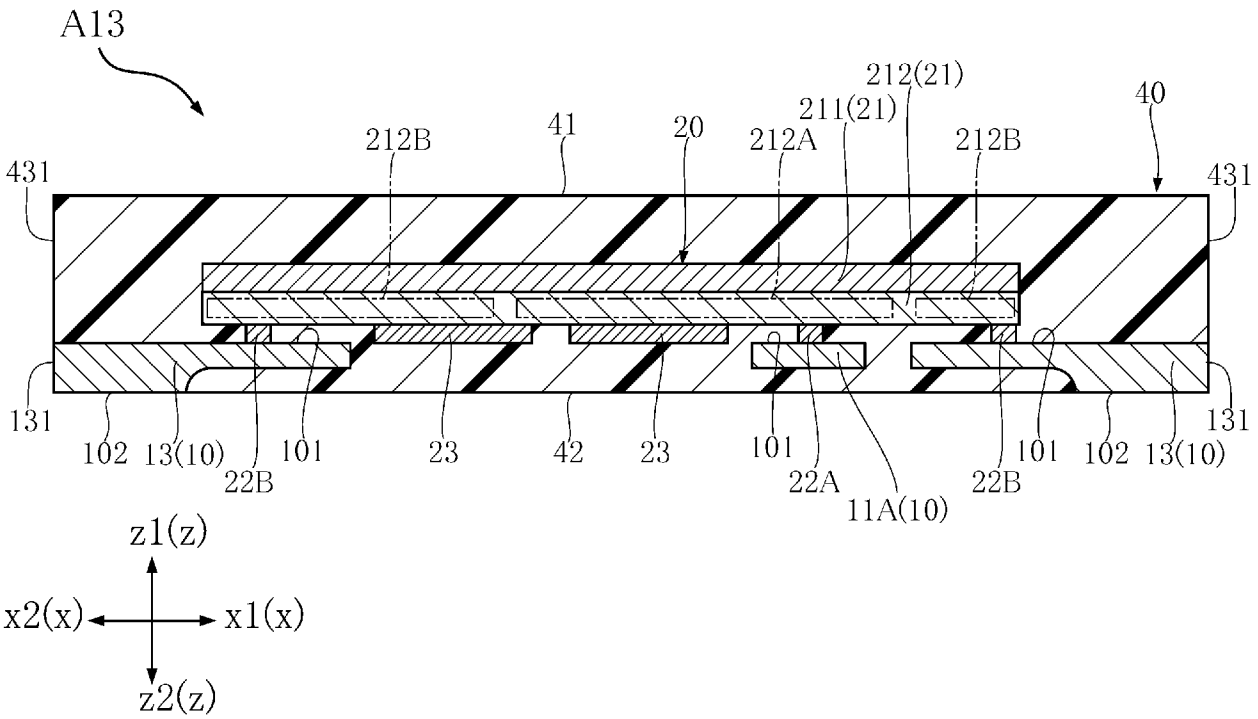
[図16]
FIG.16


A12
211(21,20)
212A(212B)
212(21,20)
213(21,20)
262(26,20)
23(20)
25(20)
40
231B
231A
231
z1(z)
x2(x)
x1(x)
z2(z)

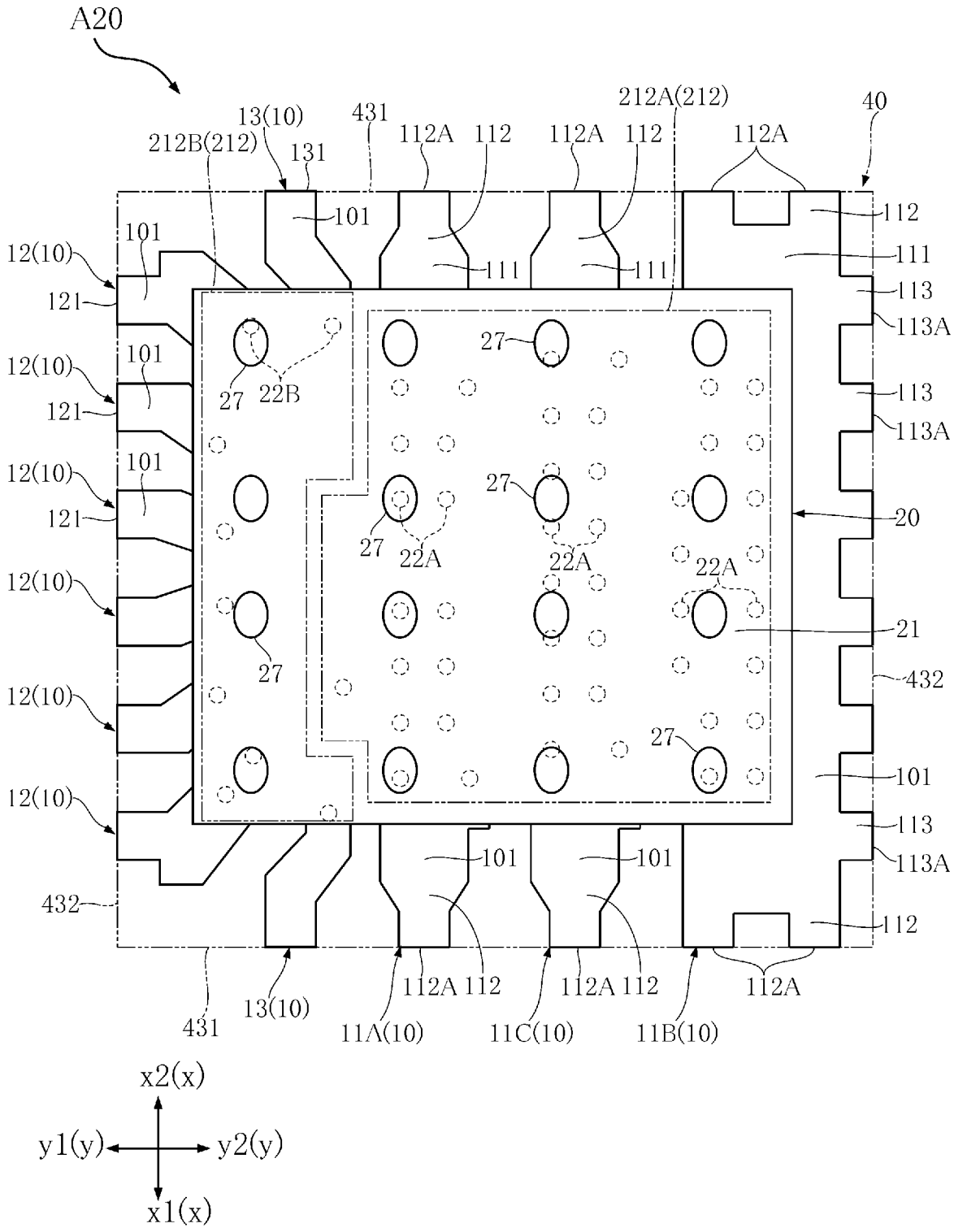
[図17]
FIG.17


A13
431
XVIII
131
13(10)
112A
20
112A
112A
112B
40
102
101
102
112
112
112
12(10)
121
113
113A
23
23
12(10)
121
101
101
23
111
111
113
113A
12(10)
102
121
101
23
23
23
111
12(10)
102
101
101
23
101
101
12(10)
22A
23
102
102
22B
22A
22A
102
12(10)
23
23
113
113A
432
112
112
112
112A
112B
112A
431
13(10)
XVIII
11A(10)
11C(10)
11B(10)
x2(x)
y1(y)
y2(y)
x1(x)

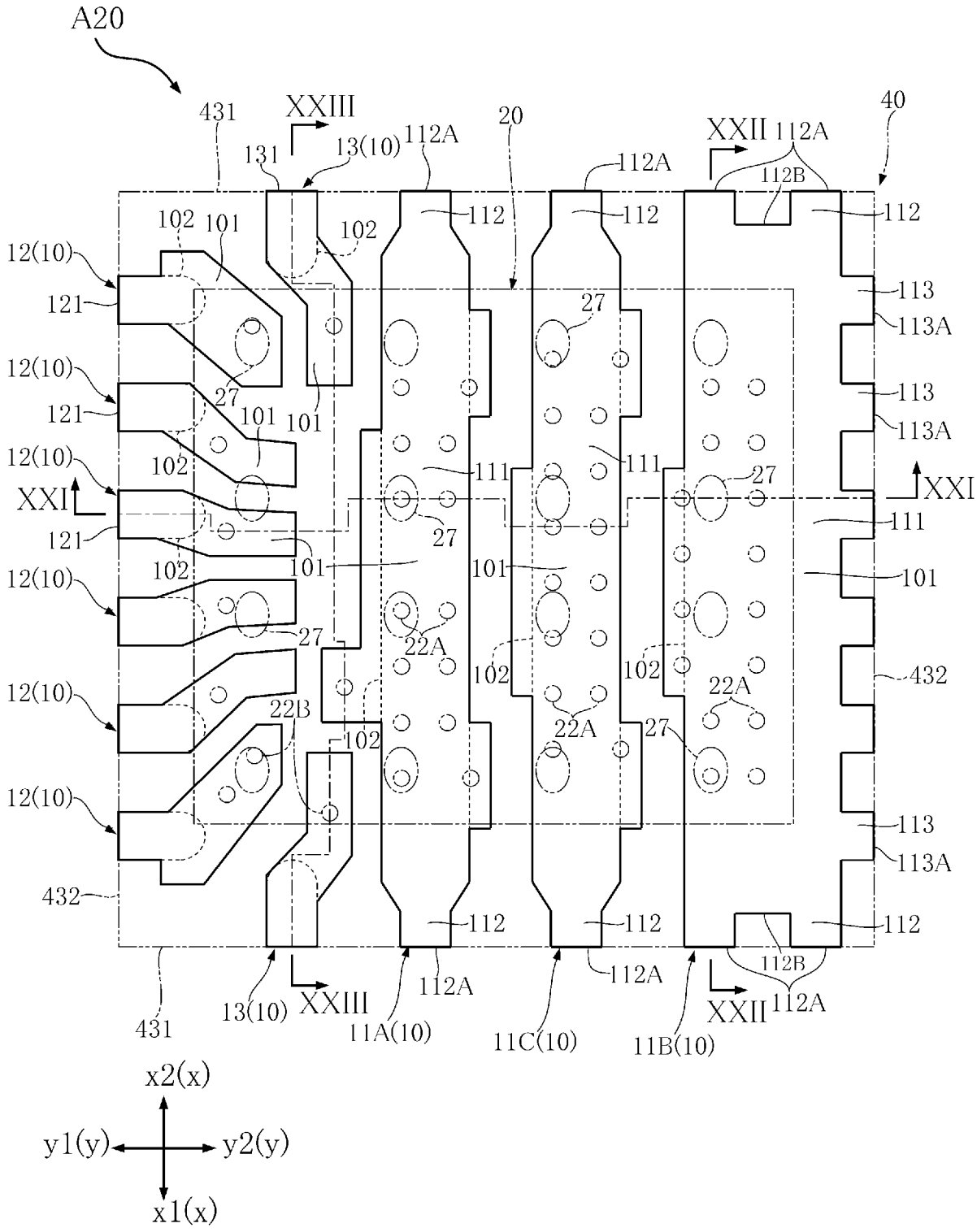
[図18]
FIG.18


A13
212(21)
211(21)
40
212B
41
20
212A
212B
431
431
131
102
13(10)
22B
101
23
42
23
101
22A
11A(10)
22B
101
102
13(10)
131
z1(z)
x2(x)
x1(x)
z2(z)

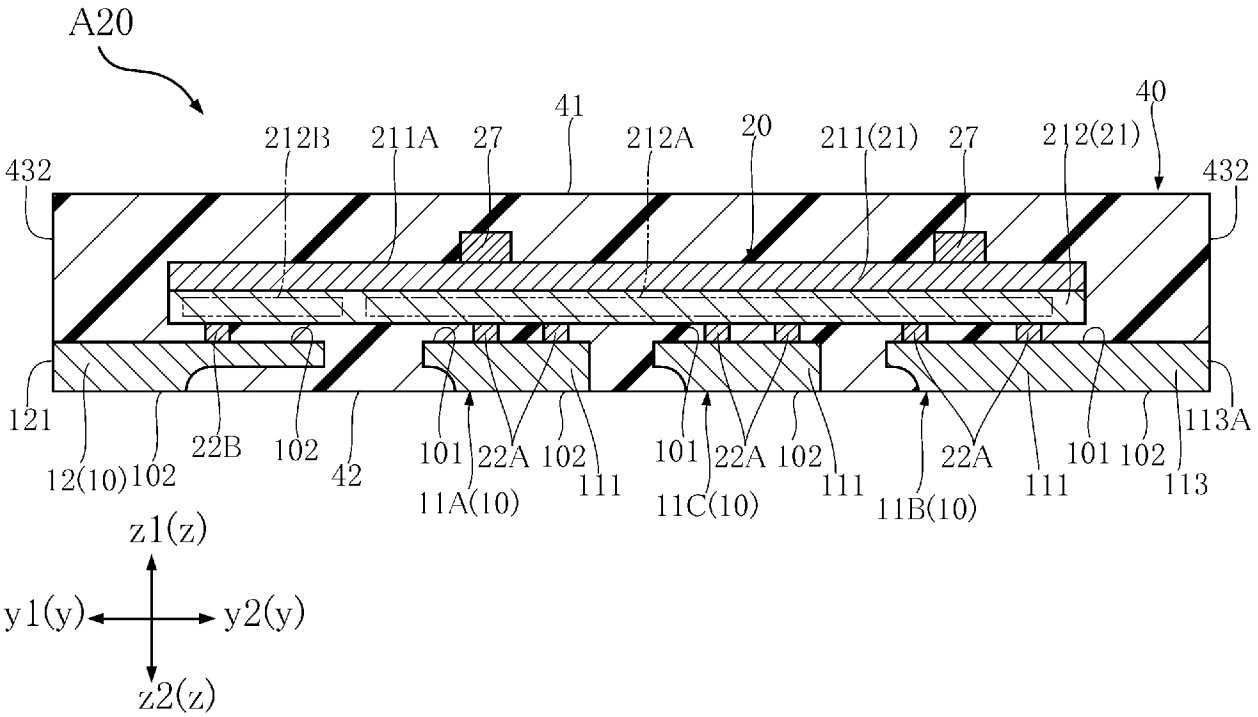
[図19]
FIG.19


A20
13(10)
212B(212)
131
431
112A
112
212A(212)
40
101
12(10)
121
111
113
113A
27
22B
22A
20
21
432
11A(10)
11C(10)
11B(10)
x2(x)
y1(y)
y2(y)
x1(x)

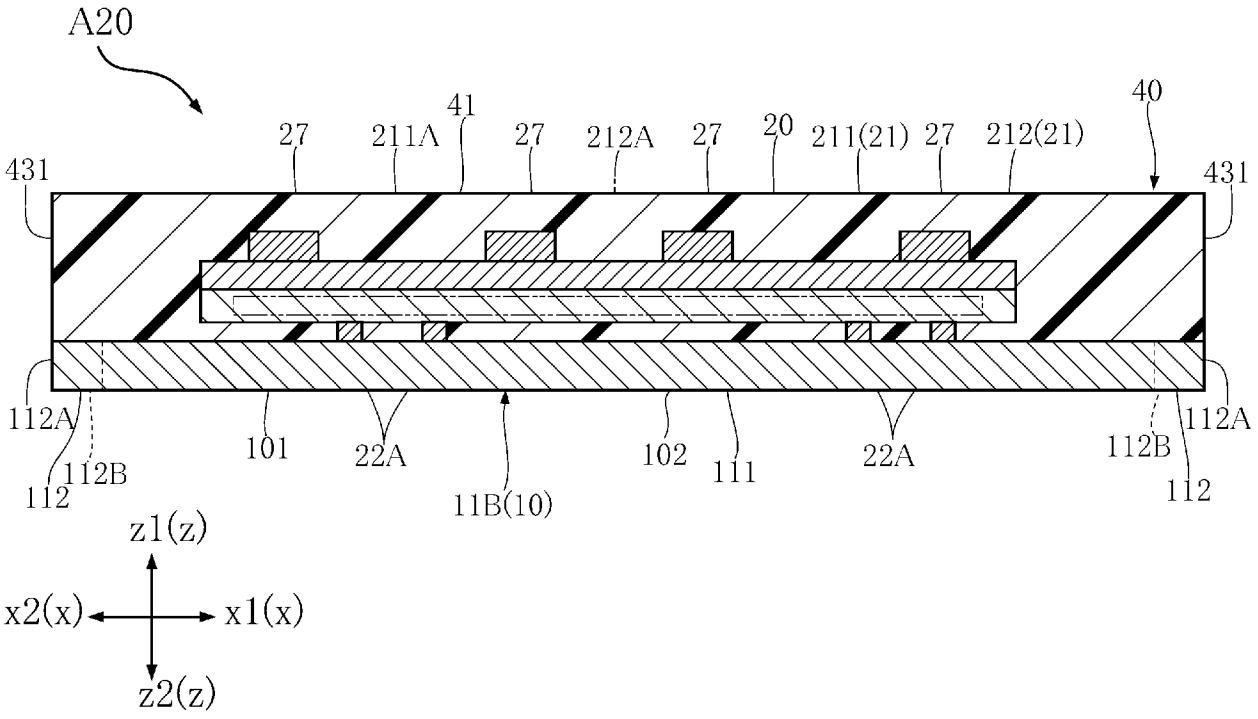
[図20]
FIG.20


A20
431
XXIII
131
13(10)
112A
20
112A
XXII
112A
112B
40
102
101
102
112
112
112
12(10)
121
113
113A
27
12(10)
121
27
101
101
113
113A
12(10)
102
111
111
27
XXI
XXI
121
27
111
102
101
101
12(10)
27
22A
102
102
22A
101
12(10)
22B
102
22A
27
22A
432
12(10)
113
113A
432
112
112
112
112A
112A
112B
112A
431
13(10)
XXIII
11A(10)
11C(10)
XXII
11B(10)
x2(x)
y1(y)
y2(y)
x1(x)

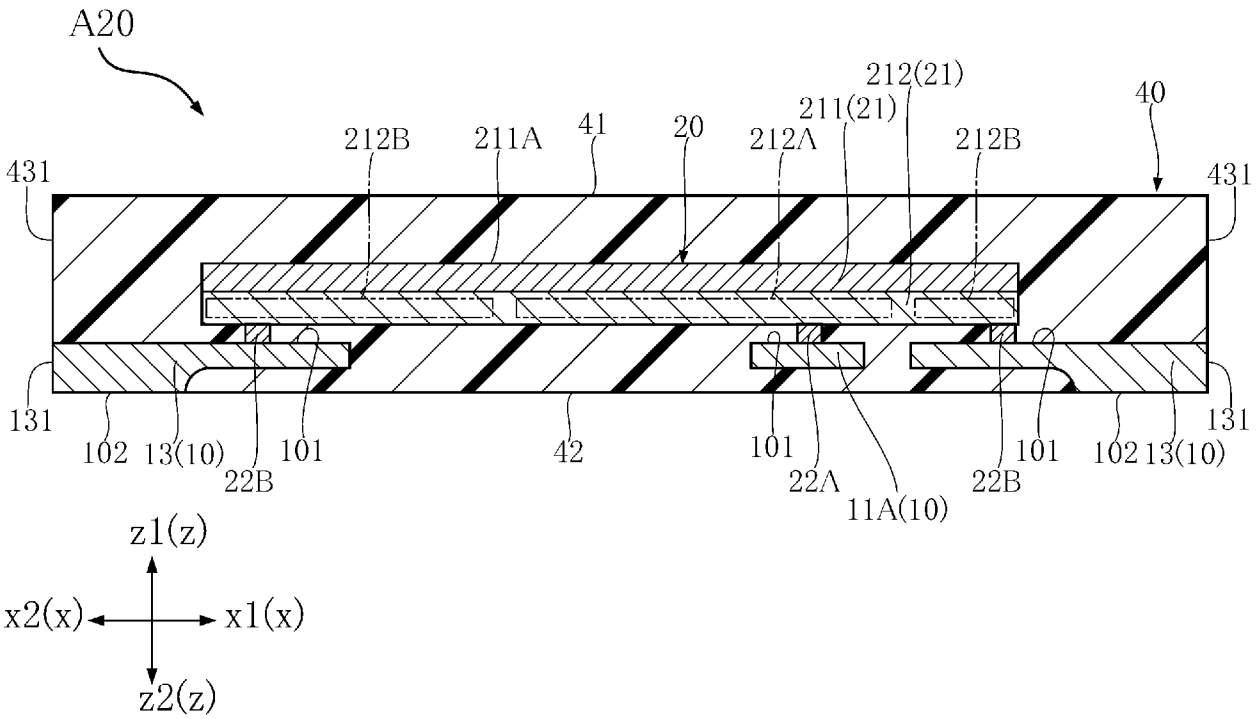
[図21]
FIG.21



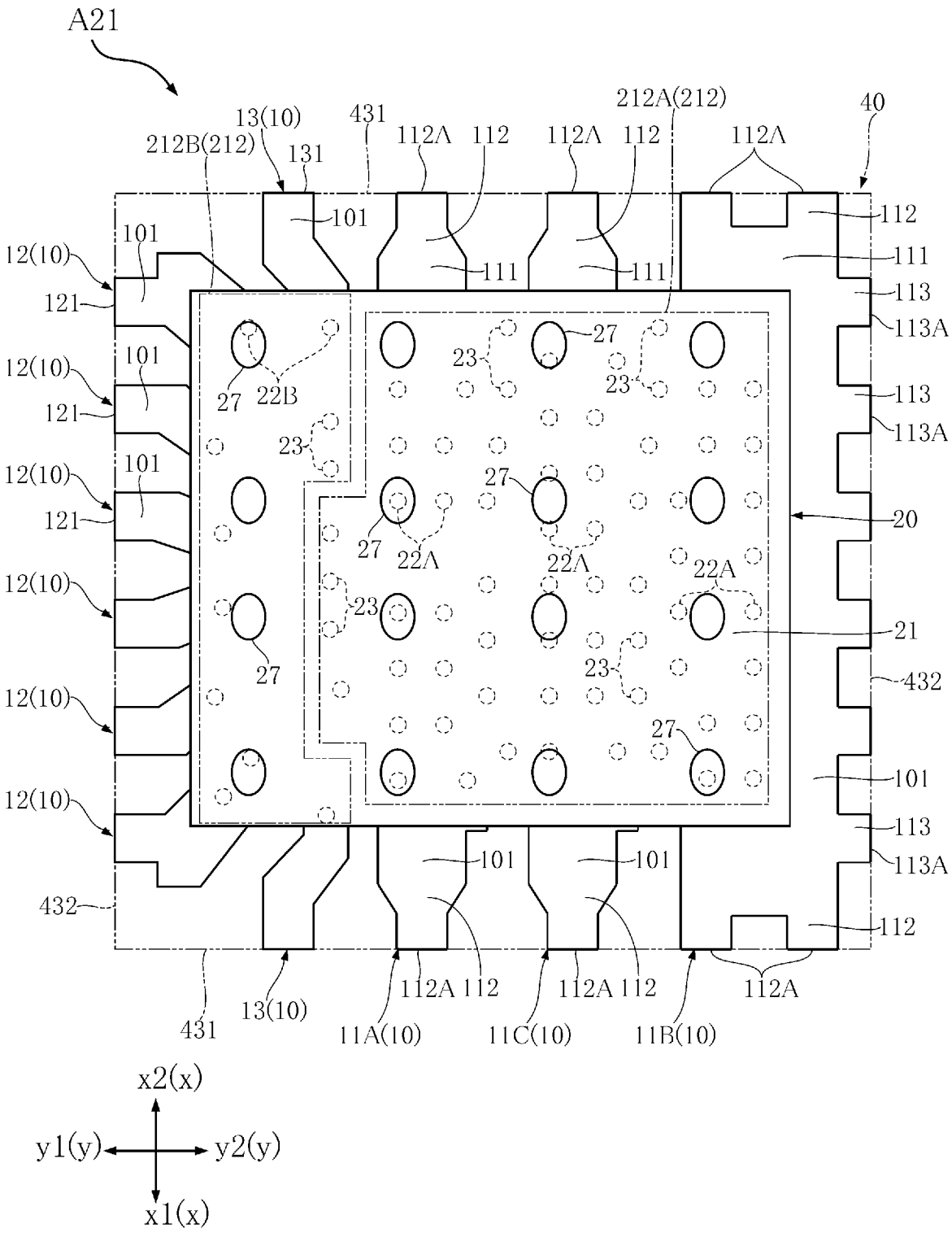
[図22]
FIG.22



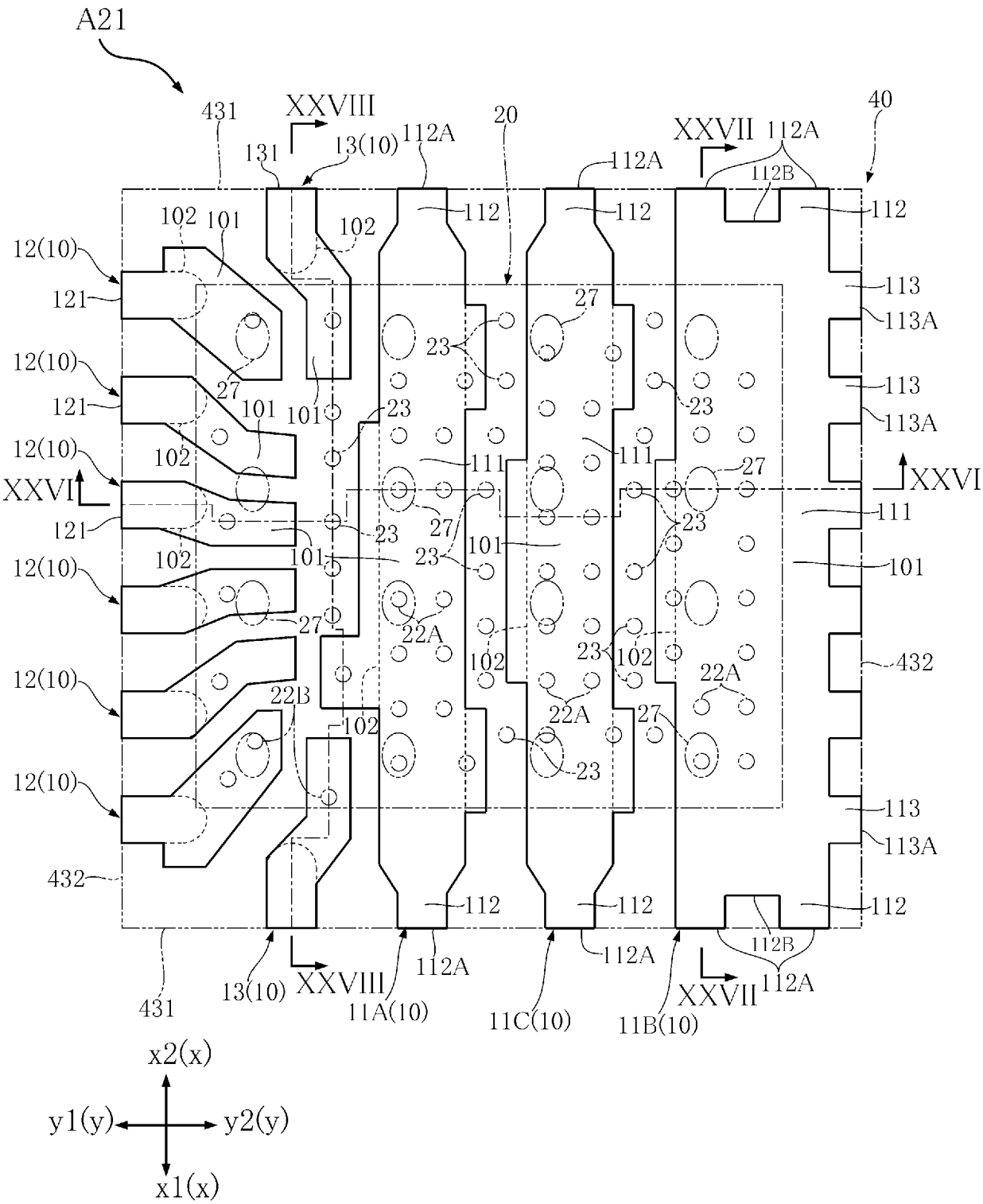
[図23]
FIG.23


A20
212(21)
211(21)
40
212B
211A
41
20
212A
212B
431
431
131
102
13(10)
22B
101
42
101
22A
11A(10)
22B
101
102
13(10)
131
z1(z)
x2(x)
x1(x)
z2(z)

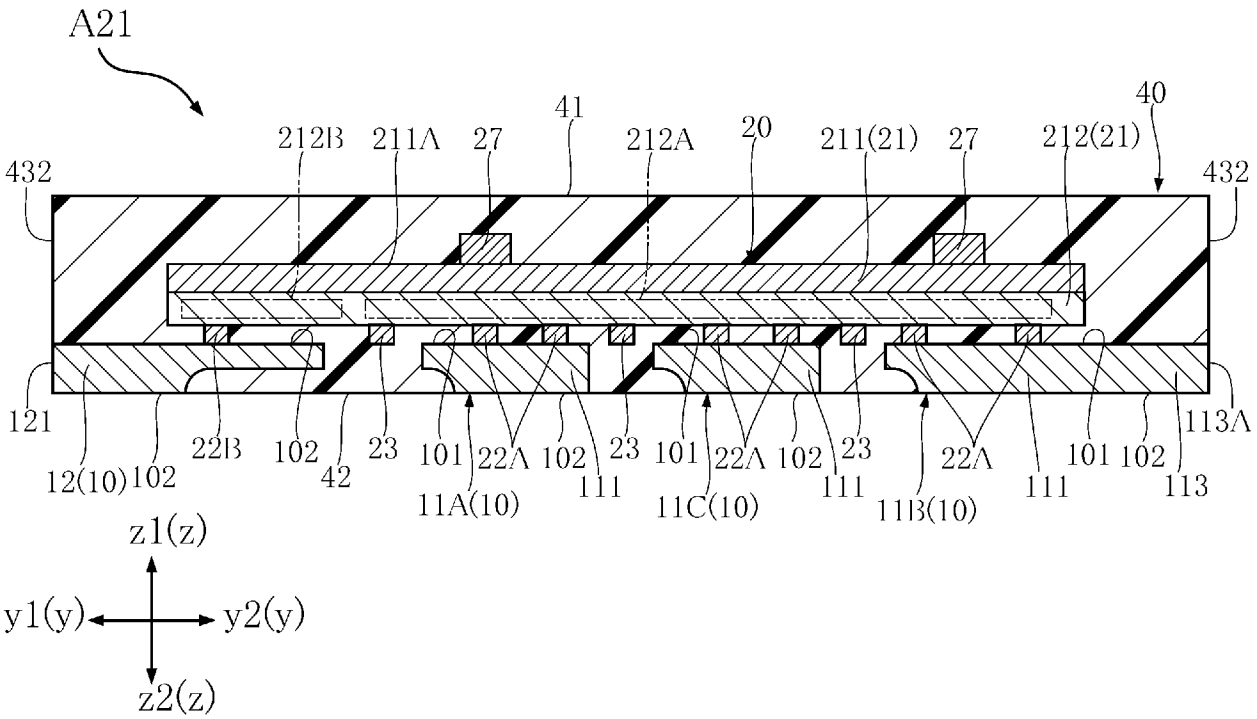
[図24]
FIG.24


A21
13(10)
212B(212)
131
431
112A
112
212A(212)
40
101
111
12(10)
121
113
113A
27
22B
23
22A
20
21
432
11A(10)
11C(10)
11B(10)
x2(x)
y1(y)
y2(y)
x1(x)

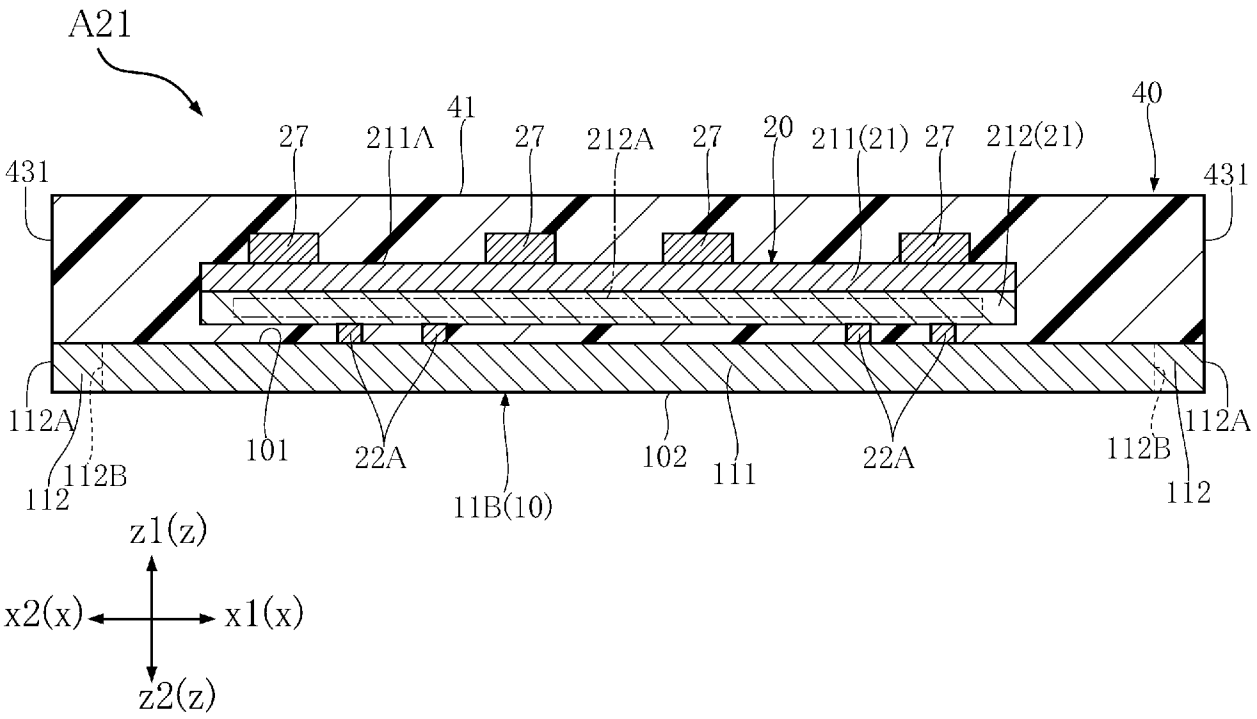
[図25]
FIG.25


A21
431
XXVIII
131
13(10)
112A
20
XXVII
112A
40
112B
102
101
112
12(10)
121
113
113A
27
23
XXVI
111
22A
22B
432
11A(10)
11C(10)
11B(10)
x2(x)
y1(y)
y2(y)
x1(x)

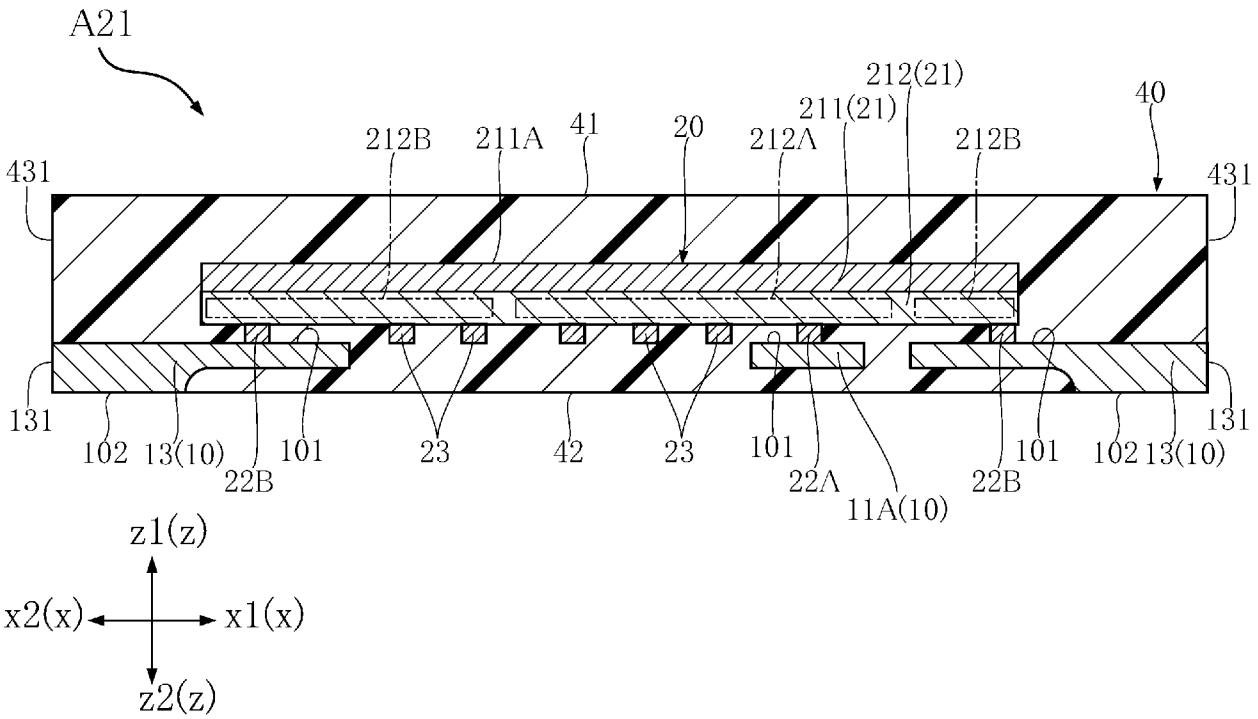
[図26]
FIG.26



[図27]
FIG.27



[図28]
FIG.28


A21
212(21)
211(21)
40
212B
211A
41
20
212A
212B
431
431
131
131
102
13(10)
22B
101
23
42
23
101
22A
11A(10)
22B
101
102
13(10)
z1(z)
x2(x)
x1(x)
z2(z)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2024/001205

A. CLASSIFICATION OF SUBJECT MATTER

H01L 23/29(2006.01)i; ***H01L 21/60***(2006.01)i; ***H01L 23/12***(2006.01)i; ***H01L 23/34***(2006.01)i; ***H01L 23/50***(2006.01)i
FI: H01L23/36 A; H01L23/34 A; H01L21/60 311Q; H01L23/50 K; H01L23/12 501B

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/29; H01L21/60; H01L23/12; H01L23/34; H01L23/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2024
Registered utility model specifications of Japan 1996-2024
Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2014-56925 A (SHINKO ELECTRIC INDUSTRIES CO., LTD.) 27 March 2014 (2014-03-27) paragraphs [0016], [0020], [0025], [0026], fig. 1, 24	1-5, 10-12, 15-16
Y	paragraphs [0016], [0020], [0025], [0026], fig. 1, 24	6, 13-14
A	paragraphs [0016], [0020], [0025], [0026], fig. 1, 24	7-9
Y	JP 2020-77723 A (ROHM CO., LTD.) 21 May 2020 (2020-05-21) paragraphs [0031], [0047], [0049], fig. 15	6, 13-14
A	paragraphs [0031], [0047], [0049], fig. 15	7-9

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
29 March 2024	**09 April 2024**

Name and mailing address of the ISA/JP	Authorized officer
Japan Patent Office (ISA/JP) **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/001205

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2014-56925 A	27 March 2014	US 2014/0070396 A1 paragraphs [0033], [0037], [0042]-[0044], fig. 1, 24	
JP 2020-77723 A	21 May 2020	US 2020/0144211 A1 paragraphs [0047], [0063], [0065], fig. 15	

国際調査報告

国際出願番号
PCT/JP2024/001205

A.　発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 23/29(2006.01)i; H01L 21/60(2006.01)i; H01L 23/12(2006.01)i; H01L 23/34(2006.01)i; H01L 23/50(2006.01)i
FI: H01L23/36 A; H01L23/34 A; H01L21/60 311Q; H01L23/50 K; H01L23/12 501B

B.　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L23/29; H01L21/60; H01L23/12; H01L23/34; H01L23/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２４年
日本国実用新案登録公報	１９９６－２０２４年
日本国登録実用新案公報	１９９４－２０２４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C.　関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 2014-56925 A (新光電気工業株式会社) 27.03.2014 (2014-03-27) 段落【００１６】【００２０】【００２５】【００２６】，図１，２４	1-5,10-12,15-16
Y	段落【００１６】【００２０】【００２５】【００２６】，図１，２４	6,13-14
A	段落【００１６】【００２０】【００２５】【００２６】，図１，２４	7-9
Y	JP 2020-77723 A (ローム株式会社) 21.05.2020 (2020-05-21) 段落【００３１】【００４７】【００４９】，図１５	6,13-14
A	段落【００３１】【００４７】【００４９】，図１５	7-9

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

*　引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“D” 国際出願で出願人が先行技術文献として記載した文献
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
29.03.2024	09.04.2024

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
五貫　昭一　5F 9368
電話番号 03-3581-1101 内線 3551

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2024/001205

引用文献	公表日	パテントファミリー文献	公表日
JP 2014-56925 A	27.03.2014	US 2014/0070396 A1 段落［００３３］［００３７］［００４２］－［００４４］，図１，２４	
JP 2020-77723 A	21.05.2020	US 2020/0144211 A1 段落［００４７］［００６３］［００６５］，図１５	