

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 27 年 4 月 9 日 (2015.4.9)

【公開番号】特開 2014-192825 (P2014-192825A)

【公開日】平成 26 年 10 月 6 日 (2014.10.6)

【年通号数】公開・登録公報 2014-055

【出願番号】特願 2013-68636 (P2013-68636)

【国際特許分類】

H 0 4 N 5/374 (2011.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 27/146 (2006.01)

H 0 1 L 27/144 (2006.01)

H 0 4 N 5/32 (2006.01)

【 F I 】

H 0 4 N 5/335 7 4 0

H 0 1 L 29/78 6 1 7 N

H 0 1 L 29/78 6 1 7 T

H 0 1 L 29/78 6 1 8 B

H 0 1 L 27/14 C

H 0 1 L 27/14 K

H 0 4 N 5/32

【手続補正書】

【提出日】平成 27 年 2 月 18 日 (2015.2.18)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 4

【補正方法】変更

【補正の内容】

【 0 0 2 4 】

本実施の形態では、画素 2 0 の回路構成において、例えば第 1 ゲート電極 2 2 0 A が読み出し制御線 L read 1 に接続され、第 2 ゲート電極 2 2 0 B が読み出し制御線 L read 2 に接続されている。このような構成において、第 1 ゲート電極 2 2 0 A および第 2 ゲート電極 2 2 0 B は別々に電圧制御される。具体的には、第 1 ゲート電極 2 2 0 A へ印加される電圧は、例えばシステム制御部 1 6 および行走査部 1 3 により制御され、第 2 ゲート電極 2 2 0 B へ印加される電圧は、例えばバイアス電圧制御部 1 8 により制御される。これにより、第 1 ゲート電極 2 2 0 A には、行走査信号に相当するパルス電圧 V_g (第 1 の電圧) が印加され、第 2 ゲート電極 2 2 0 B には、バイアス電圧 V_{tg} (第 2 の電圧) が印加される。尚、ここでは、パルス電圧が印加される第 1 ゲート電極 2 2 0 A を下側 (半導体層 2 2 6 よりも下方) に配置し、バイアス電圧が印加される第 2 ゲート電極 2 2 0 B を上側 (半導体層 2 2 6 よりも上方) に配置しているが、上下逆の構造であってもよい。トランジスタ 2 2 のソース (ソース・ドレイン電極 2 2 8) は、例えば信号線 L sig に接続されており、ドレイン (ソース・ドレイン電極 2 2 8) は、例えば光電変換素子 2 1 のカソードに蓄積ノード N を介して接続されている。また、光電変換素子 2 1 のアノードは、ここではグラウンドに接続 (接地) されている。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 0

【補正方法】変更

【補正の内容】

【0040】

図6Aは、バイアス電圧制御部18の機能構成を、読み出し制御線L read2と共に表したものである。尚、図6Aでは、画素部11に画素行毎に接続される読み出し制御線L read2のうち、上から3行分の読み出し制御線L read2(1)～L read2(3)を例示している。バイアス電圧制御部18は、例えばFPGA(field-programmable gate array)制御部180と、D/Aコンバータ181と、LDO(Low Drop Out)レギュレータ182とを備える。バイアス電圧制御部18では、FPGA制御部180において、バイアス電圧Vtgの電圧値および切り替えタイミング等が設定される。例えば、図6Bに示したように、バイアス電圧Vtgの電圧値p1, p2, p3, p4と、各電圧値の切り替えタイミングt1, t2, t3が設定される。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0056

【補正方法】変更

【補正の内容】

【0056】

図9に、低温多結晶シリコンを用いたトランジスタ22へX線を照射した場合の、ゲート電圧(Vg)に対するドレイン電流(Id)の関係(電流電圧特性)について示す。このように、放射線を照射した場合、その照射量が、0 Gy, 54 Gy, 79 Gy, 104 Gy, 129 Gy, 154 Gy, 254 Gy, 354 Gyと増大するに従って、閾値電圧Vthが負側にシフトすることがわかる。また、照射量が増すに従って、S(サブスレッショルドスウィング)値も悪化している。加えて、この閾値電圧Vthのシフト量の増加は、オフ電流およびオン電流の変化を引き起こす。例えば、オフ電流が増して電流リークが生じたり、オン電流が減少して読み出し不能になる等、トランジスタの信頼性を維持することが困難となる。このように、特に低温多結晶ポリシリコンを用いた放射線撮像装置では、被曝によってトランジスタ22の閾値電圧Vthが負側へシフトし、これが信頼性低下の要因となっている。そこで、本実施の形態では、以下のような閾値電圧Vthのシフト量を考慮した補正(キャリブレーション)がなされる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0069

【補正方法】変更

【補正の内容】

【0069】

以上のように本実施の形態では、各画素20からの信号電荷の読み出しの際、トランジスタ22の第1ゲート電極220Aにパルス電圧Vgを、第2ゲート電極220Bにバイアス電圧Vtgがそれぞれ印加され、トランジスタのオン・オフ制御がなされる。このとき、所定のタイミングにおいて、バイアス電圧制御部18が、バイアス電圧Vtgを、トランジスタ22の閾値電圧Vthのシフト量に応じて補正する。これにより、トランジスタの閾値電圧のシフトによる影響を緩和して高信頼性を実現することが可能となる。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0076

【補正方法】変更

【補正の内容】

【0076】

図15は、本変形例のバイアス電圧制御部18Aの機能構成をシステム制御部16と共に表したものである。このように、本変形例では、バイアス電圧制御部18Aが、読み出し制御線L read2にいわゆる共通接点cを有するスイッチ(スイッチSW12)が設けら

れている。このスイッチSW12は、共通接点cと、2つの接点a, bを有する切り替えスイッチであり、これにより、バイアス電圧制御部18Aから2値の電圧値を択一的に出力できるようになっている。例えば、バイアス電圧制御部18Aは、バイアス電圧Vtgの電圧値を生成する回路部18a1と、読み出し/リセット期間中に印加する電圧値を生成する回路部18a2とを有しており、これらの回路部18a1, 18a2はFPGA制御部180によって制御される。回路部18a1はスイッチSW12の接点aに、回路部18a2はスイッチSW12の接点bに、それぞれ接続されている。尚、スイッチSW12の切り替えは、図示しない制御信号によってなされ、例えば、通常時(スイッチSW12のオフ時)は接点aにつながり、動作時(スイッチSW12のオン時)には接点bにつながるようになっている。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0081

【補正方法】変更

【補正の内容】

【0081】

但し、本変形例では、画素20Bが、2つのトランジスタ22(トランジスタ22B1, 22B2)を有している。これら2つのトランジスタ22B1, 22B2は、互いに直列に接続されている(一方のソースまたはドレインと他方のソースまたはドレインとが電氣的に接続されている。または、後述するように半導体層226が一体的に連結して形成されている。)。また、各トランジスタ22B1, 22B2における一方のゲートが読み出し制御線Lread1に接続され、他方のゲートが読み出し制御線Lread2に接続されている。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0084

【補正方法】変更

【補正の内容】

【0084】

<変形例5, 6>

図19は、変形例5に係る画素(画素20C)の回路構成を、以下説明する列選択部17Bの回路構成例とともに表したものである。また、図20は、変形例6に係る画素(画素20D)の回路構成を、列選択部17Bの回路構成例とともに表したものである。これらの変形例5, 6に係る画素20C, 20Dはそれぞれ、これまで説明した画素20, 20A, 20Bとは異なり、いわゆるアクティブ型の画素回路を有している。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0087

【補正方法】変更

【補正の内容】

【0087】

また、これらの変形例5, 6において列選択部17Bは、前述した列選択部17において、チャージアンプ172、容量素子C1およびスイッチSW1に代わりに、定電流源171およびアンプ176を設けたものとなっている。アンプ176では、正側の入力端子には信号線Lsigが接続されると共に、負側の入力端子と出力端子とが互いに接続され、ボルテージフォロワ回路が形成されている。尚、信号線Lsigの一端側には定電流源171の一方の端子が接続され、この定電流源171の他方の端子には電源VSSが接続されている。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】 0 0 8 8

【補正方法】 変更

【補正の内容】

【 0 0 8 8 】

< 変形例 7 , 8 >

図 2 1 A および図 2 1 B はそれぞれ、変形例 7 , 8 に係る撮像部 1 1 の概略構成を模式的に表したものである。上記実施の形態の撮像装置 1 が、放射線撮像装置である場合には、撮像部 1 1 は、これらの変形例 7 , 8 のいずれかの構成を有している。

【手続補正 1 0】

【補正対象書類名】 図面

【補正対象項目名】 図 7 B

【補正方法】 変更

【補正の内容】

【図 7 B】

