

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成 17 年 6 月 9 日 (2005.6.9)

【公開番号】特開 2003-114658 (P2003-114658A)

【公開日】平成 15 年 4 月 18 日 (2003.4.18)

【出願番号】特願 2001-308143 (P2001-308143)

【国際特許分類第 7 版】

G 0 9 G 3/36

G 0 2 F 1/133

G 0 2 F 1/1368

G 0 9 F 9/00

G 0 9 F 9/30

G 0 9 F 9/35

G 0 9 G 3/20

【F I】

G 0 9 G 3/36

G 0 2 F 1/133 5 5 0

G 0 2 F 1/1368

G 0 9 F 9/00 3 5 2

G 0 9 F 9/30 3 3 0 Z

G 0 9 F 9/30 3 3 8

G 0 9 F 9/35

G 0 9 G 3/20 6 2 1 M

G 0 9 G 3/20 6 7 0 Q

【手続補正書】

【提出日】平成 16 年 9 月 1 日 (2004.9.1)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

絶縁表面を有する基板の上に、薄膜トランジスタと保持容量とを有する画素と、第 1 の信号線と、第 2 の信号線と、アナログバッファと、スイッチとを有し、

前記薄膜トランジスタのソースとドレインの一方は、前記第 1 の信号線に接続され、他方は、前記保持容量の一方の電極に接続され、

前記第 1 の信号線は、前記アナログバッファの入力に接続され、

前記アナログバッファの出力は、前記スイッチを介して前記第 2 の信号線に接続され、

前記第 2 の信号線は、前記基板の外部に設けられた回路と電氣的に接続されていることを特徴とする表示装置。

【請求項 2】

絶縁表面を有する基板の上に、薄膜トランジスタと保持容量とを有する画素と、第 1 の信号線と、第 2 の信号線と、駆動回路と、アナログバッファと、第 1 のスイッチと、第 2 のスイッチとを有し、

前記薄膜トランジスタのソースとドレインの一方は、前記第 1 の信号線に接続され、他方は、前記保持容量の一方の電極に接続され、

前記第 1 の信号線は、前記アナログバッファの入力に接続され、且つ前記第 2 のスイッ

チを介して前記駆動回路の出力と接続され、

前記アナログバッファの出力は、前記第 1 のスイッチを介して前記第 2 の信号線に接続され、

前記第 2 の信号線は、前記基板の外部に設けられた回路と電氣的に接続されていることを特徴とする表示装置。

【請求項 3】

絶縁表面を有する基板上に、薄膜トランジスタと保持容量とを有する画素を複数と、複数の第 1 の信号線と、第 2 の信号線と、複数のアナログバッファと、複数のスイッチとを有し、

前記薄膜トランジスタのソースとドレインの一方は、前記複数の第 1 の信号線のうちの 1 本の第 1 の信号線に接続され、他方は、前記保持容量の一方の電極に接続され、

前記複数の第 1 の信号線それぞれは、前記複数のアナログバッファのうちの互いに異なる 1 つのアナログバッファの入力に接続され、

前記複数のアナログバッファの出力は、前記複数のスイッチのうちの互いに異なる 1 つのスイッチを介して前記第 2 の信号線に接続され、

前記第 2 の信号線は、前記基板の外部に設けられた回路と電氣的に接続されていることを特徴とする表示装置。

【請求項 4】

絶縁表面を有する基板上に、薄膜トランジスタと保持容量とを有する画素を複数と、複数の第 1 の信号線と、第 2 の信号線と、駆動回路と、複数のアナログバッファと、複数の第 1 のスイッチと、複数の第 2 のスイッチとを有し、

前記薄膜トランジスタのソースとドレインの一方は、前記複数の第 1 の信号線のうちの 1 本の第 1 の信号線に接続され、他方は、前記保持容量の一方の電極に接続され、

前記複数の第 1 の信号線それぞれは、前記アナログバッファのうちの互いに異なる 1 つのアナログバッファの入力に接続され、且つ前記複数の第 2 のスイッチのうちの互いに異なる 1 つの第 2 のスイッチを介して前記駆動回路の出力と接続され、

前記複数のアナログバッファの出力は、前記複数の第 1 のスイッチのうちの互いに異なる 1 つの第 1 のスイッチを介して前記第 2 の信号線に接続され、

前記第 2 の信号線は、前記基板の外部に設けられた回路と電氣的に接続されていることを特徴とする表示装置。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項において、

前記画素は、第 1 の電極と、第 2 の電極と、前記第 1 の電極と前記第 2 の電極の間に挟まれた液晶とを有し、

前記薄膜トランジスタのソースまたはドレインのうち、前記保持容量と接続された側は、前記第 1 の電極と接続されていることを特徴とする表示装置。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一項において、

前記表示装置を用いることを特徴とする電子機器。

【請求項 7】

請求項 1 乃至請求項 5 のいずれか一項において、

前記表示装置を用いることを特徴とするパーソナルコンピュータ、画像再生装置またはテレビ受像機。

【請求項 8】

絶縁表面を有する基板上に、薄膜トランジスタと保持容量とを有する画素と、第 1 の信号線と、第 2 の信号線と、駆動回路と、アナログバッファと、スイッチとを有し、

前記薄膜トランジスタのソースとドレインの一方は、前記第 1 の信号線に接続され、他方は、前記保持容量の一方の電極に接続され、

前記薄膜トランジスタをオン状態にし、前記駆動回路より第 1 の電位を前記第 1 の信号線に入力し、前記保持容量に電荷を保持する手順と、

前記第 1 の信号線と前記駆動回路の接続を切り、前記アナログバッファと前記スイッチとを介して、前記第 1 の信号線の電位を前記第 2 の信号線に出力する手順とを有することを特徴する表示装置の検査方法。

【請求項 9】

絶縁表面を有する基板上に、薄膜トランジスタと保持容量とを有する画素と、第 1 の信号線と、第 2 の信号線と、駆動回路と、アナログバッファと、スイッチとを有し、

前記薄膜トランジスタのソースとドレインの一方は、前記第 1 の信号線に接続され、他方は、前記保持容量の一方の電極に接続され、

前記基板の外部に設けられた検出回路を有し、

前記薄膜トランジスタをオン状態にし、前記駆動回路より第 1 の電位を前記第 1 の信号線にし、前記保持容量に電荷を保持する手順と、

前記薄膜トランジスタをオフ状態にし、前記第 1 の信号線を前記第 1 の電位とは異なる第 2 の電位とする手順と、

前記アナログバッファと前記スイッチとを介して、前記第 2 の電位を前記第 2 の信号線に出力する手順と、

前記第 2 の信号線にされた電位と第 3 の電位の差を前記検出回路において増幅し、第 1 の電圧とする手順と、

前記第 1 の信号線と前記駆動回路の接続を切り、前記薄膜トランジスタをオンの状態にし、前記アナログバッファと前記スイッチとを介して、前記第 1 の信号線の電位を前記第 2 の信号線に出力する手順と、

前記第 2 の信号線にされた電位と前記第 3 の電位の差を前記検出回路において増幅し、第 2 の電圧とする手順と、

前記第 1 の電圧と前記第 2 の電圧とを比較する手順とを有することを特徴とする表示装置の検査方法。

【請求項 10】

絶縁表面を有する基板上に、薄膜トランジスタと保持容量とを有する画素と、第 1 の信号線と、第 2 の信号線と、駆動回路と、アナログバッファと、スイッチとを有し、

前記薄膜トランジスタのソースとドレインの一方は、前記第 1 の信号線に接続され、他方は、前記保持容量の一方の電極に接続され、

前記基板の外部に設けられた検出回路と、メモリとを有し、

前記薄膜トランジスタをオン状態にし、前記駆動回路より第 1 の電位を前記第 1 の信号線にし、前記保持容量に電荷を保持する手順と、

前記薄膜トランジスタをオフ状態にし、前記第 1 の信号線を前記第 1 の電位とは異なる第 2 の電位とする手順と、

前記アナログバッファと前記スイッチとを介して、前記第 2 の電位を前記第 2 の信号線に出力する手順と、

前記第 2 の信号線にされた電位と第 3 の電位の差を前記検出回路において増幅し、第 1 の電圧とする手順と、

前記第 1 の電圧をメモリに記憶する手順と、

前記第 1 の信号線と前記駆動回路の接続を切り、前記薄膜トランジスタをオンの状態にし、前記アナログバッファと前記スイッチとを介して、前記第 1 の信号線の電位を前記第 2 の信号線に出力する手順と、

前記第 2 の信号線にされた電位と前記第 3 の電位の差を前記検出回路において増幅し、第 2 の電圧とする手順と、

前記メモリに記憶された第 1 の電圧と前記第 2 の電圧とを比較する手順とを有することを特徴とする表示装置の検査方法。

【請求項 11】

絶縁表面を有する基板上に、薄膜トランジスタと保持容量とを有する画素と、第 1 の信号線と、第 2 の信号線と、第 1 の駆動回路と、第 2 の駆動回路と、アナログバッファと、前記第 2 の駆動回路によってオン・オフが切り替えられるスイッチとを有し、

前記薄膜トランジスタのソースとドレインの一方は、前記第 1 の信号線に接続され、他方は、前記保持容量の一方の電極に接続され、

前記基板の外部に設けられた検出回路を有し、

前記薄膜トランジスタをオン状態にし、前記第 1 の駆動回路より第 1 の電位を前記第 1 の信号線に入力し、前記保持容量に電荷を保持する手順と、

前記薄膜トランジスタをオフ状態にし、前記第 1 の信号線を前記第 1 の電位とは異なる第 2 の電位とする手順と、

前記アナログバッファと前記スイッチとを介して、前記第 2 の電位を前記第 2 の信号線に出力する手順と、

前記第 2 の信号線に入力された電位と第 3 の電位の差を前記検出回路において増幅し、第 1 の電圧とする手順と、

前記第 1 の信号線と前記第 1 の駆動回路の接続を切り、前記薄膜トランジスタをオンの状態にし、前記アナログバッファと前記スイッチとを介して、前記第 1 の信号線の電位を前記第 2 の信号線に出力する手順と、

前記第 2 の信号線に入力された電位と前記第 3 の電位の差を前記検出回路において増幅し、第 2 の電圧とする手順と、

前記第 1 の電圧と前記第 2 の電圧とを比較する手順とを有することを特徴とする表示装置の検査方法。

【請求項 1 2】

絶縁表面を有する基板上に、薄膜トランジスタと保持容量とを有する画素と、第 1 の信号線と、第 2 の信号線と、第 1 の駆動回路と、第 2 の駆動回路と、アナログバッファと、前記第 2 の駆動回路によってオン・オフが切り替えられるスイッチとを有し、

前記薄膜トランジスタのソースとドレインの一方は、前記第 1 の信号線に接続され、他方は、前記保持容量の一方の電極に接続され、

前記基板の外部に設けられた検出回路と、メモリとを有し、

前記薄膜トランジスタをオン状態にし、前記第 1 の駆動回路より第 1 の電位を前記第 1 の信号線に入力し、前記保持容量に電荷を保持する手順と、

前記薄膜トランジスタをオフ状態にし、前記第 1 の信号線を前記第 1 の電位とは異なる第 2 の電位とする手順と、

前記アナログバッファと前記スイッチとを介して、前記第 2 の電位を前記第 2 の信号線に出力する手順と、

前記第 2 の信号線に入力された電位と第 3 の電位の差を前記検出回路において増幅し、第 1 の電圧とする手順と、

前記第 1 の電圧をメモリに記憶する手順と、

前記第 1 の信号線と前記第 1 の駆動回路の接続を切り、前記薄膜トランジスタをオンの状態にし、前記アナログバッファと前記スイッチとを介して、前記第 1 の信号線の電位を前記第 2 の信号線に出力する手順と、

前記第 2 の信号線に入力された電位と前記第 3 の電位の差を前記検出回路において増幅し、第 2 の電圧とする手順と、

前記メモリに記憶された第 1 の電圧と前記第 2 の電圧とを比較する手順とを有することを特徴とする表示装置の検査方法。

【請求項 1 3】

絶縁表面を有する基板上に、薄膜トランジスタと保持容量とを有する画素と、第 1 の信号線と、第 2 の信号線と、駆動回路と、アナログバッファと、前記駆動回路が有するシフトレジスタによってオン・オフが切り替えられるスイッチとを有し、

前記薄膜トランジスタのソースとドレインの一方は、前記第 1 の信号線に接続され、他方は、前記保持容量の一方の電極に接続され、

前記基板の外部に設けられた検出回路を有し、

前記薄膜トランジスタをオン状態にし、前記駆動回路より第 1 の電位を前記第 1 の信号線に入力し、前記保持容量に電荷を保持する手順と、

前記薄膜トランジスタをオフ状態にし、前記第 1 の信号線を前記第 1 の電位とは異なる第 2 の電位とする手順と、

前記アナログバッファと前記スイッチとを介して、前記第 2 の電位を前記第 2 の信号線に出力する手順と、

前記第 2 の信号線に入力された電位と第 3 の電位の差を前記検出回路において増幅し、第 1 の電圧とする手順と、

前記第 1 の信号線と前記駆動回路の接続を切り、前記薄膜トランジスタをオンの状態にし、前記アナログバッファと前記スイッチとを介して、前記第 1 の信号線の電位を前記第 2 の信号線に出力する手順と、

前記第 2 の信号線に入力された電位と前記第 3 の電位の差を前記検出回路において増幅し、第 2 の電圧とする手順と、

前記第 1 の電圧と前記第 2 の電圧とを比較する手順とを有することを特徴とする表示装置の検査方法。

【請求項 1 4】

絶縁表面を有する基板上に、薄膜トランジスタと保持容量とを有する画素と、第 1 の信号線と、第 2 の信号線と、駆動回路と、アナログバッファと、前記駆動回路が有するシフトレジスタによってオン・オフが切り替えられるスイッチとを有し、

前記薄膜トランジスタのソースとドレインの一方は、前記第 1 の信号線に接続され、他方は、前記保持容量の一方の電極に接続され、

前記基板の外部に設けられた検出回路と、メモリとを有し、

前記薄膜トランジスタをオン状態にし、前記駆動回路より第 1 の電位を前記第 1 の信号線に入力し、前記保持容量に電荷を保持する手順と、

前記薄膜トランジスタをオフ状態にし、前記第 1 の信号線を前記第 1 の電位とは異なる第 2 の電位とする手順と、

前記アナログバッファと前記スイッチとを介して、前記第 2 の電位を前記第 2 の信号線に出力する手順と、

前記第 2 の信号線に入力された電位と第 3 の電位の差を前記検出回路において増幅し、第 1 の電圧とする手順と、

前記第 1 の電圧をメモリに記憶する手順と、

前記第 1 の信号線と前記駆動回路の接続を切り、前記薄膜トランジスタをオンの状態にし、前記アナログバッファと前記スイッチとを介して、前記第 1 の信号線の電位を前記第 2 の信号線に出力する手順と、

前記第 2 の信号線に入力された電位と前記第 3 の電位の差を前記検出回路において増幅し、第 2 の電圧とする手順と、

前記メモリに記憶された第 1 の電圧と前記第 2 の電圧とを比較する手順とを有することを特徴とする表示装置の検査方法。

【請求項 1 5】

請求項 9 乃至請求項 1 4 のいずれか一項において、

前記第 1 の電圧と前記第 2 の電圧とを比較する手順では、前記第 1 の電圧と前記第 2 の電圧の差分を計算することを特徴とする表示装置の検査方法。

【請求項 1 6】

請求項 9 乃至請求項 1 5 のいずれか一項において、

前記第 3 の電位と前記保持容量の他方の電極の電位が等しいことを特徴とする表示装置の検査方法。