

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
H01L 27/108

(11) 공개번호 10-2005-0033340
(43) 공개일자 2005년04월12일

(21) 출원번호 10-2003-0069334
(22) 출원일자 2003년10월06일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416
(72) 발명자 이수연
경기도용인시수지읍풍덕천리신정마을주공아파트107동102호
(74) 대리인 임창현
권혁수

심사청구 : 없음

(54) 상변환 기억 소자의 형성 방법

요약

상변환 요소와 하부전극콘택과의 접합 면적을 작게 할 수 있는 상변환 기억 소자의 형성 방법을 제공한다. 이 방법은 다음과 같다. 먼저, 반도체 기판 상에 층간절연막을 적층한다. 상기 층간절연막 상에 개구부를 갖는 마스크 패턴을 형성한다. 상기 마스크 패턴의 상기 개구부를 통해 상기 층간절연막에 상기 반도체 기판을 노출시키는 언더컷 영역을 형성한다. 박리막을 경사진 방향으로 증착하여 상기 마스크 패턴의 상부에만 상기 박리막을 형성한다. 연결막을 수직 방향으로 증착하여 상기 언더컷 영역안의 상기 반도체 기판 상에 콘 형상의 연결체를 형성한다. 상기 박리막을 제거하는 동시에 상기 박리막 상에 적층된 상기 연결막도 제거한다. 절연막을 적층하고 평탄화하여 상기 연결체의 끝 부분을 노출시킨다. 상변환 요소를 형성한다. 그리고, 상기 상변환 요소와 전기적으로 접하는 상부전극콘택을 형성한다.

대표도

도 7

색인어

상변환 기억 소자.

명세서

도면의 간단한 설명

도 1 내지 7은 본 발명의 일 실시예에 따른 상변환 기억 소자의 형성 방법을 순차적으로 나타낸다.

도 8 내지 12는 본 발명의 다른 실시예에 따른 상변환 기억 소자의 형성 방법을 순차적으로 나타낸다.

*도면의 주요부분에 대한 부호의 설명

100: 반도체 기판 102: 게이트 절연막

104: 게이트 전극 106: 소오스/드레인 영역

108, 114, 129: 층간절연막 110: 매몰 콘택

112: 하부전극 115, 116: 마스크

117, 117a: 개구부 118: 리세스된 영역

120: 박리막 122, 123: 연결막

122a, 123a: 연결체 124: 절연막

126: 상변환 요소 128: 캐핑막

130: 상부전극콘택 132, 132a: 도전막

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 비휘발성 기억 소자의 형성 방법에 관한 것으로 특히 상변환 기억 소자의 형성 방법에 관한 것이다.

비휘발성 메모리소자들은 그들의 전원이 차단될지라도 그들 내에 저장된 데이터들이 소멸되지 않는 특징을 갖는다. 이러한 비휘발성 메모리소자들은 적층 게이트 구조(stacked gate structure)를 갖는 플래쉬 기억 셀들을 주로 채택하고 있다. 상기 적층 게이트 구조는 채널 상에 차례로 적층된 터널산화막, 부유게이트, 게이트 층간 유전체막(inter-gate dielectric layer) 및 제어게이트 전극을 포함한다. 따라서, 상기 플래쉬 기억 셀들의 신뢰성 및 프로그램 효율을 향상시키기 위해서는 상기 터널산화막의 막질이 개선되어야 하고 셀의 커플링 비율이 증가되어야 한다.

상기 플래쉬 메모리소자들 대신에 새로운 비휘발성 기억소자들, 예컨대 상변환 기억소자들이 최근에 제안된 바 있다. 상기 상변환 기억소자들은 상변화에 따른 저항 차이를 이용하여 프로그램 및 읽기등을 실행할 수 있다. 상기 상변환 기억소자에서 상변환 요소와 접하는 하부전극콘택 또는 상부전극콘택의 접합 면적이 작아야 적은 전류로 프로그램등이 가능하다. 따라서, 상기 접합 면적을 작게 만들기 위해 여러가지 방법들이 연구되고 있다.

발명이 이루고자 하는 기술적 과제

본 발명의 기술적 과제는 상변환 요소와 하부전극콘택과의 접합 면적을 작게 할 수 있는 상변환 기억 소자의 형성 방법을 제공하는데 있다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위한, 본 발명에 따른 상변환 기억 소자의 형성 방법은 다음과 같다. 먼저, 반도체 기판 상에 층간절연막을 적층한다. 상기 층간절연막 상에 개구부를 갖는 마스크 패턴을 형성한다. 상기 마스크 패턴의 상기 개구부를 통해 상기 층간절연막에 상기 반도체 기판을 노출시키는 언더컷 영역을 형성한다. 박리막을 경사진 방향으로 증착하여 상기 마스크 패턴의 상부에만 상기 박리막을 형성한다. 연결막을 수직 방향으로 증착하여 상기 언더컷 영역안의 상기 반도체 기판 상에 콘 형상의 연결체를 형성한다. 상기 박리막을 제거하는 동시에 상기 박리막 상에 적층된 상기 연결막도 제거한다. 절연막을 적층하고 평탄화하여 상기 연결체의 끝 부분을 노출시킨다. 상변환 요소를 형성한다. 그리고, 상기 상변환 요소와 전기적으로 접하는 상부전극콘택을 형성한다.

상기 방법에 있어서, 상기 연결체를 이루는 상기 연결막은 몰리브덴(Mo), 니오브(Nb), 크롬(Cr) 및 금(Au)을 포함하는 그룹에서 선택되는 적어도 하나의 금속 또는 합금으로 형성될 수 있다.

이와는 다르게 상기 연결체를 이루는 상기 연결막은 산화막일 수 있으며, 상기 박리막을 제거한 후에, 상기 연결체를 콘포 말하게 덮는 도전막이 형성될 수 있다. 이때, 상기 도전막은 몰리브덴(Mo), 니오브(Nb), 크롬(Cr) 및 금(Au)을 포함하는 그룹에서 선택되는 적어도 하나의 금속 또는 합금으로 형성될 수 있다.

상기 방법에 있어서, 상기 박리막은 산을 포함하는 용액을 이용하여 제거될 수 있으며 이때 상기 산은 바람직하게는 오르소인산(orthophosphoric acid)이다.

이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명한다. 그러나, 본 발명은 여기서 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되어지는 것이다. 도면들에 있어서, 층 및 영역들의 두께는 명확성을 기하기 위하여 과장되어진 것이다. 또한, 층이 다른 층 또는 기판 "상"에 있다고 언급되어지는 경우에 그것은 다른 층 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제3의 층이 개재될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

<실시예 1>

도 1 내지 7은 본 발명의 일 실시예에 따른 상변환 기억 소자의 형성 방법을 순차적으로 나타낸다.

도 1을 참조하면, 반도체 기판(100) 상에 소자분리막(미도시)을 형성하여 활성영역을 한정한다. 상기 반도체 기판(100)에 대해 열산화 공정을 진행하여 상기 활성영역 상에 열산화막으로 이루어지는 게이트 절연막(102)을 형성한다. 상기 게이트

절연막(102) 상에 도전막을 적층하고 패터닝하여 게이트전극(104)을 형성한다. 상기 도전막은 폴리실리콘, 구리, 알루미늄 및 텅스텐등을 포함하는 그룹에서 선택되는 적어도 하나의 물질로 형성될 수 있다. 상기 게이트전극(104)을 이온주입 마스크로 사용하여 상기 활성영역내에 불순물을 주입하여 소오스/드레인 영역(106)을 형성한다. 상기 반도체 기판(100) 상에 제 1 층간절연막(108)을 적층하고 평탄화한다. 상기 제 1 층간절연막(108)은 SOG(spin on glass) 산화막, HDP(High density plasma) 산화막 및 BPSG(Boron Phosphorus Silicate Glass) 등과 같은 산화막 계열의 물질로 형성될 수 있다. 상기 제 1 층간절연막(108)을 패터닝하여 상기 소오스/드레인 영역(106)을 노출시키는 매몰콘택홀(미도시)을 형성하고 상기 매몰콘택홀에 도전막을 채워 하부전극콘택(110)을 형성한다. 상기 매몰콘택(110)은 알루미늄, 구리, 텅스텐, 폴리실리콘, 티타늄, 탄탈륨, 티타늄질화막 및 탄탈륨질화막을 포함하는 그룹에서 선택되는 적어도 하나의 물질로 형성될 수 있다.

상기 제 1 층간절연막(108) 상에 도전막을 적층하고 패터닝하여 하부전극(112)을 형성한다. 상기 하부전극(112)은 알루미늄, 구리, 텅스텐, 폴리실리콘, 티타늄, 탄탈륨, 티타늄질화막 및 탄탈륨질화막을 포함하는 그룹에서 선택되는 적어도 하나의 물질로 형성될 수 있다. 상기 하부전극(112)을 덮는 제 2 층간절연막(114)을 형성하고 평탄화한다. 상기 제 2 층간절연막(114)은 상기 제 1 층간절연막(108)과 동일한 물질로 형성될 수 있다. 상기 제 2 층간절연막(114) 상에 마스크층(115)을 형성한다. 상기 마스크층(115)은 바람직하게는 몰리브덴(Mo), 니오브(Nb), 크롬(Cr) 및 금(Au)을 포함하는 그룹에서 선택되는 적어도 하나의 금속 또는 합금으로 형성될 수 있다. 상기 마스크층(115) 상에 포토레지스트 패턴(PR)을 형성한다. 상기 포토레지스트 패턴(PR)은 도 1과 같이 개구부(117)을 갖는다.

도 2를 참조하면, 상기 개구부(117)을 갖는 상기 포토레지스트 패턴(117)을 이용하여 상기 마스크층(115)을 패터닝한다. 따라서, 개구부(117a)를 갖는 마스크 패턴(116)이 형성된다. 상기 개구부(117a)는 개구부(117)과 동일한 형태를 가지며 상기 제 2 층간절연막(114)을 노출시킨다. 상기 개구부(117a)를 통해 상기 노출된 제 2 층간절연막(114)에 대해 습식 식각을 진행하여 상기 하부전극(112)을 노출시키는 리세스된 영역(118)을 형성한다. 상기 습식 식각은 불산을 포함하는 용액을 이용하여 진행될 수 있다. 이때 상기 마스크 패턴(116)은 거의 식각 손상되지 않는다.

도 3을 참조하면, 상기 마스크 패턴(116) 상에 박리막(parting layer, 120)을 증착시킨다. 이때 웨이퍼를 회전시키면서 경사진 방향으로 증착이 이루어져 상기 리세스된 영역(118) 안에는 상기 박리막(120)이 증착되지 않는다. 상기 박리막(120)은 바람직하게는 알루미늄으로 형성된다.

도 4를 참조하면, 상기 박리막(120) 상에 연결막(122)을 증착한다. 상기 증착은 수직 방향으로 이루어지며 이때 상기 하부전극(112) 상에 콘 형태의 연결체(122a)가 형성된다. 상기 연결막(122)이 증착될수록 상기 개구부(117a) 상에서 상기 연결막(122)이 서로 붙어 도 4와 같이 형성된다. 본 실시예에서 상기 연결막(122) 및 상기 연결체(122a)는 몰리브덴(Mo), 니오브(Nb), 크롬(Cr) 및 금(Au)을 포함하는 그룹에서 선택되는 적어도 하나의 금속 또는 합금으로 형성될 수 있다.

도 5를 참조하면, 산을 포함하는 용액을 이용하여 상기 박리막(120)을 용해시킨다. 이때 상기 산으로 바람직하게는 오르소인산(orthophosphoric acid)일 수 있다. 상기 박리막(120)이 제거됨으로써, 상기 박리막(120) 상의 상기 연결막(122)도 동시에 떨어져 나간다. 상기 박리막(120) 제거 공정시, 상기 연결막(122), 상기 마스크 패턴(116), 상기 연결체(122a) 및 상기 제 2 층간절연막(108)들은 상기 산을 포함하는 용액에 의해 거의 손상이 되지 않는다.

도 6을 참조하면, 상기 박리막(120)과 연결막(122)이 제거된 상기 반도체 기판 상에 절연막(124)을 적층한다. 상기 절연막(124)은 바람직하게는 SOG(Spin-on glass) 방법을 이용하여 적층될 수 있으며 HSQ(Hydrogen Silsesquioxane)로 형성될 수 있다. 상기 절연막(124)을 적층한 후 평탄화 공정을 진행하여 상기 연결체(122a)의 끝부분이 노출되도록 한다. 본 실시예에서 상기 연결체(122a)는 하부전극콘택의 역할을 하며 상기 평탄화 공정의 진행 정도에 따라 하부전극콘택의 상부면의 면적은 조절될 수 있다.

도 7을 참조하면, 후속으로 상변환 물질막과 캐핑막을 차례로 적층하고 패터닝하여 캐핑막 패턴(128)과 상변환 요소(126)를 형성한다. 상기 상변환 물질막은 바람직하게는 $Ge_xSb_yTe_z$ 로 형성될 수 있다. 상기 캐핑막은 티타늄/티타늄질화막으로 형성될 수 있다. 그리고 제 3 층간절연막(129)을 적층하고 상기 제 3 층간절연막을 관통하여 상기 상변환 요소(126)과 전기적으로 접속하는 상부전극콘택(130)을 형성한다. 상기 제 3 층간절연막을 적층하기 전에 상기 상변환 요소(126)의 측면을 덮는 보호막을 실리콘산화질화막으로 형성할 수 있다.

상기 방법을 이용하여 하부전극콘택의 상부면을 매우 작게 형성할 수 있어 적은 전류로 프로그램이 가능하도록 할 수 있다.

<실시예 2>

도 8 내지 12는 본 발명의 다른 실시예에 따른 상변환 기억 소자의 형성 방법을 순차적으로 나타낸다.

도 8을 참조하면, 도 3의 상태에서 도 4의 연결막(122)과 다른 종류의 물질로 새로운 연결막(123)을 수직 방향으로 적층한다. 상기 연결막(123)은 산화막 계열의 물질로 형성될 수 있다. 이때 역시 상기 하부전극(112) 상에 콘 형태의 연결체(123a)가 산화막 계열의 물질로 형성된다.

도 9를 참조하면, 산을 포함하는 용액을 이용하여 박리막(120)을 용해시킨다. 이때 상기 산으로 바람직하게는 오르소인산(orthophosphoric acid)일 수 있다. 상기 박리막(120)이 제거됨으로써, 상기 박리막(120) 상의 상기 연결막(123)도 동시에 떨어져 나간다. 상기 박리막(120) 제거 공정시, 상기 연결막(123), 상기 마스크 패턴(116), 상기 연결체(123a) 및 상기 제 2 층간절연막(108)들은 상기 산을 포함하는 용액에 의해 거의 손상이 되지 않는다.

도 10을 참조하면, 상기 연결막(123)과 상기 박리막(120)이 제거된 상태에서 도전막(132)을 콘포말하게 적층한다. 이때 도전막(130a)은 상기 콘 형태의 연결체(123a)의 굴곡을 따라 콘포말하게 적층된다. 상기 도전막(132)은 몰리브덴(Mo), 니오브(Nb), 크롬(Cr) 및 금(Au)을 포함하는 그룹에서 선택되는 적어도 하나의 금속 또는 합금으로 형성될 수 있다.

도 11을 참조하면, 반도체 기판(100)의 전면 상에 절연막(124)을 적층한다. 상기 절연막(124)은 바람직하게는 SOG(Spin-on glass) 방법을 이용하여 적층될 수 있으며 HSQ(Hydrogen Silsesquioxane)로 형성될 수 있다. 상기 절연막(124)을 적층한 후 평탄화 공정을 진행하여 상기 콘 형태의 상기 연결체(123a)의 끝부분에 위치하는 상기 도전막(132a)이 노출되도록 한다. 본 실시예에서 상기 연결체(123a) 상의 상기 도전막(132a)은 하부전극콘택의 역할을 하며 상기 평탄화 공정의 진행 정도에 따라 하부전극콘택의 상부면의 면적은 조절될 수 있다.

도 12를 참조하면, 후속으로 상변환 물질막과 캐핑막을 차례로 적층하고 패터닝하여 캐핑막 패턴(128)과 상변환 요소(126)를 형성한다. 상기 상변환 물질막은 바람직하게는 $Ge_xSb_yTe_z$ 로 형성될 수 있다. 상기 캐핑막은 티타늄/티타늄질화막으로 형성될 수 있다. 그리고 제 3 층간절연막(129)을 적층하고 상기 제 3 층간절연막을 관통하여 상기 상변환 요소(126)과 전기적으로 접속하는 상부전극콘택(130)을 형성한다. 상기 제 3 층간절연막을 적층하기 전에 상기 상변환 요소(126)의 측벽을 덮는 보호막을 실리콘산화질화막으로 형성할 수 있다.

발명의 효과

본 발명에 따른 상변환 기억 소자의 형성 방법에 의하면, 콘 형태의 하부전극콘택을 형성할 수 있으므로 하부전극콘택의 상부면을 매우 작게 형성할 수 있다. 따라서 적은 전류로도 프로그램이 가능하도록 할 수 있다.

(57) 청구의 범위

청구항 1.

- 반도체 기판 상에 층간절연막을 적층하는 단계;
- 상기 층간절연막 상에 개구부를 갖는 마스크 패턴을 형성하는 단계;
- 상기 마스크 패턴의 상기 개구부를 통해 상기 층간절연막에 상기 반도체 기판을 노출시키는 언더컷 영역을 형성하는 단계;
- 박리막을 경사진 방향으로 증착하여 상기 마스크 패턴의 상부에만 상기 박리막을 형성하는 단계;
- 연결막을 수직 방향으로 증착하여 상기 언더컷 영역안의 상기 반도체 기판 상에 콘 형상의 연결체를 형성하는 단계;
- 상기 박리막을 제거하는 동시에 상기 박리막 상에 적층된 상기 연결막도 제거하는 단계;
- 절연막을 적층하고 평탄화하여 상기 연결체의 끝 부분을 노출시키는 단계;
- 상변환 요소를 형성하는 단계; 및
- 상기 상변환 요소와 전기적으로 접하는 상부전극콘택을 형성하는 단계를 구비하는 상변환 기억 소자의 형성 방법.

청구항 2.

- 제 1 항에 있어서,
- 상기 연결체를 이루는 상기 연결막은 몰리브덴(Mo), 니오브(Nb), 크롬(Cr) 및 금(Au)을 포함하는 그룹에서 선택되는 적어도 하나의 금속 또는 합금으로 이루어지는 것을 특징으로 하는 상변환 기억 소자의 형성 방법.

청구항 3.

- 제 1 항에 있어서,
- 상기 연결체를 이루는 상기 연결막은 산화막이며,
- 상기 박리막을 제거한 후에, 상기 연결체를 콘포말하게 덮는 도전막을 형성하는 단계를 더 구비하는 것을 특징으로 하는 상변환 기억 소자의 형성 방법.

청구항 4.

- 제 3 항에 있어서,

상기 도전막은 몰리브덴(Mo), 니오브(Nb), 크롬(Cr) 및 금(Au)을 포함하는 그룹에서 선택되는 적어도 하나의 금속 또는 합금으로 형성되는 것을 특징으로 하는 상변환 기억 소자의 형성 방법.

청구항 5.

제 1 내지 4 항 중 어느 하나의 항에 있어서,

상기 상변환 요소는 $Ge_xSb_yTe_z$ 로 형성되는 것을 특징으로 하는 상변환 기억 소자의 형성 방법.

청구항 6.

제 1 내지 4 항 중 어느 하나의 항에 있어서,

상기 박리막을 제거하는 단계는 산을 포함하는 용액을 이용하여 진행되는 것을 특징으로 하는 상변환 기억 소자의 형성 방법.

청구항 7.

제 6 항에 있어서,

상기 산은 오르소인산(orthophosphoric acid)인 것을 특징으로 하는 상변환 기억 소자의 형성 방법.

청구항 8.

제 1 내지 4 항 중 어느 하나의 항에 있어서,

상기 언더컷 영역을 형성하는 단계는 불산을 포함하는 용액을 이용하여 진행되는 것을 특징으로 하는 상변환 기억 소자의 형성 방법.

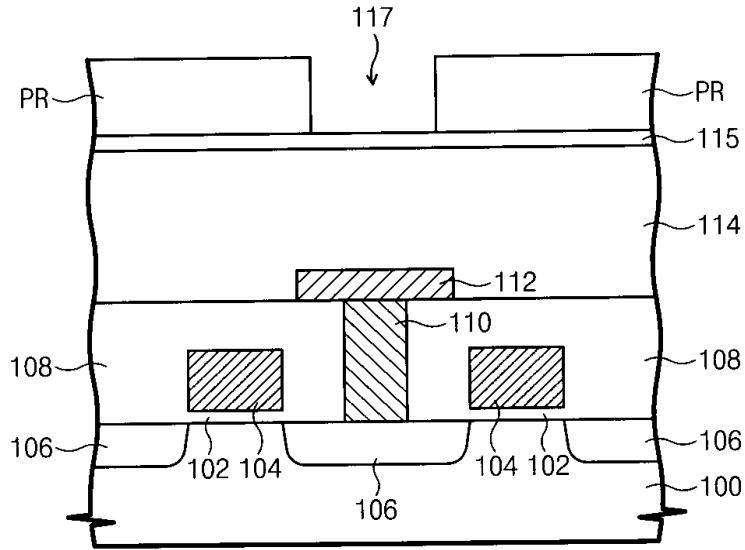
청구항 9.

제 1 항에 있어서,

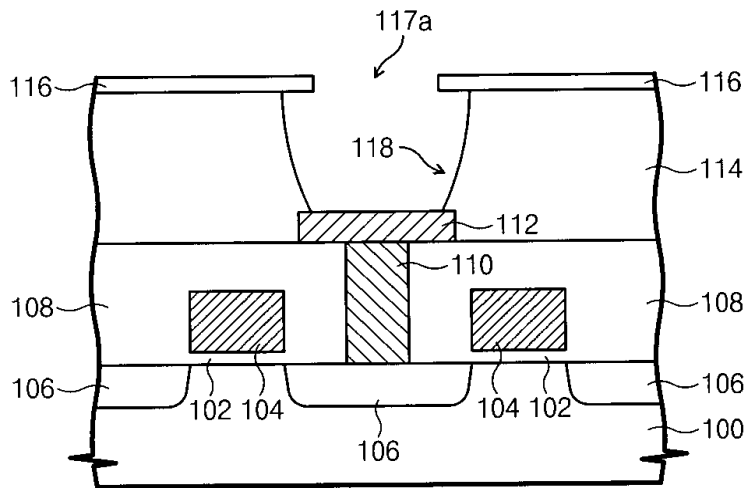
상기 마스크 패턴은 몰리브덴(Mo), 니오브(Nb), 크롬(Cr) 및 금(Au)을 포함하는 그룹에서 선택되는 적어도 하나의 금속 또는 합금으로 형성되는 것을 특징으로 하는 상변환 기억 소자의 형성 방법.

도면

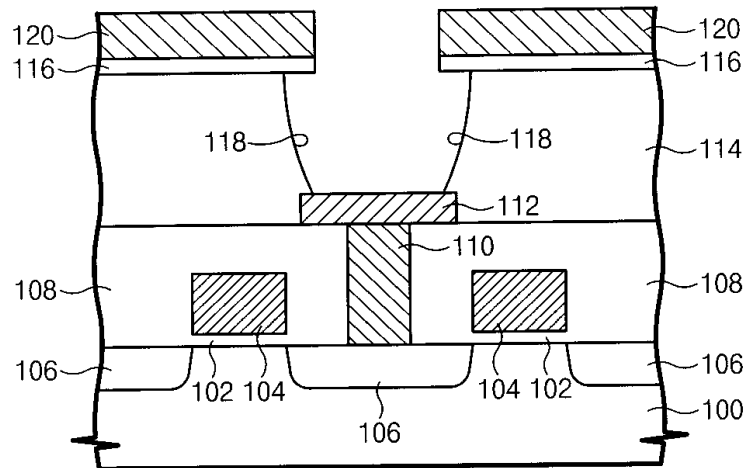
도면1



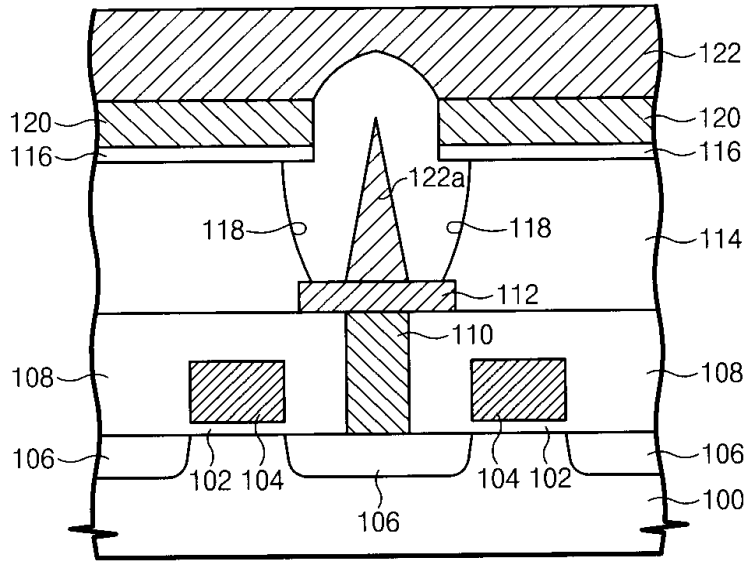
도면2



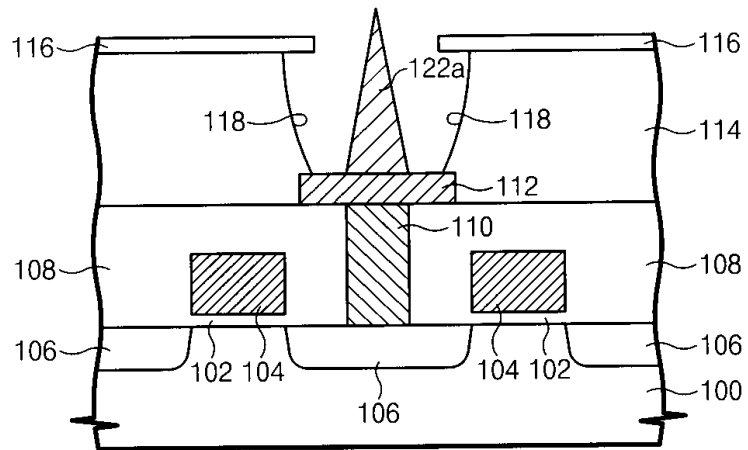
도면3



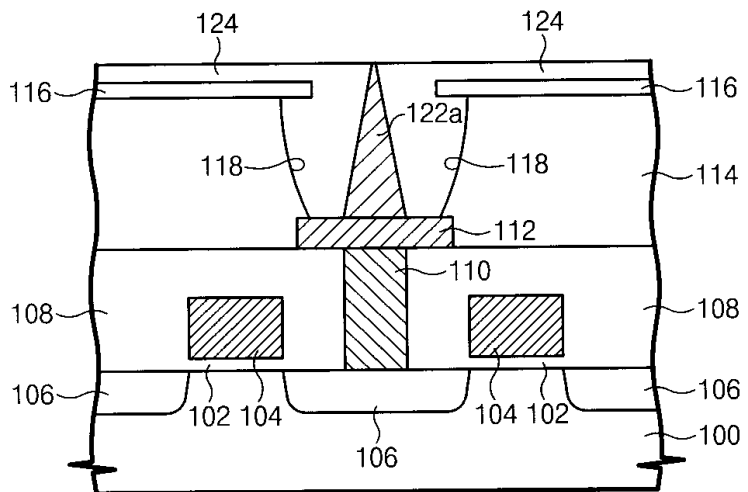
도면4



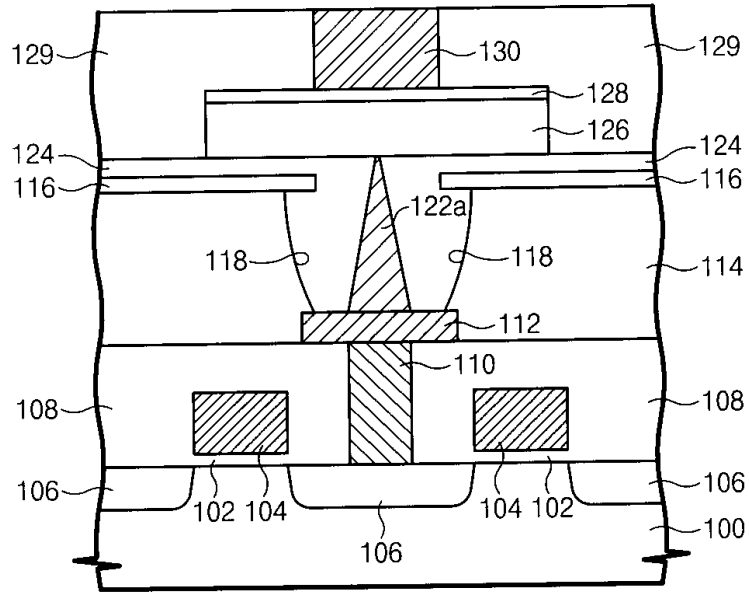
도면5



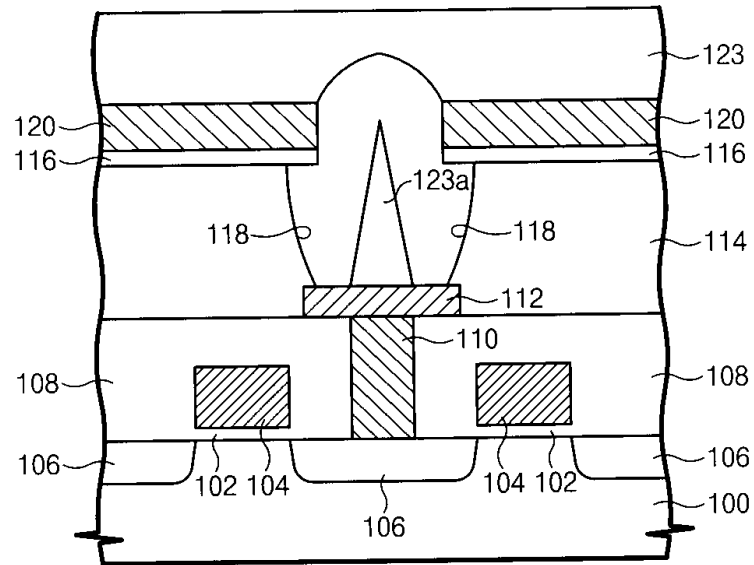
도면6



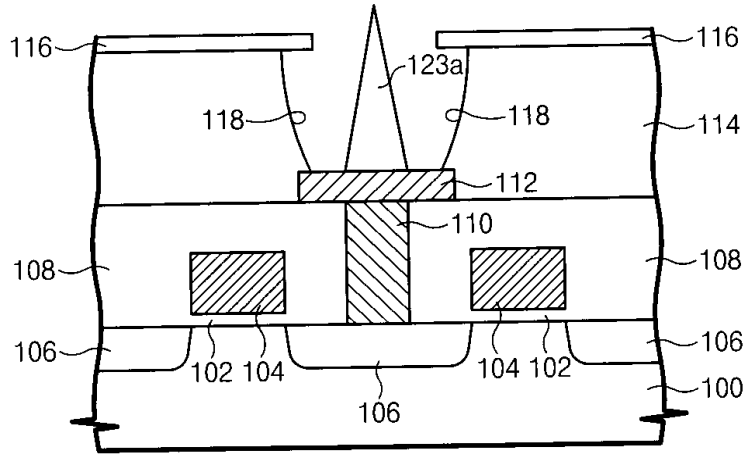
도면7



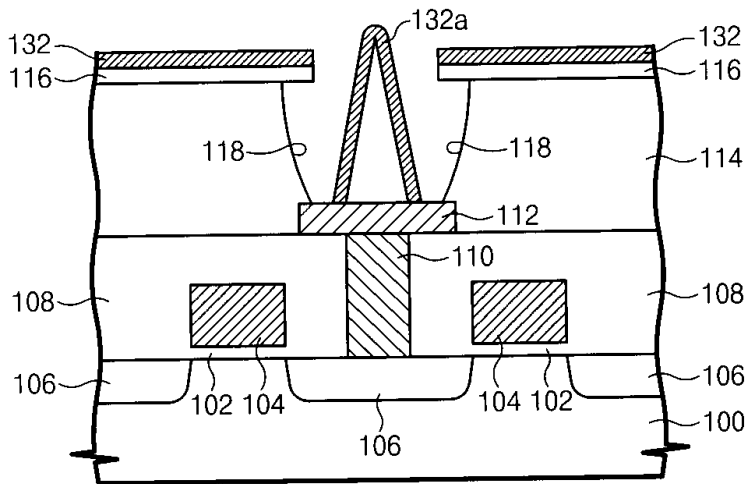
도면8



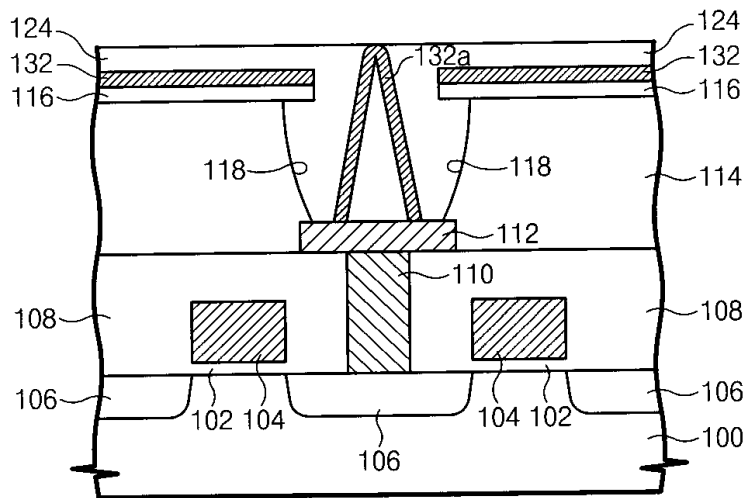
도면9



도면10



도면11



도면12

