



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년10월27일
(11) 등록번호 10-1670146
(24) 등록일자 2016년10월21일

- (51) 국제특허분류(Int. Cl.)
B06B 1/02 (2006.01) *GO1N 29/34* (2006.01)
- (21) 출원번호 10-2014-7011154
(22) 출원일자(국제) 2012년10월17일
 심사청구일자 2014년04월25일
(85) 번역문제출일자 2014년04월25일
(65) 공개번호 10-2015-0008042
(43) 공개일자 2015년01월21일
(86) 국제출원번호 PCT/US2012/060476
(87) 국제공개번호 WO 2013/062816
 국제공개일자 2013년05월02일
(30) 우선권주장
 13/284,156 2011년10월28일 미국(US)
(56) 선행기술조사문헌
 US20080066552 A1*
 US20090206676 A1*

*는 심사관에 의하여 인용된 문헌

전체 청구항 수 : 총 6 항

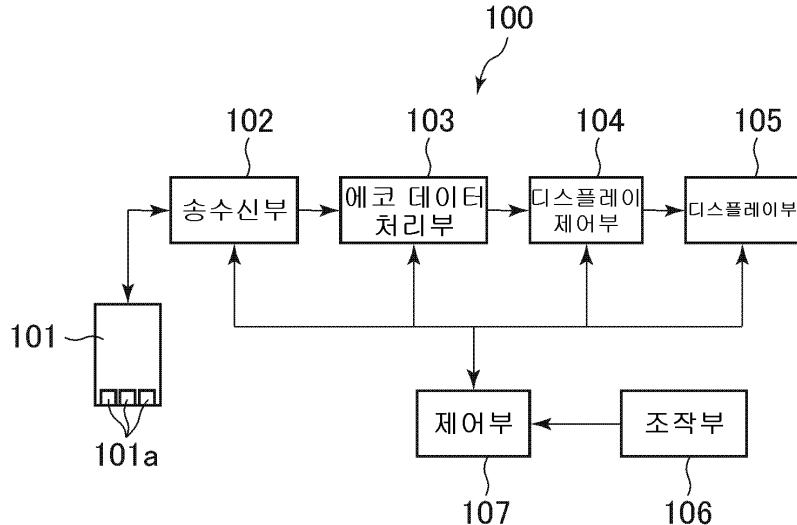
심사관 : 최정원

- (54) 발명의 명칭 초음파 트랜스듀서 구동 회로 및 초음파 영상 디스플레이 장치

(57) 요 약

출력 전류 및/또는 출력 전압을 공급하여 초음파 트랜스듀서를 구동하는 초음파 트랜스듀서 구동 회로가 제공된다. 초음파 트랜스듀서 구동 회로는, 출력단이 양전압일 때, 초음파 트랜스듀서에 충전된 전하에서 발생된 전류가, 출력단으로부터 접지로 흐르도록 하는 제 1 전류 방전 회로와, 출력단이 음전압일 때, 초음파 트랜스듀서에 충전된 전하에서 발생된 전류가, 접지로부터 출력단으로 흐르도록 하는 제 2 전류 방전 회로를 포함한다. 제 1 전류 방전 회로 및 제 2 전류 방전 회로는, 출력 전류 및/또는 출력 전압을 기반으로 제어된다.

대 표 도 - 도1



명세서

청구범위

청구항 1

삭제

청구항 2

초음파 트랜스듀서 구동 회로에 있어서,

초음파 트랜스듀서를 구동시키기 위한 제어형 출력 전류를 출력단에 출력하도록 구성된 전류 출력형 회로; 및 상기 출력 전류를 제어하기 위한 전류를 상기 전류 출력형 회로에 출력하도록 구성된 전류 제어부를 포함하되, 상기 전류 출력형 회로는,

출력단이 양전압일 때, 상기 초음파 트랜스듀서에 충전된 전하로부터 발생된 전류가, 상기 출력단으로부터 접지로 흐르도록 하는 제 1 전류 방전 회로;

상기 출력단이 음전압일 때, 상기 초음파 트랜스듀서에 충전된 전하로부터 발생된 전류가, 상기 접지로부터 상기 출력단으로 흐르도록 하는 제 2 전류 방전 회로;

양전류를 출력하도록 구성된 양전류 출력형 회로- 상기 양전류 출력형 회로는 상기 제 2 전류 방전 회로, 및 양전원 공급기에 연결되어 상기 양전류를 출력하도록 구성된 양전류 미러 회로를 포함함 -; 및

음전류를 출력하도록 구성된 음전류 출력형 회로- 상기 음전류 출력형 회로는 상기 제 1 전류 방전 회로, 및 음전원 공급기에 연결되어 상기 음전류를 출력하도록 구성된 음전류 미러 회로를 포함함 -

를 포함하는

초음파 트랜스듀서 구동 회로.

청구항 3

제 2 항에 있어서,

상기 전류 제어부는, 상기 전류 출력형 회로의 출력 전류를 제어하는 전류를 출력하도록 구성된 전류 DAC(Digital-to-Analog Converter)를 포함하는

초음파 트랜스듀서 구동 회로.

청구항 4

삭제

청구항 5

삭제

청구항 6

제 3 항에 있어서,

상기 전류 DAC는, 상기 양전류 출력형 회로에 연결된 양전류 DAC 및 상기 음전류 출력형 회로에 연결된 음전류 DAC를 포함하는

초음파 트랜스듀서 구동 회로.

청구항 7

제 6 항에 있어서,

상기 양전류 출력형 회로는 상기 양전류 미러 회로 및 상기 제 2 전류 방전 회로에 연결되는 양전류 스위칭 회로를 포함하고, 상기 양전류 스위칭 회로는 상기 양전류 미러 회로 및 상기 제 2 전류 방전 회로 중 하나를 통해 전류가 흐르게 되도록 구성되고,

상기 음전류 출력형 회로는 상기 음전류 미러 회로 및 상기 제 1 전류 방전 회로에 연결된 음전류 스위칭 회로를 포함하고, 상기 음전류 스위칭 회로는 상기 음전류 미러 회로 및 제 1 전류 방전 회로 중 하나를 통해 전류가 흐르게 되도록 구성되는

초음파 트랜스듀서 구동 회로.

청구항 8

제 2 항에 있어서,

상기 제 1 전류 방전 회로 및 상기 제 2 전류 방전 회로 각각은, 접지에 연결된 한 쌍의 트랜지스터를 포함한 전류 미러 회로를 포함하는

초음파 트랜스듀서 구동 회로.

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

제 2 항에 따른 초음파 트랜스듀서 구동 회로를 포함하는 초음파 영상 디스플레이 장치.

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

발명의 설명

기술 분야

[0001]

본 실시예는 초음파 트랜스듀서 구동 회로 및 초음파 영상 디스플레이 장치에 관한 것이다.

배경 기술

[0002]

초음파 트랜스듀서 구동 회로는, 양(Positive)펄스 및 음(Negative)펄스를 포함하는 펄스를 초음파 트랜스듀서 측 출력단으로 출력하여 초음파 트랜스듀서를 구동하는 회로이다. 이러한 종류의 초음파 트랜스듀서 구동 회로로서, 출력 전압을 제어하고 초음파 트랜스듀서를 구동하는 전류를 공급하는 전압 출력형 회로는, 예를 들어, 일본공개특허 제2009-101072호에 개시된다. 특히, 전압 출력형 회로는, 상술한 출력단에 양전압을 출력하는 양전압 출력 회로 및 상술한 출력단에 음전압을 출력하는 음전압 출력 회로를 포함한다. 초음파 트랜스듀서 구동 회로에 있어서, 상술한 출력단이 양전압인 상태에서 음펄스들이 생성되려면, 상술한 음전압 출력 회로가 구동되도록 트리거되고, 상술한 출력단이 음전압인 상태에서 양펄스들이 생성되려면, 상술한 양전압 출력회로가 구동되도록 트리거된다.

[0003]

상술한 출력단에 양전압이 공급되는 상태에서 음펄스들이 생성될 때, 상술한 음전압 출력 회로가 구동되도록 트리거되면, 상술한 초음파 트랜스듀서에 충전된 전하로부터 발생된 전류는, 특정 시간 동안 음전압 출력 회로에 흐르고, 전력이 소비되게 된다. 한편, 상술한 출력단이 음전압인 상태에서 양펄스들이 생성될 때, 상술한 양전압 출력 회로가 구동되도록 트리거되면, 상술한 초음파 트랜스듀서에 충전된 전하로부터 발생된 전류는, 특정 시간 동안 양전압 출력 회로에 흐르고, 전력이 소비되게 된다. 따라서, 전력 소비를 줄이는 것이 문제가 된다.

발명의 내용

과제의 해결 수단

[0004]

일 실시예에서, 초음파 트랜스듀서 구동 회로는, 출력 전류 또는 출력 전압을 출력단으로 공급하여 초음파 트랜스듀서를 구동한다. 초음파 트랜스듀서 구동 회로는, 출력단이 양전압일 때, 초음파 트랜스듀서에 충전된 전하에서 발생된 전류가 출력단으로부터 접지로 흐르도록 하는 제 1 전류 방전 회로와, 출력단이 음전압일 때, 초음파 트랜스듀서에 충전된 전하에서 발생된 전류가 접지로부터 출력단으로 흐르도록 하는 제 2 전류 방전 회로를 포함한다. 제 1 전류 방전 회로 및 제 2 전류 방전 회로의 동작은, 출력 전류 또는 출력 전압에 따라 제어된다.

[0005]

여기서, 출력 전류 또는 출력 전압은 초음파 트랜스듀서 구동 회로의 출력단의 전류 또는 전압이다.

[0006]

또 다른 실시예에서, 초음파 트랜스듀서 구동 회로는, 출력 전류를 제어하여 초음파 트랜스듀서를 구동하는 전류 출력형 회로와, 전류를 전류 출력형 회로로 출력하여 출력 전류를 제어하는 전류 제어부를 포함한다. 전류 출력형 회로는, 출력단이 양전압일 때, 초음파 트랜스듀서에 충전된 전하로부터 발생된 전류가 출력단으로부터 접지로 흐르도록 하는 제 1 전류 방전 회로와, 출력단이 음전압일 때, 초음파 트랜스듀서에 충전된 전하로부터

발생된 전류가 접지로부터 출력단으로 흐르도록 하는 제 2 전류 방전 회로를 포함한다. 제 1 전류 방전 회로 및 제 2 전류 방전 회로의 동작은, 전류 제어부의 전류에 의해 제어된다.

[0007] 여기서, 출력 전류는 전류 출력형 회로의 출력단 전류이다. 한편, 또 다른 실시예에서, 초음파 트랜스듀서 구동 회로는, 출력 전압을 제어하고 출력단으로 전류를 공급하여 초음파 트랜스듀서를 구동하는 전압 출력형 회로, 제 1 전류 방전 회로 및 출력단과 연결된 제 2 전류 방전 회로를 포함한다. 제 1 전류 방전 회로는, 출력단이 양전압일 때, 초음파 트랜스듀서에 충전된 전하로부터 발생된 전류가 출력단으로부터 접지로 흐르도록 하는 회로이고, 제 2 전류 방전 회로는, 출력단이 음전압일 때, 초음파 트랜스듀서에 충전된 전하로부터 발생된 전류가 접지로부터 출력단으로 흐르도록 하는 회로이다. 제 1 전류 방전 회로 및 제 2 전류 방전 회로의 동작은, 출력단과 전압 출력형 회로의 출력 간 전압차에 의해 제어된다.

[0008] 여기서, 출력 전압은 전압 출력형 회로의 출력단 전압이다.

[0009] 한편, 또 다른 실시예에서, 초음파 트랜스듀서 구동 회로는, 출력 전압을 제어하고, 출력단으로 전류를 공급하여 초음파 트랜스듀서를 구동하는 전압 출력형 회로와, 전압 출력형 회로 및 초음파 트랜스듀서 간에 구비되어 전압 출력형 회로의 출력 전압을 인가받는 버퍼 증폭기를 포함한다. 버퍼 증폭기는, 제 1 트랜지스터 및 버퍼 증폭기의 출력단과 연결되는 제 2 트랜지스터를 포함하는 제 1 푸시풀(push-pull) 회로와, 제 3 트랜지스터 및 버퍼 증폭기의 출력단과 접지 간에 연결된 제 4 트랜지스터를 포함하는 제 2 푸시풀 회로를 포함한다. 전압 출력형 회로의 출력 전압에 비례하는 기 설정된 전압차를 가지는 전압은, 제 1 푸시풀 회로 및 제 2 푸시풀 회로를 구성하는 각각의 트랜지스터로 인가된다. 기 설정된 전압차는, 제 4 트랜지스터가 제 2 트랜지스터보다 커서, 이에 따라 버퍼 증폭기의 출력단이 양전압일 때, 제 2 트랜지스터 및 제 4 트랜지스터 중 제 4 트랜지스터가, 전압 출력형 회로의 출력 전압에 대응하여 온(on) 상태로 전환됨으로써, 초음파 트랜스듀서에 충전된 전하로부터 발생된 전류가, 출력단으로부터 접지로 흐르도록 한다. 기 설정된 전압차는 또한 제 3 트랜지스터가 제 1 트랜지스터보다 커서, 이에 따라, 버퍼 증폭기의 출력단이 음전압일 때, 제 1 트랜지스터 및 제 3 트랜지스터 중 제 3 트랜지스터가, 전압 출력형 회로의 출력 전압에 대응하여 온 상태로 전환됨으로써, 초음파 트랜스듀서에 충전된 전하로부터 발생된 전류가, 접지로부터 출력단으로 흐르도록 한다.

[0010] 여기서, 출력 전압은, 전압 출력형 회로의 출력단 전압이다.

[0011] 또 다른 실시예는, 상술한 어떠한 실시예에도 관련되는 초음파 트랜스듀서 구동 회로를 구비한 초음파 영상 디스플레이 장치를 포함한다.

발명의 효과

[0012] 상술한 실시예에 따르면, 출력단이 양전압일 때, 초음파 트랜스듀서에 충전된 전하로부터 발생된 전류는, 출력 단으로부터 접지로 흐른다. 출력단이 음전압일 때, 초음파 트랜스듀서에 충전된 전하로부터 발생된 전류는, 접지로부터 출력단으로 흐른다. 이에 따라, 전력 소비는 감소될 수 있다.

도면의 간단한 설명

[0013] 도 1은 초음파 영상 디스플레이 장치의 실시예를 도시하는 블록도이다.

도 2는 도 1에 도시된 초음파 영상 디스플레이 장치의 송수신부를 도시한 블록도이다.

도 3은 도 1에 도시된 초음파 영상 디스플레이 장치의 초음파 트랜스듀서 구동 회로의 개략적인 구조를 도시한 도면이다.

도 4는 도 1에 도시된 초음파 영상 디스플레이 장치의 초음파 트랜스듀서 구동 회로를 도시한 회로도이다.

도 5는 제 1 전류 미러 회로의 동작을 설명하기 위한 도면이다.

도 6은 제 4 전류 미러 회로의 동작을 설명하기 위한 도면이다.

도 7은 제 3 전류 미러 회로의 동작을 설명하기 위한 도면이다.

도 8은 제 2 전류 미러 회로의 동작을 설명하기 위한 도면이다.

도 9는 제 2 실시예에 따른 초음파 트랜스듀서 구동 회로를 도시하는 회로도이다.

도 10은 5 단계의 전압을 가지는 전압 파형을 도시한 도면이다.

도 11은 제 2 실시예에 따른 초음파 트랜스듀서 구동 회로의 다른 실시예를 도시한 회로도이다.

도 12는 전압 출력형 회로에서 출력된 출력 전압 파형의 일 실시예를 도시한 도면이다.

도 13은 제 2 실시예에 따른 초음파 트랜스듀서 구동 회로의 동작을 설명하기 위한 도면이다.

도 14는 제 2 실시예에 따른 초음파 트랜스듀서 구동 회로의 동작을 설명하기 위한 도면이다.

도 15는 제 2 실시예에 따른 초음파 트랜스듀서 구동 회로의 동작을 설명하기 위한 도면이다.

도 16은 제 2 실시예에 따른 초음파 트랜스듀서 구동 회로의 동작을 설명하기 위한 도면이다.

도 17은 제 2 실시예의 제 1 변형 실시예에 따른 초음파 트랜스듀서 구동 회로를 도시한 회로도이다.

도 18은 도 17의 초음파 트랜스듀서 구동 회로의 스위치가 턴 오프(turned off)된 회로도이다.

도 19는 제 2 실시예의 제 2 변형 실시예에 따른 초음파 트랜스듀서 구동 회로를 도시한 회로도이다.

도 20은 제 3 실시예에 따른 초음파 트랜스듀서 구동 회로를 도시한 회로도이다.

도 21은 제 3 실시예에 따른 초음파 트랜스듀서 구동 회로의 동작을 설명하기 위한 도면이다.

도 22는 제 3 실시예에 따른 초음파 트랜스듀서 구동 회로의 동작을 설명하기 위한 도면이다.

도 23은 제 3 실시예에 따른 초음파 트랜스듀서 구동 회로의 동작을 설명하기 위한 도면이다.

도 24는 제 3 실시예에 따른 초음파 트랜스듀서 구동 회로의 동작을 설명하기 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0014] 이하에서는, 본 발명의 실시예가 도면에 기반하여 상세히 설명될 것이다.

[0015] <제 1 실시예>

[0016] 먼저, 제 1 실시예는 도 1 내지 도 8에 기반되어 설명된다. 도 1에 도시된 바와 같이, 초음파 영상 디스플레이 장치(100)는, 초음파 프로브(101), 송수신부(102), 에코 데이터 처리부(103), 디스플레이 제어부(104), 디스플레이부(105), 조작부(106) 및 제어부(107)를 포함한다.

[0017] 초음파 프로브(101)는 초음파를 송신하고 수신하기 위한 복수의 초음파 트랜스듀서(101a)가 제공된다.

[0018] 송수신부(102)는, 도 2에 도시된 바와 같이, 송신부(1021) 및 수신부(1022)를 포함한다. 송신부(1021)는, 제어부(107)의 제어 신호를 기반으로 하여, 기 설정된 스캔 조건에 따라, 초음파를 초음파 트랜스듀서(101a)로 전송하기 위한 전기 신호를 공급한다. 송신부(1021)는, 초음파 트랜스듀서 구동 회로(1)를 포함하는데, 초음파 트랜스듀서 구동 회로(1)는, 초음파 트랜스듀서(101a)를 구동하는 전기 신호를 공급하여, 초음파 트랜스듀서(101a)가 초음파를 전송하도록 한다(도 2 미도시, 도 3 참조). 또한, 초음파 트랜스듀서 구동 회로(1)에 대한 상세한 설명은 이하에서 제공될 것이다.

[0019] 수신부(1022)는, 초음파 프로브(101)에서 수신된 에코 신호에 A/D 변환, 페이징(Phasing) 및 부가 등과 같은 신호 처리를 수행하여, 에코 데이터 처리부(103)로 신호 처리된 에코 데이터를 출력한다.

[0020] 에코 데이터 처리부(103)는, 에코 데이터 상의 초음파 영상을 생성하기 위한 처리를 수행하는데, 에코 데이터는 송수신부(102)로부터 입력된다. 예를 들어, 에코 데이터 처리부(103)는, 로그 압축(Logarithmic Compression) 및 포락선 검파(Envelope Detection)와 같은 B-모드 처리를 수행하고, 직교 검출(Quadrature Detection) 및 필터링과 같은 도플러 처리를 수행한다.

[0021] 디스플레이 제어부(104)는, 스캔 변환기를 이용하여 에코 데이터 처리부(103)에서 획득된 데이터를 스캔 변환하고, 초음파 영상 데이터를 생성한다. 그리고 나서, 디스플레이 제어부(104)는, 디스플레이부(105)가 초음파 영상 데이터에 대응하는 초음파 영상을 디스플레이하도록 한다.

[0022] 디스플레이부(105)는, LCD(Liquid Crystal Display), CRT(Cathode Ray tube) 또는 다른 어떤 종류의 디스플레이도 포함한다. 조작부(106)는, 키보드 및 포인팅 디바이스(미도시) 또는 조작자가 명령 및 정보를 입력할 수

있는 디바이스를 포함한다.

[0023] 제어부(107)는, CPU(Central Processing Unit)를 포함한다. 이러한 제어부(107)는, 미도시된 메모리부에 저장된 제어 프로그램을 읽고, 초음파 영상 디스플레이 장치(100)의 각각의 구성 요소가 그들의 기능을 수행하도록 한다.

[0024] 초음파 트랜스듀서 구동 회로(1)에 대한 설명은 도 3 및 도 4를 기반으로 제공된다. 초음파 트랜스듀서 구동 회로(1)의 수는 초음파 트랜스듀서(101a)의 최대 개수에 대응하고, 초음파 트랜스듀서(101a)는 송신을 위해 이용된다(도 3에는 복수의 초음파 트랜스듀서 구동 회로 중 하나만 도시됨). 각각의 초음파 트랜스듀서 구동 회로(1)는, 전류 DA 컨버터(Digital to Analog Converter, 2) 및 전류 출력형 회로(3)를 포함한다. 전류 출력형 회로(3)는, 출력단(0)을 통하여 흐르는 출력 전류를 제어하고, 초음파 트랜스듀서(101a)를 구동하기 위한 전류를 출력단(0)으로 공급한다. 이러한 출력단(0)은, 출력단의 실시예 중 하나의 예이다.

[0025] 실제로는, 출력단(0)은 전류 출력형 회로(3)의 출력단이면서, 초음파 트랜스듀서 구동 회로(1) 각각의 출력단이다. 전류 출력형 회로(3)의 출력단은, 초음파 트랜스듀서 구동 회로(1) 각각의 출력단이다.

[0026] 전류 DA 컨버터(2)는, 양전류 DA 컨버터(21) 및 음전류 DA 컨버터(22)를 포함한다. 전류 출력형 회로(3)는, 양전류 출력형 회로(31) 및 음전류 출력형 회로(32)를 포함한다. 전류 DA 컨버터(2)는, 전류 제어의 실시예 중 하나의 예이다. 전류 출력형 회로(3)는, 전류 출력형 회로의 실시예 중 하나의 예이다.

[0027] 양전류 DA 컨버터(21) 및 음전류 DA 컨버터(22)는, 전류를 출력하여 양전류 출력형 회로(31) 및 음전류 출력형 회로(32)의 출력 전류를 제어한다.

[0028] 양전류 DA 컨버터(21)는, 양전류 출력형 회로(31)와 연결된다. 양전류 출력형 회로(31)의 출력 전류는, 양전류 DA 컨버터(21)로부터 양전류 출력형 회로(31)로 인가되는 전류에 의해 제어된다. 음전류 DA 컨버터(22)는, 음전류 출력형 회로(32)에 연결된다. 음전류 출력형 회로(32)의 출력 전류는, 음전류 DA 컨버터(22)로부터 음전류 출력형 회로(32)로 인가되는 전류에 의해 제어된다.

[0029] 한편, 후술될 제 2 전류 미러 회로(312) 및 제 4 전류 미러 회로(322)의 동작은, 양전류 출력형 회로(31)와 음전류 출력형 회로(32)의 출력 전류와 함께 제어된다. 보다 상세하게는, 제 2 전류 미러 회로(312) 및 제 4 전류 미러 회로(322)의 동작은 양전류 DA 컨버터(21) 및 음전류 DA 컨버터(22)로부터 출력된 전류에 의해 제어된다.

[0030] 양전류 출력형 회로(31)는, 대응하는 초음파 트랜스듀서(101a)로 양전류를 출력한다. 반대로, 음전류 출력형 회로(32)는, 대응하는 초음파 트랜스듀서(101a)로 음전류를 출력한다.

[0031] 양전류 출력형 회로(31) 및 음전류 출력형 회로(32)가 어떻게 구성되는지는 도 4를 기반으로 상세히 설명한다. 양전류 출력형 회로(31)는 제 1 전류 미러 회로(311), 제 2 전류 미러 회로(312) 및 양전류 스위칭 회로(313)을 포함한다. 제 1 전류 미러 회로(311)는, 트랜지스터(Tr1) 및 트랜지스터(Tr2)로 구성된다. 제 2 전류 미러 회로(312)는, 트랜지스터(Tr3) 및 트랜지스터(Tr4)로 구성된다. 양전류 스위칭 회로(313)는 트랜지스터(Tr5) 및 트랜지스터(Tr6)로 구성된다. 트랜지스터(Tr1 내지 Tr4)는, P채널형 MOSFET(Metal-Oxide Semiconductor Field-Effect Transistors)이다. 트랜지스터(Tr5, Tr6)는, N채널형 MOSFET이다.

[0032] 제 1 전류 미러 회로(311) 및 제 2 전류 미러 회로(312)의 동작은, 후술될 것과 같이, 양전류 DA 컨버터(21)의 출력 전류에 의해 제어된다. 제 1 전류 미러 회로(311)는, 양전류 미러 회로의 실시예 중 하나의 예이다. 제 2 전류 미러 회로(312)는 제 2 전류 방전 회로의 실시예 중 하나의 예이다.

[0033] 트랜지스터(Tr1, Tr2)의 게이트 단자는 서로 연결되고, 소스 단자는 전원 공급 전압(+HV)에 연결된다. 트랜지스터(Tr11)의 드레인 단자는, 트랜지스터(Tr6)의 드레인 단자와 연결되고, 트랜지스터(Tr2)의 드레인 단자는 출력단(0)과 연결된다.

[0034] 트랜지스터(Tr3, Tr4)의 게이트 단자는 서로 연결되고, 소스 단자는 접지에 연결된다. 트랜지스터(Tr3)의 드레인 단자는 트랜지스터(Tr5)와 연결되고, 트랜지스터(Tr4)의 드레인 단자는 출력단(0)과 연결된다. 또한, 다이오드(D1)는 트랜지스터(Tr4)의 드레인 단자 및 출력단(0) 사이에 연결된다. 이러한 다이오드(D1)는 연결되어 트랜지스터(Tr4)로부터 출력단(0)측으로 전류를 흐르도록 한다.

[0035] 트랜지스터(Tr5, Tr6)의 소스 단자는, 양전류 DA 컨버터(21)에 연결된다. 트랜지스터(Tr5)의 게이트 단자는 전압(-VrefGND)과 연결되고, 트랜지스터(Tr6)의 게이트 단자는 출력단(0)과 연결된다. 한편, -VrefGND는 접지보

다 기 설정된 전압만큼 낮은 전압이다.

[0036] 트랜지스터(Tr5, Tr6)로 형성된 양전류 스위칭 회로(313)는, 차동 증폭 회로인데, 차동 증폭 회로의 트랜지스터(Tr6)는 트랜지스터(Tr5)가 온(on) 상태일 때 오프(off)되는 반면, 트랜지스터(Tr6)는 트랜지스터(Tr5)가 오프(off) 상태일 때 온(on)될 것이다. 트랜지스터(Tr6)는, 출력단(0)이 양전압일 때 온 상태이고, 출력단(0)이 음전압일 때 오프 상태이다. 따라서, 트랜지스터(Tr5)는, 출력단(0)이 양전압일 때 오프 상태이고, 출력단(0)이 음전압일 때 온 상태이다.

[0037] 음전류 출력 회로(32)는, 제 3 전류 미러 회로(321), 제 4 전류 미러 회로(322) 및 음전류 스위칭 회로(323)를 포함한다. 제 3 전류 미러 회로(321)는 트랜지스터(Tr7) 및 트랜지스터(Tr8)로 구성된다. 제 4 전류 미러 회로(322)는, 트랜지스터(Tr9) 및 트랜지스터(Tr10)로 구성된다. 음전류 스위칭 회로(323)는 트랜지스터(Tr11) 및 트랜지스터(Tr12)로 구성된다. 트랜지스터(Tr7 내지 Tr10)는 N 채널형 MOSFET이다. 트랜지스터(Tr11, Tr12)는 P 채널형 MOSFET이다.

[0038] 제 3 전류 미러 회로(321)는, 음전류 미러 회로의 실시예 중 하나의 예이다. 제 4 전류 미러 회로(322)는, 제 1 전류 방전 회로의 실시예 중 하나의 예이다.

[0039] 트랜지스터(Tr7, Tr8)의 게이트 단자는 서로 연결되고, 소스 단자는 전원 공급 전압(-HV)과 연결된다. 트랜지스터(Tr7)의 드레인 단자는, 트랜지스터(Tr12)의 드레인 단자와 연결되고, 트랜지스터(Tr8)의 드레인 단자는 출력단(0)과 연결된다.

[0040] 트랜지스터(Tr9, Tr10)의 게이트 단자는 서로 연결되고, 소스 단자는 접지에 연결된다. 트랜지스터(Tr9)의 드레인 단자는 트랜지스터(Tr11)와 연결되고, 트랜지스터(Tr10)의 드레인 단자는, 출력단(0)과 연결된다. 또한, 다이오드(D2)는 트랜지스터(Tr10)의 드레인 단자 및 출력단(0) 간에 연결된다. 이러한 다이오드(D2)는 전류가 출력단(0)으로부터 트랜지스터(Tr10)측으로 흐르도록 하는 방향으로 연결된다.

[0041] 트랜지스터(Tr11, Tr12)의 소스 단자는 음전류 DA 컨버터(22)에 연결된다. 트랜지스터(Tr11)의 게이트 단자는 전압(+VrefGND)과 연결되고, 트랜지스터(Tr12)의 게이트 단자는 출력단(0)과 연결된다. 한편, +VrefGND는 접지보다 기 설정된 전압만큼 높은 전압이다.

[0042] 트랜지스터(Tr11, Tr12)로 형성된 음전류 스위칭 회로(323)는, 차동 증폭 회로인데, 차동 증폭 회로의 트랜지스터(Tr12)는 트랜지스터(Tr11)가 온 상태일 때 오프되는 반면, 트랜지스터(Tr12)는 트랜지스터(Tr11)가 오프 상태일 때 온 될 것이다. 트랜지스터(Tr12)는 출력단(0)이 양전압일 때 오프 상태이고, 출력단(0)이 음전압일 때 온 상태이다. 따라서, 트랜지스터(Tr11)는, 출력단(0)이 양전압일 때 온 상태이고, 출력단(0)이 음전압일 때 오프 상태이다.

[0043] 다음으로, 본 발명의 실시예에 따른 초음파 트랜스듀서 구동 회로(1)의 동작이 기술된다. 초음파 트랜스듀서 구동 회로(1)에서, 양전류는 양전류 출력형 회로(31)에서 출력되고, 음전류는 음전류 출력형 회로(32)에서 출력되고, 대응되는 초음파 트랜스듀서(101a)를 구동하기 위한 전류가 출력된다. 이는 이하에서 상세히 설명될 것이다.

[0044] 우선, 제 1 전류 미러 회로(311)가 동작하여 양전류(+Io)가 출력된다. 실제로는, 도 5에 도시된 바와 같이, 음전류(-Ii)가 양전류 DA 컨버터(21)로부터 양전류 출력형 회로(31)로 인가된다. 이때, 트랜지스터(Tr6)는 온 상태로 되고, 트랜지스터(Tr6)에는 트랜지스터(Tr6)를 통하여 흐르는 전류가 존재하게 된다. 이는, 결과적으로, 트랜지스터(Tr1)을 통하여 흐르는 전류(I1)와 트랜지스터(Tr2)를 통하여 흐르는 전류(I2)를 생성한다. 이러한 전류(I2)는, 양전류(+Io)로서 출력단(0)으로 출력되고, 이러한 출력단(0)의 전압이 상승하여 양전압으로 된다.

[0045] 그리고 나서, 제 4 전류 미러 회로(322)가 동작하고, 양전류(+Io)의 출력이 초음파 트랜스듀서(101a)에 충전된 전하를 방전시키게 된다. 실제로는, 도 6에 도시된 바와 같이, 양전류 DA 컨버터(21)로부터 양전류 출력형 회로(31)로 음전류(-Ii)가 입력되는 대신, 음전류 DA 컨버터(22)로부터 음전류 출력형 회로(32)로 양전류(+Ii)가 입력된다. 이때, 트랜지스터(Tr11)는 온 상태가 되고, 이에 따라 양전류(+Ii)는 트랜지스터(Tr11)를 통하여 흐르는 전류(I11), 트랜지스터(Tr9)를 통하여 흐르는 전류(I9) 및 트랜지스터(Tr10)를 통하여 흐르는 전류(I10)를 생성한다. 이러한 전류(I10)는 초음파 트랜스듀서(101a)에 충전된 전하로부터 발생된 전류이고, 출력단으로부터 접지로 흐르는 전류의 실시예 중 하나의 예이다.

[0046] 다음으로, 제 3 전류 미러 회로(321)가 동작한다. 구체적으로, 전류(I10)의 흐름은 출력단(0) 전압(양전압)의 감소를 야기한다. 그리고 나서, 출력단(0)의 전압이 전압(+VrefGND)이 되면, 트랜지스터(Tr12)는 온 상태로 전

환되는 반면, 트랜지스터(Tr11)는 오프 상태로 전환된다. 도 7에 도시된 바와 같이, 트랜지스터(Tr12)가 온 상태로 전환되는 것은, 이 트랜지스터(Tr12)를 통하여 흐르는 전류(I12)를 생성한다. 이는, 결과적으로 트랜지스터(Tr7)를 통하여 흐르는 전류(I7)와 트랜지스터(Tr8)를 통하여 흐르는 전류(I8)를 생성한다. 이 전류(I8)는, 음전류(-Io)로서 출력단(0)으로 출력되고, 출력단(0)의 전압은 낮아져서 음전압으로 된다.

[0047] 그리고 나서, 제 2 전류 미러 회로(312)가 동작하고, 음전류(-Io)의 출력이 초음파 트랜스듀서(101a)에 충전된 전하를 방전시키게 된다. 구체적으로, 도 8에 도시된 바와 같이, 음전류 DA 컨버터(22)로부터 음전류 출력형 회로(32)로 양전류(+Ii)가 입력되는 대신, 양전류 DA 컨버터(21)로부터 양전류 출력형 회로(31)로 음전류(-Ii)가 입력된다. 이때, 트랜지스터(Tr5)는 온 상태가 되고, 이에 따라, 음전류(-Ii)는 트랜지스터(Tr5)를 통하여 흐르는 전류(I5), 트랜지스터(Tr3)를 통하여 흐르는 전류(I3) 및 트랜지스터(Tr4)를 통하여 흐르는 전류(I4)를 생성한다. 이러한 전류(I4)는, 초음파 트랜스듀서(101a)에 충전된 전하로부터 발생된 전류이고, 접지로부터 출력단으로 흐르는 전류의 실시예 중 하나의 예이다.

[0048] 전류(I4)의 흐름은, 출력단(0)의 전압(음전압)의 증가를 야기한다. 그리고 나서, 출력단(0)의 전압이 전압(-VrefGND)으로 될 때, 트랜지스터(Tr6)는 온 상태로 전환되는 반면, 트랜지스터(Tr5)는 오프 상태로 전환된다. 트랜지스터(Tr6)가 온 상태로 전환되는 것은, 전류(I2)를 다시 생성하고, 양전류(+Io)가 출력단(0)으로 공급된다.

[0049] 본 발명의 실시예에 따른 초음파 트랜스듀서 구동 회로(1)에 따르면, 출력단(0)이 양전압인 경우, 초음파 트랜스듀서(101a)에 충전된 전하로부터 발생된 전류는, 출력단(0)으로부터 제 4 전류 미러 회로(322)를 경유하여 접지로 흐른다. 마찬가지로, 출력단(0)이 음전압인 경우, 초음파 트랜스듀서(101a)에 충전된 전하로부터 발생된 전류는, 접지로부터 제 2 전류 미러 회로(312)를 통하여 출력단(0)으로 흐른다. 이렇게 함으로써, 초음파 트랜스듀서(101a)에 충전된 전하로부터 발생된 전류는, 제 1 전류 미러 회로(311) 및 제 3 전류 미러 회로(321)를 통하여 흐르지 않게 되고, 이에 따라 소비 전력을 줄여들 수 있다.

[0050] <제 2 실시예>

[0051] 다음으로, 제 2 실시예가 기술된다. 제 2 실시예에 따른 초음파 트랜스듀서 구동 회로(50)는, 제 1 실시예에 따른 초음파 트랜스듀서 구동 회로(1)와 같이, 초음파 영상 디스플레이 장치(100)의 송신부(1021)(도 1 및 2 참조)에 제공된다.

[0052] 도 8에 도시된 바와 같이, 각각의 초음파 트랜스듀서 구동 회로(50)는 전압 출력형 회로(51), 제 1 전류 방전 회로(52) 및 제 2 전류 방전 회로(53)를 포함한다. 전압 출력형 회로(51)는, 출력단(0)의 출력 전압을 제어하고, 대응되는 초음파 트랜스듀서(101a)를 구동시키는 전류를 출력단으로 공급한다. 이러한 출력단(0)은 출력단의 실시예 중 하나의 예이다.

[0053] 출력단(0)은, 전압 출력형 회로(51)의 출력단이면서, 초음파 트랜스듀서 구동 회로(1) 각각의 출력단이다. 전압 출력형 회로(51)의 출력단은, 초음파 트랜스듀서 구동 회로(50) 각각의 출력단이다.

[0054] 전압 출력형 회로(51)는, 3 개 이상의 출력 전압 레벨을 가지는 멀티 레벨 펄서(Pulser)이다. 예를 들어, 전압 출력형 회로(51)는 도 10에 도시된 바와 같이, 출력 전압으로서 5 단계의 전압을 출력한다. 하지만, 이는 제한 요소로 고려되지 않는다.

[0055] 전압 출력형 회로(51)는, OP 앰프(Operational Amplifier, 511)를 포함한다. OP 앰프(511)에는, 양전원 전압을 공급하는 양전원 공급기(512)와, 음전원 전압을 공급하는 음전원 공급기(513)가 연결된다.

[0056] 게다가, 전원 공급기(514)는, OP 앰프(511)의 비반전 입력 단자(+)에 연결된다. 전원 공급기(514)의 일단은 비반전 입력 단자(+)에 연결되고, 타단은 접지에 연결된다.

[0057] 저항(R1)은, OP 앰프(511)의 반전 입력 단자(-)와 접지 간에 연결된다. 피드백 라인(FL)의 일단은 출력단(0)과 연결되고, 피드백 라인(FL)의 타단에 구비된 저항(R2)은, 저항(R1)과 반전 입력 단자(-) 간에 연결된다. 따라서, 출력단(0)의 출력 전압은, 피드백 라인(FL)을 거쳐, 저항(R2)에 의해 배분되고, 반전 입력 단자(-)로 입력된다.

[0058] 제 1 전류 방전 회로(52) 및 제 2 전류 방전 회로(53)는, 출력단(0)을 따라 제공된다. 다시 말하면, 제 1 전류 방전 회로(52) 및 제 2 전류 방전 회로(53)는, 전압 출력형 회로(51)와 대응되는 초음파 트랜스듀서(101a) 간에 제공된다. 제 1 전류 방전 회로(52)는, 트랜지스터(Tr21) 및 트랜지스터(Tr22)를 구비한 전류 미러 회로로 구성된다. 제 2 전류 방전 회로(53)는, 트랜지스터(Tr23) 및 트랜지스터(Tr24)를 구비한 전류 미러 회로로 구성된다.

된다. 트랜지스터(Tr21) 및 트랜지스터(Tr22)는 P 채널형 MOSFET이고, 트랜지스터(Tr23) 및 트랜지스터(Tr24)는 N 채널형 MOSFET이다.

[0059] 트랜지스터(Tr21) 및 트랜지스터(Tr22)의 게이트 단자는 각각 서로 연결되고, 소스 단자는 초음파 트랜스듀서(101a)와 연결된다. 트랜지스터(Tr21)의 드레인 단자는 전압 출력형 회로(51)와 연결되고, 트랜지스터(Tr22)의 드레인 단자는 접지에 연결된다.

[0060] 트랜지스터(Tr23) 및 트랜지스터(Tr24)의 게이트 단자는 각각 서로 연결되고, 소스 단자는 초음파 트랜스듀서(101a)에 연결된다. 트랜지스터(Tr23)의 드레인 단자는, 전압 출력형 회로(51)와 연결되고, 트랜지스터(Tr24)의 드레인 단자는 접지와 연결된다.

[0061] 여기서, 트랜지스터(T21) 및 트랜지스터(T22) 간 경로와, OP 앰프(511)의 출력 단자는 제 1 출력단(01)으로 가정한다. 트랜지스터(Tr21 내지 Tr24) 및 초음파 트랜스듀서(101a) 간 경로는, 제 2 출력단(02)으로 가정한다. 즉, 출력단은, 제 1 출력단(01) 및 제 2 출력단(02)을 포함한다. 제 1 출력단(01)의 일단은, OP 앰프(511)의 출력 단자와 연결되고, 타단은, 트랜지스터(Tr21) 및 트랜지스터(Tr23)의 드레인 단자와 연결된다.

[0062] 제 1 전류 방전 회로(52) 및 제 2 전류 방전 회로(53)의 동작은, 전압 출력형 회로(51)의 출력 전압에 대응하여 제어된다. 본 실시예에서는, 제 1 전류 방전 회로(52) 및 제 2 전류 방전 회로(53)의 동작이, 제 2 출력단(02) 및 제 1 출력단(01) 간의 전압차에 의해 제어된다. 더 상세한 설명은 이하에서 제공될 것이다.

[0063] 다이오드(D21) 및 다이오드(D23)는, 제 1 출력단(01)의 분기점에 연결된다. 다이오드(D21)는 전류가 트랜지스터(Tr21)로부터 OP 앰프(511)의 출력 단자 측으로 흐르도록 하는 방향으로 연결된다. 다이오드(D23)는 전류가 OP 앰프(511)의 출력 단자로부터 트랜지스터(Tr23) 측으로 흐르도록 하는 방향으로 연결된다.

[0064] 하지만, 다이오드(D21) 및 다이오드(D23)는 필수적으로 제공되지 않을 수 있다.

[0065] 다이오드(D22)는, 트랜지스터(Tr22)와 접지 간에 연결된다. 다이오드(D24)는, 트랜지스터(Tr24)와 접지 사이에 연결된다. 다이오드(D22)는 전류가 트랜지스터(Tr22)로부터 접지측으로 흐르도록 하는 방향으로 연결된다. 다이오드(D24)는 전류가 접지로부터 트랜지스터(Tr24)측으로 흐르도록 하는 방향으로 연결된다.

[0066] 여기서, 도 11에 도시된 바와 같이, 다이오드(D21)는, 트랜지스터(Tr21)의 소스 단자와 제 2 출력단(02) 간에 연결될 수 있다. 다이오드(D22)는, 트랜지스터(Tr22)의 소스 단자와 제 2 출력단(02) 간에 연결될 수 있다. 다이오드(D23)는 트랜지스터(Tr23)와 제 2 출력단(02) 간에 연결될 수 있다. 다이오드(D24)는 트랜지스터(Tr24)와 제 2 출력단(02) 간에 연결될 수 있다.

[0067] 특별히 도시되지는 않았지만, 트랜지스터(Tr21 내지 Tr24)의 게이트 단자와 소스 단자 간의 과도한 반전 전압을 방지하기 위해, 추가 회로가 제공될 수 있다.

[0068] 그리고 나서, 본 실시예에 따른 초음파 트랜스듀서 구동 회로(1)의 동작이 기술된다. 초음파 트랜스듀서 구동 회로(1)에서, 도 12에 도시된 바와 같은 과형을 가지는 전압이, 전압 출력형 회로(51)로부터 출력된다. 도 12에서 출력 전압의 과형은, 단순화되어 사인파로 표현된다.

[0069] 제 2 출력단(02)이 접지 전압인 상태에서, 시간 t1에 출력 전압이 전압 출력형 회로(51)로부터 제 1 출력단(01)으로 공급되기 시작하면, 제 1 출력단(01)의 전압은 상승하여 출력 전압이 양전압으로 된다. 이는, 도 13에 도시된 바와 같이, 트랜지스터(Tr23)를 통하여 흐르는 전류(I23)를 생성하고, 제 2 출력단(02)의 전압은 상승한다.

[0070] 그리고 나서, 전압 출력형 회로(51)의 출력 전압이 시간 t2에서 피크에 도달한 후, 출력 전압이 떨어지기 시작하면, 제 2 출력단(02)의 전압은 제 1 출력단(01)의 전압보다 작아지게 되는데, 이에 따라 도 14에 도시된 바와 같이, 트랜지스터(Tr21)를 통하여 흐르는 전류(I21) 및 트랜지스터(Tr22)를 통하여 흐르는 전류(I22)가 생성된다. 전류(I21)는 제 2 출력단(02)으로부터 제 1 출력단(01) 측으로 흐르는 전류이다. 전류(I22)는 제 2 출력단(02)으로부터 접지로 흐르는 전류이다.

[0071] 그리고 나서, 전압 출력형 회로(51)의 출력 전압이 시간 t3에 접지 전압과 같아진 후, 출력 전압이 더 떨어져 음전압으로 되면, 제 2 출력단(02)은 접지 전압보다 낮아져서, 결과적으로 도 15에 도시된 바와 같이, 전류(I21)만 흐르고 전류(I22)는 흐르지 않게 된다.

[0072] 그리고 나서, 전압 출력형 회로(51)의 출력 전압이 최소가 된 후, 출력 전압이 상승하기 시작하면, 제 1 출력단(01)의 전압은 제 2 출력단(02)의 전압보다 커져서, 결과적으로 도 16에 도시된 바와 같이, 트랜지스터(Tr23)를

통하여 흐르는 전류(I23) 및 트랜지스터(Tr24)를 통하여 흐르는 전류(I24)가 생성된다. 전류(I23)는, 제 1 출력단(01)으로부터 제 2 출력단(02) 측으로 흐르는 전류이다. 전류(I24)는, 접지로부터 제 2 출력단(02) 측으로 흐르는 전류이다.

[0073] 본 실시예에 따른 초음파 트랜스듀서 구동 회로(50)에 따라, 출력단(0)이 양전압인 경우, 초음파 트랜스듀서(101a)에 충전된 전하로부터 발생된 전류는 전류(I22)로서, 제 1 전류 방전 회로(52)를 통해 제 2 출력단(02)으로부터 접지로 흐를 뿐만 아니라, 전류(I21)로써 제 2 출력단(02)으로부터 제 1 출력단(01)으로 흐른다. 이에 따라, 전력 소비는 전류(I22)가 흐르는 양과 동일한 양만큼 줄어들 수 있다.

[0074] 마찬가지로, 출력단(0)이 음전압일 때, 초음파 트랜스듀서(101a)에 충전된 전하로부터 발생된 전류는 전류(I24)로서, 제 2 전류 방전 회로(53)를 통해 접지로부터 제 2 출력단(02)으로 흐를 뿐만 아니라, 전류(I23)로써 제 1 출력단(01)으로부터 제 2 출력단(02)으로 흐른다. 이에 따라, 전력 소비는 전류(I24)가 흐르는 양과 동일한 양만큼 줄어들 수 있다.

[0075] 다음으로, 제 2 실시예의 변형예가 기술된다. 우선, 제 1 변형예에 따른 초음파 트랜스듀서 구동 회로(50)에 있어서, 스위치(SW1)는 트랜지스터(Tr21) 및 트랜지스터(Tr22) 간 접속 경로, 즉 도 17에 도시된 바와 같이, 트랜지스터(Tr21) 및 트랜지스터(Tr22)의 게이트 단자 간에 제공된다. 또한, 스위치(SW2)는 트랜지스터(Tr23) 및 트랜지스터(Tr24) 간 접속 경로, 즉 트랜지스터(Tr23) 및 트랜지스터(Tr24)의 게이트 단자 간에 제공된다. 도 18에 도시된 바와 같이, 스위치(SW1) 및 스위치(SW2)를 오프로 전환시킴으로써, 트랜지스터(Tr22)와 트랜지스터(Tr24) 및 다이오드(D22)와 다이오드(D24)가 접지 클램프 회로(Ground Clamp Circuit)로서 동작하여, 접지 전압 레벨에서 출력단(0)의 전압을 유지하도록 할 수 있다.

[0076] 그리고 나서, 제 2 변형예가 기술된다. 제 2 변형예에 따른 초음파 트랜스듀서 구동 회로(50)에 있어서, 전압 출력형 회로(51) 대신 도 19에 도시된 바와 같이 전압 출력형 회로(51')가 출력단(0)에 연결된다. 제 2 변형예에 따른 초음파 트랜스듀서 구동 회로(50)는, 출력 전압으로 2 단계의 전압을 출력한다.

[0077] 전압 출력형 회로(51')는, 양전압 출력 회로(54)와 음전압 출력 회로(55)를 포함한다. 양전압 출력 회로(54) 및 음전압 출력 회로(55) 모두 출력단(0)으로 전압을 출력한다. 양전압 출력 회로(54)는 양전압을 출력단(0)으로 출력하고, 음전압 출력 회로(55)는 음전압을 출력단(0)으로 출력한다.

[0078] 양전압 출력 회로(54)는 양전원 전압(+HV), 트랜지스터(Tr25) 및 다이오드(D25)를 포함한다. 다이오드(D25)는 트랜지스터(Tr25)와 출력단(0) 사이에 연결된다.

[0079] 트랜지스터(Tr25)는 P 타입형 MOSFET으로, 양전원 전압(+HV)이 트랜지스터(Tr25)의 소스 단자에 연결되고, 다이오드(D2)는 트랜지스터(Tr25)의 드레인 단자에 연결된다. 제 1 구동 회로(56)는 트랜지스터(Tr25)의 게이트 단자에 연결되고, 구동 신호를 출력하여 트랜지스터(Tr25)를 온오프(on/off) 시킨다.

[0080] 음전압 출력 회로(55)는 음전원 전압(-HV), 트랜지스터(Tr26) 및 다이오드(D26)를 포함한다. 다이오드(D26)는 트랜지스터(Tr26) 및 출력단(0) 간에 연결된다.

[0081] 트랜지스터(Tr26)는 N 채널형 MOSFET으로, 음전원 전압(-HV)이 트랜지스터(Tr26)의 소스 단자에 연결되고, 다이오드(D26)는 트랜지스터(Tr26)의 드레인 단자에 연결된다. 제 2 구동 회로(57)는 트랜지스터(Tr26)의 게이트 단자에 연결되고, 구동 신호를 출력하여 트랜지스터(Tr26)를 온오프 시킨다.

[0082] 제 2 변형예에 따른 회로의 동작이 기술된다. 도 12에 도시된 바와 같이, 시간 t1에서, 트랜지스터(Tr25)는 온 상태로 전환된다. 이는, 트랜지스터(Tr23)를 통하여 흐르는 전류(I23)를 생성하고, 출력단(0)의 전압은 상승한다.

[0083] 그리고 나서, 시간 t2에서, 트랜지스터(Tr25)는 오프 상태로 전환되고, 트랜지스터(Tr26)는 온 상태로 전환된다. 이는, 제 1 출력단(01)의 전압을 감소시키고, 이에 따라 트랜지스터(Tr21) 및 트랜지스터(Tr22)를 통하여 흐르는 전류(I21) 및 전류(I22)를 생성한다.

[0084] 그리고 나서, t4에서, 트랜지스터(Tr26)는 오프 상태로 전환되고, 트랜지스터(Tr25)는 온 상태로 전환된다. 이는, 제 1 출력단(01)의 전압을 증가시키고, 이에 따라 트랜지스터(Tr23) 및 트랜지스터(Tr24)를 통하여 흐르는 전류(I23) 및 전류(I24)를 생성한다.

[0085] <제 3 실시예>

[0086] 다음으로, 제 3 실시예가 기술된다. 본 발명의 실시예에 따른 초음파 트랜스듀서 구동 회로(70)는, 제 1 실시

예에 따른 초음파 트랜스듀서 구동 회로(1) 및 제 2 실시예에 따른 초음파 트랜스듀서 구동 회로(50)와 같이, 초음파 영상 디스플레이 장치(100)의 송신부(1021)에 제공된다(도 1 및 도 2 참조).

[0087] 도 20에 도시된 바와 같이, 각각의 초음파 트랜스듀서 구동 회로(70)는, 전압 출력형 회로(71) 및 버퍼 증폭기(72)를 포함한다. 전압 출력형 회로(71)는, 출력단(0)의 출력 전압을 제어하고, 출력단(0)으로 전류를 공급하여 대응되는 초음파 트랜스듀서(101a)를 구동시킨다. 이러한 출력단(0)은, 전압 출력형 회로(71)의 출력단에 대응된다. 출력단(0)은 초음파 트랜스듀서 구동 회로(70)의 출력단을 포함한다. 출력단(0)은 출력단의 실시예 중 하나의 예이다.

[0088] 여기서, 전압 출력형 회로(71)의 상세한 구성은 도시되지 않는다.

[0089] 버퍼 증폭기(72)는 전압 출력형 회로(71)의 출력단(0)을 따라 제공된다. 여기서, 출력단은 버퍼 증폭기(72)의 입력단(IL)과 버퍼 증폭기(72)의 출력단(0b)을 포함한다. 전압 출력형 회로(71)의 출력 전압은 입력단(IL)을 통하여 버퍼 증폭기(72)로 입력된다.

[0090] 버퍼 증폭기(72)의 출력단(0b) 역시 초음파 트랜스듀서 구동 회로(70)의 출력단이다.

[0091] 버퍼 증폭기(72)는, 제 1 푸시풀 회로(73)와 제 2 푸시풀 회로(74)를 포함한다. 제 1 푸시풀 회로(73)는, 트랜지스터(Tr31) 및 트랜지스터(Tr32)로 구성된다. 제 2 푸시풀 회로(74)는, 트랜지스터(Tr33) 및 트랜지스터(Tr34)로 구성된다. 트랜지스터(Tr31) 및 트랜지스터(Tr33)는, NPN형 바이폴라 트랜지스터이다. 트랜지스터(Tr32) 및 트랜지스터(Tr34)는 PNP형 바이폴라 트랜지스터이다.

[0092] 제 1 푸시풀 회로(73)는 제 1 푸시풀 회로의 실시예 중 하나의 예이고, 제 2 푸시풀 회로(74)는, 제 2 푸시풀 회로의 실시예 중 하나의 예이다. 또한, 트랜지스터(Tr31)는, 제 1 트랜지스터의 실시예 중 하나의 예이고, 트랜지스터(Tr32)는 제 2 트랜지스터의 실시예 중 하나의 예이다. 또한, 트랜지스터(Tr33)는 제 3 트랜지스터의 실시예 중 하나의 예이고, 트랜지스터(Tr34)는 제 4 트랜지스터의 실시예 중 하나의 예이다.

[0093] 제 1 푸시풀 회로(73)에서, 트랜지스터(Tr31) 및 트랜지스터(Tr32)의 에미터 단자는 서로 연결된다. 제 2 푸시풀 회로(74)에서, 트랜지스터(Tr33) 및 트랜지스터(Tr34)의 에미터 단자는 서로 연결된다. 버퍼 증폭기(72)의 출력단(0b)은 트랜지스터(Tr31) 및 트랜지스터(Tr32) 사이, 트랜지스터(Tr33) 및 트랜지스터(Tr34) 사이에 연결된다.

[0094] 양전원 전압(+HV)은, 트랜지스터(Tr31)의 콜렉터 단자에 연결된다. 음전원 전압(-HV)은 트랜지스터(Tr32)의 콜렉터 단자에 연결된다.

[0095] 트랜지스터(Tr33) 및 트랜지스터(Tr34)의 콜렉터 단자는 접지에 연결된다.

[0096] 양전원 전압(+HV) 및 입력단(IL) 사이에, 전류원(IS1)과 쇼트키(Schottky) 다이오드(D31)가 제공된다. 전류원(IS1)은 양전원 전압(+HV)과 연결되고, 쇼트키 다이오드(D31)는 입력단(IL)과 연결된다. 트랜지스터(Tr31)의 베이스 단자는, 전류원(IS1)과 쇼트키 다이오드(D31) 사이에 연결된다.

[0097] 음전원 전압(-HV)과 입력단(IL) 사이에는, 전류원(IS2)과 쇼트키 다이오드(D32)가 제공된다. 전류원(IS2)은, 음전원 전압(-HV)과 연결되고, 쇼트키 다이오드(D32)는 입력단(IL)과 연결된다. 트랜지스터(Tr32)의 베이스 단자는 전류원(IS2)과 쇼트키 다이오드(D32) 사이에 연결된다.

[0098] 양전원 전압(+HV)과 입력단(IL) 사이에는, 전류원(IS3) 및 다이오드(D33) 또한, 전류원(IS1) 및 쇼트키 다이오드(D31)와 병렬로 제공된다. 전류원(IS3)은 양전원 전압(+HV)과 연결되고, 다이오드(D33)는 입력단(IL)과 연결된다. 트랜지스터(Tr33)의 베이스 단자는, 전류원(IS3)과 다이오드(D33) 사이에 연결된다.

[0099] 마찬가지로, 음전원 전압(-HV)과 입력단(IL) 사이에는, 전류원(IS4) 및 다이오드(D34)가 전류원(IS2) 및 쇼트키 다이오드(D32)와 병렬로 제공된다. 전류원(IS3)은 음전원 전압(-HV)과 연결되고, 다이오드(D34)는 입력단(IL)과 연결된다. 트랜지스터(Tr34)의 베이스 단자는, 전류원(IS4)과 다이오드(D34) 사이에 연결된다.

[0100] 입력단(IL)의 전압에 대해 기 설정된 전압차를 갖는 전압, 즉 전압 출력형 회로(71)의 출력 전압이, 트랜지스터(Tr31 내지 Tr34)로 입력된다. 예를 들어, 트랜지스터(Tr31)의 베이스 단자의 전위는 입력단(IL)의 전위보다 0.3V 높고, 트랜지스터(Tr33)의 베이스 단자의 전위는 입력단(IL)의 전위보다 0.7V 높다. 트랜지스터(Tr32)의 베이스 단자의 전위는 입력단(IL)의 전위보다 0.3V 낮고, 트랜지스터(Tr34)의 베이스 단자의 전위는 입력단(IL)의 전위보다 0.7V 낮다.

- [0101] 트랜지스터(Tr33)의 베이스 단자와 입력단(IL) 간 전위차는, 트랜지스터(Tr31)의 베이스 단자와 입력단(IL) 간의 전위차보다 크다. 트랜지스터(Tr34)의 베이스 단자와 입력단(IL) 간의 전위차는, 트랜지스터(Tr32)의 베이스 단자와 입력단(IL) 간의 전위차보다 크다.
- [0102] 트랜지스터(Tr31)와 트랜지스터(Tr33)의 베이스 단자와, 입력단(IL)의 전위차가 상술한 바와 같이 발생함으로 인하여, 출력단(0b)이 음전압일 때, 트랜지스터(Tr31) 및 트랜지스터(Tr33) 중 트랜지스터(Tr33)는, 전압 출력형 회로(71)의 출력 전압에 따라 온 상태로 전환되고, 이에 따라 초음파 트랜스듀서(101a)에 충전된 전하로부터 발생된 전류가 접지로부터 출력단(0b)으로 흐르도록 한다. 더 상세한 설명은 이하에서 제공될 것이다.
- [0103] 트랜지스터(Tr32)와 트랜지스터(Tr34)의 베이스 단자와, 입력단(IL)의 전위차가 상술한 바와 같이 발생함으로 인하여, 출력단(0b)이 양전압일 때, 트랜지스터(Tr32) 및 트랜지스터(Tr34) 중 트랜지스터(Tr34)는, 전압 출력형 회로(71)의 출력 전압에 따라 온 상태로 전환되고, 이에 따라 초음파 트랜스듀서(101a)에 충전된 전하로부터 발생된 전류가 출력단(0b)으로부터 접지로 흐르도록 한다. 더 상세한 설명은 이하에서 제공될 것이다.
- [0104] 그리고 나서, 초음파 트랜스듀서 구동 회로(70)의 동작이 기술된다. 제 2 실시예에서와 같이, 도 12에 도시된 과정을 가지는 전압은, 전압 출력형 회로(71)에서 출력된다. 출력단(0b)이 접지 전압인 상태에서, 출력 전압이 시간 t_1 에서 전압 출력형 회로(71)로부터 입력단(IL)으로 공급되기 시작할 때, 입력단(IL)의 전압은 상승한다. 이러한 입력단(IL)의 전압 상승과 함께, 트랜지스터(Tr31)의 베이스-에미터 전압은 상승하고, 트랜지스터(Tr31)는 온 상태로 전환된다. 이는, 도 21에 도시된 바와 같이, 트랜지스터(Tr31)를 통하여 흐르는 전류(I31)를 생성하고, 출력단(0b)의 전압은 상승한다.
- [0105] 그리고 나서, 전압 출력형 회로(71)의 출력 전압이 시간 t_2 에서 피크에 도달한 후, 출력 전압이 떨어지기 시작하면, 트랜지스터(Tr31)는 트랜지스터(Tr31)의 베이스 전압이 감소됨으로 인하여 오프 상태로 전환된다. 전압 출력형 회로(71)의 출력 전압이 감소함에 따라, 트랜지스터(Tr32) 및 트랜지스터(Tr34)의 베이스 전압도 감소한다. 트랜지스터(Tr31)가 오프 상태로 전환되는 것은, 출력단(0b)의 전압의 상승을 중지시키기 때문에, 트랜지스터(Tr32) 및 트랜지스터(Tr34)의 베이스 전압이 낮아지는 것은, 트랜지스터(Tr32) 및 트랜지스터(Tr34)의 에미터 단자에 대한 베이스 단자의 전위차 증가를 야기한다.
- [0106] 여기서, 상술한 바와 같이, 트랜지스터(Tr34)의 베이스 단자와 입력단(IL) 간의 전위차는, 트랜지스터(Tr32)의 베이스 단자와 입력단(IL) 간의 전위차보다 크다. 따라서, 트랜지스터(Tr34)는, 트랜지스터(Tr32)보다 빨리 온 상태로 전환되고, 이에 따라 도 22에 도시된 바와 같이 트랜지스터(Tr34)를 통하여 흐르는 전류(I34)를 생성한다.
- [0107] 트랜지스터(Tr34)가 온 상태로 전환된 후, 전압 출력형 회로(71)의 출력 전압이 시간 t_3 에서 접지 전압으로 될 때까지, 트랜지스터(Tr34)의 에미터 단자에 대한 베이스 단자의 전압이 입력단(IL)에 대한 트랜지스터(Tr34)의 베이스 단자의 전압과 동일한 상태에서, 입력단(IL)의 전압과 출력단(0b)의 전압은 낮아진다. 전압 출력형 회로(71)의 출력 전압이 시간 t_3 에서 접지 전압으로 된 후 더 낮아지면, 트랜지스터(Tr32)의 에미터 단자에 대한 베이스 단자의 전압은 낮아지고, 출력단(0b)의 전압이 접지 전압으로 유지되기 때문에, 트랜지스터(Tr32)는 온 상태로 전환된다. 이는, 결과적으로, 도 23에 도시된 바와 같이, 트랜지스터(Tr32)를 통하여 흐르는 전류(I32)를 생성하고, 출력단(0b)의 전압은 낮아진다.
- [0108] 그리고 나서, 전압 출력형 회로(71)의 출력 전압이 최소로 된 후, 출력 전압이 상승하기 시작하면, 트랜지스터(Tr32)는, 트랜지스터(Tr32)의 베이스 전압의 상승으로 인하여 오프 상태로 전환된다. 전압 출력형 회로(71)의 출력 전압이 상승함에 따라, 트랜지스터(Tr31) 및 트랜지스터(Tr33)의 베이스 전압도 상승한다. 트랜지스터(Tr32)가 오프 상태로 전환되는 것은 출력단(0b)의 전압의 하강을 정지시키고, 트랜지스터(Tr31) 및 트랜지스터(Tr33)의 베이스 전압 상승은, 트랜지스터(Tr31) 및 트랜지스터(Tr33)의 에미터 단자에 대한 베이스 단자의 전위차 증가를 야기한다.
- [0109] 여기서, 상술한 바와 같이, 트랜지스터(Tr33)의 베이스 단자와 입력단(IL) 간의 전위차는, 트랜지스터(Tr31)의 베이스 단자와 입력단(IL) 간의 전위차보다 크다. 따라서, 트랜지스터(Tr33)는 트랜지스터(Tr31)보다 빨리 온 상태로 전환되고, 이에 따라 도 24에 도시된 바와 같이, 트랜지스터(Tr33)를 통하여 흐르는 전류(I33)를 생성한다.
- [0110] 트랜지스터(Tr33)가 온 상태로 전환된 후, 전압 출력형 회로(71)의 출력 전압이 시간 t_4 에서 접지 전압으로 될 때까지, 트랜지스터(Tr33)의 에미터 단자에 대한 베이스 단자 전압이 입력단(IL)에 대한 트랜지스터(Tr33)의 베이스 단자 전압과 동일한 상태에서, 입력단(IL)의 전압 및 출력단(0b)의 전압은 상승한다. 전압 출력형 회로

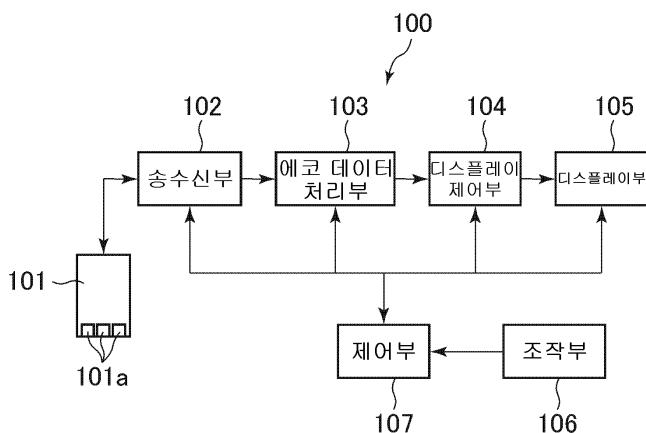
(71)의 출력 전압이 시간 t_4 에서 접지 전압으로 된 후, 출력 전압이 더 상승하면, 트랜지스터(Tr31)의 에미터 단자에 대한 베이스 단자 전압은 상승하고, 출력단(0b)의 전압이 접지 전압으로 유지되기 때문에, 트랜지스터(Tr31)는 온 상태로 다시 전환된다.

[0111] 본 실시예에 따른 초음파 트랜스듀서 구동 회로(50)에 따라, 출력단(0b)이 양전압일 때, 초음파 트랜스듀서(101a)에 충전된 전하로부터 발생된 전류는, 트랜지스터(Tr34)가 온 상태로 전환됨으로 인하여, 전류(I34)로서 출력단(0b)으로부터 접지로 흐른다. 출력단(0b)이 음전압일 때, 초음파 트랜스듀서(101a)에 충전된 전하로부터 생성된 전류는, 트랜지스터(Tr33)가 온 상태로 전환됨으로 인하여, 전류(I33)로서 접지로부터 출력단(0b)으로 흐른다.

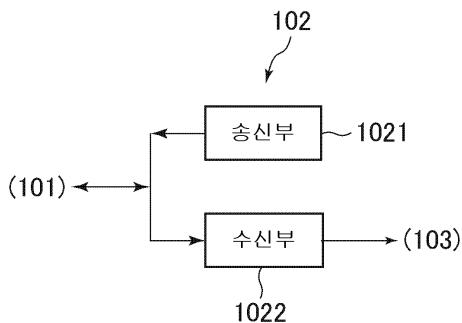
[0112] 본 발명은 실시예에 따라 기술되었지만, 본 발명에 대한 다양한 변형은 본 발명의 요지를 바꾸지 않고 가능하다는 것은 자명하다 할 것이다.

도면

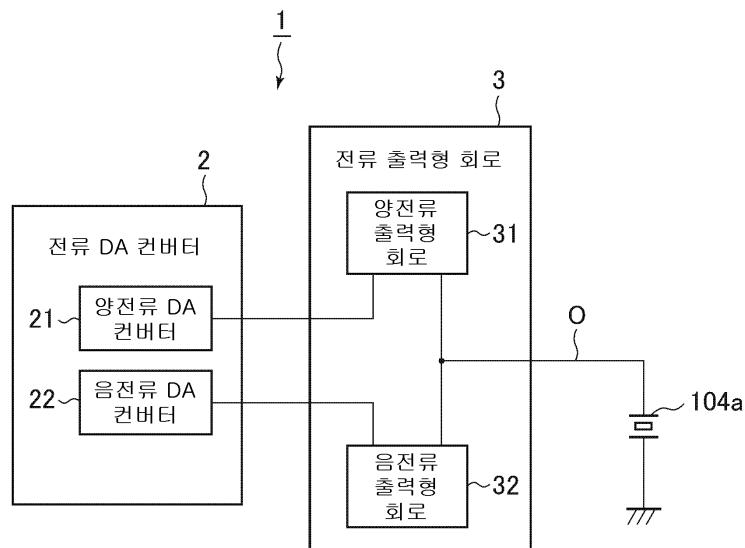
도면1



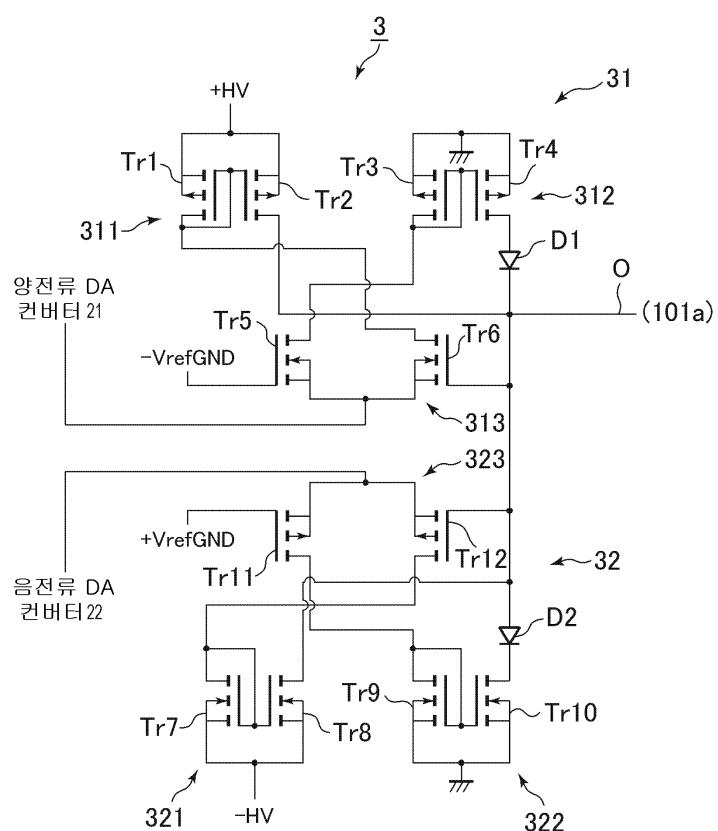
도면2



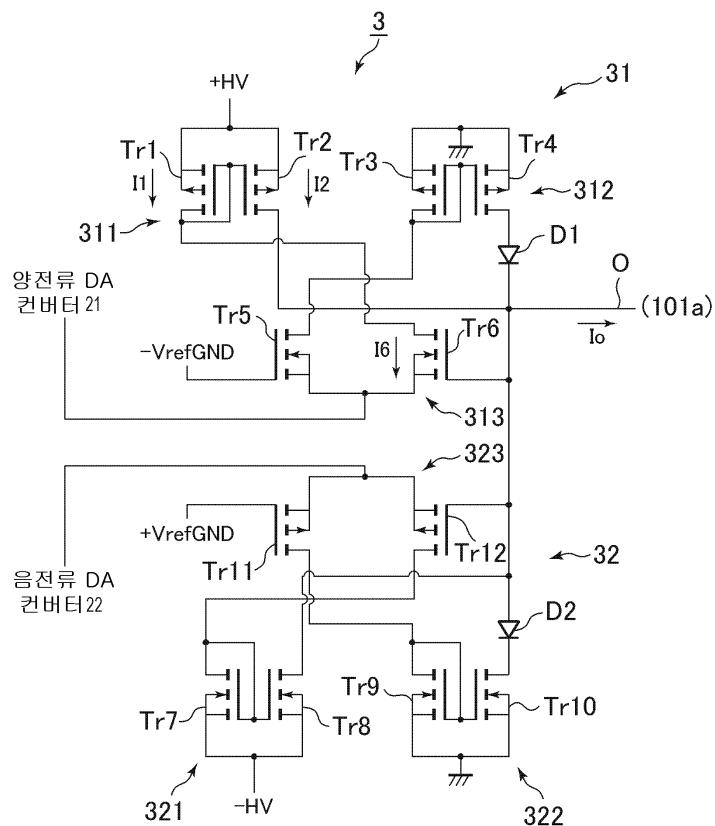
도면3



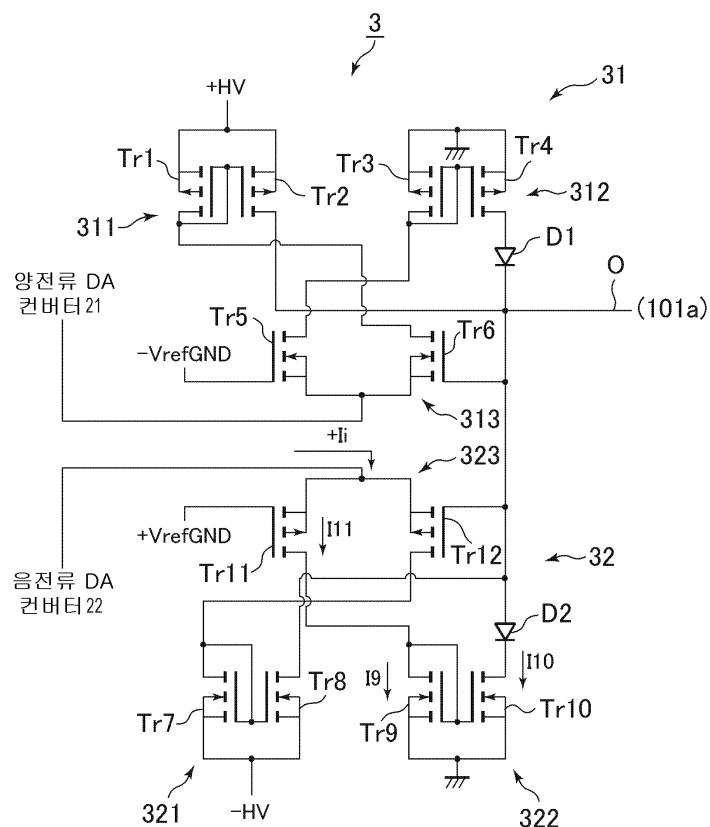
도면4



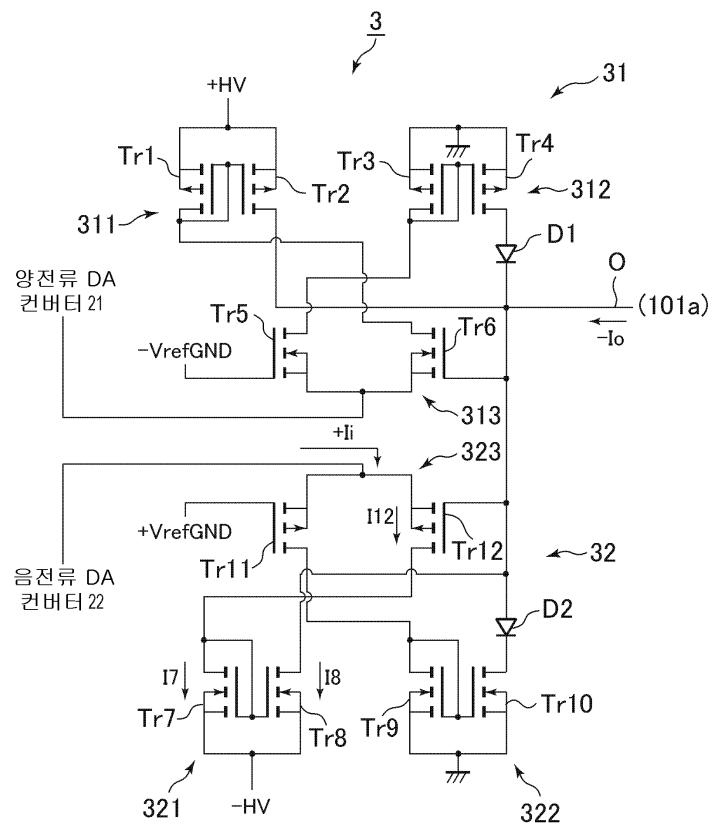
도면5



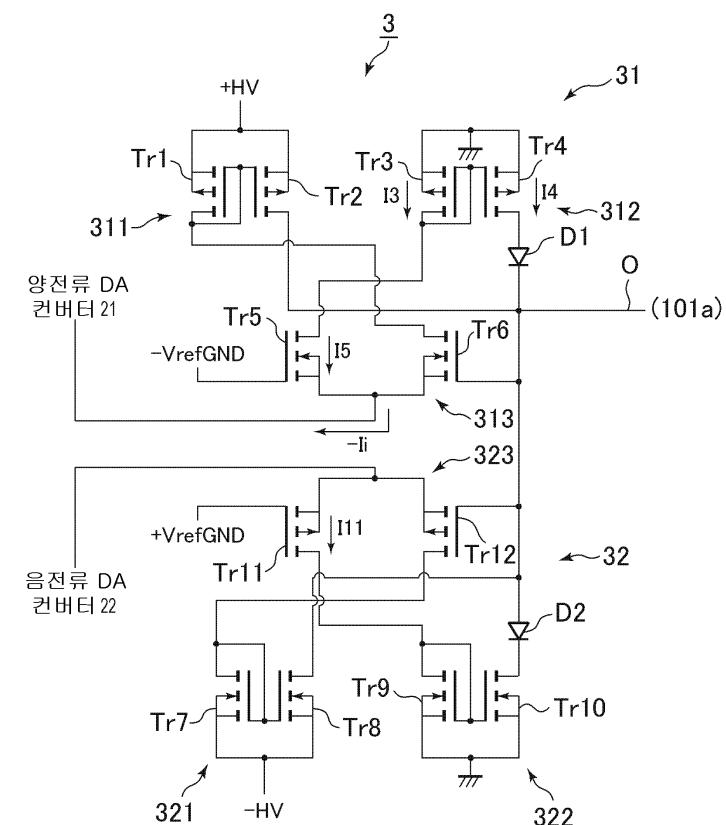
도면6



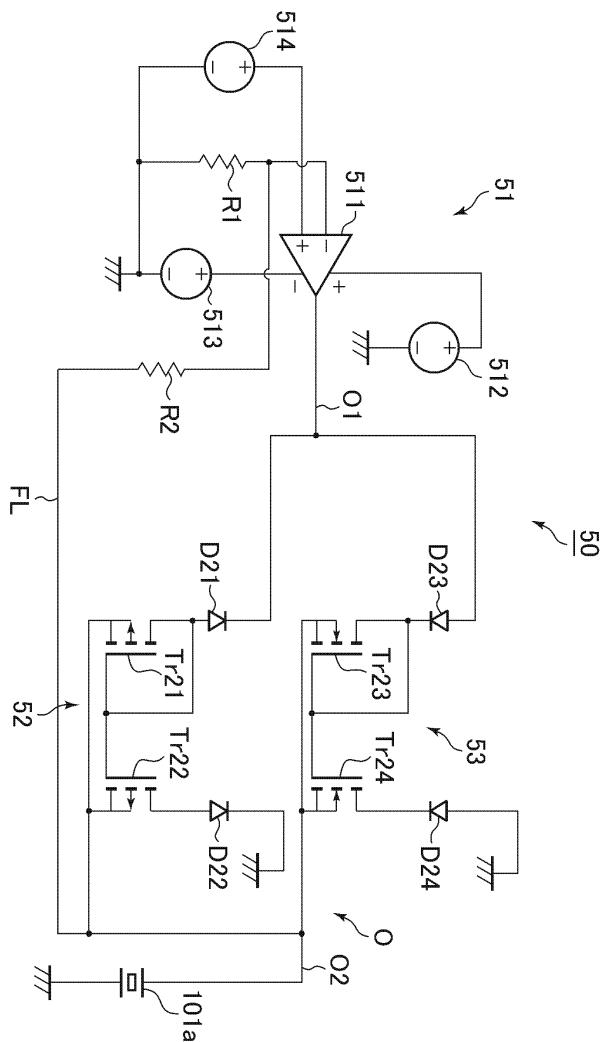
도면7



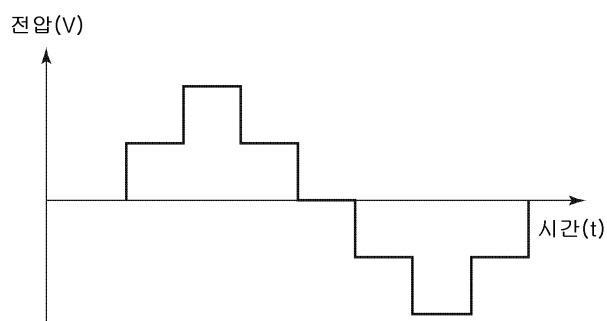
도면8



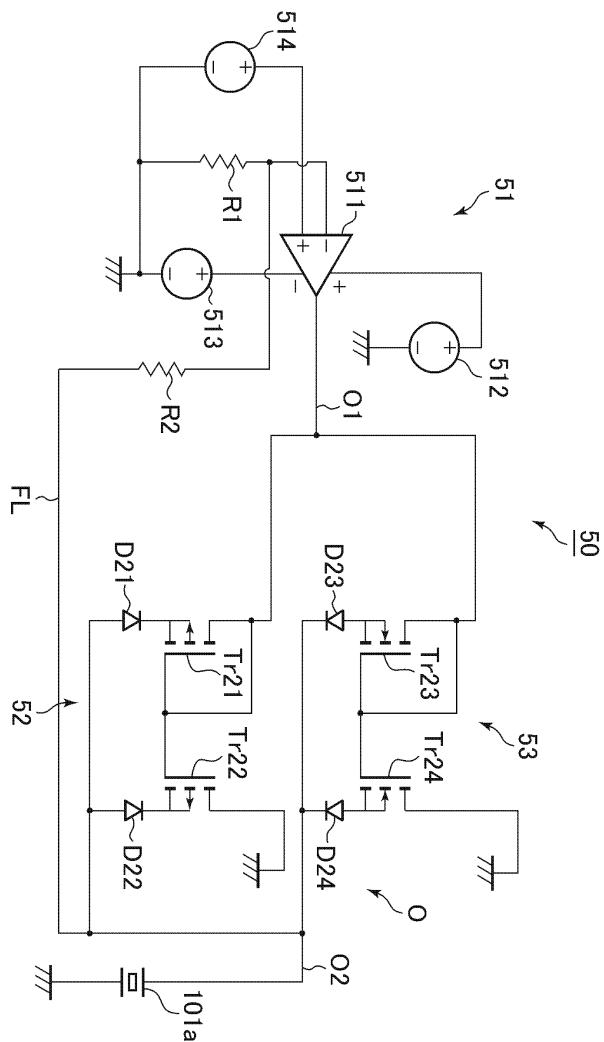
도면9



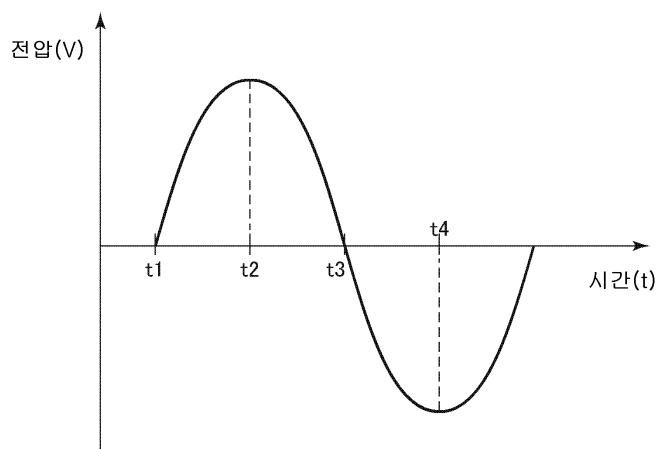
도면10



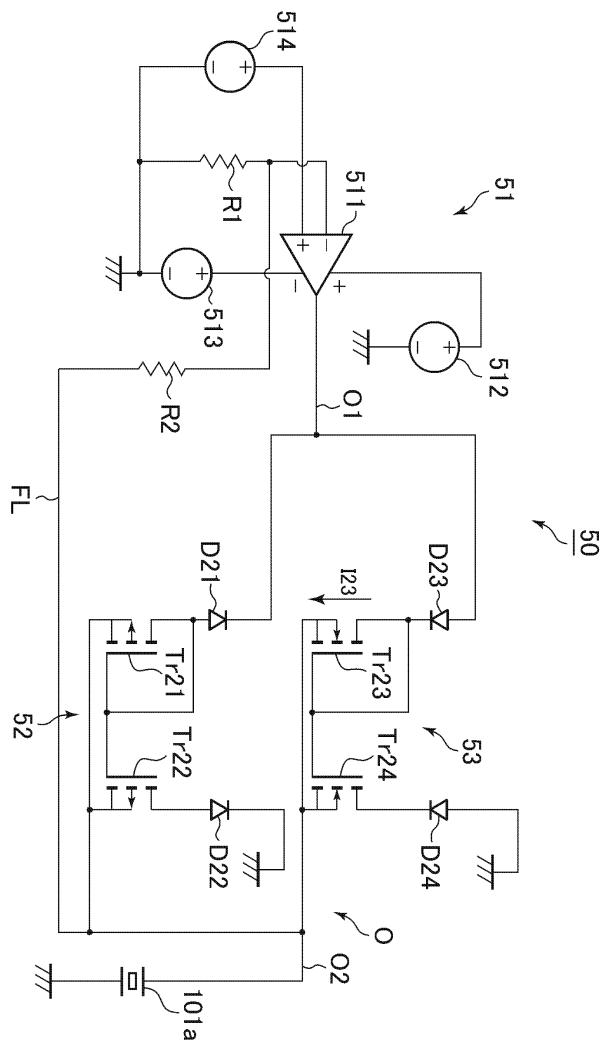
도면11



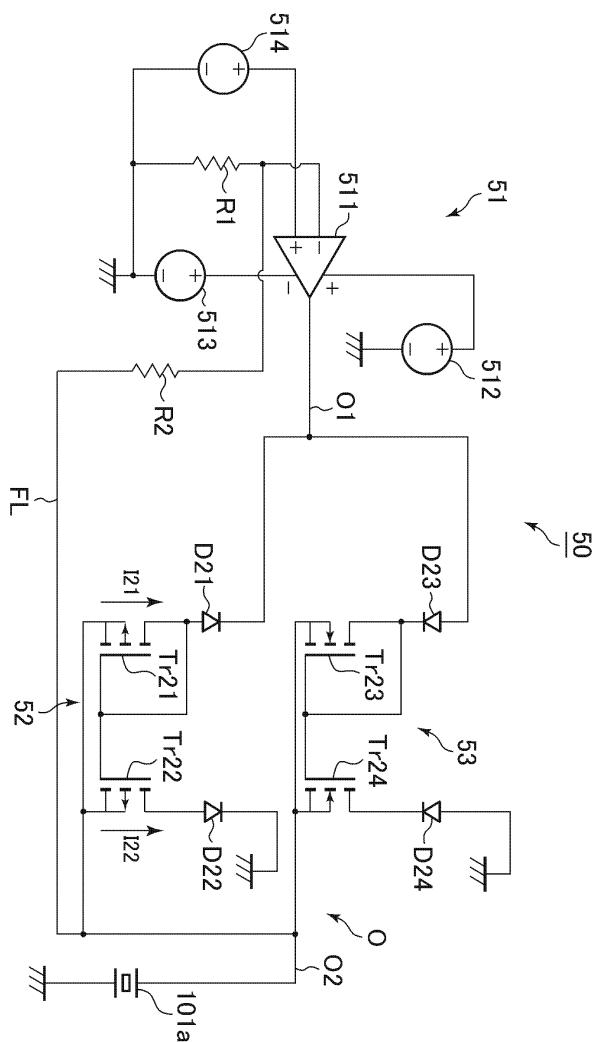
도면12



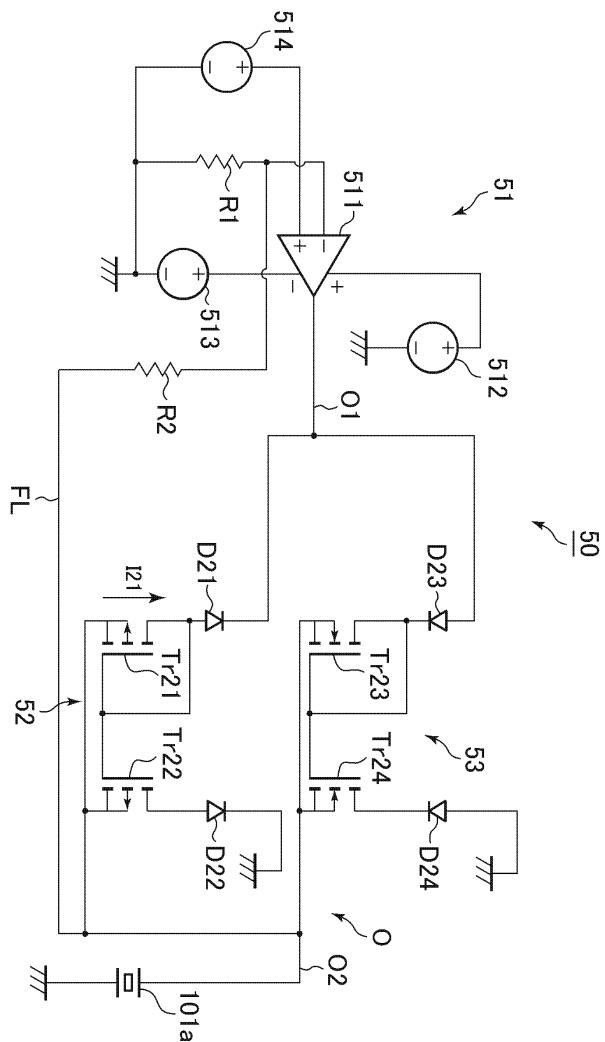
도면13



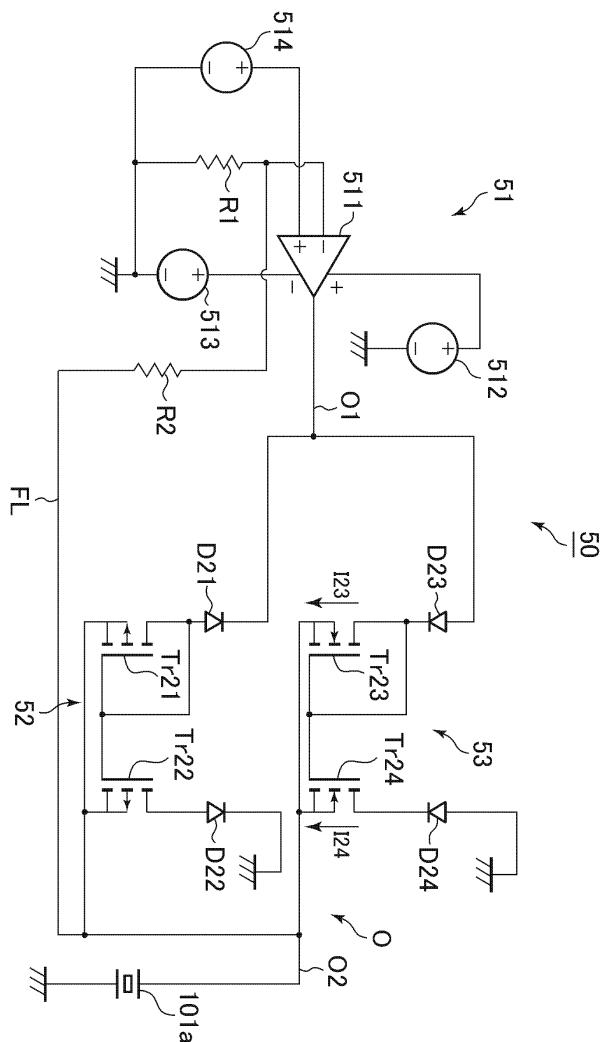
도면14



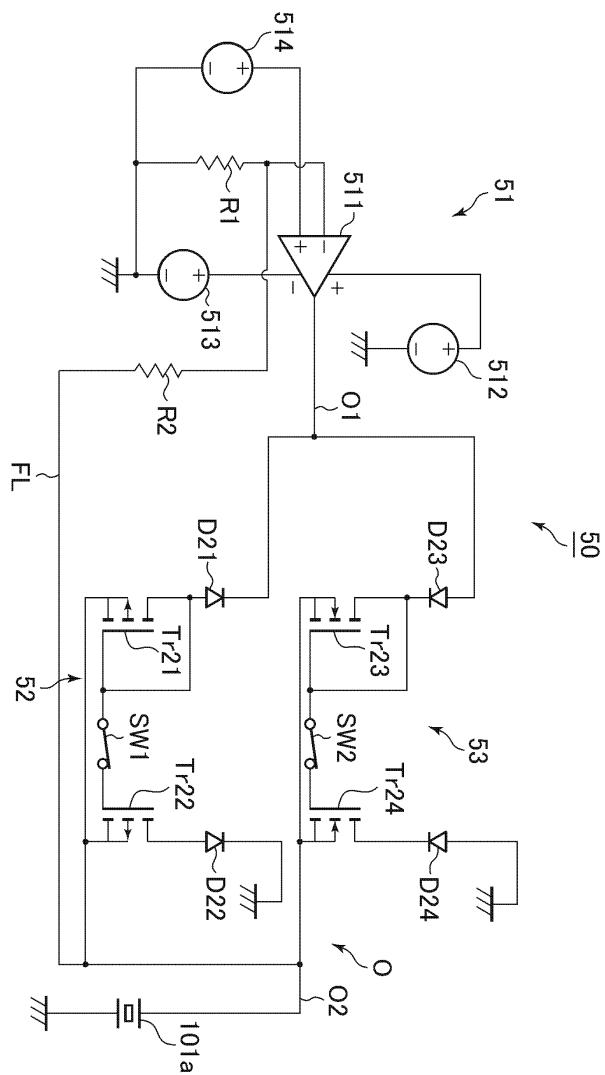
도면15



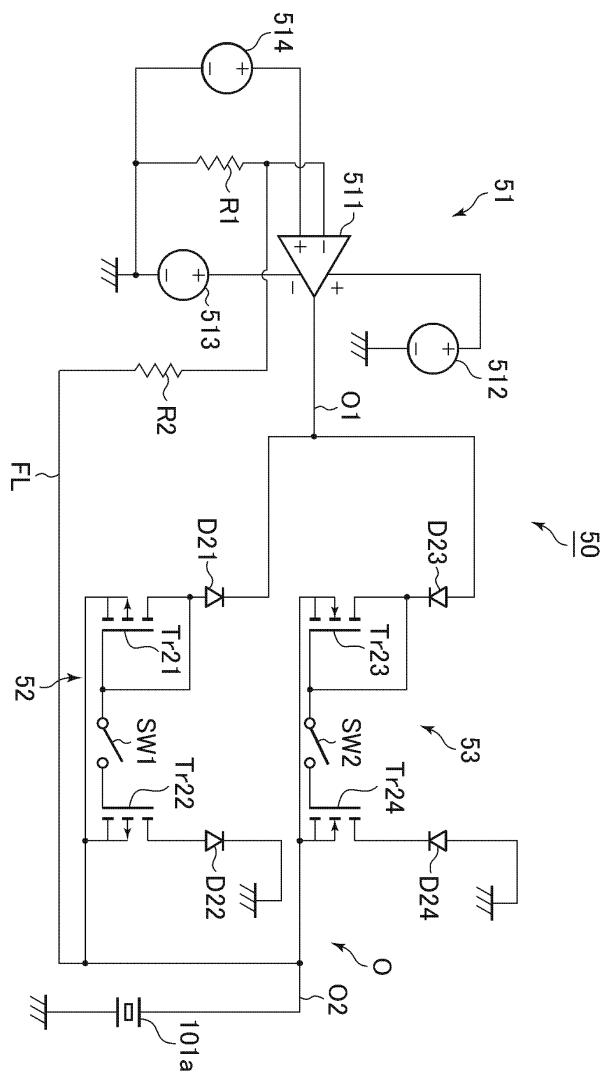
도면16



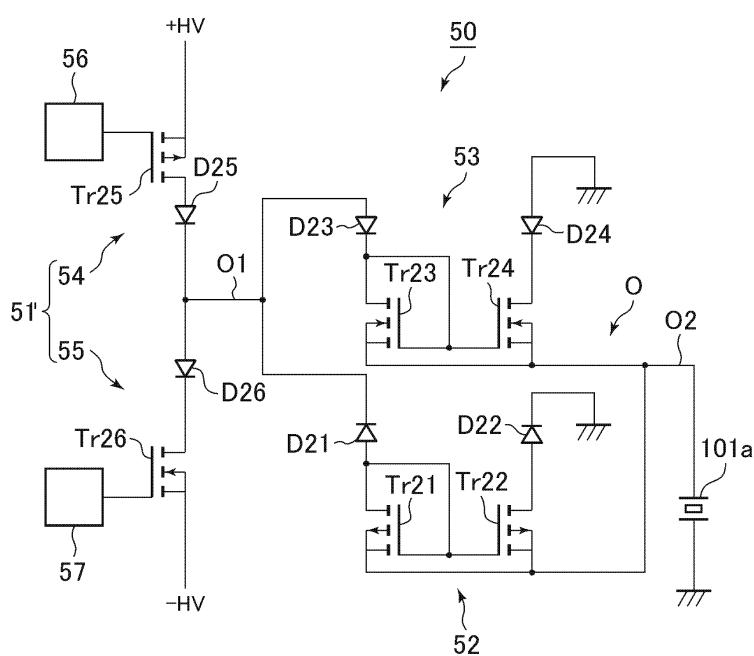
દોર્યાન 17



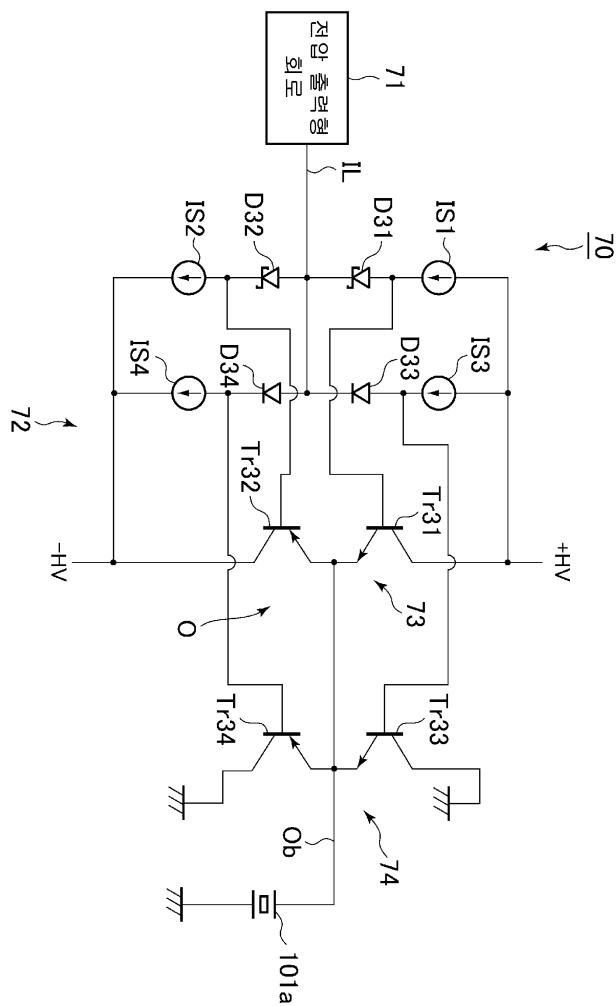
도면18



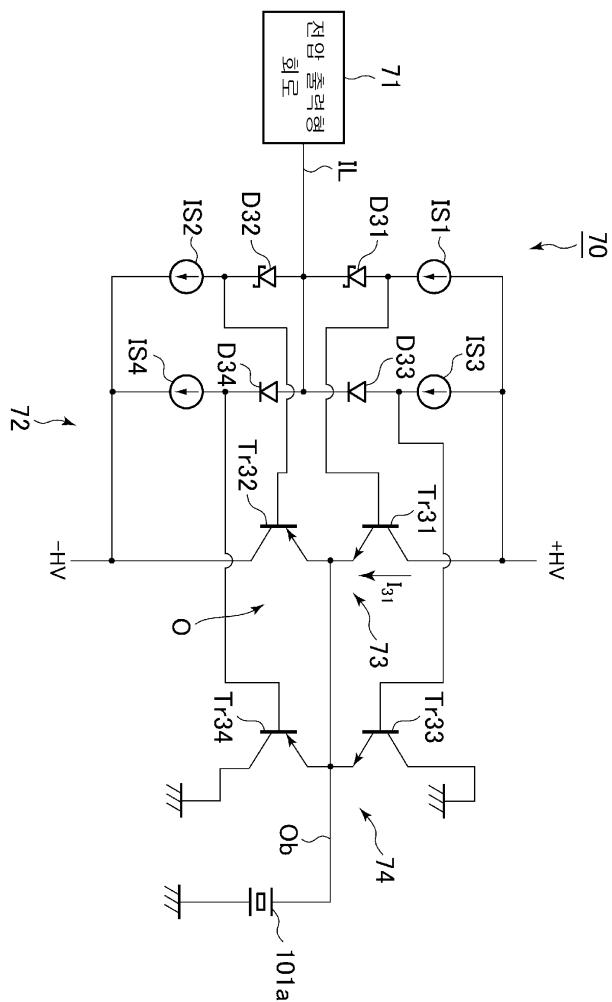
도면19



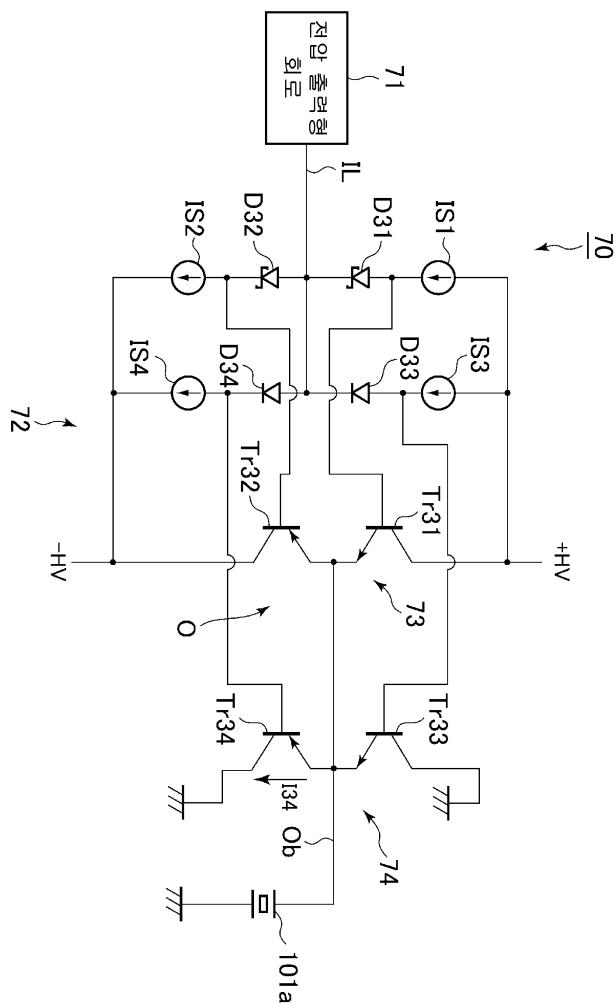
도면20



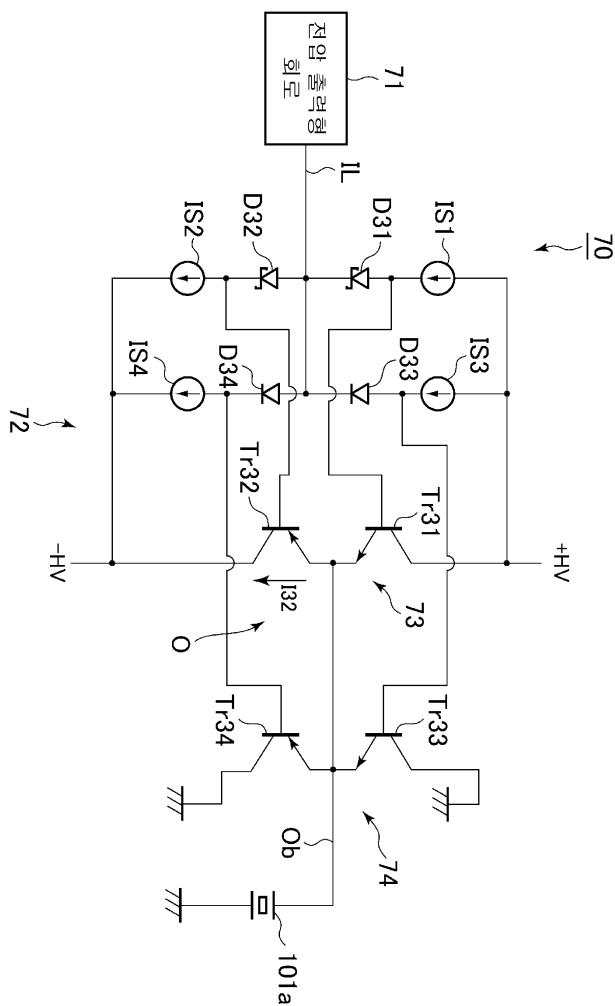
도면21



도면22



도면23



도면24

