

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号  
特許第6069848号  
(P6069848)

(45) 発行日 平成29年2月1日 (2017.2.1)

(24) 登録日 平成29年1月13日 (2017.1.13)

(51) Int.Cl.  
A 6 1 B 8/00 (2006.01)

F I  
A 6 1 B 8/00

請求項の数 13 (全 18 頁)

(21) 出願番号	特願2012-38362 (P2012-38362)	(73) 特許権者	000002369
(22) 出願日	平成24年2月24日 (2012.2.24)		セイコーエプソン株式会社
(65) 公開番号	特開2013-172801 (P2013-172801A)		東京都新宿区新宿四丁目1番6号
(43) 公開日	平成25年9月5日 (2013.9.5)	(74) 代理人	100104710
審査請求日	平成27年2月23日 (2015.2.23)		弁理士 竹腰 昇
		(74) 代理人	100090479
			弁理士 井上 一
		(74) 代理人	100124682
			弁理士 黒田 泰
		(72) 発明者	高橋 正輝
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	門田 宏
		最終頁に続く	

(54) 【発明の名称】 プローブヘッド、超音波プローブ、電子機器及び診断装置

(57) 【特許請求の範囲】

【請求項1】

超音波プローブのプローブ本体に接続されるプローブヘッドであって、  
ヘッドユニットと、  
被検体と接触する接触部材と、  
前記ヘッドユニットを格納するプローブ筐体と、  
を含み、  
前記ヘッドユニットは、  
前記超音波プローブの前記プローブ本体と当該ヘッドユニットとを電氣的に接続する接続部と、  
アレイ状に配置された複数の開口を有する基板と、前記開口に設けられる超音波トランスデューサー素子と、を有する超音波素子アレイを含み、前記接続部を介して前記プローブ本体が有する処理装置と電氣的に接続される素子チップと、  
前記素子チップを支持する支持部材と、  
前記接続部を介して前記処理装置に出力される前記処理装置の動作設定情報を、記憶する記憶部と、を含み、  
前記素子チップは、前記接触部材と前記支持部材との間に設けられ、  
前記ヘッドユニットは、前記ヘッドユニットの交換時に前記プローブ筐体から取り外し可能となるように前記プローブ筐体に格納され、  
前記支持部材の厚さは前記素子チップの素子厚よりも大きく、

10

20

前記記憶部は、前記支持部材の素子チップ配置面の裏面に配置されることを特徴とするプローブヘッド。

【請求項 2】

請求項 1 において、

前記素子チップと前記接触部材との間には、前記素子チップを保護する保護部材が設けられていることを特徴とするプローブヘッド。

【請求項 3】

請求項 1 又は 2 において、

前記処理装置は、

前記超音波素子アレイからの受信信号の受信処理を行うアナログフロントエンド部を有し、

前記記憶部は、

前記動作設定情報として、前記アナログフロントエンド部が有する低雑音増幅器及びプログラマブルゲインアンプの少なくとも一方のゲインを設定するゲイン設定情報を記憶することを特徴とするプローブヘッド。

【請求項 4】

請求項 3 において、

前記記憶部は、

前記動作設定情報として、前記アナログフロントエンド部が有するローパスフィルターの周波数特性を設定する周波数特性設定情報を記憶することを特徴とするプローブヘッド。

【請求項 5】

請求項 1 乃至 4 のいずれかにおいて、

前記記憶部は、

前記超音波プローブのプローブ対象に対応する前記動作設定情報を記憶することを特徴とするプローブヘッド。

【請求項 6】

請求項 5 において、

前記超音波プローブの前記プローブ対象に対応する前記動作設定情報は、超音波診断画像処理に対応する動作設定情報、又は血圧測定処理に対応する動作設定情報であることを特徴とするプローブヘッド。

【請求項 7】

請求項 1 乃至 6 のいずれかにおいて、

前記接続部は、前記プローブ本体に接続される複数の接続端子を有し、

前記支持部材の第 1 の面側に前記記憶部と前記複数の接続端子とが設けられ、

前記支持部材の前記第 1 の面の裏面となる前記素子チップ配置面である第 2 の面側に前記素子チップが支持されることを特徴とするプローブヘッド。

【請求項 8】

請求項 1 乃至 6 のいずれかにおいて、

前記接続部は、

前記プローブ本体に接続される複数の接続端子を有し、前記支持部材の第 1 の面側に設けられる少なくとも 1 つのコネクタと、

前記コネクタと前記素子チップとを接続する配線が形成される少なくとも 1 つのフレキシブル基板と、を有し、

前記支持部材の前記第 1 の面の裏面である第 2 の面側に前記素子チップが支持され、

前記フレキシブル基板は、前記支持部材の前記第 2 の面から、前記支持部材の側面を辿って、前記支持部材の前記第 1 の面に沿うように設けられることを特徴とするプローブヘッド。

【請求項 9】

請求項 8 において、

10

20

30

40

50

前記フレキシブル基板に前記記憶部が設けられることを特徴とするプローブヘッド。

【請求項 1 0】

前記プローブ本体と、

前記プローブ本体に脱着可能な請求項 1 乃至 9 のいずれかに記載のプローブヘッドとを含むことを特徴とする超音波プローブ。

【請求項 1 1】

請求項 1 0 において、

前記プローブ本体は、

前記処理装置を有し、

前記処理装置は、

前記超音波素子アレイからの受信信号の受信処理を行う前記アナログフロントエンド部と、

前記超音波素子アレイに対して駆動信号を出力する送信部と、

前記アナログフロントエンド部及び前記送信部の制御を行う制御部とを有し、

前記制御部は、

前記ヘッドユニットの前記記憶部から読み出された前記動作設定情報に基づいて、前記アナログフロントエンド部及び前記送信部の動作を設定することを特徴とする超音波プローブ。

【請求項 1 2】

請求項 1 乃至 9 のいずれかに記載のプローブヘッドを含むことを特徴とする電子機器。

【請求項 1 3】

請求項 1 乃至 9 のいずれかに記載のプローブヘッドと、

表示用画像データを表示する表示部とを含むことを特徴とする診断装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、プローブヘッド、超音波プローブ、電子機器及び診断装置等に関する。

【背景技術】

【0 0 0 2】

対象物に向けて超音波を照射し、対象物内部における音響インピーダンスの異なる界面からの反射波を受信するための装置として、例えば人体の内部を検査するための超音波診断装置が知られている。超音波診断装置に用いられる超音波プローブとして、例えば特許文献 1 には圧電素子をマトリックスアレイ状に配列して超音波ビームを放射させる手法が開示されている。

【0 0 0 3】

しかしながらこの手法では、異なる診断対象に応じてプローブを交換した場合に、プローブ内の処理装置等の動作設定をユーザー自身が行う必要があるなどの問題がある。

【先行技術文献】

【特許文献】

【0 0 0 4】

【特許文献 1】特開 2 0 0 7 - 1 4 2 5 5 5 号公報

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 5】

本発明の幾つかの態様によれば、交換可能で自動的に動作設定ができるヘッドユニット、超音波プローブ、電子機器及び診断装置等を提供できる。

【課題を解決するための手段】

【0 0 0 6】

本発明の一態様は、超音波プローブのヘッドユニットであって、超音波プローブのプローブ本体と当該ヘッドユニットとを電氣的に接続する接続部と、アレイ状に配置された複

10

20

30

40

50

数の開口を有する基板と、前記複数の開口の各開口ごとに各超音波トランスデューサー素子が設けられる複数の超音波トランスデューサー素子と、を有する超音波素子アレイを含み、前記接続部を介して前記プローブ本体が有する処理装置と電氣的に接続される素子チップと、前記接続部を介して前記処理装置に出力される前記処理装置の動作設定情報を、記憶する記憶部とを含むヘッドユニットに係する。

【0007】

本発明の一態様によれば、接続部によりヘッドユニットをプローブ本体に脱着可能にすることができる。さらに記憶部に記憶された動作設定情報に基づいて処理装置の動作設定を行うことができるから、ヘッドユニットをプローブ本体に装着することにより、ヘッドユニットの用途などに対応する動作設定を行うことができる。その結果、ヘッドユニットを交換することにより、例えば異なる診断対象に適した動作設定を自動で行うことなどが可能になる。

10

【0008】

また本発明の一態様では、前記処理装置は、前記超音波素子アレイからの受信信号の受信処理を行うアナログフロントエンド部を有し、前記記憶部は、前記動作設定情報として、前記アナログフロントエンド部が有する低雑音増幅器及びプログラマブルゲインアンプの少なくとも一方のゲインを設定するゲイン設定情報を記憶してもよい。

【0009】

このようにすれば、記憶部に記憶された動作設定情報に基づいて、アナログフロントエンド部のゲインを設定することができるから、ヘッドユニットの用途などに応じたゲインを設定することができる。

20

【0010】

また本発明の一態様では、前記記憶部は、前記動作設定情報として、前記アナログフロントエンド部が有するローパスフィルターの周波数特性を設定する周波数特性設定情報を記憶してもよい。

【0011】

このようにすれば、記憶部に記憶された動作設定情報に基づいて、アナログフロントエンド部の周波数特性を設定することができるから、ヘッドユニットの用途などに応じた周波数特性を設定することができる。

【0012】

30

また本発明の一態様では、前記記憶部は、前記超音波プローブのプローブ対象に対応する前記動作設定情報を記憶してもよい。

【0013】

このようにすれば、記憶部に記憶された動作設定情報に基づいて、超音波プローブのプローブ対象に対応する動作設定を行うことができるから、例えば異なる診断対象に適した動作設定を自動で行うことなどが可能になる。

【0014】

また本発明の一態様では、前記超音波プローブのプローブ対象に対応する前記動作設定情報は、超音波診断画像処理に対応する動作設定情報、又は血圧測定処理に対応する動作設定情報であってもよい。

40

【0015】

このようにすれば、第1のヘッドユニットの記憶部100には超音波診断画像処理に対応する動作設定情報を記憶し、第2のヘッドユニットには血圧測定処理に対応する動作設定情報を記憶することができる。こうすることで、第1のヘッドユニットを装着した場合には、超音波診断画像処理に対応する動作設定を行い、第2のヘッドユニットを装着した場合には、血圧測定処理に対応する動作設定を行うことができる。

【0016】

また本発明の一態様では、前記素子チップ及び前記記憶部を支持する支持部材を含んでもよい。

【0017】

50

このようにすれば、支持部材により素子チップ及び記憶部をプローブ筐体内に支持することができる。

【0018】

また本発明の一態様では、前記接続部は、前記プローブ本体に接続される複数の接続端子を有し、前記支持部材の第1の面側に前記記憶部と前記複数の接続端子とが設けられ、前記支持部材の前記第1の面の裏面である第2の面側に前記素子チップが支持されてもよい。

【0019】

このようにすれば、素子チップが支持される第2の面側から超音波を放射することができる。また、接続部が設けられる第1の面側をプローブ本体の方向に向けることができるから、プローブ本体に妨げられることなく超音波を放射することができる。

10

【0020】

また本発明の一態様では、前記接続部は、前記複数の接続端子を有するコネクタと、前記コネクタと前記素子チップとを接続する配線が形成されるフレキシブル基板とを有し、前記フレキシブル基板に前記記憶部が設けられてもよい。

【0021】

このようにすれば、コネクタを支持部材の第1の面側に設け、コネクタと支持部材の第2の面側に支持された素子チップとをフレキシブル基板によって接続することができる。また、記憶部とコネクタとをフレキシブル基板によって接続することができる。こうすることで、素子チップ及び記憶部をプローブ本体と電氣的に接続することができる。

20

【0022】

本発明の他の態様は、前記プローブ本体と、前記プローブ本体に脱着可能な上記いずれかに記載のヘッドユニットとを含む超音波プローブに関係する。

【0023】

また本発明の他の態様では、前記プローブ本体は、前記処理装置を有し、前記処理装置は、前記超音波素子アレイからの受信信号の受信処理を行う前記アナログフロントエンド部と、前記超音波素子アレイに対して駆動信号を出力する送信部と、前記アナログフロントエンド部及び前記送信部の制御を行う制御部とを有し、前記制御部は、前記ヘッドユニットの前記記憶部から読み出された前記動作設定情報に基づいて、前記アナログフロントエンド部及び前記送信部の動作を設定してもよい。

30

【0024】

このようにすれば、記憶部に記憶された動作設定情報に基づいて、アナログフロントエンド部及び送信部の動作設定を行うことができるから、ヘッドユニットを交換することで、例えば異なる診断対象に適した動作設定を自動で行うことなどが可能になる。

【0025】

本発明の他の態様は、上記いずれかに記載のヘッドユニットを含む電子機器に関係する。

【0026】

本発明の他の態様は、上記いずれかに記載のヘッドユニットと、表示用画像データを表示する表示部とを含む診断装置に関係する。

40

【図面の簡単な説明】

【0027】

【図1】図1(A)、図1(B)は、超音波トランスデューサー素子の基本的な構成例。

【図2】素子チップの第1の構成例。

【図3】素子チップの第2の構成例。

【図4】ヘッドユニットの第1の構成例。

【図5】ヘッドユニットの第2の構成例。

【図6】図6(A)、図6(B)、図6(C)は、ヘッドユニットの第2の構成例の詳細な構成例。

【図7】図7(A)、図7(B)は、超音波プローブの構成例。

50

【図 8】処理装置の基本的な構成例。

【図 9】超音波診断画像処理及び血圧測定処理に対応する動作設定の一例。

【図 10】電子機器の基本的な構成例。

【発明を実施するための形態】

【0028】

以下、本発明の好適な実施の形態について詳細に説明する。なお以下に説明する本実施形態は特許請求の範囲に記載された本発明の内容を不当に限定するものではなく、本実施形態で説明される構成の全てが本発明の解決手段として必須であるとは限らない。

【0029】

#### 1. 超音波トランスデューサー素子

10

図 1 (A)、図 1 (B) に、本実施形態のヘッドユニットに含まれる超音波トランスデューサー素子 (超音波素子) U E の基本的な構成例を示す。本実施形態の超音波トランスデューサー素子 U E は、第 1 電極層 E L 1、圧電体層 P E、第 2 電極層 E L 2、メンブレン (支持部材) M B、空洞領域 (空洞部) C A V を含む。なお、本実施形態の超音波トランスデューサー素子 U E は図 1 の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

【0030】

図 1 (A) は、基板 (シリコン基板) S U B に形成された超音波トランスデューサー素子 U E の、素子形成面側の基板に垂直な方向から見た平面図である。図 1 (B) は、図 1 (A) の A - A' に沿った断面を示す断面図である。

20

【0031】

第 1 電極層 E L 1 は、メンブレン M B の上層に例えば金属薄膜で形成される。この第 1 電極層 (下部電極層) E L 1 は、図 1 (A) に示すように素子形成領域の外側へ延長され、隣接する超音波トランスデューサー素子 U E に接続される配線であってもよい。

【0032】

圧電体層 P E は、例えば P Z T (ジルコン酸チタン酸鉛) 薄膜により形成され、第 1 電極層 E L 1 の少なくとも一部を覆うように設けられる。なお、圧電体層 P E の材料は、P Z T に限定されるものではなく、例えばチタン酸鉛 ( $PbTiO_3$ )、ジルコン酸鉛 ( $PbZrO_3$ )、チタン酸鉛ランタン ( $(Pb, La)TiO_3$ ) などを用いてもよい。

30

【0033】

第 2 電極層 (上部電極層) E L 2 は、例えば金属薄膜で形成され、圧電体層 P E の少なくとも一部を覆うように設けられる。この第 2 電極層 E L 2 は、図 1 (A) に示すように素子形成領域の外側へ延長され、隣接する超音波トランスデューサー素子 U E に接続される配線であってもよい。

【0034】

メンブレン M B は、例えば  $SiO_2$  薄膜と  $ZrO_2$  薄膜との 2 層構造により空洞領域 C A V の上層に設けられる。このメンブレン M B は、圧電体層 P E 及び第 1、第 2 電極層 E L 1、E L 2 を支持すると共に、圧電体層 P E の伸縮に従って振動し、超音波を発生させることができる。

40

【0035】

空洞領域 C A V は、シリコン基板 S U B の裏面 (素子が形成されない面) 側から反応性イオンエッチング (R I E) 等によりエッチングすることで形成される。この空洞領域 C A V の開口部 O P より超音波が放射される。

【0036】

超音波トランスデューサー素子 U E の第 1 の電極は、第 1 電極層 E L 1 により形成され、第 2 の電極は、第 2 電極層 E L 2 により形成される。具体的には、第 1 電極層 E L 1 のうちの圧電体層 P E に覆われた部分が第 1 の電極を形成し、第 2 電極層 E L 2 のうちの圧電体層 P E を覆う部分が第 2 の電極を形成する。即ち、圧電体層 P E は、第 1 の電極と第 2 の電極に挟まれて設けられる。

50

## 【0037】

圧電体層PEは、第1の電極と第2の電極との間、即ち第1電極層EL1と第2電極層EL2との間に電圧が印加されることで、面内方向に伸縮する。圧電体層PEの一方の面は第1電極層EL1を介してメンブレンMBに接合されているが、他方の面には第2電極層EL2が形成されるものの、第2電極層EL2上には他の層が形成されない。そのため圧電体層PEのメンブレンMB側が伸縮しにくく、第2電極層EL2側が伸縮し易くなる。従って、圧電体層PEに電圧を印加すると、空洞領域CAV側に凸となる撓みが生じ、メンブレンMBを撓ませる。圧電体層PEに交流電圧を印加することで、メンブレンMBが膜厚方向に対して振動し、このメンブレンMBの振動により超音波が開口部OPから放射される。圧電体層PEに印加される電圧は、例えば10～30Vであり、周波数は例えば1～10MHzである。

10

## 【0038】

## 2. 素子チップ

図2に、本実施形態のヘッドユニットに含まれる素子チップ200の第1の構成例を示す。第1の構成例の素子チップ200は、超音波素子アレイUARを含む。超音波素子アレイUARは、アレイ状に配置された複数の開口を有する基板と、複数の開口の各開口ごとに各超音波トランスデューサー素子が設けられる複数の超音波トランスデューサー素子UEとを有する。超音波素子アレイUARは、第1～第n（nは2以上の整数）の信号線LX1～LXn、第1～第m（mは2以上の整数）のコモン電極線LY1～LYmをさらに含む。また、素子チップ200は、第1～第nの信号端子X1～Xn及びコモン端子COMをさらに含む。図2では、例としてm=8、n=12の場合を示すが、これ以外の値であってもよい。なお、本実施形態の素子チップ200は図2の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

20

## 【0039】

超音波素子アレイUARは、例えばm行n列のマトリックスアレイ状（広義にはアレイ状）に配置される複数の超音波トランスデューサー素子（超音波素子）UEを含む。超音波トランスデューサー素子UEは、例えば図1（A）、図1（B）に示した構成とすることができる。具体的には、図2に示すように、第3の方向D3に向かって第1行～第8行（広義には第m行）の超音波トランスデューサー素子UEが配置され、第3の方向D3に交差する第1の方向D1に向かって第1列～第12列（広義には第n列）の超音波トランスデューサー素子UEが配置される。なお、以下の説明において、超音波トランスデューサー素子UEのアレイ内での位置を特定する場合には、例えば第4行第6列に位置する超音波トランスデューサー素子をUE46と表記する。

30

## 【0040】

超音波トランスデューサー素子（超音波素子）UEの配置は、図2に示すm行n列のマトリックス配置に限定されない。例えば奇数番目の列にm個の超音波トランスデューサー素子が配置され、偶数番目の列にm-1個の超音波トランスデューサー素子が配置される、いわゆる千鳥配置であってもよい。

## 【0041】

第1～第8（広義には第m）のコモン電極線LY1～LY8は、超音波素子アレイUARにおいて第1の方向D1又は第2の方向D2に沿って配線される。第1～第8のコモン電極線LY1～LY8のうちの第i（iは1～8である整数）のコモン電極線LYiは、超音波素子アレイUARの第i行に配置される超音波トランスデューサー素子UEがそれぞれ有する第1の電極及び第2の電極のうちの一方の電極に接続される。

40

## 【0042】

第1～第12（広義には第n）の信号線LX1～LX12は、超音波素子アレイUARにおいて第3の方向D3又は第4の方向D4に沿って配線される。第1～第12の信号線LX1～LX12のうちの第j（jは1～12である整数）の信号線LXjは、超音波素子アレイUARの第j列に配置される超音波トランスデューサー素子UEがそれぞれ

50

有する第 1 の電極及び第 2 の電極のうち的一方とは異なる他方の電極に接続される。

【 0 0 4 3 】

具体的には、例えば図 2 に示す超音波トランスデューサー素子 U E 1 1 については、第 1 の電極が信号線 L X 1 に接続され、第 2 の電極が第 1 のコモン電極線 L Y 1 に接続される。また、例えば図 2 に示す超音波トランスデューサー素子 U E 4 6 については、第 1 の電極が第 6 の信号線 L X 6 に接続され、第 2 の電極が第 4 のコモン電極線 L Y 4 に接続される。

【 0 0 4 4 】

第 1 ~ 第 1 2 ( 広義には第 n ) の信号端子 X 1 ~ X 1 2 は、例えば素子チップ 2 0 0 の第 3 の方向 D 3 の辺側に設けられ、第 1 ~ 第 1 2 の信号線 L X 1 ~ L X 1 2 が接続される。超音波を放射する送信期間には、超音波トランスデューサー素子 U E を駆動する駆動信号が信号端子 X 1 ~ X 1 2 に入力される。また、超音波エコー信号を受信する受信期間には、超音波トランスデューサー素子 U E からの受信信号が信号端子 X 1 ~ X 1 2 から出力される。

【 0 0 4 5 】

コモン端子 C O M は、例えば素子チップ 2 0 0 の第 3 の方向 D 3 の辺側に設けられ、第 1 ~ 第 8 のコモン電極線 L Y 1 ~ L Y 8 が共通接続される。コモン端子 C O M には、コモン電圧が供給される。このコモン電圧は一定の直流電圧であればよく、0 V 即ちグランド電位 ( 接地電位 ) でなくてもよい。

【 0 0 4 6 】

図 3 に、本実施形態のヘッドユニットに含まれる素子チップ 2 0 0 の第 2 の構成例を示す。第 2 の構成例の素子チップ 2 0 0 は、超音波素子アレイ U A R、第 1 ~ 第 n ( n は 2 以上の整数 ) の信号線 L X 1 ~ L X n、第 1 ~ 第 m ( m は 2 以上の整数 ) のコモン電極線 L Y 1 ~ L Y m、第 1 の辺側の第 1 ~ 第 n の信号端子 ( 広義には第 1 のチップ端子群 ) X 1 ~ X n、第 2 の辺側の第 1 ~ 第 n の信号端子 ( 広義には第 2 のチップ端子群 ) X 1 ' ~ X n ' 及びコモン端子 C O M を含む。図 3 では、例として m = 8、n = 1 2 の場合を示すが、これ以外の値であってもよい。なお、本実施形態の素子チップ 2 0 0 は図 3 の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

【 0 0 4 7 】

超音波素子アレイ U A R、第 1 ~ 第 8 ( 広義には第 m ) のコモン電極線 L Y 1 ~ L Y 8 及びコモン端子 C O M は、上述した第 1 の構成例 ( 図 2 ) と同じであるから、ここでは詳細な説明を省略する。

【 0 0 4 8 】

第 1 ~ 第 1 2 ( 広義には第 n ) の信号線 L X 1 ~ L X 1 2 は、超音波素子アレイ U A R において第 3 の方向 D 3 又は第 4 の方向 D 4 に沿って配線される。信号線 L X 1 ~ L X 1 2 の一端は素子チップ 2 0 0 の第 1 の辺 ( 第 3 の方向 D 3 側の辺 ) 側に設けられる信号端子 X 1 ~ X 1 2 に接続され、他端は素子チップ 2 0 0 の第 1 の辺に対向する第 2 の辺 ( 第 4 の方向 D 4 側の辺 ) 側に設けられる信号端子 X 1 ' ~ X 1 2 ' に接続される。

【 0 0 4 9 】

第 1 の辺側の第 1 ~ 第 1 2 ( 広義には第 n ) の信号端子 X 1 ~ X 1 2 は、素子チップ 2 0 0 の第 1 の辺 ( 第 3 の方向 D 3 側の辺 ) 側に設けられ、信号線 L X 1 ~ L X 1 2 の一端が接続される。また、第 2 の辺側の第 1 ~ 第 n の信号端子 X 1 ' ~ X n ' は、素子チップ 2 0 0 の第 1 の辺に対向する第 2 の辺 ( 第 4 の方向 D 4 側の辺 ) 側に設けられ、信号線 L X 1 ~ L X 1 2 の他端が接続される。

【 0 0 5 0 】

素子チップ 2 0 0 の第 1 の辺側に設けられる信号端子 X 1 ~ X 1 2 と素子チップ 2 0 0 の第 2 の辺側に設けられる信号端子 X 1 ' ~ X 1 2 ' とに、複数の超音波トランスデューサー素子 U E を駆動する駆動信号が入力される。このようにすることで、信号線 L X 1 ~ L X 1 2 の一端だけに駆動信号が入力される場合と比較して、信号線 L X 1 ~ L X 1 2 の

10

20

30

40

50



配線抵抗に起因する駆動信号電圧の降下が低減されるから、より高い放射強度（放射音圧）を得ることができる。

【 0 0 5 1 】

なお、図 2、図 3 に従って本実施形態の素子チップ 2 0 0 の構成例を説明したが、信号端子及びコモン端子の配置は図 2、図 3 に示すものに限定されない。例えばコモン端子を信号端子 X 1 ~ X 1 2 の第 1 の方向 D 1 側に設けてもよいし、或いは第 2 の辺側の信号端子 X 1 ' ~ X 1 2 ' の第 1 の方向 D 1 側又は第 2 の方向 D 2 側に設けてもよい。

【 0 0 5 2 】

3 . ヘッドユニット

図 4 に、本実施形態のヘッドユニット 2 2 0 の第 1 の構成例を示す。第 1 の構成例のヘッドユニット 2 2 0 は、素子チップ 2 0 0、接続部 2 1 0、記憶部 1 0 0 及び支持部材 S U P を含む。なお、本実施形態のヘッドユニット 2 2 0 は図 4 の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

【 0 0 5 3 】

素子チップ 2 0 0 は、図 2 に示した第 1 の構成例の素子チップを用いることができる。上述したように、素子チップ 2 0 0 は、超音波素子アレイ U A R、信号線 L X 1 ~ L X 1 2、コモン電極線 L Y 1 ~ L Y 8、信号端子 X 1 ~ X 1 2 及びコモン端子 C O M を含む。素子チップ 2 0 0 は、接続部 2 1 0 を介してプローブ本体が有する処理装置と電氣的に接続される。

【 0 0 5 4 】

接続部 2 1 0 は、プローブ本体とヘッドユニット 2 2 0 とを電氣的に接続するものであって、プローブ本体に接続される複数の接続端子を有するコネクタ C N と、コネクタ C N と素子チップ 2 0 0 とを接続する配線が形成されるフレキシブル基板 F P とを有する。接続部 2 1 0 を設けることで、プローブ本体とヘッドユニット 2 2 0 とを電氣的に接続することができ、さらにヘッドユニット 2 2 0 をプローブ本体に脱着可能にすることができる。

【 0 0 5 5 】

コネクタ C N は、フレキシブル基板 F P に形成された配線を介して信号端子 X 1 ~ X 1 2 及びコモン端子 C O M に接続される複数の接続端子と、記憶部 1 0 0 のメモリー端子（図示せず）に接続されるメモリー接続端子とを有する。

【 0 0 5 6 】

記憶部 1 0 0 は、フレキシブル基板 F P に設けられ、接続部 2 1 0 を介して処理装置に出力される、処理装置の動作設定情報を記憶する。記憶部 1 0 0 はメモリー端子（図示せず）を有し、メモリー端子はフレキシブル基板 F P 上の配線を介してコネクタ C N のメモリー接続端子に接続される。処理装置は、記憶部 1 0 0 から読み出された動作設定情報に基づいて、超音波の送受信処理に関する設定を行う。なお、処理装置及び動作設定情報の詳細については、後述する。

【 0 0 5 7 】

支持部材 S U P は、素子チップ 2 0 0 及び記憶部 1 0 0 を支持する部材であって、後述するように、支持部材 S U P の第 1 の面側に記憶部 1 0 0 と複数の接続端子とが設けられ、支持部材 S U P の第 1 の面の裏面である第 2 の面側に素子チップ 2 0 0 が支持される。なお、素子チップ 2 0 0、接続部 2 1 0 及び支持部材 S U P の具体的な構造については後述する。

【 0 0 5 8 】

図 5 に、本実施形態のヘッドユニット 2 2 0 の第 2 の構成例を示す。第 2 の構成例のヘッドユニット 2 2 0 は、素子チップ 2 0 0、接続部 2 1 0、記憶部 1 0 0 及び支持部材 S U P を含む。なお、本実施形態のヘッドユニット 2 2 0 は図 5 の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

## 【 0 0 5 9 】

素子チップ 2 0 0 は、図 3 に示した第 2 の構成例の素子チップを用いることができる。上述したように、素子チップ 2 0 0 は、超音波素子アレイ U A R、信号線 L X 1 ~ L X 1 2、コモン電極線 L Y 1 ~ L Y 8、信号端子（広義には第 1 のチップ端子群）X 1 ~ X 1 2、信号端子（広義には第 2 のチップ端子群）X 1 ' ~ X 1 2 ' 及びコモン端子 C O M を含む。素子チップ 2 0 0 は、接続部 2 1 0 を介してプローブ本体が有する処理装置と電氣的に接続される。

## 【 0 0 6 0 】

接続部 2 1 0 は、プローブ本体とヘッドユニット 2 2 0 とを電氣的に接続するものであって、複数の接続端子を有するコネクタ C N と、コネクタ C N と素子チップ 2 0 0 とを接続する配線が形成されるフレキシブル基板 F P とを有する。具体的には、接続部 2 1 0 は、コネクタとして第 1 のコネクタ C N 1 及び第 2 のコネクタ C N 2 を有し、フレキシブル基板として第 1 のフレキシブル基板 F P 1 及び第 2 のフレキシブル基板 F P 2 を有する。

10

## 【 0 0 6 1 】

第 1 のフレキシブル基板 F P 1 には、素子チップ 2 0 0 の第 1 の辺（図 3 において第 3 の方向 D 3 側の辺）側に設けられる第 1 のチップ端子群 X 1 ~ X 1 2 と第 1 のコネクタ C N 1 とを接続する第 1 の配線群が形成される。また、第 2 のフレキシブル基板 F P 2 には、素子チップ 2 0 0 の第 1 の辺に対向する第 2 の辺（図 3 において第 4 の方向 D 4 側の辺）側に設けられる第 2 のチップ端子群 X 1 ' ~ X 1 2 ' と第 2 のコネクタ C N 2 とを

20

## 【 0 0 6 2 】

コネクタ C N 1 は、フレキシブル基板 F P 1 に形成された第 1 の配線群を介して、第 1 のチップ端子群 X 1 ~ X 1 2 の信号が入力又は出力される複数の接続端子と、記憶部 1 0 0 のメモリー端子（図示せず）の信号が入力又は出力されるメモリー接続端子とを有する。コネクタ C N 2 は、フレキシブル基板 F P 2 に形成された第 2 の配線群を介して、第 2 のチップ端子群 X 1 ' ~ X 1 2 ' の信号が入力又は出力される複数の接続端子を有する。

## 【 0 0 6 3 】

接続部 2 1 0 は、図 5 に示す構成に限定されるものではない。接続部 2 1 0 は、素子チップ 2 0 0 の第 1 の辺側に設けられる第 1 のチップ端子群の信号が入力又は出力される第 1 の接続端子群と、素子チップ 2 0 0 の第 1 の辺に対向する第 2 の辺側に設けられる第 2 のチップ端子群の信号が入力又は出力される第 2 の接続端子群とを有してもよい。

30

## 【 0 0 6 4 】

接続部 2 1 0 を設けることで、プローブ本体とヘッドユニット 2 2 0 とを電氣的に接続することができ、さらにヘッドユニット 2 2 0 をプローブ本体に脱着可能にすることができる。

## 【 0 0 6 5 】

記憶部 1 0 0 は、フレキシブル基板 F P 1 に設けられ、接続部 2 1 0 を介してプローブ本体の処理装置に出力される、処理装置の動作設定情報を記憶する。記憶部 1 0 0 はメモリー端子（図示せず）を有し、メモリー端子はフレキシブル基板 F P 1 に形成された第 1 の配線群を介して、コネクタ C N 1 のメモリー接続端子に接続される。処理装置は、記憶部 1 0 0 から読み出された動作設定情報に基づいて、超音波の送受信処理に関する設定を行う。なお、処理装置及び動作設定情報の詳細については、後述する。

40

## 【 0 0 6 6 】

なお、記憶部 1 0 0 を第 2 のフレキシブル基板 F P 2 に設けて、メモリー端子をフレキシブル基板 F P 2 に形成された第 2 の配線群を介してコネクタ C N 2 のメモリー接続端子に接続してもよい。

## 【 0 0 6 7 】

支持部材 S U P は、素子チップ 2 0 0 及び記憶部 1 0 0 を支持する部材であって、後述

50

するように、支持部材SUPの第1の面側に記憶部100と複数の接続端子が設けられ、支持部材SUPの第1の面の裏面である第2の面側に素子チップ200が支持される。なお、素子チップ200、接続部210及び支持部材SUPの具体的な構造については後述する。

#### 【0068】

図6(A)、図6(B)、図6(C)に、本実施形態のヘッドユニット220の第2の構成例の詳細な構成例を示す。図6(A)は支持部材SUPの第2の面SF2側を示し、図6(B)は支持部材SUPの第1の面SF1側を示し、図6(C)は支持部材SUPの側面側を示す。なお、本実施形態のヘッドユニット220は、図6(A)、図6(B)、図6(C)の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

10

#### 【0069】

支持部材SUPの第1の面SF1側には、コネクタCN1、CN2(広義には複数の接続端子)及び記憶部100が設けられる。コネクタCN1、CN2には、フレキシブル基板FP1、FP2の一端がそれぞれ接続される。フレキシブル基板FP1には、記憶部100が設けられる。また、フレキシブル基板FP1、FP2には、例えばプリアンプPA1、PA2などの回路を設けることができる。コネクタCN1、CN2は、プローブ本体側の対応するコネクタに脱着可能である。

#### 【0070】

支持部材SUPの第1の面SF1の裏面である第2の面SF2側には、素子チップ200が支持される。素子チップ200の端子にはフレキシブル基板FP1、FP2の他端が接続される。固定用部材HLは、支持部材SUPの各コーナー部に設けられ、ヘッドユニット220をプローブ筐体に固定するために用いられる。

20

#### 【0071】

ここで支持部材SUPの第1の面側とは、支持部材SUPの第1の面SF1の法線方向側であり、支持部材SUPの第2の面側とは、支持部材SUPの第1の面SF1の裏面である第2の面SF2の法線方向側である。なお、「第1の(第2の)面側に設けられる」とは、第1の面SF1(第2の面SF2)に接して設けられること、及び別の部材を介して設けられることを含む。

#### 【0072】

図6(C)に示すように、素子チップ200の裏面(図1(B)において開口部OPが設けられる面)には、素子チップ200を保護する保護部材(保護膜)PFが設けられる。

30

#### 【0073】

#### 4. 超音波プローブ

図7(A)、図7(B)に、本実施形態の超音波プローブ300の構成例を示す。図7(A)はプローブヘッド310がプローブ本体320に装着された場合を示し、図7(B)はプローブヘッド310がプローブ本体320から分離された場合を示す。

#### 【0074】

プローブヘッド310は、ヘッドユニット220、被検体と接触する接触部材230及びヘッドユニット220を格納するプローブ筐体240を含む。素子チップ200は、接触部材230と支持部材SUPとの間に設けられる。

40

#### 【0075】

プローブ本体320は、処理装置330及びプローブ本体側コネクタCNbを含む。処理装置330は、送信部TX、アナログフロントエンド部AFE及び制御部CTLを含む。送信部TXは、制御部CTLの制御に基づいて、超音波トランスデューサー素子を駆動する駆動信号の送信処理を行い、アナログフロントエンド部AFEは、超音波トランスデューサー素子からの超音波エコー信号(受信信号)の受信処理を行う。

#### 【0076】

制御部CTLは、送信部TX及びアナログフロントエンド部AFEの制御を行う。具体

50

的には、記憶部 100 から読み出された動作設定情報に基づいて、送信部 TX 及びアナログフロントエンド部 AFE の動作を設定する。プローブ本体側コネクタ CNb は、ヘッドユニット（又はプローブヘッド）側コネクタ CNa と接続される。プローブ本体 320 は、ケーブル CB により電子機器（例えば超音波診断装置）本体に接続される。

【0077】

ヘッドユニット 220 は、プローブ筐体 240 に格納されているが、ヘッドユニット 220 をプローブ筐体 240 から取り外すことができる。こうすることで、ヘッドユニット 220 だけを交換することができる。或いは、プローブ筐体 240 に格納された状態で、即ちプローブヘッド 310 として交換することもできる。

【0078】

図 8 に、本実施形態の処理装置 330 の基本的な構成例を示す。処理装置 330 は、送信部 TX、アナログフロントエンド部 AFE、マルチプレクサー MUX、送受信切換スイッチ部 T/R SW 及び制御部 CTL を含む。なお、本実施形態の処理装置 330 は図 8 の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

【0079】

送信部 TX は、送信期間において、制御部 CTL の制御に基づいて、超音波トランスデューサ素子 UE を駆動するための駆動信号（パルス）を生成し、超音波素子アレイ UAR に対して駆動信号を出力する。駆動信号の周波数及び電圧は、制御部 CTL により設定することができる。

【0080】

マルチプレクサー MUX は、送信部 TX から出力された駆動信号を、例えば信号線 LX1 ~ LX12 の各信号線に分配するためのチャンネル切換を行う。

【0081】

送受信切換スイッチ部 T/R SW は、送信期間にはマルチプレクサー MUX とアナログフロントエンド部 AFE とを非接続とし、受信期間には MUX と AFE とを接続する。こうすることで、送信期間には駆動信号が AFE に入力することを防止し、受信期間には受信信号（超音波エコー信号）が AFE に入力することができる。

【0082】

アナログフロントエンド部 AFE は、超音波素子アレイ UAR からの受信信号の受信処理を行う。アナログフロントエンド部 AFE は、低雑音増幅器 LNA、電圧制御アッテネーター VCAT、プログラマブルゲインアンプ PGA、ローパスフィルタ LPF、A/D 変換器 ADC を含む。超音波素子アレイ UAR からの受信信号は低雑音増幅器 LNA により増幅され、電圧制御アッテネーター VCAT 及びプログラマブルゲインアンプ PGA により適正な信号レベルに調整される。そしてローパスフィルタ LPF により不要な周波数成分が除去され、A/D 変換器 ADC によりデジタルデータに変換され、受信データとして出力される。

【0083】

低雑音増幅器 LNA 及びプログラマブルゲインアンプ PGA のゲインは、制御部 CTL により設定することができる。さらに電圧制御アッテネーター VCAT の減衰量、ローパスフィルタ LPF の周波数特性（例えばカットオフ周波数）及び A/D 変換器 ADC の収録周期についても、制御部 CTL により設定することができる。

【0084】

制御部 CTL は、ヘッドユニット 220 の記憶部 100 から読み出された動作設定情報に基づいて、アナログフロントエンド部 AFE 及び送信部 TX の動作を設定する。具体的には、記憶部 100 は、動作設定情報として、アナログフロントエンド部 AFE が有する低雑音増幅器 LNA 及びプログラマブルゲインアンプ PGA の少なくとも一方のゲインを設定するゲイン設定情報を記憶する。制御部 CTL は、記憶部 100 から読み出されたゲイン設定情報に基づいて、LNA 及び PGA の少なくとも一方のゲインを設定する。また具体的には、記憶部 100 は、動作設定情報として、アナログフロントエンド部 AFE が

10

20

30

40

50

有するローパスフィルターLPFの周波数特性を設定する周波数特性設定情報を記憶する。制御部CTLは、記憶部100から読み出された周波数特性設定情報に基づいて、ローパスフィルターLPFの周波数特性（例えばカットオフ周波数）を設定する。制御部CTLは、例えばFPGA（Field-Programmable Gate Array）やCPLD（Complex Programmable Logic Device）などで実現することができる。

#### 【0085】

記憶部100は、超音波プローブ300のプローブ対象に対応する動作設定情報を記憶することができる。このプローブ対象に対応する動作設定情報は、具体的には、超音波診断画像処理に対応する動作設定情報、又は血圧測定処理に対応する動作設定情報である。即ち、第1のヘッドユニット220の記憶部100には超音波診断画像処理に対応する動作設定情報を記憶し、第2のヘッドユニット220には血圧測定処理に対応する動作設定情報を記憶することができる。こうすることで、第1のヘッドユニットを装着した場合には、制御部CTLは、アナログフロントエンド部AFE及び送信部TXを超音波診断画像処理に対応する動作設定にすることができる。また、第2のヘッドユニットを装着した場合には、制御部CTLは、AFE及びTXを血圧測定処理に対応する動作設定にすることができる。

10

#### 【0086】

このように本実施形態のヘッドユニット及び超音波プローブによれば、記憶部100にプローブ対象に対応する動作設定情報を記憶し、その動作設定情報に基づいて送信処理及び受信処理の動作設定を行うことができる。こうすることで、ヘッドユニットを交換した場合に、装着されたヘッドユニットの用途（診断対象）に適した動作設定を自動で行うことができる。

20

#### 【0087】

なお、記憶部100は、動作設定情報だけではなく、例えば素子チップ200のID情報（製造情報）やヘッドユニットの使用履歴などを記憶してもよい。こうすることで、適切なメンテナンスや品質保証などが可能になる。

#### 【0088】

図9に、超音波診断画像処理（超音波エコー画像処理）及び血圧測定処理に対応する動作設定の一例を示す。

#### 【0089】

図9に示すように、超音波診断画像処理では、測定深度が3～30cmと広いから、例えば3.5MHzの駆動周波数で超音波を送信する。エコー画像を得るために、走査モードをセクタースキャンに設定する。エコーを受信する際には、測定時間に対して減衰量を可変させることにより、測定深度に応じた受信感度を得ることができる。また、A/D変換器ADCでの収録周期を40MHz程度にすることで、エコー画像の表示品質と低消費電力との両立を図ることができる。

30

#### 【0090】

一方、血圧測定処理では、手首などの血圧測定箇所において、表層から1cm以下の浅い位置の血流を測定する。直径数mm程度の血管の動きを捕らえるために、駆動周波数を10MHz程度に高くして分解能を確保する。このとき、超音波の高周波化により体内への浸透長が浅くなるため、電圧振幅を20V程度に大きくする。また、エコー画像の表示と異なり、データの更新頻度は遅くてもよいから、超音波の送信間隔を長くすることができる。受信においては、血管の位置は変化しないため、減衰量を可変にする必要はない。血管径の時間変化を詳細に測定するために、A/D変換器ADCでの収録周期は50MHz程度に設定する。

40

#### 【0091】

駆動周波数及び電圧振幅は、記憶部100に記憶された動作設定情報に基づいて、制御部CTLが送信部TXの動作設定を行うことで設定される。同様に、走査モードはマルチプレクサーMUXの、減衰量は電圧制御アッテネーターVCATの、ゲインはプログラマブルゲインアンプPGAの、遮断周波数はローパスフィルターLPFの、収録周期はA/

50

D変換器A D Cの動作設定を行うことで設定される。

【0092】

#### 5. 電子機器

図10に、本実施形態のヘッドユニット220を含む電子機器(診断装置)の基本的な構成例を示す。電子機器は、超音波プローブ300及び電子機器本体400を含む。電子機器本体400は、制御部410、処理部420、UI(ユーザーインターフェース)部430、表示部440を含む。

【0093】

制御部410は、処理装置330の制御部CTLと共に、超音波の送受信処理の制御を行う。さらに制御部410は、処理部420に対して検出データの画像処理等の制御を行う。処理部420は、アナログフロントエンド部AFEからの受信データを受けて、必要な画像処理や表示用画像データの生成などを行う。UI(ユーザーインターフェース)部430は、ユーザーの行う操作(例えばタッチパネル操作など)に基づいて制御部410に必要な命令(コマンド)を出力する。表示部440は、例えば液晶ディスプレイ等であって、処理部420からの表示用画像データを表示する。

【0094】

なお、処理装置330の制御部CTLが行う制御の一部を電子機器本体400の制御部410が行ってもよいし、また電子機器本体400の制御部410が行う制御の一部を処理装置330の制御部CTLが行ってもよい。

【0095】

上述したように、本実施形態のヘッドユニット、超音波プローブ、電子機器及び診断装置によれば、装着されたヘッドユニットの用途に適した動作設定を自動で行うことができる。従って、例えば超音波診断用ヘッドユニットを装着した場合には、超音波診断画像処理に適した動作設定が行われ、電子機器は超音波診断装置として動作する。また、例えば血圧測定用ヘッドユニットを装着した場合には、血圧測定処理に適した動作設定が行われ、電子機器は血圧測定器として動作する。

【0096】

なお、以上のように本実施形態について詳細に説明したが、本発明の新規事項および効果から実体的に逸脱しない多くの変形が可能であることは当業者には容易に理解できるであろう。従って、このような変形例はすべて本発明の範囲に含まれるものとする。例えば、明細書又は図面において、少なくとも一度、より広義または同義な異なる用語と共に記載された用語は、明細書又は図面のいかなる箇所においても、その異なる用語に置き換えることができる。またヘッドユニット、超音波プローブ、電子機器及び診断装置の構成、動作も本実施形態で説明したものに限定されず、種々の変形実施が可能である。

【符号の説明】

【0097】

100 記憶部、200 素子チップ、210 接続部、220 ヘッドユニット、  
230 接触部材、240 プローブ筐体、300 超音波プローブ、  
310 プローブヘッド、320 プローブ本体、330 処理装置、  
410 制御部、420 処理部、430 UI部、440 表示部、  
UE 超音波トランスデューサー素子、UAR 超音波素子アレイ、  
LY1~LY8 コモン電極線、  
LX1~LX12 信号線、X1~X12 信号端子、COM コモン端子、  
CN、CN1、CN2 コネクタ、FP、FP1、FP2 フレキシブル基板、  
SUP 支持部材、TX 送信部、AFE アナログフロントエンド部、  
CTL 制御部、CB ケーブル

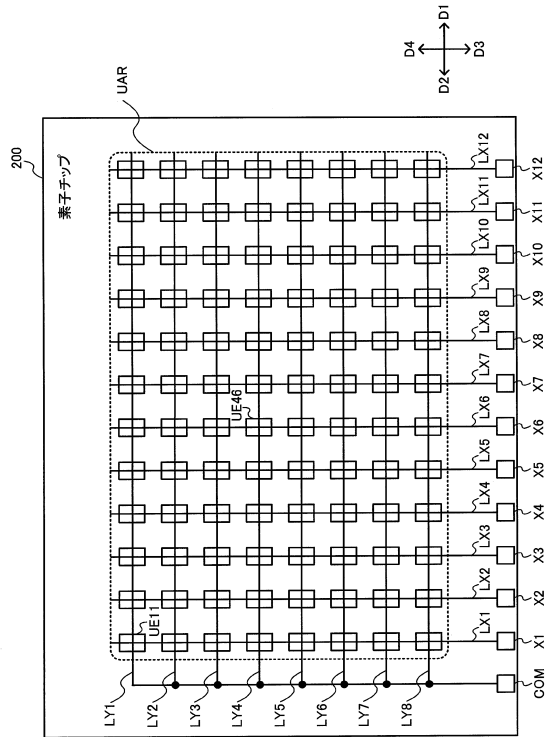
10

20

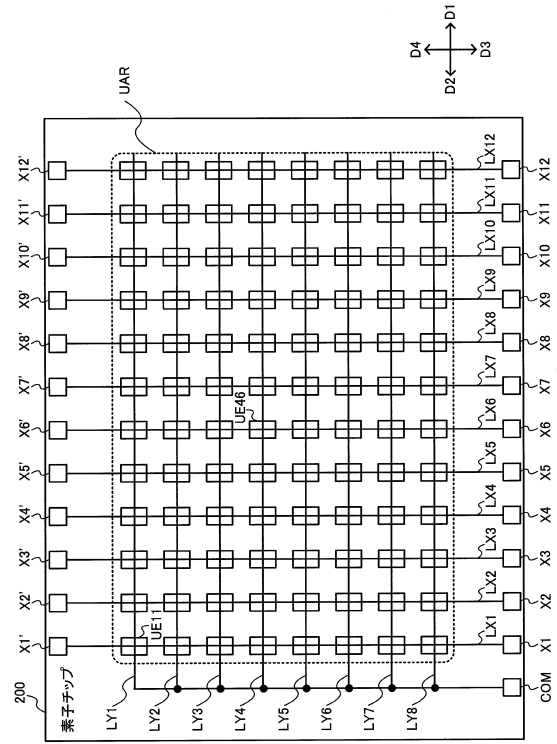
30

40

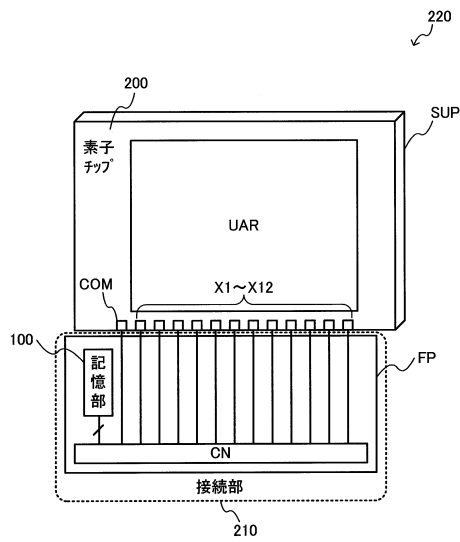
【図 2】



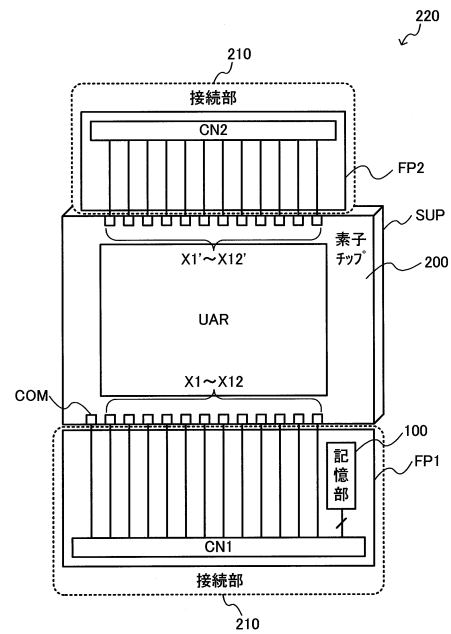
【図 3】



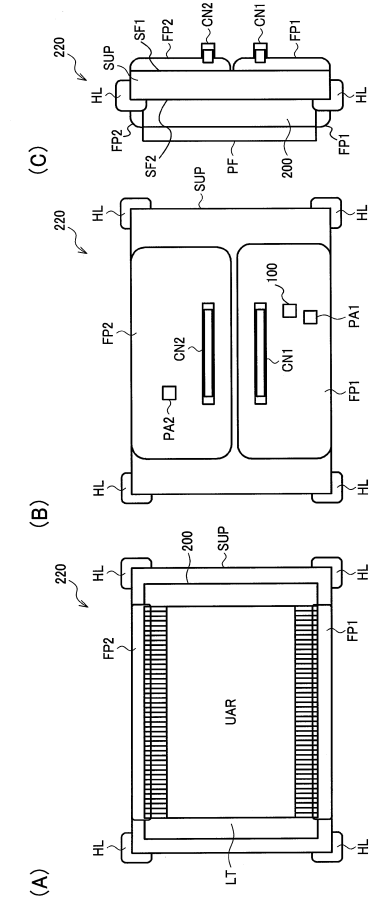
【図 4】



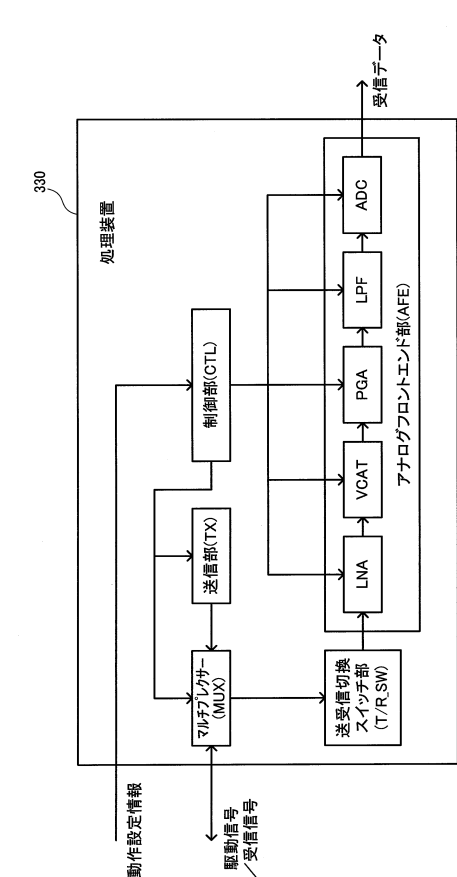
【図 5】



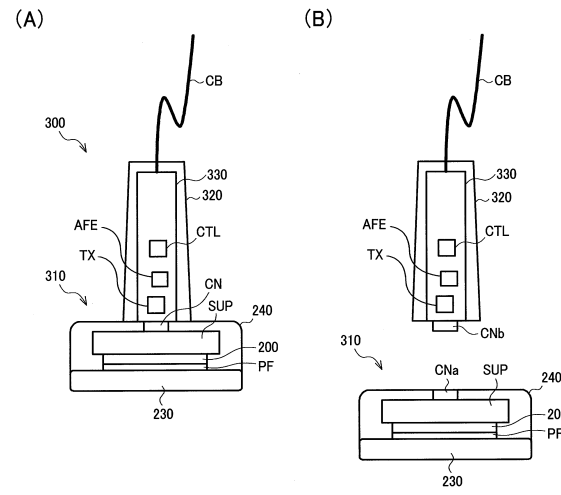
【図 6】



【図 8】



【図 7】

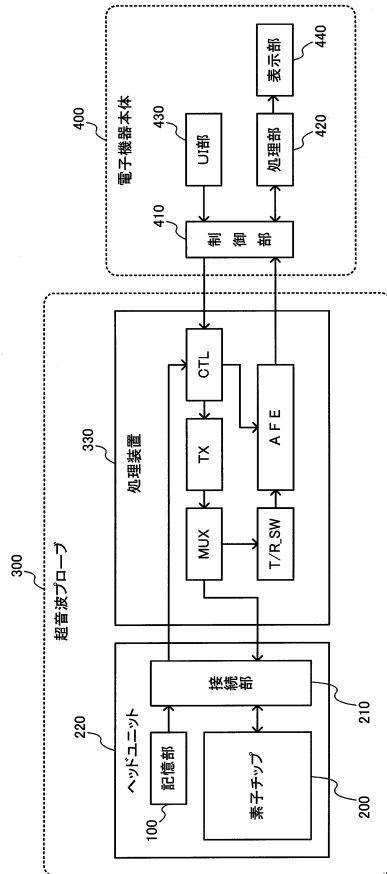


【図 9】

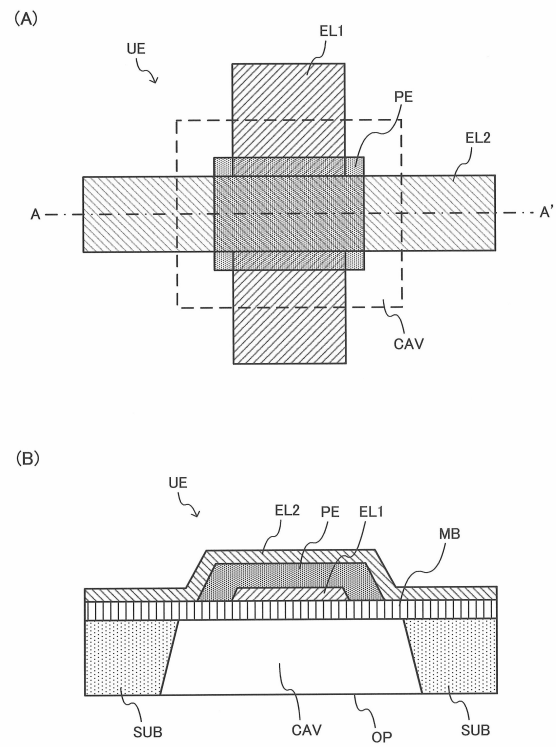
	超音波診断 画像処理	血圧測定処理	設定変更の 対象回路
測定深度	3～30cm	< 1cm	—
駆動周波数	3.5MHz	10MHz	TX
電圧振幅	10V	20V	TX
走査モード	セクタースキャン	スキャンなし	MUX
減衰量	可変	固定	VCAT
ゲイン	30dB	20dB	PGA
遮断周波数	10MHz	15MHz	LPF
収録周期	～40MHz	50MHz	ADC



【図10】



【図1】



---

フロントページの続き

(56)参考文献 特開平03-001847(JP,A)  
特開平02-279145(JP,A)  
特開平03-020665(JP,A)  
特開2011-217351(JP,A)  
特開2010-172551(JP,A)  
実開昭60-049461(JP,U)  
実開昭63-135609(JP,U)  
特表2008-536603(JP,A)

(58)調査した分野(Int.Cl., DB名)

A61B 8/00 - 8/15