

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成 29 年 10 月 19 日 (2017.10.19)

【公開番号】特開 2016-75836 (P2016-75836A)

【公開日】平成 28 年 5 月 12 日 (2016.5.12)

【年通号数】公開・登録公報 2016-028

【出願番号】特願 2014-206933 (P2014-206933)

【国際特許分類】

G 0 9 G 3/30 (2006.01)

G 0 9 G 3/20 (2006.01)

H 0 1 L 51/50 (2006.01)

【F I】

G 0 9 G 3/30 J

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 1 1 D

G 0 9 G 3/20 6 1 1 H

G 0 9 G 3/20 6 2 3 R

G 0 9 G 3/20 6 2 3 Y

H 0 5 B 33/14 A

【手続補正書】

【提出日】平成 29 年 9 月 7 日 (2017.9.7)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

発光素子と、

印加された電圧に応じた電流を前記発光素子へ供給する駆動トランジスタと、

前記駆動トランジスタの閾値電圧及びデータ電圧を含む電圧を保持し、この前記閾値電圧及び前記データ電圧を含む電圧を前記駆動トランジスタに印加するコンデンサ部と、

前記閾値電圧及び前記データ電圧を含む電圧を前記コンデンサ部に保持させるスイッチ部と、

を備えた画素回路において、

前記スイッチ部は、前記駆動トランジスタから供給される電流を、前記発光素子を通さずに基準電圧電源線へ迂回させる電流迂回用トランジスタを有し、前記閾値電圧及び前記データ電圧を含む電圧を前記コンデンサ部に保持させる前に、前記駆動トランジスタ及び前記電流迂回用トランジスタを一定時間オンにする、

ことを特徴とする画素回路。

【請求項 2】

請求項 1 載の画素回路において、

前記スイッチ部は、前記基準電圧電源線から基準電圧を入力する基準電圧用トランジスタと、データ線から前記データ電圧を入力するデータ電圧用トランジスタとを更に有する、

ことを特徴とする画素回路。

【請求項 3】

請求項 2 記載の画素回路において、

前記駆動トランジスタは、ゲート端子、ソース端子及びドレイン端子を有し、これらのゲート端子とソース端子との間に印加された電圧に応じた電流を、前記ドレイン端子に接続された前記発光素子へ供給し、

前記コンデンサ部は、前記閾値電圧及び前記データ電圧を含む電圧を保持し、この電圧を前記駆動トランジスタの前記ゲート端子と前記ソース端子との間に印加し、

前記スイッチ部は、

前記電流迂回用トランジスタ、前記基準電圧用トランジスタ及び前記データ電圧用トランジスタを含む複数のトランジスタを有し、これらのトランジスタのスイッチング動作によって、前記コンデンサ部に、前記閾値電圧を含む電圧を保持させ、その後前記閾値電圧及び前記データ電圧を含む電圧を保持させ、かつ、

前記閾値電圧を含む電圧を前記コンデンサ部に保持させる際に、前記電流迂回用トランジスタ及び前記基準電圧用トランジスタをオンかつ前記データ電圧用トランジスタをオフにすることにより、前記基準電圧を前記コンデンサ部へ供給し、

前記閾値電圧及び前記データ電圧を含む電圧を前記コンデンサ部に保持させる際に、前記電流迂回用トランジスタ及び前記基準電圧用トランジスタをオフかつ前記データ電圧用トランジスタをオンにすることにより、前記データ電圧を前記コンデンサ部へ供給する、
ことを特徴とする画素回路。

【請求項 4】

請求項 3 記載の画素回路において、

前記スイッチ部は、

前記閾値電圧を含む電圧を前記コンデンサ部に保持させる際に、1 水平走査期間以上の時間にわたって前記電流迂回用トランジスタ及び前記基準電圧用トランジスタをオンかつ前記データ電圧用トランジスタをオフにすることにより、前記基準電圧を前記コンデンサ部へ供給する、

ことを特徴とする画素回路。

【請求項 5】

請求項 3 又は 4 記載の画素回路において、

前記スイッチ部は、

前記閾値電圧を含む電圧を前記コンデンサ部に保持させる際に、前記電流迂回用トランジスタをオンにするとともに前記基準電圧を前記コンデンサ部へ供給することにより、前記駆動トランジスタを一時的にオンにする、

ことを特徴とする画素回路。

【請求項 6】

請求項 3 乃至 5 のいずれか一つに記載の画素回路において、

前記データ線、第 1 乃至第 4 制御線及び第 1 乃至第 3 電源線に電氣的に接続され、第 1 乃至第 6 トランジスタ、第 1 乃至第 2 コンデンサ及び前記発光素子を備え、

前記第 3 電源線が前記基準電圧電源線に相当し、前記第 1、第 2、第 4、第 5 及び第 6 トランジスタが前記スイッチ部を構成し、前記第 1 トランジスタが前記データ電圧用トランジスタに相当し、前記第 5 トランジスタが前記基準電圧用トランジスタに相当し、前記第 6 トランジスタが前記電流迂回用トランジスタに相当し、前記第 3 トランジスタが前記駆動トランジスタに相当し、前記第 1 及び第 2 コンデンサが前記コンデンサ部を構成し、

前記第 1 トランジスタは、前記データ線に電氣的に接続された第 1 端子と、第 2 端子と、前記第 1 制御線に電氣的に接続された制御端子とを有し、

前記第 2 トランジスタは、前記第 1 電源線に電氣的に接続された第 1 端子と、第 2 端子と、前記第 2 制御線に電氣的に接続された制御端子とを有し、

前記第 3 トランジスタは、前記第 2 トランジスタの前記第 2 端子に電氣的に接続されるとともに前記ソース端子に相当する第 1 端子と、前記ドレイン端子に相当する第 2 端子と、前記第 1 トランジスタの前記第 2 端子に電氣的に接続されるとともに前記ゲート端子に相当する制御端子とを有し、

前記第 4 トランジスタは、前記第 3 トランジスタの前記第 2 端子に電氣的に接続された

第 1 端子と、第 2 端子と、前記第 3 制御線に電氣的に接続された制御端子とを有し、

前記第 5 トランジスタは、前記第 3 電源線に電氣的に接続された第 1 端子と、前記第 1 トランジスタの前記第 2 端子に電氣的に接続された第 2 端子と、前記第 4 制御線に電氣的に接続された制御端子とを有し、

前記第 6 トランジスタは、前記第 3 電源線に電氣的に接続された第 1 端子と、前記第 3 トランジスタの前記第 2 端子に電氣的に接続された第 2 端子と、前記第 4 制御線に電氣的に接続された制御端子とを有し、

前記第 1 コンデンサは、前記第 1 トランジスタの前記第 2 端子に電氣的に接続された第 1 端子と、前記第 3 トランジスタの前記第 1 端子に電氣的に接続された第 2 端子とを有し、

前記第 2 コンデンサは、前記第 3 電源線に接続された第 1 端子と、前記第 3 トランジスタの前記第 1 端子に電氣的に接続された第 2 端子とを有し、

前記発光素子は、前記第 4 トランジスタの前記第 2 端子に電氣的に接続された第 1 端子と、前記第 2 電源線に電氣的に接続された第 2 端子とを有する、

ことを特徴とする画素回路。

【請求項 7】

請求項 6 記載の画素回路において、

前記第 1 トランジスタは、前記データ線から供給される前記データ電圧を、前記第 1 コンデンサの前記第 1 端子へ選択的に供給するように構成され、

前記第 2 トランジスタは、前記第 1 電源線から供給される第 1 電源電圧を、前記第 3 トランジスタの前記第 1 端子、前記第 1 コンデンサの前記第 2 端子及び前記第 2 コンデンサの前記第 2 端子へ選択的に供給するように構成され、

前記第 3 トランジスタは、前記第 1 コンデンサの前記第 2 端子及び前記第 2 コンデンサの前記第 2 端子を前記第 4 トランジスタの前記第 1 端子に選択的に接続するように構成され、

前記第 4 トランジスタは、前記第 3 トランジスタの前記第 2 端子を前記発光素子の前記第 1 端子に選択的に接続するように構成され、

前記第 5 トランジスタは、前記第 3 電源線から供給されるとともに前記基準電圧に相当する第 3 電源電圧を、前記第 1 コンデンサの前記第 1 端子へ選択的に供給するように構成され、

前記第 6 トランジスタは、前記第 3 電源線から供給されるとともに前記基準電圧に相当する第 3 電源電圧を、前記第 3 トランジスタの前記第 2 端子へ選択的に供給するように構成されている、

ことを特徴とする画素回路。

【請求項 8】

データ線、第 1 乃至第 4 制御線及び第 1 乃至第 3 電源線に電氣的に接続され、第 1 乃至第 6 トランジスタ、第 1 乃至第 2 コンデンサ及び発光素子を備えた画素回路であって、

前記第 1 トランジスタは、前記データ線に電氣的に接続された第 1 端子と、第 2 端子と、前記第 1 制御線に電氣的に接続された制御端子とを有し、

前記第 2 トランジスタは、前記第 1 電源線に電氣的に接続された第 1 端子と、第 2 端子と、前記第 2 制御線に電氣的に接続された制御端子とを有し、

前記第 3 トランジスタは、前記第 2 トランジスタの前記第 2 端子に電氣的に接続された第 1 端子と、第 2 端子と、前記第 1 トランジスタの前記第 2 端子に電氣的に接続された制御端子とを有し、

前記第 4 トランジスタは、前記第 3 トランジスタの前記第 2 端子に電氣的に接続された第 1 端子と、第 2 端子と、前記第 3 制御線に電氣的に接続された制御端子とを有し、

前記第 5 トランジスタは、前記第 3 電源線に電氣的に接続された第 1 端子と、前記第 1 トランジスタの前記第 2 端子に電氣的に接続された第 2 端子と、前記第 4 制御線に電氣的に接続された制御端子とを有し、

前記第 6 トランジスタは、前記第 3 電源線に電氣的に接続された第 1 端子と、前記第 3

トランジスタの前記第 2 端子に電氣的に接続された第 2 端子と、前記第 4 制御線に電氣的に接続された制御端子とを有し、

前記第 1 コンデンサは、前記第 1 トランジスタの前記第 2 端子に電氣的に接続された第 1 端子と、前記第 3 トランジスタの前記第 1 端子に電氣的に接続された第 2 端子とを有し、

前記第 2 コンデンサは、前記第 3 電源線に接続された第 1 端子と、前記第 3 トランジスタの前記第 1 端子に電氣的に接続された第 2 端子とを有し、

前記発光素子は、前記第 4 トランジスタの前記第 2 端子に電氣的に接続された第 1 端子と、前記第 2 電源線に電氣的に接続された第 2 端子とを有し、

前記第 3 電源線が基準電圧電源線に相当し、前記第 1、第 2、第 4、第 5 及び第 6 トランジスタがスイッチ部を構成し、前記第 3 トランジスタが駆動トランジスタに相当し、前記第 6 トランジスタが電流迂回用トランジスタに相当し、前記第 1 及び第 2 コンデンサがコンデンサ部を構成し、

前記駆動トランジスタは、印加された電圧に応じた電流を前記発光素子へ供給し、

前記コンデンサ部は、前記駆動トランジスタの閾値電圧及びデータ電圧を含む電圧を保持し、この前記閾値電圧及び前記データ電圧を含む電圧を前記駆動トランジスタに印加し

、
前記電流迂回用トランジスタは、前記駆動トランジスタから供給される電流を、前記発光素子を通さずに前記基準電圧電源線へ迂回させ、

前記スイッチ部は、前記駆動トランジスタ及び前記電流迂回用トランジスタを一定時間オンにした後に、前記閾値電圧及び前記データ電圧を含む電圧を前記コンデンサ部に保持させる、

ことを特徴とする画素回路。

【請求項 9】

請求項 8 記載の画素回路において、

前記第 1 トランジスタは、前記データ線から供給されるデータ電圧を、前記第 1 コンデンサの前記第 1 端子へ選択的に供給するように構成され、

前記第 2 トランジスタは、前記第 1 電源線から供給される第 1 電源電圧を、前記第 3 トランジスタの前記第 1 端子、前記第 1 コンデンサの前記第 2 端子及び前記第 2 コンデンサの前記第 2 端子へ選択的に供給するように構成され、

前記第 3 トランジスタは、前記第 1 コンデンサの前記第 2 端子及び前記第 2 コンデンサの前記第 2 端子を前記第 4 トランジスタの前記第 1 端子に選択的に接続するように構成され、

前記第 4 トランジスタは、前記第 3 トランジスタの第 2 端子を前記発光素子の前記第 1 端子に選択的に接続するように構成され、

前記第 5 トランジスタは、前記第 3 電源線から供給される第 3 電源電圧を、前記第 1 コンデンサの前記第 1 端子へ選択的に供給するように構成され、

前記第 6 トランジスタは、前記第 3 電源線から供給される第 3 電源電圧を、前記第 3 トランジスタの前記第 2 端子へ選択的に供給するように構成されている、

ことを特徴とする画素回路。

【請求項 10】

請求項 6 乃至 9 のいずれか一つに記載の画素回路において、

前記第 1 乃至第 6 トランジスタは p チャネル型トランジスタである、

ことを特徴とする画素回路。

【請求項 11】

請求項 1 乃至 10 のいずれか一つに記載の画素回路において、

前記発光素子は有機発光ダイオードである、

ことを特徴とする画素回路。

【請求項 12】

マトリクス状に配置された複数の請求項 1 乃至 11 のいずれか一つに記載の画素回路を

、
備えたことを特徴とする表示装置。

【請求項 1 3】

請求項 1 2 記載の表示装置において、

前記画素回路をサブ画素とした場合、2 以上の一定数の前記サブ画素から 1 画素が構成されるとき、一定数の前記画素回路にそれぞれ接続する一定数の前記データ線の中から一本のデータ線を順次選択し、選択された一本の前記データ線を前記データ電圧の供給源に接続された他の一本のデータ線に接続するデマルチプレクサを、

更に備えたことを特徴とする表示装置。

【請求項 1 4】

第 1 乃至第 4 期間を含み、請求項 3 記載の画素回路を駆動する方法であって、
前記スイッチ部は、

前記第 1 期間に、前記コンデンサ部に保持された電圧を初期化し、

前記第 1 期間の後の前記第 2 期間に、前記電流迂回用トランジスタ及び前記基準電圧用トランジスタをオンにして前記駆動トランジスタの前記閾値電圧を含む電圧を前記コンデンサ部に保持させ、

前記第 2 期間の後の前記第 3 期間に、前記データ電圧用トランジスタをオンにして、前記データ電圧を前記コンデンサ部に供給して、前記閾値電圧及び前記データ電圧を含む電圧を前記コンデンサ部に保持させ、

前記第 3 期間の後の前記第 4 期間に、前記駆動トランジスタに前記コンデンサ部で保持された電圧を印加することにより、前記データ電圧に応じた電流を前記発光素子へ供給する、

ことを特徴とする画素回路の駆動方法。

【請求項 1 5】

第 1 乃至第 4 期間を含み、請求項 2 乃至 5 のいずれか一つに記載の画素回路を駆動する方法であって、

前記スイッチ部は、

前記第 1 期間に、前記コンデンサ部に保持された電圧を初期化し、

前記第 1 期間の後の前記第 2 期間に、前記電流迂回用トランジスタ及び前記基準電圧用トランジスタをオンかつ前記データ電圧用トランジスタをオフにすることにより、前記駆動トランジスタの前記閾値電圧を含む電圧を前記コンデンサ部に保持させ、

前記第 2 期間の後の前記第 3 期間に、前記電流迂回用トランジスタ及び前記基準電圧用トランジスタをオフかつ前記データ電圧用トランジスタをオンにすることにより、前記データ電圧を前記コンデンサ部に供給して、前記閾値電圧及び前記データ電圧を含む電圧を前記コンデンサ部に保持させ、

前記第 3 期間の後の前記第 4 期間に、前記駆動トランジスタのゲート端子とソース端子との間に前記コンデンサ部で保持された電圧を印加することにより、前記データ電圧に応じた電流を前記発光素子へ供給する、

ことを特徴とする画素回路の駆動方法。

【請求項 1 6】

請求項 1 4 又は 1 5 記載の画素回路の駆動方法において、

前記スイッチ部は、前記第 1 期間に、前記コンデンサ部に保持された電圧を初期化するとともに、前記駆動トランジスタ及び前記電流迂回用トランジスタをオンにして、前記駆動トランジスタに電流を流し、その電流を前記電流迂回用トランジスタを介して前記発光素子へ流さずに前記基準電圧電源線へ流す、

ことを特徴とする画素回路の駆動方法。

【請求項 1 7】

第 1 乃至第 4 期間を含み、請求項 6 乃至 1 1 のいずれか一つに記載の画素回路を駆動する方法であって、

前記第 1 期間では、前記第 1 トランジスタ及び前記第 4 トランジスタをオフにし、前記

第 2 トランジスタ、前記第 3 トランジスタ、前記第 5 トランジスタ及び前記第 6 トランジスタをオンにするように前記第 1 乃至第 4 制御線の電圧を設定し、

前記第 1 期間の後の前記第 2 期間では、前記第 1 トランジスタ及び前記第 2 トランジスタをオフにし、前記第 3 トランジスタ、前記第 4 トランジスタ、前記第 5 トランジスタ及び前記第 6 トランジスタをオンにするように前記第 1 乃至第 4 制御線の電圧を設定し、

前記第 2 期間の後の前記第 3 期間では、前記第 2 トランジスタ、前記第 4 トランジスタ、前記第 5 トランジスタ及び前記第 6 トランジスタをオフにし、前記第 1 トランジスタ及び前記第 3 トランジスタをオンにするように前記第 1 乃至第 4 制御線の電圧を設定し、かつ、前記データ線からデータ電圧を供給し、

前記第 3 期間の後の前記第 4 期間では、前記第 1 トランジスタ、前記第 5 トランジスタ及び前記第 6 トランジスタをオフにし、前記第 2 トランジスタ、前記第 3 トランジスタ及び前記第 4 トランジスタをオンにするように前記第 1 乃至第 4 制御線の電圧を設定する、ことを特徴とする画素回路の駆動方法。

【請求項 18】

請求項 14 乃至 17 のいずれか一つに記載の画素回路の駆動方法において、
前記第 2 期間は 1 水平走査期間以上の時間である、
ことを特徴とする画素回路の駆動方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

本発明に係る画素回路は、

発光素子と、

印加された電圧に応じた電流を前記発光素子へ供給する駆動トランジスタと、

前記駆動トランジスタの閾値電圧及びデータ電圧を含む電圧を保持し、この前記閾値電圧及び前記データ電圧を含む電圧を前記駆動トランジスタに印加するコンデンサ部と、

前記閾値電圧及び前記データ電圧を含む電圧を前記コンデンサ部に保持させるスイッチ部と、

を備えた画素回路において、

前記スイッチ部は、前記駆動トランジスタから供給される電流を、前記発光素子を通さずに基準電圧電源線へ迂回させる電流迂回用トランジスタを有し、前記閾値電圧及び前記データ電圧を含む電圧を前記コンデンサ部に保持させる前に、前記駆動トランジスタ及び前記電流迂回用トランジスタを一定時間オンにする、

ことを特徴とする。