



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0034088

(43) 공개일자 2015년04월02일

(51) 국제특허분류(Int. Cl.)

G11B 5/127 (2006.01)

(21) 출원번호 10-2014-0112369

(22) 출원일자 2014년08월27일

심사청구일자 2014년08월27일

(30) 우선권주장

14/036,698 2013년09월25일 미국(US)

(71) 출원인

시게이트 테크놀로지 엘엘씨

미국 캘리포니아 95104 쿠퍼티노 사우스 디 엔자  
블러바드 10200

(72) 발명자

바시르, 무함마드 아시프

영국 비티47 6에스엑스 런던데리 워터푸트 파크  
71

구빈스, 마크

아일랜드 레터케니 카운티 도네갈 킬토이 캐리그  
레이그 4

(뒷면에 계속)

(74) 대리인

특허법인 남앤드남

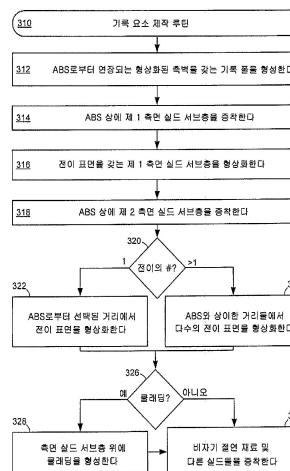
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 ABS 원위의 데이터 라이터 측면 실드 겹의 변화

### (57) 요약

데이터 기록 요소는 적어도 제 1 축을 따라 제 1 실드에 인접하고 제 2 축을 따라 제 2 실드에 인접하여 위치한 기록 폴로 구성될 수 있다. 제 2 실드는 상기 기록 폴로부터 공기 베어링 표면(ABS) 상의 제 1 겹 거리 및 ABS 원위의 제 2 겹 거리만큼 분리될 수 있으며 제 1 및 제 2 겹 거리들은 ABS와 평행하게 지향된 전이 표면을 이룬다.

대표도 - 도9



(72) 발명자

**바스, 스와라즈**

영국 비티487피비 런던데리 스트랜드 로드 141 메  
도우뱅크 코트 플랫 21

**무니, 마르쿠스 비.**

아일랜드 퀴글리즈 포인트 화이트캐슬

---

## 명세서

### 청구범위

#### 청구항 1

제 1 축을 따라 제 1 실드에 인접하고 제 2 축을 따라 제 2 실드에 인접하는 기록 폴을 포함하는 장치로서, 상기 제 2 실드는 상기 기록 폴로부터 공기 베어링 표면(ABS) 상의 상기 제 1 갭 거리 및 상기 ABS 원위의 제 2 갭 거리만큼 분리되며, 상기 제 1 및 제 2 갭 거리들은 상기 ABS와 평행하게 지향되는 제 1 전이 표면을 이루는 장치.

#### 청구항 2

청구항 1에 있어서, 상기 제 1 실드는 상기 기록 폴로부터 트레일링 실드 위치 다운트랙을 포함하는 장치.

#### 청구항 3

청구항 2에 있어서, 상기 제 2 실드는 상기 제 1 실드로부터 상기 기록 폴 및 업트랙에 측방으로 인접하여 위치된 측면 실드를 포함하는 장치.

#### 청구항 4

청구항 3에 있어서, 상기 기록 폴은 매칭 측면 실드들 사이에 배치되는 장치.

#### 청구항 5

청구항 1에 있어서, 상기 기록 폴은 제 1 형상을 갖는 ABS로부터 연장되는 제 1 측벽을 포함하며, 상기 제 2 실드는 제 2 형상을 갖는 ABS로부터 연장되는 제 2 측벽을 포함하고, 상기 제 1 및 제 2 형상들은 상이한 장치.

#### 청구항 6

청구항 1에 있어서, 상기 제 2 실드는 상기 ABS와 평행하게 지향되는 제 2 전이 표면들을 포함하며, 상기 제 1 및 제 2 전이 표면들은 상기 ABS로부터 상이한 거리들만큼 분리되는 장치.

#### 청구항 7

청구항 6에 있어서, 상기 제 1 및 제 2 전이 표면들은 상기 ABS와 평행하게 측정되는 상이한 길이들을 갖는 장치.

#### 청구항 8

청구항 1에 있어서, 상기 제 1 전이 표면은 상기 제 1 갭 거리를 상기 제 2 갭 거리로 증가시키는 장치.

#### 청구항 9

제 1 축을 따라 제 1 실드에 인접하고 제 2 축을 따라 제 2 실드에 인접하는 기록 폴을 포함하는 자기 요소로서, 상기 제 2 실드는 제 1 및 제 2 실드 서브층들을 갖는 수평 라미네이션으로 구성되며, 상기 제 2 실드는 상기 기록 폴로부터 공기 베어링 표면(ABS) 상의 제 1 갭 거리 및 상기 ABS에 먼 제 2 갭 거리만큼 분리되고, 상기 제 1 및 제 2 갭 거리들은 상기 ABS와 평행하게 지향되는 제 1 전이 표면을 이루는 자기 요소.

#### 청구항 10

청구항 9에 있어서, 상기 제 1 및 제 2 서브층들은 상기 ABS로부터 연속적으로 연장되는 자기 요소.

#### 청구항 11

청구항 9에 있어서, 상기 제 1 서브층은 상기 제 1 전이 표면을 포함하고 상기 제 2 서브층들은 상기 ABS와 평행하게 지향되는 제 2 전이 표면을 포함하는 자기 요소.

#### 청구항 12

청구항 11에 있어서, 상기 제 1 및 제 2 전이 표면들은 상기 ABS와 상이한 거리에 위치되는 자기 요소.

#### 청구항 13

청구항 11에 있어서, 상기 제 1 및 제 2 전이 표면들은 상기 ABS와 공통 거리에 위치되는 자기 요소.

#### 청구항 14

청구항 9에 있어서, 상기 제 1 및 제 2 서브층들은 상이한 자속 밀도들을 갖는 자기 요소.

#### 청구항 15

청구항 9에 있어서, 상기 제 1 서브층은 상기 ABS에 수직인 방향으로 상기 제 1 전이 표면보다 더 멀리 연장되지 않는 자기 요소.

#### 청구항 16

청구항 11에 있어서, 상기 제 2 실트는 상기 ABS와 접촉하지 않고 상기 제 2 전이 표면으로부터 연속적으로 연장되는 제 3 서브층을 포함하는 자기 요소.

#### 청구항 17

청구항 16에 있어서, 상기 제 2 실트는 상기 ABS와 접촉하지 않고 상기 제 1 전이 표면으로부터 연속적으로 연장되는 제 4 서브층을 포함하는 자기 요소.

#### 청구항 18

청구항 16에 있어서, 상기 제 2 실트는 상기 제 1 서브층과 상이한 자기 모멘트를 갖는 제 4 서브층을 포함하는 자기 요소.

#### 청구항 19

청구항 9에 있어서, 상기 제 1 서브층은 기록 폴의 측면에 면하는 측면 실트와 같은 매칭 형상으로 구성된 측면에 면하는 기록 폴을 포함하는 자기 요소.

#### 청구항 20

제 1 축을 따라 제 1 실트에 인접하고 제 2 축을 따라 제 2 실트에 인접하여 기록 폴을 위치시키는 단계; 및  
상기 제 2 실트를 상기 기록 폴로부터 공기 베어링 표면(ABS) 상의 제 1 갭 거리 및 상기 ABS 원위의 제 2 갭 거리만큼 분리하는 단계로서, 상기 제 1 및 제 2 갭 거리들은 상기 ABS와 평행하게 지향되는 제 1 전이 표면을 이루는 상기 단계를 포함하는 방법.

### 발명의 설명

#### 발명의 내용

[0001] 다양한 실시예들은 일반적으로 다양한 데이터 저장 환경들에서 데이터 비트들을 프로그래밍할 수 있는 자기 요소에 관한 것이다.

[0002] 구분된 실시예들은 적어도 제 1 축을 따라 제 1 실트에 인접하고 제 2 축을 따라 제 2 실트에 인접하여 위치한 기록 폴로 데이터 기록 요소를 조정한다. 제 2 실트는 기록 폴로부터 공기 베어링 표면(ABS) 상의 제 1 갭 거리 및 ABS 원위의 제 2 갭 거리만큼 분리될 수 있으며 제 1 및 제 2 갭 거리들은 ABS와 평행하게 지향되는 전이 표면을 이룬다.

#### 도면의 간단한 설명

[0003]

도 1은 다양한 실시예들에 따라 구성되고 동작되는 예시적 데이터 저장 시스템의 블록 표현이다.

도 2는 도 1의 데이터 저장 장치에 사용될 수 있는 데이터 저장 장치의 일부의 블록 표현을 예시한다.

도 3은 도 2의 데이터 저장 장치에 사용될 수 있는 예시적 자기 요소의 일부의 ABS 뷰 블록 표현을 도시한다.

도 4는 다양한 실시예들에 따라 구성되는 예시적 자기 요소의 단면 블록 표현을 디스플레이한다.

도 5는 일부 실시예들에 따라 구성되는 예시적 자기 요소의 일부의 단면 블록 표현을 예시한다.

도 6은 구분된 실시예들에 따라 구성되는 예시적 자기 요소의 일부의 단면 블록 표현이다.

도 7은 다양한 실시예들에 따라 구성되는 예시적 자기 요소의 일부의 단면 블록 표현을 디스플레이한다.

도 8은 일부 실시예들에 따라 구성되는 예시적 자기 요소의 일부의 단면 블록 표현을 디스플레이한다.

도 9는 구분된 실시예들에 따라 수행되는 예시적 기록 요소 제조 루틴의 흐름도를 제공한다.

### 발명을 실시하기 위한 구체적인 내용

[0004]

데이터 저장 구성요소들의 물리적 치수들의 감소는 데이터 저장 장치들의 감소된 형태 인자들 및 증가된 데이터 용량을 위한 상황을 조성하였다. 데이터 저장 장치의 데이터 기록 면들에서, 자기 실드들은 자속 방사 기록 폴 주위에 위치되고 다운트랙 트레일링 실드는 자기 기록 필드, 필드 기울기, 필드 각, 및 곡률 가파름을 개선하도록 조정될 수 있다. 그러나, 데이터 저장 매체 상에서 데이터 트랙들의 물리적 크기의 최소화는 자속이 크로스 트랙 축을 따라 측방으로 방사되는 것을 야기하여 인접 트랙 간섭(ATI) 및 EAW(erasure after write) 상태들로서 특성화될 수 있는 인접한 데이터 비트들에 부주의로 영향을 줄 수 있다. 따라서, 산업은 특히 감소된 형태 인자인, 고 면적 데이터 비트 밀도 데이터 저장 환경들에서 기록 폴의 측면 실딩을 향상시키는 지속적인 목표를 갖는다.

[0005]

이러한 쟁점들을 고려하여, 데이터 저장 장치는 제 1 축을 따라 제 1 실드에 인접하고 제 2 축을 따라 제 2 실드에 인접하여 위치된 기록 폴, 공기 베어링 표면(ABS) 상의 제 1 갭 거리 및 ABS 원위의 제 2 갭 거리에 의해 기록 폴로부터 분리되는 제 2 실드, 및 ABS와 평행하게 배향되는 전이 표면에서 만나는 제 1 및 제 2 갭 거리들로 구성될 수 있다. ABS에 관한 비등각 측면 실드 갭 거리는 기록 폴의 자기 범위를 유지하는 동안 더 큰 자계 및 필드 기울기들을 허용한다. 측면 실드는 각각의 서브층이 ABS를 접촉하는 상태로 서브층들을 실드화하는 수평 라미네이션으로서 구분된 실시예들이 측면 실드를 형성함에 따라 재료 및 구성을 위해 더 조정될 수 있다.

[0006]

조정된 기록 폴 및 측면 실드가 무한정으로 다양한 데이터 저장 환경들에서 이용될 수 있다는 점이 고려된다. 도 1은 다양한 실시예들에 따라 구성되는 예시적 데이터 저장 환경(100)의 블록 표현을 제공한다. 환경(100)은 적어도 하나의 프로세서(102), 또는 컨트롤러를 가지며, 이는 개별적으로 또는 동시에 하나 이상의 데이터 저장 장치들(104)과 통신하고 이들을 제어한다. 데이터 저장 장치(104)는 데이터 비트들의 형태로 데이터를 저장하는 적어도 하나의 데이터 저장 매체(106)로 구성되고 동작될 수 있다. 구분된 실시예들은 데이터 저장 장치(104) 내에 프로세서(102)를 패키징할 수 있는 한편, 다른 실시예들은 데이터 저장 장치(104)의 내부 및 외부에 다수의 프로세서들(102)을 이용한다.

[0007]

하나 이상의 로컬 프로세서들(102)의 사용은 다수의 데이터 저장 장치들(104)이 로컬 데이터 저장 방식의 일부로서 이용되는 것을 허용할 수 있다. 적절한 프로토콜을 통하여 네트워크(114)를 통해 다른 장치들(108), 메모리(110), 및 컨트롤러들(112)로 통신하는 프로세서(102)에 대한 능력은 증가된 처리 전력을 제공하는 동안 복수 배열 독립 디스크(RAID) 및 데이터 캐싱 같은 다른 데이터 저장 방식들을 허용한다. 네트워크(114)가 로컬 프로세서(102)를 무한정으로 다양한 및 무한정의 수의 계산 구성 요소들에 제한 없이 연결시키도록 유선 및 무선일 수 있다는 점이 주목되어야 한다. 이와 같이, 데이터 저장 환경(100)은 클라우드 계산, 가상 기계들, 및 리던던트 저장 어레이들과 같은 임의의 타입의 데이터 저장 용량을 가상으로 제공하는 다양한 범위의 계산 구성 요소들을 이용하도록 조정될 수 있다.

[0008]

도 2는 구분된 실시예들에 따라 구성되고 동작되는 예시적 데이터 저장 장치(120)의 일부의 블록 표현을 전개한다. 데이터 저장 시스템(120)은 공기 베어링(126)에 의해 데이터 저장 매체(124)에 인접하여 위치되고 이것으로부터 분리되는 데이터 비트 프로그래밍 변환기(122)를 채용한다. 스핀들 모터(128)는 데이터 저장 매체(124)를 회전시키고 미리 결정된 공기 베어링(126) 크기를 생성하도록 하나 이상의 로컬 및 원격 컨트롤러들에 의해 제어될 수 있다. 데이터 저장 매체(124)의 회전과 함께 데이터 변환기(122)의 작동된 움직임을 통해, 상이한 데이

터 트랙들(132)의 일부로서 선택된 데이터 비트들(130)은 논리 상태들 및 디지털 메모리와 부합하는 미리 결정된 자기 극성들을 판독하고 기록하도록 액세스될 수 있다.

[0009]

하나 이상의 데이터 비트들(130)의 프로그래밍은 무한정으로 다양한 변환 구성들로 달성될 수 있다. 도 2의 단면 부분에 도시된 바와 같이, 데이터 변환기(122)는 자기 실드(138)에 의해 복귀 폴(136)로부터 분리되는 메인 폴(134) 및 공기 베어링 표면(ABS) 상의 기록 갭을 갖는다. 각각의 폴들(134 및 136)은 메인 폴(134)에서 데이터 저장 매체(134)를 통해 복귀 폴(136)로 자기 회로를 완전하게 하는 것에 도움이 되는 형상들 및 크기들을 가질 수 있다. 자기 회로는 자기 코일에 의해 생성되고 메인 폴(134) 쪽으로 자속을 전도시키는 요크(140)로 인해 메인 폴(134)로부터 방사되는 자속을 방사할 수 있다.

[0010]

변환부(122)는 단독으로 또는 데이터 감지 저항 센서와 같은 다른 변환 수단과의 조합으로 액추에이팅 어셈블리(144)의 헤드 집발 어셈블리(142) 부분 상에 상주할 수 있다. 증가된 데이터 저장 용량 상의 산업 주안점은 데이터 저장 매체(124) 상에 더 많은 데이터 트랙들(132)을 맞추기 위해 감소된 폭들을 갖는 데이터 트랙들(132)을 갖는다. 그러한 데이터 트랙(130) 폭의 감소는 기록 폴(134)의 더 정확한 자기 범위와 부합할 수 있으며, 이는 고정된 피벗 지점을 갖는 액추에이팅 어셈블리(144)와 연관되는 스큐 각으로 인해 다양한 데이터 트랙들(132)에 맞추어 조정하는 동안 생성하기 어렵다. 데이터 트랙들(132)의 최소화 및 더 넓은 범위의 스큐 각들은 자기 실드들로 보상될 수 있지만, 메인 폴(134)과 실드들 사이의 자기 분류로서 성능을 저하시키는 것이 없지는 않다.

[0011]

도 3은 도 2의 데이터 저장 장치(120)에 사용될 수 있는 예시적 데이터 기록 요소(150)의 일부의 ABS 시점 블록 표현이다. 기록 폴(152)은 리딩 에지(154)에서 자속을 위치시키는데 원조할 수 있는 실질적으로 사다리꼴 형상을 가지며, 이는 고 면적 밀도를 갖고 구성되는 데이터 비트들을 프로그래밍하는 것에 원조할 수 있다. 리딩(156), 트레일링(158) 및 측면(160) 실드들은 자기 분류의 위험을 갖고 자기 실딩에 균형을 이루도록 크기 및 형상에 대해 더 조정될 수 있다.

[0012]

트레일링 실드(158)가 기록 폴(152)의 자기 성능을 향상시키도록 조정될 수 있지만, 측면 실드들(160)을 조정하는 것은 분류를 갖는 실딩에 균형을 이루는 것을 더 어렵게 한다. 그러한 어려움들의 결과로서, 자속은 기록 폴(152)로부터 측방으로 누설되고 EAW(erasure after write) 및 인접 트랙 간섭(ATI) 상태에서 인접한 데이터 트랙들 상의 데이터 비트들에 부주의로 영향을 줄 수 있다. 따라서, 비효율적인 측면 실드들(160)은 기록 폴(152) 및 트레일링 실드(158)를 조정함으로써 가져와지는 임의의 이익들을 방해할 수 있다.

[0013]

도 4는 ABS로의 자속 전달을 향상시킬 수 있는 T-형상 단면 기록 폴(172)을 실질적으로 갖도록 일부 실시예들에 따라 구성되는 예시적 데이터 라이터(170)의 일부의 단면 블록 표현을 제공한다. 기록 폴(172)은 ABS 근위의 스로트(throat) 영역(174)으로 집중되는 지속적으로 곡선형의 측벽들을 갖는다. 스로트 영역(174)은 예를 들어, 증가된 플럭스 강도 및 감소된 포화 횡수들을 갖고 ABS쪽으로 자속이 어떻게 흐르는 지를 제어하기 위해 X 축을 따른 폭(176) 및 Z 축을 따른 ABS로부터의 길이에 대해 조정될 수 있다.

[0014]

기록 폴(172)의 성능은 자기 실딩 및 기록 폴(172)로부터 분류 플럭스의 위험에 균형을 이루도록 측면 실드들(178)의 크기 및 형상을 조절함으로써 더 조정될 수 있다. 도 4의 비제한 실시예에서, 기록 폴(172)의 반대 측면의 측부들 상의 측면 실드(178)는 기록 폴 측벽에 실질적으로 부합하는 측벽으로 형상화되고 ABS로부터의 비자기 절연 갭 거리(180) 대 ABS로부터의 미리 결정된 거리(182)를 유지한다. 균일한 절연 갭 거리(180)는 ABS에서의 기록 폴(172)의 자기 범위를 제어하는데 원조할 수 있지만, 전체 측면 실드 측벽이 기록 폴(172)에 접근하고 절연 갭 거리(180)가 감소됨에 따라 원하지 않는 자기 분류를 허용한다. 따라서, 절연 갭 거리(180)는 분류의 위험을 감소시키는 길이에서 유지되지만, 발생하는 EAW 및 ATI 상태들 없이 정확하게 고 면적 밀도 데이터 비트들을 프로그래밍하기에 충분한 정밀 실딩을 제공하지 않는다.

[0015]

감소된 형태 인자인, 고 면적 밀도 데이터 저장 환경들에서 실딩으로 자기 분류에 균형을 이루는 것의 어려움들은 변화되는 절연 갭 거리를 갖는 수평으로 적층된 측면 실드들을 제시하였다. 도 5는 ABS로부터의 미리 결정된 거리에서 더 긴 갭 거리(198)로 ABS로부터의 거리에 관하여 변화되는 갭 거리(196)에 의해 기록 폴(194)로부터 분리되는 조정된 측면 실드(192)를 채용하는 구분된 실시예들에 따라 구성되는 예시적 데이터 라이터의 일부의 단면 블록 표현을 일반적으로 예시한다. 단일 측면 실드(192)가 도 5에 도시되었지만, 기록 폴(194)의 반대 측면 측부들 상의 측면 실드들이 유사하게 또는 다르게 구성될 수 있다는 점이 주목되어야 한다.

[0016]

측면 실드(192)는 절연 재료(202)와 제 2 실드 서브층(204) 사이에 배치되는 제 1 실드 서브층(200)으로 조정된다. 다양한 실시예들은 동일한 재료 및 자속 밀도들의 제 1(200) 및 제 2(204) 실드 서브층들을 구성하는 한편



다른 실시예들은 1.6T 및 1.0T와 같은 상이한 자속 밀도들을 갖는 서브층들(200 및 204)을 구성하며, 이는 기록 폴(194)의 자속 밀도보다 더 적다. 변화되는 자속 밀도들은 ABS에서의 갭 거리(196)보다 더 긴 파생적 거리(198)에 의해 측면 실드(192)로부터 기록 폴(194)의 후방 부분을 분리시킴으로써 ABS 원위의 자기 분류를 감소시키는 동안 ABS 상에 최적화된 자기 실딩을 제공하기 위해 변화되는 갭 거리(196)를 보완할 수 있다.

[0017]

매칭되지 않은 기록 폴 및 측면 실드 측벽 구성이 변화되는 갭 거리(196)를 생성할 수 있지만, 갭 거리(196)의 점진적인 증가들은 기록 폴(194)과 측면 실드(192) 사이에서 분류를 충분히 감소시킬 수 없다. 따라서, 제 1 실드 서브층(200)은 ABS와 실질적으로 평행으로 배향되고 기록 폴(196) 및 측면 실드(192)의 분류를 불시에 증가시키는 전이 표면(206)으로 구성된다. 전이 표면(206)은 ABS로부터 임의의 다양한 각진 배향들, 길이들, 및 거리들(208)이도록 조정될 수 있지만, 일부 실시예들은 그것이 실드화된 자속에 의해 용이하게 포화될 수 있는 지점으로 제 1 실드 서브층(200)의 크기를 감소시키는 것 없이 ABS에서 최적화된 실딩을 제공하도록 거리(208)를 갭 거리(196)로 조정하며, 이는 EAW 및 ATI 상태들을 증진하는 자기 영역을 생성할 수 있다.

[0018]

제 1 실드 서브층(200)이 전이 표면(206)을 갖는 서브층만이 있다는 점이 고려된다. 그러나, 측면 실드(192)는 제 2 실드 서브층(204) 내에 구성되는 제 2 전이 표면(210)과 같은 다수의 전이 표면들을 갖도록 더 조정될 수 있다. 제 2 전이 표면(210)은 ABS 근위의 자기 실딩 및 분류를 더 제어하도록 크기 및 형상에 대해 조정될 수 있다. 제 2 전이 표면(210)은 ABS에서 제 1 전이 표면(206)까지의 거리(208)보다 더 짧은 스롯 거리(212)를 갖도록 도 5에서 조정된다. 자속 밀도들, 전이 표면들(206 및 208) 및 스롯 거리들(208 및 212)의 그러한 층이 진 구성은 자화 강도 및 다운트랙 자화 기울기를 최적화하는 한편 EAW 및 ATI 상태들의 위험을 감소시킴으로써 기록 폴(194) 성능을 개선할 수 있다.

[0019]

도 6는 비자기 절연 층(226)에 의해 기록 폴(224)로부터 분리되는 조정된 측면 실드(222)를 제공하도록 다양한 실시예들에 따라 구성되는 다른 예시적 데이터 라이터(220)의 일부의 단면 블록 표현을 전개한다. 제한되거나 요구되지 않지만, 제 1 실드 서브층(228)은 ABS에서 ABS 및 X 축에 실질적으로 평행하도록 배향되는 공통 전이 표면(230)으로 연속적으로 연장될 수 있다. ABS 근위의 영역으로의 제 1 실드 서브층(228)의 격리는 2.4T 재료와 같은 고 자속 밀도 재료가 이용되는 것을 허용하여 ABS 원위의 분류 위험을 과도하게 증가시키지 않고 ABS에서의 향상된 자기 실딩을 제공할 수 있다. 일부 실시예들에서, 제 1 실드 서브층(228)은 기록 폴(224)과 동일한 재료로 구성되고 Z 축을 따른 공통 전이 표면(230)의 스롯 높이(232)보다 더 멀리 연장되지 않는다.

[0020]

제 1 실드 서브층(228)의 측벽을 면하는 기록 폴의 크기 및 형상은 EAW 및 ATI 상태들의 위험을 증가시키지 않고 감소된 데이터 트랙 폭들을 수용하는 포괄적 측면 실드(222)를 제공하도록 제 2(234) 및 제 3(236) 실드 서브층들에 관하여 조정될 수 있다. 도시된 바와 같이, 제 2 실드 서브층(234)은 기록 폴(224)에 부합하는 형상을 갖지만, ABS에서의 ABS 분리 거리(242)보다 더 긴 원위 분리 거리(240)에 의해 기록 폴(224)로부터 분리되는 측벽(238)을 면하는 기록 폴로 구성될 수 있다. ABS 원위의 제 2 실드 서브층(234)을 위치시키는 것은 상이한 자속 밀도 재료들로 실딩 및 분류에 균형을 이루기 위해 제 3 실드 서브층(236)이 ABS를 따라 제 1 실드 서브층(228)으로부터 측방으로 연장되는 것을 허용한다. 즉, 제 1(228), 제 2(234) 및 제 3(236) 실드 서브층들은 ABS 원위의 분류 위험을 감소시키는 동안 ABS에서 최적화된 실딩을 제공하도록 다양한 서브층 형상들과 일치하여 기능하는 다른 자속 밀도들을 가질 수 있다.

[0021]

제 1 실드 서브층(228)이 크로스트랙 자계 기울기를 향상시키기 위해 제 2(234) 및 제 3(236) 실드 서브층들보다 더 큰 자기 모멘트를 가지며, 이는 측면 실드(222) 자기 포화 문제점들을 감소시키는 동안 SMR(shingled magnetic recording)에서 유익할 수 있다는 점이 고려된다. 도 7은 구분된 실시예들에 따라 다수의 전이 표면들(256 및 258)을 갖는 측면 실드(254)들을 조정함으로써 기록 폴(252) 성능을 최적화했던 다른 예시적 데이터 라이터(250)의 일부의 단면 블록 표현을 도시한다. 예시된 바와 같이, 측면 실드(254)는 제 2 실드 서브층(262)과 비자기 절연 재료(264) 사이에 배치되는 제 1 실드 서브층(260)을 갖는다.

[0022]

일부 실시예들에서, 제 1 실드 서브층(260)은 제 2 실드 서브층(262)보다 더 높은 플럭스 밀도 및 자기 모멘트를 가지며, 이는 ABS 원위의 분류 위험을 감소시키는 동안 기록 폴(252) 자계 기울기를 향상시키기 위해 다수의 전이 표면들(256 및 258)과 일치하여 동작한다. 제 1 실드 서브층(260)은 기록 폴(252)의 형상을 미리링하는 ABS에서의 지속적 곡선형 측벽 부분들, 및 ABS 및 X 축에 관하여 60° 및 45° 와 같은 미리 결정된 분지 각으로 전이 표면들(256 및 258)을 연결시키는 적어도 하나의 지속적 선형 측벽(266) 둘 다를 갖도록 조정된다. 그러한 선형 측벽(266) 구성은 ABS 상의 갭 분리 거리(270)와 비교하여 ABS 원위의 증가된 분리 거리(268)에 의해 보완되는 측면 실드(254)에서의 조정된 자기 포화를 허용할 수 있다.

[0023]

다수의 전이 표면들(256, 258)의 구현은 다양한 수평 평면들에서 기록 폴(252) 및 측면 실드(254) 사이의 비자

기 재료의 양을 변화시키기 위해 X 축을 따르는 그러한 각각의 표면들의 길이들(272, 274)이 유사 또는 다르게 되도록 조정되는 것을 더 허용한다. 측면 실드(254)는 제 1 실드 서브층(260)의 전이 표면들(256, 258)과 ABS로부터 상이한 스로트 높이(278)에 위치되는 제 3 전이 표면(276)을 갖는 조정된 제 2 실드 서브층(262)을 더 포함할 수 있다. 각각의 실드 서브층들(260, 262)의 재료, 형상 및 크기를 조정함으로써, 견고한 자기 실딩은 기록 폴(252)의 자기 범위를 최적하기 위해 ABS에서 경험될 수 있는 반면 ABS 원위의 증가된 분리 거리들(268)은 자체 기울기 및 플렉스 채널링을 최적화한다.

[0024]

데이터 기록 요소들에 대한 물리적 크기들을 감소시키는 경우, 상이한 재료들의 정확한 측면 실드(254) 특징들 및 상이한 재료들의 구성은 Z 축을 따라 측면 실드(254)의 길이에 걸쳐 균일한 분리 거리(270)를 갖는 측면 실드와 비교하여 제조 복잡성을 증가시킬 수 있다. 이러한 문제들 및 다른 것들은 도 8의 예시적 데이터 라이터(280)를 제공하며, 그것의 일부가 다양한 실시예들에 따라 디스플레이되고 구성된다. 데이터 라이터(280)는 실질적으로 등각 기록 폴(284)에 의해 제공되는 균일한 분리 거리(282) 및 비자기 절연 재료(288)에 의해 분리되는 측면 실드(286) 측벽들을 갖는다.

[0025]

기록 폴(184)에 면하는 측면 실드 측벽은 ABS 상에 위치되는 높은 자기 모멘트 부분(290) 및 높은 자기 모멘트 부분(290)의 전이 표면(294)으로부터 ABS 원위의 미리 결정된 평면으로 연속적으로 연장되는 낮은 자기 모멘트 부분(292)을 갖도록 조정된다. 다양한 실시예들에서, 높은 자기 모멘트 부분(290)은 2.4T와 같은 기록 폴(284)과 동일한 자속 밀도를 갖는 재료로 구성되는 반면, 낮은 자기 모멘트 부분(292)은 ABS 원위의 자기 측면 실드(286) 포화의 위험을 감소시키기 위해 1T 미만의 작은 자속 밀도를 가지며, 이는 기록 폴(284)에 의해 측면 트랙 소거(STE) 조건들 및 의도하지 않은 자기 분류의 기회들을 최소화한다.

[0026]

기록 폴(284)의 윤곽을 ABS에 수직하게 Z 축을 따라 부분(292)의 낮은 자기 모멘트 재료와 조합하여 실질적으로 매칭시키기 위해 높은 자기 부분(290) 및 낮은 자기 부분(292)을 조정하는 것은 분류 및 측면 실드(286) 포화의 위험을 증가시키지 않고 기록 폴(284)의 자기 범위의 제어를 증가시키기 위해 측면 실드(286)가 기록 폴(284)의 인접한 곳에 구성되는 것을 허용한다. 측면 실드(286)는 ABS로부터 전이 표면(294)의 거리(296)를 조절함으로써 더 튜닝될 수 있다. 이러한 튜닝은 높은 자기 모멘트 물질이 ABS 상에서 기록 폴(284)의 기록 폴 팁(289) 부분 근위에 얼마나 많이 존재하는지를 판단함으로써 ABS에서 자기 실딩을 정확하게 제어할 수 있다.

[0027]

전이 표면(294)의 조정된 구조는 제 1 실드 서브층(300) 및 제 2 실드 서브층(302)의 형상 및 크기를 더 결정할 수 있다. 즉, ABS와 평행하게, X축을 따라 측방으로 전이 표면(294)의 연장은 제 1 실드 서브층(300)의 형상을 설정하며, 이는 낮은 자기 모멘트 부분(290) 및 높은 자기 모멘트 부분(292)과 다른 자속 밀도로 구성될 수 있다. 제 1 실드 서브층(300)은 임의의 형상 및 크기를 갖도록 구성될 수 있지만, 도시된 바와 같이 측방으로 기록 폴(284) 원위의 ABS로부터 점진적으로 길이를 증가시킬 수 있다. 선형 전이 표면(294) 및 곡선 분리 표면(304)의 조합은 제 2 실드 서브층(302)의 형상 및 크기를 정의하는 역할을 하며, 이는 낮은 자기 모멘트 부분(292)과 접촉하여 미리 결정된 자속 밀도를 갖는 재료를 위치시키고 ABS에서 멀리 자기 실딩을 제공하도록 조정될 수 있다.

[0028]

ABS 상에 다수의 상이한 측면 실드(286)를 위치시키는 것은 ABS와 접촉하는 제 2 실드 서브층(302)을 가질 수 있거나 갖지 않을 수 있는 수평 라미네이션을 정의한다. 다시 말하면, 수평 라미네이션 측면 실드(286)는 적어도 2개의 상이한 실드 층들을 갖고 제 2 실드 서브층(302)이 ABS로부터 연속적으로 연장되도록 구성되는 경우 3개의 층을 더 가질 수 있다. 상이한 재료들 및 형상화된 층들을 갖는 측면 실드(286)의 조정된 구성은 ABS에서의 자기 실딩 및 ABS 원위의 감소된 측면 실드(286) 포화의 정확한 밸런스를 허용하며, 이는 EAW, ATI, 및 STE 상태들의 위험이 줄어들음에 따라 기록 폴 성능을 최적화할 수 있다는 점이 이해될 것이다.

[0029]

도 5-8의 다양한 데이터 라이터들이 상이한 재료들의 다수의 서브층들을 갖지만, 그러한 구성은 측면 실드의 일부, 또는 전부가 단일 재료로서 구성될 수 있으므로 요구되지 않거나 제한되지 않는다는 점이 주목되어야 한다. 단일 재료가 측면 실드를 형성하기 위해 이용되는 경우, 서브층들은 시임들(seams), 또는 경계들이 측면 실드의 선택된 부분들의 자기 실딩 특징들을 조정하기 위해 서브층들 사이에 존재할 수 있도록 순차적으로 구성될 수 있다.

[0030]

측면 실드(286)의 다양한 조정 특성들에서, 데이터 라이터(280)의 제조는 무한정으로 다양한 단계들 및 공정들을 수반할 수 있으며, 그 중 어느 것도 요구되거나 또는 제한되지 않는다. 그러나, 구분된 실시예들은 도 9에 예시된 바와 같이, 조정된 측면 실드를 구성하기 위해 기록 요소 제작 루틴(310)을 수행한다. 초기에, 단계(312)는 ABS로부터 연속적으로 연장되는 형상화된 측벽을 갖는 기록 폴을 형성할 수 있다. 기록 폴 측벽은 선형 및 곡선의 측벽 표면들을 갖는 T 형상 단면을 가질 수 있다는 점이 고려된다. (312)는 재료의 증착과 마스크 및

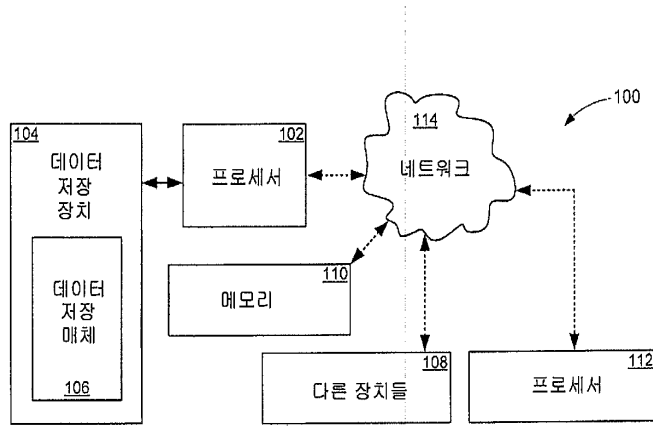


에칭 동작들과 같은 것을 통해 재료의 부분들의 연속 제거로 수행된다는 점이 더 고려된다.

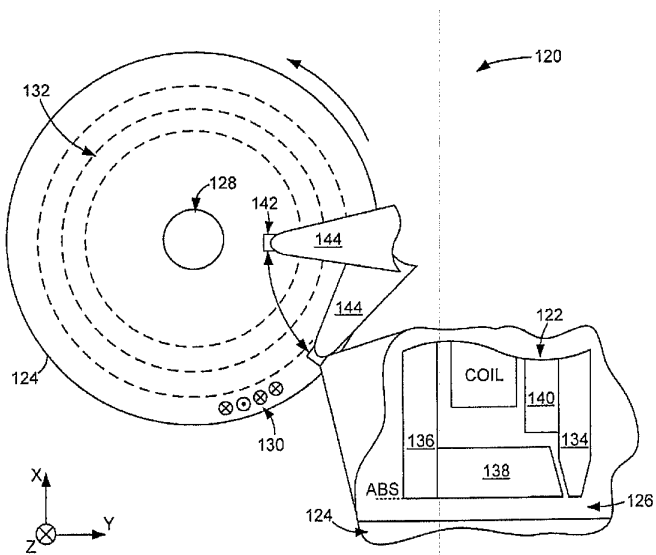
- [0031] 단계(312)에서 기록 폴의 형성은 루틴(310)을 제 1 측면 실드 서브층이 ABS 상에 증착되는 단계(314)로 진행시킬 수 있다. 제 1 측면 실드 서브층은 ABS 원위 또는 근위에 위치될 수 있고 단계(316)가 ABS와 실질적으로 평행하게 지향되는 전이 표면을 갖는 제 1 측면 실드 서브층을 형상화하기 전에 ABS로부터 임의의 거리로 연속적으로 연장될 수 있다. 일부 실시예들은 도 5의 서브층(204)을 ABS 상의 그것의 기초 위치 및 기록 폴로부터 멀어지는 것으로 인해 제 1 측면 실시 서브층으로 특성화한다.
- [0032] 다음에, 단계(318)는 제 1 측면 실드 서브층 위에 제 2 측면 실드 서브층을 증착한다. 제 1 및 제 2 측면 실드 서브층들은 분류를 갖는 실딩 및 측면 실드 자기 포화의 위험을 균형잡기 위해 전이 표면들의 재료, 크기, 형상 및 수가 다를 수 있다는 점이 주목된다. 전이 표면들의 수는 단계(322, 324)가 각각 ABS로부터 미리 결정된 거리(들)에서 단일 전이 표면 또는 다수의 개별 전이 표면들을 형상화하기 전에 판단(320)에서 특히 결정될 수 있다. 단계(324)에 대해, 다수의 전이 표면들은 하나 이상의 재료 제거 프로세스들에 의해 독립적으로 또는 동시에 형성될 수 있다. 단계(316)에서 형성된 전이 표면은 도 5의 거리들(208, 212)에 의해 예시된 바와 같이, ABS와 상이하거나 또는 동일한 거리일 수 있다는 점이 주목된다.
- [0033] 단계(322) 또는 단계(324)에서 적어도 하나의 전이 표면의 형성은 도 8의 층(292)과 같은 하부 자기 모멘트 클래딩 층의 설치가 평가되는 판단(326)으로 진행한다. 클래딩 층이 선택되면, 단계(328)는 이때 전이 표면 위에 클래딩 층을 형성하고 적어도 하나의 측면 실드 서브층 위에 연속적으로 연장된다. 클래딩 층이 형성되지 않은 경우, 단계(328)에서 형성되는 클래딩 층의 마지막에서, 단계(330)는 다운트랙 트레일링 실드와 같은 다른 실드들을 구성하기 전에 측면 실드와 기록 폭 사이에 비자기 절연 층을 위치시킨다.
- [0034] 루틴(310)의 다양한 단계들 및 결정들을 통해, 자기 기록 요소는 측면 실드를 상이한 구조 및 동작 특성들을 제공하는 서브층들의 수평 라미네이션으로 조정함으로써 최적화된 자기 실딩 및 분류로 구성될 수 있다. 그러나, 도 9에 도시된 루틴(310)의 다양한 단계들 및 결정들은 다양한 결정들 및 단계들이 생략, 변경 및 추가될 수 있으므로 요구되지 않고 제한되지 않는다는 점이 주목되어야 한다. 비제한적 예시로서, 부가적인 단계 또는 일련의 단계들은 기록 폴 측벽과 일치하거나 다르게 하기 위해 측면 실드들의 측벽들에 면하는 기록 폴을 특별히 형상화할 수 있으며, 이는 다수의 측면 실드 서브층들을 걸치는 측면 실드 측벽을 정의하기 위해 직선 및 곡선 표면들을 이용하는 것을 수반할 수 있다.
- [0035] 측면 실드에 대한 다양한 튜닝 능력들에서, 기록 폴의 자기 성능은 ABS에서의 더 정확한 자기 실딩 및 ABS 원위의 분류 및 측면 실드 포화의 더 적은 위험을 통해 최적화될 수 있다. 수평 라미네이션에서 상이한 재료들 및 형상들의 서브층들을 갖는 측면 실드를 구성하는 능력은 크로스트랙 방향에서의 유효 자계 뿐만 아니라 개량된 자계 기울기를 허용한다. 더욱이, ABS로부터 측면 실드 분리 거리를 변화시키는 것은 특히 높은 데이터 비트 면적 밀도 환경들에서 회전 데이터 저장 장치의 데이터 무결성을 위태롭게 할 수 있는 EAW, ATI, 및 STE 조건들의 위험을 감소시킬 수 있다.
- [0036] 부가적으로, 실시예들이 자기 프로그래밍에 관한 것이었지만, 청구된 기술은 데이터 판독 센서들과 같은 임의의 수의 다른 응용들에 즉시 이용될 수 있다는 점이 이해될 것이다. 본 개시의 다양한 실시예들의 다수의 특성들 및 구성들이 다양한 실시예들의 구조 및 기능의 상세들과 함께, 이전 설명에 진술되었지만, 이러한 상세한 설명은 단지 예시적이고, 변경은 특히 첨부된 청구항들이 표현되는 용어들의 넓은 일반적 의미에 의해 표시되는 전체 범위까지 본 개시의 원리들 내에서 부품의 구조 및 배열들에 관하여, 상세히 이루어질 수 있다는 점이 이해되어야 한다. 예를 들어, 특정 요소들은 본 기술의 사상 및 범위로부터 벗어나지 않고 특정 응용에 따라 변화될 수 있다.

도면

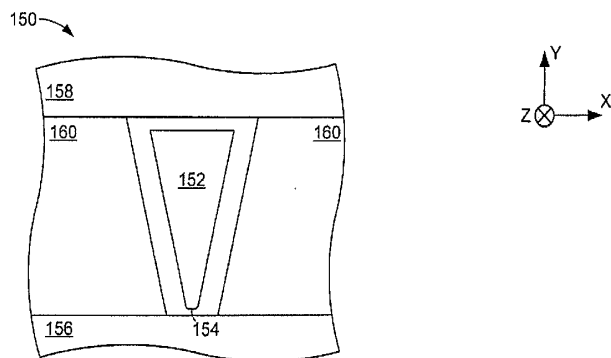
도면1



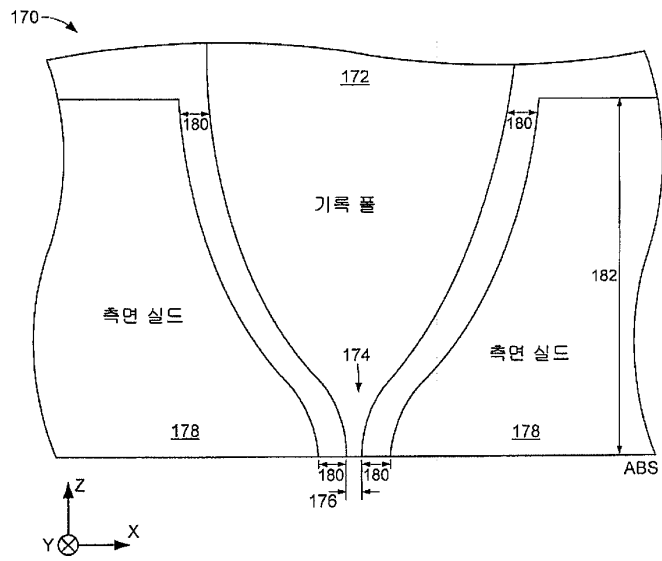
도면2



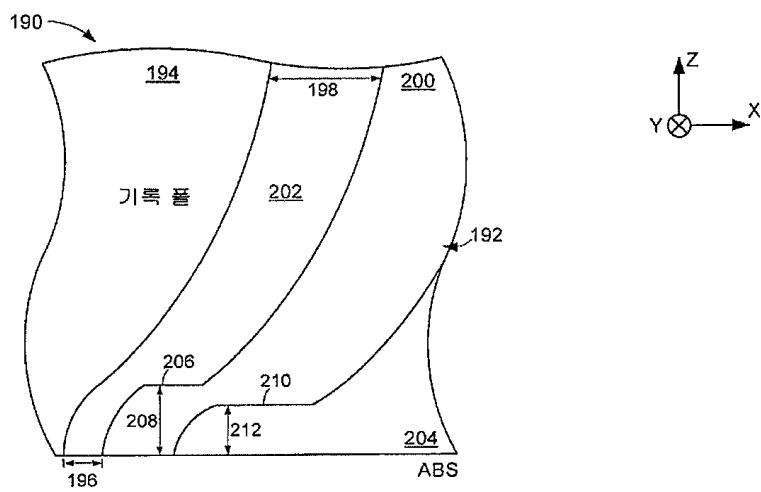
도면3



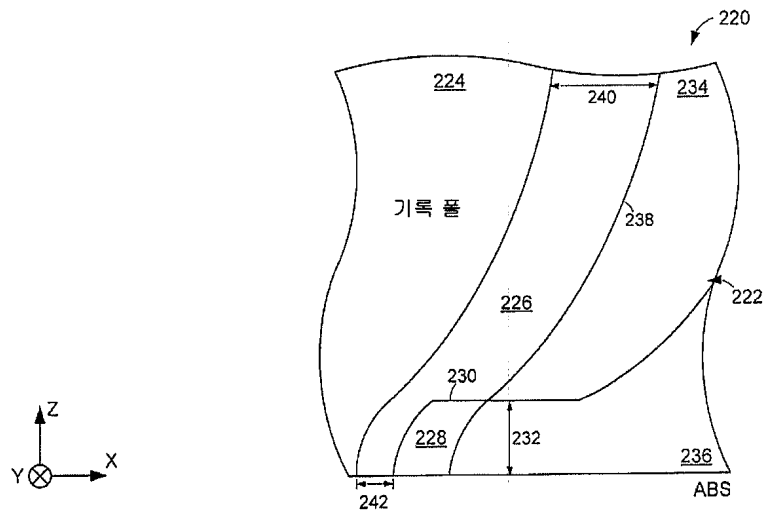
도면4



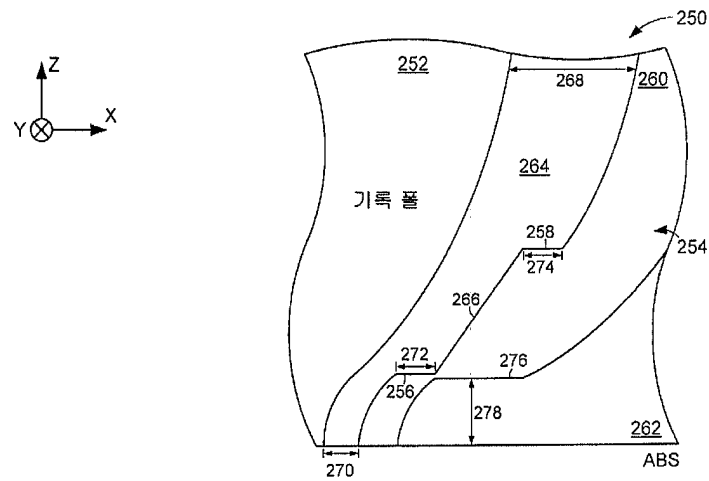
도면5



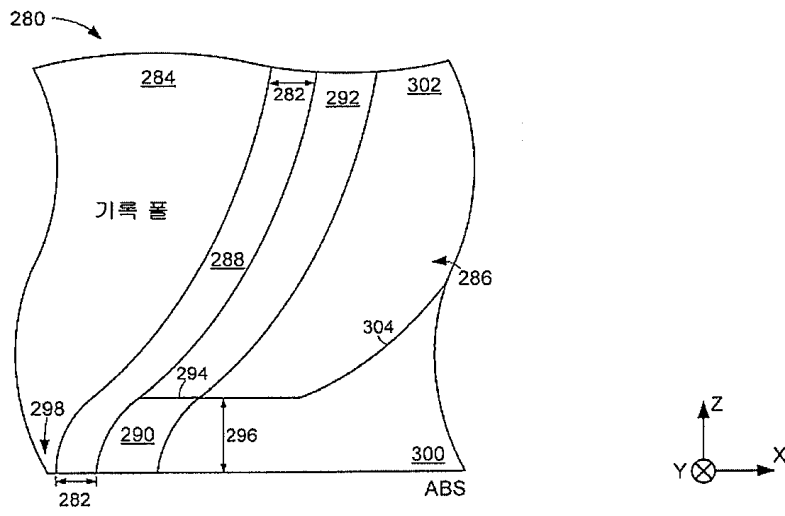
도면6



도면7



도면8



도면9

