(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0056579
(43) 공개일자 2022년05월06일

(51) 국제특허분류(Int. Cl.)
H01M 4/36 (2006.01) *H01M 10/052* (2010.01)
H01M 4/38 (2006.01) *H01M 4/48* (2010.01)
H01M 4/62 (2006.01)
(52) CPC특허분류
H01M 4/366 (2022.01)
H01M 10/052 (2013.01)
(21) 출원번호 10-2020-0141279
(22) 출원일자 2020년10월28일
심사청구일자 없음

(71) 출원인
현대자동차주식회사
서울특별시 서초구 헌릉로 12 (양재동)
기아 주식회사
서울특별시 서초구 헌릉로 12 (양재동)
인천대학교 산학협력단
인천광역시 연수구 아카데미로 119 (송도동)
(72) 발명자
오승민
인천광역시 연수구 신송로118번길 6, 113동 203호 (송도풍림아이원1단지아파트)
김익규
경기도 광명시 오리로 801, 107동 2501호(e편한세상센트레빌아파트)
(뒷면에 계속)
(74) 대리인
특허법인 신세기

전체 청구항 수 : 총 10 항

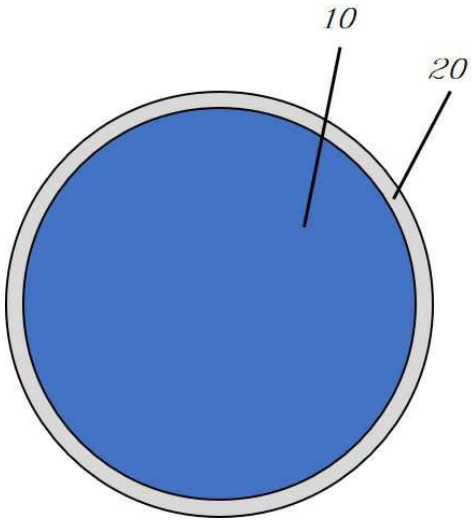
(54) 발명의 명칭 **리튬 이차전지용 음극소재 및 그 제조방법**

(57) 요 약

본 발명은 음극 활물질에 대한 SAM 표면 제어를 통하여 음극에서의 부반응 감소 및 에너지 효율을 향상시킬 수 있는 리튬 이차전지용 음극소재 및 그 제조방법에 관한 것이다.

본 발명의 일 실시형태에 따른 리튬 이차전지용 음극소재는 Si계 음극 활물질과; 상기 Si계 음극 활물질의 표면에 SAM 전구체가 결합하여 형성된 자기조립단층(Self assembly monolayer)으로 형성되는 피막층을 포함한다.

대 표 도 - 도1



(52) CPC특허분류
H01M 4/386 (2013.01)
H01M 4/483 (2013.01)
H01M 4/62 (2013.01)

(72) 발명자
여열매
경기도 화성시 남양읍 남양로621번길 38, 101동 305호 (현대아파트)
이윤성
경기도 수원시 권선구 동수원로145번길 23, 413동 1103호 (수원아이파크시티4단지)
이지은
경기도 화성시 남양읍 시청로102번길 11, 206동 304호 (현대자동차아파트)
박상목
경기도 광주시 밭말길 70-5, 318동 101호 (모개미마을 3차)
김동준
경기도 성남시 분당구 장미로 101, 809동 704호 (장미마을)
김남형
경상북도 김천시 시청로 46, 101동 604호 (현대아파트)
문준영
인천광역시 연수구 아트센터대로97번길 75, 1308동 1201호 (송도더샵하버뷰13단지)
박영돈
서울특별시 강동구 동남로79길 26, 101동 1903호 (고덕아이파크)
이수현
인천광역시 미추홀구 경원대로 717, 104동 2006호 (인천관교 한신휴플러스)
박준화
인천광역시 연수구 원인재로 56, 120동 405호 (현대아파트)
홍미화
인천광역시 연수구 아카데미로 119, 인천대학교 제1기숙사

명 세 서

청구범위

청구항 1

Si계 음극 활물질과;

상기 Si계 음극 활물질의 표면에 SAM 전구체가 결합하여 형성된 자기조립단층(Self assembly monolayer)으로 형성되는 피막층을 포함하는 리튬 이차전지용 음극소재.

청구항 2

청구항 1에 있어서,

상기 Si계 음극 활물질은 Si, SiO 및 Si 합금 중 어느 하나 또는 그 이상인 것을 특징으로 하는 리튬 이차전지용 음극소재.

청구항 3

청구항 1에 있어서,

상기 SAM 전구체는 실란(Silane)계 물질인 것을 특징으로 하는 리튬 이차전지용 음극소재.

청구항 4

청구항 3에 있어서,

상기 SAM 전구체는 탄소 체인길이가 C8 체인길이 이상인 것을 특징으로 하는 리튬 이차전지용 음극소재.

청구항 5

청구항 4에 있어서,

상기 SAM 전구체는 OTS(Trichloro(octyl)silane) 또는 ODTS(Trichloro(octadodecyl)silane)인 것을 특징으로 하는 리튬 이차전지용 음극소재.

청구항 6

청구항 1에 있어서,

상기 음극소재의 표면에서의 접촉각(contact angle)은 61.56° 보다 작은 것을 특징으로 하는 리튬 이차전지용 음극소재.

청구항 7

Si계 음극 활물질 및 SAM 전구체를 준비하는 준비단계와;

준비된 Si계 음극 활물질의 표면에 SAM 전구체를 결합시켜 자기조립단층(double Self assembly monolayer)으로 피막층을 형성하는 피막형성단계를 포함하는 리튬 이차전지용 음극소재의 제조방법.

청구항 8

청구항 7에 있어서,

상기 준비단계에서,

상기 Si계 음극 활물질은 Si, SiO 및 Si 합금 중 어느 하나 또는 그 이상이고,

상기 SAM 전구체는 탄소 체인길이가 C8 체인길이 이상인 실란(Silane)계 물질인 것을 특징으로 하는 리튬 이차전지용 음극소재의 제조방법.

청구항 9

청구항 8에 있어서,

상기 준비단계에서, 상기 SAM 전구체는 OTS(Trichloro(octyl)silane) 또는 ODTS(Trichloro(octadodecyl)silane)인 것을 특징으로 하는 리튬 이차전지용 음극소재의 제조방법.

청구항 10

청구항 7에 있어서,

상기 피막형성단계는,

진공 조건에서 Si계 음극 활물질의 표면에 SAM 전구체 성분을 증착시키는 증착과정과;

표면에 APS SAM 전구체 성분이 증착된 Si계 음극 활물질을 상온에서 보존하여 Si계 음극 활물질의 표면에 SAM 전구체 성분을 어셈블링하는 조립과정과;

진공 오븐에서 어닐링하여 Si계 음극 활물질의 표면에 SAM 전구체 성분의 피막을 형성하는 열처리과정을 포함하는 리튬 이차전지용 음극소재의 제조방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 리튬 이차전지용 음극소재 및 그 제조방법에 관한 것으로서, 더욱 상세하게는 음극 활물질에 대한 SAM 표면 제어를 통하여 음극에서의 부반응 감소 및 에너지 효율을 향상시킬 수 있는 리튬 이차전지용 음극소재 및 그 제조방법에 관한 것이다.

배 경 기 술

[0003] 이차전지는 전기 자동차나 전지 전력 저장 시스템 등의 대용량 전력 저장 전지와 휴대 전화, 캠코더, 노트북 등의 휴대 전자기기의 소형의 고 성능 에너지원으로 사용되고 있다. 휴대 전자기기의 소형화와 장시간 연속 사용을 목표로 부품의 경량화와 저 소비 전력화에 대한 연구와 더불어 소형이면서 고 용량을 실현할 수 있는 이차전지가 요구되고 있다.

[0004] 특히, 대표적인 이차전지인 리튬 이차전지는 니켈 망간 전지나 니켈 카드뮴 전지보다 에너지 밀도가 높고 면적당 용량이 크고, 자기 방전율이 낮으며 수명이 길다. 또한, 메모리 효과가 없어서 사용의 편리성과 장수명의 특성을 갖는다.

[0005] 리튬 이차전지는 리튬 이온의 삽입(intercalations) 및 탈리(deintercalation)가 가능한 활물질로 이루어진 양극과 음극 사이에 전해질을 충전시킨 상태에서 리튬 이온이 양극 및 음극에서 삽입/탈리 될 때의 산화와 환원

반응에 의해 전기 에너지가 생산된다.

[0006] 이러한 리튬 이차전지는 양극, 전해질, 분리막, 음극 등으로 구성되며, 구성요소 간의 계면 반응을 안정하게 유지하는 것이 전지의 장수명 및 신뢰성 확보를 위해 매우 중요하다.

[0007] 한편, 리튬 이차전지는 통상적으로 양극에는 $LiCoO_2$, $LiMn_2O_4$ 등과 같이 리튬이 삽입되어 있는 화합물을 사용하고, 음극에는 탄소계, Si계 등의 리튬이 삽입되어 있는 않는 물질을 사용하여 제조되며, 충전시에는 양극에 삽입된 리튬 이온이 전해액을 통해 음극으로 이동하고, 방전시에는 다시 리튬 이온이 음극에서 양극으로 이동하게 된다.

[0008] 충전 반응시 양극에서 음극으로 이동하는 리튬은 전해액과의 부반응에 의해 음극의 표면에 일종의 보호막(passivation film)인 SEI(solid electrolyte interface)를 형성하게 된다. 이렇게 형성된 SEI는 음극과 전해질 사이에서 이온은 전달하면서 전자는 전달하지 않는 두께의 최적화가 필요하다.

[0009] 또한, SEI가 형성되는 반응은 비가역적 반응이기 때문에 리튬이온의 소모를 가져온다. 즉, SEI의 형성으로 소비된 리튬은 이어지는 방전 과정에서 양극으로 돌아가지 않아 전지의 용량을 감소시키며, 이러한 현상을 비가역 용량(irreversible capacity)이라고 한다. 또한, 이차전지의 양극 및 음극의 충방전 효율이 완전히 100%가 아니기 때문에 싸이클 수가 진행됨에 따라 리튬 이온의 소모가 발생하게 되어 전극용량의 감소를 일으키므로 결국 싸이클 수명이 저하하게 된다. 특히, 음극으로 고용량을 목적으로 Si계 재료를 사용하는 경우, 초기 비가역 용량이 높아 리튬 고갈로 인한 초기 효율이 낮은 문제점이 더욱 대두되고 있다.

[0010] 그래서, 리튬 이차전지의 성능을 향상시키기 위하여 음극재를 개선하는 연구가 꾸준히 진행되고 있다.

[0011] 특히 Si계 음극재의 경우 리튬(Li) 삽입 반응이 일어나는 충전시에는 음극을 구성하는 입자의 부피 증가가 심해지는 문제가 있었고, 리튬(Li) 탈리 반응이 일어나는 방전시에는 음극을 구성하는 입자의 부피가 감소하면서 입자가 붕괴되고, 음극의 표면에 형성된 SEI가 탈리되는 문제가 있었다.

[0012] 이에, 본 출원인은 SAM 표면 제어를 통하여 충방전시에 Si계 음극재에서 발생되는 문제를 해결할 수 있다는 것에 착안하여 본 발명을 완성하였다.

[0014] 상기의 배경기술로서 설명된 내용은 본 발명에 대한 배경을 이해하기 위한 것일 뿐, 이 기술분야에서 통상의 지식을 가진 자에게 이미 알려진 종래기술에 해당함을 인정하는 것으로 받아들여져서는 안 될 것이다.

선행기술문헌

특허문헌

[0016] (특허문헌 0001) 공개특허공보 제10-2014-0032831호 (2014.03.17)

발명의 내용

해결하려는 과제

[0017] 본 발명은 음극 활물질에 대한 SAM 표면 제어를 통하여 음극에서의 부반응 감소 및 에너지 효율을 향상시킬 수 있는 리튬 이차전지용 음극소재 및 그 제조방법을 제공한다.

과제의 해결 수단

[0019] 본 발명의 일 실시형태에 따른 리튬 이차전지용 음극소재는 Si계 음극 활물질과; 상기 Si계 음극 활물질의 표면에 SAM 전구체가 결합하여 형성된 자기조립단층(Self assembly monolayer)으로 형성되는 피막층을 포함한다.

[0020] 상기 Si계 음극 활물질은 Si, SiO 및 Si 합금 중 어느 하나 또는 그 이상인 것이 바람직하다.

[0021] 상기 SAM 전구체는 실란(Silane)계 물질인 것이 바람직하다.

[0022] 상기 SAM 전구체는 탄소 체인길이가 C8 체인길이 이상인 것이 바람직하다.

[0023] 상기 SAM 전구체는 OTS(Trichloro(octyl)silane) 또는 ODTS(Trichloro(octadodecyl)silane)인 것이 바람직하다.

[0024] 상기 음극소재의 표면에서의 접촉각(contact angle)은 61.56° 보다 작은 것을 특징으로 한다.

[0025] 한편, 본 발명의 일 실시형태에 따른 리튬 이차전지용 음극소재의 제조방법은 Si계 음극 활물질 및 SAM 전구체를 준비하는 준비단계와; 준비된 Si계 음극 활물질의 표면에 SAM 전구체를 결합시켜 자기조립단층(double Self assembly monolayer)으로 피막층을 형성하는 피막형성단계를 포함한다.

[0026] 상기 준비단계에서, 상기 Si계 음극 활물질은 Si, SiO 및 Si 합금 중 어느 하나 또는 그 이상이고, 상기 SAM 전구체는 탄소 체인길이가 C8 체인길이 이상인 실란(Silane)계 물질인 것이 바람직하다.

[0027] 상기 준비단계에서, 상기 SAM 전구체는 OTS(Trichloro(octyl)silane) 또는 ODTS(Trichloro(octadodecyl)silane)인 것이 바람직하다.

[0028] 상기 피막형성단계는, 진공 조건에서 Si계 음극 활물질의 표면에 SAM 전구체 성분을 증착시키는 증착과정과; 표면에 APS SAM 전구체 성분이 증착된 Si계 음극 활물질을 상온에서 보존하여 Si계 음극 활물질의 표면에 SAM 전구체 성분을 어셈블링하는 조립과정과; 진공 오븐에서 어닐링하여 Si계 음극 활물질의 표면에 SAM 전구체 성분의 피막을 형성하는 열처리과정을 포함한다.

발명의 효과

[0030] 본 발명의 실시예에 따르면, 음극 활물질의 표면에 SAM 표면 제어를 통하여 피막층을 형성함에 따라 음극의 표면에 원자 스케일(Atomic scale)의 SEI(solid electrolyte interface)를 형성하여 음극에서의 부반응을 감소시키고, 음극의 에너지 효율을 향상시킬 수 있다.

도면의 간단한 설명

[0032] 도 1은 본 발명의 일 실시예에 따른 리튬 이차전지용 음극소재를 보여주는 모식도이고,

도 2는 본 발명의 일 실시예에 따른 리튬 이차전지용 음극소재에 적용되는 SAM 전구체를 보여주는 구조식이며,

도 3 내지 도 7은 비교예 및 실시예에 따른 음극소재의 실험결과를 보여주는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0033] 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 더욱 상세히 설명하기로 한다. 그러나 본 발명은 이하에서 개시되는 실시예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이다.

[0035] 본 발명에 따른 리튬 이차전지용 음극소재는 Si계 음극 활물질과; 상기 Si계 음극 활물질의 표면에 형성되는 피막층을 포함한다.

[0036] Si계 음극 활물질은 Si, SiO 및 Si 합금 중 어느 하나 또는 그 이상의 조합으로 이루어질 수 있다.

[0037] 피막층은 Si계 음극 활물질의 표면에 형성되는 보호층으로서, 피막층은 Si계 음극 활물질과 전해질 사이에서 리튬 이온은 전달하면서 전자는 전달하지 않도록 하는 역할을 한다.

[0038] 이를 위하여 피막층은 Si계 음극 활물질의 표면에 SAM 전구체가 결합하면서 자기조립단층(Self Assembly Monolayer; SAM)으로 형성시키는 것이 바람직하다. 그래서, Si계 음극 활물질과 SAM 전구체 사이에 강한 결합을 형성하면서 Si계 음극 활물질의 부피 변화를 감소시키고 이에 따라 SEI(solid electrolyte interface) 탈리 현

상을 감소시킨다.

[0039] 한편, 피막층은 이온은 전달하면서 전자는 전달하지 않도록 하기 위하여 그 두께를 최적화하는 것이 필수적이다.

[0040] 이를 위하여 피막층을 형성하는데 사용되는 SAM 전구체는 실란(Silane)계 물질을 사용하는 것이 바람직하다.

[0041] 예를 들어 SAM 전구체는 ETS (trichloro(ethyl)silane), BTS (trichloro(butyl)silane), OTS (tricholro(octyl)silane) 및 ODTS (tricholro(octadodecyl)silane)가 사용될 수 있다.

[0042] 특히, SAM 전구체는 초기 비용량(Initial Specific Capacity)을 우수하게 유지하기 위하여 탄소 체인길이가 C8 체인길이 이상인 것을 사용하는 것이 효과적이다. 이를 위하여 SAM 전구체는 OTS(Trichloro(octyl)silane) 또는 ODTS(Trichloro(octadodecyl)silane)를 사용하는 것이 바람직하다.

[0043] 구체적으로, 리튬이차전지의 방전과정은 음극에서 Li^+이온이 양극으로, 이온화 과정에서 방출된 자유전자는 전선을 통해 양극으로 이동하여 서로 만나 결합하여 완료된다. 따라서 Li^+이온과 전자가 이동하는 속도가 중요하며 Li^+이온의 이동속도는 전자보다 느리기 때문에 Li^+이온의 이동속도가 전지의 성능을 결정하게 된다. C8 미만의 탄소체인으로 SAM이 구성되는 경우에는 빽빽한 알킬사슬기의 High packing density로 인해 탄소체인의 밀도가 높아 Li^+이온이 빠져나오기 어려워 저항이 증대되는 결과를 가져온다. 또한, 짧은 SAM을 통한 전자의 터널링(tunneling) 현상이 발생해 전자가 전선을 통하지 않고 막 밖으로 이동하게 되어 전해액 내에서 부반응을 유도하게 되어 전지의 안정성을 감소시키게 된다.

[0044] 반면 SAM의 탄소체인이 충분히 긴 경우에는 Low packing density로 인해 상대적으로 탄소체인의 밀도가 낮아 리튬이온이 음극을 벗어나기 쉬워지며, 전자는 벽이 충분히 두껍게 되므로 터널링 현상이 발생하기도 어려워 전해액 내로 자유전자가 방출되지 않아 전지의 안정성을 향상시킬 수 있다.

[0045] 한편, 이렇게 탄소 체인길이가 C8 체인길이 이상인 SAM 전구체에 의해 피막층이 형성됨에 따라 음극소재의 표면에서의 접촉각(contact angle)은 61.56° 보다 작게 형성된다.

[0047] 상기와 같이 형성되는 음극소재의 제조방법에 대하여 설명한다.

[0048] 본 발명의 일 실시예에 따른 음극소재의 제조방법은 크게 Si계 음극 활물질 및 SAM 전구체를 준비하는 준비단계와; 준비된 Si계 음극 활물질의 표면에 SAM 전구체를 결합시켜 자기조립단층(double self assembly monolayer)으로 피막층을 형성하는 피막형성단계를 포함하여 이루어진다.

[0049] 준비단계는 Si계 음극 활물질 및 SAM 전구체를 준비하는 단계로서, 앞서 설명된 바와 같이 Si계 음극 활물질은 Si, SiO 및 Si 합금 중 어느 하나 또는 그 이상의 조합으로 준비하고, SAM 전구체는 실란(Silane)계 물질로 준비한다.

[0050] 이때 SAM 전구체는 예를 들어 ETS (trichloro(ethyl)silane), BTS (trichloro(butyl)silane), OTS (tricholro(octyl)silane) 및 ODTS (tricholro(octadodecyl)silane)가 사용될 수 있다. 또한, SAM 전구체는 초기 비용량(Initial Specific Capacity)을 우수하게 유지하기 위하여 탄소 체인길이가 C8 체인길이 이상인 것, 예를 들어 OTS(Trichloro(octyl)silane) 또는 ODTS(Trichloro(octadodecyl)silane)를 사용할 수 있다.

[0051] 이렇게 Si계 음극 활물질 및 SAM 전구체가 준비되면, SAM 전구체를 Si계 음극 활물질의 표면에 코팅하여 피막층을 형성한다.

[0052] 피막형성단계는 진공 조건에서 Si계 음극 활물질의 표면에 SAM 전구체 성분을 증착시키는 증착과정과; 표면에 APS SAM 전구체 성분이 증착된 Si계 음극 활물질을 상온에서 24시간 동안 보존하여 Si계 음극 활물질의 표면에 SAM 전구체 성분을 어셈블링하는 조립과정과; 진공 오븐에서 어닐링하여 Si계 음극 활물질의 표면에 SAM 전구체 성분의 피막을 형성하는 열처리과정을 포함한다.

[0053] 특히, 열처리과정은 130℃의 조건에서 1시간 동안 열처리를 실시한다.

[0055] 다음으로, 비교예 및 실시예를 통하여 본 발명을 설명한다.

[0056] 먼저, 비교예 및 실시예에 따른 음극재 샘플을 마련하기 위하여 전술된 음극소재의 제조방법에 따라 음극을 제조한다.

[0057] 이때 비교예에 따른 샘플은 Si계 음극 활물질로 SiO를 사용하였으며, Si계 음극 활물질의 표면에 아무 처리를 하지 않아 피막층을 형성하지 않았다.

[0058] 실시예에 따른 샘플들은 Si계 음극 활물질로 SiO를 사용하였으며, Si계 음극 활물질의 표면에 형성되는 피막층의 소재로 각각 ETS (trichloro(ethyl)silane), BTS (trichloro(butyl)silane), OTS (tricholro(octyl)silane) 및 ODTS (tricholro(octadodecyl)silane)를 사용하였다.

[0059] 이렇게 준비한 샘플들에 대하여 각각 충방전시 초기 비용량(Initial Specific Capacity)을 측정하였고, 쿨롱효과(Coulombic Efficiency)를 측정하였으며, 그 결과를 도 3에 나타내었다.

[0060] 도 3에서 알 수 있듯이, SAM 전구체를 사용하지 않아 피막층이 형성되지 않은 비교예와 비교하여 SAM 전구체를 사용하여 피막층을 형성한 실시예들이 충방전 시 초기 비용량이나 쿨롱효과가 유사하거나 향상된 것을 확인할 수 있었다.

[0061] 특히, 실시예들 중 상대적으로 탄소 체인길이가 짧은 ETS 및 BTS를 SAM 전구체로 사용한 샘플보다 상대적으로 탄소 체인길이가 긴 OTS 및 ODTS를 SAM 전구체로 사용한 샘플에서 충방전 시 초기 비용량이나 쿨롱효과가 향상된 것을 확인할 수 있었다. 그 이유는 탄소 체인길이가 짧은 ETS 및 BTS를 SAM 전구체로 사용한 샘플의 경우 높은 저항으로 인해 초기 비용량 및 쿨롱효과가 감소된 것으로 유추할 수 있다.

[0063] 다음으로, 도 4a 및 도 4b는 SAM 전구체를 사용하지 않아 피막층이 형성되지 않은 비교예와 OTS를 SAM 전구체로 사용하여 피막층을 형성한 실시예에 대한 XPS(X-ray photoelectron spectroscopy)분석 결과를 보여주는 그래프들이다.

[0064] XPS 분광법은 광전효과를 베이스로 한 표면분석 방법으로써 광원으로 X선을 사용, 시료 원자의 전자를 방출하도록 하고, 방출된 전자의 운동에너지를 측정하여 결합 에너지를 측정하는 방법이다. 원자간 결합에너지는 공지된 사항들로 알 수 있으므로, intensity를 측정하면 표면에 존재하는 원자-원자간 결합을 확인할 수 있다. 큰 intensity값을 보일수록 결합을 형성하는 원자가 많음을 알 수 있다.

[0066] 도 4a는 top-most에 대한 결과이고, 도 4b는 3 sec etching에 대한 결과이다.

[0067] 도 4a 및 도 4b에서 확인할 수 있듯이, 음극 활물질에 많이 존재하던 Si-C 피크가 SAM 처리되면서 C-C 피크가 증가된 것을 확인할 수 있었다.

[0068] 구체적으로, C-C 피크의 intensity가 증가하고 C-Si 피크의 intensity는 감소하였는데, 이것은 음극 표면이 전구체와 잘 반응하여 표면이 여러 개의 탄소를 가지는 물질로 고르게 처리되어 C-C결합의 intensity가 증가한 것이며 음극의 C-Si 결합은 SAM 구조로 덮혀있어 intensity는 감소하는 결과를 나타내는 것으로 해석할 수 있다.

[0069] 또한 OTS가 음극 표면에서 SiO와 반응하여 O-Si 결합을 형성하므로 Si피크와 O 피크가 증가한 것으로 해석할 수 있다.

[0071] 그리고, OTS를 SAM 전구체로 사용하여 피막층을 형성한 실시예에서 긴 체인(long chain)의 탄소가 확인되었다.

[0073] 다음으로, 비교예 및 실시예에 따른 샘플의 표면에서의 접촉각(contact angle)을 측정하였고, 그 결과를 도 5에 나타내었다.

[0074] 도 5에서 확인할 수 있듯이, 표면에서의 접촉각은 SAM 전구체로 ODTS를 사용한 샘플, SAM 전구체로 OTS를 사용한 샘플, SAM 전구체를 사용하지 않은 샘플, SAM 전구체로 ETS를 사용한 샘플 순으로 점진적으로 커지는 것을 확인할 수 있었다.

[0076] 접촉각은 사슬이 길수록 점점 작아지므로, 사슬이 짧을수록 접촉각이 커지고 High packing density로 인해 Li^+ 이온의 이동이 방해되며 이는 도 3과 도 5를 참조하면 SiO_Bare 상태보다 SiO_ETS, SiO_BTS 로 SAM 구조를 형성한 경우에 전지성능이 더 떨어짐을 확인할 수 있다. 반면 사슬이 길수록 Low packing density로 인해 Li^+이온의 이동이 용이해지므로 전지성능이 향상됨을 확인할 수 있다.

[0078] 다음으로, 비교예 및 실시예에 따른 샘플의 수명 곡선을 측정하였고, 그 결과를 도 6에 나타내었다.

[0079] 도 6에서 확인할 수 있듯이, 실시예들 중 상대적으로 탄소 체인길이가 짧은 ETS 및 BTS를 SAM 전구체로 사용한 샘플보다 상대적으로 탄소 체인길이가 긴 OTS 및 ODTS를 SAM 전구체로 사용한 샘플에서 수명 평가 결과가 좋은 것을 확인할 수 있었다.

[0080] 이는 음극표면에 형성된 긴 탄소체인을 가진 SAM 구조가 음극표면을 보호해 전지의 수명이 향상되는 것으로 해석할 수 있다.

[0082] 다음으로, 비교예 및 실시예에 따른 샘플의 LSTA를 측정하였고, 그 결과를 도 7에 나타내었다.

[0083] 이때 측정 조건은 아래와 같다.

[0084] Step-1: 0.05C charge (cut off at 0.05mV)

[0085] Step-2: CV (cut off at CA.1050mAh/g)

[0086] Step-3: LSTA (temperature sweep rate: 1° C / min)

[0087] 도 7에서 확인할 수 있듯이, 피막층을 형성하지 아니한 경우 40° C부터 전류거동이 발생하기 시작하는 반면, 피막층을 OTS-SAM으로 형성한 경우에는 55° C 부터 전류의 거동이 발생하기 시작한다.

[0089] 본 발명을 첨부 도면과 전술된 바람직한 실시예를 참조하여 설명하였으나, 본 발명은 그에 한정되지 않으며, 후술되는 특허청구범위에 의해 한정된다. 따라서, 본 기술분야의 통상의 지식을 가진 자라면 후술되는 특허청구범위의 기술적 사상에서 벗어나지 않는 범위 내에서 본 발명을 다양하게 변형 및 수정할 수 있다.

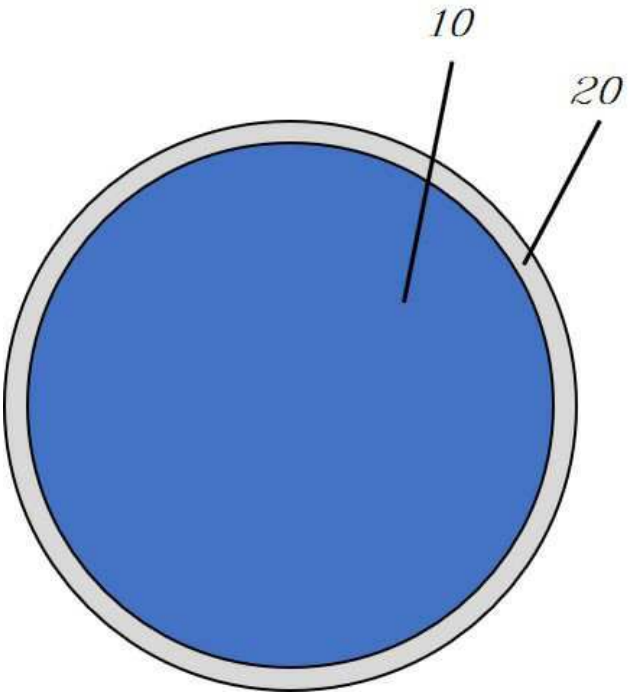
부호의 설명

[0091] 10: Si계 음극 활물질

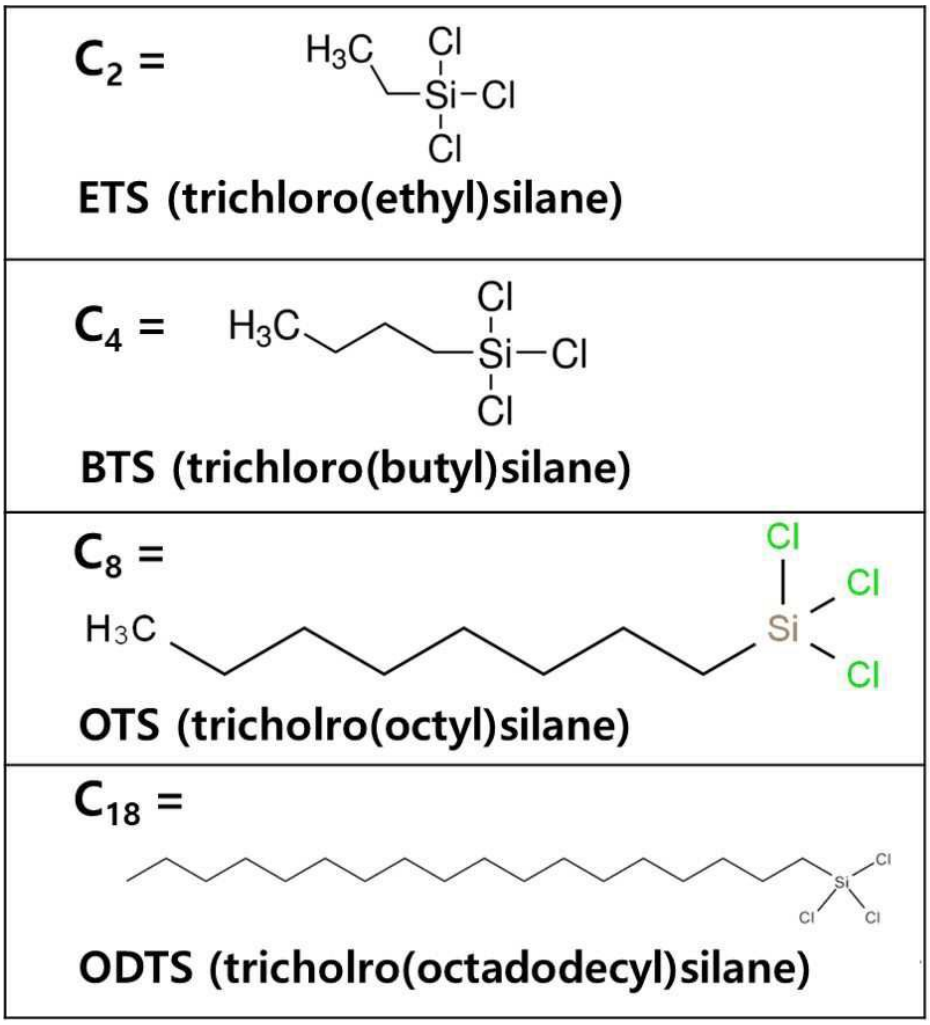
20: 피막층

도면

도면1



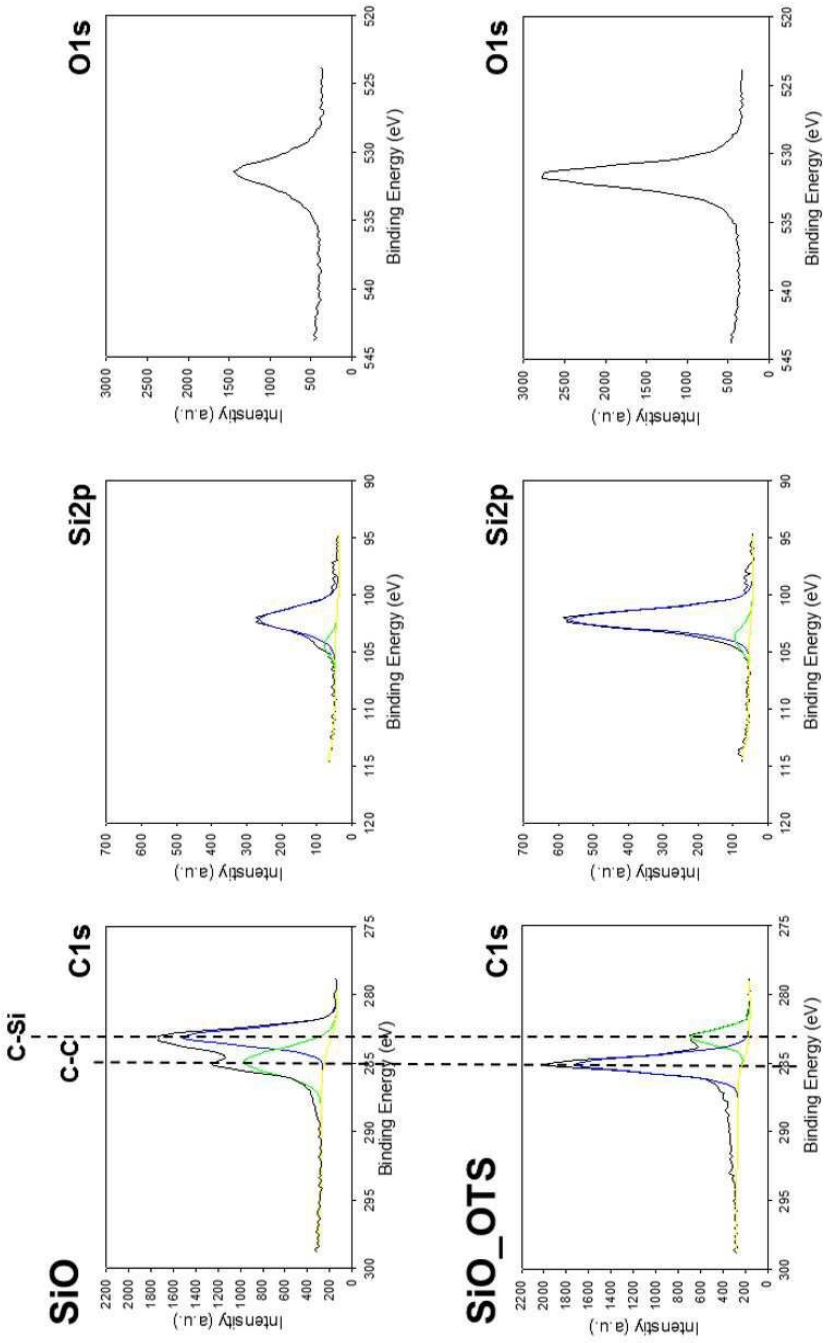
도면2


C2 =
H3C
Cl
Si
Cl
Cl
ETS (trichloro(ethyl)silane)
C4 =
H3C
Cl
Si
Cl
Cl
BTS (trichloro(butyl)silane)
C8 =
H3C
Cl
Si
Cl
Cl
OTS (tricholro(octyl)silane)
C18 =
Si
Cl
Cl
Cl
ODTS (tricholro(octadodecyl)silane)

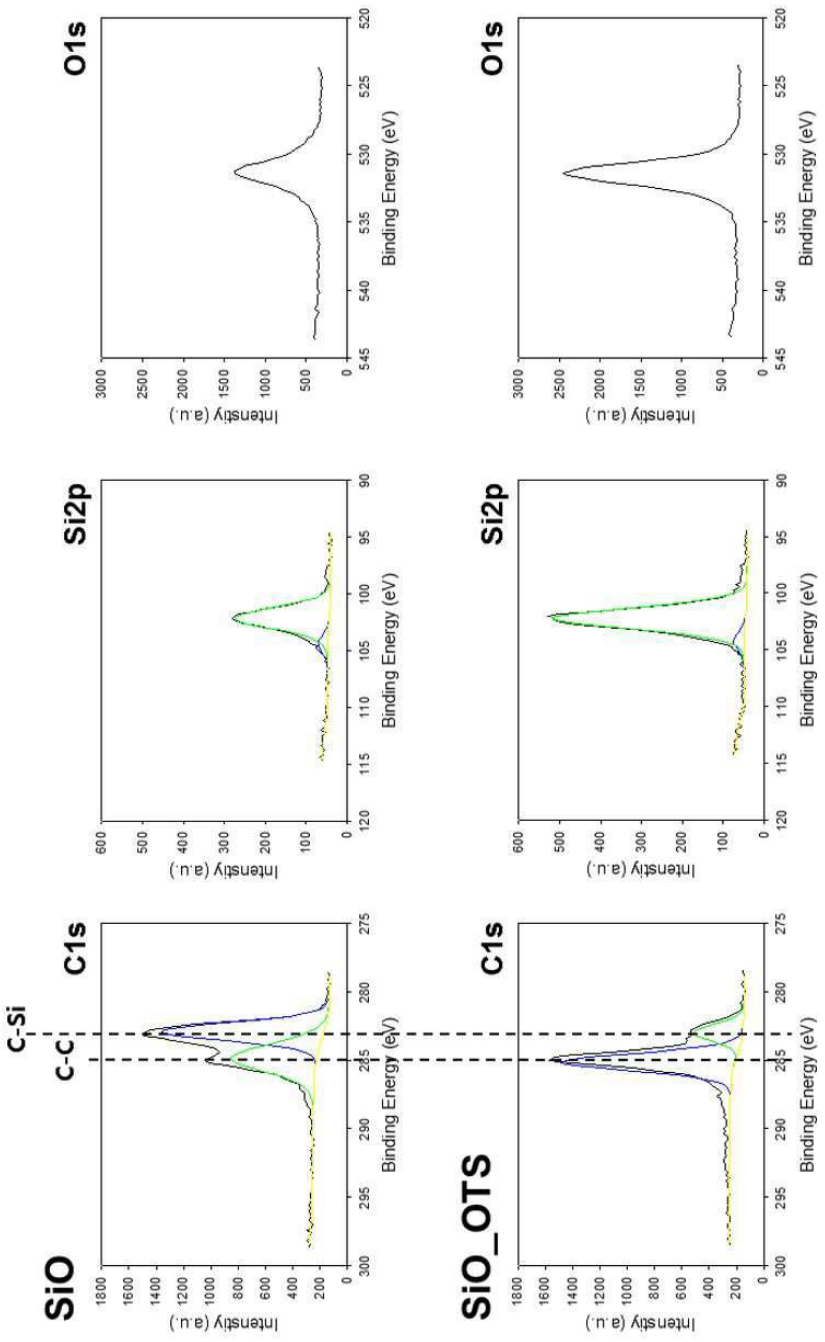
도면3

Sample	Initial Specific Capacity / mAh g^{-1}		Coulombic Efficiency / %
	Lithiation	De-lithiation	Initial
SiO	1405	946	**67.3**
SiO_ETS (C2)	1326	783	**59.0**
SiO_BTS (C4)	1358	430	**31.6**
SiO_OTS (C8)	1587	1071	**67.5**
SiO_ODTS (C18)	1479	995	**67.3**

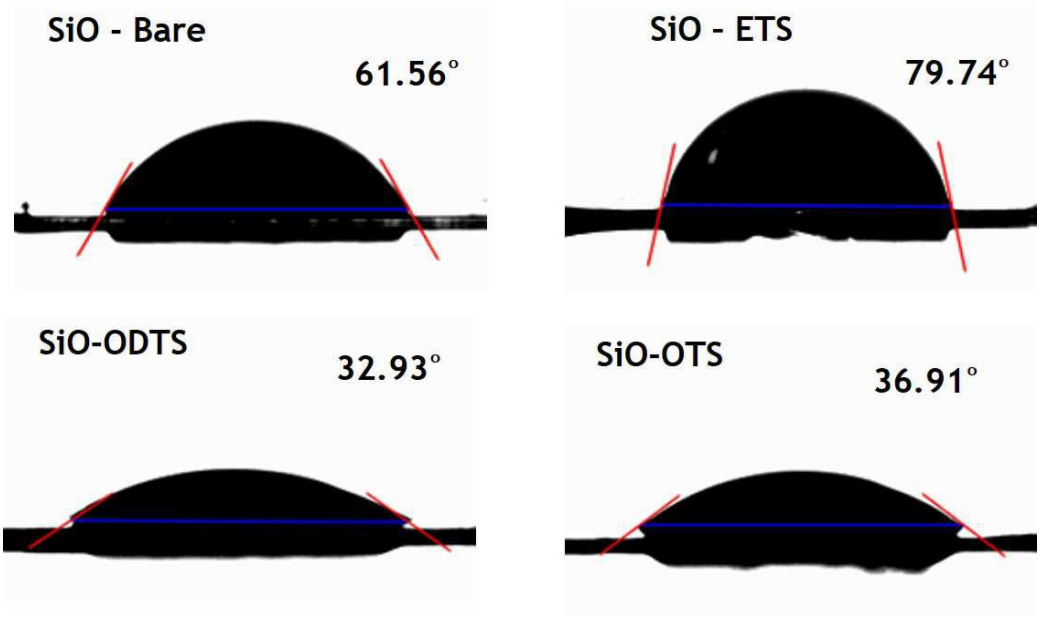
도면4a


SiO
SiO_OTS
C1s
Si2p
O1s
c-Si
c-C
Intensity (a.u.)
Binding Energy (eV)

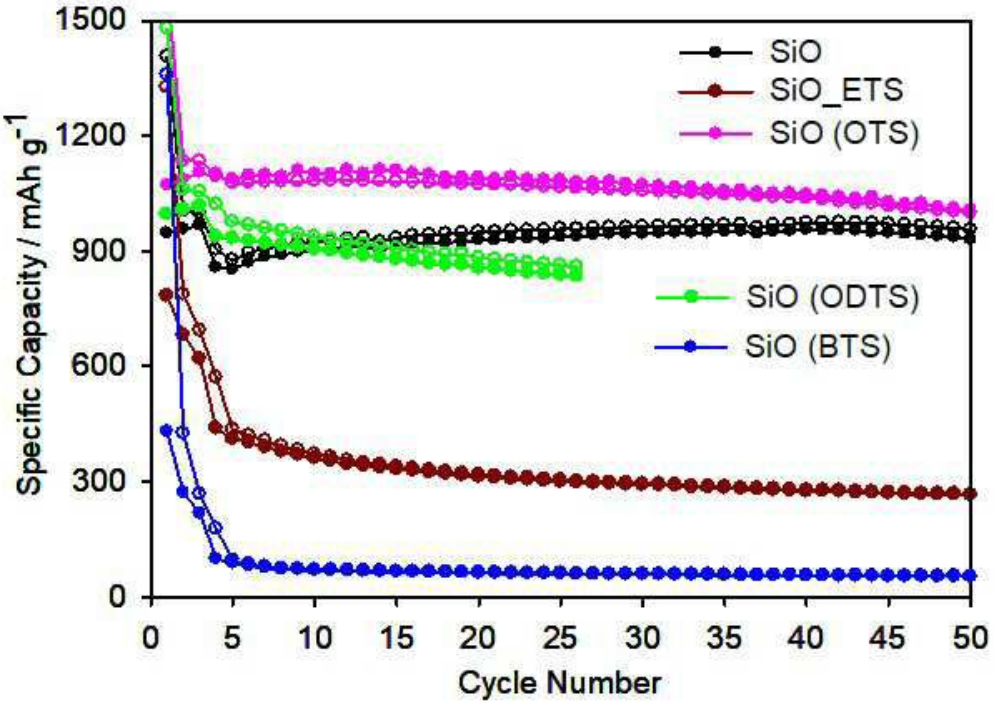
도면4b


SiO
SiO_OTS
C1s
Si2p
O1s
C-C
C-Si
Binding Energy (eV)
Intensity (a.u.)

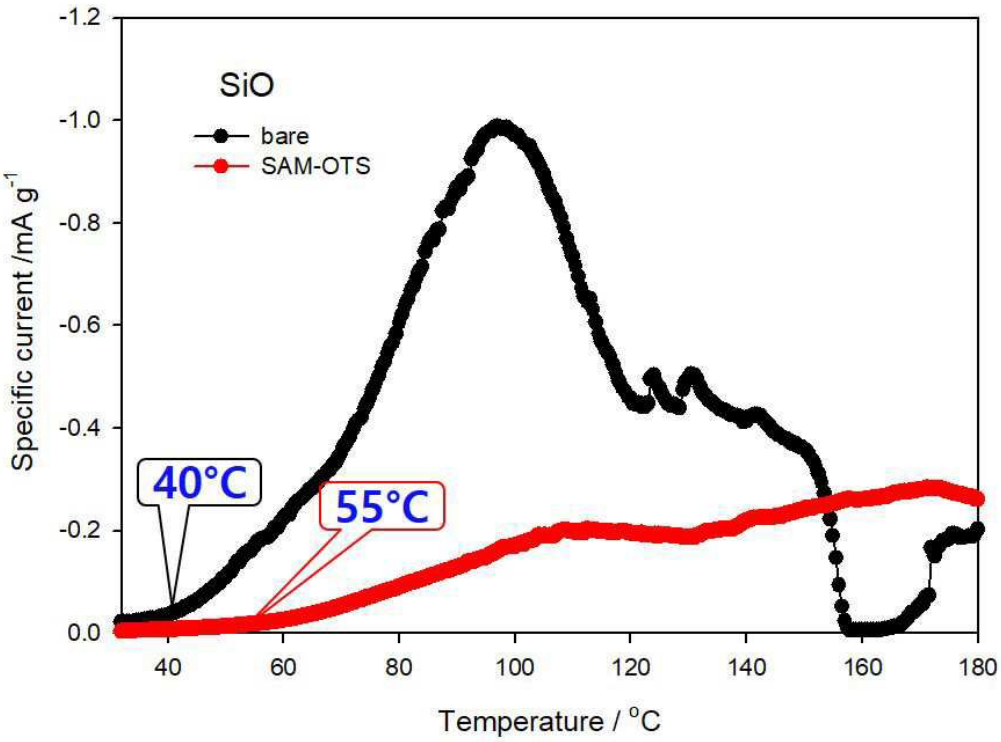
도면5


SiO - Bare
61.56°
SiO - ETS
79.74°
SiO-ODTS
32.93°
SiO-OTS
36.91°

도면6


Specific Capacity / mAh g-1
Cycle Number
SiO
SiO_ETS
SiO (OTS)
SiO (ODTS)
SiO (BTS)
0
300
600
900
1200
1500
0
5
10
15
20
25
30
35
40
45
50

도면7


SiO
bare
SAM-OTS
40°C
55°C
Specific current /mA g-1
Temperature / °C
-1.2
-1.0
-0.8
-0.6
-0.4
-0.2
0.0
40
60
80
100
120
140
160
180