



發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92135987

※申請日期：92 年 12 月 18 日

※IPC 分類：H01L 1/00 H01F 17/50

壹、發明名稱：

(中) 半導體電路裝置的模擬方法及半導體電路裝置的模擬器

(外) 半導体回路装置のシミュレーション方法および半導体回路装置
のシミュレータ

貳、申請人：(共 1 人)

1. 姓 名：(中) 新力股份有限公司

(英) SONY CORPORATION

代表人：(中) 1. 安藤國威

(英)

地 址：(中) 日本國東京都品川區北品川六丁目七番三五號

(英)

國籍：(中英) 日本 JAPAN

參、發明人：(共 1 人)

1. 姓 名：(中) 臼井弘樹

(英) USUI, HIROKI

地 址：(中) 日本國東京都品川區北品川六丁目七番三五號新力股份有限公司

(英) 日本国東京都品川区北品川6丁目7番35号ソニー株式会社

肆、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2002/12/19 ; 2002-368046 ☒ 有主張優先權

玖、發明說明

【發明所屬之技術領域】

本發明是有關於電晶體及由電晶體構成的半導體電路裝置的特性模擬方法及實施此的半導體電路裝置的特性模擬器。

本發明特別是有關於包括藉由 NBTI (Negative Bias Temperature Instability) 現象的 MIS (Metal Insulator Silicon) 電晶體、和 MOS 電晶體的半導體電路裝置的特性劣化的模擬方法及實施此的模擬器。

【先前技術】

隨著半導體積體電路裝置的高密度化、高積體化、微細化的進展，構成半導體積體電路裝置的 MOS 電晶體等包括 MIS 電晶體等的半導體電路裝置的寸法的微細化技術進展很顯著。此種技術進展中，藉由電晶體特性的劣化的 MOS 電晶體等包括 MIS 電晶體等的半導體電路裝置的可靠性造成很大的問題。

MOS 電晶體特性的劣化例如有汲極電流與時間一同下降的情形。經由此種汲極電流的下降，會引起電路延遲時間與時間一起增大的特性降低。延遲時間的增大增到某種程度以上的話，就會發生半導體積體電路內或是與外部的信號的輸出/輸入動作的計時錯誤，就有引發組裝有半導體積體電路的系統全體誤動作的可能性。

目前為止，就 MOS 電晶體的特性劣化方面，主要是

(2)

研究熱載子劣化。例如日本特開平第 11-135388 號公報及特開第 2001-352059 號公報是記載有關熱載子劣化的內容。

所謂熱載子劣化現象是指在 MOS 電晶體的汲極端，經由高電場產生高電能的電子、正孔（以下稱熱載子），該熱載子使閘極氧化膜特性劣化的現象。

模擬熱載子劣化的既存技術，現在也利用，於 1985 年的 IEEE 所發表的 Lucky Electron 模式（以後稱 LE 模式。），如下式 1 所示，計算出限於有關經由高電場的高電能的電子（Hot Electron）之一的現象的特性劣化模式的方法。

$$\Delta P = \left(time \cdot \frac{I_{ds}}{W} \left(\frac{I_b}{I_{ds}} \right)^m \right)^n \quad \dots (1)$$

ΔP 是表示經過時間 time 時的電晶體特性的劣化量， I_{ds} 是表示電晶體的源極、汲極電流， I_b 是表示基板電流， W 是表示通道寬度， m 、 n 是常數。

目前為止，可用 LE 模式表現的電晶體的劣化即能以源極、汲極電流 I_{ds} 、基板電流 I_b 表現的電晶體的劣化應該是最受注意的劣化現象。

而且，隨著 MOS 電晶體的微細化，發現視為所謂 NBTI (Negative Bias Temperature Instability) 新的劣化現象的問題。

所謂 NBTI 劣化現象是在高溫狀態，對構成電晶體的半導體基板，將負的電壓（負型偏壓電壓）持續施加在電

(3)

晶體的閘極電極的話，所謂電晶體的驅動能力等的特性劣化的現象。特別是對閘極絕緣膜採用氮化物的表面通道構造的 p 型 MOS 電晶體等，於 MIS 型電晶體方面，經由 NBTI 劣化現象的特性劣化較大。

於 MOS 電晶體中，所謂 NBTI 劣化現象是解釋在矽基板和氧化矽絕緣膜的界面引起的化學反應的平衡狀態的高溫狀態，以及起因於經由負電壓施加的變化的現象。

NBTI 劣化現象是電晶體特性的劣化為全體的，邊隨著時間經過而增進，邊在短時間增減其劣化量。

關於 NBTI 劣化現象是以不會發生特性劣化的方式，改良電晶體構造的研究，不過以 NBTI 劣化現象存在為前提，正確掌握其詳細，也試著發現 NBTI 劣化現象根據欲可靠性高的設計半導體裝置的模擬的研究方法。

但是，習知的模擬手法例如 LE 模式，是有關 NBTI 劣化現象的特性劣化的變動無法充分對應，因此並不足以正確預測經由 NBTI 劣化現象的劣化量，而欲可靠性高的設計半導體裝置或是半導體積體電路。其結果，對電晶體的特性劣化，正確設定設計邊際是很困難的。

取得所謂大於必要以上的設計邊際，有加大半導體晶片面積的可能性，由一片晶圓製造的半導體晶片量減少的關係，必須儘量避免所謂取得必要以上的邊際，。另一方面，若不取得必要且充分的設計邊際，半導體電路裝置的壽命有減短之虞。

但是，習知的方法並未正確表現劣化直流部分變化的

緣故，指出 NBTI 劣化現象的劣化量預估比實際更多的可能性昇高。劣化的直流部分於後述。

另外，NBTI 劣化現象中，電晶體動作時的溫度和利用作為負型偏壓電壓的負電位的閘極電壓的施加的電晶體的特性劣化的變動至今完全不得而知。但是，若不考慮電晶體的特性劣化的變動，就不能正確捕捉 NBTI 劣化現象，關於劣化就會有無法正確預估的問題。例如，也有劣化量比實際小的預估的可能性，或相反的，也有劣化量多的預估的可能性。

【發明內容】

本發明的目的在於提供一也考慮到電晶體劣化現象的情形，正確預測特性劣化量的變動，正確模擬包括電晶體的電路特性劣化現象的方法。

另外，本發明的目的是在於提供一有效實施此種模擬方法的半導體特性模擬器。

並且本發明的目的是在於能使用上記模擬方法及/或半導體特性模擬器的結果，設計可靠性高的半導體電路裝置，効率良好的製造出半導體電路裝置。

根據本發明的第一觀點，是針對使用演算處理手段，對具有 MIS 電晶體的半導體電路裝置施加負型偏壓電壓和偏壓自由電壓時，模擬該電路特性的半導體電路裝置的模擬方法，提供一具有：求得施加在前述電晶體的負型偏壓電壓、前述電晶體的動作溫度、形成前述電晶體後依存

在所經過的時間的前述電晶體特性的基礎劣化量 (X_D) 的第一工程、和對前述電晶體施加負型偏壓電壓的第一期間隨著前述負型偏壓電壓的施加持續時間算出前述電晶體劣化的劣化量 (ΔP_D) 的第二工程、和從前述電晶體解除前述負型偏壓電壓的施加，或是隨著對前述電晶體施加比前述負型偏壓電壓還高電位的偏壓自由電壓的第二期間的持續時間而算出前述劣化的電晶體特性回復的回復量 (ΔP_R) 的第三工程、和加上前述基礎劣化量 (X_D) 和前述劣化量 (ΔP_D)，從該加算結果減去前述回復量 (ΔP_R) 算出總劣化量 (P) 的第四工程的模擬方法。

最好是算出將時間經過分割為複數個 (j) 的時間範圍的各時間範圍 (Δt_j) 的每一劣化量的變化量 ($\exp(\beta(V_{gj} - V_{g0}) \times \Delta t_j)$)，根據下式算出總劣化量 (P)。

$$time = C \times \exp[(Q/k) \times (1/T_0 - 1/T)] \times \exp(\alpha)$$

$$lt$$

$$\times [\sum_{j=1} (\exp(\beta(V_{gj} - V_{g0}) \times \Delta t_j)$$

$$j=1$$

$$time = time - k$$

$$P = C \times \sum [time^n]$$

$$k=1 \quad time = time - k$$

另外，最好於前述第二工程中，根據前述負型偏壓電壓的施加來判定前述電晶體是否劣化，引起劣化的時候，進行前述劣化量 (ΔP_D) 的演算。

劣化量 (ΔP_D) 的演算是根據下記的任一式進行。

$$(1) \Delta P_D(t) = C_D + B_D \times \log(t)$$

(6)

但， C_D 、 B_D 為以下式規定，依存在負型偏壓電壓而規定的常數，

t 為施加負型偏壓電壓後的經過時間。

$$C_D = C_{DV} \times \exp(n_{CV}/V_g)$$

$$B_D = B_{DV} \times \exp(n_{BV}/V_g)$$

或是，

$$C_D = C_{DV} \times \exp(\alpha_{CV} + \beta_{CV} \cdot V_g)$$

$$B_D = B_{DV} \times \exp(\alpha_{BV} + \beta_{BV} \cdot V_g)$$

但， C_{DV} 、 B_{DV} 為由實驗求得的常數，

n_{CV} 、 n_{BV} 為由實驗求得的常數，

α_{CV} 、 β_{CV} 、 α_{BV} 、 β_{BV} 為由實驗求得的常數，

V_g 為作為施加在電晶體的負型偏壓電壓的閘極電壓。

$$(2) \Delta P_D(t) = C_D + B_D \times \log(t)$$

但， C_D 、 B_D 為以下式規定，依存在負型偏壓電壓而規定的常數後的經過時間，

t 為施加負型偏壓電壓後的經過時間。

$$C_D = C_{DV} \times \{ \exp(n_{CV}/V_g) \pm C_{DVP} \times \exp(n_{CVP}/V_{gp}) \}$$

$$B_D = B_{DV} \times \{ \exp(n_{BV}/V_g) \pm B_{DVP} \times \exp(n_{BVP}/V_{gp}) \}$$

或是，

$$C_D = C_{DV} \times \{ \exp(\alpha_{CV} + \beta_{CV} \cdot V_g) \pm C_{DVP} \times \exp(\alpha_{CVP} + \beta_{CVP} \cdot V_{gp}) \}$$

$$B_D = B_{DV} \times \{ \exp(\alpha_{BV} + \beta_{BV} \cdot V_g) \pm B_{DVP} \times \exp(\alpha_{BVP} + \beta_{BVP} \cdot V_{gp}) \}$$

(7)

但， C_{DV} 、 B_{DV} 爲由實驗求得的常數，

n_{CV} 、 n_{BV} 爲由實驗求得的常數，

α_{CV} 、 β_{CV} 、 α_{BV} 、 β_{BV} 爲由實驗求得的常數，

V_g 爲作爲施加在電晶體的負型偏壓電壓的閘極電壓。

$$(3) \Delta P_D(t) = C_D + B_D \times \log(t)$$

但， C_D 、 B_D 爲以下式規定，依存在負型偏壓電壓及前述電晶體的溫度而規定的常數，

t 爲施加負型偏壓電壓後的經過時間。

$$C_D = C_{DV} \times \exp(n_{CV}/V_g)$$

$$B_D = B_{DV} \times \exp(n_{BV}/V_g)$$

或是，

$$C_D = C_{DV} \times \exp(\alpha_{CV} + \beta_{CV} \cdot V_g)$$

$$B_D = B_{DV} \times \exp(\alpha_{BV} + \beta_{BV} \cdot V_g)$$

但， C_{DV} 、 B_{DV} 爲以下式規定，以前述電晶體動作時的溫度而規定的常數，

n_{CV} 、 n_{BV} 爲由實驗求得的常數，

α_{CV} 、 β_{CV} 、 α_{BV} 、 β_{BV} 爲由實驗求得的常數，

V_g 爲作爲施加在電晶體的負型偏壓電壓的閘極電壓。

$$C_{DV} = C_{DVT} \times [\exp((Q_{DC}/k) \times (1/T_0 - 1/T))]$$

$$B_{DV} = B_{DVT} \times [\exp((Q_{DB}/k) \times (1/T_0 - 1/T))]$$

但， C_{DVT} 、 Q_{DC} 、 B_{DVT} 、 Q_{DB} 爲由實驗求得的常數，

T 爲電晶體的絕對動作溫度，

T_0 爲電晶體的基準絕對動作溫度，

(8)

k 爲波茲曼常數。

最好於前述第三工程中，根據前述偏壓自由電壓的施加來判定是否引起前述電晶體劣化的回復，引起回復的時候，進行該回復量（ ΔP_R ）的演算。

回復量（ ΔP_R ）的演算是根據下記的任一式進行。

$$(1) \Delta P_R = C_R + B_R \times \log(t)$$

但， C_R 、 B_R 爲以下式規定的常數。

$$C_R = C_{RVM} \times \exp(n_{CRVM}/V_{gm})$$

$$B_R = B_{RVM} \times \exp(n_{BRVM}/V_{gm})$$

或是，

$$C_R = C_{RVM} \times \exp(\alpha_{CRVM} + \beta_{CRVM} \cdot V_{gm})$$

$$B_R = B_{RVM} \times \exp(\alpha_{BRVM} + \beta_{BRVM} \cdot V_{gm})$$

但， C_{RVM} 、 B_{RVM} 爲由實驗求得的常數，

n_{CRVM} 、 n_{BRVM} 爲由實驗求得的常數，

α_{CRVM} 、 α_{BRVM} 爲由實驗求得的常數，

β_{CRVM} 、 β_{BRVM} 爲由實驗求得的常數、

V_{gm} 爲負型偏壓電壓施加期間的最大閘極電壓。

$$(2) \Delta P_R = C_R + B_R \times \log(t)$$

但， C_R 、 B_R 爲以下式規定的常數。

$$C_R = C_{RVM} \times [\exp(n_{CRVM}/V_{gm}) \pm C_{RV} \times \exp(n_{CRV}/V_g)]$$

$$B_R = B_{RVM} \times [\exp(n_{BRVM}/V_{gm}) \pm B_{RV} \times \exp(n_{BRV}/V_g)]$$

或是，

$$C_R = C_{RVM} \times [\exp(\alpha_{CRVM} + \beta_{CRVM} \cdot V_{gm})$$

(9)

$$\pm C_{RV} \times (\alpha_{CRVM} + \beta_{CRV} \cdot V_{gm})$$

$$B_R = B_{RVM} \times \exp(\alpha_{BRVM} + \beta_{BRV} \cdot V_{gm})$$

$$\pm B_{RV} \times (\alpha_{BRV} + \beta_{BRV} \cdot V_{gm})$$

但， C_{RVM} 、 B_{RVM} 爲由實驗求得的常數，

n_{CRVM} 、 n_{BRVM} 爲由實驗求得的常數，

α_{CRVM} 、 α_{BRVM} 爲由實驗求得的常數，

β_{CRVM} 、 β_{BRVM} 爲由實驗求得的常數，

α_{CRV} 、 α_{BRV} 爲由實驗求得的常數，

β_{CRV} 、 β_{BRV} 爲由實驗求得的常數，

V_{gm} 爲負型偏壓電壓施加期間的最大閘極電壓。

$$(3) \Delta P_R = C_R + B_R \times \log(t)$$

但， C_R 、 B_R 爲以下式規定的常數。

$$C_R = C_{RVM} \times \exp(n_{CRVM}/V_{gm})$$

$$B_R = B_{RVM} \times \exp(n_{BRVM}/V_{gm})$$

或是，

$$C_R = C_{RVM} \times \exp(\alpha_{CRVM} + \beta_{CRVM} \cdot V_{gm})$$

$$B_R = B_{RVM} \times \exp(\alpha_{BRVM} + \beta_{BRVM} \cdot V_{gm})$$

但， C_{RVM} 、 B_{RVM} 爲以下式規定，依存在電晶體的溫度的常數，

n_{CRVM} 、 n_{BRVM} 爲由實驗求得的常數，

α_{CRVM} 、 α_{BRVM} 爲由實驗求得的常數，

β_{CRVM} 、 β_{BRVM} 爲由實驗求得的常數，

V_{gm} 爲負型偏壓電壓施加期間的最大閘極電壓。

$$C_{RVM} = C_{RVMT} \times [\exp((Q_{RC}/k) \times (1/T_0 - 1/T))]$$

$$B_{RVM} = B_{RVMT} \times [\exp((Q_{RB}/k) \times (1/T_0 - 1/T))]$$

但， C_{DVT} 、 Q_{DC} 、 B_{DVT} 、 Q_{DB} 爲由實驗求得的常數，

T 爲電晶體的絕對動作溫度，

T_0 爲電晶體的基準絕對動作溫度，

k 爲波茲曼常數。

最好於前述第一工程中，前述電晶體的特性劣化到特定容許劣化值時，以達到該劣化值爲止的累積時間作爲電晶體的壽命而輸出。

最好更具有：從前述第一工程中所求得的各電晶體的總劣化量，只選出前述複數的電晶體中，總劣化量大於特定設定值的電晶體，再度針對該電晶體進行特性模擬的工程。

更好是更具有：從前述第一工程中所求得的複數的電晶體的劣化量，製作電晶體的劣化量表的工程、和針對由各個 MIS 電晶體所形成的複數個基本電路，參照前述劣化量表，求得前述各基本電路的劣化量的工程。

另外，最好更具有：針對前述各電晶體的連 的複數個閘極電壓狀態和複數個電晶體的動作溫度狀態，連續計算前述各電晶體的特性劣化及特性回復的工程。

最好，當檢測前述電晶體的特性回復到特定值時，設定新的閘極電壓來計算前述回復量的工程。

根本發明的第二觀點，是針對模擬對具有 MIS 電晶體的半導體電路裝置施加負型偏壓電壓和偏壓自由電壓時的該電路的特性的模擬方法，提供一具有：輸入前述半導體電路裝置的使用條件的條件輸入工程、和根據前述輸入

的使用條件來進行前述半導體電路裝置內的電晶體的動作模擬，算出前述電晶體的實効閘極電壓的劣化前電路模擬工程、和算出前述電晶體的特性劣化量（ ΔP_D ）及回復量（ ΔP_R ），計算前述電晶體的壽命，且計算總劣化量（ P ）的劣化量模擬工程、和計算劣化後的前述電晶體的特性，模擬前述半導體電路裝置動作的工程、和輸出前述模擬的結果的工程的模擬方法。

根據本發明的第三、四觀點，提供一實施上記第一及第二觀點的模擬方法的模擬器。

於本發明的半導體特性模擬方法中，求得基礎劣化量 X_D 、劣化的變動量 ΔP_D 、特性的回復量 ΔP_R 和總劣化量 P 。藉此，於特性的變動中，考慮對基礎劣化量 X_D 的劣化變動（增加）、和特性回復（對基礎劣化量 X_D 的劣化減少）進行模擬。藉此，求得電晶體形成後，測定工程和預燒工程等最初施加電壓後經過的時間，或是依存在供使用開始後經過的時間的電晶體的特性劣化量。

【實施方式】

用以實施發明的最佳形態

針對本發明的半導體特性模擬方法及半導體特性模擬裝置的實施形態，參照所附圖面做描述。

第一實施形態

本案發明人是根據實驗資料掌握 MIS 電晶體方面的

NBTI (Negative Bias Temperature Instability) 劣化現象，特別是電晶體的特性劣化現象以及特性劣化後的電晶體特性的回復現象的詳細內容，基於該實驗資料，模擬 NBTI 劣化現象的緣故，發現表現出劣化現象及回復現象的經驗式。

第 1 圖 (A) 、 (B) 是概略表示成為 NBTI 劣化現象例如 MIS 電晶體的驅動能力和臨限值電壓等的電晶體特性的經時變化，其中一例是表示根據施加在電晶體的閘極的閘極電壓，電晶體特性與時間經過一起劣化的例子。第 1 圖 (A) 是表示隨著時間經過的閘極電壓 V_g 的脈衝波形變化，第 1 圖 (B) 是表示縱軸為任意的特性量的總劣化量 ΔP 、橫軸為時間經過。

如第 1 圖 (A) 、 (B) 所示，於期間 T_D 中，對電晶體施加作為負型偏壓電壓的負 (L) 電位的閘極電壓 V_g (第二閘極電壓 V_{g2}) 的話，以電晶體的劣化特性以曲線 D 的方式上昇 (特性促進劣化) 。另一方面，於期間 T_R 中，解除施加在電晶體作為負型偏壓電壓的閘極電壓 V_{g2} 的施加，或者自第二閘極電壓 V_{g2} 施加作為高電位的偏壓自由電壓的第一閘極電壓 V_{g1} 例如 $V_{g1}=0$ 的話，電晶體的劣化特性以曲線 R 的方式下降 (劣化特性回復) 。

作為偏壓自由電壓的第一閘極電壓 V_{g1} 和作為負型偏壓電壓的負電位的第二閘極電壓 V_{g2} ，將交互脈衝狀變化的閘極電壓 V_g ，如第 1 圖 (A) 的圖解，周期性或非周期性地施加在電晶體的閘極的話，劣化的進行和劣化的回

復就會重復，不過總劣化量 P 會連同時間經過一起增大。

將負電位的閘極電壓 V_g (V_{g2}) 施加在電晶體的閘極的各期間 T_D 方面，連帶劣化的最小值或是回復的最大值（最下點）的曲線 $L1$ 並未考慮電晶體的特性變動，所謂電晶體的特性劣化和回復，也言及劣化量的直流部分。以下，該直流部分的劣化量稱為「基礎劣化量」 X_D 。

以往，電晶體的特性劣化的變動並未考慮特性回復，只考慮該基礎劣化量 X_D 。因此，與實際的特性劣化相違背。於本發明中，也考慮特性的回復。

於第 1 圖 (B) 中，將與施加在電晶體的負電位 (L) 的閘極電壓 (第二閘極電壓) V_{g2} 對應而發生電晶體的特性劣化的期間即曲線 D 上昇的時間領域 T_D 稱為「劣化期間」。與作為偏壓自由電壓的高電位 (H) 的閘極電壓 (第一閘極電壓) V_{g1} (例如 $V_{g1}=0$) 的施加，或是作為負型偏壓電壓的負電位 (L) 的第二閘極電壓 V_{g2} 的施加的解除對應而回復電晶體的特性的期間即曲線 R 的時間領域 T_R 稱為「回復期間」。

以下，於劣化期間 T_D 中，對基礎劣化量 X_D 的劣化的增加量稱為「劣化量的變動量」或是簡潔地「劣化量」，記為記號 ΔP_D 。於回復期間 T_R 中，對基礎劣化量 X_D 的劣化的減少量為稱「回復量」，記為記號 ΔP_R 。

< 劣化量 ΔP_D 的計算 >

作為本發明的實施形態，本案發明人解析實驗測定結

(14)

果的結果得到下式 2。即，取得對電晶體施加作為負型偏壓電壓的負電位（L）的第二閘極電壓 V_{g2} 後經過的時間 t 的對數 $\log(t)$ ，計算電晶體的劣化量 ΔP_D 。

$$\Delta P_D(t) = C_D + B_D \cdot \log(t)$$

但， C_D 、 B_D 為常數。

... (2)

$\log(t)$ 為也可取代自然對數 $\ln(t)$ 。

劣化量 ΔP_D 是表示在某一劣化期間 T_D ，從開始時點的基礎劣化量 X_D ，於該劣化期間 T_D ，劣化增進的量，來自電晶體的特性劣化量或是初期特性的劣化率。作為來自此種特性劣化量或是初期特性的劣化率，例如有：屬於電晶體的特性值的臨限值 V_{th} 、 S_{wing} 等的劣化量和相互電導 g_m 、源極、汲極電流 I_{ds} 、OFF 電流 I_{off} 、閘極電流 I_g 、 S_{wing} 等的劣化率。另外，例如也有像是 SPICE 模擬器的電路模擬器的常數 V_{th0} 、 u_0 、 r_{dsw} 等的劣化率或是劣化量。

以下，針對常數 C_D 、 B_D 的求法做描述。

(1) 只考慮負型偏壓電壓的情形

如第 1 圖 (A)、(B) 所示，劣化量 ΔP_D 的經時變化是依存在作為負型偏壓電壓的閘極電壓 V_g 即第二閘極電壓 V_{g2} 的施加持續時間。因而，常數 C_D 、 B_D 是根據施加在電晶體的第二閘極電壓 V_{g2} 的施加持續時間所決定

(15)

的。

本發明的實施形態，應用基於實驗資料所得的下式 3 或式 4，求得依存在閘極電壓 V_g (V_{g2}) 的施加持續時間的常數 C_D 。

$$C_D = C_{DV} e^{n_{cv}/V_g}$$

但， C_{DV} 、 n_{cv} 為由實驗求得的常數。

… (3)

$$C_D = C_{DV} e^{\alpha_{cv} + \beta_{cv} \cdot V_g}$$

但， C_{DV} 、 α_{cv} 、 β_{cv} 為由實驗求得的常數。

… (4)

另外，與常數 C_D 同樣地，應用式 5 或式 6，求得依存在作為負型偏壓電壓的閘極電壓 V_g 即第二閘極電壓 V_{g2} 的施加持續時間的常數 B_D 。

$$B_D = B_{DV} e^{n_{bv}/V_g}$$

但， B_{DV} 、 n_{bv} 為由實驗求得的常數。

… (5)

$$B_D = B_{DV} e^{\alpha_{bv} + \beta_{bv} \cdot V_g}$$

但， B_{DV} 、 α_{bv} 、 β_{bv} 為由實驗求得的常數

… (6)

實際上應用式 3、5 的話，就能再現許多的實驗資料，不過一部分的實驗結果應用式 4、6 的話，更一致的緣故，希望適當使用兩者的算式。

(2) 考慮負型偏壓電壓和偏壓自由電壓的情形

劣化量 ΔP_D 不光是作為現在施加在電晶體的負型偏壓電壓的閘極電壓 V_g (V_{g2})，也依存在施加第二閘極電壓 V_{g2} 之前的閘極電壓 V_{gp} 即偏壓自由電壓。

第 2 圖 (A)、(B) 是以圖表示於劣化量 ΔP_D 對電晶體的閘極施加負電位的第二閘極電壓 V_{g2} 之前的閘極電壓 V_{gp} 的依存性。第 2 圖 (A) 是表示施加在電晶體的閘極電壓 V_g 的變化，第 2 圖 (B) 是表示縱軸為任意的特性量的總劣化量 P 、橫軸為時間。

於第 2 圖 (A) 中，假設於回復期間 T_1 ，作為電位高於負電位的第二閘極電壓 V_{g2} 的第一閘極電壓 V_{g1} ，例如將兩種閘極電壓即高的電壓 V_{g1a} 和低的 V_{g1b} 施加在各個電晶體的閘極電極。其中一例為 $V_{g1a}=0V$ 、 $V_{g1b}=-0.6V$ 。

如第 2 圖 (B) 所示，於劣化期間 T_2 ，將比電壓 V_{g1b} 更低的負電位的第二閘極電壓 V_{g2} 施加在電晶體的閘極的話，電晶體的特性會劣化。施加第二閘極電壓 V_{g2} 的劣化期間 T_2 的電晶體的劣化量是因於回復期間 T_1 施加在電晶體的第一閘極電壓 V_{g1} 為高的電壓 V_{g1a} 或低的 V_{g1b} 而異。於回復期間 T_1 施加高的電壓 V_{g1a} 的情形，電晶體的特性是沿著曲線 D_1 而劣化。另一方面，於回復期間 T_1 施加低的電壓 V_{g1b} 的情形，電晶體的特性是沿著曲線 D_2 而劣化。即由第 2 圖 (B) 的圖解，施加劣化

(17)

期間 T2 的第二閘極電壓 V_{g2} 和回復期間 T1 的第一閘極電壓 V_{g1} 的電壓差 $\Delta V (=V_{g1} - V_{g2})$ 愈大劣化量愈大。

於本實施形態中，基於實驗資料，於表示現在施加在期間 T2 的閘極電壓 V_g (第 2 閘極電壓 V_{g2}) 的施加持續時間的依存性的式 3~6，加上依存在於期間 T1 施加第二閘極電壓 V_{g2} 之前施加在電晶體的閘極的閘極電壓 V_{gp} (第一閘極電壓 V_{g1}) 的大小的劣化量 ΔP_D 的成份，得到式 7 或式 8、及式 9 或式 10。

$$C_D = C_{D1'} \left(e^{\frac{n_{cv}}{V_g}} \pm C_{DVP} e^{\frac{n_{cvp}}{V_{gp}}} \right) \quad \dots (7)$$

$$C_D = C_{D1'} \left(e^{\alpha_{cv} + \beta_{cv} \cdot V_g} \pm C_{DVP} e^{\alpha_{cvp} + \beta_{cvp} \cdot V_{gp}} \right) \quad \dots (8)$$

C_{DV} 、 n_{cv} 、 C_{DVP} 、 n_{cvp} 、 α_{cv} 、 β_{cv} 、 α_{cvp} 、 β_{cvp} 爲由各個實驗求得的常數。

$$B_D = B_{D1'} \left(e^{\frac{n_{bv}}{V_g}} \pm B_{DVP} e^{\frac{n_{bvp}}{V_{gp}}} \right) \quad \dots (9)$$

$$B_D = B_{D1'} \left(e^{\alpha_{bv} + \beta_{bv} \cdot V_g} \pm B_{DVP} e^{\alpha_{bvp} + \beta_{bvp} \cdot V_{gp}} \right) \quad \dots (10)$$

B_{DV} 、 n_{bv} 、 B_{DVP} 、 n_{bvp} 、 α_{bv} 、 β_{bv} 、 α_{bvp} 、 β_{bvp} 爲由各實驗求得的常數。

應用在式 2 的常數 C_D 、 B_D 是依存在施加在劣化期間 T_D 的閘極電壓 V_g 即第二閘極電壓 V_{g2} 和施加在回復期

(18)

間 T_{RT} 的閘極電壓 V_{gp} 即第一閘極電壓 V_{g1} 。

(3) 考慮溫度依存性的情形

劣化量 ΔP_D 也依存在動作中的電晶體的溫度。

劣化量 ΔP_D 的溫度依存性，將與式 7~10 (或式 3~6) 的常數 C_{DV} 、 B_{DV} 的絕對溫度 T 的關係表示在下式 11、12。

$$C_{DV} = C_{DVT} \cdot e^{\frac{Q_{DC}}{k} \cdot \left(\frac{1}{T_0} - \frac{1}{T} \right)} \quad \dots (11)$$

$$B_{DV} = B_{DVT} \cdot e^{\frac{Q_{DB}}{k} \cdot \left(\frac{1}{T_0} - \frac{1}{T} \right)} \quad \dots (12)$$

C_{DVT} 、 Q_{DC} 、 B_{DVT} 、 Q_{DB} 為由實驗等求得的常數， T 為實驗時的電晶體的絕對動作溫度， T_0 為電晶體的基準絕對動作溫度。 K 為波茲曼常數。

式 11、12 應用於式 5、7 或式 6、8 的話，可求得考慮溫度依存性的常數 C_D 、 B_D ，依此所求得的常數 C_D 、 B_D 應用於式 2 的話，就能算出考慮溫度依存性的劣化量 ΔP 。其結果就能算出正確的劣化量 ΔP 。

< 回復量 ΔP_R 的計算 >

本案發明人基於實驗測定結果，於 NBTI 劣化現象，根據實驗資料掌握劣化後特性的回復狀態的詳細內容，根據該實驗資料，發現表現回復的經驗式。其經驗式以下式 13 表示。

(19)

$$\Delta P_R(t) = C_R + B_R \cdot \log(t)$$

但， C_R 、 B_R 為常數。

… (13)

$\log(t)$ 也可取代自然對數 $\ln(t)$ 。

於本實施形態，如式 13 所示，應用於回復期間 T_1 施加閘極 V_g (第 2 圖 (A)、 V_{g1}) 的電壓之後經過的時間 t 的對數 $\log(t)$ 計算回復量 ΔP_R 。即，應用於期間 T_2 劣化之後，於期間 T_1 開始回復之後的經過時間 t 計算回復量 ΔP_R 。

(1) 只最大閘極電壓依存性

回復量 ΔP_R 的經時變化是依存在閘極電壓 V_g 的大小。並且，回復量 ΔP_R 是於劣化期間作為負型偏壓電壓依存在加上過去的最大閘極電壓 V_{gm} 。

第 3 圖 (A)、(B) 是以圖表示回復量 ΔP_R 的最大閘極電壓 V_{gm} 的依存性。第 3 圖 (A)、(B) 是表示 MIS 電晶體的特性因閘極電壓的劣化，第 3 圖 (A) 是表示閘極電壓 V_g ，第 3 圖 (B) 是表示縱軸為任意的特性量的總劣化量 ΔP ，橫軸為時間的對數。

於第 3 圖 (A) 中，例如絕對值 (振幅) 小於以負電位而振幅最大的最大閘極電壓 V_{gm} 和最大閘極電壓 V_{gm} ，將高電位的閘極電壓 V_{gx} 施加在各個電晶體的閘極。如第 3 圖 (B) 所示，於劣化期間 T_D ，將最大閘極電壓 V_{gm} 或是閘極電壓 V_{gx} 施加在電晶體的話，電晶體會劣

化，然後於回復期間 T_R ，電晶體的特性會沿著各線 R_3 和 R_4 而回復。由實驗結果表現回復量的經時變化的線 R_3 和 R_4 的增減率是主要是依存在過去施加的最大閘極電壓 V_{gm} 。即，於第 3 圖 (B) 中， R_3 和 R_4 的增減率是依存在最大閘極電壓 V_{gm} ，略為相同。

本實施形態，應用基於實驗資料所得的式 14 或是式 15，求得依存在最大閘極電壓 V_{gm} 的常數 C_R 。

另外，應用式 16 或是式 17，求得依存在最大閘極電壓 V_{gm} 的常數 B_R 。

$$C_R = C_{RIM} e^{\frac{n_{CRVM}}{V_{gm}}} \quad \dots (14)$$

$$C_R = C_{RIM} e^{\alpha_{CRVM} + \beta_{CRVM} \cdot V_{gm}} \quad \dots (15)$$

$$B_R = B_{RIM} e^{\frac{n_{BRVM}}{V_{gm}}} \quad \dots (16)$$

$$B_R = B_{RIM} e^{\alpha_{BRVM} + \beta_{BRVM} \cdot V_{gm}} \quad \dots (17)$$

C_{RVM} 、 n_{CRVM} 、 α_{CRVM} 、 β_{CRVM} 為由實驗所得的常數

。

B_{RVN} 、 n_{BRVM} 、 α_{BRVM} 、 β_{BRVM} 為由實驗所得的常數

。

如與劣化量 ΔP_D 的計算相同，連回復量 ΔP_D ，實際

(21)

上是使用式 14 和式 16 的話，就能再現許多的實驗資料，不過一部分的實驗結果正好與式 15、17 一致的關係，故表示兩者的式子。

(2) 最大閘極電壓及現在施加閘極電壓依存性

回復量 ΔP_R 不光是過去施加在電晶體的閘極的最大閘極電壓 V_{gm} ，也依存在現在施加的閘極電壓 V_g 。

規定基於實驗資料所求得回復量 ΔP_R 的常數 C_R 、 B_R 是以在表示過去施加的最大閘極電壓 V_{gm} 的依存性的式 14~17，於回復期間施加現在施加的閘極電壓 V_g （偏壓自由電壓）的依存性的式子作為式 18、19 或是式 20、21。

常數 C_R 、 B_R 是依存在現在施加在回復期間的閘極電壓 V_g 、以及過去施加在劣化期間的最大閘極電壓 V_{gm} 。

$$C_R = C_{RIM} \left(e^{\frac{n_{CRM}}{V_{gm}}} \pm C_{RV} e^{\frac{n_{CRV}}{V_g}} \right) \quad \dots (18)$$

$$C_R = C_{RIM} \left(e^{\alpha_{CRM} + \beta_{CRM} \cdot V_{gm}} \pm C_{RV} e^{\alpha_{CRV} + \beta_{CRV} \cdot V_g} \right) \quad \dots (19)$$

$$B_R = B_{RIM} \left(e^{\frac{n_{BRM}}{V_{gm}}} \pm B_{RV} e^{\frac{n_{BRV}}{V_g}} \right) \quad \dots (20)$$

$$B_R = B_{RIM} \left(e^{\alpha_{BRM} + \beta_{BRM} \cdot V_{gm}} \pm B_{RVP} e^{\alpha_{BRV} + \beta_{BRV} \cdot V_g} \right) \quad \dots (21)$$

(22)

C_{RVM} 、 n_{CRVM} 、 α_{CRVM} 、 β_{CRVM} 、 α_{CRV} 、 β_{CRV} 爲由實驗所得的常數。

B_{RVM} 、 n_{BRVM} 、 α_{BRVM} 、 β_{BRVM} 、 α_{BRV} 、 β_{BRV} 爲由實驗所得的常數。

根據該些式 18~21，以施加在電晶體的特性回復之前 ($t < 0$) 的負電位，從最大絕對值的最大閘極電壓 V_{gm} 、和現在施加在回復期間中的閘極電壓 V_g (偏壓自由電壓) 計算出常數 C_R 、 B_R ，其結果例如應用式 13 計算回復量 ΔP_R 。

(3) 溫度依存性

回復量 ΔP_R 也依存在動作中的電晶體的溫度。

作爲回復量 ΔP_R 的溫度依存性，而將與式 18~21 (或是式 14~17) 中的常數 C_{RVM} 、 B_{RVM} 的絕對溫度 T 的關係表示在式 22、23。

$$C_{RVM} = C_{RVMT} \cdot e^{\frac{Q_{RC}}{k} \cdot \left(\frac{1}{T_0} - \frac{1}{T} \right)} \quad \dots (22)$$

$$B_{RVM} = B_{RVMT} \cdot e^{\frac{Q_{RB}}{k} \cdot \left(\frac{1}{T_0} - \frac{1}{T} \right)} \quad \dots (23)$$

C_{RVMT} 、 Q_{RC} 、 B_{RVMT} 、 Q_{RB} 爲由實驗等所得的常數， T 爲實驗時的電晶體的絕對溫度， T_0 爲基準溫度。

< 總劣化量 P 的計算 >

劣化期間 T_D 發生的總劣化量 P 乃如式 24 所示，成爲

(23)

基礎劣化量 $X_D(t)$ 和劣化量 $\Delta P_D(t)$ 的和。

$$P = \Delta P_D(t) + X_D(t)$$

... (24)

T_R 所發生的總劣化量 P ，乃如式 25 所示，成為從基礎劣化量 $X_D(t)$ 和對電晶體的閘極施加閘極電壓之前的劣化期間的劣化量 $\Delta P_D(t)$ 之和減去回復量 $\Delta P_R(t)$ 的值。

$$P = \Delta P_D(t) - \Delta P_R(t) + X_D(t)$$

... (25)

下式 26~29 是針對 NBTI 劣化現象的基礎劣化量 $X_D(t)$ 的計算式。

即，下式 26~29 是針對作為第一時間 $time1$ ，施加負電位 (L) 的第二閘極電壓 V_{g2} (負型偏壓電壓) 的劣化期間的總累積時間、和作為第二時間 $time2$ ，施加第一閘極電壓 V_{g1} (偏壓自由電壓) 的總累積時間，做連續演算。

$$X_D(t) = C \cdot e^{\frac{Q}{k} \cdot \left(\frac{1}{T_0} - \frac{1}{T} \right)} \cdot \left(e^{\gamma / V_{g1}} \cdot time1 + e^{\gamma / V_{g2}} \cdot time2 \right)^n$$

... (26)

$$X_D(t) = C \cdot e^{\frac{Q}{k} \cdot \left(\frac{1}{T_0} - \frac{1}{T} \right)} \cdot \left(e^{\alpha + \beta \cdot V_{g1}} \cdot time1 + e^{\alpha + \beta \cdot V_{g2}} \cdot time2 \right)^n$$

... (27)

$$X_D(t) = C \cdot e^{\frac{Q}{k} \cdot \left(\frac{1}{T_0} - \frac{1}{T} \right)} \cdot \left(\sum_i \left(e^{\gamma / V_{gi}} \cdot time_i \right) \right)^n$$

... (28)

(24)

$$X_D(t) = C \cdot e^{\frac{Q}{k} \cdot \left(\frac{1}{T_0} - \frac{1}{T} \right)} \cdot \left(\sum_i \left(e^{\alpha + \beta \cdot V_{gi}} \cdot \text{time}_i \right) \right)^n \quad \dots (29)$$

記號 t 是施加閘極電壓 V_{g1} 或是 V_{g2} 之後經過的時間。 C 、 α 、 β 、 γ 、 n 、 Q 是根據實驗等所得的常數。

式 26、27 是表示例如，如第 1 圖 (A) 所示，施加由負電位 (L) 的第二閘極電壓 V_{g2} 和比第二閘極電壓 V_{g2} 更高電位 (H) 的第一閘極電壓 V_{g1} 所形成的脈衝狀的閘極電壓信號 V_g 時的基礎劣化量 $X_D(t)$ 。

式 28、29 是表示針對將具有複數個電壓值的任意的閘極電壓 V_{gi} ($i=1, 2, 3, \dots$) 施加在電晶體的閘極時的各時間經過 time_i ($i=1, 2, 3, \dots$) 的基礎劣化量 $X_D(t)$ 。即，式 26、式 27 為式 28、式 29 的一般式。

於後述，以本實施形態的電晶體電路模擬，來設計判別為實行劣化量 ΔP_D 的計算，或是實行回復量 ΔP_R 的計算的基準。

例如，負電位的閘極電壓 V_g 為某一值以下的電位的話，判定電晶體的特性劣化開始變化，算出以式 2 及式 3 ~ 12 的任一式所表示的劣化量 ΔP_D ，進而應用所算出的劣化量 ΔP_D ，求得以式 24 所表示的總劣化量 P 。

同樣地，閘極電壓 V_g 為某一值以上的話，判定劣化特性開始回復，算出以式 13 及式 14 ~ 23 的任一式所表示的回復量 ΔP_R ，進而應用所算出的回復量 ΔP_R 求得以式 25 表示的總劣化量 P 。

根據本發明的第一實施形態，藉由應用新的 NBTI 方

法處理電晶體的劣化及回復現象，針對電晶體的特性可得到近似實際的劣化量及回復量的模擬結果，就連對於電晶體性微細化更進一步的半導體電路（例如設計規定比180nm還小的情形）的設計，都能高速獲得最適當的可靠性劣化邊際。

像這樣，經由模擬正確的可靠性劣化邊際，就能在劣化量比習知技術減少的情形下，縮小MIS電晶體的尺寸，削減製品的晶圓佔有面積，結果，可製造相當於一片晶圓的半導體電路裝置的製品數增加，就可降低製造成本。另一方面，在劣化量比習知技術增加的情形下，能以完成半導體電路裝置壽命的方式，設計出預先實施對策的可靠性高的電路。

第二實施形態

於第一實施形態中，爲了簡單地記述，用式26～29表示基礎劣化量 $X_D(t)$ ，不過本案發明人是基於實驗資料，不像習知般將實際的基礎劣化量 $X_D(t)$ 定義在一個時間領域的一個函數而表示，而是發現到以複數個時間領域之複數個不同的函數而表示。

第4圖是以圖表示基礎劣化量 $X_D(t)$ 的經時變化，比較習知的計算法和本發明的計算法並加以圖解。

虛線的直線是表示經由習知的計算式的基礎劣化量 X_D' 的經時變化，實線的折線是表示經由本發明的實施形態的基礎劣化量的經時變化。

(26)

在本發明的實施形態，例如區分為三個時間範圍（ $t < t_1$ 、 $t_1 < t < t_2$ 、 $t > t_2$ ），使用各自時間範圍不同的函數來表示各時間範圍內的基礎劣化量 X_{D1} 、 X_{D2} 、 X_{D3} 。例如，於第 4 圖圖解的例示中，採用式 30 和式 31。

$$time = e^{\frac{Q}{k} \cdot (\frac{1}{T_0} - \frac{1}{T})} \cdot e^{\alpha} \cdot \sum_{j=1}^n \left(e^{\beta \cdot (V_{gj} - V_{g0})} \cdot \Delta t_j \right) \quad \dots (30)$$

$$P = C \cdot \sum_{k=1} \left[time^n \right]_{time=stime_k}^{time=etime_k} \quad \dots (31)$$

於式 30、31 中，記號 V_{g0} 為屬於基準的閘極電壓、 V_{gj} 為某一時點 j 的閘極電壓、 Δt_j 為加上 V_{gj} 的時間、 $time$ 為換算成 V_{g0} 或基準絕對溫度 T_0 的時間。記號 k 表示時間領域的添加字、 $stime-k$ 為 V_{g0} 和 T_0 條件下的領域 k 的開始時間、 $etime-k$ 為 V_{g0} 和 T_0 條件的領域 k 的終止時間。

應用式 30、31 求得總劣化量 P 時，例如於事前計算劣化量 ΔP_D 或是回復量 ΔP_R ，以式 30 計算目前經過的時間 $time$ ，將其結果代入式 31 得到基礎劣化量 X_D 。

總劣化量 P 是由式 24 或式 25 所得到的。

使用式 30 和式 31 得到的劣化量為接近實際的電晶體的特性值的值。即，該劣化量是正確表示實際的劣化量，根據本發明的實施形態，可達到改善經由不正確的模擬來

判定比實際大的劣化量的習知方法。

根據本發明的第二實施形態，藉由應用新的 NBTI 方法來處理電晶體的劣化及回復現象，就能針對電晶體的特性得到近似實際的劣化量及回復量的模擬結果，就連對於電晶體性微細化更進一步的半導體電路（例如設計規定比 180nm 還小的情形）的設計，都能以高速獲得最適當的可靠性劣化邊際。

另外，於本發明的第二實施形態中，如第 4 圖舉例所示，藉由使劣化式在每個特定時間領域不同來計算各時間領域的劣化量，作為全體，就能將電晶體的劣化量接近實際的劣化量。根據本發明的第二實施形態，就能如第 4 圖的圖解，劣化量比應用習知方法求得的劣化量的值更為減少。

根據本發明的第二實施形態，作為新的 NBTI 劣化現象，考慮電晶體的劣化的變動，藉此就能模擬更正確的劣化量。

根據本發明的第二實施形態，許多場合，劣化量比利用目前的模擬的結果更為增加。

另外，根據本發明的第二實施形態，考慮新的 NBTI 回復現象，藉此就能模擬更正確的最終劣化量。

根據本發明的第二實施形態，許多場合，劣化量比利用習知方法更大幅地減少。

像這樣，藉由模擬正確的可靠性劣化邊際，在劣化量比習知技術更為減少的場合下，就能縮小 MIS 電晶體的

尺寸，削減製品的晶圓佔有面積，結果，可製造相當於一片晶圓的製品數增加，就可降低製造成本。在劣化量比習知技術增加的情形下，能以完成半導體電路裝置壽命的方式，設計出預先實施對策的可靠性高的電路。

第三實施形態

其次，有關本發明的第三實施形態，針對實施上述第一實施形態的半導體特性模擬器之一實施形態做描述。

本發明的第三實施形態的模擬器，針對由 MIS 電晶體等構成的其中一個電路，連續性地處理施行在半導體製造工程和使用等電晶體的複數個應力狀態及使用狀態，模擬電晶體及包括電晶體的電路的特性劣化及回復，來評估電晶體及包括電晶體的電路的特性變化。

例如，在半導體製造工程中，連續地計算，對電晶體施加電壓的電晶體的特性測定工程的 MIS 電晶體的特性的劣化和回復、經由測定工程後的放置期間的電晶體的特性的回復、屬於加熱電晶體並篩選初期故障的製造工程的預燒工程的電晶體的特性的劣化和回復、經由預燒工程後的放置期間的電晶體的特性的回復、使用者使用時對電晶體施加電壓，隨著電晶體的動作發生在加熱時的電晶體的特性的劣化和回復、經由使用者使用後的放置期間的電晶體的特性的回復等等，電晶體的特性的劣化的一部分或是全部，以及電晶體的特性的回復的一部分或是全部。根據這樣的做法，就能模擬更正確的劣化量。許多場合，例如

，像是以經由本發明的實施形態的上記方法所求得的劣化量會比習知只考慮預燒工程而求得的劣化量大為減少。

第 5 圖是表示有關本實施形態的半導體特性模擬器 1 的構成圖。

半導體特性模擬器 1 是由演算第一實施形態所描述的電晶體的特性的劣化和回復的電腦系統所構成的，例如，包括；執行演算、控制的處理器（CPU）2；和模擬模式以及儲存該模式所需要的資料的記憶體 3；和輸入模擬所需要的條件等的資料的輸入部 4；和輸出模擬結果的輸出部 5；和處理器 2、記憶體 3、輸入部 4、輸出部 5 之間相互連接的匯流排 6。

再者，半導體特性模擬器 1 具有複數個以上的構成，各半導體特性模擬器 1 以進行分擔處理的方式亦可。

於記憶體 3 儲存第一實施形態所描述的模擬所需要的，以實驗所得到的常數群 7、實施模擬的對象電路的接關係的資料的網路目錄 8、執行模擬的模式 9 等等。

從輸入部 4 對處理器 2 輸入可實施模擬的對象電路的網路目錄 7、和其對象電路的模擬模式 8 的參考源例如電晶體的 SPICE 電路模擬器的參數的參考源。

另外，連續地處理包括電晶體的電路的複數個使用狀態，為了正確地模擬電晶體及包括電晶體的電路的特性的劣化及回復，在模擬電路和電晶體的特性劣化時，電路和電晶體的使用條件例如動作溫度、施加電壓、以該條件的經過時間會從輸入部 4 輸入到處理器 2。

另外，爲了評估以模擬所得到的劣化量，從輸入部 4 也對處理器 2 輸入劣化後的電路及作爲各電晶體的故障判定基準的劣化容許值。

處理器 2 會將模擬結果得到的劣化量與劣化容許值做比較，施行劣化後的電路的最適化。

輸出部 5 會輸出在處理器 2 所模擬的結果所得到的電晶體的壽命、劣化量、總劣化量、及劣化後的特性。

藉由半導體特性模擬器 1 施行電晶體或是包括電晶體的電路的模擬時所需要的常數群 7，以第 6 圖所示的構成的裝置來測定。於第 6 圖中，經由以測定電晶體的特性例如源極、汲極電流 I_{ds} 的 DC 試驗機所形成的測定器 11 來測定電晶體的特性。測定器控制部 12 例如由電腦所形成，由以測定器 11 所求得的電晶體的特性的測定值，來計算第一實施形態所描述的常數群，輸入到模擬器 1，儲存在記憶體 3。因此，測定器控制部 12 是控制測定器 11 使有關電晶體的特性的資料的測定，從測定結果自動執行常數的計算，半導體特性模擬器 1 應用該結果連接地模擬以電晶體和電路的複數個使用條件的劣化。

測定器 11 和測定器控制部 12 例如在每個電晶體的閘極長測定應用在電晶體的特性的模擬的常數，並且測定依存在各電晶體的源極、汲極間電壓的各種資料，其結果輸出到半導體特性模擬器 1，保存在記憶體 3。

像這樣，使用測定器 11 和測定器控制部 12，並使用模擬所需要的資料的測定和使用測定結果令常數計算自動

化，藉此就能以短時間取得大量的參數，另外，還能迅速（高速）地計算電晶體的特性的劣化和回復，正確地模擬新的 NBTI 劣化現象和回復現象。

參照第 7 圖～第 10 圖的流程圖，說明半導體特性模擬器 1 的動作。

描述模擬的全體處理的話，半導體裝置特性模擬器 1 先輸入可實施模擬的對象電路的網路目錄 7 和模擬模式 8 的參考源例如電晶體的 SPICE 電路模擬器的參數的參考源。半導體裝置特性模擬器 1 於下面實行模擬模式 8，開始對象電路的特性及構成此的電晶體的特性劣化的模擬。

第 7 圖是表示半導體裝置特性模擬器 1 的演算內容的流程圖。

步驟 S1: 模擬使用條件的輸入

透過半導體特性模擬器 1 的輸入部 4 對處理器 2 輸入，屬於模擬的對象的電晶體電路的某一使用條件例如測定電晶體電路的特性的工程的電晶體動作溫度等的溫度、閘極電壓等的各種電壓，以那樣的條件電晶體動作時的經過時間等等。

步驟 S2: 劣化前電路的模擬

處理器 2 是爲了評估因劣化的電晶體電路的特性的變化，按照模式 9 模擬電晶體劣化前的電路特性，其結果保存在記憶體 3。此處理的詳細情形參照第 8 圖詳述。

步驟 S3:各電晶體的劣化量的模擬

處理器 2 是對每個構成對象電路的 MIS 電晶體按照模式 9 例如以第一實施形態描述的式 2~31 定義的方式，經由計算方法到達從輸入部 4 輸入的使用條件及指定的經過時間為止，計算電晶體的劣化量、回復量、總劣化量、及該些閘極電壓和溫度依存性。處理器 2 輸出從輸出部所得到的電晶體的壽命、劣化量。該處理的詳細情形參照第 9 圖詳述。

步驟 S4:下一使用條件的判斷

並且以別的使用條件繼續模擬的場台下，例如上記特性測定工程後的放置期間，進而，在預燒工程的動作之後與其不同的溫度、閘極施加電壓等各種電壓的條件下，繼續根據使用者的動作的場台下，處理器 2 回到步驟 1，從輸入部輸入下一使用條件，以該條件，按照模式 9 重覆劣化前的電路特性模擬（步驟 S2）和每一電晶體的模擬（步驟 S3）。

除此以外，不繼續別的使用條件的場台下，處理器 2 進入到步驟 S5。

步驟 S5:劣化後的電路的模擬

為了評估因劣化的電路的特性變化，處理器 2 按照模式 9 從前述的複數個使用條件下得到的總劣化量，模擬劣

化後的電路特性。此處理的詳細情形參照第 10 圖詳述。

步驟 S6:模擬結果的輸出

處理器 2 顯示劣化後的模擬結果和保存在記憶體 3 劣化前的電路特性做比較，評估因劣化的電路的特性變化。

另外，處理器 2 按照模式 9 從上記模擬得到的各條件在每個電晶體的劣化量，例如製作劣化量資料庫保存在記憶體 3，可使用在同一電晶體所構成的其它電路的特性劣化模擬。

處理器 2 還從劣化後的模擬結果，按照模式 9 算出因特性劣化的電路的延遲時間的增加，製成每個電路的延遲量的資料庫保存在記憶體 3，可使用在其它電路的特性劣化模擬。

第 8 圖是表示第 7 圖圖解的步驟 S2 的劣化前的電路特性的模擬內容。

步驟 S11:電路模擬

處理器 2 使用作為儲存在記憶體 3 的模式 9 的一部分例如電路模擬器、SPICE 等的電路模擬器，抽出施行對象電路的模擬的劣化面的電路特性。

該模擬結果例如作為閘極電壓和源極、汲極電壓方面的時間性的推移來表示。

步驟 S12:算出實効閘極電壓

處理器 2 按照模式 9 從以上記方法得到的模擬結果，算出每個 MIS 電晶體的實効閘極電壓，進入到第 7 圖的步驟 3。

處理器 2 的實効閘極電壓的算出，是應用儲存在以測定器 11 計算的記憶體 3 的常數群 7 所執行的。

第 9 圖是表示第 7 圖圖解的步驟 S3 的每個電晶體的劣化模擬方法。

步驟 S21:劣化、回復量的計算

處理器 2 對每個 MIS 電晶體例如應用式 2～式 31 計算出從輸入部 4 輸入的使用條件及到達指定的經過時間為止，電晶體的劣化量、回復量、及該些的電壓和溫度依存性。

步驟 S22:壽命計算

處理器 2 是按照模式 9 應用輸入到每個 MIS 電晶體的故障判定基準的劣化容許值，計算出瞬間總劣化量到達劣化容許值之前的電晶體的壽命。

處理器 2 的劣化量、回復量的計算、壽命的計算是以測定器 11 來測定，應用儲以測定器控制部 12 計算存在記憶體 3 的常數群 7 來執行的。

處理器 2 從輸出部 5 輸出所計算的劣化量及壽命。

步驟 S23:總劣化量計算

處理器 2 針對從輸入部 4 輸入的全部的使用條件，從過去計算的劣化量計算出每個 MIS 電晶體的總劣化量，進入到第 7 圖的步驟 S4。

處理器 2 例如針對現在的使用條件，調查所計算的劣化量 ΔP_D 的最大值或是回復量 ΔP_D 的最小值。即，處理器 2 應用式 30 從考慮所有過去全部及現在的使用條件所算出的結果算出時間 $time$ ，代入到式 31 所得到的值作為基礎劣化量 X_D 。

到此為止的總劣化量 P 是由式 24 或是式 25 得到的。

第 10 圖是表示第 7 圖的圖解的步驟 S5 的劣化後電路特性的模擬。

步驟 S31:劣化後的特性計算

處理器 2 是從到此為止的各條件所計算的總劣化量，計算出 MIS 電晶體劣化後的模式參數例如 SPICE 的劣化後的 V_{th0} 和 $u0,rdsw$ ，所計算的結果從輸出部 5 輸出。

步驟 S32:電路模擬

處理器 2 應用所算出的模式參數，執行 SPICE 等的電路模擬，計算劣化後的電路特性。

這樣做，藉由半導體特性模擬器 1，對由 MIS 電晶體等所構成的一個電路，連續地模擬複數個使用狀態所發生的電晶體的劣化特性及回復特性，以評估電路的特性變化。

再者，實際的電晶體電路的使用條件，電晶體的動作中與舉例所示之對電晶體的閘極電壓的施加等的週期性的應力施加狀態有差異，如前述的處理後的非同期性的的放置期間例如半導體製造工程測定電晶體特性後的放置期間、預燒工程後的放置期間、使用者使用後電源由 ON 轉換為 OFF 後的放置期間等等為非周期性的的期間存在較多。

此種非同期性的的放置期間內，電晶體及電路的特性會持續回復，有回復到接近劣化不完全狀態之狀態的情形。

本實施形態的模擬器，充分施行電晶體特性的回復後，檢測到特性充分回復，反映在總劣化量的計算。例如，處理器 2 判定以式 30、31 計算的總劣化量 P 回復到某一定值，此時，另一次設定劣化和回復之計算所需要的參數或是參數的一部分。例如，此時，因為關於回復量失去最大閘極電壓 V_{gm} 的依存關係，所以計算回復量時重設最大閘極電壓 V_{gm} 的值。

根據本發明的第三實施形態，藉由處理新的 NBTI 的劣化及回復現象，關於電晶體及/或包括電晶體的電路的特性的劣化及/或回復量，就能作為近似實際的正確的值而求得的關係，連對於微細化更進步的半導體電路（例如設計規定比 180nm 還小的情形）的設計，也能獲得迅速且最適合的可靠性劣化邊際。

於本實施形態中，考慮實際的半導體製造工程和使用

者的使用等等的複數個使用條件，藉此就能更正確的模擬劣化量。以此種方法藉由本發明的實施形態所求得的劣化量，相較於習知只考慮一工程而求得的劣化量，通常會大幅地減少。

根據本發明的實施形態，使用測定器 11 及測定器控制部 12，自動化進行模擬所需要的常數的計算及實驗資料測定，藉此就能以短時間取得模擬所需要的大量參數，並且將其結果輸入到半導體特性模擬器 1，就能在半導體特性模擬器 1 高速地計算劣化和回復，正確掌握新的 NBTI 劣化現象及回復現象。

第四實施形態

針對有關本發明的半導體特性模擬器的其它實施形態做描述。

本發明的第四實施形態的模擬器很適合使用在大規模積體電路（VLSI）的特性劣化模擬。

模擬大規模積體電路特性的時候，因為電路的構成多且複雜，所以用一台半導體特性模擬器，就所有的電晶體進行劣化和回復的模擬，非常浪費時間。因此，事前針對電晶體或基本電路，從劣化模擬所得到的結果，製作電晶體或是基本電路的劣化量資料庫。那樣做的話，在進行對象電路的劣化模擬時，使用其劣化量資料庫就能迅速地求得對象電路的電晶體以及包括電晶體的基本電路的劣化量。

第 11 圖是表示有關第四實施形態的半導體特性模擬器 20 的構成圖。

半導體特性模擬器 20 的構成基本上與第 5 圖的圖解的第三實施形態的半導體特性模擬器 1 相同，但記憶在記憶體，計算所需要的資料不同。另外，模擬器全體的動作順序也與第 5 圖的圖解的半導體特性模擬器 1 相異。

於第四實施形態中，與第三實施形態相同的構成要素使用相同的參考圖號。

半導體特性模擬器 20 例如包括：處理器（CPU）2；和儲存在模擬模式及模擬所需要的資料的記憶體 3；和對模擬輸入所需要的條件等等的資料的輸入部 4；和輸出模擬結果的輸出部 5；和處理器 2、記憶體 3、輸入部 4、輸出部 5 之間相互連接的匯流排 6。

再者，第 5 圖圖解的半導體特性模擬器 1 可以具有複數個以上的構成。

在記憶體 3 儲存著以模擬所需要的實驗得到的常數群 7、屬於可實施模擬的對象電路的接關係的資料的網路目錄 8、屬於加上執行模擬的模式 9 從事前針對電晶體執行的模擬結果製作成的劣化量資料的劣化量資料庫 21、屬於構成成為屬於模擬對象的大規模積體電路的對象電路的基本電路的資料的基本電路資料庫 22、表示對象電路的電路構成的電路圖資料 23 等等。

從輸入部 4 對處理器 2 輸入模擬的對象電路的使用條

件例如半導體電路裝置的特性試驗工程的電晶體的動作溫度或是加熱溫度等等的溫度、閘極電壓等等的各種電壓，以這樣的條件的經過時間。另外，以容許劣化值作為故障判定基準會從輸入部 4 輸入到處理器 2。

輸出部 5 會輸出處理器 2 的模擬結果發現的故障處及劣化後特性。

另外，配置有像是測定器 11 及測定器控制部 12，為了決定模擬所需要的常數群 7，測定實驗資料，計算常數的測定手段，連接在半導體特性模擬器 20。

劣化量資料庫 21，為預先構成，或在每個基本的電路群準備劣化量。劣化量資料庫 21 例如，像是作為第三實施形態所述，有別於從事前執行的電晶體的電路的劣化模擬的結果製成亦可，或是全部的電晶體也能做最嚴格的劣化這樣的假定來計算劣化量，製作資料庫。這個，例如應用式 30、式 31 就很容易算出。

模擬器 20 的資料庫是由劣化量資料庫 21、和由基本的電路群的資料所形成的基本電路資料庫 22 所構成，應用該些劣化量資料庫 21 和基本電路資料庫 22，針對屬於電路第 2 圖 3 的對象電路，高速且正確地計算特性的劣化。

參照第 12 圖的流程圖，描述半導體特性模擬器 20 的處理內容。第 12 圖是表示半導體裝置特性模擬器 20 的演算處理內容的流程圖。

作為在半導體特性模擬器 20 的全體處理動作，在最

初時，輸入應該實施模擬對象電路的模擬模式 80 參考源譬如電晶體的 SPICE 電路模擬的參數的參考源。其次，實行模擬模式 8，開始關於對象電路的特性及構成此的電晶體特性的劣化及回復量的模擬。

步驟 S41:初期電路模擬

處理器 2 於步驟 S44 執行精密的電路的模擬前，應用模式 9，執行初期的電路模擬。

具體上，處理器 2 是由關於成為以劣化量程或庫 21 和包含在使用基本電路資料庫 22 的基本電路資料庫 22 的基本電路群所構成的電路圖 23 的對象電路，而高速地計算基本電路的劣化量。

步驟 S42:劣化較大的電路的抽出

處理器 2 抽出只作為劣化量，被輸入的故障判斷基準的劣化量不能忽視的程度表示較大劣化量的電路。處理器 2 同時也抽出對象電路的動作波形和動作圖形。

步驟 S43:網路目錄的合成

處理器 2 根據抽出的電路、動作波浪及基本電路資料庫 22 而合成例如欲成為 SPICE 模擬的網路目錄 8。

步驟 S44:精密的模擬

處理器 2 應用儲存在記憶體 3 的網路目錄 8，例如，

如第二實施形態描述地，執行更正確的（精密的）電路模擬。

步驟 S45:故障判定

處理器 2 自步驟 S44 的精密的電路模擬的結果，應用輸入的故障判斷基準進行電路的故障判斷。

步驟 S46:模擬結果的輸出

處理器 2 根據作為模擬結果的判斷的結果譬如故障判斷的結果，從輸出部 5 輸出成為故障的地方，和劣化後的電路的延遲值等。

據第四實施形態，連關於大規模積體電路，也與第三實施形態同樣的，可高速且正確地模擬劣化量和回復量。

即，根據本發明的第四實施形態，與第三實施形態同樣的，在劣化現象中，根據處理劣化及回復現象，求得近似實際的電路的特性的模擬結果即劣化量及回復量，就能對細微化更進一步的半導體電路的設計，獲得高速且最適當的可靠性劣化邊際。

根據第四實施形態，就能與求得習知的退化量的計算式不同的，根據區分時間領域，在各時間領域的每一個領域算出適當的劣化量和回復量，就能得到近似於實際的電晶體電路的劣化量及回復量的結果。許多的場合，以本實施形態求得的劣化量比用習知方法求得的劣化量更為減少。

根據本實施形態，藉由考慮特性劣化的變化，就能模擬更正確的劣化量。像這樣以本實施形態求得的劣化量，許多場合，劣化量增加。

根據本實施形態，藉由考慮電晶體的特性的回復，就能更正確地模擬最終的劣化量。像這樣以本實施形態求得的劣化量，許多場合，劣化量大幅度減少。

根據本實施形態，藉由考慮從半導體裝置的製造到使用者的使用的複數個使用條件，就能模擬更正確的劣化量及回復量，劣化量會比只考慮一項工程求得的劣化量更大幅地減少。

另外，根據本發明的實施形態，即使是大規模積體電路的場合，都能高速且正確地模擬劣化量和回復量。

像這樣，藉由正確地模擬電晶體電路的可靠性劣化邊際，本實施形態所求得的劣化量比習知技術所求得的劣化量更為減少的時候，就能縮小 MIS 電晶體的尺寸，其結果能削減製品的晶圓佔有面積，結果相當於可製造一片晶圓的製品數增加，就能降低製造成本。

另一方面，以本實施形態所求得的劣化量比應用習知技術方法所求得的劣化量更為增加時，考慮可靠性，關於製品能夠以可正常使用到規定的壽命的方式預先設計實施對策的電路。

以上，關於本發明舉例表示最佳的實施形態做描述，不過本發明不限於以上說明的實施形態，在不超出本發明的主旨範圍，可做各種改變。

【圖式簡單說明】

第 1 圖 (A)、(B) 是作為本發明的第一實施形態，表示電晶體特性劣化和回復、及該些閘極電壓依存性的圖。

第 2 圖 (A)、(B) 是作為本發明的第二實施形態，表示電晶體特性劣化量的閘極電壓依存性的圖。

第 3 圖 (A)、(B) 是作為本發明的第一實施形態，表示電晶體特性回復量的閘極電壓依存性的圖。

第 4 圖是作為本發明的第二實施形態，以圖解釋針對電晶體特性的基礎劣化量，區分時間領域而算出的方法的圖。

第 5 圖是表示有關本發明的第三實施形態的半導體裝置特性模擬器構成的圖。

第 6 圖是表示本發明的第三實施形態的常數測定裝置構成的圖。

第 7 圖是表示有關本發明的第三實施形態的半導體裝置特性模擬器的演算處理內容的流程圖。

第 8 圖是表示於第 7 圖圖解的步驟 2 的處理詳細流程圖。

第 9 圖是表示於第 7 圖圖解的步驟 3 的處理詳細流程圖。

第 10 圖是表示於第 7 圖圖解的步驟 5 的處理詳細的流程圖。

第 11 圖是表示有關本發明的第四實施形態的半導體裝置特性模擬器構成的圖。

第 12 圖是表示有關本發明的第四實施形態的半導體裝置特性模擬器的演算處理內容的流程圖。

[圖號說明]

1、20… 模擬器

2… 處理器 (CPU)

3… 記憶體

7… 常數群

8… 網路目錄

9… 模式

21… 劣化量資料庫

22… 基本電路資料庫

23… 電路圖

4… 輸入部

5… 輸出部

6… 匯流排

11… 測定器

12… 控制部

P… 總劣化量

ΔP_D … 劣化量

ΔP_R … 回復量

X_D … 基礎劣化量

伍、中文發明摘要

發明之名稱：半導體電路裝置的模擬方法及半導體電路裝置的模擬器

提供一種正確模擬電晶體特性的劣化量及回復量，能可靠性良好的設計半導體裝置的模擬器及其方法。對電晶體的閘極施加負電位的閘極電壓(負型偏壓電壓) V_g 的話，電晶體的特性會劣化。解除負電位的閘極電壓 V_g 的施加的話(施加偏壓自由電壓的話)，劣化的電晶體特性會回復。於劣化期間和回復期間，就閘極電壓的施加時間 t 取得對數 $\log(t)$ ，應用依存在負型偏壓電壓的常數 C_D 、 B_D ，計算劣化量 $\Delta P_D(t) = C_D + B_D \log(t)$ ，應用依存在偏壓自由電壓的常數 C_R 、 B_R ，計算回復量 $\Delta P_R(t) = C_R + B_R \log(t)$ ，總和劣化量(ΔP_D)、回復量(ΔP_R)及基礎劣化量(X_D)。最好區分時間經過，應用各時間範圍的每個不同的劣化函數和回復函數，求得各時間範圍的每個劣化量和回復量。

陸、英文發明摘要

發明之名稱：

柒、指定代表圖：

(一)、本案指定代表圖為：第 1 圖

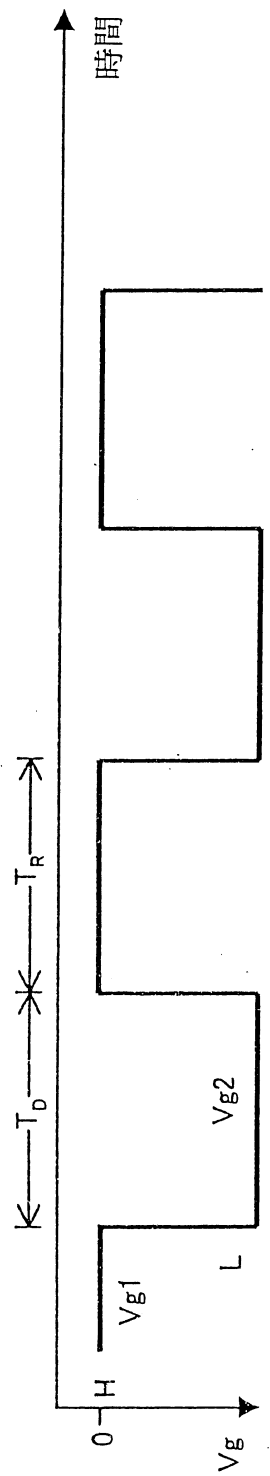
(二)、本代表圖之元件代表符號簡單說明：

ΔP_D …劣化量

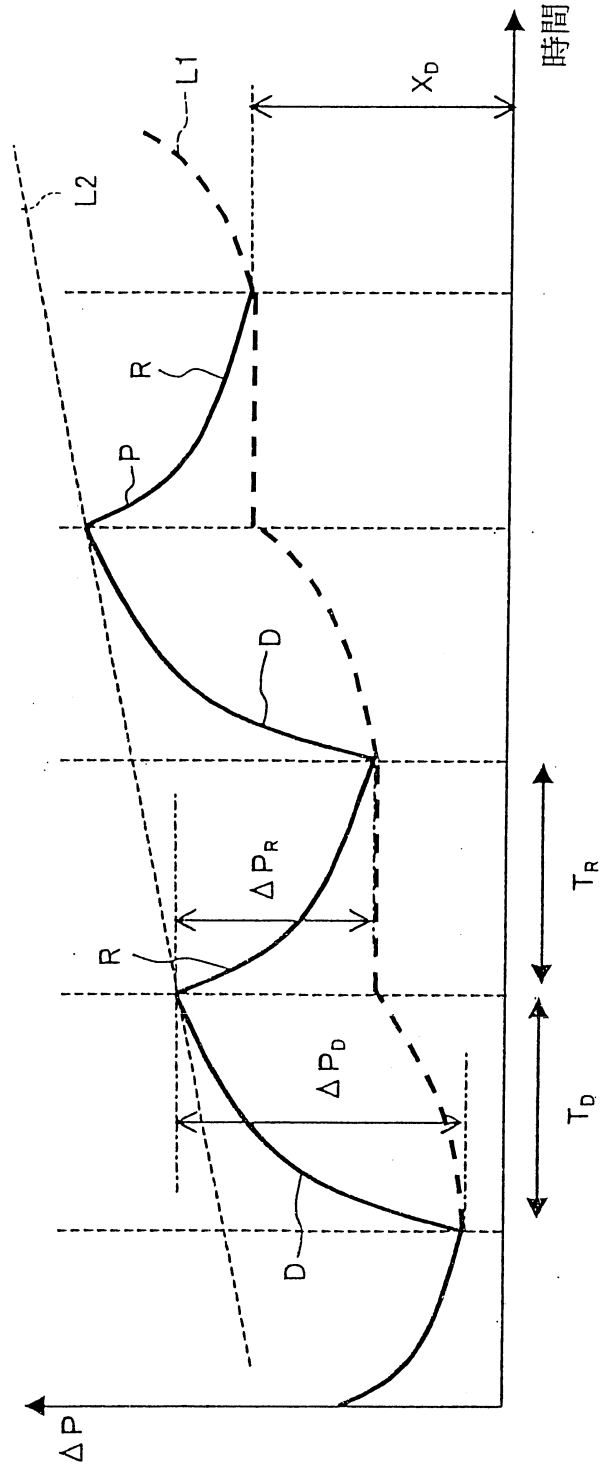
ΔP_R …回復量

X_D …基礎劣化量

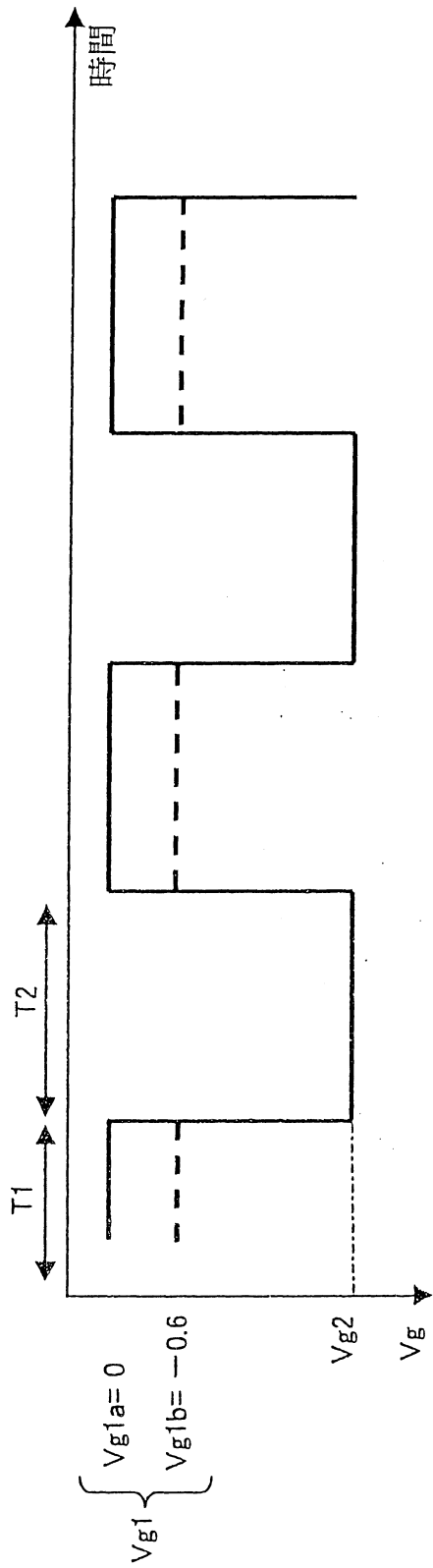
捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：



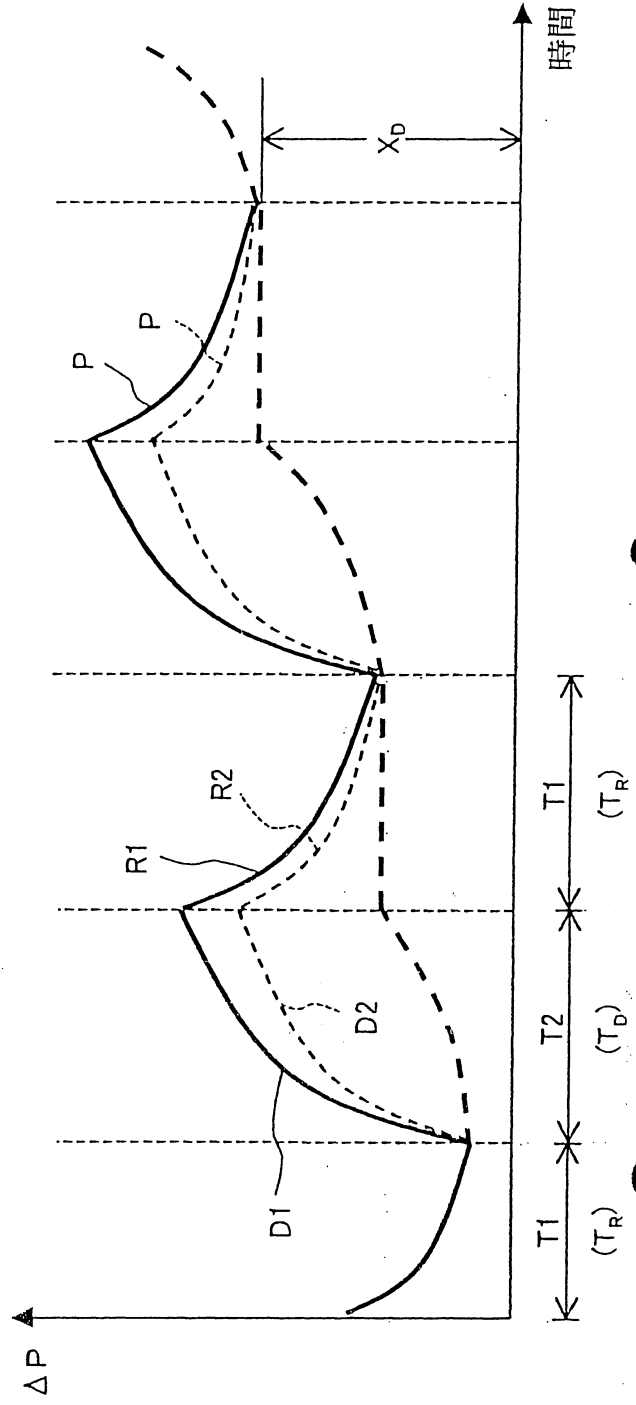
第1A圖



第1B圖

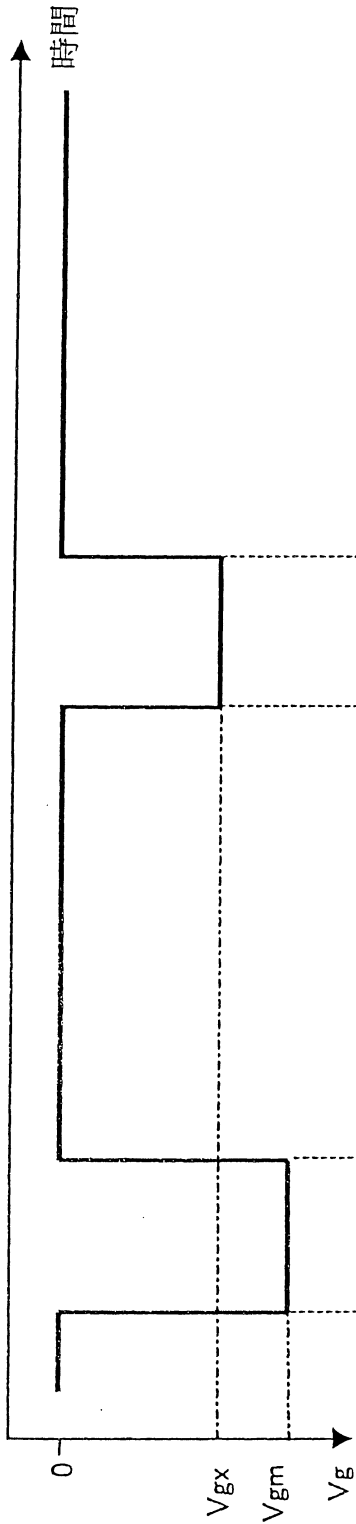


第2A圖

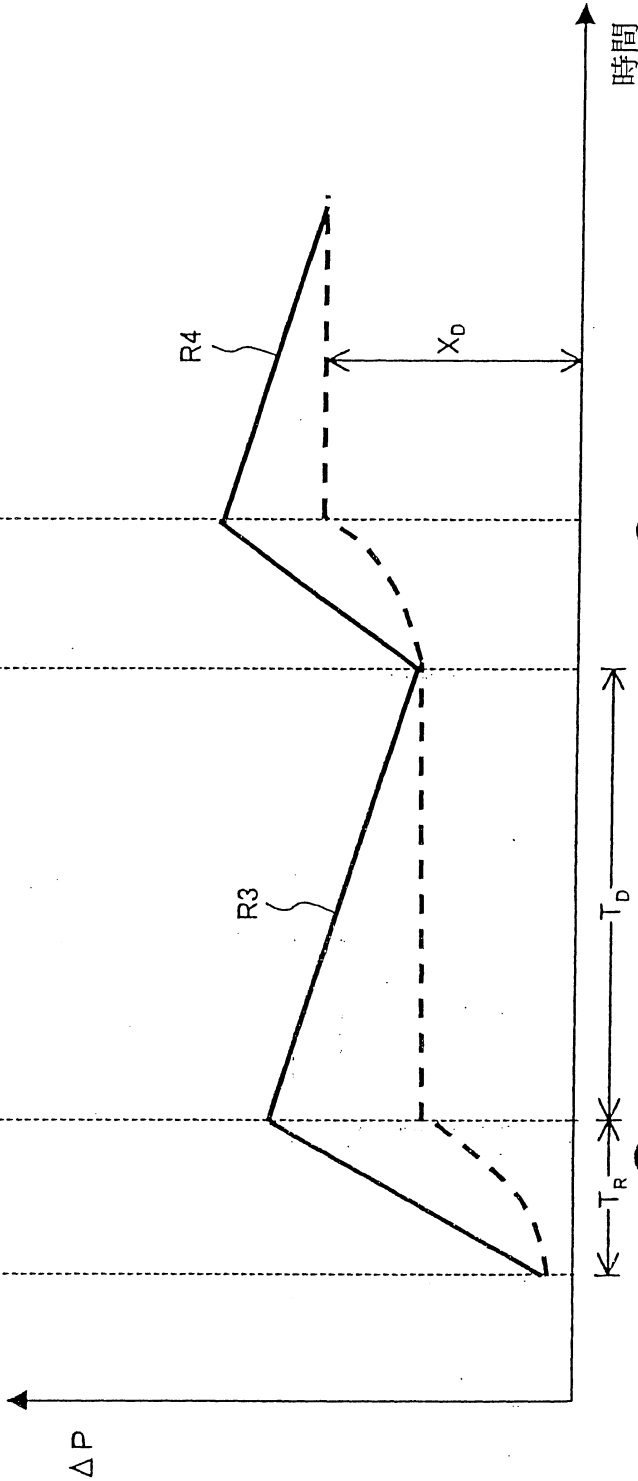


第2B圖

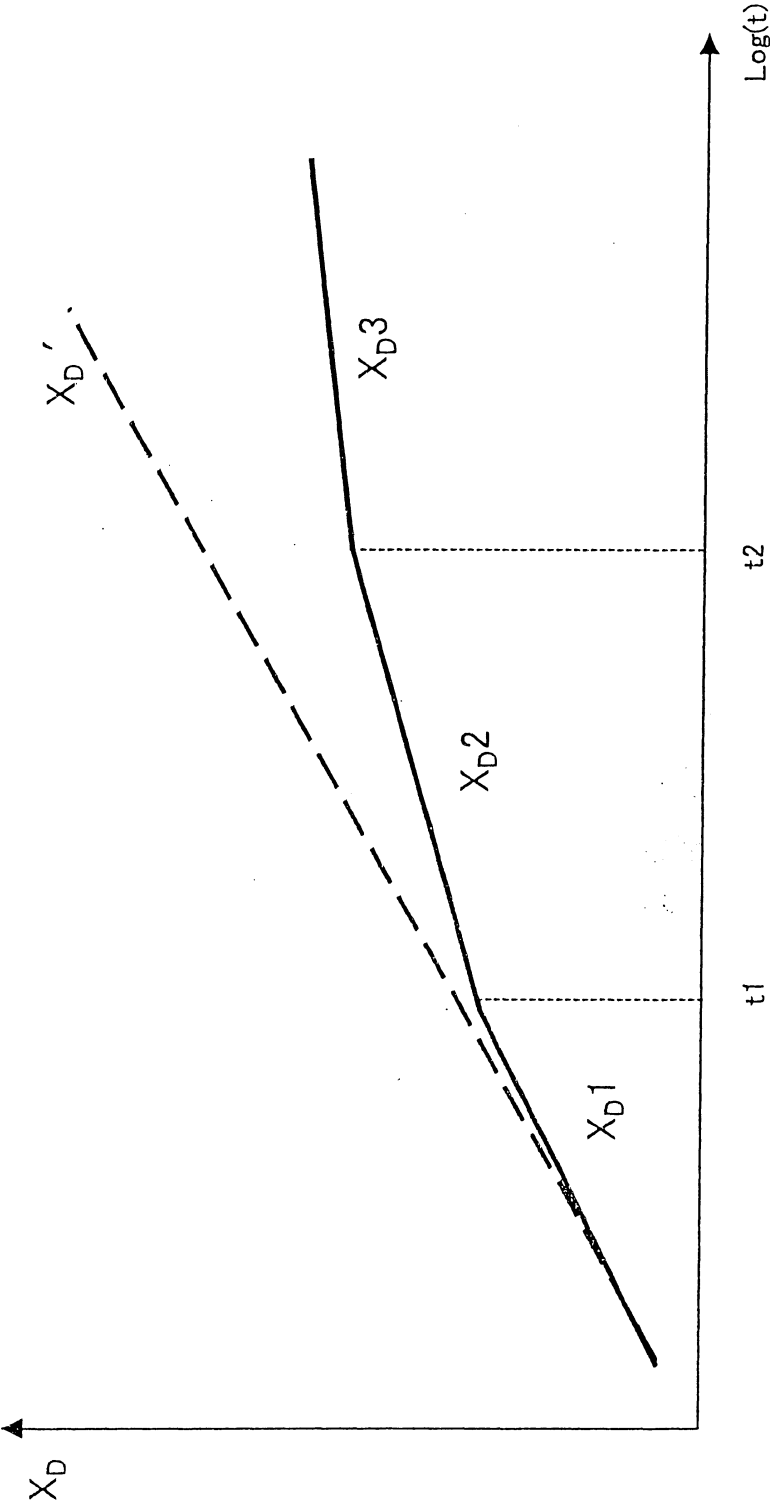
第3A圖



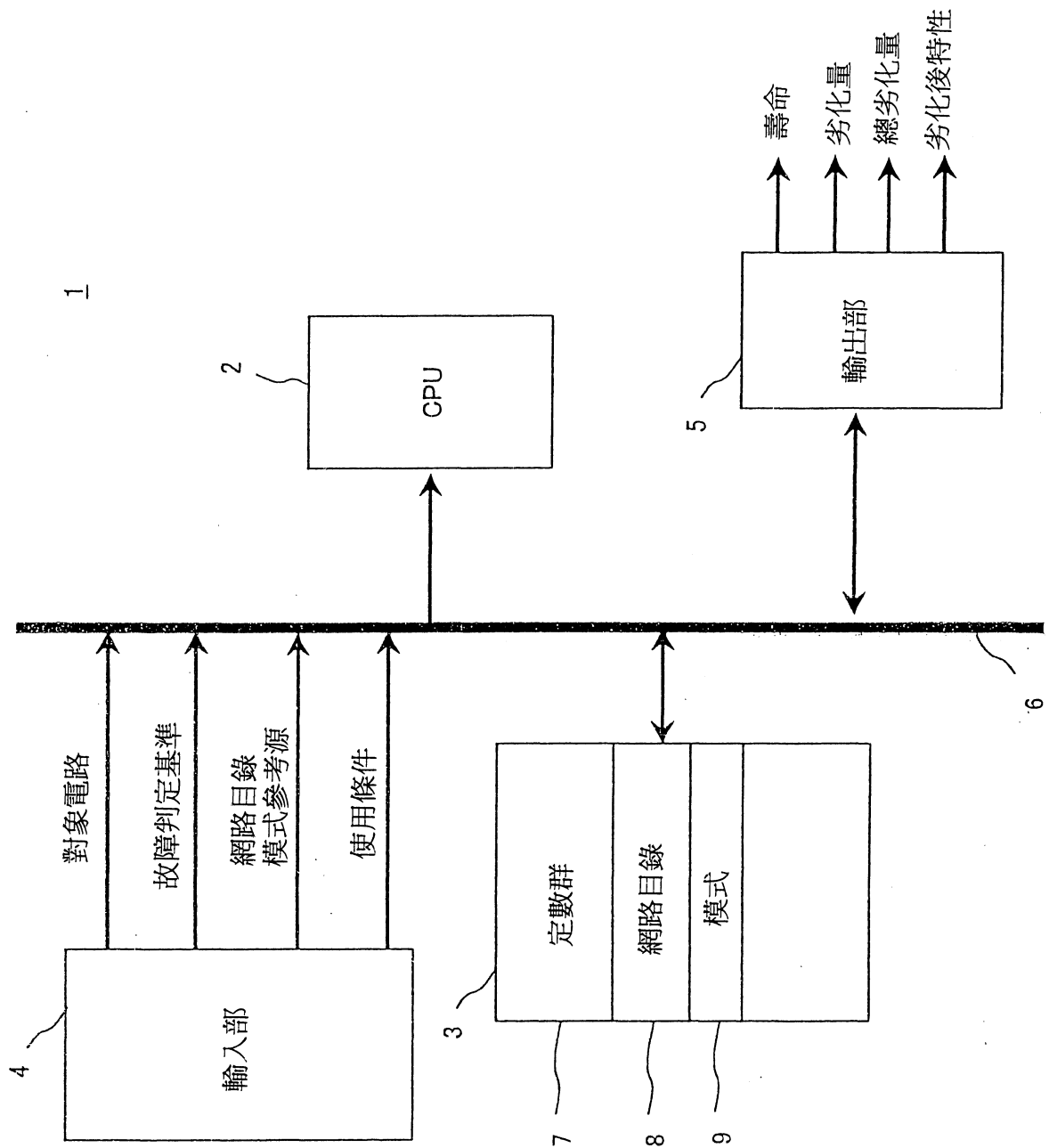
第3B圖



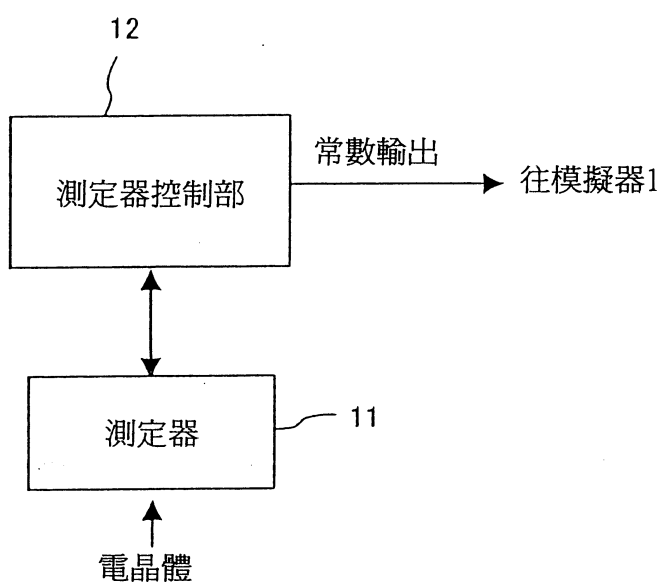
第4圖



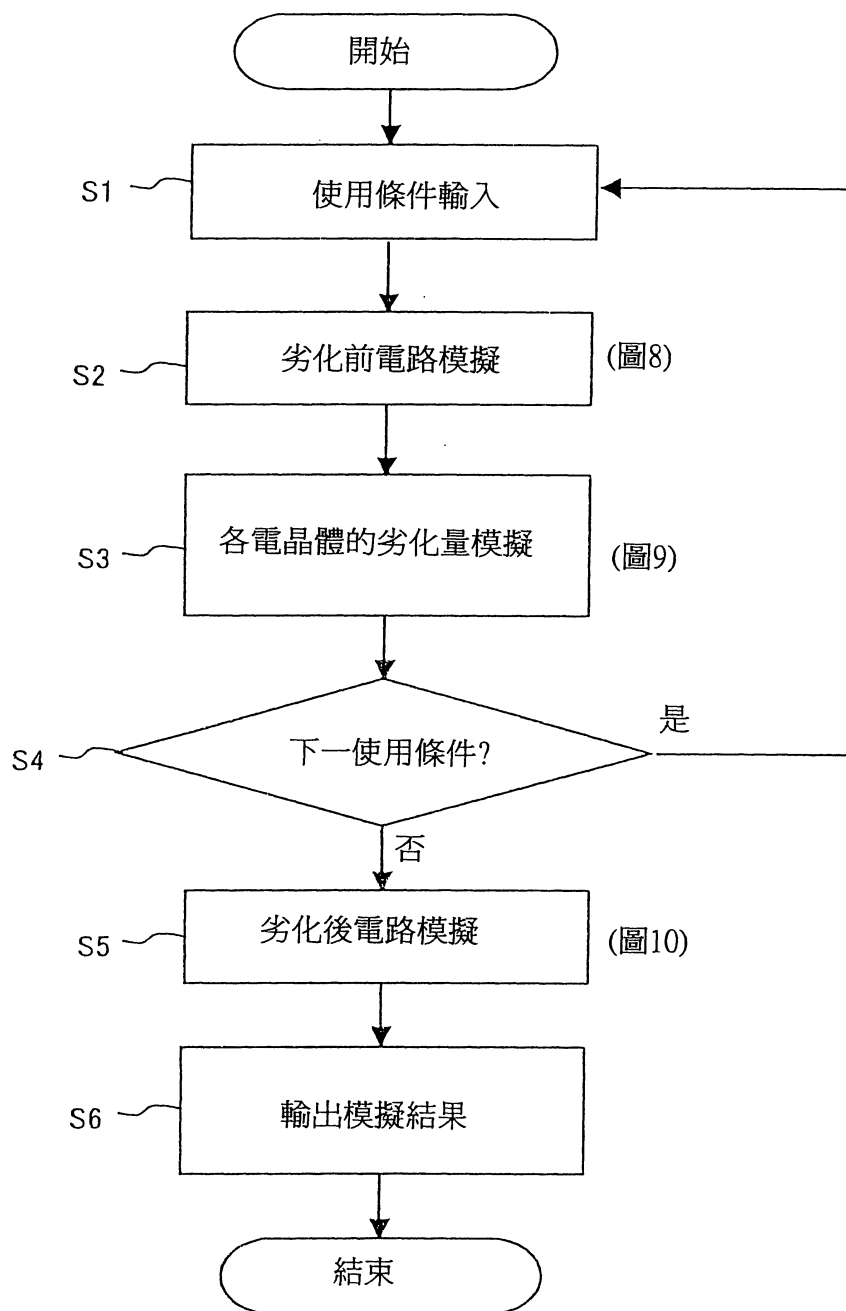
第5圖



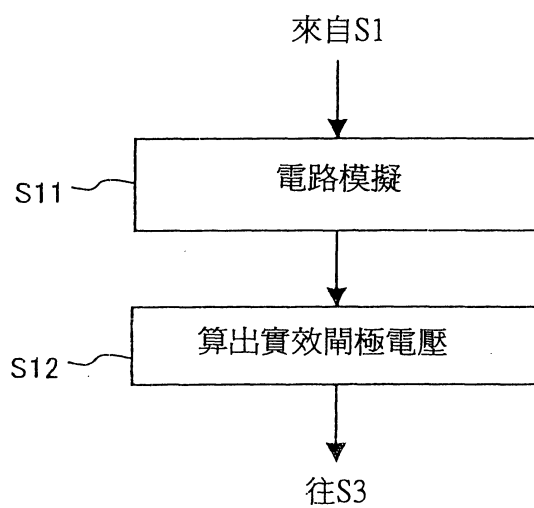
第6圖



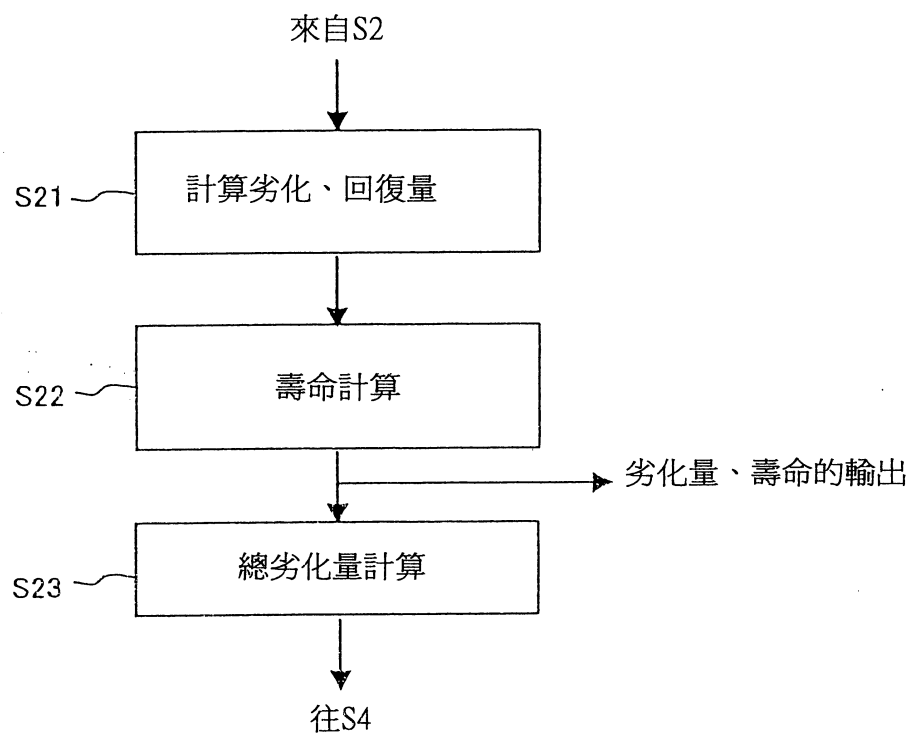
第7圖



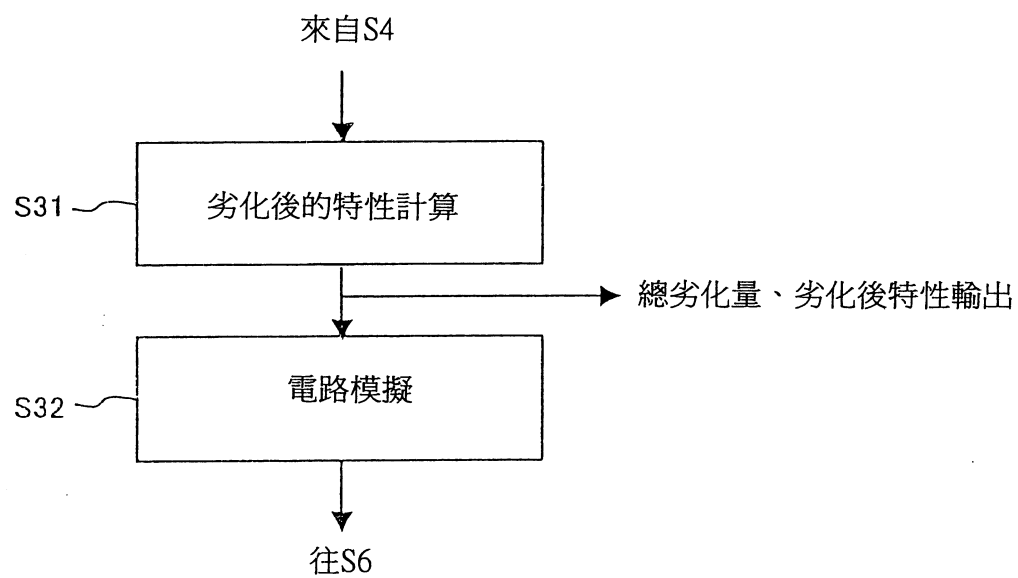
第8圖



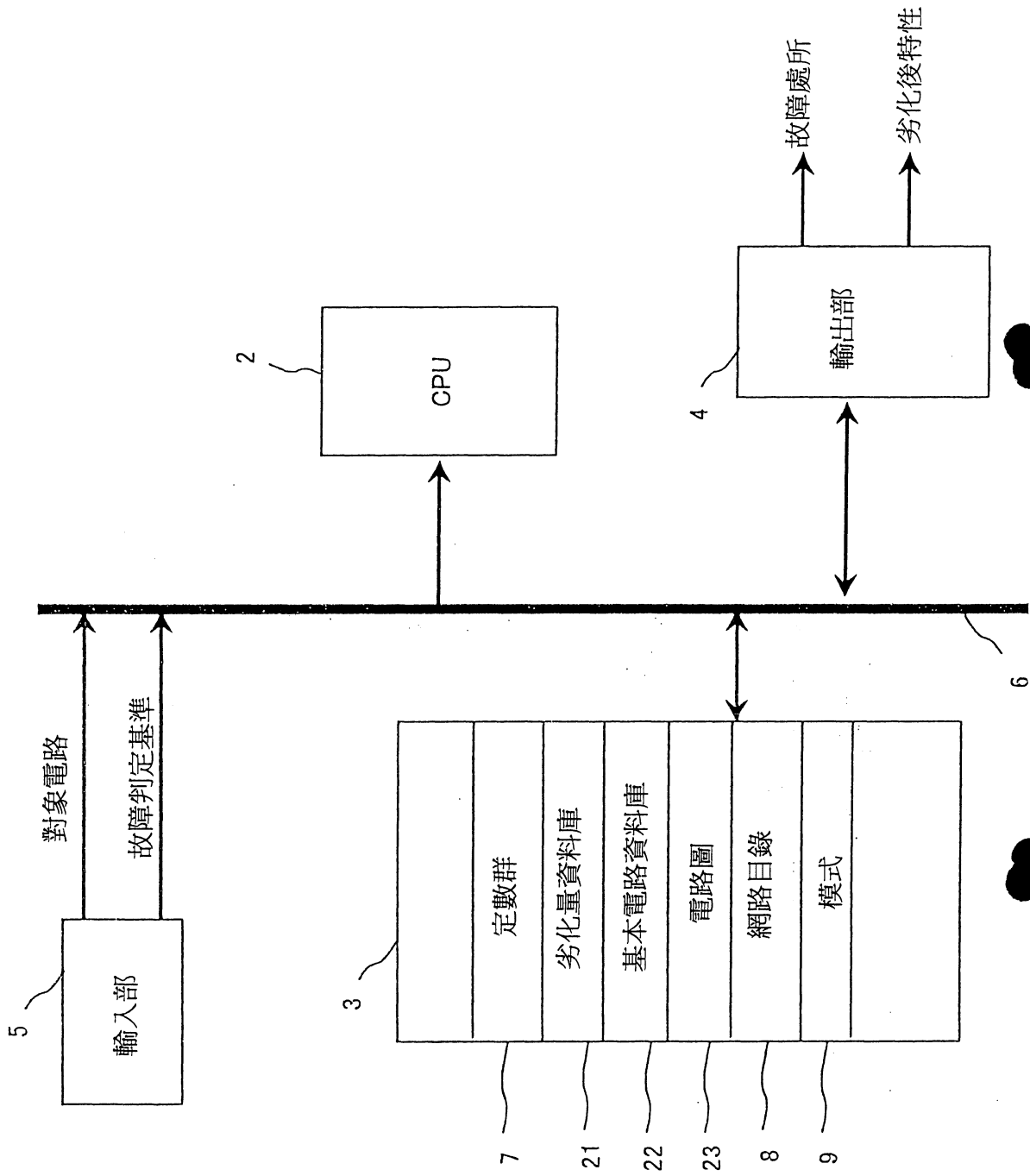
第9圖



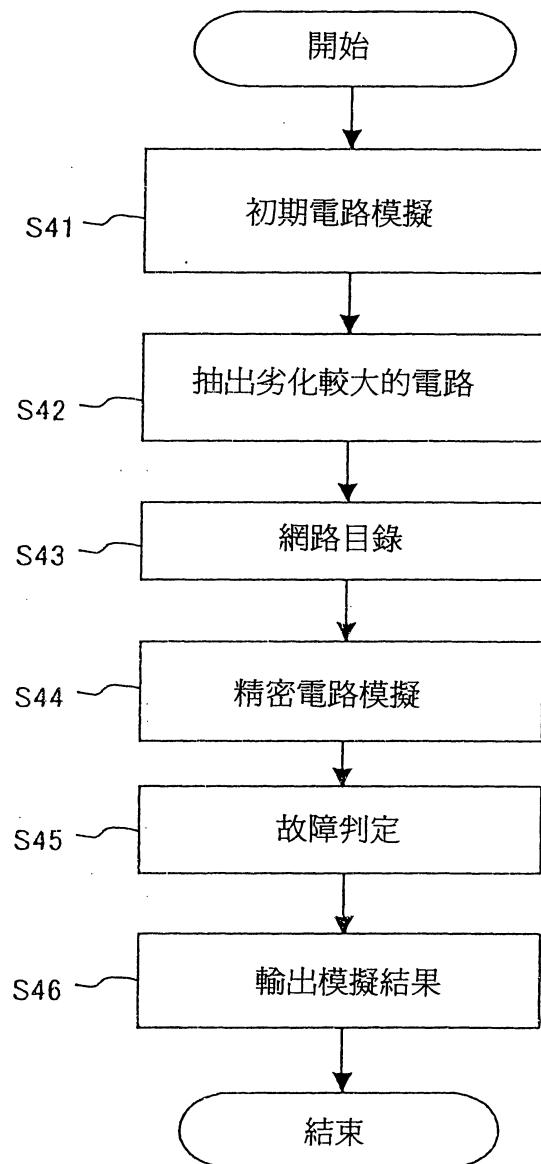
第10圖



第11圖



第12圖



拾、申請專利範圍

第 92135987 號專利申請案

中文申請專利範圍修正本

民國 94 年 3 月 2 日修正

1. 一種模擬方法，是針對使用演算處理手段，對具有 MIS 電晶體的半導體電路裝置施加負型偏壓電壓和偏壓自由電壓時，模擬該電路特性的半導體電路裝置的模擬方法，其特徵為具有：

求得施加在前述電晶體的負型偏壓電壓、前述電晶體的動作溫度、形成前述電晶體後依存在所經過的時間的前述電晶體特性的基礎劣化量（ X_D ）的第一工程、

和對前述電晶體施加負型偏壓電壓的第一期間隨著前述負型偏壓電壓的施加持續時間算出前述電晶體劣化的劣化量（ ΔP_D ）的第二工程、

和從前述電晶體解除前述負型偏壓電壓的施加，或是隨著對前述電晶體施加比前述負型偏壓電壓還高電位的偏壓自由電壓的第二期間的持續時間而算出前述劣化的電晶體特性回復的回復量（ ΔP_R ）的第三工程、

和加上前述基礎劣化量（ X_D ）和前述劣化量（ ΔP_D ），從該加算結果減去前述回復量（ ΔP_R ）算出總劣化量（ P ）的第四工程。

2. 如申請專利範圍第 1 項所記載的模擬方法，其中，算出將時間經過分割為複數個（ j ）的時間範圍的各時

間範圍 (Δt_j) 的每一劣化量的變化量 ($\exp (\beta (V_{gj} - V_{g0}) \times \Delta t_j)$) , 根據下式算出總劣化量 (P) 。

$$time = C \times \exp [(Q/k) \times (1/T_0 - 1/T)] \times \exp (\alpha)$$

$$P = C \times \sum_{j=1}^{lt} [\exp (\beta (V_{gj} - V_{g0}) \times \Delta t_j) \times time^{n-k}]$$

3. 如申請專利範圍第 1 項所記載的模擬方法，其中，於前述第二工程中，根據前述負型偏壓電壓的施加來判定前述電晶體是否劣化，引起劣化的時候，進行前述劣化量 (ΔP_D) 的演算。

4. 如申請專利範圍第 3 項所記載的模擬方法，其中，根據下式進行前述第二工程的劣化量 (ΔP_D) 的演算；

$$\Delta P_D (t) = C_D + B_D \times \log (t)$$

但， C_D 、 B_D 為以下式規定，依存在負型偏壓電壓而規定的常數，

$$C_D = C_{DV} \times \exp (n_{CV} / V_g)$$

$$B_D = B_{DV} \times \exp (n_{BV} / V_g)$$

或是，

$$C_D = C_{DV} \times \exp (\alpha_{CV} + \beta_{CV} \cdot V_g)$$

$$B_D = B_{DV} \times \exp (\alpha_{BV} + \beta_{BV} \cdot V_g)$$

但， C_{DV} 、 B_{DV} 為由實驗求得的常數，

n_{CV} 、 n_{BV} 為由實驗求得的常數，

α_{CV} 、 β_{CV} 、 α_{BV} 、 β_{BV} 爲由實驗求得的常數，
 V_g 爲作爲施加在電晶體的負型偏壓電壓的閘極電壓。

5. 如申請專利範圍第 3 項所記載的模擬方法，其中，根據下式進行前述第二工程的劣化量 (ΔP_D) 的演算；

$$\Delta P_D(t) = C_D + B_D \times \log(t)$$

但， C_D 、 B_D 爲以下式規定，依存在負型偏壓電壓而規定的常數後的經過時間，

$$t \text{ 爲施加負型偏壓電壓後的經過時間，}$$

$$C_D = C_{DV} \times [\exp(n_{CV}/V_g) \pm C_{DVP} \times \exp(n_{CVP}/V_{gp})]$$

$$B_D = B_{DV} \times [\exp(n_{BV}/V_g) \pm B_{DVP} \times \exp(n_{BVP}/V_{gp})]$$

或是，

$$C_D = C_{DV} \times [\exp(\alpha_{CV} + \beta_{CV} \cdot V_g) \pm C_{DVP} \times \exp(\alpha_{CVP} + \beta_{CVP} \cdot V_{gp})]$$

$$B_D = B_{DV} \times [\exp(\alpha_{BV} + \beta_{BV} \cdot V_g) \pm B_{DVP} \times \exp(\alpha_{BVP} + \beta_{BVP} \cdot V_{gp})]$$

但， C_{DV} 、 B_{DV} 爲由實驗求得的常數，

n_{CV} 、 n_{BV} 爲由實驗求得的常數，

α_{CV} 、 β_{CV} 、 α_{BV} 、 β_{BV} 爲由實驗求得的常數，

V_g 爲作爲施加在電晶體的負型偏壓電壓的閘極電壓。

6. 如申請專利範圍第 3 項所記載的模擬方法，其中，根據下式進行前述第二工程的劣化量 (ΔP_D) 的演算；

$$\Delta P_D(t) = C_D + B_D \times \log(t)$$

但， C_D 、 B_D 為以下式規定，依存在負型偏壓電壓及前述電晶體的溫度而規定的常數，

$$t \text{ 為施加負型偏壓電壓後的經過時間，}$$

$$C_D = C_{DV} \times \exp(n_{CV}/V_g)$$

$$B_D = B_{DV} \times \exp(n_{BV}/V_g)$$

或是，

$$C_D = C_{DV} \times \exp(\alpha_{CV} + \beta_{CV} \cdot V_g)$$

$$B_D = B_{DV} \times \exp(\alpha_{BV} + \beta_{BV} \cdot V_g)$$

但， C_{DV} 、 B_{DV} 為以下式規定，以前述電晶體動作時的溫度而規定的常數，

$$n_{CV}、n_{BV} \text{ 為由實驗求得的常數，}$$

$$\alpha_{CV}、\beta_{CV}、\alpha_{BV}、\beta_{BV} \text{ 為由實驗求得的常數}$$

，

V_g 為作為施加在電晶體的負型偏壓電壓的閘極電壓，

$$C_{DV} = C_{DVT} \times [\exp((Q_{DC}/k) \times (1/T_0 - 1/T))]$$

$$B_{DV} = B_{DVT} \times [\exp((Q_{DB}/k) \times (1/T_0 - 1/T))]$$

但， C_{DVT} 、 Q_{DC} 、 B_{DVT} 、 Q_{DB} 為由實驗求得的常數，

T 為電晶體的絕對動作溫度，

T_0 為電晶體的基準絕對動作溫度，

k 為波茲曼常數。

7. 如申請專利範圍第 1 項至第 6 項的任一項所記載的模擬方法，其中，於前述第三工程中，根據前述偏壓自由電壓的施加來判定是否引起前述電晶體劣化的回復，引起回復的時候，進行該回復量（ ΔP_R ）的演算。

8. 如申請專利範圍第 7 項所記載的模擬方法，其中

，根據下式進行前述第三工程的回復量（ ΔP_R ）的演算；

$$\Delta P_R = C_R + B_R \times \log(t)$$

但， C_R 、 B_R 為以下式規定的常數，

$$C_R = C_{RVM} \times \exp(n_{CRVM}/V_{gm})$$

$$B_R = B_{RVM} \times \exp(n_{BRVM}/V_{gm})$$

或是，

$$C_R = C_{RVM} \times \exp(\alpha_{CRVM} + \beta_{CRVM} \cdot V_{gm})$$

$$B_R = B_{RVM} \times \exp(\alpha_{BRVM} + \beta_{BRVM} \cdot V_{gm})$$

但， C_{RVM} 、 B_{RVM} 為由實驗求得的常數，

n_{CRVM} 、 n_{BRVM} 為由實驗求得的常數，

α_{CRVM} 、 α_{BRVM} 為由實驗求得的常數，

β_{CRVM} 、 β_{BRVM} 為由實驗求得的常數，

V_{gm} 為負型偏壓電壓施加期間的最大閘極電壓。

9. 如申請專利範圍第 7 項所記載的模擬方法，其中，根據下式進行前述第三工程的回復量（ ΔP_R ）的演算；

$$\Delta P_R = C_R + B_R \times \log(t)$$

但， C_R 、 B_R 為以下式規定的常數，

$$C_R = C_{RVM} \times [\exp(n_{CRVM}/V_{gm}) \pm C_{RV} \times \exp(n_{CRV}/V_g)]$$

$$B_R = B_{RVM} \times [\exp(n_{BRVM}/V_{gm}) \pm B_{RV} \times \exp(n_{BRV}/V_g)]$$

或是，

$$C_R = C_{RVM} \times [\exp(\alpha_{CRVM} + \beta_{CRVM} \cdot V_{gm}) \pm C_{RV} \times (\alpha_{CRVM} + \beta_{CRV} \cdot V_g)]$$

$$B_R = B_{RVM} \times \exp(\alpha_{BRVM} + \beta_{BRVM} \cdot V_{gm}) \pm B_{RV} \times (\alpha_{BRV} + \beta_{BRV} \cdot V_g)]$$

但， C_{RVM} 、 B_{RVM} 爲由實驗求得的常數，

n_{CRVM} 、 n_{BRVM} 爲由實驗求得的常數，

α_{CRVM} 、 α_{BRVM} 爲由實驗求得的常數，

β_{CRVM} 、 β_{BRVM} 爲由實驗求得的常數，

α_{CRV} 、 α_{BRV} 爲由實驗求得的常數，

β_{CRV} 、 β_{BRV} 爲由實驗求得的常數，

V_{gm} 爲負型偏壓電壓施加期間的最大閘極電壓。

10. 如申請專利範圍第 8 項所記載的模擬方法，其中，根據下式進行前述第三工程的回復量 (ΔP_R) 的演算；

$$\Delta P_R = C_R + B_R \times \log(t)$$

但， C_R 、 B_R 爲以下式規定的常數，

$$C_R = C_{RVM} \times \exp(n_{CRVM}/V_{gm})$$

$$B_R = B_{RVM} \times \exp(n_{BRVM}/V_{gm})$$

或是，

$$C_R = C_{RVM} \times \exp(\alpha_{CRVM} + \beta_{CRVM} \cdot V_{gm})$$

$$B_R = B_{RVM} \times \exp(\alpha_{BRVM} + \beta_{BRVM} \cdot V_{gm})$$

但， C_{RVM} 、 B_{RVM} 爲以下式規定，依存在電晶體的溫度的常數，

n_{CRVM} 、 n_{BRVM} 爲由實驗求得的常數，

α_{CRVM} 、 α_{BRVM} 爲由實驗求得的常數，

β_{CRVM} 、 β_{BRVM} 爲由實驗求得的常數，

V_{gm} 爲負型偏壓電壓施加期間的最大閘極電壓，

$$C_{RVM} = C_{RVMT} \times [\exp((Q_{RC}/k) \times (1/T_0 - 1/T))]$$

$$B_{RVM} = B_{RVMT} \times [\exp((Q_{RB}/k) \times (1/T_0 - 1/T))]$$

但， C_{DVC} 、 Q_{DC} 、 B_{DVT} 、 Q_{DB} 爲由實驗求得的常數，

T 為電晶體的絕對動作溫度，

T_0 為電晶體的基準絕對動作溫度，

k 為波茲曼常數。

11. 如申請專利範圍第 1 項至第 6 項的任一項所記載的模擬方法，其中，於前述第一工程中，前述電晶體的特性劣化到特定容許劣化值時，以達到該劣化值為止的累積時間作為電晶體的壽命而輸出。

12. 如申請專利範圍第 1 項至第 6 項的任一項所記載的模擬方法，其中，更具有：從前述第一工程中所求得各電晶體的總劣化量，只選出前述複數的電晶體中，總劣化量大於特定設定值的電晶體，再度針對該電晶體進行特性模擬的工程。

13. 如申請專利範圍第 1 項至第 6 項的任一項所記載的模擬方法，其中，更具有：從前述第一工程中所求得的複數的電晶體的劣化量，製作電晶體的劣化量表的工程、和針對由各個 MIS 電晶體所形成的複數個基本電路，參照前述劣化量表，求得前述各基本電路的劣化量的工程。

14. 如申請專利範圍第 1 項至第 6 項的任一項所記載的模擬方法，其中，更具有：針對前述各電晶體的連接的複數個閘極電壓狀態和複數個電晶體的動作溫度狀態，連續計算前述各電晶體的特性劣化及特性回復的工程。

15. 如申請專利範圍第 1 項至第 6 項的任一項所記載的模擬方法，其中，當檢測前述電晶體的特性回復到特定值時，設定新的閘極電壓來計算前述回復量的工程。

16. 一種模擬方法，是針對模擬對具有 MIS 電晶體的半導體電路裝置施加負型偏壓電壓和偏壓自由電壓時的該電路的特性的模擬方法，其特徵為具有：

輸入前述半導體電路裝置的使用條件的條件輸入工程、

和根據前述輸入的使用條件來進行前述半導體電路裝置內的電晶體的動作模擬，算出前述電晶體的實効閘極電壓的劣化前電路模擬工程、

和算出前述電晶體的特性劣化量（ ΔP_D ）及回復量（ ΔP_R ），計算前述電晶體的壽命，且計算總劣化量（ P ）的劣化量模擬工程、

和計算劣化後的前述電晶體的特性，模擬前述半導體電路裝置動作的工程、和輸出前述模擬的結果的工程。

17. 一種模擬器，是針對對具有 MIS 電晶體的半導體電路裝置施加負型偏壓電壓和偏壓自由電壓時，模擬該電路特性的模擬器，其特徵為具有：

求得施加在前述電晶體的負型偏壓電壓、前述電晶體的動作溫度、形成前述電晶體後依存在所經過的時間的前述電晶體特性的基礎劣化量（ X_D ）的第一演算手段、

和對前述電晶體施加負型偏壓電壓的第一期間隨著前述負型偏壓電壓的施加持續時間算出前述電晶體劣化的劣化量（ ΔP_D ）的第二演算手段、

和從前述電晶體解除前述負型偏壓電壓的施加，或是隨著對前述電晶體施加比前述負型偏壓電壓還高電位的偏

壓自由電壓的第二期間的持續時間而算出前述劣化的電晶體特性回復的回復量 (ΔP_R) 的第三演算手段、

和加上前述基礎劣化量 (X_D) 和前述劣化量 (ΔP_D) ，從該加算結果減去前述回復量 (ΔP_R) 算出總劣化量 (P) 的第四演算手段。

18. 如申請專利範圍第 17 項所記載的模擬器，其中，前述第一演算手段是算出將時間經過分割為複數個 (j) 的時間範圍的各時間範圍 (Δt_j) 的每一劣化量的變化量 ($\exp (\beta (V_{gj} - V_{g0}) \times \Delta t_j)$) ，根據下式算出總劣化量 (P) 。

$$time = C \times \exp [(Q/k) \times (1/T_0 - 1/T)] \times \exp (\alpha)$$

$$lt$$

$$\times [\sum_{j=1} (\exp (\beta (V_{gj} - V_{g0}) \times \Delta t_j)$$

$$j=1$$

$$time = time - k$$

$$P = C \times \sum [time^n]$$

$$k=1$$

$$time = time - k$$

19. 如申請專利範圍第 17 項所記載的模擬器，其中，於前述第二演算手段是根據前述負型偏壓電壓的施加來判定前述電晶體是否劣化，引起劣化的時候，進行前述劣化量 (ΔP_D) 的演算。

20. 如申請專利範圍第 19 項所記載的模擬器，其中，根據下式算出前述第二演算手段的劣化量 (ΔP_D) ；

$$\Delta P_D (t) = C_D + B_D \times \log (t)$$

但， C_D 、 B_D 為以下式規定，依存在負型偏壓電壓而

規定的常數，

t 為施加負型偏壓電壓後的經過時間，

$$C_D = C_{DV} \times \exp(n_{CV}/V_g)$$

$$B_D = B_{DV} \times \exp(n_{BV}/V_g)$$

或是，

$$C_D = C_{DV} \times \exp(\alpha_{CV} + \beta_{CV} \cdot V_g)$$

$$B_D = B_{DV} \times \exp(\alpha_{BV} + \beta_{BV} \cdot V_g)$$

但， C_{DV} 、 B_{DV} 為由實驗求得的常數，

n_{CV} 、 n_{BV} 為由實驗求得的常數，

α_{CV} 、 β_{CV} 、 α_{BV} 、 β_{BV} 為由實驗求得的常數，

V_g 為作為施加在電晶體的負型偏壓電壓的閘極電壓。

21. 如申請專利範圍第 19 項所記載的模擬器，其中，前述第二演算手段是根據下式算出的劣化量（ ΔP_D ）；

$$\Delta P_D(t) = C_D + B_D \times \log(t)$$

但， C_D 、 B_D 為以下式規定，依存在負型偏壓電壓而規定的常數後的經過時間，

t 為施加負型偏壓電壓後的經過時間，

$$C_D = C_{DV} \times [\exp(n_{CV}/V_g) \pm C_{DVP} \times \exp(n_{CVP}/V_{gp})]$$

$$B_D = B_{DV} \times [\exp(n_{BV}/V_g) \pm B_{DVP} \times \exp(n_{BVP}/V_{gp})]$$

或是，

$$C_D = C_{DV} \times [\exp (\alpha_{CV} + \beta_{CV} \cdot V_g) \\ \pm C_{DVP} \times \exp (\alpha_{CVP} + \beta_{CVP} \cdot V_{gp})]$$

$$B_D = B_{DV} \times [\exp (\alpha_{BV} + \beta_{BV} \cdot V_g) \\ \pm B_{DVP} \times \exp (\alpha_{BVP} + \beta_{BVP} \cdot V_{gp})]$$

但， C_{DV} 、 B_{DV} 爲由實驗求得的常數，

n_{CV} 、 n_{BV} 爲由實驗求得的常數，

α_{CV} 、 β_{CV} 、 α_{BV} 、 β_{BV} 爲由實驗求得的常數，

V_g 爲作爲施加在電晶體的負型偏壓電壓的閘極電壓。

22. 如申請專利範圍第 19 項所記載的模擬器，其中，前述第二演算手段是根據下式算出的劣化量（ ΔP_D ）；

$$\Delta P_D (t) = C_D + B_D \times \log (t)$$

但， C_D 、 B_D 爲以下式規定，依存在負型偏壓電壓及前述電晶體的溫度而規定的常數，

$$t \text{ 爲施加負型偏壓電壓後的經過時間，}$$

$$C_D = C_{DV} \times \exp (n_{CV} / V_g)$$

$$B_D = B_{DV} \times \exp (n_{BV} / V_g)$$

或是，

$$C_D = C_{DV} \times \exp (\alpha_{CV} + \beta_{CV} \cdot V_g)$$

$$B_D = B_{DV} \times \exp (\alpha_{BV} + \beta_{BV} \cdot V_g)$$

但， C_{DV} 、 B_{DV} 爲以下式規定，以前述電晶體動作時的溫度而規定的常數，

n_{CV} 、 n_{BV} 爲由實驗求得的常數，

α_{CV} 、 β_{CV} 、 α_{BV} 、 β_{BV} 爲由實驗求得的常數，

V_g 爲作爲施加在電晶體的負型偏壓電壓的閘極

電壓，

$$C_{DV} = C_{DVT} \times [\exp ((Q_{DC} / k) \times (1/T_0 - 1/T))]$$

$$B_{DV} = B_{DVT} \times [\exp ((Q_{DB} / k) \times (1/T_0 - 1/T))]$$

但， C_{DVT} 、 Q_{DC} 、 B_{DVT} 、 Q_{DB} 為由實驗求得的常數，

T 為電晶體的絕對動作溫度，

T_0 為電晶體的基準絕對動作溫度，

k 為波茲曼常數。

23. 如申請專利範圍第 17 項至第 22 項的任一項所記載的模擬器，其回復量 (ΔP_R) 的判斷處理，

前述第三演算是根據前述偏壓自由電壓的施加來判定是否引起前述電晶體劣化的回復，引起回復的時候，進行該回復量 (ΔP_R) 的演算。

24. 如申請專利範圍第 23 項所記載的模擬器，其基本形

第三演算手段是根據下式算出前述的回復量 (ΔP_R)

；

$$\Delta P_R = C_R + B_R \times \log(t)$$

但， C_R 、 B_R 為以下式規定的常數，

$$C_R = C_{RVM} \times \exp(n_{CRVM} / V_{gm})$$

$$B_R = B_{RVM} \times \exp(n_{BRVM} / V_{gm})$$

或是，

$$C_R = C_{RVM} \times \exp(\alpha_{CRVM} + \beta_{CRVM} \cdot V_{gm})$$

$$B_R = B_{RVM} \times \exp(\alpha_{BRVM} + \beta_{BRVM} \cdot V_{gm})$$

但， C_{RVM} 、 B_{RVM} 為由實驗求得的常數，

n_{CRVM} 、 n_{BRVM} 為由實驗求得的常數，

α_{CRVM} 、 α_{BRVM} 爲由實驗求得的常數，

β_{CRVM} 、 β_{BRVM} 爲由實驗求得的常數，

V_{gm} 爲負型偏壓電壓施加期間的最大閘極電壓。

25. 如申請專利範圍第 23 項所記載的模擬器，其中，第三演算手段是根據下式算出前述的回復量 (ΔP_R)；

$$\Delta P_R = C_R + B_R \times \log(t)$$

但， C_R 、 B_R 爲以下式規定的常數，

$$\begin{aligned} C_R &= C_{RVM} \times [\exp(n_{CRVM}/V_{gm}) \\ &\quad \pm C_{RV} \times \exp(n_{CRV}/V_g)] \\ B_R &= B_{RVM} \times [\exp(n_{BRVM}/V_{gm}) \\ &\quad \pm B_{RV} \times \exp(n_{BRV}/V_g)] \end{aligned}$$

或是，

$$\begin{aligned} C_R &= C_{RVM} \times [\exp(\alpha_{CRVM} + \beta_{CRVM} \cdot V_{gm}) \\ &\quad \pm C_{RV} \times (\alpha_{CRV} + \beta_{CRV} \cdot V_g)] \\ B_R &= B_{RVM} \times \exp(\alpha_{BRVM} + \beta_{BRVM} \cdot V_{gm}) \\ &\quad \pm B_{RV} \times (\alpha_{BRV} + \beta_{BRV} \cdot V_g)] \end{aligned}$$

但， C_{RVM} 、 B_{RVM} 爲由實驗求得的常數，

n_{CRVM} 、 n_{BRVM} 爲由實驗求得的常數，

α_{CRVM} 、 α_{BRVM} 爲由實驗求得的常數，

β_{CRVM} 、 β_{BRVM} 爲由實驗求得的常數，

α_{CRV} 、 α_{BRV} 爲由實驗求得的常數，

β_{CRV} 、 β_{BRV} 爲由實驗求得的常數，

V_{gm} 爲負型偏壓電壓施加期間的最大閘極電壓。

26. 如申請專利範圍第 23 項所記載的模擬器，其中，第三演算手段是根據下式算出前述的回復量 (ΔP_R)；

$$\Delta P_R = C_R + B_R \times \log(t)$$

但， C_R 、 B_R 為以下式規定的常數，

$$C_R = C_{RVM} \times \exp(n_{CRVM}/V_{gm})$$

$$B_R = B_{RVM} \times \exp(n_{BRVM}/V_{gm})$$

或是，

$$C_R = C_{RVM} \times \exp(\alpha_{CRVM} + \beta_{CRVM} \cdot V_{gm})$$

$$B_R = B_{RVM} \times \exp(\alpha_{BRVM} + \beta_{BRVM} \cdot V_{gm})$$

但， C_{RVM} 、 B_{RVM} 為以下式規定，依存在電晶體的溫度的常數，

n_{CRVM} 、 n_{BRVM} 為由實驗求得的常數，

α_{CRVM} 、 α_{BRVM} 為由實驗求得的常數，

β_{CRVM} 、 β_{BRVM} 為由實驗求得的常數，

V_{gm} 為負型偏壓電壓施加期間的最大閘極電壓，

$$C_{RVM} = C_{RVMT} \times [\exp((Q_{RC}/k) \times (1/T_0 - 1/T))]$$

$$B_{RVM} = B_{RVMT} \times [\exp((Q_{RB}/k) \times (1/T_0 - 1/T))]$$

但， C_{DVC} 、 Q_{DC} 、 B_{DVT} 、 Q_{DB} 為由實驗求得的常數，

T 為電晶體的絕對動作溫度，

T_0 為電晶體的基準絕對動作溫度，

k 為波茲曼常數。

27. 如申請專利範圍第 17 項至第 22 項的任一項所記載的模擬器，其中，於前述第一演算手段是前述電晶體的特性劣化到特定容許劣化值時，以達到該劣化值為止的累積時間作為電晶體的壽命而輸出。

28. 如申請專利範圍第 17 項至第 22 項的任一項所記載的模擬器，其中，更具有：從前述第一演算手段所求得各電晶體的總劣化量，只選出前述複數的電晶體中，總

劣化量大於特定設定值的電晶體，再度針對該電晶體進行特性模擬的第五演算手段。

29. 如申請專利範圍第 17 項至第 22 項的任一項所記載的模擬器，其中，更具有：從前述第一演算手段所求得的複數的電晶體的劣化量，製作電晶體的劣化量表的第六演算手段、和針對由各個 MIS 電晶體所形成的複數個基本電路，參照前述劣化量表，求得前述各基本電路的劣化量的第六演算手段。

30. 如申請專利範圍第 17 項至第 22 項的任一項所記載的模擬器，其中，更具有：針對前述各電晶體的連接的複數個閘極電壓狀態和複數個電晶體的動作溫度狀態，連續計算前述各電晶體的特性劣化及特性回復的第七演算手段。

31. 如申請專利範圍第 17 項至第 22 項的任一項所記載的模擬器，其中，當檢測前述電晶體的特性回復到特定值時，設定新的閘極電壓來計算前述回復量的第八演算手段。

32. 一種模擬方法，是針對模擬對具有 MIS 電晶體的半導體電路裝置施加負型偏壓電壓和偏壓自由電壓時的該電路的特性的模擬方法，其特徵為具有：

根據前述電路的使用條件來進行前述電晶體特性劣化前的前述電路模擬的第一模擬工程、

和根據前述使用條件來進行前述電晶體特性劣化後的前述電路模擬的第二模擬工程、

和比較前述第一模擬工程的結果和前述第二模擬工程的結果，來評估因劣化的前述電路特性的評估工程。

33. 一種模擬器，是針對模擬對具有 MIS 電晶體的電路特性的模擬器，其特徵為具有：

根據前述電路的使用條件來進行前述電晶體特性劣化前的前述電路模擬的第一模擬手段、

和根據前述使用條件來進行前述電晶體特性劣化後的前述電路模擬的第二模擬手段、

和比較前述第一模擬工程的結果和前述第二模擬工程的結果，來評估因劣化的前述電路特性的評估手段。

34. 如申請專利範圍第 33 項所記載的模擬器，其中，前述電晶體的特性具有檢測回復到特定值的回復檢測手段、

和前述回復量算出手段是藉由前述回復檢測手段來檢測前述電晶體的特性回復到特定值的時候，設定新的閘極電壓，計算前述回復量。

35. 如申請專利範圍第 33 項所記載的模擬器，其中，更具有記憶手段；

將應用在各電晶體的特性模擬的常數依存在每個電晶體的閘極長及各電晶體的源極、汲極間電壓並記憶在前述記憶手段。