

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.⁴
H04M 11/00

(45) 공고일자 1988년04월 13일
(11) 공고번호 88-000552

(21) 출원번호	특1985-0007026	(65) 공개번호	특1987-0003636
(22) 출원일자	1985년09월25일	(43) 공개일자	1987년04월 18일
(71) 출원인	삼성반도체통신 주식회사 강진구 경상북도 구미시 공단동 259번지		

(72) 발명자 방사현
경상북도 울진군 서면 삼근리 836번지
(74) 대리인 이건주

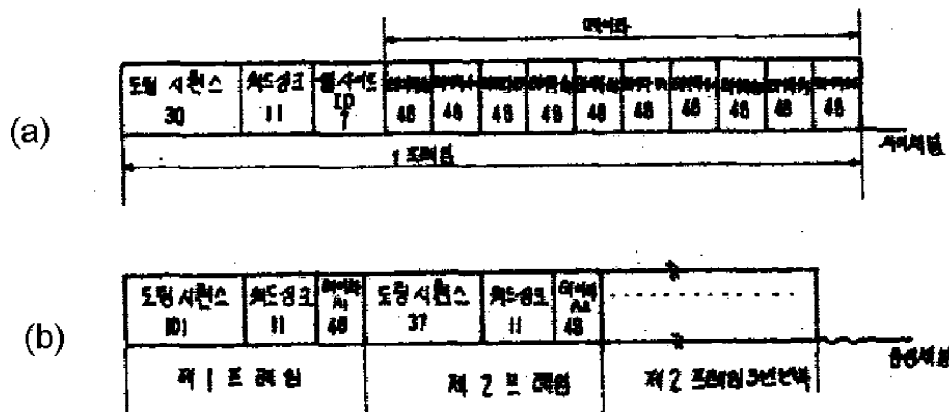
심사관 : 이중희 (책자공보 제1385호)

(54) 이동 무선 자동차 전화기의 데이터 송신회로

요약

내용 없음.

대표도



명세서

[발명의 명칭]

이동 무선 자동차 전화기의 데이터 송신회로

[도면의 간단한 설명]

제1도는 이동 무선 자동차 전화기의 송신데이터 구성도.

제2도는 본 발명의 이동 무선 자동차 전화기의 송신부의 블럭도.

제3도는 제2도의 구체 회로도.

제4도는 제3도의 각 부분의 타이밍도.

* 도면의 주요부분에 대한 부호의 설명

- 1 : 래치회로
- 2 : 시프트레지스터
- 3 : 송신클럭동기회로
- 4 : 만체스터엔코더
- 5 : 인터럽트 신호발생장치
- 6 : 병렬로드 신호발생장치

[발명의 상세한 설명]

본 발명은 이동 무선 자동차 전화기의 디지털 데이터 통신용 송신부에 관한 것으로 특히 이동 무선 자동차 전화기의 디지털 데이터 통신용 만체스터 엔코오더의 송신 광대역 데이터 출력 제어회로에 관한 것이다.

현재 이동 무선 통신 시스템으로 셀룰라 무선 통화방식이 사용되고 있다. 셀룰라 무선 통화방식은 소정 지역을 셀(cell)이라는 다수의 통신구역으로 나누고 각각의 한 통신 구역마다 다른 주파수를 사용하며 또한 구역간의 간섭이 없는 다른 구역에서 사용한 주파수대를 다시 사용하여 주파수 이용 효율을 높이고 통화량을 증가시키며 통화품질을 높일수 있도록 한 방식이다. 미국은 셀룰라 무선 통화방식으로 벨연구소가 개발한 AMPS(Advanced Mobile Phone Service) 시스템과 AT & T사가 개발한 ARTS(American Radio Telephone Service) 시스템이 운용되고 있다. 우리나라는 미국의 AMPS방식의 차량 무선전화 서서비스 업무를 1984년부터 개시해 왔다.

AMPS시스템은 중앙통제국(MTSO)과 셀사이트(cell site)와 이동 무선 자동차 전화기로 구성된다. 중앙통제국과 셀 사이트 사이는 유선통신이 행해지고 셀 사이트와 이동 무선 자동차 전화기 사이에는 무선통신이 행해지고 있다. 중앙통제국(MTSO)은 일반 전화망과 AMPS시스템간의 상호 연결 및 셀 사이트에 할당된 채널을 관리 통제하며 요금계산 및 통화중 이동 무선 전화기를 합제한 자동차가 다른 통화지역 즉 다른 셀 사이트로 이동했을때 통화 단점등을 방지("Hand off"라 칭함)하는 기능을 한다. 셀사이트는 중앙통제국과 유선망 처리를 할수 있도록 신호를 변화시켜주며 항상 자기 셀 지역 내에 있는 이동 무선 자동차 전화기의 신호 강도를 감시하여 중앙통제국에 정보를 제공해주고 중앙통제국에서 받은 정보를 이동 무선 자동차 전화기에게 전달해 준다. 그리하여 중앙통제국과 연결된 일반 가입자와 이동 무선 자동차 전화기간의 전화통화가 가능하게 된다.

AMPS 시스템에서는 이동 무선 자동차 전화기에서 셀사이트로 보내는 송신 주파수대는 825-845MHZ의 20MHZ 대역폭을 갖고 있으며 이동 무선 자동차 전화기가 셀 사이트로 부터 받는 수신 주파수대는 870-890MHZ의 20MHZ 대역폭을 갖고 있다. 또한 각 송수신 주파수대는 30KHZ의 주파수 간격을 두어 666개의 채널을 갖고 있으며 양방향(full Duplex) 통신을 한다. 또한 각 주파수대에서 주파수 채널 333과 334채널을 중심으로 상하의 채널을 제어채널(총642채널)로 사용하고 나머지 312개의 상하 채널은 음성채널(총624채널)로 사용한다. 또한 AMPS 시스템에서 규정되어 사용되고 있는 이동 무선 자동차 전화기에서 셀 사이트 송신하는(reverse direction 이라함) 제어채널(setup channel 이라함)의 레이더 포맷과 음성채널의 데이터 포맷은 각각 제1(a)도 및 제1(b)도에 나타낸 바와 같다.

제1(a)도에 도시한 제어채널의 데이터포맷의 1프레임은 비트동기용으로 사용되는 30비트의 도팅시퀀스(Dotting sequence)와 데이터 동기용으로 사용되는 11비트의 워드싱크(word sync) 및 셀 사이트의 고유번호를 나타내는 7비트의 셀사이트 어드레스 데이터(cell site ID)를 포함하고 있다. 또한 상기 셀 사이트 어드레스 데이터 다음에는 상기 상하 21채널의 제어채널에서 각각 사용되는 A시스템 제어 데이터 A1-A5와 B시스템 제어데이터 B1-B5가 실리게 된다. 상기 제어데이터들은 각각 도시된 바와 같이 48비트로 되어 있다.

따라서 상기 제어 데이터들은 이동 무선 자동차 전화기에서 소정 셀 사이트와 발산(Access)시 제어 채널에서 사용되는 등록, 식별, 확인에 사용하는 제어데이터들이 5번 반복된다.

한편 제1(b)도에 도시한 음성채널의 데이터 포맷은 101비트의 도팅시퀀스와 11비트의 워드싱크 및 48비트의 데이터 A1으로 구성된 제 1 프레임과 37비트의 도팅시퀀스와 11비트의 워드싱크 및 48비트의 데이터 A2로 구성된 제 2프레임 및 상기 제 2프레임과 동일 데이터 포맷을 갖는 제 3 내지 제 5 프레임이 상기 제 2프레임 뒤에 연속하여 연결되어 있는 구성을 갖는다. 음성채널의 데이터 포맷은 전송한 음성채널에서 상기 발신(Access)후에 사용되고 음성채널의 데이터는 셀 사이트 변경등의 이동 무선 자동차 전화기의 운용상태 모니터와 지시를 하는데 사용하는 5번 반복되는 데이터이다. 또한 AMPS 규정상 도팅시퀀스는 10101010...으로 사용하고 워드싱크는 11100010010으로 규정 사용하고 있다. 상기와 같은 데이터 포맷은 1980년에 발행된 IEEE Transaction on vehicular Technology, Vol 29, No.2 제238 내지 244페이지에 개재된바 있다.

한편 AMPS 시스템에서 사용하는 이동 무선 자동차 전화기의 시스템은 1979년 1월 벨연구소가 발행한 The Bell System Technical Journal, Vol 58, No.1의 제 123면 내지 제143면에 개시된바 있다. 그러나 본 발명은 여기에 개시된 시스템 모두와 관련이 있는것은 아니며, 송신과 관련된 데이터 엔코오더와 관련된 있음을 유의하여야 한다. 상기 벨연구소가 발행한 잡지 제 138면 내지 제141면에 개재된 바와 같이 AMPS 이동 무선 자동차 전화기에서의 제 1 도에 도시된 제어채널과 음성채널의 메시지는 중앙처리장치(CPU)로 부터 NRZ(Nonreturn to Zero) 데이터로 출력되고 이 NPZ 데이터는 비트 엔코오더 회로에 의해 10kbs의 광대역 송신데이터로 만체스터 엔코오딩이 된다. 통상적으로 중앙처리장치(CPU)는 8비트 마이크로프로세서가 사용되어 왔다. 따라서 만체스터 엔코오더 회로는 상기 중앙처리장치에서 출력하는 8비트 데이터를 만체스터 엔코오딩을 해야하며 또한 시그널링톤을 송출해야 할시 즉 핸드오프(hand off)시 또는 홀드(hold)시 등에는 시그널링톤을 송출할수 있어야 하고 또한 중앙처리장치를 인터럽트시켜 주변장치의 프로그램을 수행할수 있는 인터럽트 신호를 출력하여야 한다. 또한 이동 무선 자동차 전화기는 자동차에 탑재하는 것이므로 소형, 경량, 저전력화가 요구되고 있다. 또한 이동 무선 자동차 전화기의 경우 주위의 환경 즉 온도, 진동 및 습도등의 조건이 상당히 넓은 범위에서 변화하는 경향이 있으므로 이러한 변동에 대해 신뢰성이 높고 오동작을 하지 않는 집적회로화 하는 것이 요망되고 있다.

따라서 본 발명의 목적은 이동 무선 자동차 전화기의 광대역 송신부를 모두 디지털 논리회로로 구성하여 오동작 방지 및 높은 신뢰도를 제공할수 있는 엔코오더 회로를 제공함에 있다.

본 발명의 또다른 목적은 집적회로화가 용이하여 소형, 경량, 저전력화 및 양산의 용이성을 제공할수 있는 엔코오더 회로를 제공함에 있다.

이하 본 발명을 도면을 참조하여 상세히 설명한다.

제 2 도는 본 발명에 따른 광대역 데이터 송신부인 엔코오더회로의 블럭도이다. 도면중 래치회로(1)는 도시하지 않은 전송할 CPU(중앙처리장치)로부터 8비트씩 병렬로 출력하는 제 1 도의 각종 데이터 메시지와 어드레스 디코오더 신호를 각각 데이터 입력단자(8)와 어드레스 입력단자(9)로 입력한다. 또한 데이터 또는 시그널링톤 제어신호 입력단자(7)를 부터 입력하는 제어신호에 따라 상기 CPU로부터 출력하는 데이터 메시지를 병렬로 래치하는 기능을 한다. 즉 CPU로부터 데이터를 출력할 시에는 상기 입력단자(7)로 데이터임을 알리는 논리신호를 입력하여 상기 래치회로(1)는 상기 입력한 병렬데이터를 래치시키고 시그널링톤을 출력해야 할 시에는 상기 래치회로(1)를 리셋시킨다.

시프트레지스터(2)는 클럭입력단자(11)로 입력하는 10KHZ의 클럭과 후술하는 병렬로드신호 발생장치(6)에서 출력하는 논리 제어신호에 따라 상기 래치회로(1)에서 래치된 병렬데이터를 병렬로 로드하고 이 병렬로 로드된 데이터를 직렬로 출력하는 기능을 한다.

송신 클럭동기회로(3)는 클럭입력단자(11)로 입력하는 10KHZ의 클럭과 송신 인에이블 신호 입력단자(10)로 입력하는 CPU로부터 출력하는 송신 인에이블 신호를 입력하여 송신클럭에 동기시키고 송신 광대역 데이터를 송신하는 시간을 결정하는 신호를 출력단자(Q)에서 발생하며 송신 인에이블 신호의 입력이 없을때에는 병렬로드신호 발생장치(6)에 병렬 로드 신호를 출력하게 하는 신호를 발생한다.

인테럽트신호 발생장치(5)는 상기 송신광대역 데이터를 송신하는 시간을 결정하는 신호를 입력하여 세트되고 상기 클럭입력단자(11)로 입력하는 10KHZ클럭을 입력하여 카운트하므로써 데이터 송신시 CPU인테럽트 신호로 앤드게이트 G36과 함께 발생한다.

병렬로드신호 발생장치(6)는 상기 인테럽트신호 발생장치(5)의 출력 및 10KHZ클럭과 상기 송신 클럭 동기 회로(3)의 출력을 입력하여 송신 인에이블 신호 입력시 상기 시프트레지스터(2)에 로드된 병렬 데이터를 8비트마다 직렬 데이터로 출력하게 하고 송신 인에이블 신호의 입력이 없을시에는 상기 시프트레지스터(2)가 상기 래치회로(1)에 래치된 8비트 데이터를 병렬로 로드하게 하는 신호를 발생한다.

또한 만체스터 엔코오더(4)는 상기 시프트레지스터(2)에서 출력하는 직렬데이터를 10KHZ클럭으로 만체스터 엔코딩을 하여 만체스터 엔코딩된 데이터를 출력한다.

앤드게이트 G36은 데이터 또는 시그널링톤 제어신호 입력단자(7)로 데이터 제어신호가 입력하고 송신 인에이블 신호가 입력할시 송신개시후 8비트의 데이터가 송출될때마다 인테럽트 신호를 출력단자(12)로 출력한다. 이 인테럽트신호는 CPU를 인테럽트 시켜 주변회로의 프로그램을 수행한다. 한편 앤드게이트 G33은 상기 제어신호 입력단자(7)로 시그널링톤 제어신호가 입력하며 10KHZ의 시그널링톤을 출력하고 상기 제어신호 입력단자(7)로 데이터 제어신호가 입력하고 송신 개시가 되면 광대역 송신데이터 출력단자(13)로 출력한다.

따라서 본 발명은 입력단자(7)로 데이터 입력 신호임을 알리는 "하이"(이하 "1"이라 함) 상태의 신호가 앤드게이트 G36으로 입력하고 송신 인에이블 신호가 입력단자(10)로 입력하며 10KHZ의 클럭신호가 송신 클럭동기회로(3)로 입력하며 송신 클럭동기회로(3)의 출력단자 Q는 "1"의 상태가 되며 출

력단자 \overline{Q} 는 "Q"의 상태가 된다.

따라서 앤드게이트 G33은 후술하는 만체스터 엔코오더(4)의 출력신호를 그대로 출력하게 된다.

한편 인테럽트신호 발생장치(5)는 상기 송신 클럭동기회로(3)의 출력단자 Q의 출력신호인 "1"의 상태의 신호를 입력하며 상기 인테럽트신호발생장치(5)의 카운터를 세트시키고 10KHZ의 클럭신호를 입력 카운트하여 후술하는 만체스터 엔코딩된 데이터의 7비트마다 100 μ sec의 인테럽트신호를 출력하여 상기 앤드게이트 G36을 통해 CPU를 인테럽트 시킨다. 한편 CPU의 데이터 출력단자로 부터 출력하는 8비트 병렬데이터는 래치회로(1)의 병렬데이터 입력단자(8)로 입력되어 어드레스 입력단자(9)에 입력되는 어드레스 신호에 따라 래치회로(1)에 래치가 된다.

또한 송신 클럭동기회로(3)의 \overline{Q} 출력과 인테럽트 신호 발생장치(5)의 카운터의 출력을 입력하여 상기 인에이블 신호가 송신 클럭동기회로(3)에 입력하면 시프트레지스터(2)의 병렬신호로드 또는 직

렬데이터 출력로드단자 (P/S) 에 직렬데이터 출력신호를 병렬로드 신호발생장치(6)에서 발생하고 상기 직렬데이터의 8번째 비트마다 50 μ sec의 시간동안 상기 래치회로(1)에 래치된 데이터를 시프트레지스터(2)의 병렬입력에 로드시키고 다시 8비트의 데이터 신호를 시프트레지스터(2)의 출력단자(Q)로 출력시킨다.

따라서 만체스터 엔코오더(4)는 상기 시프트레지스터(2)에서 출력하는 데이터 신호를 10KHZ 클럭에 따라 만체스터 엔코딩을 하는데 상기 시프트레지스터(2)에서 출력하는 직렬 데이터를 50 μ sec 지연시켜 업에이지일때 "1"의 데이터를 나타내고 다운 에이지에서 "0"의 데이터가 나타나도록 100 μ sec마다 만체스터 엔코딩된 신호가 만체스터 엔코오더(4)로 부터 출력하고 앤드게이트 G33을 통해 송신광대역 데이터 출력단자(13)로 출력하게 된다.

한편 이동 무선 자동차의 송신부는 데이터뿐만 아니라 시그널링톤(ST)도 전송할 수 있어야 하는데 이때에는 입력단자(7)를 "0"상태로 하여 래치회로(1)를 리셋시켜 데이터의 송출을 방지함과 동시에 CPU인테럽트 신호의 송출을 앤드게이트 G36에 의해 중단시키고 인에이블신호(TINA)의 입력에 의한 송신 클럭동기회로(3)의 출력단자(Q)의 출력신호를 "1"로 하면 10KHZ 클럭에 의한 시그널링톤이 만체스터 엔코오더(4)를 통해 앤드게이트 G33의 출력단자로 출력하게 된다.

한편 인에이블 신호의 입력이 없을시(예컨대 "0"상태)에는 송신 클럭동기회로(3)의 출력단자 Q는 "0"상태로 되어 앤드게이트 G33의 출력은 항상 "0"상태로 송신광대역 데이터의 송출은 없게 된다.

제 3 도는 본 발명에 따른 제 2 도의 블록도의 구체회로의 일실시예로서 래치회로(1)와 시프트레지스터(2)와 D형 플립플롭 FF23 및 FF28과 T형 플립플롭 FF24-FF27 및 배타적 논리합게이트(exclusive or gate)G32 및 G34와 오아게이트 G31 및 앤드게이트 G33, G35 및 G36와 인버터 G37로 구성된다.

도면중 D형 플립플롭 FF23으로 구성된 부분이 제 2 도의 송신 클럭동기회로(3)이며 배타적 논리합게이트 G32로 구성된 부분이 만체스터 엔코더(4)에 대응하며 T형 플립플롭 FF24-FF27 및 앤드게이트 G35로 구성된 부분이 인터럽트 신호 발생장치(5)에 대응하고 인버터 G37과 D형 플립플롭 FF28과 배타적논리합게이트 G34 및 오아게이트 G31로 구성된 부분이 병렬로드 신호 발생장치(6)에 각각 대응한다.

제 4 도는 본 발명에 따른 제 3 도의 구체회로도 각 부분에 있어서의 타이밍도이다.

이하 제 3 도의 본 발명에 따른 구체회로도의 작동관계를 제 4 도의 타이밍도를 참조하여 상세히 설명한다.

제 4 도의 송신 인에이블신호 TINA가 "0"상태일때 즉 데이터를 전송하지 않을때는 상기 신호가 송신 인에이블 입력단자(10)로 입력하여 10KHZ의 클럭신호가 클럭펄스 입력단자(11)로 입력하여 전송한 송신 클럭동기회로(3)로 작동하는 D형 플립플롭 FF23의 출력단자 Q23는 "0"가 출력하게 되며 반전

출력단자 $\overline{Q23}$ 는 "1"상태가 출력하여 오아게이트 G31은 "1"상태가 출력하고 시프트레지스터(2)는 병렬로드 상태가 된다. 또한 앤드게이트 G33의 출력은 항상 "0"상태가 되어 송신 데이터의 출력은 없게 되며 T형 플립플롭 FF24-FF27로 구성되는 카운터는 리셋 상태가 되고 카운터의 출력단자들 Q24-Q27의 출력상태는 모두 "0"상태가 되어 제 4 도와 같이된다.

데이터 송신 필요시에는 데이터/시그널링톤 입력단자(7)에는 "1"상태의 신호가 입력하여 래치회로(1)는 세트 상태가 되며 데이터 입력단자(8)와 어드레스 신호 입력단자(9)에는 CPU로 부터 8비트 병렬데이터와 어드레스 신호가 입력하여 상기 데이터가 래치회로(1)에 병렬로 래치된다. 한편 송신 클럭동기회로(1)의 구성부분인 D형 플립플롭 FF23의 송신 인에이블 입력단자(10)에는 "1"상태의 송신 인에이블 신호가 입력하고 클럭입력단자(11)에는 10KHZ의 클럭펄스가 입력되고 10KHZ클럭에 동기되어 상기 D형 플립플롭 FF23의 출력단자 Q23에서는 제 4 도의 Q23클럭의 파형이 출력하게 된다.

따라서 송신 인에이블신호 TINA가 "1"상태가 유지되면 만체스터 엔코더(4)가 되는 배타적 논리합게이트 G32의 출력신호가 앤드게이트 G33의 출력에 나타나 송신광대역 데이터 출력단자(13)으로 출력하게 된다.

또한 상기 D형 플립플롭 FF23의 출력단자 Q23의 신호에 의해 인터럽트 신호발생장치(5)의 T형 플립플롭(FF24-FF27)으로 구성되는 카운터는 세트되고 상기 10KHZ클럭펄스가 카운트업 되며 상기 각 T형 플립플롭의 출력단자Q24-Q27에는 제 4 도의 Q24 클럭 내지 Q2 클럭파형과 같이 출력이 되게된다.

따라서 상기 카운터의 T형 플립플롭 FF27의 출력단자 Q27의 출력은 병렬로드신호 발생장치(6)내의 D형 플립플롭 FF28로 입력되며 상기 10KHZ의 클럭펄스가 인버터 G37에 의해 인버트된 후 상기 D형 플립플롭 FF28의 클럭펄스 입력단자로 입력하여 그 출력단자 Q28에서는 상기 카운터의 T형 플립플롭 FF27의 출력단자 Q27의 출력신호와 50 μ sec 뒤진신호(제 4 도 Q28클럭)가 출력하며 상기 양신호는 배타적 논리합게이트 G34에 입력하여 50 μ sec의 펄스폭을 갖는 펄스가 제 4 도의 G34의 출력파형과 같이 나타나고 오아게이트 G31의 출력은 송신 인에이블신호가 "0"상태일때와 상기 배타적 논리합게이트 G34의 출력이 "1"상태일때 "1"상태로 되게 되며 이 신호는 시프트레지스터(2)의 병렬, 직

렬로드 신호입력단자 $\overline{(P/S)}$ 에 입력하여 상기 래치회로(1)에 래치된 데이터를 시프트레지스터(2)의 병렬입력단자(P1-P8)에 입력로드 시킨다. 그리고 오아게이트 G31의 출력이 "0" 상태로 상기

시프트레지스터의 입력단자 $\overline{(P/S)}$ 에 입력하면 상기 병렬로드된 8비트 데이터는 시프트레지스터(2)의 출력단자(Q2)로 직렬데이터로 출력한다. 8비트 데이터의 예를 들어 파형도를 그린 것이 제 4 도의 시프트레지스터 Q2출력이며 첫번째 1바이트(8비트)의 데이터는 10110100임을 나타내고 있다.

따라서 제 4 도의 시프트레지스터 Q2 출력신호는 만체스터 엔코더(4)가 되는 배타적 논리합게이트 G32에 상기 10KHZ 클럭펄스와 같이 입력하여 그 출력은 상기 시프트레지스터 Q2출력의 직렬데이터를 만체스터 엔코딩(업에이지가 "1"이며 다운에이지가 "0"로 된 100 μ sec마다 1비트로 나타남)된 데이터가 출력하며 앤드게이트 G33을 통해 송신 광대역 데이터 출력단자(13)로 제 4 도의 G33출력파형과 같이 출력한다.

한편 인터럽트 신호발생장치(5)의 카운터중 T형 플립플롭 FF24-FF26의 출력단자 Q24, Q25, Q26의 출력신호는 앤드게이트 G35에 입력하여 송신 인에이블신호에 의해 D형 플립플롭 FF23의 출력단자 Q23의 출력신호가 "1"이 된 상태에서 되는 앤드게이트 G33에서 출력하는 데이터가 7비트 출력한후 50 μ sec 후 약 100 μ sec의 시간을 갖고 "1"상태가 되는 인터럽트 신호를 앤드게이트 G36을 통해 CPU인터럽트 출력단자(12)로 출력한다.

한편 이동 무선 자동차 전화기의 경우 송신부는 데이터 이외에 시그널링톤(ST)도 전송할 수 있어야 하는데 이를 위해 CPU제어신호 데이터/시그널링톤을 두고 있다.

이 신호가 "0"이면 래치회로(1)는 리셋되고 앤드게이트 G36입력을 "0"으로 하기 때문에 인터럽트를 걸수 없게 되며 송신 인에이블신호를 "1"로 하면 10KHZ의 클럭이 만체스터 엔코더(4)인 배타적 논리합게이트 G32에 입력하고 시프트레지스터의 출력단자 Q2는 "0"상태가 출력하므로 상기 10KHZ의

도면4

